

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H03K 19/0175 (2006.01)

G05B 11/01 (2006.01)



[12] 实用新型专利说明书

专利号 ZL 200920155961.4

[45] 授权公告日 2010 年 3 月 10 日

[11] 授权公告号 CN 201422106Y

[22] 申请日 2009.5.27

[21] 申请号 200920155961.4

[73] 专利权人 杭州华三通信技术有限公司

地址 310053 浙江省杭州市高新技术产业开发区之江科技工业园六和路 310 号华为杭州生产基地

[72] 发明人 张世雄

[74] 专利代理机构 北京鑫媛睿博知识产权代理有限公司

代理人 龚家骅

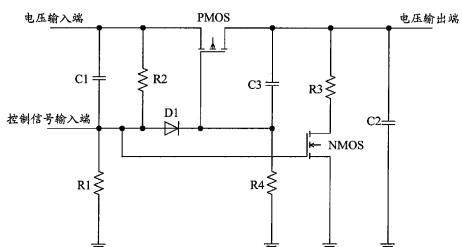
权利要求书 1 页 说明书 5 页 附图 1 页

[54] 实用新型名称

一种供电端口控制电路

[57] 摘要

本实用新型公开了一种供电端口控制电路。该供电端口控制电路中，包括电压输入端、电压输出端、控制信号输入端、P 沟道 MOS 管、N 沟道 MOS 管、第一电容、第二电容、第三电容、第一电阻、第二电阻、第三电阻、第四电阻、二极管。本实用新型的实施例中，实现了在电子设备上电过程中通过供电端口为电子设备提供缓慢升高的电压，并且在电子设备下电过程中快速释放供电端口储存的电能，从而实现了电子设备的快速热插拔。



1、一种供电端口控制电路，其特征在于，包括电压输入端、电压输出端、控制信号输入端、P沟道MOS管、N沟道MOS管、第一电容、第三电容、第一电阻、第二电阻、第三电阻、第四电阻、二极管；

第一电容，其一端与电压输入端相连；

第一电阻，其一端与第一电容的另一端相连，另一端接地；

第二电阻，其一端与电压输入端相连，另一端连接在第一电容与第一电阻的连接点上；

第三电阻，其一端与电压输出端相连，另一端与N沟道MOS管漏极相连；

P沟道MOS管，其源极与电压输入端相连，其漏极与电压输出端相连，其栅极连接在第一电容与第一电阻的连接点上；

控制信号输入端，连接在第一电容与第一电阻的连接点上；

N沟道MOS管，其源极与地相连，其漏极与第三电阻一端相连，其栅极连接在第一电容与第一电阻的连接点上；

第三电容，并联在P沟道MOS管的漏极和栅极之间；

第四电阻，串接在P沟道MOS管的栅极和地之间；

二极管，其阴极与P沟道MOS管的栅极相连，其阳极连接在第一电容与第一电阻的连接点上。

2、如权利要求1所述的供电端口控制电路，其特征在于，还包括第二电容，该第二电容一端与电压输出端相连，另一端接地。

3、如权利要求1中所述的供电端口控制电路，其特征在于，第一电容或第二电容或第三电容为等效于电容的网络。

4、如权利要求1中所述的供电端口控制电路，其特征在于，第一电阻或第二电阻或第三电阻或第四电阻为等效于电阻的网络。

5、如权利要求1所述的供电端口控制电路，其特征在于，所述第二电阻的阻值小于第一电阻。

一种供电端口控制电路

技术领域

本实用新型涉及电子技术领域，尤其涉及一种供电端口控制电路。

背景技术

随着电子技术的发展，电子设备在使用过程中一般都需要进行快速热插拔。即在主设备的供电电压一直存在的情况下，将电子设备插入主设备的供电端口，或将电子设备从主设备的供电端口上拔出。在电子设备插入主设备的供电端口的过程（即上电过程）中，要求主设备通过供电端口为电子设备提供的工作电压缓慢升高，即实现电子设备上电过程中的缓启动，从而保护电子设备不会因为过高的瞬间电压变化以及上电瞬间过高的冲击电流而被损坏；在电子设备从主设备的供电端口拔出的过程（即下电过程）中，要求供电端口快速释放自身储存的电能，以便可以随时进行电子设备的下一次插入，以满足电子设备快速热插拔的需求。

现有技术中，还没有合适的技术手段可以实现电子设备的快速热插拔要求，即还没有合适的技术手段可以实现在电子设备上电过程中为电子设备提供的缓慢升高的电压，和在电子设备下电过程中快速释放供电端口储存的电能。

发明内容

本实用新型提供了一种供电端口控制电路，实现了电子设备的快速热插拔。

本实用新型提供了一种供电端口控制电路，包括电压输入端、电压输出端、控制信号输入端、P沟道MOS管、N沟道MOS管、第一电容、第三电容、第一电阻、第二电阻、第三电阻、第四电阻、二极管；

第一电容，其一端与电压输入端相连；

第一电阻，其一端与第一电容的另一端相连，另一端接地；

第二电阻，其一端与电压输入端相连，另一端连接在第一电容与第一电阻的连接点上；

第三电阻，其一端与电压输出端相连，另一端与N沟道MOS管漏极相连；

P沟道MOS管，其源极与电压输入端相连，其漏极与电压输出端相连，其栅极连接在第一电容与第一电阻的连接点上；

控制信号输入端，连接在第一电容与第一电阻的连接点上；

N沟道MOS管，其源极与地相连，其漏极与第三电阻一端相连，其栅极连接在第一电容与第一电阻的连接点上；

第三电容，并联在P沟道MOS管的漏极和栅极之间；

第四电阻，串接在P沟道MOS管的栅极和地之间；

二极管，其阴极与P沟道MOS管的栅极相连，其阳极连接在第一电容与第一电阻的连接点上。

优选的，供电端口控制电路还包括第二电容，该第二电容一端与电压输出端相连，另一端接地：

其中，第一电容或第二电容或第三电容可以为等效于电容的网络。

其中，第一电阻或第二电阻或第三电阻或第四电阻可以为等效于电阻的网络。

其中，第二电阻的阻值小于第一电阻。

与现有技术相比，本实用新型具有如下优点：

本实用新型的实施例中，实现了在电子设备上电过程中通过供电端口为电子设备提供缓慢升高的电压，并且在电子设备下电过程中快速释放供电端口储存的电能，从而实现了电子设备的快速热插拔。并且，保证正常工作时为电子设备的提供平稳的供电电压，实现了对电子设备上电过程中产生的冲击电流的精确控制。

附图说明

图 1 为本实用新型的一种供电端口控制电路结构图。

具体实施方式

本实用新型主要提供了一种供电端口控制电路，主要思路是：在主设备的供电端口前增加一个控制电路，主设备通过该控制电路对供电端口进行控制。实现了在电子设备上电过程中为电子设备提供缓慢升高的电压，在电子设备下电过程中快速释放供电端口储存的电能，从而实现了电子设备的快速热插拔。

请参阅图 1，图 1 为本实用新型提供的一种供电端口控制电路：该电路包括电压输入端、电压输出端、控制信号输入端、P 沟道 MOS 管、N 沟道 MOS 管、第一电容 (C1)、第二电容 (C2)、第三电容 (C3)、第一电阻 (R1)、第二电阻 (R2)、第三电阻 (R3)、第四电阻 (R4) 和二极管 (D1)。具体的，第一电容 (C1)，其一端与电压输入端相连；第一电阻 (R1)，其一端与第一电容 (C1) 的另一端相连，另一端接地；第二电阻 (R2)，其一端与电压输入端相连，另一端连接在第一电容 (C1) 与第一电阻 (R1) 的连接点上；第三电阻 (R3)，其一端与电压输出端相连，另一端与 N 沟道 MOS 管漏极相连；P 沟道 MOS 管，其源极与电压输入端相连，其漏极与电压输出端相连，其栅极连接在第一电容 (C1) 与第一电阻 (R1) 的连接点上；控制信号输入端，连接在第一电容 (C1) 与第一电阻 (R1) 的连接点上；第二电容 (C2)，其一端与电压输出端相连，另一端接地；N 沟道 MOS 管，其源极与地相连，其漏极与第三电阻 (R3) 一端相连，其栅极连接在第一电容 (C1) 与第一电阻 (R1) 的连接点上；第三电容 (C3)，并联在 P 沟道 MOS 管的漏极和栅极之间；第四电阻 (R4)，串接在 P 沟道 MOS 管的栅极和地之间；二极管 (D1)，其阴极与 P 沟道 MOS 管的栅极相连，其阳极连接在第一电容 (C1) 与第一电阻 (R1) 的连接点上。其中，R1 的阻值远大于 R2。

本电路中的电压输入端和控制信号输入端对外与主设备连接，分别接收来自自主设备的供电电压和控制信号，主设备的供电电压一直存在。本电路中的电压输出端与供电端口连接。当主设备检测到有电子设备插入供电端口时，主设备通过控制信号输入端向图1所示的电路输入低电平信号，这时，电压输入端对C1进行充电，C1两端电压不断升高，当C1两端电压大于P沟道MOS管的导通电压后，P沟道MOS管缓慢导通，电压输出端的输出电压从0开始逐渐升高到主设备的供电电压，从而实现了电子设备在上电过程中的缓启动。当主设备检测到与供电端口连接的电子设备被拔出时，主设备通过控制信号输入端向图1所示的电路输入高电平信号，这时，C1通过R2放电，C1两端电压不断降低，当C1两端电压小于P沟道MOS管的导通电压后，P沟道MOS管截止，与电压输出端连接的供电端口通过R3对地放电，快速释放供电端口上储存的电能，以便可以随时进行电子设备的下一次插入，满足电子设备快速热插拔的要求。其中，该电路中要求R1的电阻远大于R2，从而保证当来自自主设备的控制信号为高电平信号时，R2上分得的电压小于P沟道MOS管的导通电压，P沟道MOS管不导通。

C2为输出端的滤波电容，起储能和滤波作用，可以减小输出端电压的纹波，保证正常工作时为电子设备的提供平稳的供电电压。

当供电端口有电子设备插入时，主设备通过控制信号输入端输入低电平信号，此时P沟道MOS管导通，N沟道MOS管截止。当供电端口有电子设备插入时，主设备通过控制信号输入端输入高电平信号，此时P沟道MOS管截止，N沟道MOS管导通。这样，保证了当供电端口有电子设备插入，即电子设备正常工作过程中R3上没有电流流过。

本控制电路中，充分利用了P沟道MOS管开启时的平台效应，C3和R4通过控制P沟道MOS管漏源电压的下降速度来抑制上电时的瞬态电流，D1隔离了C1充电对P沟道MOS管栅极充电的影响，实现了对电子设备上电过程中产生的冲击电流的精确控制。

使用本控制电路，实现了在电子设备上电过程中通过供电端口为电子

设备提供缓慢升高的电压，并且在电子设备下电过程中快速释放供电端口储存的电能，从而实现了电子设备的快速热插拔。并且，保证正常工作时为电子设备的提供平稳的供电电压，实现了对电子设备上电过程中产生的冲击电流的精确控制。

以上所述仅是本实用新型的优选实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本实用新型原理的前提下，还可以做出若干改进和润饰，这些改进和润饰也应视为本实用新型的保护范围。

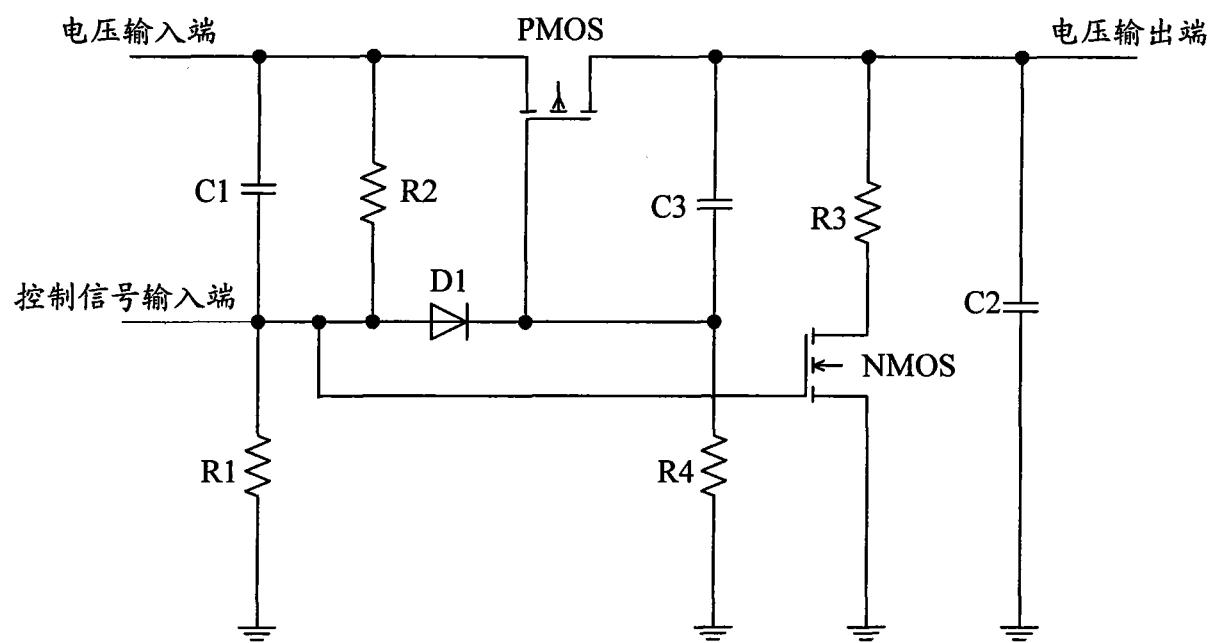


图 1