



(12) 发明专利

(10) 授权公告号 CN 110895946 B

(45) 授权公告日 2021.10.15

(21) 申请号 201910014781.2

(22) 申请日 2019.01.08

(65) 同一申请的已公布的文献号
申请公布号 CN 110895946 A

(43) 申请公布日 2020.03.20

(30) 优先权数据
2018-171675 2018.09.13 JP

(73) 专利权人 株式会社 东芝
地址 日本东京都
专利权人 东芝电子元件及存储装置株式会社

(72) 发明人 柏木一仁 下村和人

(74) 专利代理机构 北京市中咨律师事务所
11247

代理人 万利军 段承恩

(51) Int.Cl.

G11B 5/012 (2006.01)

G11B 20/12 (2006.01)

(56) 对比文件

CN 103400587 A, 2013.11.20

US 5438559 A, 1995.08.01

US 2016078898 A1, 2016.03.17

CN 1627427 A, 2005.06.15

US 8837074 B1, 2014.09.16

审查员 付庆庆

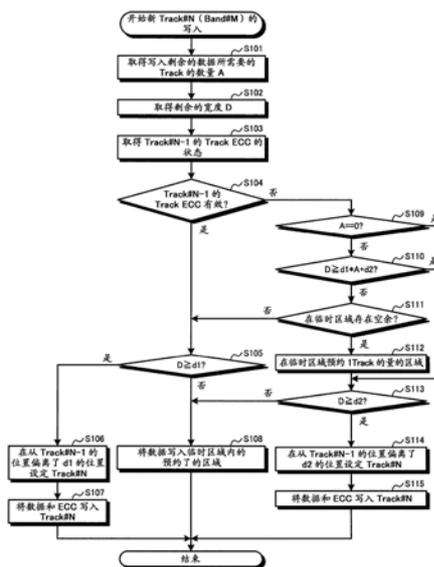
权利要求书2页 说明书9页 附图7页

(54) 发明名称

磁盘装置及磁盘装置的控制方法

(57) 摘要

一实施方式提供抑制了数据的质量的低下
的磁盘装置及其控制方法。实施方式的磁盘装置
具备盘介质和控制电路。盘介质具备包括第1磁
道的第1区域。控制电路控制将第1数据写入到第
1磁道的动作。控制电路能够在该动作时对第1数
据执行纠错编码。控制电路执行已写入的第1数
据是否由纠错码保护着的第1判定,并基于第1判
定的结果来设定与第1磁道相邻的第2磁道的位
置。



1. 一种磁盘装置,其具备:

盘介质,其具备包括第1磁道的第1区域;和

控制电路,其控制将第1数据写入到所述第1磁道的动作,能够在所述动作时对所述第1数据执行纠错编码,执行所述已写入的第1数据是否由纠错码保护着的第1判定,并基于所述第1判定的结果来设定与所述第1磁道相邻的第2磁道的位置,

所述控制电路,

在判定为所述第1数据由所述纠错码保护着的情况下,在从所述第1磁道的位置沿所述盘介质的径向偏离了第1长度的位置设定所述第2磁道,

在判定为所述第1数据未由所述纠错码保护的情况下,在从所述第1磁道的位置沿所述盘介质的径向偏离了比所述第1长度长的第2长度的位置设定所述第2磁道。

2. 根据权利要求1所述的磁盘装置,

在所述第2磁道设定于从所述第1磁道的位置偏离了所述第1长度的位置的情况下,所述第2磁道重叠于所述第1磁道的一部分。

3. 根据权利要求1所述的磁盘装置,

所述盘介质还具备第2区域,该第2区域是与所述第1区域不同的冗余的区域,

所述控制电路在所述第1区域设定包括所述第1磁道和所述第2磁道的多个第3磁道直到不再有能设定新磁道的余地为止,并控制将数据写入到所述多个第3磁道的动作,在所述已写入的数据的总量不足设定量的情况下,控制将到所述设定量为止的剩余的量的数据写入到所述第2区域的动作。

4. 根据权利要求3所述的磁盘装置,

所述控制电路基于所述第1判定的结果和所述第2区域的空区域的容量来决定对所述第2磁道进行设定的位置。

5. 根据权利要求4所述的磁盘装置,

所述控制电路,

假定在从所述第1磁道的位置沿所述盘介质的径向偏离了所述第2长度的位置设定了所述第2磁道,判定是否能够在所述第1区域设定包括所述第1磁道和所述第2磁道的与设定量对应的多个第4磁道,

在判定为无法在所述第1区域设定所述多个第4磁道的情况下,判定在所述第2区域是否存在1磁道的量的所述空区域,

在判定为在所述第2区域存在1磁道的量的所述空区域的情况下,在从所述第1磁道的位置偏离了所述第2长度的位置设定所述第2磁道。

6. 根据权利要求5所述的磁盘装置,

所述控制电路在判定为在所述第2区域存在1磁道的量的所述空区域而在从所述第1磁道的位置偏离了所述第2长度的位置设定所述第2磁道的情况下,预约所述1磁道的量的所述空区域。

7. 根据权利要求6所述的磁盘装置,

所述控制电路控制下述动作:将到所述设定量为止的剩余的量的数据写入到在所述第2区域所预约的所述空区域。

8. 根据权利要求1所述的磁盘装置,

所述控制电路，

根据所述第1数据生成所述纠错码，并控制将所述第1数据和所生成的所述纠错码写入到所述第1磁道的动作，

判定所述第1数据和所述纠错码的写入是否完成了，

在判定为所述第1数据和所述纠错码的写入完成了的情况下，判定为所述第1数据由所述纠错码保护着，

在判定为所述第1数据和所述纠错码的写入未完成的情况下，判定为所述第1数据未由所述纠错码保护。

9. 一种磁盘装置的控制方法，其包括：

将数据写入到盘介质具备的存储区域所包括的第1磁道的步骤，所述盘介质是具有纠错编码的功能的磁盘所具备的盘介质；

执行所述已写入的数据是否由纠错码保护着的判定的步骤；以及

基于所述判定的结果来对设定与所述第1磁道相邻的第2磁道的位置进行设定的步骤，

在判定为所述数据由所述纠错码保护着的情况下，在从所述第1磁道的位置沿所述盘介质的径向偏离了第1长度的位置设定所述第2磁道，

在判定为所述数据未由所述纠错码保护的情况下，在从所述第1磁道的位置沿所述盘介质的径向偏离了比所述第1长度长的第2长度的位置设定所述第2磁道。

磁盘装置及磁盘装置的控制方法

[0001] 本申请享有以日本专利申请2018-171675号(申请日:2018年9月13日)作为基础申请的优先权。本申请通过参照该基础申请而包括基础申请的全部内容。

技术领域

[0002] 本实施方式涉及磁盘装置及磁盘装置的控制方法。

背景技术

[0003] 磁盘装置具备磁头和1个以上的盘介质。在盘介质成同心圆状地设定有多个磁道。磁头伴随盘介质的旋转而在磁道上相对移动,对成为对象的磁道写入数据。

[0004] 在上述那样的磁盘装置中,写入到各磁道的数据的质量由纠错码等担保。然而,根据写入的状况,有时基于纠错码的质量的担保不发挥作用。

发明内容

[0005] 一实施方式提供抑制了数据的质量的降低的磁盘装置及其控制方法。

[0006] 根据一实施方式,磁盘装置具备盘介质和控制电路。盘介质具备包括第1磁道的第1区域。控制电路控制将第1数据写入到第1磁道的动作。控制电路能够在该动作时对第1数据执行纠错编码。控制电路执行已被写入的第1数据是否由纠错码保护着的第1判定,并基于第1判定的结果来设定与第1磁道相邻的第2磁道的位置。

附图说明

[0007] 图1是示出实施方式的磁盘装置的构成的一个例子的图。

[0008] 图2是用于说明实施方式的盘介质的记录区域的图。

[0009] 图3是用于说明实施方式的SMR的方式的例示性且示意性的图。

[0010] 图4是示出实施方式的SMR区域的构成的一个例子的图。

[0011] 图5是示意性且例示性地示出实施方式的带(band)所包含的1磁道的构成的图。

[0012] 图6是用于说明实施方式的主要特征的例示性且示意性的图。

[0013] 图7是示出实施方式的非SMR区域的构成的一个例子的图。

[0014] 图8是示出实施方式的磁盘装置的写入涉及的一系列的步骤的一个例子的流程图。

具体实施方式

[0015] 以下参照附图对实施方式的磁盘装置及磁盘装置的控制方法详细地进行说明。此外,本发明并非被该实施方式限定。

[0016] (实施方式)

[0017] 图1是示出实施方式的磁盘装置1的构成的一个例子的图。

[0018] 磁盘装置1具有盘介质11,根据来自主机40的要求而对盘介质11记录信息。

[0019] 磁盘装置1例如经由磁头22而对盘介质11写入信息,经由磁头22而从盘介质11读取信号。具体而言,磁盘装置1具备盘介质11、主轴马达12、马达驱动器21、磁头22、致动器臂15、音圈马达(VCM)16、斜坡13、前置放大器24、读写通道(RWC)25、硬盘控制器(HDC)23、缓冲存储器29以及处理器26。

[0020] 盘介质11通过主轴马达12而以旋转轴为中心按预定的旋转速度旋转。主轴马达12的旋转由马达驱动器21驱动。盘介质11为磁盘。

[0021] 磁头22通过其所具备的写入元件22w和读取元件22r而对盘介质11进行数据的写入、读取。另外,磁头22位于致动器臂15的前端,通过由马达驱动器21驱动的VCM16而沿盘介质11的径向(磁道宽度方向)移动。在盘介质11的旋转处于停止时等,磁头22退避到斜坡13上。

[0022] 前置放大器24在读取动作时将磁头22从盘介质11所读取的信号放大并输出,向RWC25供给。另外,前置放大器24将从RWC25供给的用于对盘介质11写入数据的信号放大而向磁头22供给。

[0023] HDC23进行经由I/F总线而在与主机40之间进行的数据的发送接收的控制、缓冲存储器29的控制、以及对于记录数据的数据的纠错处理等。缓冲存储器29被用作在与主机40之间发送接收的数据的缓冲器。缓冲存储器29用于暂时存储从盘介质11所读取的数据、要写入盘介质11的数据、或从盘介质11所读取的控制用固件等。

[0024] RWC25对从HDC23供给的、要写入盘介质11的数据进行编码调制并向前置放大器24供给。另外,RWC25对从盘介质11所读取并从前置放大器24供给了的信号进行编码解调而使其作为数字数据向HDC23输出。

[0025] 处理器26例如为CPU(Central Processing Unit:中央处理单元)。在处理器26连接有动作用存储器27(例如,SRAM:Static Random Access Memory:静态随机存取存储器)、非易失性存储器28(例如,Flash ROM:Flash Read Only Memory:闪速只读存储器)、以及暂时存储用的缓冲存储器29(例如,SDRAM:Synchronous Dynamic Random Access Memory:同步动态随机存取存储器)。

[0026] 处理器26根据预先存储于非易失性存储器28和盘介质11的固件(程序数据)来进行该磁盘装置1的整体的控制。例如,处理器26执行马达驱动器21、前置放大器24、RWC25、HDC23等的控制。

[0027] 此外,包括处理器26和HDC23的构成也可以视为控制电路30。控制电路30能够执行磁道的设定。另外,控制电路30通过控制前置放大器24、RWC25以及马达驱动器21,能够控制对盘介质11写入数据的动作、从盘介质11读取数据的动作。

[0028] 为了简化表记(表述),在以后的说明中,将对写入数据的动作进行控制的情况表记为写入数据。另外,将对读取数据的动作进行控制的情况表记为读取数据。

[0029] 此外,控制电路30也可以包括动作用存储器27、非易失性存储器28、缓冲存储器29、前置放大器24、或RWC25等其他要素。

[0030] 图2是用于说明实施方式的盘介质11的记录区域的图。盘介质11具有通过被称为SMR(Shingled Magnetic Recording:叠瓦式磁记录)的方式写入数据的SMR区域110、和通过与SMR不同的方式写入数据的非SMR区域(non-SMR区域)111。

[0031] SMR区域110具有与表记容量(用户容量)对应的容量。非SMR区域111在盘介质11内

确保为:表记容量以外有余裕。

[0032] 根据图2的例子,SMR区域110分配在盘介质11的内侧,非SMR区域111分配在盘介质11的外侧。也可以是,SMR区域110分配在盘介质11的外侧,非SMR区域111分配在盘介质11的内侧。

[0033] 图3是用于说明实施方式的SMR的方式的例示性且示意性的图。SMR是以使得各磁道与相邻的磁道的一部分重叠的方式写入数据的记录方式。从本图中可知,根据SMR使磁道间距(TP)比磁头22的写入元件22w的芯宽度(WHw)窄。

[0034] 磁道间距是指磁道的盘介质11的径向的宽度。根据SMR,能够使磁道间距变窄,由此,能够提高记录密度。

[0035] 此外,图3示出从盘介质101的外侧朝向内侧进行写入的情况下的各磁道的情形。写入的方向并非限定于此。也可以从盘介质101的内侧朝向外侧进行写入。

[0036] 图4是示出实施方式的SMR区域110的构成的一个例子的图。在SMR区域110具备沿径向排列的多个带120。各带120具有圆环状的形状。在带120之间分配有保护区域130。保护区域130是不写入数据的区域。

[0037] 此外,在本说明书中,多个带120的各带有时使用带编号来区分。即,将带编号为x的带120表记为Band#x(带#x)。

[0038] 多个磁道的数据通过SMR的方式写入各带120。对各带120预先设定可写入的数据的最大量。各带120具有与所设定的量对应的数的磁道所能够设定的宽度(盘介质11的径向的长度)。以后,将所设定的可写入的数据的量表记为设定量。

[0039] 根据本图的例子,Band#i+1处于写入了设定量的数据的状态,Band#i、Band#i+2、Band#i+3处于空的状态。

[0040] 带120也可以被定义为连续地写入多个磁道的数据的最小的单位区域。在该情况下,数据的重写例如像以下那样来实现。

[0041] 例如,在用新的数据重写已写入Band#i+1的数据的一部分的情况下,从Band#i+1的所有磁道读取数据。该新的数据与从Band#i+1所读取的数据合并,合并后的数据被写入其他带120(例如Band#i)。使Band#i+1的内容成为无效,成为能够写入其他的数据的状态。由此,实现以带为单位的写入。

[0042] 此外,带120的定义并非限定于此。因此,例如,也可以使对带120的写入在中途停止而执行对其他带120的写入。

[0043] 根据SMR的方式,磁道间距变窄,所以在读取时容易产生错误。作为用于纠正正在读取时所产生的错误的1个对策,已写入磁道的数据由纠错码保护。纠错码例如被写入在磁道内的预定的扇区。

[0044] 图5是示意性且例示性地示出实施方式的带120所包含的1磁道的构成的图。

[0045] 磁道被划分成多个扇区。在本图的例子中,磁道被划分成11个扇区。

[0046] 在本说明书中,各扇区使用扇区编号来区分。即,将扇区编号为x的扇区表记为Sector#x(扇区#x)。在本图所示的例子中,磁道具有从Sector#1到Sector#11为止的11个扇区。

[0047] 数据的写入例如以下那样来执行。首先,按扇区编号的顺序对Sector#1~Sector#10写入数据。然后,在对该磁道的写入的最后,对Sector#11写入纠错码(Error Correction

Code:ECC)。

[0048] 写入Sector#11的ECC保护已写入Sector#1~Sector#10的数据 (data#1~data#10) 以免于产生错误。也就是说,写入Sector#11的ECC以磁道为单位保护数据。

[0049] 用于生成ECC的纠错编码的方式并非限定于特定的方式。在一例中,ECC通过对于data#1~data#10的XOR的位 (bit) 运算而生成。在从Sector#1~Sector#10中的任一个读取出的数据产生了错误的情况下,对已写入除了该数据的读取源的扇区的其他全部扇区的数据和已写入Sector#11的ECC执行XOR的位运算,从而能够纠正错误。

[0050] 当将data#1~data#10和ECC写入磁道时,已写入该磁道的数据以磁道为单位受到保护。在本说明书中,将像这样通过纠错码以磁道为单位保护数据的方式标记为Track ECC。将已写入磁道的数据由Track ECC保护着的状态标记为Track ECC有效或者Track ECC起作用。另外,将已写入磁道的数据未被Track ECC保护的状态标记为Track ECC无效或者Track ECC不起作用。

[0051] 能够通过Track ECC来补偿因磁道间距的缩小引起的数据的质量的降低。然而,根据写入的状况,有时Track ECC不起作用。

[0052] 例如,在对磁道的数据的写入在写入ECC前由于某种原因而中断了的情况下,该磁道没有写入ECC,所以成为未被Track ECC保护的状态。

[0053] 或者,当在对磁道写入ECC的中途发生了断电的情况下,ECC的写入未完成,所以该磁道成为未被Track ECC保护的状态。

[0054] 当Track ECC无效的磁道在该磁道所包含的扇区发生了错误的情况下,无法纠正所述错误。因此,写入在Track ECC无效的磁道的数据的质量比写入在Track ECC有效的磁道的数据的质量差。

[0055] 因此,在实施方式中,在对新磁道写入数据时,执行下述判定:在与该新磁道相邻的旧磁道中,即在由该新磁道部分地覆写的已经写入了数据的磁道中,Track ECC是否起作用。然后,根据该判定的结果来决定新磁道的位置。

[0056] 图6是用于说明实施方式的主要特征的例示性且示意性的图。例如,在对Track#1写入数据后,判定在Track#1中Track ECC是否有效。在本图的例子中,判定为在Track#1中Track ECC有效 (ECC_valid),通过SMR的方式将Track#2的数据写入从Track#1的位置沿径向偏离了d1的位置。由此,Track#1的磁道间距成为d1。

[0057] 在对Track#2写入数据后,判定在Track#2中Track ECC是否有效。在本图的例子中,判定为在Track#2中Track ECC有效 (ECC_valid),通过SMR的方式将Track#3的数据写入从Track#2的位置沿径向偏离了d1的位置。由此,Track#2的磁道间距成为d1。

[0058] 在对Track#3写入数据后,判定在Track#3中Track ECC是否有效。在本图的例子中,判定为在Track#3中Track ECC无效 (ECC_invalid),通过SMR的方式将Track#4的数据写入从Track#3的位置沿径向偏离了比d1大的d2的位置。由此,Track#3的磁道间距成为d2。

[0059] 在对Track#4写入数据后,判定在Track#4中Track ECC是否有效。在本图的例子中,判定为在Track#4中Track ECC有效 (ECC_valid),通过SMR的方式将Track#5的数据写入从Track#4的位置沿径向偏离了d1的位置。由此,Track#4的磁道间距成为d1。

[0060] 也就是说,在判定为在旧磁道中Track ECC不起作用 (并非有效) 的情况下,与判定为在旧磁道中Track ECC起作用 (有效) 的情况相比,以使得旧磁道的磁道间距变宽的方式

设定新磁道的位置。

[0061] 结果,能够抑制从旧磁道读取数据时的错误的产生。由此,即使在旧磁道中Track ECC不起作用,也能够补偿因Track ECC不起作用引起的质量的降低。也就是说,能够抑制质量的降低。

[0062] 返回到图2的说明。

[0063] 非SMR区域111例如通过被称为CMR (Conventional Magnetic Recording:常规磁记录)的方式写入数据。CMR是以使得各磁道不重叠的方式进行写入的记录方式。

[0064] 图7是示出实施方式的非SMR区域111的构成的一个例子的图。如本图所示,在非SMR区域111具备作为冗余的区域的临时区域140。

[0065] 对各带120写入与设定量对应的多个磁道的数据。为了以备于将一部分磁道的磁道间距设定为 d_2 ,各带120的径向的宽度也可以比将所有磁道的磁道间距设为 d_1 地设定了所有磁道的情况下的所有磁道的磁道间距的总和稍大。

[0066] 然而,在某个带120中,若磁道间距为 d_2 的磁道的数量多,则有时变得无法将设定量的数据写入该带120。无法写入该带120的数据被写入临时区域140。

[0067] 换言之,当在某个带120设定多个磁道直到不再有可设定新磁道的余地为止并对该多个磁道写入了数据时,在写入了的数据的总量小于设定量的情况下,剩余量的数据被写入临时区域140。

[0068] 此外,例如,在使原本预定写入已写入临时区域140的数据的带120的内容移动到其他的带120时,该数据与从移动源的带120所读取的数据一起被写入移动目的地的带120。此外,已写入临时区域140的数据的处理并非限定于此。

[0069] 接着,对实施方式的磁盘装置1的动作进行说明。图8是示出实施方式的磁盘装置1的写入涉及的一系列的步骤的一个例子的流程图。具体而言,图8示出对某个带(设为Band#M)写入新磁道(设为Track#N)的数据的动作。假设已经设定了Track#1至Track#N-1,进行了数据的写入等。

[0070] 首先,控制电路30取得写入剩余的数据所需要的磁道的数量(设为A) (S101)。

[0071] 如上所述,预先设定要写入各带的数据的最大量(设定量)。写入剩余的数据所需要的磁道的数量是指写入从设定量减去已经写入了Band#M的数据的总量而得到的量的数据所需要的磁道的数量。

[0072] 在S101之后,控制电路30取得Band#M的剩余的宽度(设为D) (S102)。换言之,Band#M的剩余的宽度是Band#M中的尚未设定磁道的区域的宽度。

[0073] 在S102的处理之后,控制电路30取得Track#N-1的Track ECC的状态(S103)。然后,控制电路30判定Track#N-1的Track ECC是否有效(S104)。

[0074] S103、S104的处理的实现方法并非限定于特定的方法。

[0075] 在一例中,每当完成对各磁道的写入时,控制电路30将表示顺利地完成了数据和ECC的写入的内容与磁道编号相对应地记录于例如表(table)等。控制电路30在S103中参照该表。在通过参照表判明相对于Track#N-1的数据和ECC的写入顺利地完成了的情况下,控制电路30在S104中判定为Track#N-1的Track ECC有效。在判明相对于Track#N-1的数据和ECC的写入未完成的情况下,控制电路30在S104中判定为Track#N-1的Track ECC无效。

[0076] 例如,当Track#N-1具备数据用的10个扇区和ECC用的1个扇区且在直到将数据写

入到10个数据用的扇区中的中途的扇区后开始了Track#N的写入的动作的情况下,未记录表示顺利地完成了Track#N-1的写入的内容。在该情况下,控制电路30未记录表示顺利地完成了Track#N-1的写入的内容,所以判定为Track#N-1的Track ECC无效。

[0077] 当已将数据写入Track#N-1所具备的10个数据用的扇区中的所有扇区、已将ECC写入ECC用的1个扇区后开始了Track#N的写入的动作的情况下,记录表示顺利地完成了Track#N-1的写入的内容。在该情况下,控制电路30基于所记录的内容判定为Track#N-1的Track ECC有效。

[0078] 在判定为Track#N-1的Track ECC有效的情况下(S104,是(Yes)),控制电路30判定Band#M的剩余的宽度D是否为d1以上(S105)。

[0079] 在Band#M的剩余的宽度D为d1以上的情况下,能够在从Track#N-1的位置偏离了d1的位置设定Track#N。在Band#M的剩余的宽度D小于d1的情况下,若在从Track#N-1的位置偏离了d1的位置设定Track#N,则Track#N会超出Band#M。也就是说,控制电路30在S105中判定:当在从Track#N-1的位置偏离了d1的位置设定了Track#N的情况下Track#N是否收纳于Band#M内。

[0080] 在判定为Band#M的剩余的宽度D为d1以上的情况下(S105,是),控制电路30在从Track#N-1的位置偏离了d1的位置设定Track#N(S106)。

[0081] 然后,控制电路30将数据和ECC写入Track#N(S107)。也就是说,控制电路30基于要写入Track#N的该数据生成该ECC,并将该数据和该ECC写入Track#N。

[0082] 通过S107,将Track#N的数据写入Band#M的一系列的处理结束。

[0083] 在判定为Band#M的剩余的宽度D小于d1的情况下(S105,否(No)),控制电路30将Track#N的数据写入临时区域140(S108)。然后,将Track#N的数据写入Band#M的一系列的处理结束。

[0084] 此外,在临时区域140中,通过后述的S112的处理预先预约有与1个以上的磁道对应的区域。在S108中,控制电路30将Track#N的数据写入该预约了的区域。控制电路30可以将Track#N的数据与ECC一起写入临时区域140,也可以不写入该ECC。例如与SMR相比,根据CMR,各磁道的宽度宽,所以在读取时难以产生错误。因此,在采用CMR作为对非SMR区域111写入数据的方式的情况下,能够在对临时区域140的写入时省略ECC的写入。

[0085] 当在S104中判定为Track#N-1的Track ECC并非有效的情况下(S104,否),控制电路30判定A是否为零(S109)。

[0086] A为零的情况意味着Track#N是在Band#M设定的最后的磁道。也就是说,控制电路30在S109中判定Track#N是否为在Band#M的最后设定的磁道。

[0087] 在判定为A不是零的情况下(S109,否),控制电路30判定剩余的宽度D是否为通过 $d1 \cdot A + d2$ 的运算而得到的值以上(S110)。也就是说,控制电路30判定:在将Track#N-1的磁道间距设为d2的情况下,能否在Band#M内设定与设定量对应的所有磁道。

[0088] 在判定为剩余的宽度D小于通过 $d1 \cdot A + d2$ 的运算而得到的值的情况下(S110,否),无法将所有磁道收纳于Band#M内,所以控制电路30尝试临时区域140内的区域的预约。

[0089] 即,首先,控制电路30判定在临时区域140是否存在1磁道的量的空区域(S111)。在判定为在临时区域140存在1磁道的量的空区域的情况下(S111,是),控制电路30预约该空区域(S112)。

[0090] 然后,控制电路30判定Band#M的剩余的宽度D是否为 d_2 以上(S113)。

[0091] 在Band#M的剩余的宽度D为 d_2 以上的情况下,能够在从Track#N-1的位置偏离了 d_2 的位置设定Track#N。在Band#M的剩余的宽度D小于 d_1 的情况下,若在从Track#N-1的位置偏离了 d_2 的位置设定Track#N,则Track#N会超出Band#M。也就是说,控制电路30在S113中判定:当在从Track#N-1的位置偏离了 d_2 的位置设定了Track#N的情况下Track#N是否收纳于Band#M内。

[0092] 在判定为Band#M的剩余的宽度D为 d_2 以上的情况下(S113,是),控制电路30在从Track#N-1的位置偏离了 d_2 的位置设定Track#N(S114),将数据和ECC写入Track#N(S115)。然后,将Track#N的数据写入Band#M的一系列的处理结束。

[0093] 此外,在判定为Band#M的剩余的宽度D小于 d_2 的情况下(S113,否),控制电路30执行S108的处理。

[0094] 另外,在判定为A为零的情况下(S109,是)、或者判定为剩余的宽度D为通过 $d_1 * A + d_2$ 的运算而得到的值以上的情况下(S110,是),控制电路30执行S113的处理。

[0095] 对每个磁道执行图8所示的一系列的步骤。也就是说,例如,在写入Track#i的数据时实施图8所示的一系列的步骤,接着,实施与Track#i相邻的Track#i+1的数据的写入。在写入Track#i+1的数据时也实施图8所示的一系列的步骤。通过对每个磁道反复进行图8所示的一系列的步骤,从而实现图6所示的特征性的动作。

[0096] 如上所述,根据实施方式,控制电路30在某个带120设定第1磁道(例如Track#N-1),并对第1磁道写入数据。控制电路30执行:已写入第1磁道的数据是否由纠错码保护着的判定。然后,控制电路30基于已写入第1磁道的数据是否由纠错码保护着的判定的结果来决定设定第2磁道的位置。

[0097] 具体而言,例如,在判定为已写入第1磁道的数据由纠错码保护着的情况下,控制电路30在从第1磁道的位置偏离了第1长度(例如 d_1)的位置设定第2磁道(例如Track#N)。在判定为已写入第1磁道的数据未被纠错码保护的情况下,控制电路30在从第1磁道的位置偏离了比第1长度长的第2长度(例如 d_2)的位置设定第2磁道。

[0098] 通过该构成,在第1磁道的Track ECC无效的情况下,能够通过使第1磁道的磁道间距扩大来补偿因Track ECC无效引起的第1磁道的数据的质量的降低。也就是说,能够抑制数据的质量的降低。

[0099] 此外,在上述的说明中,假设通过SMR的方式对带120写入数据。因此,在将第2磁道的位置设定于从第1磁道的位置偏离了第1长度的位置的情况下,第2磁道与第1磁道的一部分重叠。此外,当在从第1磁道的位置偏离了第2长度的位置设定了第2磁道的情况下,第2磁道可以与第1磁道的一部分重叠,也可以不与第1磁道重叠。

[0100] 进而,根据实施方式,当在某个带120设定多个磁道直到不再有可设定新磁道的余地为止并对该多个磁道写入数据后,在已写入的数据的总量小于所设定的量的情况下,控制电路30将剩余的量的数据写入临时区域140。

[0101] 通过该构成,即使在因将某个磁道的磁道间距设为第2长度而使得设定量的数据不可收纳于带120的情况下,也能够继续进行写入。

[0102] 进而,根据实施方式,控制电路30基于已写入第1磁道的数据是否由纠错码保护着的判定的结果和临时区域140的空区域的容量来决定第2磁道的位置。

[0103] 具体而言,若按照图8的例子,假定将Track#N(第1磁道)的位置设定于从Track#N-1(第2磁道)的位置偏离了d2(第2长度)的位置,则控制电路30判定是否能够在Band#M设定与包括Track#N-1和Track#N的设定量对应的所有磁道。在判定为无法在Band#M设定与设定量对应的所有磁道的情况下,控制电路30判定在临时区域140是否存在1磁道的量的空区域。在判定为在临时区域140存在1磁道的量的空区域的情况下,控制电路30将Track#N的位置设定于从Track#N-1的位置偏离了d2的位置。

[0104] 通过该构成,即使在因将某个磁道的磁道间距设为第2长度而使得设定量的数据不可容纳于带120的情况下,也能够继续进行写入。

[0105] 此外,当在判定为无法在带设定与设定量对应的多个磁道后将第2磁道的位置设定于从第1磁道的位置偏离了第2长度的位置时,在临时区域140的空区域预约1磁道的量的区域。

[0106] 通过该构成,即使在因将某个磁道的磁道间距设为第2长度而使得设定量的数据不可容纳于带120的情况下,也能够将剩余的量的数据写入临时区域140。

[0107] 此外,在以上的说明中,作为已写入第1磁道的数据是否由纠错码保护着的判定方法的一个例子,举出了控制电路30基于数据和ECC的写入是否完成的判定方法。

[0108] 具体而言,控制电路30构成为,基于要写入Track#N-1(第1磁道)的数据生成ECC,并将数据和所生成的ECC写入Track#N-1。控制电路30判定对Track#N-1的数据和ECC的写入是否完成。在判定为对Track#N-1的数据和ECC的写入完成了的情况下,控制电路30判定为已写入Track#N-1的数据由纠错码保护着。在判定为对Track#N-1的数据和ECC的写入未完成的情况下,控制电路30判定为已写入Track#N-1的数据未被纠错码保护。

[0109] 根据该方法,能够简单地判定已写入第1磁道的数据是否由纠错码保护着。然而,已写入第1磁道的数据是否由纠错码保护着的判定的方法并不限于此。

[0110] 此外,作为磁盘装置1的控制方式,已知有驱动管理方式和主机管理方式。

[0111] 根据驱动管理方式,控制电路30能够将从主机40接收到的数据预先缓冲到缓冲存储器29、临时区域140,并且在所期望的定时将所缓冲的数据写入到对象的带120。也就是说,根据驱动管理方式,简单地实现以带120为单位的写入。

[0112] 与此相对地,根据主机管理方式,主机40指定写入目的地的位置(带120)。当对所指定的写入目的地的位置的数据的写入完成时,控制电路30能够向主机40通知数据的写入的完成。对盘介质11的写入的定时取决于来自主机40的命令,所以控制电路30无法直接控制以带120为单位的写入。因此,与驱动管理方式相比,根据主机管理方式,有可能容易发生在磁道的中途的写入的中断。也就是说,在主机管理方式的磁盘装置中,Track ECC不起作用的磁道的数量有可能比驱动管理方式的多。

[0113] 实施方式的磁道的设定的方法既可以应用于采用了驱动管理方式的磁盘装置,也可以应用于采用了主机管理方式的磁盘装置。在采用了主机管理方式的磁盘装置中,即使大量产生Track ECC不起作用的磁道,也能够补偿因Track ECC不起作用所引起的质量的降低。

[0114] 此外,以上,对通过SMR的方式写入从主机40发送来的数据的情况进行了说明。以上所描述的磁道的设定的方法也可以应用于通过CMR的方式写入从主机40发送来的数据的磁盘装置。

[0115] 另外,在以上的说明中,控制电路30从第1长度(例如d1)与第2长度(例如d2)中选择第1磁道(例如Track#N-1)的磁道间距。控制电路30也可以从3个以上的长度中选择第1磁道的磁道间距。

[0116] 对本发明的几个实施方式进行了说明,但这些实施方式是作为例子而提示出的,并非意在限定发明的范围。这些新颖的实施方式可以以其他各种各样的方式实施,在不脱离发明的要旨的范围内可以进行各种省略、替换、变更。这些实施方式、其变形包含于发明的范围、要旨,并且包含于在技术方案所记载的发明及与其等同的范围。

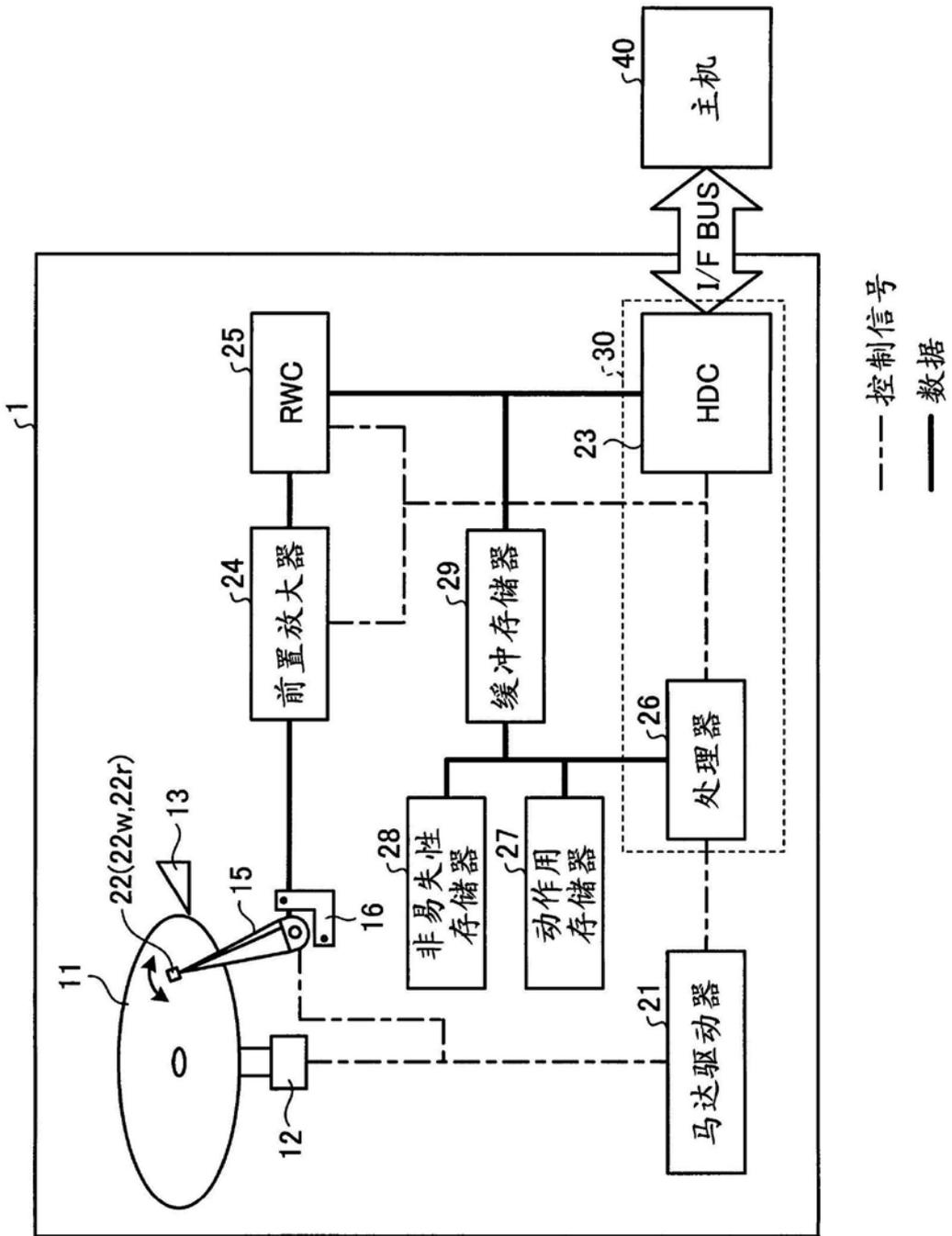


图1

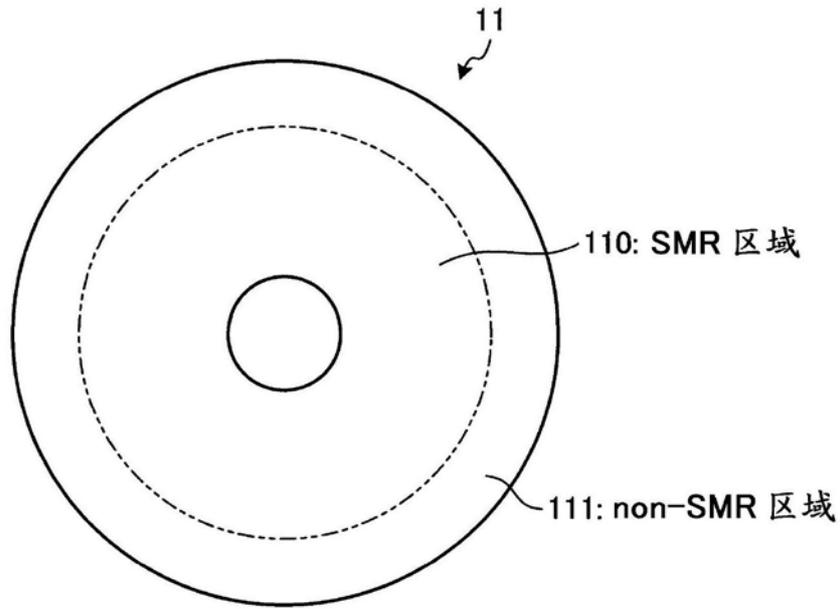


图2

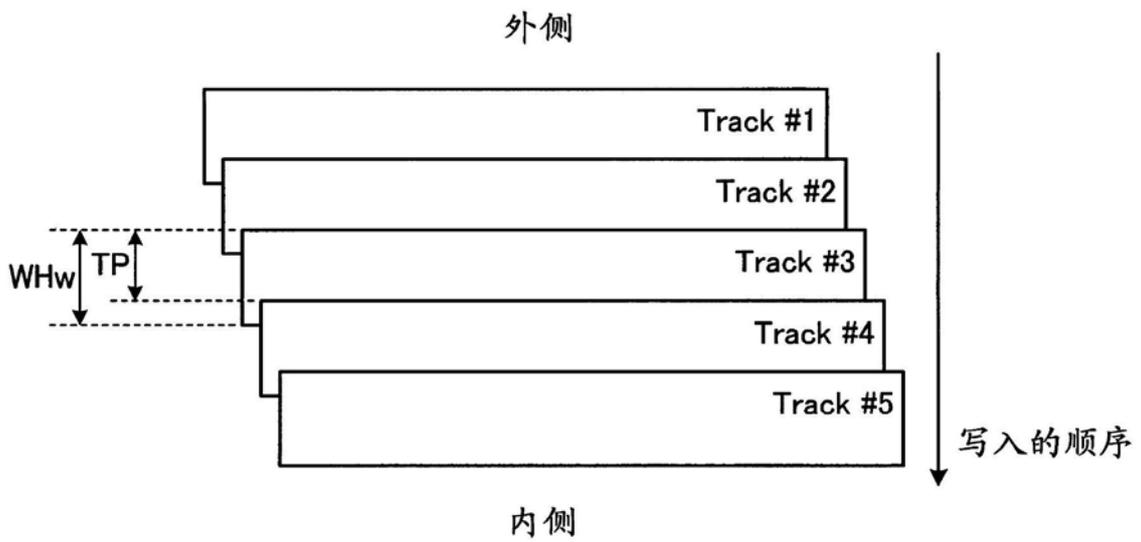


图3

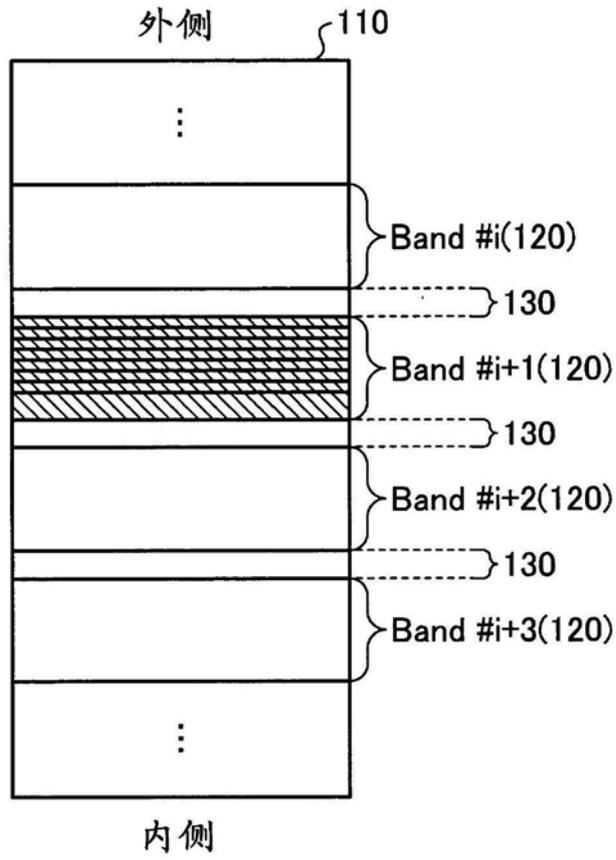


图4

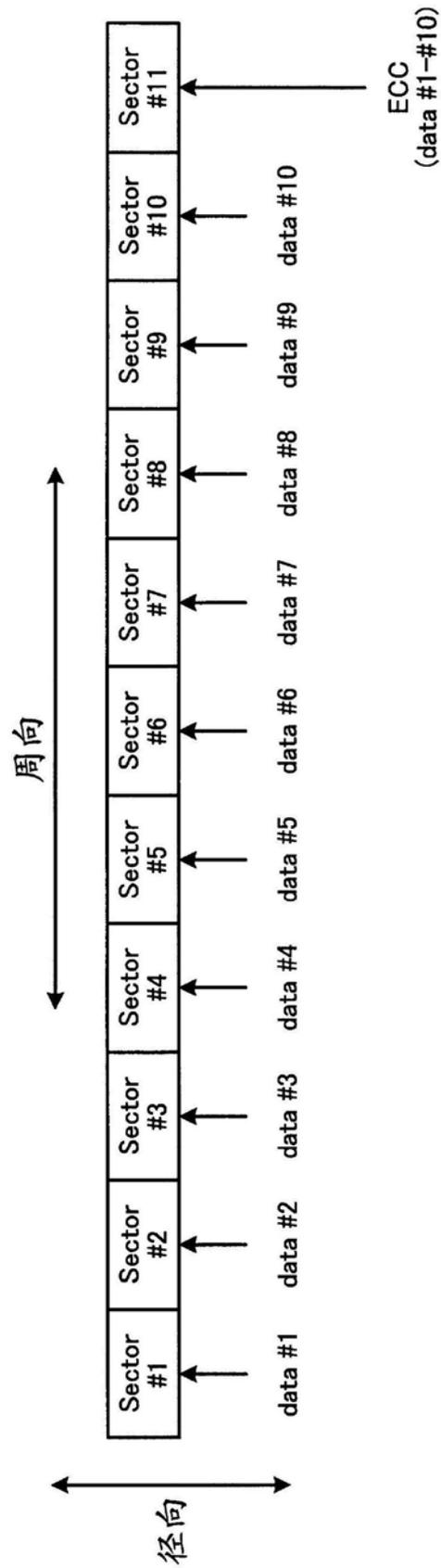


图5

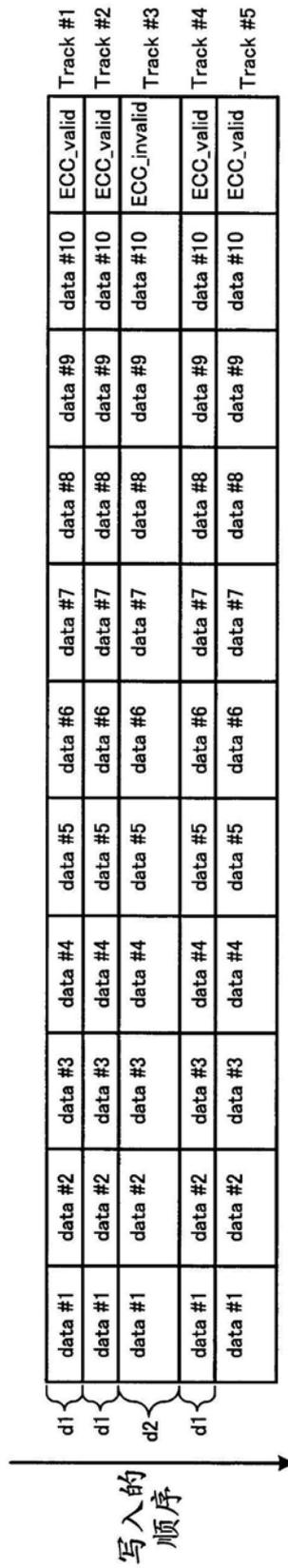


图6



图7

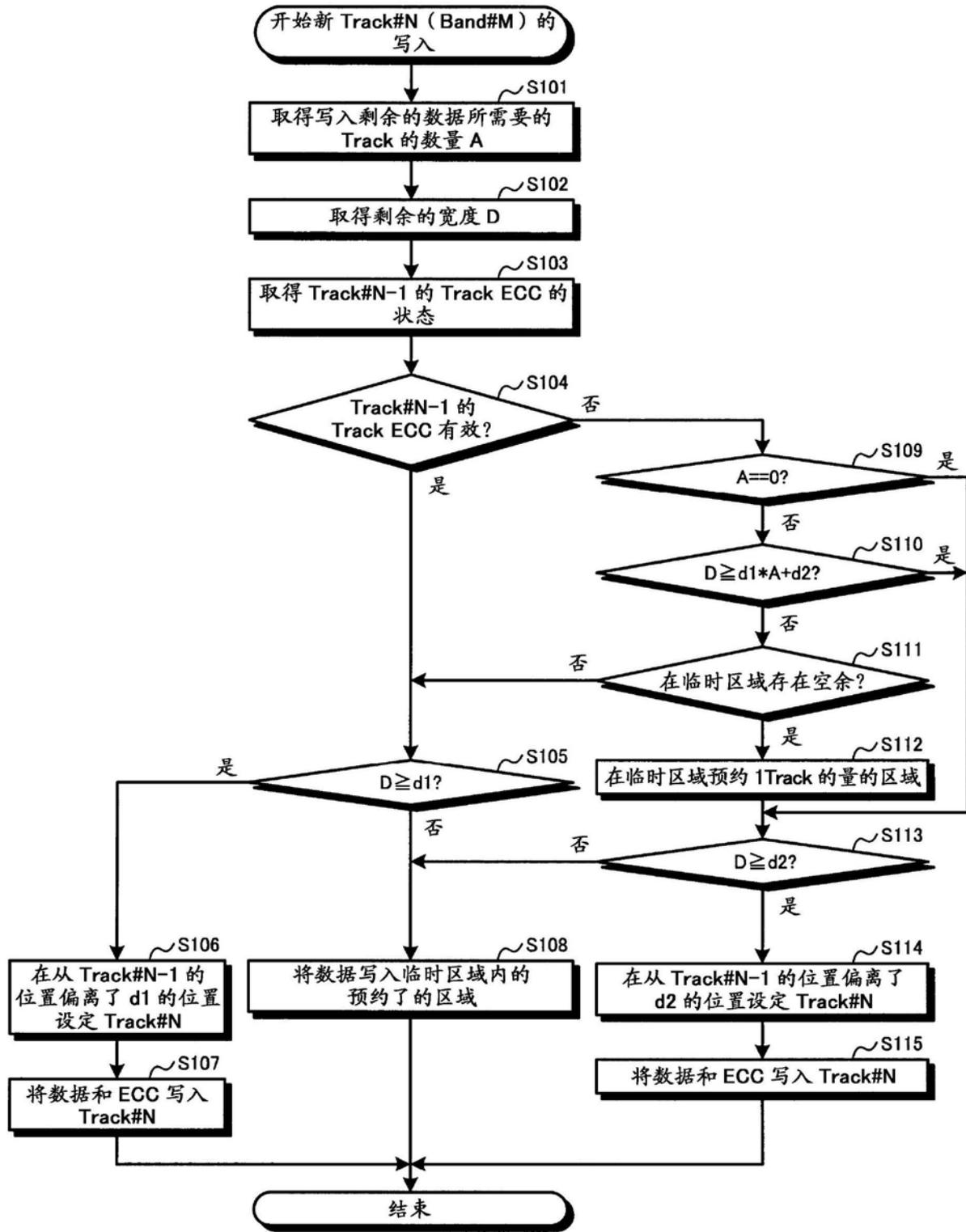


图8