

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3910372号

(P3910372)

(45) 発行日 平成19年4月25日(2007.4.25)

(24) 登録日 平成19年2月2日(2007.2.2)

(51) Int. Cl.		F I			
<b>G 1 1 B</b>	<b>5/02</b>	<b>(2006.01)</b>	G 1 1 B	5/02	S
<b>G 1 1 B</b>	<b>11/10</b>	<b>(2006.01)</b>	G 1 1 B	5/02	U
			G 1 1 B	11/10	5 0 2 Z

請求項の数 10 (全 12 頁)

(21) 出願番号	特願2001-55705 (P2001-55705)	(73) 特許権者	390009531
(22) 出願日	平成13年2月28日 (2001.2.28)		インターナショナル・ビジネス・マシー ズ・コーポレーション
(65) 公開番号	特開2001-273601 (P2001-273601A)		INTERNATIONAL BUSIN ESS MASCHINES CORPO RATION
(43) 公開日	平成13年10月5日 (2001.10.5)		アメリカ合衆国10504 ニューヨーク 州 アーモンク ニュー オーチャード ロード
審査請求日	平成13年2月28日 (2001.2.28)	(74) 代理人	100086243
審査番号	不服2003-19692 (P2003-19692/J1)		弁理士 坂口 博
審査請求日	平成15年10月8日 (2003.10.8)	(74) 代理人	100091568
(31) 優先権主張番号	00810182.6		弁理士 市位 嘉宏
(32) 優先日	平成12年3月3日 (2000.3.3)		
(33) 優先権主張国	欧州特許庁 (EP)		

最終頁に続く

(54) 【発明の名称】 ストレージ・システム及び書き込み方法

(57) 【特許請求の範囲】

【請求項1】

抵抗通路を有し、該抵抗通路を通して電流を流すとき局所的に熱を加える書き込みヘッド(22、24)と、

磁化可能な記憶媒体(10)と、

前記電流が前記抵抗通路を流れ局所媒体温度がキュリー温度又は補償温度に近づくとときに保磁磁場よりも高い磁場を発生させる磁場の源(30)とを備え、

前記書き込みヘッドは、行及び列に配列され、前記記憶媒体の表面に構造的変化が発生しないように局所的に接触又は近接させて位置付けられ、前記電流により加熱される局所プローブを含み、

前記磁場の源は、ビットが前記記憶媒体へ書き込まれるように、前記局所プローブが局所的に接触又は近接するビット・ロケーションにおいて到達した温度で保磁磁場よりも高い磁場を発生することができる

ストレージ・システム。

【請求項2】

前記記憶媒体として使用される材料が、前記記憶媒体の表面に垂直で形状異方性よりも大きい磁気異方性を有する、請求項1に記載のストレージ・システム。

【請求項3】

前記記憶媒体として使用される材料が、希土と遷移金属との合金、その三元又は四元以上の合成物、又はザクロ石の少なくとも1つを含む、

10

20

請求項 2 に記載のストレージ・システム。

【請求項 4】

複数の書き込みヘッド ( 2 2 , 2 4 ) が、少なくとも 1 つのアレイの形式で配列され、前記磁化可能な記憶媒体が、1 つ又は複数の書き込みヘッド・アレイの形式とマッチする記憶領域を有する、請求項 1 に記載のストレージ・システム。

【請求項 5】

前記記憶媒体が回転するように配列され、前記磁場の源及び前記書き込みヘッドのアレイが固定されて、円形ジオメトリーに適合した形式を有する、請求項 1 に記載のストレージ・システム。

【請求項 6】

前記書き込みヘッド ( 2 4 ) と前記記憶媒体 ( 1 0 ) との間に中間層が設けられた、請求項 1 に記載のストレージ・システム。

【請求項 7】

1 つ又は複数のビットを記憶媒体 ( 1 0 ) へ書き込む方法であって、

磁化可能な記憶媒体 ( 1 0 ) のそれぞれのロケーションの近くに、1 つ又は複数の熱放射チップ ( 2 4 ) である、前記記憶媒体の表面に構造的変化が発生しないように局所的に接触又は近接させて位置付けられ、電流により加熱される局所プローブを行及び列に配列し ( 2 2 0 ) 、

記憶ロケーションが、少なくとも所定の最小ビット書き込み温度へ加熱されるように、前記 1 つ又は複数のチップ ( 2 4 ) に含まれるそれぞれの抵抗通路を通して前記電流を流し ( 2 4 0 ) 、

ビットが、前記局所プローブが局所的に接触又は近接する前記 1 つ又は複数のビット・ロケーションに書き込まれるように、前記ビット書き込み温度で、保磁磁場よりも高い磁場を前記ビット・ロケーションへ印加する ( 2 1 0 )

ステップを含む方法。

【請求項 8】

前記熱放射チップ ( 2 4 ) の少なくとも選択された 1 つが前記記憶媒体 ( 1 0 ) と直接に接触する、請求項 7 に記載の方法。

【請求項 9】

前記熱放射チップ ( 2 4 ) と前記記憶媒体 ( 1 0 ) との間に中間層が設けられる、請求項 7 に記載の方法。

【請求項 10】

前記中間層が低耗層を含む、請求項 9 に記載の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はコンピュータ・ストレージ・システムに関する。更に、具体的には、本発明は、ビットの書き込み及びビットの読み出しが強制されるように、記憶媒体へ接近又は接触するチップ ( tip ) を有するストレージ・システムに関する。

【0002】

【従来の技術】

コンピュータによって使用されるストレージ・システムの記憶密度を増大することは、コンピュータ産業の一般的な目的である。しかし、今日の記憶方法と置換される良好な候補である全ての新しいテクノロジーは、数年にわたってこの新しいテクノロジーの中に連続した改善の余地を与えるため、長期の展望を提供するものでなければならない。なぜなら、記憶技術の基本的変化と共に、コンピュータ産業は顕著な投資を行って、前記新しいテクノロジーに関連した技術目的のために既存の製造機械を適合させるか、既存の機械を新しい機械で置換しなければならないからである。

【0003】

従って、ストレージ・システムの更なる発展に重要なことは、より良好な記憶領域密度を

10

20

30

40

50

有する新しい技術は、望ましくはナノメートル又は原子スケールにまで更にスケールダウンする長期的可能性を有していなければならない。

【0004】

簡便であって、これらの非常に長期的な展望を提供する今日知られた唯一の利用可能なツールは、ナノメートル・シャープ・チップ (nanometer sharp tip) である。そのようなチップは、原子スケールまでの像形成及び構造化ダウンを行うため、全ての原子力顕微鏡 (AFM) 及び走査形トンネル顕微鏡 (STM) で使用される。簡便なチップは、1つの機能性、即ち、相互作用の究極的局所制限に狙いを定めた非常に信頼性のあるツールである。

【0005】

近年、ポリマー記憶媒体におけるAFMサーモメカニカル (thermomechanical) 記録法は、主として簡便性を向上させデータ・レート及び記憶密度を増進するように設計されたセンサ及びヒータの統合に関して、広範な変更を受けた。「消去能力を有する超高密度原子力顕微鏡法データ記憶」 (Ultrahigh-density atomic force microscopy data storage with erase capability) と題するG. Binnig, M. Despont, U. Drechsler, W. Haeberle, M. Lutwyche, P. Vettiger, H.J. Mamin, B.W. Chui, 及びT.W. Kennyによる文献 (Applied Physics Letter, Volume 74, Number 9, March 1 1999, pp 1329-1331) で説明されるように、ヒータ・キャンチレバー (heater cantilever) を使用して、400Gb/インチ<sup>2</sup>の記憶密度、及び読み出しについては数Mb/sのデータ・レート、及び書き込みについては100kb/sのデータ・レートのサーモメカニカル記録法が立証された。

【0006】

そのような従来技術のサーモメカニカル書き込みは、キャンチレバー/チップによって局所的な力をポリマー層へ加え、局所的な加熱でそれを柔軟にすることの組み合わせである。十分な熱を加えることによって、ビットを書き込むため記憶媒体へ窪みを形成することができる。このビットは、レバーが窪みの中へ移動したとき曲げられ、それと共にセンス回路の電気抵抗が変化するという事実によって、同じチップで読み出すことができる。

【0007】

ビット書き込みの間、小さな接触領域を介して起こるチップからポリマーへの熱伝達は、最初は非常に貧弱で、接触領域が増大するにつれて改善される。これは、融解プロセスを開始するため、チップが比較的高い温度、約400℃へ加熱されなければならないことを意味する。一度、融解が始まると、チップはポリマーの中へ押し込まれる。これは、ポリマーへの熱伝達を増進し、融解されるポリマーの量を増大し、従ってビット・サイズを増大する。融解がスタートして接触領域が増大した後、窪みを発生するために利用可能な加熱パワーは、少なくとも10倍増大して、全加熱パワーの2%以上になる。この高度に非線形の熱伝達メカニズムでは、小さなチップ貫通、従って小さなビット・サイズを達成すること、及びサーモメカニカル書き込みプロセスを制御及び再現することは非常に困難である。

【0008】

ポリマー/チップによるこのアプローチの更なる問題点は、各々のビット書き込みプロセスが、記憶媒体の中で構造的変化、即ち、前述した窪みを実現することである。この窪みは、一方では機械的摩耗を受け、他方ではセンス・チップの機械的摩耗の原因である。従って、後続の読み出しプロセスの大多数が、ビット品質を低下させる。

【0009】

前記アプローチの更なる欠点は、単一のビットを消去できないことである。即ち、それらのビットは、約10Mビットのブロックでのみ消去できる。

【0010】

しかし、記憶媒体の実際の使用では、バイト選択の消去プロセスが、しばしば好ましい。

【0011】

最後に言及した問題点の双方、即ち機械的摩耗、及びビットを消去する間の不十分な局所的分解能は、同じ特徴、即ち、ビット書き込みプロセスが、媒体の表面に現れる媒体中の

10

20

30

40

50

構造的変化に結合されていることによって生じる。

【0012】

媒体表面の変化なしに記憶媒体へ書き込み及び読み出す異なったアプローチは、例えばDE19707052に開示されているように、磁気光学アプローチである。記憶媒体を局所的に加熱するためレーザー・ビームが使用され、好ましくは記憶領域の保磁磁場が低いとき、加熱された領域へビットが書き込まれる。しかし、このアプローチは、領域分解能に限定される。なぜなら、熱を記憶媒体の中へ伝達するレーザー・スポットは、レーザー波長の少なくとも半分のサイズを有するか、各々が低減されたパワーを有する2つのレーザー・スポットの、例えばカーネルの重畳によって、わずかしか低減できないからである。従って、前記のアプローチでは、約200～400 $\mu\text{m}$ のビット・サイズを達成することができ

10

【0013】

【発明が解決しようとする課題】

従って、本発明の目的は、機械的摩耗を受けず、数百Gb/インチ<sup>2</sup>の記憶密度を可能とするストレージ・システムを提供することである。

【0014】

【課題を解決するための手段】

ビットを記憶媒体へ書き込むために、本発明の基本概念は、おおまかに述べると、磁化可能な記憶媒体を使用し、記憶媒体へ外部的に結合された人工的外部磁場へ前記磁化可能記憶媒体をさらし、ビット書き込みの間に、ビット・サイズの大きさを非常に局所的に熱を同時に加え、熱が加えられたロケーションの保磁磁場よりも外部磁場を局所的に大きくすることを含む。

20

【0015】

本発明に従えば、これは、少なくとも磁化可能記憶媒体、磁場の源、少なくとも1つの書き込みヘッド（しかし、抵抗通路又は抵抗ループを有する小さな寸法のチップを有する書き込みヘッドのレイが好ましく、この抵抗通路又は抵抗ループは、それを電流が流れるとき、ビット記憶を実行しようとするロケーションへ熱を加える）を含むストレージ・システムを提供することによって達成される。

【0016】

注意すべきことに、本発明の概念は、磁気コイル、又は他の磁気源、永久磁石層ですら使用することを含む。

30

【0017】

ビットの書き込みは、電流が通路を流れ、局所的温度が記憶媒体のキュリー温度又はその補償温度へ近づくか到達するように記憶媒体を局所的に加熱し、前記磁場の源に、所与の温度で保磁磁場よりも高い磁場を発生させることによって提供される。こうして、ビットを記憶媒体へ書き込むことができる。

【0018】

特に、本発明のストレージ・システムの好ましい実施形態に従って、キャンチレバー・チップより成る1次元又は2次元のレイを設けることが提案される。各々のキャンチレバー・チップは、電流によって活動化されたとき、熱源として働く。この電流は、前記チップ内の抵抗通路を流れ、ビットの書き込みが意図される小さな記憶媒体ロケーションで、磁気材料のキュリー温度又は補償温度に達するのに必要な温度を発生する。

40

【0019】

基本的には、チップと記憶媒体との間で直接の接触があってもなくても、ビットを生成することができる。接触がない場合（これは、サーモメカニカル・ビット書き込みと比較して著しく利点がある）、チップと記憶媒体との間の熱ガイドとして、軟らかい媒体を有利に使用することができる。接触がある場合、摩耗を低減し熱伝達を増進するため、潤滑剤を使用してよい。

【0020】

50

記憶媒体は薄いプレートとして形成され、その表面は或る保護層で覆われることが提案される。

【0021】

ビット書き込みの間に、それぞれキュリー温度又は補償温度に達すると、記憶媒体の下又は上で平行に配列されたコイルが、特にチップの熱源が加熱する媒体ロケーションを含む媒体の大部分に有効な磁場を発生する。磁場の領域部分は、十分な磁気効果を確保するため、意図されたビット・サイズよりも大きくなければならない。磁場は、保磁磁場よりも強く、従ってビットは、この外部磁場の方向に沿った磁気で書き込まれる。このようにして、安定なビットを書き込むことができる。

【0022】

説明された概念でビットを書き込むための好ましい材料は、大きな垂直磁気異方性を有する材料である。垂直磁気異方性は、表面に垂直な方向で磁気を安定化するため形状異方性よりも大きくなければならない。この規準を満たす材料は、T b F e、G d C o、D y F eのような希土と遷移金属との合金又は混合物、即ち、それらの合成物である。これらの材料は、典型的には、環境温度で必ずしも補償しない反対方向磁化の副格子を有するフェリ磁性体である。例えばT b対F eの正確な量は、副格子の磁化が補償する温度、即ち補償温度が、書き込みプロセスに最も適した温度となるか、又は、材料がその強磁性を失う温度、即ちキュリー温度が、書き込み温度をあまりに遠く超えないように選ばれる。

【0023】

更に、典型的な材料は、三元化合物（例えばT b F e C o）又は四元以上（例えばG d T b D y F e C o）を様々な組成で含む。これらの材料の大部分は、無定形状態で最大の垂直異方性を有する。

【0024】

材料の他のクラスはザクロ石群であるが、これらは全て非金属元素として酸素を含む。その例は、Y 3 F e 5 O 1 2又はB a F e 1 2 O 1 9である。

【0025】

これら全ての材料の中で、希土類元素が、大きな垂直異方性に最も関係がある。

【0026】

完全に異なったクラスは、多くの極薄磁気膜の特性を利用する。極薄膜は、希土を含まないときでも、しばしば垂直磁化を安定化する垂直表面異方性を有する。その例は、A u ( 1 1 1 )、P t ( 1 1 1 )、P d ( 1 1 1 )上で成長したC o膜、又はC u ( 0 0 1 )上で成長したF e膜である。正確な膜厚（典型的には、1～5原子層、即ち<1nm）に依存して、異方性及び他の磁気特性は、提案された書き込みプロセスに対して最適の材料特性を有するように、調整されることができる。

【0027】

これら材料の多層（例えばC o / P t / C o / P t / C o / P t . . .）は、材料を安定化させ、外部の影響、例えば腐食などに対して、よりロバストにする。様々な組成を有するC o P tの合金は、大量な材料の表面に存在する最適化された磁気特性を使用する概念の変形である。

【0028】

選択された材料に依存して、磁化可能な層の厚さは、記憶媒体のそれぞれの目的及び焦点特性へ適合させることができる。

【0029】

本発明の更に好ましい様相に従えば、前記のアプローチは、「局所的プローブ・アレイの大量記憶アプリケーション」(mass-storage applications of local probe arrays)と題して1998年11月10日に発行された米国特許第5,835,477号に開示される「ミラピード(millipede)」手法と組み合わせることができる。ミラピード配列の基本要素の構造及び機能性、並びに製造のノウハウについては、それを参照すべきである。

【0030】

大まかに説明すると、前記ミラピードは、そのようなキャンチレバー・チップ2次元配列

10

20

30

40

50

、即ち局所プローブ・アレイであり、記憶媒体は、距離において前記ミラピード・チップの間の距離に対応するアレイ・フィールドを含む。ミラピード領域を超える読み出し又は書き込みプロセスは、アレイ全体の開始点を有する新しい位置を発見するため、媒体表面と平行にx又はy方向へミラピードを動かすことによって達成される。この特徴は、ここではアレイ全体のグローバル・トラッキング特徴と呼ばれる。

【0031】

「ミラピード」配列を使用してビットを書き込むアプローチは、媒体の事前のパターン化が不要となり、従ってキャンチレバー・アレイを所定のロケーションに位置付けるときの問題点が回避されるという利点を有する。なぜなら、読み出し時のビット・ロケーションは、書き込み時のチップ位置によって決定されるので、アレイは自己整列 (self-align) 10  
するからである。従って、事前のパターン化が実行されて、2次元ビット・アレイの一部のみを成功裏に検索できる場合と比較して、意図されたビットを読み出すために必要な小さな空間公差を、より容易に達成することができる。

【0032】

本発明の更なる利点は、現在使用されている磁気光学媒体に限定されない記憶材料を使用できることである。なぜなら、或る読み出し波長における大きな磁気光学応答の問題は存在しないからである。従って、高い磁化及び腐食耐性のような最適化された磁氣的及び構造的特性を有する材料、例えば既に言及したように、Co/Pt多層又は合金を使用することができる。

【0033】

強調されるべきことは、本発明に従えば、約20ナノメートル以下の小さなビット・サイズを実現することができる。これに対して、ビットを磁氣的に書き込む従来技術の唯一の類似方法は磁気光学方法であるが、その場合、約200～300ナノメートルのビット・サイズを実現できるにすぎない。従って、本発明の概念は、磁気ビットを書き込むときの信頼性と、ビット領域を局限するためにチップを使用することから達成される利点とを結合する。 20

【0034】

【発明の実施の形態】

それぞれの図面を一般的に参照すると共に、特に図1を参照して、チップと記憶媒体との直接接触でビットを書き込む2次元(アレイ)ミラピード配列を含む本発明のストレージ 30  
・チップ・システム(storage chip system)の好ましい実施形態を、これから説明する。

【0035】

この1つのバリエーションは、後で言及する非接触モードである。

【0036】

アレイの設計、テクノロジー、及び製造に関する技術的詳細は、前記の米国特許第5,835,477号から得られてよい。

【0037】

図1に示される本発明のチップ(chip)8は、前述した好ましい材料の1つから成る磁化可能記憶媒体10を含む。これは、支持層12の上に支持される層10を形成する。記憶層10は薄い保護層で保護されている。保護層は、図を明瞭にするため明示されていない。層10及び12は、X、Y、及びZ方向に動かすことができる。Z方向の移動は、3つの設定手段13,14,15の助けを借りて実現されるように示されるが、X及びY方向の移動は、それぞれ設定手段16,17の1つだけで達成される。 40

【0038】

チップ8上のプローブ層20は、ヒータ・プラットフォームとして働き、複数のキャンチレバー22を有する2次元局所プローブ・アレイを含む。キャンチレバー22の各々は、行及び列に配列された局所プローブを含む。局所プローブの幾つかのみが、参照符号22で示される。図1に示された例では、実際の局所プローブは、キャンチレバー22の各々のチップ(tip)24である。本発明に従えば、層20の表面は、ウェーハ表面に前記キ 50

ヤンチレバーを形成するためマイクロ機械加工されている。更に、適切な熱膨張係数を達成するため、シリコンを使用してヤンチレバーが形成された。注意すべきは、ヒータ・プラットフォームに対する個々のヤンチレバーの運動は必要でないことである。なぜなら、ヒータ・プラットフォームは平らにされていて、全体として記憶媒体へ接近するからである。

**【0039】**

有利には、柔軟で高共振周波数ヤンチレバーを得るため、ヤンチレバーの大きさは最小にされるべきである。柔軟なヤンチレバーは、チップ24と加熱される媒体10とが直接接触する間に低い負荷力を得るために必要である。高い共振周波数は、高速走査を可能にする。更に、小さな熱時定数を得るため、十分に広いヤンチレバー脚が必要である。この時定数は、ヤンチレバー脚を介する冷却によって部分的に達成可能である。上記の設計上の考慮から、ヤンチレバーは、長さが50マイクロメートル、幅が10マイクロメートル、厚さが0.5マイクロメートルの脚、及び幅が5マイクロメートル、長さが10マイクロメートル、厚さが0.5マイクロメートルのプラットフォームを有する。そのようなヤンチレバーは、1N/mの剛性、及び200kHzの共振周波数を有する。熱時定数は数マイクロ秒である。これは100kHzの多重化レートを可能にする。

10

**【0040】**

更に、チップの高さは、できるだけ小さくしなければならない。なぜなら、ヒータ・プラットフォームの感度は、プラットフォームと媒体との距離に強く依存するからである。

**【0041】**

熱源として作動できるためには、チップ24を含むヤンチレバー22の各々は、抵抗通路を含む。抵抗通路は、参照符号26, 28で示される多重配列によって制御及び駆動される。従って、従来技術におけるように、多重ドライバ26, 28は、ヤンチレバー22及び関連チップ24の1つ又は複数を通して電流を駆動するように使用されることができる。ヤンチレバー及びチップの材料は、記憶媒体のキュリー温度又は補償温度に接近するまで、この駆動電流でチップが加熱されるように選ばれる。

20

**【0042】**

プローブ層20の上には、磁気コイル30が示される。図1は、ストレージ・システムの部分的分解図であることに注意すべきである。従って、コイルは、プローブ層20から離されて高く上げられている。しかし、実際には、磁気コイル30は、プローブ層に近く配列され、プローブ層20に固定されることができ。もちろん、コイル30は、更にコイル保護層の中に埋め込まれることができる。しかし、コイル保護層は、図面では明瞭に示されていない。

30

**【0043】**

接続端子34によって駆動されたコイル30をDC電流が流れると、コイルの平面に垂直な関連磁場Hが、図に示されるように発生する。

**【0044】**

図1に示されるストレージ・チップが動作しているとき、磁気コイルと記憶媒体との間の距離は、磁場Hがビット書き込み温度で記憶媒体の保磁磁場よりも高くなるように設定される。一方では、チップ24が加熱され、記憶媒体と接触するようになったとき、ビット書き込み温度に達する。

40

**【0045】**

ビット書き込みの後、記憶ロケーションの温度が再び降下したとき、ビット・ロケーションは、図に示されるように、外部磁場Hと平行な磁化を有する。参照符号32で示された小さな構造は、書き込むことのできるビットを象徴的に表す。

**【0046】**

注意すべきこととして、チップ24の各々を加熱する持続時間、及びそれぞれのチップ関連加熱電流は、熱がチップから記憶媒体の中へ流れ込む十分な時間を有するように寸法を決めなければならない。図1に示される例では、チップと記憶媒体との間に、中間層はない。しかし、前述したように、記憶媒体それ自体の機械的摩耗に備えて、低摩耗層が設け

50

られてよい。

【0047】

ここで図2を参照すると、本発明のビット書き込み方法の最も本質的なステップが、詳細に示される。

【0048】

先ず、ステップ210で、接続端子34を介して磁気コイル30を通る電流を駆動することによって、磁場Hが発生する。コイル電流は、意図されたビット・ロケーションで保磁磁場よりも高くなるような磁場を確立するのに十分な大きさである。

【0049】

次に、ステップ220で、多重端子26, 28を含むプローブ層20のミラピード配列、及び磁気コイル30が、チップ領域の意図された部分から読み出すために位置付けられる。このステップは、基本的には、記憶層10の寸法に対するプローブ層20の実際の寸法に依存する。

10

【0050】

コイル及び加熱プラットフォームがチップ領域の全体をカバーするのに十分な大きさであれば、x-yの移動は全く不要である。その場合、ミラピード加熱プラットフォーム20を位置付けるステップは、本質的に、それを記憶媒体10と接触するように近づけることを含む。

【0051】

しかし、加熱プラットフォーム領域が、チップ・ストレージ領域の一部だけであるとき、例えば、記憶層10が、プラットフォーム20と同じサイズを有する複数のサブポーション(sub-portion)を含むとき、ミラピード配列は、おそらく、X、Y方向で長い距離を移動しなければならない。それを行うために、ミラピード配列は、サブポーション間で前記長い距離を移動する間に、記憶層10への或る距離を保つため、先ず上方へ動かされる。適切なサブポーションが発見されたとき、ミラピード配列は下げられる。即ち、それは記憶層10へ再び近づけられる。ビット書き込みの態勢をとるため、チップと記憶媒体との間の直接接触、又は接触への近接が実現されるまで、下降移動が実行される。

20

【0052】

こうして、任意のバリエーションにおいて、ミラピード配列が適切に位置付けられる。

【0053】

次に、又は既に前もって、ステップ230で、多重ドライバ26及び多重端子28によって、所望のキャンチレバー・チップが選択される。

30

【0054】

次に、ステップ240で、チップを加熱し、チップの真下にある所望の記憶ロケーションへチップ熱を伝達するため、加熱電流が、選択されたチップ24の抵抗通路を通して、前述したように駆動される。電流が適切な大きさで、加熱持続時間が十分に長ければ、記憶媒体の記憶ロケーションは、所望のように加熱される。

【0055】

次に、ステップ250で、磁場Hと局所的に加えられた熱との結合作用により、外部磁場Hと平行に記憶ロケーションを磁化することによって、ビットが書き込まれる。新しく書き込まれるビットの直接環境では、記憶媒体の温度は、保磁磁場が外部磁場Hよりも小さくなるように保磁磁場を低くするほど十分に高くない。なぜなら、記憶ロケーションの環境は、補償温度又はキュリー温度より著しく下にある温度を永久的に有するからである。

40

【0056】

ステップ260で、加熱電流をスイッチオフした後で加熱が終わると、ミラピード配列は、記憶媒体への前記大きな距離へ再び上げられる。従って、新しく書き込まれたビット・ロケーションの温度は、装置の規則的な動作温度へ再び降下する。より冷たくなったとき、ビット・ロケーションは、その小さな記憶媒体領域へ限定された外部磁場Hによって生じた磁化を保持する。こうして、安定なビットが書き込まれた。

【0057】

50



上述した書き込み方法は、媒体のパターン化が不要であって、キャンチレバー・アレイを所定のロケーションへ位置付ける問題点が回避されるという利点を有する。即ち、ビットのロケーションは、書き込み中のチップ位置によって決定されるので、アレイは自己整理する。

【0058】

次に、ステップ270で、ミラピード配列は、或る新しいビットの書き込みに備えて再位置付けされるように、X、Y方向に動かされることができる。

【0059】

次に、決定ステップ280で、更にビットが書き込まれるのであれば、ステップ220へブランチする。そうでなければ、ステップ290で、ミラピード配列は停止位置に置かれる。

10

【0060】

これまでの説明で、本発明は、特定の例示的实施形態を参照して説明された。しかし、従属クレームに示されるように、本発明の、より広い趣旨及び範囲から逸脱することなく、様々な修正及び変更がなされてよいことが明らかであろう。従って、説明及び図面は、限定的な意味ではなく例示的な意味を有すると考えるべきである。

【0061】

図2に示される流れ図から分かるように、磁場は、反復されるビット書き込みプロセスの間、永久的にアクティブであってもよい。従って、本発明の代替の実施形態では、磁気コイルは、適切な永久磁石材料を含む磁気層によって置換されてよい。

20

【0062】

基本的には、本発明のストレージ・システムは、例えばハード・ディスク・ドライブとして実現されることができる。このハード・ディスク・ドライブは、これまで説明したキャンチレバー・アレイと同一又は類似の1つ又は複数の1次元又は2次元キャンチレバー・アレイを含み、このアレイは従来技術のテクニックに従ってハード・ディスク・フレイムに吊り下げられる。「アレイ」の用語は、キャンチレバーを支える書き込みヘッドの有利に規則的な配列を意味するものと理解すべきである。従って、相互に接近して配列されたそれらの複数の平行1次元の「行」は、2次元アレイと考えることができる。

【0063】

本発明のストレージ・システムを更に変更するとき、前述した基本的機能性を保持しながら、明らかに多くのパラメータの大きさを変更することができる。その例は、チップと記憶媒体との間の距離、ビット書き込み段階でのチップ温度、外部磁場Hの強度、磁気コイル30と記憶層10との間の距離、又は熱伝導係数に関する潤滑剤として使用されてよい材料がある。

30

【0064】

適切であるように、更に所望の特徴を有するストレージ・システムを提供するため、前記のパラメータを組み合わせるとよい。記憶媒体のサイズすら、広く変更してよい。それを矩形のプレートにし、前述したように、その上にサブポーションのアレイがあり、サブポーションの各々がミラピード配列のサイズとマッチする構成にすることができる。更に、サブポーションの間にオーバーラップ領域を設けることができる。

40

【0065】

更に、本発明のストレージ・システムは、回転システムとして構成されてよい。その場合、記憶層が回転ディスクであり、ディスクの関連周辺サークルの内部記憶領域をカバーする1つ又は複数のミラピード配列が設けられる実施形態が好ましい。

【0066】

更に、磁場を発生する構成要素、即ちコイル、又は永久磁石は、記憶層の反対側、即ち図1に示される上方位置の反対側に置くこともできる。

【0067】

更に、本発明の概念は、読み出し手段を含むように拡張してよい。このため、磁気力顕微鏡法(MFM)、即ち磁気チップを使用する読み出しプロセスのような従来技術のテクノ

50

ロジ、又は代替的に、磁気抵抗要素を使用する読み出しテクノロジーを使用することができる。磁気抵抗要素の中で、電気抵抗の変化は、読み出されるビットの漂遊磁場の方向に依存して検出される。

【0068】

まとめとして、本発明の構成に関して以下の事項を開示する。

(1) 抵抗通路を有し、該抵抗通路を通して電流を流すとき局所的に熱を加える書き込みヘッド(22、24)と、

磁化可能な記憶媒体(10)と、

前記電流が前記抵抗通路を流れ局所媒体温度がキュリー温度又は補償温度に近づくときに前記記憶媒体が局所的に加熱されるような磁場の源(30)とを備え、

前記磁場の源は、ビットが前記記憶媒体へ書き込まれるように、到達した温度で保磁磁場よりも高い磁場を発生することができる

ストレージ・システム。

(2) 前記記憶媒体として使用される材料が、前記記憶媒体の表面に垂直で形状異方性よりも大きい磁気異方性を有する、上記(1)に記載のストレージ・システム。

(3) 前記記憶媒体として使用される材料が、希土と遷移金属との合金、その三元又は四元以上の合成物、又はザクロ石の少なくとも1つを含む、

上記(2)に記載のストレージ・システム。

(4) 複数の書き込みヘッド(22, 24)が、少なくとも1つのアレイの形式で配列され、前記磁化可能な記憶媒体が、1つ又は複数の書き込みヘッド・アレイの形式とマッチする記憶領域を有する、上記(1)に記載のストレージ・システム。

(5) 前記記憶媒体が回転するように配列され、前記磁場の源及び前記書き込みヘッドのアレイが固定されて、円形ジオメトリーに適合した形式を有する、上記(1)に記載のストレージ・システム。

(6) 前記書き込みヘッド(24)と前記記憶媒体(10)との間に中間層が設けられた、上記(1)に記載のストレージ・システム。

(7) 1つ又は複数のビットを記憶媒体(10)へ書き込む方法であって、

磁化可能な記憶媒体(10)のそれぞれのロケーションの近くに、1つ又は複数の熱放射チップ(24)を配列し(220)、

記憶ロケーションが、少なくとも所定の最小ビット書き込み温度へ加熱されるように、前記数のチップ(24)に含まれるそれぞれの抵抗通路を通して電流を流し(240)、

ビットが前記1つ又は複数のビット・ロケーションに書き込まれるように、前記ビット書き込み温度で、保磁磁場よりも高い磁場を前記ビット・ロケーションへ印加する(210)

ステップを含む方法。

(8) 前記熱放射チップ(24)の少なくとも選択された1つが前記記憶媒体(10)と直接に接触する、上記(7)に記載の方法。

(9) 前記熱放射チップ(24)と前記記憶媒体(10)との間に中間層が設けられる、上記(7)に記載の方法。

(10) 前記中間層が低耗層を含む、上記(9)に記載の方法。

【図面の簡単な説明】

【図1】 本発明のストレージ・チップ・システムの好ましい実施形態の基本構成要素を示す部分的分解図である。

【図2】 本発明のビット書き込み方法の最も本質的なステップを示す略図である。

【符号の説明】

8 チップ(chip)

10 記憶層

12 支持層

13 設定手段

14 設定手段

10

20

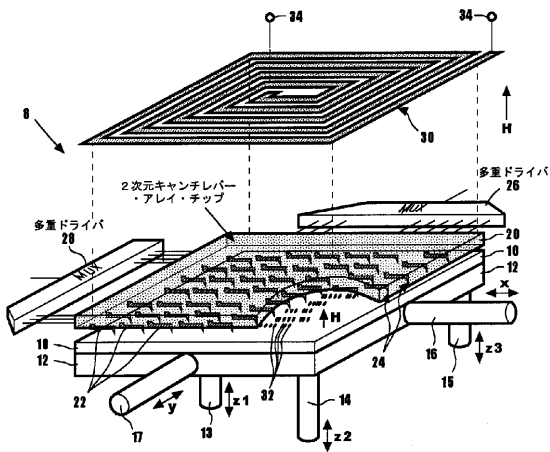
30

40

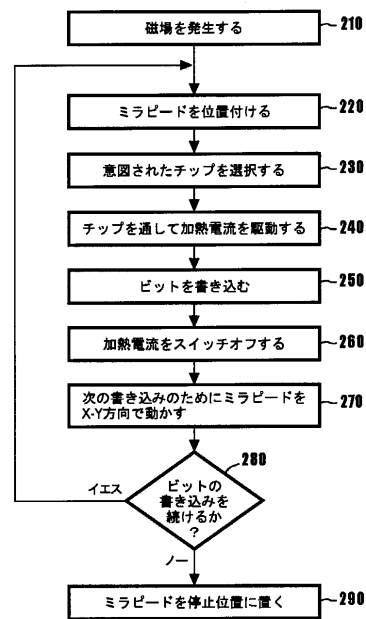
50

- 1 5 設定手段
- 1 6 設定手段
- 1 7 設定手段
- 2 0 プローブ層
- 2 2 キャンチレバー
- 2 4 チップ ( tip )
- 2 6 多重ドライバ
- 2 8 多重ドライバ
- 3 0 磁気コイル
- 3 2 ビット
- 3 4 接続端子

【 図 1 】



【 図 2 】



## フロントページの続き

- (72)発明者 ロルフ・アレンシュパツハ  
スイス連邦、 チューリッヒ - 8 1 3 4 アディスウィル、 ワツハチューゲルベック 3
- (72)発明者 ゲルト・カー・ビニツヒ  
スイス連邦、 チューリッヒ - 8 8 3 2 ウォレラオ、 ファイゼンシュトラッセ 7 2
- (72)発明者 ワルター・ヘーベレ  
スイス連邦、 チューリッヒ - 8 8 2 0 ヴェーデンスウィル、 ビュルグリパルク 1 5
- (72)発明者 ペーター・フェティガー  
スイス連邦、 チューリッヒ - 8 1 3 5 ラングナオ・アム・アルビス、 ラングムースシュトラ  
ッセ 3 3

## 合議体

審判長 小林 秀美

審判官 小松 正

審判官 中野 浩昌

- (56)参考文献 特開平 9 - 1 4 7 4 3 3 ( J P , A )  
特表平 9 - 5 1 1 8 6 3 ( J P , A )  
特開平 1 0 - 3 2 0 8 5 3 ( J P , A )  
特開平 1 1 - 9 6 6 0 8 ( J P , A )  
特開平 1 1 - 2 5 0 5 1 3 ( J P , A )

- (58)調査した分野(Int.Cl. , DB名)

G11B 5/00-5/024