## (19) **日本国特許庁(JP)**

# (12) 特許 公報(B2)

(11)特許番号

特許第5444342号 (P5444342)

(45) 発行日 平成26年3月19日(2014.3.19)

(24) 登録日 平成25年12月27日(2013.12.27)

(51) Int.Cl.	F I					
HO1L 29/786	<b>(2006.01)</b> HO 1	L 29/78	618B			
HO1L 21/336	<b>(2006.01)</b> HO 1	L 29/78	618F			
HO1L 21/329	<b>(2006.01)</b> HO 1	L 29/78	618A			
HO1L 29/868	<b>(2006.01)</b> HO 1	L 29/91	A			
HO1L 29/06	<b>(2006.01)</b> HO 1	L 29/06	301D			
			請求項の数 22	(全 12 頁)	最終頁に続く	
(21) 出願番号	特願2011-517986 (P2011-517986	) (73)特	<b>許権者 00000582</b> 1			
(86) (22) 出願日	平成20年7月18日 (2008.7.18)		パナソニック	朱式会社		
(65) 公表番号	特表2011-528496 (P2011-528496	A)	大阪府門真市大字門真1006番地			
(43) 公表日	平成23年11月17日(2011.11.17)	(73) 特	<b>汻権者</b> 501484851			
(86) 国際出願番号	PCT/GB2008/002471		ケンブリッジ・エンタープライズ・リミテ			
(87) 国際公開番号	W02010/007333		ッド			
(87) 国際公開日	平成22年1月21日 (2010.1.21)		CAMBRII	OGE ENT	ERPRIS	
審査請求日	平成23年6月9日(2011.6.9)		E LIMITED			
	•		英国シービー	2・1ティエヌ	し、ケンブリッ	
			ジシャー、ケンブリッジ、トリニティ・レ			
			イン、ジ・オ・	-ルド・スクー	-ルズ	

||(74)代理人 100109210

弁理士 新居 広守

最終頁に続く

# (54) 【発明の名称】半導体デバイスおよびチャネル形成方法

# (57)【特許請求の範囲】

# 【請求項1】

半導体デバイスであって、

結晶ミクロ粒子、ミクロロッド、結晶ナノ粒子、または、ナノロッドの形状で半導体チャネル構成物質から形成されたチャネル層と、

前記チャネル層に電気的に結合された電極とを備え、

前記チャネル層は、隣接する、結晶ミクロ粒子、ミクロロッド、結晶ナノ粒子、または ナノロッド間の界面を少なくとも1つ含み、

前記結晶ミクロ粒子、ミクロロッド、結晶ナノ粒子、またはナノロッドのそれぞれは、 前記半導体チャネル物質を含有するコアと、

前記半導体チャネル構成物質を含有し、かつ、前記コアの周りに配置されたシェルとを含み、当該シェルだけが半導体ドーパントでドープされ、当該ドープされたシェルは前記少なくとも1つの界面を構成し、

前記少なくとも1つの界面の電気抵抗率は、本来の界面の抵抗率より小さく、

<u>前記チャネル層は、チャネル厚さの方向に、バックチャネルの</u>導電率がチャネルの導電 率よりも低くなるようにドープ濃度勾配を有する

半導体デバイス。

## 【請求項2】

結晶粒子間の前記界面は、結晶物質から構成される 請求項1記載の半導体デバイス。

#### 【請求項3】

結晶粒子間の前記界面は、非晶質物質から構成される 請求項1記載の半導体デバイス。

#### 【請求項4】

前記デバイスは、薄膜トランジスタ、ダイオード、または太陽電池のうちのいずれか1 つである

請求項1~3のいずれか1項に記載の半導体デバイス。

## 【請求項5】

前記半導体チャネル構成物質は、結晶構造、ミクロ結晶構造、ナノ結晶構造、多形性構 造、またはそれらの混合物である

請求項1~4のいずれか1項に記載の半導体デバイス。

#### 【請求項6】

前記半導体チャネル構成物質は、元素半導体または化合物半導体である 請求項1~5のいずれか1項に記載の半導体デバイス。

## 【請求項7】

前記元素半導体は、IVb族元素のうちの1つから成る 請求項6に記載の半導体デバイス。

## 【請求項8】

前記化合物半導体は、酸化物化合物、炭化物化合物、または窒化物化合物のうちのいず れか1つから成る

請求項1に記載の半導体デバイス。

#### 【請求項9】

前記チャネルは、第1金属原子を含む金属酸化物半導体から構成され、前記半導体ドー パントは、第2金属原子を含み、前記第1金属原子の電子親和力は、前記第2金属原子の 電子親和力よりも0.05電子ボルトより大きい

請求項1に記載の半導体デバイス。

# 【請求項10】

薄膜デバイスで用いられる半導体物質のチャネル形成方法であって、

前記半導体物質を含むコアと前記半導体物質を含むシェルとをそれぞれが含む、結晶ミ クロ粒子、ミクロロッド、結晶ナノ粒子、または、ナノロッドの形状でチャネル構成物質 を与える提供ステップと、

前記結晶ミクロ粒子、ミクロロッド、結晶ナノ粒子、または、ナノロッドのシェルを含 む少なくとも1つの界面で、隣接する前記粒子またはロッドが互いに接触するようにチャ ネル層を形成する、前記粒子またはロッドの処理ステップと、

前記少なくとも1つの界面の電気抵抗率が、本来の界面の抵抗率より小さくなるように 、前記チャネル層を半導体ドーパントと接触させることによって、前記結晶ミクロ粒子、 ミクロロッド、結晶ナノ粒子、または、ナノロッドのシェルのみを、前記チャネル層のチ ャネル厚さの方向に、バックチャネルの導電率がチャネルの導電率よりも低くなるように 、ドープ濃度勾配をつけてドーピングするドーピングステップと、

前記チャネル層に電極を接続する接続ステップとを含む チャネル形成方法。

#### 【請求項11】

前記デバイスは、薄膜トランジスタ、ダイオード、または太陽電池のうちのいずれかで ある

請求項10項に記載のチャネル形成方法。

## 【請求項12】

前記チャネル構成物質は、結晶構造、ミクロ結晶構造、ナノ結晶構造、多形性構造、ま たはそれらの混合物である

請求項10または11に記載のチャネル形成方法。

## 【請求項13】

50

20

10

30

前記半導体構成物質は、元素半導体または化合物半導体である 請求項10、11または12に記載のチャネル形成方法。

#### 【請求項14】

前記ドーピングステップは、バルクまたは表面ドーピングである 請求項10~13のいずれか1項に記載のチャネル形成方法。

#### 【請求項15】

前記処理ステップは、前記チャネル構成物質のヒュージング処理または焼結処理を含む 請求項10~14のいずれか1項に記載のチャネル形成方法。

## 【請求項16】

前記シェルのみにドーピングする前記ドーピングステップは、前記半導体ドーパントを 含有する液体の成膜処理を含む

請求項10~15のいずれか1項に記載のチャネル形成方法。

#### 【請求項17】

前記半導体物質は、第1金属原子を含む金属酸化物であり、前記液体は、前記第1金属原子の電子親和力より小さく、少なくとも0.05電子ボルトより大きな電子親和力を有する第2金属原子を含む

請求項14に記載のチャネル形成方法。

# 【請求項18】

前記半導体物質はZnOであり、前記第2金属原子はAlである請求項17に記載のチャネル形成方法。

#### 【請求項19】

前記シェルのみにドーピングする前記ドーピングステップは、ドーピングの時間および 温度の両方または一方を制御することによって、前記結晶ミクロ粒子、ミクロロッド、結 晶ナノ粒子、または、ナノロッド内に前記半導体ドーパントが拡散する度合いと深度とに 影響を与える処理を含む

請求項10に記載のチャネル形成方法。

#### 【請求項20】

前記ドーピングの時間および温度の両方または一方を制御して、チャネル層の厚さ方向 にドーピング濃度の勾配をつける

請求項19に記載のチャネル形成方法。

#### 【請求項21】

結晶粒子間の前記少なくとも1つの界面は、結晶物質から構成される 請求項10に記載のチャネル形成方法。

# 【請求項22】

結晶粒子間の前記少なくとも1つの界面は、非晶質物質から構成される 請求項10に記載のチャネル形成方法。

【発明の詳細な説明】

## 【背景技術】

## [0001]

本発明は、半導体物質の製造に関する。ディスプレイや他の電子機器で利用可能な薄膜トランジスタ(TFT)デバイス、太陽電池(photovoltaic device)、または、ダイオードデバイスにおいて用いられる半導体物質の製造は、近年、著しい変化を遂げてきた。

#### [0002]

構造の製造を改良する手法の1つは、上記デバイスで用いられる半導体チャネル層を設けるために、ミクロ粒子またはナノ粒子を与え、それらを処理することである。このような方法で、焼結、溶融、焼なまし、または同様の処理を用いて、粒子が隣接する粒子と十分に接するように粒子を形成し、処理する。物質が存在する状況で電極を設け、デバイスを形成する。いくつかのケースでは、半導体物質からなるナノロッドまたは微結晶構造を用いることが提案されてきたが、ほとんどのケースにおいて、設けたチャネル層を介して電荷が流れるように粒子同士が十分に接することが重要である。

20

10

30

50

10

20

30

40

50

#### [0003]

形成されるTFTなどのチャネルの重要な特性は、チャネルの抵抗値が低いために実現される高いオン電流である。これを実現するには、当然のことながら、与えられた粒子の質が重要であったが、近頃では、隣接する粒子間の界面も重要な役割を果たすことが明らかになってきた。例えば、界面の抵抗値は高く、また、電荷の流れを一時的に退避させるトラップ状態が界面には多数存在し得るため、最終的なデバイスは、予測できない不要な影響を受けることになる。

## [0004]

この界面に関する問題を克服しようと、粒子間の界面を改良する試みがなされてきた。例えば、米国特許第7218004号明細書では、ナノ構造を有する類似種の構成要素を接合形成する際にナノ構造をコーティングすることによって半導体チャネルを形成する、ナノ構造(本件ではナノロッド)処理方法を開示している。ここでは、得られる半導体チャネルの特性を改良する機会が与えられていることは明らかであるが、依然として、物質の各ロッド間の界面に対して制御された改良を施すという点では重要な問題が残っている

## [00005]

したがって、製造プロセスを改善する必要があり、また、高質な半導体特性を維持したまま、半導体層を形成する粒子間の界面の最適化を試みる、製造プロセスの結果得られる 半導体チャネル製品が必要である。

## [0006]

本発明によると、薄膜デバイスで用いられる半導体物質のチャネル形成方法、すなわち、ミクロ粒子、ナノ粒子、またはナノロッドの形状でチャネルの構成物質を与えるステップと、半導体ドーパントを用いて粒子またはロッドをドーピングするステップと、隣接する粒子またはロッドの界面がドープされたチャネルを形成するように粒子またはロッドを処理するステップとを含む方法が提供される。

## [0007]

利用可能な半導体ドーパントには多くの種類があり、これらは当業者にとって周知のものである。例えば、ZnOなどの金属酸化物半導体に対しては、A1がドーパントとしてよく知られているが、本発明はそれに限定されるものではない。前述したように、金属酸化物半導体に対しては、金属および非金属がドナー(p型に対してはアクセプタ)ドーパントとなる。金属ドーパントの場合、半導体本体と比べて0.05eVより大きな電子親和力を有する金属をドーパント用に選択することが好ましい。

# [0008]

半導体物質は元素半導体でもよく、ケイ素、ゲルマニウム、炭素、SnなどのIVb族元素から選択するのが好ましい。ここで、ドーパントは、産業上よく用いられるようなP、As、Sb、B、A1、Gaで構わない。元素半導体としているが、SiGeも選択可能である。また、半導体物質は、カルコゲニド、炭化物、窒化物、金属酸化物などの化合物半導体でもよい。カルコゲニドの好適な一例は、CuInGaSe系であるが、これに限定されるものではない。炭化物の一例は、SiC系から選択される。窒化物の一例は、GaN系から選択される。金属酸化物の一例は、In系酸化物、Zn系酸化物、Sn系酸化物、Sb系酸化物、Cu系酸化物、または、上記金属酸化物からなる多金属酸化物から選択される。半導体物質の他の例としては、GaAs、GaSb、GaP、InP、A1N、またはBNなどのIII-V族化合物がある。

# [0009]

前記半導体物質から構成される本発明のデバイスは、薄膜トランジスタ、太陽電池、または、発光ダイオードでもよい。チャネルの構成物質は、微結晶などの多結晶でも構わない。他の例では、オリジナル物質として結晶ナノ粒子を用いる。ドーパントが拡散された界面または表面は、非晶質になるが、ナノ粒子のコアバルク体では結晶性が維持される。このことから、結晶コアと非晶質シェルとからなるチャネルの構成物質が作られる。したがって、これは、非晶質マトリクスに埋め込まれた結晶相と似ているため、多形性構造(

polymorphous)と呼ぶことができる。

## [0010]

半導体粒子またはナノロッドの大きさは1次元で約1nm、最大でも100nmであることが好ましいが、場合によっては、500nmに達しても構わない。

## [0011]

ドーピングは、構成物質の表面だけに行っても、物質全体にわたるバルクに行っても構わない。ドーピングの度合いおよび深度は、ドーパント拡散の使用時間および / または温度によって制御可能である。膜厚方向にドーピング濃度の勾配をつける場合があってもよい。この濃度勾配の利点の一例として、バックチャネルを制御できることが挙げられる。場合によっては、薄膜トランジスタのオフ電流の漏れを抑えるために、バックチャネルの伝導率はチャネルよりも低いことが好ましい。他の例では、片側のドーパント濃度が高いことにより、薄膜トランジスタのソースまたはドレイン電極との接触抵抗を減らすことができる。また、ダイオードデバイスに対する他の例では、ドーピング濃度がより高い(または低い)側が、電荷注入または抽出に好ましい。

#### [0012]

最終処理ステップには、焼結ステップまたは融着ステップなどが含まれる。しかしながら、多くの場合、このステップは、高温の加熱処理が行われるドーピング処理と同時に処理することができる。

## [0013]

粒子の外面が完全に金属となるような過剰なドーピングが行われない限り、本発明では、隣接する粒子間の界面を接触と制御との面から大いに改善する方法を提供して、形成されるチャネルの効率を向上させる。したがって、本発明におけるTFTなどのデバイスでは、かなり高効率なデバイスとなり、より高いモビリティ能力を秘め、サブスレッショルド勾配はより小さく、on/off比はより高く、そして、信頼性を向上させることができる。

# [0014]

ここで、付属の図面を参照して、本発明の一例を説明する。

【図面の簡単な説明】

[0015]

- 【図1】図1は、本発明のデバイスにおける構成要素の概略図である。
- 【図2】図2は、先行技術に係る基板およびチャネルを示す概略図である。
- 【図3】図3は、先行技術の方法で形成されたチャネル部を示す概略図である。
- 【図4A】図4Aは、本発明で用いられる半導体チャネル層の形成過程を示す一連の概略図である。
- 【図4B】図4Bは、本発明で用いられる半導体チャネル層の形成過程を示す一連の概略図である。
- 【図4C】図4Cは、本発明で用いられる半導体チャネル層の形成過程を示す一連の概略 図である。

【図5】図5は、本発明に係る薄膜トランジスタデバイスを示す概略図である。

【発明を実施するための形態】

# [0016]

図1は、本発明に係るデバイスの概略側面図を示している。本件では、薄膜トランジスタ(TFT)デバイスを示しているが、当然のことながら、ここに教示した生産原理と同じ原理を適用して、ダイオードや太陽電池など、他のデバイスを生産することが可能である。図1には、半導体チャネル2の表面に配置されたソースおよびドレインコンタクト1が示されている。半導体チャネル2は、本件の場合、ゲート電極4とベース基板5とに接しているゲート絶縁膜3上にある。この一般的な構造は当該技術分野において周知であり、図2は、半導体チャネル2を形成することで知られている一般的な構造の側面斜視図を示している。この図では、チャネル2は、ミクロ粒子、ナノ粒子、または、(実際に示しているように)ナノロッド6を与えることによって絶縁膜3または基板5上に形成される

10

20

30

40

。粒子が非常に小さい場合、その界面エネルギーにより、熱を過剰に加えなくとも粒子自身で互いに溶融する可能性はあるが、ヒュージング、焼きなまし、または、その他の技術でチャネル物質は互いに接合されて、半導体チャネル構造 2 を形成する。図 3 から分かるように、先行技術の配置の中には、チャネル部 6 を接触物質 7 でコーティングして物質の隣接部分間の接合および接触特性を改善するものもある。しかしながら、上述したように、接触物質はコア部分の物質と同じまたは類似の物質から構成されるため、このような構造には、界面の伝導率を制御するのが相変わらず難しいという点で問題がある。このような先行技術では、抵抗率が高い、または、トラップ状態が多数ある界面がチャネル内に存在したままである。

## [0017]

本発明に係るデバイスにおいて、半導体チャネル2は以下のように形成される。先の先行技術の装置と同様に、ベースチャネル物質は、ミクロ粒子、ナノ粒子、または、ナノロッドの形状で与えられる。上で説明した通り、物質は、微結晶構造でもナノ結晶構造でもよく、さらには、微結晶構造とナノ結晶構造との組み合わせでも構わない。利用可能な物質としては、シリコンやゲルマニウムといった元素半導体物質でもよいし、あるいは、周知の化合物半導体構造のいずれかひとつでもよい。

## [0018]

図4Aから4Cは、本発明のデバイスを実現するための、コア半導体チャネル物質を処理する代替手法を示している。これらの各処理は、接合特性を改善し、かつ、形成される半導体チャネルの全体的な性能を制御するために、チャネルの構成物質をドーピングするというコア概念を用いている。

#### [0019]

ドーパント濃度は用途次第であり、ドーパント濃度が半導体のキャリア濃度を決定する。 TFT用途では、キャリア濃度は、デバイスのゲート部の変調限界範囲内であることが必要である。 変調の範囲は、10E14/cm3から10E19/cm3、より好ましくは、10E15/cm3から10E18/cm3が典型的である。しかしながら、薄く(数nm)、かつ/または、high-k(誘電率>10、通常、最大数百まで)ゲート絶縁膜の場合は、10E19/cm3を超えるキャリア濃度をゲートによって調整できる。

[0020]

ドーピング溶液を物質、つまり、基板表面に添加することによって、または、真空ベースの方法によってドーピングを行ってもよい。半導体物質が多成分半導体物質であれば、酸素または金属欠乏型のドーピング手法を必要に応じて用いることができる。例えば、ZnOの場合、ナノ粒子を、不活性雰囲気中または真空中において摂氏100から300度の高温で加熱処理して、ZnO半導体物質のドーパントとして機能する酸素空孔を形成する。ドーピングは、ドーピング処理の一環として動くように形成されても、または、熱的、光学的(つまり、不活性雰囲気中または真空中でのZnOに対する紫外線照射)、もしくは、その他の方法により別のステップとして動くように形成されても構わない。

## [0021]

ドーパントを活性化するため、多くの場合、ドーピング処理には高温が必要であり、大抵、ドーパントがナノ粒子に浸透する表面または界面に沿ったドーパント物質の拡散に依存することになる。この処理で必要な温度は、表面上および界面上のドーパントの他にナノ粒子のコアバルク内のドーパントの拡散係数に依存する。例えば、ZnOなどの金属酸化物半導体の場合、金属前駆体の形でA1ドーパントを、周囲環境の周囲圧力において摂氏 200度から摂氏 350度までの温度範囲で表面および界面にドープすることができる。また、例えば、SiOような半導体要素の場合、ドーパントを拡散および活性化する温度は、通常、 $Ar/H_2$ などの不活性雰囲気中で摂氏 700度から 1100度までの範囲である。

# [0022]

金属ドーパントの溶液処理を選択する場合、金属アルコキシド、金属ハロゲン化物、金属水酸化物、金属酢酸塩などの金属前駆体は、溶液処理が行われると溶媒中で分解される

10

20

30

40

10

20

30

40

50

。また、溶液中に分散した金属ナノ粒子を、このような溶液処理のドーパント源として用いることができる。このようなドーパント溶液の用途は、浸漬処理など、どんな種類のプリント方法でもよい。上記のほとんどの場合のように、熱は、前駆体を分解し、金属を界面および半導体内に拡散するために必要とされる。加えられた熱は、通常、室温を超えており、ドーパント源に応じ、最大で摂氏数百度までとなる。この処理の具体的な条件は、本明細書の別の箇所に記載している。

#### [0023]

適切であれば、金属前駆体またはナノ粒子源を真空成膜(vacuum deposited)してもよい。真空処理の場合、好ましくは1 n m以下の薄い金属ドーパントを半導体ナノ粒子上に成膜し、その後、加熱処理などによって拡散してもよい。例えば、A 1 からなる薄層を Z n Oナノ粒子上に成膜し、その後、好ましくは不活性雰囲気中において、摂氏 2 0 0 度から4 0 0 度の高温でナノ粒子内に拡散する。

#### [0024]

金属酸化物など、半導体の中には、酸素空孔をドーパントとして用いることが可能なものもある。これは、N $_2$ またはArなどの不活性ガス中または真空環境内における膜形成前後でナノ粒子を焼きなますことによりなされる。

## [0025]

図4Aの処理では、チャネルを形成する半導体化合物物質の粒子を基板5またはゲート絶縁膜3の上に配置する。これ以降、デバイスは2つのルートのうち1つを通って処理される。チャネル物質にドーピングを適用して粒子の表面をドープするか、または、焼結、焼きなまし、もしくは、他の技術により粒子を処理してそれらを互いに接合させる。これら2つのステップのうちいずれを最初に行うとしても、もう一方のステップは、図4Aのステップ5に示すような中間段階を生成した後に行われる。場合によっては、この中間段階が最終となることもある。これに続き、ステップ5のドープされた層の熱活性化を行って、ステップ6に示すようなチャネル層部が結果として得られる。別の方法として、最初の段階でドーピングを行う場合は、ドーピングの熱活性化は、焼結、焼きなまし、または、他の接合処理の後に発生して、この場合もステップ6に到達する。

#### [0026]

図4 B は、同様の手法を示しているが、半導体チャネル部の表面をドープするだけでなく、構成要素の粒子全体をバルクドーピング方法でドープするものである。すでに述べた通り、ドーピングは追加ステップ、または、接合ステップの次のステップとして発生する。しかしながら、いずれの方法であっても、チャネルを形成する構成物質の粒子をドープかつ接合してチャネルを形成するという同じ最終結果が得られる。

# [0027]

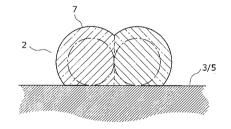
図4 C は、さらに他の手法を示しており、基板絶縁膜 5 、3 の表面に半導体化合物を添加する前に、ドーピング物質を基板またはゲート絶縁膜 5 、3 の表面に添加する。この後、接合ステップを行った後に加熱処理を行ってドーピングを完了させるか、または、加熱処理を行ってドーピングを完了させた後に接合ステップを行うかのどちらかで半導体化合物を処理しても構わない。

## [0028]

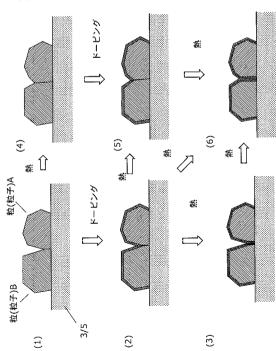
図5は、最終的なデバイスを概略図として示したものである。ここで、ソース / ドレインコンタクト 1、ゲート絶縁膜 3、金属コンタクト 4 は、図 1 のように表されており、半導体チャネル 2 は、接合およびドープされた物質の粒子それぞれをひと続きにして、それらの間にドープされた界面があるように概略的に示されている。図 5 の上側に示すオフ状態では、層 3 内に蓄積された電荷は存在しない。しかしながら、当該図の下側に示すオン状態では、蓄積された電荷がチャネル層 2 の粒子それぞれに示されている。このように電荷は均一に広がっているため、効果的な界面接触を与えることができ、また、本発明を提供可能な半導体ドーピングのレベルを制御することができる。図 5 では単一の粒子層を示しているが、本発明は単一層に限定されるものではなく、図 2 に示すように厚みが数個の粒子からなる層でも構わない。このような場合、TFTデバイスでは、通常 5 n m より小

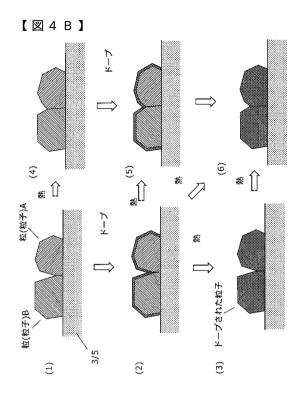
さい蓄積層の厚さに比べて粒子が十分に小さければ、第1単一粒子層または厚みが数層ある粒子層の上一面に蓄積層を形成しても構わない。

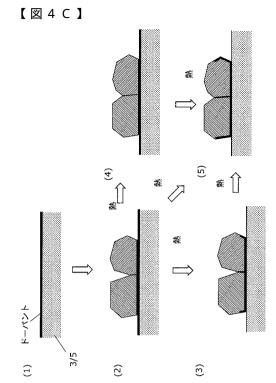
【図3】

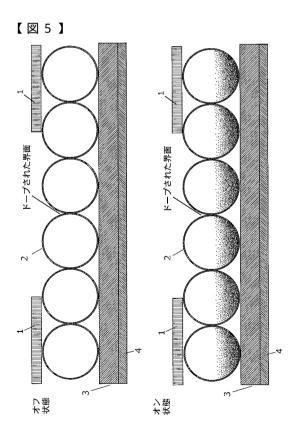


【図4A】

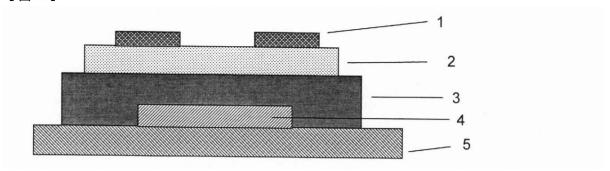




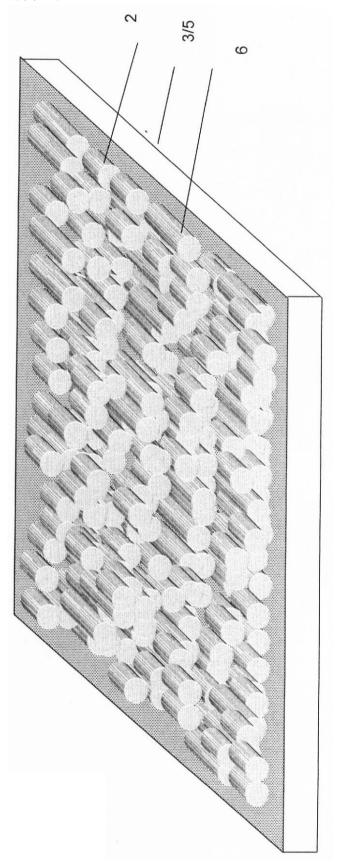




【図1】



【図2】



## フロントページの続き

(51) Int.CI. F I

H 0 1 L 29/861 (2006.01) H 0 1 L 29/91 C H 0 1 L 31/06 (2012.01) H 0 1 L 31/04 E

(72)発明者 森 清隆

英国 RG12 8FP バークシャー ブラックネル ウィロビー ロード パナソニックR&Dセンターヨーロッパ内

(72)発明者 ヘニング シリングハウス

英国 ケンブリッジ CB3 OHE JJ トムソン アベニュー ケンブリッジ大学 キャヴェンディッシュ ラボラトリー OE グループ内

# 審査官 岩本 勉

(56)参考文献 特表2004-532133(JP,A)

米国特許第07087920(US,B1)

米国特許出願公開第2006/0205240(US,A1)

特表2006-501689(JP,A)

特表2006-501690(JP,A)

特開2007-281423(JP,A)

特開2003-059834(JP,A)

特表2006-507692(JP,A)

(58)調査した分野(Int.CI., DB名)

H01L 29/786

H01L 21/336