



(21)申請案號：106137620

(22)申請日：中華民國 106 (2017) 年 10 月 31 日

(51)Int. Cl. : H04B1/10 (2006.01)

H04B1/14 (2006.01)

(71)申請人：北京集創北方科技股份有限公司 (中國大陸) CHIPONE TECHNOLOGY(BEIJING) CO.,LTD (CN)

中國大陸

(72)發明人：巫朝發 (CN)

(74)代理人：葉盛豐

(56)參考文獻：

TW I322588

TW 200807922A

CN 1503463A

CN 1965497B

CN 85103949

CN 101184071A

CN 101283560B

US 2006/0109896A1

B.W. Sprinkle, "Fast and accurate testing of ISDN S/T interface devices using pseudo error rate techniques", Proceedings.

International Test Conference 1990, 10-14 Sept. 1990

Sung-Man Kim, "An Algorithm for Bit Error Rate Monitoring and Adaptive Decision Threshold Optimization Based on Pseudo-error

Counting Scheme", Journal of the Optical Society of Korea Vol. 14, No. 1, March 2010, pp. 22-27.

審查人員：賴恩賞

申請專利範圍項數：10 項 圖式數：3 共 15 頁

(54)名稱

具有自適應發送端等化器調節功能的傳輸電路及利用其之通信裝置

(57)摘要

一種具有自適應發送端等化器調節功能的傳輸電路，其在一差動傳輸通道的一發送端及一接收端分別具有一前饋等化器及一接收等化器，其特徵在於，具有：一自適應補償調節模組，用以對該接收等化器之一輸出電壓信號進行一偽誤碼率運算以產生一共模電壓控制信號；一共模電壓產生模組，用以依該共模電壓控制信號產生一共模電壓，並將該共模電壓耦接至該差動傳輸通道；以及一共模電壓檢測模組，用以依該差動傳輸通道之一傳輸共模電壓與一參考電壓的一比較結果產生一回饋信號，並將該回饋信號傳送至該前饋等化器以調整該前饋等化器之一增益頻率響應分布或一補償電壓。

指定代表圖：

符號簡單說明：

- 100 . . . 前饋等化器
- 110 . . . 驅動單元
- 120 . . . 差動傳輸通道
- 130 . . . 接收等化器
- 140 . . . 自適應補償調節模組
- 141 . . . 第一比較器
- 142 . . . 第二比較器
- 143 . . . 互斥或運算單元
- 144 . . . 偽誤碼率計算模組
- 150 . . . 共模電壓產生模組
- 151 . . . 共模電壓產生單元
- 152、153 . . . 耦接電阻
- 160 . . . 共模電壓檢測模組
- 161 . . . 比較器

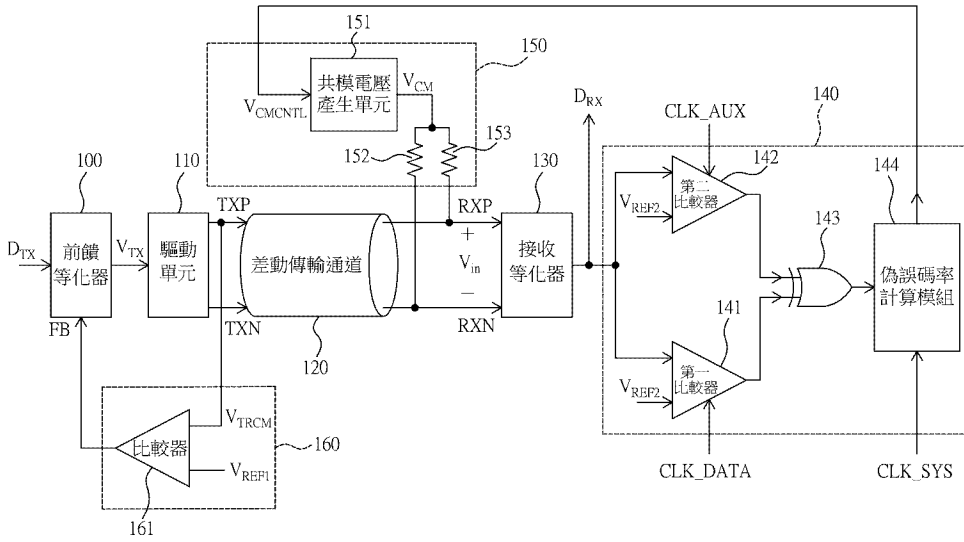


圖 1



## 公告本

申請日：106/10/31

IPC分類： H04B 1/10 (2006.01)  
H04B 1/14 (2006.01)

I669918

## 【發明摘要】

【中文發明名稱】具有自適應發送端等化器調節功能的傳輸電路及利用其之通信裝置

## 【中文】

一種具有自適應發送端等化器調節功能的傳輸電路，其在一差動傳輸通道的一發送端及一接收端分別具有一前饋等化器及一接收等化器，其特徵在於，具有：一自適應補償調節模組，用以對該接收等化器之一輸出電壓信號進行一偽誤碼率運算以產生一共模電壓控制信號；一共模電壓產生模組，用以依該共模電壓控制信號產生一共模電壓，並將該共模電壓耦接至該差動傳輸通道；以及一共模電壓檢測模組，用以依該差動傳輸通道之一傳輸共模電壓與一參考電壓的一比較結果產生一回饋信號，並將該回饋信號傳送至該前饋等化器以調整該前饋等化器之一增益頻率響應分布或一補償電壓。

【指定代表圖】 第(1)圖。

## 【代表圖之符號簡單說明】

前饋等化器100

驅動單元110

差動傳輸通道120

接收等化器130

自適應補償調節模組140

第一比較器141

第二比較器142

互斥或運算單元143

偽誤碼率計算模組144

共模電壓產生模組150

共模電壓產生單元151

耦接電阻152、153

共模電壓檢測模組160

比較器161

【發明圖式】

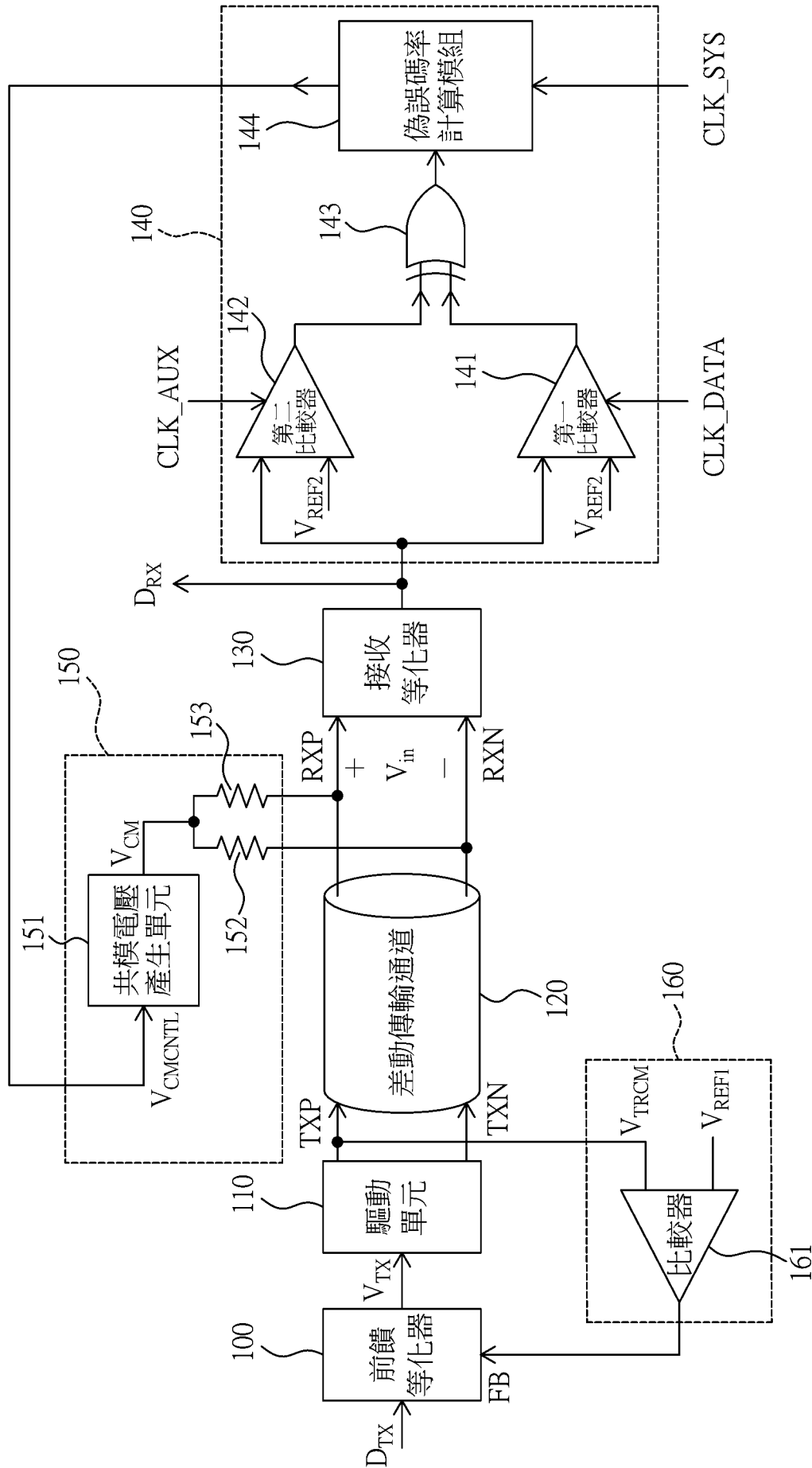


圖 1

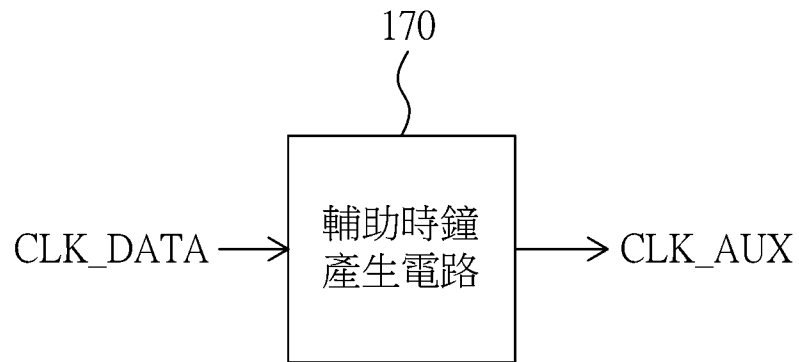


圖 2

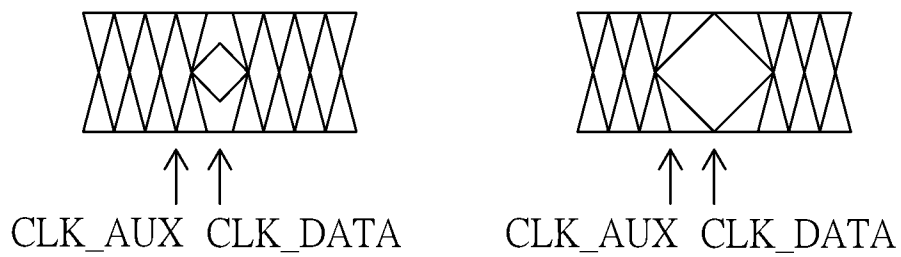


圖 3a

圖 3b

## 【發明說明書】

【中文發明名稱】 具有自適應發送端等化器調節功能的傳輸電路及利用其之通信裝置

### 【技術領域】

【0001】 本發明係關於一種發送端等化器調節電路，特別是關於用以實現一高速傳輸介面電路的具有自適應發送端等化器調節功能的傳輸電路。

### 【先前技術】

【0002】 在高速串列資料通信中，由於受通道衰減和趨膚效應等影響，接收端資料會受到嚴重的符號間干擾(inter-symbol interference；ISI)。

【0003】 為解決符號間干擾的問題，一般的作法係在串列資料接收端通過一等化器補償通道衰減，例如採用一決策回饋等化器來消除符號間干擾。然而，由於通道衰減幅度的不確定性和等化器會有工藝的偏差等因素，其補償電路易產生欠補償或者過度補償的現象，而導致接收端的資料恢復裕量變小。

【0004】 現有的補償模式一般包括：方法(1)上電後發送端和接收端的協定補償調節；方法(2)通過檢測補償後的資料高頻、低頻分量的比例關係自我調整一連續時間線性等化器；以及方法(3)基於最小平方方法(least squares)的自我調整通道補償。然而，方法(1)需要次要通道方能完成，方法(2)需要複雜的頻譜檢測電路，而方法(3)則需複雜的計算。

【0005】 為解決上述問題，本領域亟需一新穎的等化器補償電路。

### 【發明內容】

【0006】 本發明之一目的在於揭露一種具有自適應發送端等化器調節功能的傳輸電路，其可利用位於接收端的一自適應補償調節模組調整一發送端等化器的補償參數，從而快速又準確的補償一通道衰減效應。

【0007】 本發明之另一目的在於揭露一種具有自適應發送端等化器調節功能的傳輸電路，其可利用位於接收端的一自適應補償調節模組調整一差動傳輸共模電壓以調整一發送端等化器的補償參數，從而快速又準確的消除資料信號的符號間干擾現象。

【0008】 本發明之另一目的在於揭露一種具有自適應發送端等化器調節功能的傳輸電路，其可利用位於接收端的一自適應補償調節模組調整一發送端等化器的補償參數，從而快速又準確的修正電路參數因工藝偏差所造成的影響。

【0009】 本發明之又一目的在於揭露一種具有自適應發送端等化器調節功能的傳輸電路，其可在一次補償調節結束後關閉一自適應補償調節模組以節省功耗。

【0010】 為達前述目的，一種具有自適應發送端等化器調節功能的傳輸電路乃被提出，其具有：

【0011】 一前饋等化器，具有一信號輸入端以接收一傳送資料信號，一回饋輸入端以接收一回饋信號，以及一信號輸出端以提供一傳送電壓信號，所述回饋信號係用以調整該前饋等化器之一增益頻率響應分布或一補償電壓；

【0012】 一驅動單元，具有一輸入端以接收該傳送電壓信號，及二輸出端以輸出一差動電壓信號至一差動傳輸通道；

【0013】 一接收等化器，具有一正接收端、一負接收端及一輸出端，其中，該正接收端及該負接收端係用以與該差動傳輸通道耦接以接收一差動輸入電壓信號，且該輸出端係用以提供一輸出電壓信號；

【0014】 一自適應補償調節模組，具有一輸入端以接收該輸出電壓信號，及一輸出端以提供一共模電壓控制信號，且其係用以對該輸出電壓信號進行一偽誤碼率運算以產生該共模電壓控制信號；

【0015】 一共模電壓產生模組，用以依該共模電壓控制信號產生一共模電壓，並將該共模電壓耦接至該差動傳輸通道；以及

【0016】 一共模電壓檢測模組，具有一輸入端以與該差動傳輸通道耦接以接收一傳輸共模電壓，及一輸出端以提供該回饋信號，且其係用以依該傳輸共模電壓與一第一參考電壓的一比較結果產生該回饋信號。

【0017】 在一實施例中，該自適應補償調節模組具有：  
一第一比較器，具有一第一正輸入端、一第一負輸入端、一第一控制端及一



第一輸出端，該第一正輸入端係與該輸出端耦接，該第一負輸入端係與一第二參考電壓耦接，該第一控制端係與一資料時鐘信號耦接；

【0018】 一第二比較器，具有一第二正輸入端、一第二負輸入端、一第二控制端及一第二輸出端，該第二正輸入端係與該輸出端耦接，該第二負輸入端係與該第二參考電壓耦接，該第二控制端係與一輔助時鐘信號耦接，該輔助時鐘信號和該資料時鐘信號之間具有一相位差；

【0019】 一互斥或運算單元，具有一第一輸入端、一第二輸入端及一第三輸出端，該第一輸入端係與該第一輸出端耦接，該第二輸入端係與該第二輸出端耦接；以及

【0020】 一偽誤碼率計算模組，具有一位元資料輸入端、一第三控制端及一回饋輸出端，該位元資料輸入端係與該第三輸出端耦接，該第三控制端係與一系統時鐘信號耦接，所述回饋輸出端係用以輸出所述共模電壓控制信號，其中，該偽誤碼率計算模組係用以依該系統時鐘信號的控制對由該位元資料輸入端所接收的一互斥或輸出信號進行一偽誤碼率計算之後而產生所述共模電壓控制信號。

【0021】 在一實施例中，該前饋等化器及該接收等化器均係一連續時間線性等化器或一決策回饋等化器。

【0022】 在一實施例中，所述之具有自適應發送端等化器調節功能的傳輸電路進一步包含一輔助時鐘產生電路，該輔助時鐘產生電路係用以依該資料時鐘信號產生該輔助時鐘信號。

【0023】 在一實施例中，該輔助時鐘產生電路包括一相位內插器。

【0024】 在一實施例中，該輔助時鐘產生電路包括一延遲鎖相迴路。

【0025】 在一實施例中，該輔助時鐘產生電路包括一延遲電路。

【0026】 在一實施例中，該偽誤碼率計算係對該互斥或輸出信號進行一脈衝數目統計作業。

【0027】 也就是說，本發明的具有自適應發送端等化器調節功能的傳輸電路是在一差動傳輸通道的一發送端及一接收端分別設有一前饋等化器及一接收等化器，且其特徵在於，具有：

【0028】 一自適應補償調節模組，具有一輸入端以接收該接收等化器之一輸出電壓信號，及一輸出端以提供一共模電壓控制信號，且其係用以對該輸出電壓信號進行一偽誤碼率運算以產生該共模電壓控制信號；

【0029】 一共模電壓產生模組，用以依該共模電壓控制信號產生一共模電壓，並將該共模電壓耦接至該差動傳輸通道；以及

【0030】 一共模電壓檢測模組，具有一輸入端以與該差動傳輸通道耦接以接收一傳輸共模電壓，及一輸出端以提供一回饋信號至該前饋等化器以調整該前饋等化器之一增益頻率響應分布或一補償電壓，且該共模電壓檢測模組係用以依該傳輸共模電壓與一參考電壓的一比較結果產生該回饋信號。

【0031】 另外，為達前述目的，本發明進一步提出一種通信裝置，其具有如前述之具有自適應發送端等化器調節功能的傳輸電路。

【0032】 為使 貴審查委員能進一步瞭解本發明之結構、特徵及其目的，茲附以圖式及較佳具體實施例之詳細說明如後。

#### 【圖式簡單說明】

##### 【0033】

圖1繪示本發明之具有自適應發送端等化器調節功能的傳輸電路之一實施例方塊圖。

圖2為利用一輔助時鐘產生電路以依圖1所示之一資料時鐘信號CLK\_DATA產生圖1所示之一輔助時鐘信號CLK\_AUX的方塊圖。

圖3a為經一傳統等化器處理過的資料信號所產生的眼圖。

圖3b為經本發明的技術方案處理過的資料信號所產生的眼圖。

#### 【實施方式】

【0034】 請參照圖1，其繪示本發明之具有自適應發送端等化器調節功能的傳輸電路之一實施例方塊圖。

【0035】 如圖1所示，該具有自適應發送端等化器調節功能的傳輸電路包括一前饋等化器100、一驅動單元110、一差動傳輸通道120、一接收等化器130、一自適應補償調節模組140、一共模電壓產生模組150以及一共模電壓檢測模組160。

【0036】 前饋等化器100，可為一連續時間線性等化器或一決策回饋等化器，具有一信號輸入端以接收一傳送資料信號 $D_{TX}$ ，一回饋輸入端以接收一回饋信號FB，以及一信號輸出端以提供一傳送電壓信號 $V_{TX}$ ，所述回饋信號FB係用以調整該前饋等化器100之一增益頻率響應分布或一補償電壓。由於連續時間線性等化器及決策回饋等化器均為習知的等化器，故在此不擬對其做進一步敘述。

【0037】 驅動單元110具有一輸入端以接收該傳送電壓信號 $V_{TX}$ ，及二輸出端以輸出一差動電壓信號(TXP, TXN)至差動傳輸通道120。

【0038】 接收等化器130，可為一連續時間線性等化器或一決策回饋等化器，具有一正接收端、一負接收端及一輸出端，其中，該正接收端及該負接收端係用以與該差動傳輸通道120耦接以接收一差動輸入電壓信號 $V_{in}$ ，且該輸出端係用以提供一輸出電壓信號 $D_{RX}$ 。

【0039】 自適應補償調節模組140具有一輸入端以接收該輸出電壓信號 $D_{RX}$ ，及一輸出端以提供一共模電壓控制信號 $V_{CMCNTL}$ ，且其係用以對該輸出電壓信號 $D_{RX}$ 進行一偽誤碼率運算以產生該共模電壓控制信號 $V_{CMCNTL}$ 。

【0040】 共模電壓產生模組150，具有一共模電壓產生單元151及二耦接電阻152、153，係用以依該共模電壓控制信號 $V_{CMCNTL}$ 產生一共模電壓 $V_{CM}$ ，並使該共模電壓 $V_{CM}$ 經二耦接電阻152、153耦接至該差動傳輸通道120之正、負傳輸線。

【0041】 共模電壓檢測模組160具有一輸入端以與該差動傳輸通道120耦接以接收一傳輸共模電壓 $V_{TRCM}$ ，及一輸出端以提供該回饋信號FB以調整該前饋等化器100之一增益頻率響應分布或一補償電壓，且該共模電壓檢測模組160係用以依一比較器161對該傳輸共模電壓 $V_{TRCM}$ 與一第一參考電壓 $V_{REF1}$ 所產生的一比較結果產生該回饋信號FB。

【0042】 在一可能的實施例中，如圖1所示，自適應補償調節模組140具有一第一比較器141、一第二比較器142、一互斥或運算單元143、偽誤碼率計算模組144。

【0043】 第一比較器141具有一第一正輸入端、一第一負輸入端、一第一控制端及一第一輸出端，該第一正輸入端係與接收等化器130之所述輸出端耦接，該第一負輸入端係與一第二參考電壓 $V_{REF2}$ 耦接，該第一控制端係與一資料時鐘信號CLK\_DATA耦接。

【0044】 第二比較器142具有一第二正輸入端、一第二負輸入端、一第二控制端及一第二輸出端，該第二正輸入端係與接收等化器130之所述輸出端耦接，該第二負輸入端係與該第二參考電壓 $V_{REF2}$ 耦接，該第二控制端係與一輔助時鐘信號CLK\_AUX耦接，該輔助時鐘信號CLK\_AUX和該資料時鐘信號CLK\_DATA之間具有一相位差。

【0045】 互斥或運算單元143具有一第一輸入端、一第二輸入端及一第三輸出端，該第一輸入端係與第一比較器141之所述第一輸出端耦接，該第二輸入端係與第二比較器142之所述第二輸出端耦接。

【0046】 偽誤碼率計算模組144具有一位元資料輸入端、一第三控制端及一回饋輸出端，該位元資料輸入端係與互斥或運算單元143之所述第三輸出端耦接，該第三控制端係與一系統時鐘信號CLK\_SYS耦接，所述回饋輸出端係用以輸出所述共模電壓控制信號 $V_{CMCNTL}$ ，其中，該偽誤碼率計算模組144係用以依該系統時鐘信號CLK\_SYS的控制對由該位元資料輸入端所接收的一互斥或輸出信號進行一偽誤碼率計算之後而產生所述共模電壓控制信號 $V_{CMCNTL}$ 。在一可能的實施例中，該偽誤碼率計算可為對該互斥或輸出信號進行一脈衝數目統計作業。

【0047】 另外，請參照圖2，其為利用一輔助時鐘產生電路170以依資料時鐘信號CLK\_DATA產生輔助時鐘信號CLK\_AUX的方塊圖，其中，該輔助時鐘產生電路170可由一相位內插器、一延遲鎖相迴路或一延遲電路實現，以使資料時鐘信號CLK\_DATA和輔助時鐘信號CLK\_AUX之間具有一適當的固定相位差以使自適應補償調節模組140提供一精確的補償功能。

【0048】 另外，請參照圖3a及圖3b，其分別為經一傳統等化器處理過的資料信號所產生的眼圖及經本發明的技術方案處理過的資料信號所產生的眼圖。由圖3a及圖3b可看出，經傳統等化器處理過的資料信號所產生的眼圖的「眼睛」部份較小，而經本發明的技術方案處理過的資料信號所產生的眼圖的「眼睛」部份較大。由於符碼間干擾會使眼圖的「眼睛」部份變小，因此，從圖3a及圖3b可看出本發明的技術方案確實可有效消除資料信號在經通信通道傳輸後所產生的符碼間干擾問題。

【0049】 另外，依本發明所能獲致的技術效果，本發明的自適應發送端等化器調節電路乃可應用於V-by-one(一種平板顯示器的信號傳輸接口標準)高速串列資料通信、HDMI (high definition multimedia interface；高畫質多媒體介面) 資料通信、EDP(embedded display port；嵌入式顯示埠) 資料通信、PCIE (peripheral component interconnect-express快速型周邊部件互連) 資料通信及USB (universal serial bus；通用序列匯流排) 資料通信。

【0050】 藉由前述所揭露的設計，本發明乃可提供以下優點：

【0051】 1.本發明之具有自適應發送端等化器調節功能的傳輸電路可利用位於接收端的一自適應補償調節模組調整一發送端等化器的補償參數，從而快速又準確的補償一通道衰減效應。

【0052】 2.本發明之具有自適應發送端等化器調節功能的傳輸電路，其可利用位於接收端的一自適應補償調節模組調整一差動傳輸共模電壓以調整一發送端等化器的補償參數，從而快速又準確的消除資料信號的符號間干擾現象。

【0053】 3.本發明之具有自適應發送端等化器調節功能的傳輸電路，其可利用位於接收端的一自適應補償調節模組調整一發送端等化器的補償參數，從而快速又準確的修正電路參數因工藝偏差所造成的影響。

【0054】 4.本發明之具有自適應發送端等化器調節功能的傳輸電路可在一次補償調節結束後關閉一自適應補償調節模組以節省功耗。

【0055】 本案所揭示者，乃較佳實施例，舉凡局部之變更或修飾而源於本案之技術思想而為熟習該項技藝之人所易於推知者，俱不脫本案之專利權範疇。

【0056】 綜上所陳，本案無論就目的、手段與功效，在在顯示其迥異於習知之技術特徵，且其首先發明合於實用，亦在在符合發明之專利要件，懇請 貴審查委員明察，並祈早日賜予專利，俾嘉惠社會，實感德便。

【符號說明】

【0057】

前饋等化器 100

驅動單元 110

差動傳輸通道 120

接收等化器 130

自適應補償調節模組 140

第一比較器 141

第二比較器 142

互斥或運算單元 143

偽誤碼率計算模組 144

共模電壓產生模組 150

共模電壓產生單元 151

耦接電阻 152、153

共模電壓檢測模組 160

比較器 161

輔助時鐘產生電路 170

## 【發明申請專利範圍】

【第1項】 一種具有自適應發送端等化器調節功能的傳輸電路，其具有：

一前饋等化器，具有一信號輸入端以接收一傳送資料信號，一回饋輸入端以接收一回饋信號，以及一信號輸出端以提供一傳送電壓信號，所述回饋信號係用以調整該前饋等化器之一增益頻率響應分布或一補償電壓；

一驅動單元，具有一輸入端以接收該傳送電壓信號，及二輸出端以輸出一差動電壓信號至一差動傳輸通道；

一接收等化器，具有一正接收端、一負接收端及一輸出端，其中，該正接收端及該負接收端係用以與該差動傳輸通道耦接以接收一差動輸入電壓信號，且該輸出端係用以提供一輸出電壓信號；

一自適應補償調節模組，具有一輸入端以接收該輸出電壓信號，及一輸出端以提供一共模電壓控制信號，且其係用以對該輸出電壓信號進行一偽誤碼率運算以產生該共模電壓控制信號；

一共模電壓產生模組，用以依該共模電壓控制信號產生一共模電壓，並將該共模電壓耦接至該差動傳輸通道；以及

一共模電壓檢測模組，具有一輸入端以與該差動傳輸通道耦接以接收一傳輸共模電壓，及一輸出端以提供該回饋信號，且其係用以依該傳輸共模電壓與一第一參考電壓的一比較結果產生該回饋信號。

【第2項】 如申請專利範圍第 1 項所述之具有自適應發送端等化器調節功能的傳輸電路，其中該自適應補償調節模組具有：

一第一比較器，具有一第一正輸入端、一第一負輸入端、一第一控制端及一第一輸出端，該第一正輸入端係與該輸出端耦接，該第一負輸入端係與一第二參考電壓耦接，該第一控制端係與一資料時鐘信號耦接；

一第二比較器，具有一第二正輸入端、一第二負輸入端、一第二控制端及一第二輸出端，該第二正輸入端係與該輸出端耦接，該第二負輸入端係與該第二參考電壓耦接，該第二控制端係與一輔助時鐘信號耦接，該輔助時鐘信號和該資料時鐘信號之間具有一相位差；

一互斥或運算單元，具有一第一輸入端、一第二輸入端及一第三輸出端，該第一輸入端係與該第一輸出端耦接，該第二輸入端係與該第二輸出端耦接；以及

一偽誤碼率計算模組，具有一位元資料輸入端、一第三控制端及一回饋輸出端，該位元資料輸入端係與該第三輸出端耦接，該第三控制端係與一系統時鐘信號耦接，所述回饋輸出端係用以輸出所述共模電壓控制信號，其中，該偽誤碼率計算模組係用以依該系統時鐘信號的控制對由該位元資料輸入端所接收的一互斥或輸出信號進行一偽誤碼率計算以產生一共模電壓控制信號。

【第3項】 如申請專利範圍第1項所述之具有自適應發送端等化器調節功能的傳輸電路，其中該前饋等化器及該接收等化器均係一連續時間線性等化器或一決策回饋等化器。

【第4項】 如申請專利範圍第2項所述之具有自適應發送端等化器調節功能的傳輸電路，其進一步包含一輔助時鐘產生電路，該輔助時鐘產生電路係用以依該資料時鐘信號產生該輔助時鐘信號。

【第5項】 如申請專利範圍第4項所述之具有自適應發送端等化器調節功能的傳輸電路，其中該輔助時鐘產生電路包括一相位內插器。

【第6項】 如申請專利範圍第4項所述之具有自適應發送端等化器調節功能的傳輸電路，其中該輔助時鐘產生電路包括一延遲鎖相迴路。

【第7項】 如申請專利範圍第4項所述之具有自適應發送端等化器調節功能的傳輸電路，其中該輔助時鐘產生電路包括一延遲電路。

【第8項】 如申請專利範圍第2項所述之具有自適應發送端等化器調節功能的傳輸電路，其中該偽誤碼率計算係對該互斥或輸出信號進行一脈衝數目統計作業。

【第9項】 一種具有自適應發送端等化器調節功能的傳輸電路，其在一差動傳輸通道的一發送端及一接收端分別具有一前饋等化器及一接收等化器，其特徵在於，具有：



一自適應補償調節模組，具有一輸入端以接收該接收等化器之一輸出電壓信號，及一輸出端以提供一共模電壓控制信號，且其係用以對該輸出電壓信號進行一偽誤碼率運算以產生該共模電壓控制信號；

一共模電壓產生模組，用以依該共模電壓控制信號產生一共模電壓，並將該共模電壓耦接至該差動傳輸通道；以及

一共模電壓檢測模組，具有一輸入端以與該差動傳輸通道耦接以接收一傳輸共模電壓，及一輸出端以提供一回饋信號至該前饋等化器以調整該前饋等化器之一增益頻率響應分布或一補償電壓，且該共模電壓檢測模組係用以依該傳輸共模電壓與一參考電壓的一比較結果產生該回饋信號。

【第10項】一種通信裝置，其具有如申請專利範圍第 1 至 9 項中任一項所述之具有自適應發送端等化器調節功能的傳輸電路。