

(12) 发明专利申请

(10) 申请公布号 CN 102346236 A

(43) 申请公布日 2012. 02. 08

(21) 申请号 201110166501. 3

(22) 申请日 2011. 06. 21

(71) 申请人 电子科技大学

地址 611731 四川省成都市高新区(西区)西源大道 2006 号

(72) 发明人 詹惠琴 刘凤伟 古军 古天祥 温晓佩 王敏 刘田踪

(74) 专利代理机构 成都行之专利代理事务所 (普通合伙) 51220

代理人 温利平

(51) Int. Cl.

G01R 31/317(2006. 01)

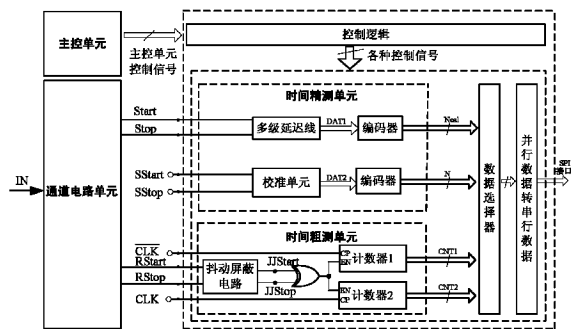
权利要求书 2 页 说明书 8 页 附图 6 页

(54) 发明名称

一种时间参数测量系统

(57) 摘要

本发明公开了一种数字集成电路时间参数测量系统,通道电路单元将待测信号 IN 转换为时间间隔开始信号 Start 和停止信号 Stop,以及脉冲信号 RStart 和 RStop。然后将此四个信号分别提供给时间精测单元和时间粗测单元进行测量。其中,时间精测单元由多级延迟线和校准单元组成,用于待测信号上升沿陡峭情况下的测量。时间粗测单元由抖动屏蔽电路和工作频率互补的计数器 1 和计数器 2 组成,用于待测信号上升沿缓慢情况下的测量。系统不仅克服了现有技术高精度数字集成电路时间参数测量系统分辨率提高的困难,而且解决了通道电路比较器输出信号抖动,导致时间参数测量系统测量带宽受限的技术难点。



1. 一种时间参数测量系统,包括:

一 主控单元;

一 通道电路单元,用于将待测信号在通道电路单元中的比较器中进行比较,输出两路脉冲信号 RStart 和 RStop,同时,在主控单元的控制下,脉冲信号 RStart 和 RStop 在通道电路单元中的时间间隔信号产生电路中转换为时间间隔开始信号 Start 和停止信号 Stop;

其特征在于还包括:

一 时间精测单元,用于待测信号上升沿较陡峭,比较器输出不存在抖动的情况下的测量,由多级延迟线与编码器组成;

通过互联线依次将多条延迟线串行连接构成多级延迟线,延迟线包括多个延迟单元和多个 D 触发器;来自上一级的时间间隔开始信号 Start 接第一个延迟单元,如果延迟线为第一级,则接通道电路单元输出的时间间隔开始信号 Start,然后每个延迟单元对时间间隔开始信号 Start 依次延迟后,都接有一个 D 触发器,各个 D 触发器的 D 端依次接延迟单元延迟后的时间间隔开始信号 Start,各个 D 触发器的时钟脉冲 CP 端都接时间间隔停止信号 Stop,其复位端 R 都接主控单元发送来的复位信号 RESET;

各个延迟线上的 D 触发器的 Q 端输出送入编码器中,当时间间隔停止信号 Stop 到来时,各个 D 触发器的 Q 端输出锁定,得到代表时间间隔  $T_x$  内时间间隔开始信号 Start 经过的延迟单元个数的编码器输出 N,则时间间隔  $T_x$  为:

$$T_x = N * t + \text{ROUND}\left(\frac{N}{N_2}\right) * t_{\Delta L},$$

其中,ROUND 表示取整运算, $N_2$  表示单级无源延迟线的延迟单元个数, $t_{\Delta L}$  为互联线的延迟时间;

一 时间粗测单元,用于待测信号上升沿较缓慢,比较器输出脉冲信号 RStart 和 RStop 存在抖动的情况下的测量,由抖动屏蔽电路和时间间隔测量单元组成,抖动屏蔽电路包括去抖动电路、波形恢复电路和时间间隔信号产生电路;

去抖动电路包括两个去抖动 D 触发器、两个非门、两个可编程延迟模块、一个同步 D 触发器以及一个非与门;

通道电路单元中比较器输出的脉冲信号 RStart 和 RStop 输入各自的去抖动 D 触发器的时钟脉冲 CP 端,两个去抖动 D 触发器输出 Q 端的输出通过各自的可编程延迟模块延迟  $\Delta t_{L1}$   $\Delta t_{L2}$  后,分别经过一个非门后,输入到各自的复位 R 端,两个去抖动 D 触发器的数据 D 端都接同步 D 触发器的 Q 端输出,可编程延迟模块的延迟时间  $\Delta t_{L1}$ 、 $\Delta t_{L2}$  应分别大于各自脉冲信号 RStart 和 RStop 的边沿抖动时间  $\Delta t_{\text{start}}$ 、 $\Delta t_{\text{stop}}$ ;脉冲信号 RStart 和 RStop 经过非与门后接到同步 D 触发器时钟脉冲 CP 端,同步 D 触发器的复位 R 端接来自主控单元的同步复位信号 TRI,数据 D 端接高电平;脉冲信号 RStart 和 RStop 各自的去抖动 D 触发器输出去抖动后的信号  $Q_{\text{start}}$  和信号  $Q_{\text{stop}}$ ;

波形恢复电路包括两个 JK 触发器,两个 JK 触发器的 J、K 端均接高电平,复位 R 端接同步复位信号 TRI,两个 JK 触发器的时钟脉冲 CP 端分别与两个去抖动 D 触发器输出 Q 端连接,输出去抖动后的信号  $Q_{\text{start}}$  和信号  $Q_{\text{stop}}$  的恢复信号 JStart 和信号 JStop;

时间间隔信号产生电路包括两个 D 触发器,一个 D 触发器的 D 端接高电平 Vcc,时钟脉冲 CP 端接信号 JStart, Q 端输出时间间隔开始信号 JJStart;另一个 D 触发器的 D 端接信

号 JStart, 时钟脉冲端 CP 接信号 JStop, Q 端输出时间间隔停止信号 JJStop; 两个 D 触发器的复位端 R 均接系统复位信号 RESET;

时间间隔测量单元用于测量出上升沿为一前一后的时间间隔开始信号 JJStart、停止信号 JJStop 的时间间隔  $T_x$ 。

2. 根据权利要求 1 所述的时间参数测量系统, 其特征在于还包括:

一延迟线校准单元, 延迟线校准单元由两条延迟线、一个互联线以及一个编码器组成;

通过一个标准仪器产生前后两个时间间隔信号 SStart 和 SStop, 此时的时间间隔为  $T_{x1}$ , 且  $T_{x1} < t_L$ , 时间间隔开始信号 SStart 从延迟线 1 输入, 时间间隔停止信号 SStop 锁存延迟线 1 和延迟线 2 中延迟单元的输出状态, 然后经过十进制编码器得到输出结果  $N_{cal-1}$ ; 同理, 再次通过标准仪器产生两个时间间隔信号 SStart 和 SStop, 此时的时间间隔为  $T_{x2}$ , 且  $t_L < T_{x2} < 2*t_L$ , 同理得到输出结果  $N_{cal-2}$ , 则, 延迟单元的延迟时间  $t$  和互联线的延迟时间  $t_{\Delta L}$ :

$$\begin{cases} t = \frac{T_{x1}}{N_{cal-1}} \\ t_{\Delta L} = T_{x2} - N_{cal-2} * \frac{T_{x1}}{N_{cal-1}} \end{cases}$$

将延迟单元的延迟时间  $t$  和互联线的延迟时间  $t_{\Delta L}$  代入公式:

$$T_x = N * t + \text{ROUND}\left(\frac{N}{N_2}\right) * t_{\Delta L}$$

从而达到校正了时间间隔  $T_x$ , 即精时间测量单元的目的。

3. 根据权利要求 1 所述的时间参数测量系统, 其特征在于, 所述的时间间隔测量单元包括两个计数器以及一异或门, 两个计数的时钟端 CP 分别接时钟信号  $\overline{\text{CLK}}$  和 CLK, 使能端 EN 接异或门输出, 且  $\overline{\text{CLK}}$  和 CLK 相位相差  $180^\circ$ ;

两个计数器的输出结果分别为 CNT1 和 CNT2, 则时间间隔  $T_x$  为:

$$T_x = \frac{\text{CNT1} + \text{CNT2}}{2} * T$$

其中,  $T$  为计数器的计数脉冲 CLK 周期。

## 一种时间参数测量系统

### 技术领域

[0001] 本发明属于电子测量技术领域,更为具体地讲,涉及一种数字集成电路时间参数测量系统。

### 背景技术

[0002] 集成电路作为信息产业的基础和核心,是国民经济和社会发展的战略性产业,在推动经济发展、社会进步、提高人民生活水平以及保障国家安全等方面发挥着重要作用,已成为当前国际竞争的焦点和衡量一个国家或地区现代化程度以及综合国力的重要标志。

[0003] 高精度的时间参数测量系统在集成电路的设计、验证和封装过程中发挥了举足轻重的作用。它是测试与验证集成电路与时间相关参数是否合格的有力手段。

[0004] 图 1 是现有的一种时间参数测量系统的原理图。

[0005] 如图 1 所示,时间参数测量系统包括主控单元、通道电路单元和测量单元三部分。其中,主控单元负责通道电路单元和测量单元的各种控制信号的发出和测量结果的读回。待测信号 IN 连接到通道电路单元中的比较器 A1 和 A2 的正端,比较器 A1 和 A2 的负端接电平比较信号 VrefA 和 VrefB。待测信号 IN 的电平分别与比较电平 VrefA 和 VrefB 在比较器 A1 和 A2 中进行比较,输出信号 RStart 和 RStop,信号 RStart 和 RStop 在通道电路单元中的时间间隔信号产生电路中转换为测量单元能够识别的时间间隔开始信号 Start 和停止信号 Stop,然后送入测量单元中进行异或后,作为计数器的使能信号接计数器的使能端 EN,计数器进行计数,输出代表时间间隔的输出 CNT[31:0]。其中 CLK 为计数器的计数脉冲信号,接计数器的 CP 端,计数器输出 CNT[31:0] 为 32 位二进制数据。

[0006] 图 2 是图 1 时间参数测量系统的测量时序波形图。

[0007] 通道电路单元首先将待测信号 IN 转换为信号 RStart 和 RStop,时间间隔信号产生电路将信号 RStart 和 RStop 转换为时间间隔开始信号 Start 和停止信号 Stop。假设计数器输出 CNT[31:0] 的值为 N,计数器的计数脉冲,即 CLK 的周期为 T,则时间间隔  $T_x$ ,即待测信号 IN 在 VrefA 和 VrefB 之间时间为:

$$[0008] \quad T_x = NT \quad (1)$$

[0009] 此时时间间隔测量分辨率为计数器的计数脉冲周期 T。

[0010] 如果要求测试分辨率为 1ns,则要求时钟 CLK 的频率为 1GHz。分辨率要求越高,则要求计数器计数脉冲频率越高,如果分辨率提高到 125ps,则要求 CLK 的频率为 8GHz,现有技术实现起来非常困难。显然仅靠提高计数器脉冲频率的办法提高分辨力是困难的。

[0011] 同时,在待测信号 IN 上升沿缓慢时,通道电路单元中的比较器 A1 和 A2 输出会存在抖动,导致其输出脉冲信号 RStart 和 RStop 出现抖动现象,最终导致测量单元测量困难,时间参数测量系统测量带宽受限。

### 发明内容

[0012] 本发明的目的在于克服现有技术的不足,提供一种高分辨率和高测量带宽的时间

参数测量系统。

[0013] 为实现上述目的,本发明时间参数测量系统,包括:

[0014] 一主控单元;

[0015] 一通道电路单元,用于将待测信号在通道电路单元中的比较器中进行比较,输出两路脉冲信号 RStart 和 RStop,同时,在主控单元的控制下,脉冲信号 RStart 和 RStop 在通道电路单元中的时间间隔信号产生电路中转换为时间间隔开始信号 Start 和停止信号 Stop;

[0016] 其特征在于还包括:

[0017] 一时间精测单元,用于待测信号上升沿较陡峭,比较器输出不存在抖动的情况下的测量,由多级延迟线与编码器组成;

[0018] 通过互联线依次将多条延迟线串行连接构成多级延迟线,延迟线包括多个延迟单元和多个 D 触发器;来自上一级的时间间隔开始信号 Start 接第一个延迟单元,如果延迟线为第一级,则接通道电路单元输出的时间间隔开始信号 Start,然后每个延迟单元对时间间隔开始信号 Start 依次延迟后,都接有一个 D 触发器,各个 D 触发器的 D 端依次接延迟单元延迟后的时间间隔开始信号 Start,各个 D 触发器的时钟脉冲 CP 端都接时间间隔停止信号 Stop,其复位端 R 都接主控单元发送来的复位信号 RESET;

[0019] 各个延迟线上的 D 触发器的 Q 端输出送入编码器中,当时间间隔停止信号 Stop 到来时,各个 D 触发器的 Q 端输出锁定,得到代表时间间隔  $T_x$  内时间间隔开始信号 Start 经过的延迟单元个数的编码器输出 N,则时间间隔  $T_x$  为:

$$[0020] \quad T_x = N * t + \text{ROUND}\left(\frac{N}{N_2}\right) * t_{\Delta L},$$

[0021] 其中,ROUND 表示取整运算, $N_2$  表示单级无源延迟线的延迟单元个数, $t_{\Delta L}$  为互联线的延迟时间;

[0022] 一时间粗测单元,用于待测信号上升沿较缓慢,比较器输出脉冲信号 RStart 和 RStop 存在抖动的情况下的测量,由抖动屏蔽电路和时间间隔测量单元组成,抖动屏蔽电路包括去抖动电路、波形恢复电路和时间间隔信号产生电路;

[0023] 去抖动电路包括两个去抖动 D 触发器、两个非门、两个可编程延迟模块、一个同步 D 触发器以及一个非与门;

[0024] 通道电路单元中比较器输出的脉冲信号 RStart 和 RStop 输入各自的去抖动 D 触发器的时钟脉冲 CP 端,两个去抖动 D 触发器输出 Q 端的输出通过各自的可编程延迟模块延迟  $\Delta t_{L1}$ 、 $\Delta t_{L2}$  后,分别经过一个非门后,输入到各自的复位 R 端,两个去抖动 D 触发器的数据 D 端都接同步 D 触发器的 Q 端输出,可编程延迟模块的延迟时间  $\Delta t_{L1}$ 、 $\Delta t_{L2}$  应分别大于各自脉冲信号 RStart 和 RStop 的边沿抖动时间  $\Delta t_{start}$ 、 $\Delta t_{stop}$ ;脉冲信号 RStart 和 RStop 经过非与门后接到同步 D 触发器时钟脉冲 CP 端,同步 D 触发器的复位 R 端接同步复位信号 TRI,数据 D 端接高电平;脉冲信号 RStart 和 RStop 各自的去抖动 D 触发器输出去抖动后的信号  $Q_{start}$  和信号  $Q_{stop}$ ;

[0025] 波形恢复电路包括两个 JK 触发器,两个 JK 触发器的 J、K 端均接高电平,复位 R 端接来自主控单元的同步复位信号 TRI,两个 JK 触发器的时钟脉冲 CP 端分别与两个去抖动 D 触发器输出 Q 端连接,输出去抖动后的信号  $Q_{start}$  和信号  $Q_{stop}$  的恢复信号 JStart 和信号

JStop ;

[0026] 时间间隔信号产生电路包括两个 D 触发器,一个 D 触发器的 D 端接高电平 Vcc,时钟脉冲 CP 端接信号 JStart, Q 端输出时间间隔开始信号 JJStart ;另一个 D 触发器的 D 端接信号 JStop,时钟脉冲端 CP 接信号 JStop, Q 端输出时间间隔停止信号 JJStop ;两个 D 触发器的复位端 R 均接系统复位信号 RESET ;

[0027] 时间间隔测量单元用于测量出上升沿为一前一后的时间间隔开始信号 JJStart、停止信号 JJStop 的时间间隔  $T_x$ 。

[0028] 本发明的发明目的是这样实现的 :

[0029] 待测信号在通道电路单元中的比较器中进行比较,输出两路脉冲信号 RStart 和 RStop,同时,在主控单元的控制下,脉冲信号 RStart 和 RStop 在通道电路单元中的时间间隔信号产生电路中转换为时间间隔开始信号 Start 和停止信号 Stop,由于采用多级延迟线结构的时间精测单元具有很高的测量分辨率,克服了现有技术高频率的计数脉冲信号的产生非常困难,高分辨率时间参数测量系统不易实现的缺陷。同时,采用了具有抖动屏蔽电路的时间粗测单元,克服了现有技术待测信号上升沿缓慢导致的比较器输出存在抖动,时间参数测量系统测量带宽受限的缺陷。

## 附图说明

[0030] 图 1 是现有技术时间参数测量系统的原理图。

[0031] 图 2 是图 1 时间参数测量系统的工作时序图。

[0032] 图 3 是本发明中通道电路单元一种具体实施方式原理图 ;

[0033] 图 4 是本发明中时间精测单元的一种具体实施方式结构图 ;

[0034] 图 5 是时间精测单元的工作时序图 ;

[0035] 图 6 是本发明中时间粗测单元一种具体实施方式原理图 ;

[0036] 图 7 是图 6 中所示抖动屏蔽电路实施方式原理图 ;

[0037] 图 8 是图 7 所示抖动屏蔽电路的工作时序图 ;

[0038] 图 9 是本发明时间参数测量系统具体实施方式的原理框图。

## 具体实施方式

[0039] 下面结合附图对本发明的具体实施方式进行描述,以便本领域的技术人员更好地理解本发明。需要特别提醒注意的是,在以下的描述中,当已知功能和设计的详细描述也许会淡化本发明的主要内容时,这些描述在这里将被忽略。

[0040] 实施例

[0041] 一、通道电路单元

[0042] 图 3 是本发明中通道电路单元一种具体实施方式原理图。

[0043] 通道电路单元是时间参数测量系统的前端,在本实施例中,通道电路单元包括 :输入接口电路、高速比较器、数据选择器和时间间隔产生电路。其功能为正确有效地将待测信号引入到时间参数测量系统,并且将待测信号转换为时间粗测单元、时间精测单元能够识别的脉冲信号 RStart、RStop 以及时间间隔开始信号 Start 和停止信号 Stop。

[0044] 如图 3 所示,在本实施中,待测信号 IN 连接到输入接口电路,在输入接口电路中,

串联到地的电阻 R1、R2 对待测信号 IN 进行分压,继电器 RELAY1 选择待测信号 IN 直接或选择分压信号送入高速比较器中。然后将这个信号连接到比较器 A1 和 A2 的正端+,在比较器 A1、A2 的负端- 分别接比较电平 VrefA 和 VrefB。

[0045] 数据选择器通过控制信号 SelStr 和 SelStop 选择比较器 A1、A2 的正向输出还是反向输出,选择后的信号 RStart、RStop 送入时间间隔信号产生电路产生时间间隔开始信号 Start 和停止信号 Stop。

[0046] 时间间隔信号产生电路包括两个 D 触发器 D1 和 D2,D1 的数据 D 端接高电平 Vcc,时钟脉冲 CP 端接脉冲信号 RStart,Q 端输出时间间隔开始信号 Start ;D2 的数据 D 端接 D1 的 Q 端,时钟脉冲 CP 端接脉冲信号 RStop,Q 端输出时间间隔停止信号 Stop。D1 和 D2 的复位端 R 均接来自主控单元的复位信号 RESET。

[0047] 通道电路单元是这样工作的:

[0048] 以测量待测信号 IN 上升时间为例,首先继电器 RELAY1 选择待测信号 IN 的电压测量范围。然后设定比较电平 VrefA 为待测信号 IN 分压幅度的 10%、比较电平 VrefB 为待测信号 IN 幅度的 90%。同时,主控单元开始控制信号 SelStr 和停止控制信号 SelStop,使数据选择器选择比较器 A1、A2 的正向输出。最后,主控单元发出复位信号 RESET。此时,在 D 触发器 D1 出现上升沿在前的时间间隔开始信号 Start,时间间隔开始信号 Start 变为高电平后,D 触发器 D2 出现上升沿在后的时间间隔停止信号 Stop,且数据选择器输出脉冲信号 RStart 和 RStop。在待测信号 IN 上升沿缓慢时,通道电路单元中的比较器 A1 和 A2 输出会存在抖动,导致其输出脉冲信号 RStart 和 RStop 出现抖动现象。

[0049] 二、时间精测单元

[0050] 图 4 是本发明中时间精测单元的一种具体实施方式。图 5 是相应的工作时序图。

[0051] 在本实施例中,如图 4 所示,时间精测单元由多级延迟线和校准单元组成。多级延迟线是由 7 条相同结构的延迟线和 6 个互联线组成,延迟线是由延迟单元 L<sub>1</sub>-L<sub>68</sub> 和 D 触发器 DFFE1-DFFE68 组成。校准单元是由 2 条相同结构的延迟线和 1 个互联线组成。

[0052] 在延迟线结构中,延迟单元 L<sub>1</sub>-L<sub>68</sub> 依次串行连接,来自上一级的时间间隔信号 Start 接第一个延迟单元,如果延迟线为第一级,则接通道电路单元输出的时间间隔开始信号 Start,,然后依次在多级延迟线上传输。每级延迟线的输出依次接到 D 触发器 DFFE1D-FFE68 的数据端。时间间隔停止信号 Stop 连接所有 D 触发器的时钟端。所有 D 触发器的复位端 R 都接复位信号 RESET,这样就可以由 D 触发器去锁存延时单元的输出状态,即 A\_Q1……A\_Q68、B\_Q1……B\_Q68、……、G\_Q1……G\_Q68。然后将输出送入十进制编码器中就可以得到时间间隔开始信号 Start 和停止信号 Stop 之间总共传输的延迟单元个数。编码器输出结果为 N,单个延迟单元的延迟时间为 t,即得到时间间隔 T<sub>x</sub>:

[0053]  $T_x = N * t$  (2)

[0054] 随着大规模可编程逻辑器件 CPLD 和 FPGA 的诞生,为图 4 示的测量电路提供了很好的物理设计平台。在 FPGA 中构建延迟线需要满足以下两个条件:一、要求延迟单元的延迟时间 t 非常小,且非常稳定;二、在 FPGA 内部必须有这样一种特殊结构,便于构建延迟线。在本实施例中,选定 Altera 公司的 ACEX1K50 系列的 FPGA,用以实现图 4 中所示的多级延迟线和校准单元。

[0055] 常见情况下,该 FPGA 内部延迟线的长度是有限的,查找器件手册得知最大为 72

级,单级延迟单元的延迟时间  $t$  为 125ps 左右。可知最大的测量时间间隔为  $125\text{ps} \times 72 = 9\text{ns}$ 。在本发明中,利用 FPGA 中的互联线将多个这样的单条延迟线级联起来,就可以扩展时间间隔的动态测量范围。

[0056] 在本实施例中,如图 4 所示。上一级的单条延迟线的输出通过互联线连接到下一级的单条延迟线的输入,依次级联起来,总共形成了 7 条单条延迟线和 6 个互联线构成的多级延迟线结构。

[0057] 图 5 是多级延迟线的工作时序, $D_1-D_{476}$  是延迟线的各个延迟单元的输出,通过时间间隔停止信号 Stop 信号去锁存延迟线上延迟单元的传输状态,然后将此传输状态通过十进制编码器编码输出。编码器输出结果为  $N$ ,延迟单元的延迟时间为  $t$ ,互联线的延迟时间为  $t_{\Delta L}$ ,则时间间隔  $T_x$  为:

$$[0058] \quad T_x = N*t + N_1*t_{\Delta L} \quad (3)$$

[0059] 且  $N_1$  为:

$$[0060] \quad N_1 = \text{ROUND}\left(\frac{N}{N_2}\right), \quad (4)$$

[0061] 其中,ROUND 表示取整运算, $N_2$  表示单条延迟线的延迟单元个数。将公式 (4) 带入公式 (3) 中,则  $T_x$  为:

$$[0062] \quad T_x = N*t + \text{ROUND}\left(\frac{N}{N_2}\right)*t_{\Delta L} \quad (5)$$

[0063] 在本实施例中,时间精测单元: $N_2 = 68$ , $N_1 = 6$ , $t = 125\text{ps}$ ,测量范围:0ns-50ns,测量分辨率 125ps。

[0064] 同时,由于 FPGA 功耗、工作温度和使用资源的大小的不同,多级延迟线中的延迟单元的延迟时间  $t$  和互联线的延迟时间  $t_{\Delta L}$  会出现不同的大小。所以,在本实施例中,为多级延迟线提供了一个校准单元,用以实时测量  $t$  和  $t_{\Delta L}$  的大小,校准时间精测单元的测量性能。

[0065] 延迟线校准单元原理图如图 4 所示。

[0066] 在本实施例中,校准单元由 2 条延迟线、1 个互联线和编码器 2 组成。

[0067] 校准单元工作原理为:假设单条延迟线的延迟时间大约为  $t_L$ 。首先,通过一个标准仪器产生前后两个时间间隔信号 SStart 和 SStop,设此时的时间间隔为  $T_{x1}$ ,且  $T_{x1} < t_L$ 。时间间隔开始信号 SStart 从延迟线 1 输入,时间间隔停止信号 SStop 锁存延迟线 1 和延迟线 2 中延迟单元的输出状态,然后经过十进制编码器得到输出结果  $N_{\text{cal-1}}$ 。同理,再次通过标准仪器产生两个时间间隔信号 SStart 和 SStop,此时的时间间隔为  $T_{x2}$ ,且  $t_L < T_{x2} < 2*t_L$ ,同理得到输出结果  $N_{\text{cal-2}}$ 。

[0068] 由公式 (3) 可知:

$$[0069] \quad \begin{cases} T_{x1} = N_{\text{cal-1}} * t \\ T_{x2} = N_{\text{cal-2}} * t + t_{\Delta L} \end{cases} \quad (6)$$

[0070] 则  $t$  和  $t_{\Delta L}$ :



$$[0071] \quad \begin{cases} t = \frac{T_{x1}}{N_{cal-1}} \\ t_{\Delta L} = T_{x2} - N_{cal-2} * \frac{T_{x1}}{N_{cal-1}} \end{cases} \quad (7)$$

[0072] 此时通过公式 (7) 可以测量出系统工作环境中的  $t$  和  $t_{\Delta L}$  的大小, 将  $t$  和  $t_{\Delta L}$  代入公式 (5) 中, 达到了校准时间精测单元的目的。

### [0073] 三、时间粗测单元

[0074] 在本实施例中, 如图 3 所示, 脉冲信号 RStart 和 RStop 是由比较器 A1、A2 输出经过数据选择器得到的。当待测信号上升沿较陡峭, 比较器 A1、A2 输出脉冲信号 RStart 和 RStop 没有抖动时, 可以直接利用脉冲信号 RStart 和 RStop 去触发 D 触发器 D1 和 D2 产生时间间隔开始信号 Start 和停止信号 Stop。当待测信号上升沿较缓慢, 比较器 A1、A2 输出脉冲信号 RStart 和 RStop 存在抖动时, 如果复位信号 RESET 对 D 触发器 D1 和 D2 进行复位时, 脉冲信号 RStart 处于高电平或下降沿抖动期间, 下降沿抖动将使 D 触发器 D1 产生从低电平到高电平的翻转, 这样会将下降沿错误地判断为上升沿, 造成时间参数测量错误。这时就不能直接利用脉冲信号 RStart 和 RStop 去触发 D 触发器产生时间间隔开始信号 Start 和停止信号 Stop。

[0075] 其中, 时间粗测单元也是在上述时间精测单元的 FPGA 中实现的。

[0076] 图 6 是时间粗测单元一种具体实施方式原理图。

[0077] 如图 6 所示, 时间粗测单元包括含抖动屏蔽电路和时间间隔测量单元, 在本实施例中, 为提高分辨率, 计数时间间隔测量单元包括两个计数器, 即计数器 1 和 2 以及一异或门。其中, 计数器 1 和 2 的时钟端 CP 分别接时钟信号  $\overline{CLK}$  和 CLK, 使能端 EN 接异或门输出, 且  $\overline{CLK}$  和 CLK 相位相差  $180^\circ$ , 频率均为 125MHz, 则测量分辨力为 4ns。在计数器时钟频率不变的情况下, 分辨力提高了一倍。

[0078] 时间粗测单元是这样工作的:

[0079] 如图 7 和图 8 所示, 首先, 给定同步复位信号 TRI 一个低电平, 同步 D 触发器 5 输出为低, 此时, 两个去抖动 D 触发器 3、4 的输出 Qstart 和 Qstop, 两个 JK 触发器 1、2 的输出 JStart 和 JStop 为低; 当给定同步复位信号为高电平时, 使能同步 D 触发器 5 和两个 JK 触发器 1、2。如果通道电路单元中数据选择器输出的脉冲 RStart 和 RStop 同时为低电平时, 触发同步 D 触发器 5, 输出高电平, 使能两个去抖动 D 触发器 3、4。

[0080] 同步 D 触发器 5 和同步复位信号 TRI, 使两个去抖动 D 触发器 D 在脉冲信号 RStart 和 RStop 同时为低电平有效, 开始工作, 使两个 JK 触发器的输出 JStart 和 JStop 同时为低, 使其状态保持一致, 这样保证了整个抖动屏蔽电路时序为同步的、一致的。

[0081] 脉冲信号 RStart 和 RStop 经过抖动屏蔽电路之后还原成没有抖动的信号 JStart 和 JStop。然后在时间间隔信号产生电路中, 通过复位信号 RESET, 产生时间间隔开始信号 JJStart 和停止信号 JJStop。信号 JJStart 和 JJStop 在异或门中异或后输出 CNTEN 信号, 在计数器 1、2 中计数, 从而测量出时间间隔  $T_x$ 。假设计数器 1 和计数器 2 的测量结果分别为 CNT1 和 CNT2, 则时间间隔  $T_x$  为:

$$[0082] \quad T_x = \frac{CNT1 + CNT2}{2} * T \quad (8)$$

[0083] 其中,  $T$  为计数器的计数脉冲 CLK 周期。

[0084] 图 7 是抖动屏蔽电路一种具体实施方式原理图。

[0085] 如图 7 所示, 抖动屏蔽电路包含去抖动电路、波形恢复电路和时间间隔信号产生电路。

[0086] 如图 7 所示, 去抖动电路包括一个同步 D 触发器即 D 触发器 5、两个去抖动 D 触发器即 D 触发器 3、4、两个非门和两个可编程延迟模块。脉冲信号 RStart 和 RStop 经过非与门后接到同步 D 触发器的 CP 端, 复位 R 端接同步复位信号 TRI, 数据 D 端接高电平; 同时脉冲信号 RStart 和 RStop 输入各自的去抖动 D 触发器 3、4 的时钟 CP 端, 输出 Q 端通过各自的可编程延迟模块延迟  $\Delta t_{L1}$ 、 $\Delta t_{L2}$  时间后, 分别经过一个非门后, 输入到去抖动 D 触发器 3、4 的复位 R 端, 两个去抖动 D 触发器 3、4 的数据 D 端都接同步 D 触发器的 Q 端输出, 去抖动 D 触发器 3、4 的输出分别用  $Q_{Start}$ 、 $Q_{Stop}$  表示, 可编程延迟模块的延迟时间  $\Delta t_{L1}$ 、 $\Delta t_{L2}$  应分别大于各自脉冲信号 RStart 和 RStop 的边沿抖动时间  $\Delta t_{start}$ 、 $\Delta t_{stop}$ 。

[0087] 如图 7 所示, 波形恢复电路包括两个 JK 触发器, 即 JK 触发器 1、2, 两个 JK 触发器的 J、K 端均接高电平 Vcc, 复位 R 端接同步复位信号 TRI, 两个 JK 触发器的时钟脉冲 CP 端分别与两个去抖动 D 触发器 3、4 输出 Q 端连接。两个 JK 触发器的输出分别用 JStart, JStop 表示。

[0088] 如图 7 所示, 时间间隔信号产生电路与图 3 通道电路单元中的时间间隔信号产生电路相同, 包括两个 D 触发器 6、7, D 触发器 6 的数据 D 端接高电平 Vcc, 时钟脉冲 CP 端接信号 JStart, Q 端输出时间间隔开始信号 JJStart; D 触发器 7 的 D 端接 D 触发器 6 的 Q 端, 时钟脉冲端 CP 接信号 JStop, Q 端输出时间间隔停止信号 JJStop。D 触发器 1、2 的复位端 R 均接复位信号 RESET。

[0089] 图 8 是图 7 所抖动屏蔽电路的工作时序图。

[0090] 抖动屏蔽电路是这样工作的:

[0091] 消除脉冲信号 RStart 和 RStop 抖动的原理类似, 以脉冲信号 RStart 为例, 如图 8 所示, 脉冲信号 RStart 的抖动时间为  $\Delta t_{start}$ , 当脉冲信号 RStart 到来时, 去抖动 D 触发器 3 的数据 D 端为进行时序同步后的同步 D 触发器 5 输出的高电平。当去抖动 D 触发器 3 的时钟脉冲 CP 端接收到脉冲 RStart 的上升沿时, 去抖动 D 触发器 3 的输出端 Q 输出信号  $Q_{start}$  为高电平, 信号  $Q_{start}$  经可编程的延迟模块 1 延迟一段时间  $\Delta t_{L1}$  后输出, 延迟  $\Delta t_{L1}$  为预先主控单元设定的大小, 且延迟时间  $\Delta t_{L1}$  大于脉冲 RStart 的边沿抖动时间  $\Delta t_{start}$ 。脉冲  $Q_{start}$  通过非门取反后复位去抖动 D 触发器 3, 此时去抖动 D 触发器 3 输出脉冲  $Q_{start}$  等于低电平, 直到脉冲 RStart 信号的上升沿再此到来时, 再次触发去抖动 D 触发器 3, 去抖动 D 触发器 3 输出脉冲  $Q_{start}$  又变为高电平, 而后脉冲  $Q_{start}$  又经可编程的延迟模块 1 延迟一段时间  $\Delta t_{L1}$  后输出。然后通过非门取反后复位去抖动 D 触发器 3, 此时去抖动 D 触发器 3 再次输出脉冲  $Q_{start}$  等于低电平, 于是就把脉冲 RStart 转换为脉冲  $Q_{start}$ 。且脉冲  $Q_{start}$  的高电平宽度等于  $\Delta t_{L1}$ 。

[0092] 由于脉冲  $Q_{start}$  接到 JK 触发器 1 的时钟端 CP, 且 JK 触发器 1 的数据端 J 和 K 均接固定高电平。由 JK 触发器的工作原理可以知道, 当来一个上升沿时, JK 触发器的输出就从状态 0 翻转到状态 1, 或从状态 1 翻转到状态 0。这样 JK 触发器就将信号  $Q_{start}$  转换为了信号 JStart。且可知 JStart 信号为 RStart 信号去掉抖动之后还原的信号。

[0093] 图 9 是时间参数测量系统具体实施方式的原理框图。

[0094] 如图 9 所示,在本实施例中,本发明时间参数测量系统包括主控单元、通道电路单元、时间精测单元和时间粗测单元。

[0095] 主控单元发出控制命令,通道电路单元将待测信号转换为时间间隔开始信号 Start 和停止信号 Stop,以及比较器产生的脉冲经数据选择器后的脉冲信号 RStart 和 RStop。

[0096] 在测量范围 0ns-50ns 时,使用时间精测单元进行测量,测量时间间隔开始信号 Start 和停止信号 Stop 之间的时间间隔。最后将测量结果从 SPI 接口传输给主控单元。

[0097] 在测量范围 50ns-1ms 时,使用时间粗测单元进行测量。将比较器输出经过数据选择器后的脉冲 RStart 和 RStop 经过抖动屏蔽电路,去掉信号抖动,然后送入计数器进行测量。最后将测量结果从 SPI 接口传输给主控单元。

[0098] 来自主控单元的控制信号在控制逻辑电路中产生各种控制信号,包括同步复位信号 TRI、复位信号 RESET 以及通道电路单元、时间精测单元和时间粗测单元的控制信号等等。

[0099] 本实施例中,本发明数字集成电路时间参数测量系统分别提供时间精测单元和时间粗测单元用于测量。不仅解决了时间参数测量分辨率提高的困难,而且解决了比较器输出信号抖动,时间参数测量系统测量带宽受限的缺陷。测试结果证明该系统测试分辨率、重复性和稳定性都满足数字集成电路时间参数测试系统的各项指标要求,实现的测量指标为:

[0100] 1、时间精测单元:动态测量范围 0ns-50ns,分辨率为 125ps,测试精度  $500\text{ps} \pm 1\%$ 。

[0101] 2、时间粗测单元:动态测量范围 50ns-1ms,分辨率为 4ns,测试精度  $4\text{ns} \pm 0.1\%$ 。

[0102] 同时,本发明时间参数测量系统在理论研究、测试科学与工程、医疗技术与科学、通信与导航、调制域分析仪等各个领域也具有重要的应用价值和发展意义。

[0103] 尽管上面对本发明说明性的具体实施方式进行了描述,以便于本技术领域的技术人员理解本发明,但应该清楚,本发明不限于具体实施方式的范围,对本技术领域的普通技术人员来讲,只要各种变化在所附的权利要求限定和确定的本发明的精神和范围内,这些变化是显而易见的,一切利用本发明构思的发明创造均在保护之列。

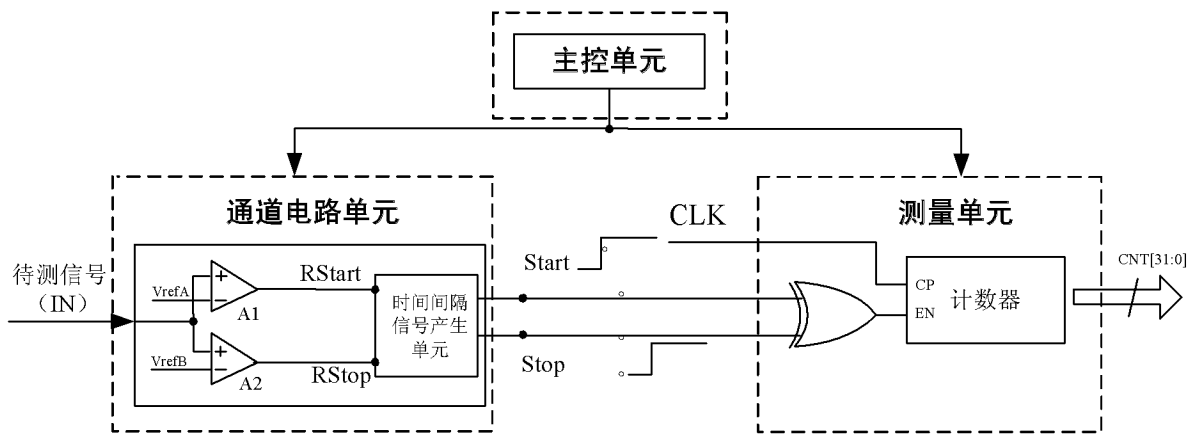


图 1

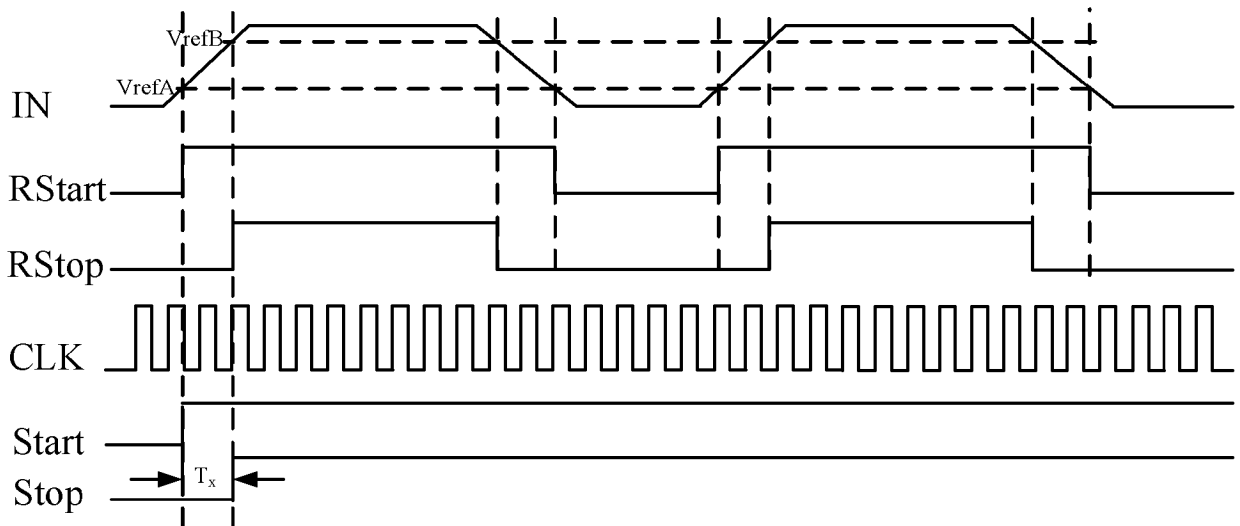


图 2

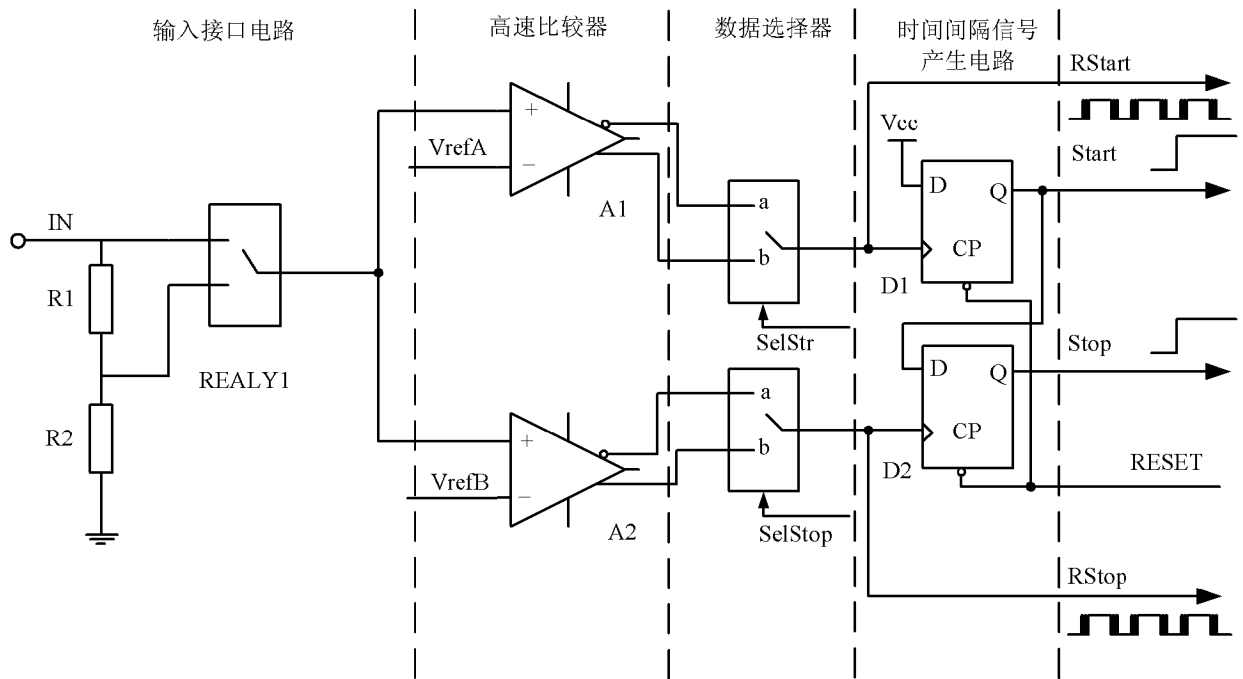


图 3

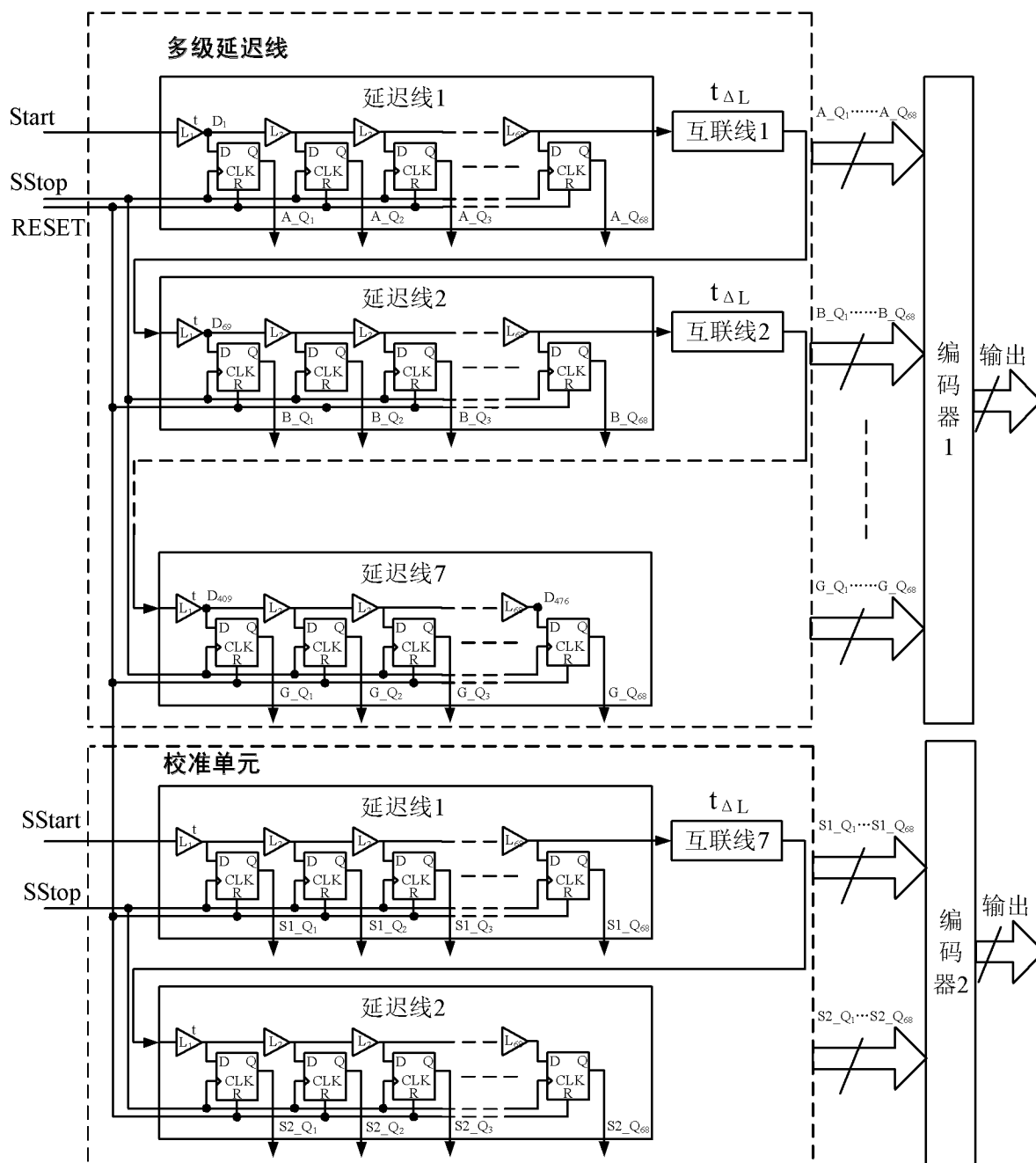


图 4

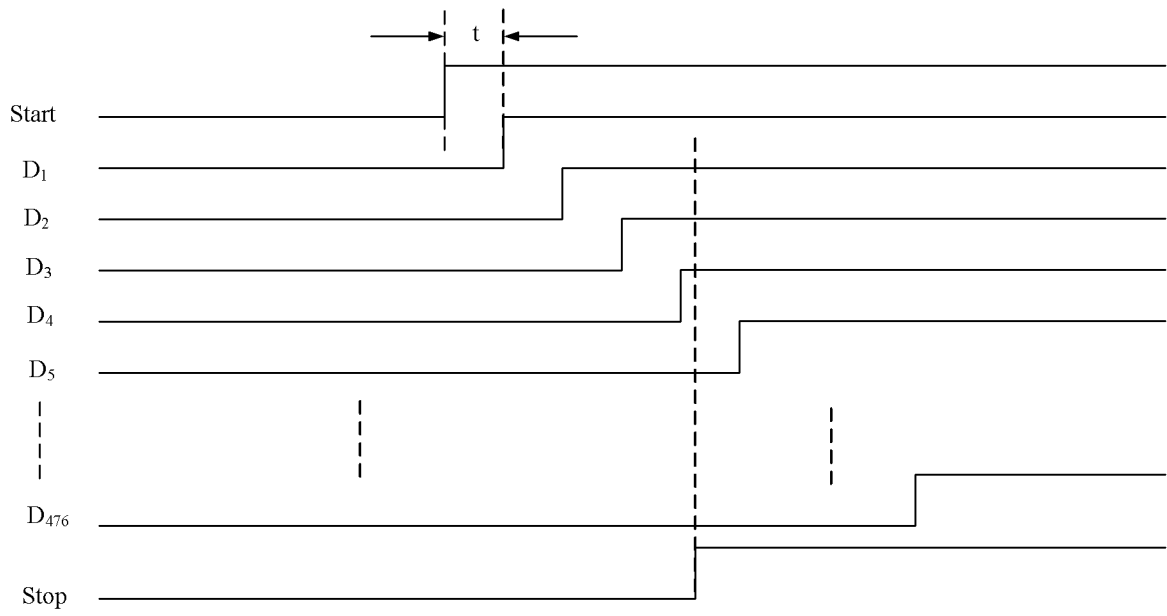


图 5

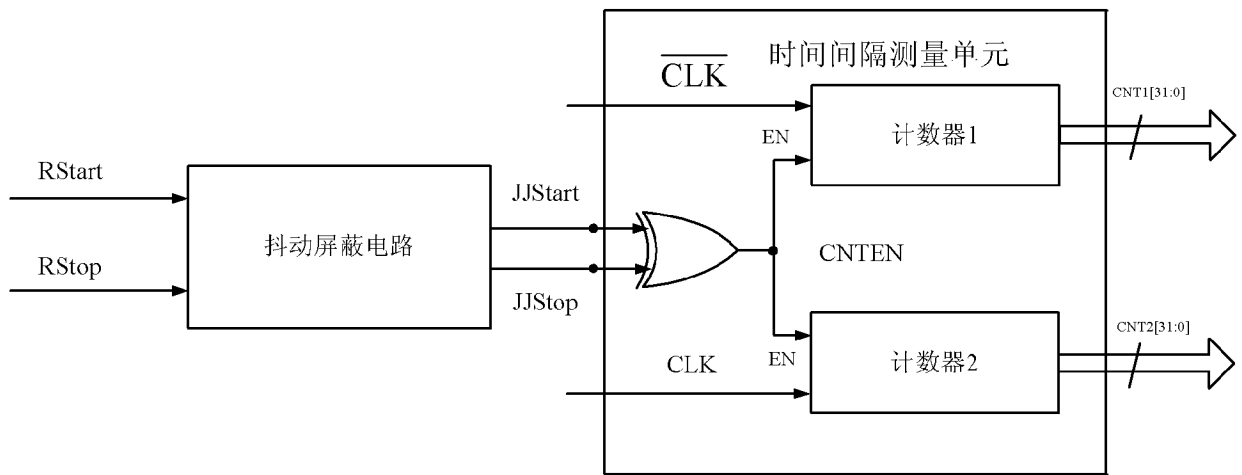


图 6

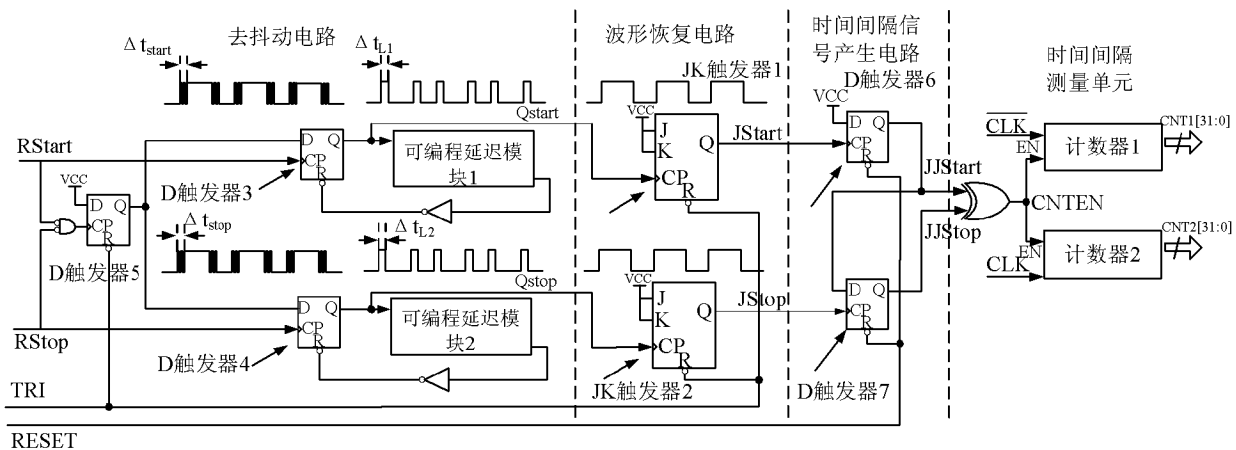


图 7

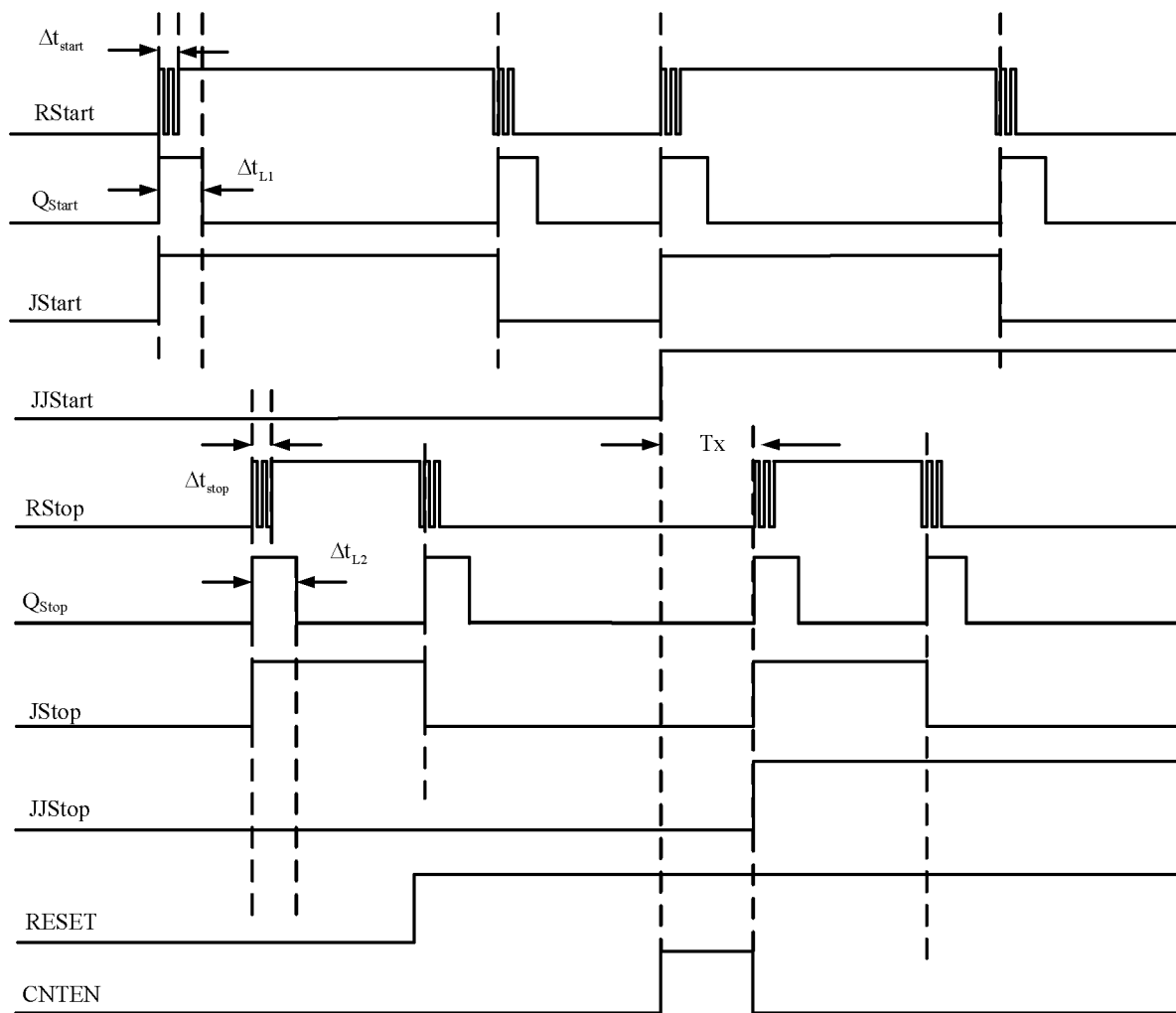


图 8



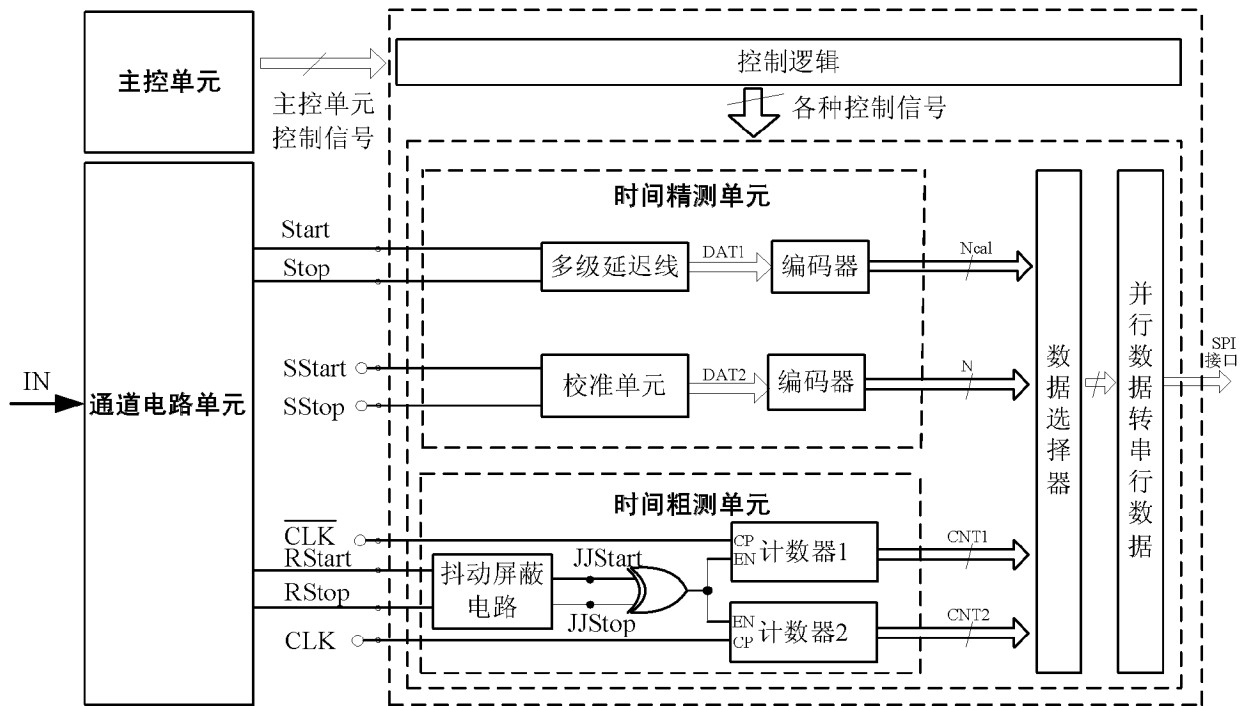


图 9