

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6047423号
(P6047423)

(45) 発行日 平成28年12月21日(2016.12.21)

(24) 登録日 平成28年11月25日(2016.11.25)

(51) Int.Cl.		F I			
HO 1 L 25/07	(2006.01)	HO 1 L	25/04	C	
HO 1 L 25/18	(2006.01)	HO 2 M	1/00	Z	
HO 2 M 1/00	(2007.01)				

請求項の数 14 (全 16 頁)

(21) 出願番号	特願2013-32984 (P2013-32984)	(73) 特許権者	592221975
(22) 出願日	平成25年2月22日 (2013.2.22)		ゼミクロン エレクトロニク ゲーエム
(65) 公開番号	特開2013-175727 (P2013-175727A)		ベーハー ウント コンパニー カーゲー
(43) 公開日	平成25年9月5日 (2013.9.5)		ドイツ連邦共和国 デー・90431 ニ
審査請求日	平成27年10月16日 (2015.10.16)		ュルンベルク ジークムントシュトラーセ
(31) 優先権主張番号	10 2012 202 765.3		200
(32) 優先日	平成24年2月23日 (2012.2.23)	(74) 代理人	100091867
(33) 優先権主張国	ドイツ (DE)		弁理士 藤田 アキラ
		(74) 代理人	100154612
			弁理士 今井 秀樹
		(72) 発明者	ローラント ビットナー
			ドイツ連邦共和国 96135 シュテー
			ガウラッハ ヴァルトシュトラーセ 6

最終頁に続く

(54) 【発明の名称】 半導体モジュール

(57) 【特許請求の範囲】

【請求項1】

基板(12)とコンデンサ(2)を備えて構成される半導体モジュールであって、
前記基板(12)が、絶縁体(14)と前記絶縁体(14)上に配置された導電性の構造化伝導層(15)とを有し、前記構造化伝導層(15)上に、第1および第2の半導体スイッチ(T1、T2)並びに第1および第2のダイオード(D1、D2)が配置され、かつ前記構造化伝導層(15)に接続され、前記半導体モジュール(1)がフィルム複合体(16)を有し、前記フィルム複合体(16)が、第1および第2の金属フィルム層(17、19)、並びにこれら前記第1および第2の金属フィルム層(17、19)間に配置された電気絶縁フィルム層(18)を有し、前記金属フィルム層(17、19)の少なくとも1つが構造化され、前記第1の半導体スイッチ(T1)と前記第2のダイオード(D2)が前記フィルム複合体(16)に接続され、前記コンデンサ(2)の第1の電気接続部(26)が前記フィルム複合体(16)に接続され、前記コンデンサ(2)の第2の電気接続部(23)が前記基板(12)の前記構造化伝導層(15)に導電接続され、前記第1の半導体スイッチ(T1)のコレクタ(C)が、前記第1のダイオード(D1)のカソードおよび前記コンデンサ(2)の前記第2の電気接続部(23)に導電接続され、前記第1の半導体スイッチ(T1)のエミッタ(E)が、前記第2の半導体スイッチ(T2)の前記コレクタ(C)、前記第1のダイオード(D1)のアノード、および前記第2のダイオード(D2)のカソードに導電接続され、前記第2の半導体スイッチ(T2)のエミッタ(E)が、前記第2のダイオード(D2)のアノードおよび前記コンデンサ(2)

10

20

の前記第1の電気接続部(26)に導電接続され、

前記第2のダイオード(D2)と前記第1の半導体スイッチ(T1)が、第1のライン(28)に沿って前記構造化伝導層(15)上に配置され、前記第2の半導体スイッチ(T2)と前記第1のダイオード(D1)が、第2のライン(29)に沿って前記構造化伝導層(15)上に配置され、前記第1のライン(28)が、前記第2のライン(29)と平行に、または角度()で延在し、前記第1および第2の半導体スイッチ(T1、T2)が、前記構造化伝導層(15)上で互いに対角線上に配置され、前記第1および第2のダイオード(D1、D2)が、前記構造化伝導層(15)上で互いに対角線上に配置され、

前記コンデンサ(2)が前記第1のライン(28)に沿って配置されている半導体モジュール。

10

【請求項2】

前記コンデンサ(2)の前記第2の電気接続部(23)が、前記コンデンサ(2)の前記第2の接続部(23)が前記構造化伝導層(15)に接続されることによって、前記基板(12)の前記構造化伝導層(15)に導電接続されることを特徴とする、請求項1に記載の半導体モジュール。

【請求項3】

前記コンデンサ(2)の前記第2の電気接続部(23)が前記第2の金属フィルム層(19)に接続され、かつ前記第2の金属フィルム層(19)が前記構造化伝導層(15)に接続されることによって、前記コンデンサ(2)の前記第2の電気接続部(23)が、前記基板(12)の前記構造化伝導層(15)に導電接続され、前記コンデンサ(2)が、前記第1および第2の金属フィルム層(17、19)間に配置されることを特徴とする、請求項1に記載の半導体モジュール。

20

【請求項4】

前記コンデンサ(2)が、電気抵抗を前記コンデンサ(2)に統合することを特徴とする、請求項1～3のいずれか一項に記載の半導体モジュール。

【請求項5】

前記コンデンサ(2)が、1 nF～1000 nFの範囲、または0.1 mF～100 mFの範囲における静電容量を有することを特徴とする、請求項1～4のいずれか一項に記載の半導体モジュール。

30

【請求項6】

前記コンデンサ(2)が、半導体コンデンサの形態であることを特徴とする、請求項1～5のいずれか一項に記載の半導体モジュール。

【請求項7】

前記第2の半導体スイッチ(T2)と前記第1のダイオード(D1)が、前記フィルム複合体(16)に接続されることを特徴とする、請求項1～6のいずれか一項に記載の半導体モジュール。

【請求項8】

前記半導体モジュール(1)がさらなるコンデンサ(2')を有し、前記さらなるコンデンサ(2')の第1の電気接続部(26')が、前記フィルム複合体(16)に接続され、前記さらなるコンデンサ(2')の第2の電気接続部(23')が、前記基板(12)の前記構造化伝導層(15)に導電接続されることを特徴とする、請求項1～7のいずれか一項に記載の半導体モジュール。

40

【請求項9】

前記さらなるコンデンサ(2')の前記第2の電気接続部(23')が、前記さらなるコンデンサ(2')の前記第2の接続部(23')が前記構造化伝導層(15)に接続されることによって、前記基板(12)の前記構造化伝導層(15)に導電接続されることを特徴とする、請求項8に記載の半導体モジュール。

【請求項10】

前記さらなるコンデンサ(2')の前記第2の電気接続部(23')が前記第2の金属

50

フィルム層(19)に接続されること、および前記第2の金属フィルム層(19)が前記構造化伝導層(15)に接続されることによって、前記さらなるコンデンサ(2')の第2の電気接続部(23')が、前記基板(12)の前記構造化伝導層(15)に導電接続され、前記さらなるコンデンサ(2')が、前記第1および第2の金属フィルム層(17、19)間に配置されることを特徴とする、請求項8に記載の半導体モジュール。

【請求項11】

前記第2のダイオード(D2)と前記第1の半導体スイッチ(T1)が、第1のライン(28)に沿って前記構造化伝導層(15)上に配置され、前記第2の半導体スイッチ(T2)と前記第1のダイオード(D1)が、第2のライン(29)に沿って前記構造化伝導層(15)上に配置され、前記第1のライン(28)が、前記第2のライン(29)と平行に、または角度()で延在し、前記第1および第2の半導体スイッチ(T1、T2)が、前記構造化伝導層(15)上で互いに対角線上に配置され、前記第1および第2のダイオード(D1、D2)が、前記構造化伝導層(15)上で互いに対角線上に配置され、前記さらなるコンデンサ(2')が、前記第2のライン(29)に沿って配置されることを特徴とする、請求項8~10のいずれか一項に記載の半導体モジュール。

10

【請求項12】

前記さらなるコンデンサ(2')が、電気抵抗を前記さらなるコンデンサ(2')に統合することを特徴とする、請求項8~11のいずれか一項に記載の半導体モジュール。

【請求項13】

前記さらなるコンデンサ(2')が、1nF~1000nFの範囲、または0.1mF~100mFの範囲における静電容量を有することを特徴とする、請求項8~12のいずれか一項に記載の半導体モジュール。

20

【請求項14】

前記さらなるコンデンサ(2')が、半導体コンデンサの形態であることを特徴とする、請求項8~13のいずれか一項に記載の半導体モジュール。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体モジュールに関する。

【背景技術】

30

【0002】

先行技術から周知の半導体モジュールの場合に、半導体スイッチおよびダイオードが、基板上に配置され、かつ基板の導体層、ボンディングワイヤ、および/またはフィルム層によって、互いに導電接続される。この場合に、半導体スイッチは、一般に、例えばIGBTまたはMOSFETなどのトランジスタの形態である。基板上に配置された半導体スイッチ、およびダイオードは、電氣的に相互接続されて、単一または複数のいわゆるハーフブリッジ回路を形成することが多く、これらのハーフブリッジ回路は、一般に、電圧および電流を整流し反転させるために用いられる。

【0003】

特許文献1は、パワー半導体モジュールを開示しており、そのパワー半導体モジュールでは、半導体コンポーネントが、フィルム複合体によって互いに電氣的に接続される。

40

【0004】

特許文献2は、半導体コンデンサを開示する。

【0005】

ダイオード、半導体スイッチ、および恐らく他の要素間の電気接続部は、寄生インダクタンスを有し、寄生インダクタンスは、半導体スイッチがオフされた場合に過電圧に帰着する。過電圧を低減するために、ハーフブリッジ回路は、コンデンサに導電接続されるが、このコンデンサは、当業者によって、いわゆるスナバコンデンサとも呼ばれる。過電圧を最小化するために、ハーフブリッジ回路の特に低インダクタンスの設計、およびハーフブリッジ回路へのコンデンサの特に低インダクタンスの電気接続も、また望ましい。

50

【先行技術文献】

【特許文献】

【0006】

【特許文献1】DE 103 55 925 A1

【特許文献2】DE 10 2009 001 919 A1

【発明の概要】

【発明が解決しようとする課題】

【0007】

本発明の目的は、少なくとも1つのコンデンサおよび少なくとも1つのブリッジ回路を含む半導体モジュールを提供することであり、この半導体モジュールは、特に低インダクタンスの設計を有する。

10

【課題を解決するための手段】

【0008】

この目的は、基板およびコンデンサを含む半導体モジュールであって、基板が、絶縁体および導電性の構造化伝導層を有し、構造化伝導層が、絶縁体上に配置され、第1および第2の半導体スイッチ並びに第1および第2のダイオードが、構造化伝導層上に配置され、かつ構造化伝導層に接続され、半導体モジュールが、フィルム複合体を有し、フィルム複合体が、第1および第2の金属フィルム層、並びに第1および第2の金属フィルム層間に配置された電気絶縁フィルム層を有し、金属フィルム層の少なくとも1つが、構造化され、第1の半導体スイッチおよび第2のダイオードが、フィルム複合体に接続され、コン

20

【0009】

本発明の有利な展開は、従属請求項において提供される。

【0010】

コンデンサの第2の接続部が構造化伝導層に接続されることによって、コンデンサの第2の電気接続部が、基板の構造化伝導層に導電接続される場合には有利であることが分かった。これによって、半導体モジュールの特にコンパクト設計が可能になる。

30

【0011】

さらに、コンデンサの第2の電気接続部が第2の金属フィルム層に接続されること、および第2の金属フィルム層が構造化伝導層に接続されることによって、コンデンサの第2の電気接続部が、基板の構造化伝導層に導電接続され、コンデンサが、第1および第2の金属フィルム層間に配置される場合には有利であることが分かった。なぜなら、これによって、コンデンサの可変配置および半導体モジュールの柔軟な設計が可能になるためである。

40

【0012】

さらに、第2のダイオードおよび第1の半導体スイッチが、第1のラインに沿って構造化伝導層上に配置され、第2の半導体スイッチおよび第1のダイオードが、第2のラインに沿って構造化伝導層上に配置され、第1のラインが、第2のラインと平行に、または角度()で走り、第1および第2の半導体スイッチが、構造化伝導層上で互いに対して対角線上に配置され、第1および第2のダイオードが、構造化伝導層上で互いに対して対角線上に配置される場合には有利であることが分かった。これによって、半導体モジュールの特に低インダクタンスの設計が提供される。

【0013】

さらに、コンデンサが第1のラインに沿って配置されると、コンデンサのこの配置によ

50

って、半導体モジュールの特に低インダクタンスの設計が提供されるため、有利であることが分かった。

【0014】

さらに、コンデンサが電気抵抗をコンデンサに統合する場合、電気抵抗によって過電圧振動を素早く低減できるため、有利であることが分かった。

【0015】

さらに、コンデンサが、 $1\text{ nF} \sim 1000\text{ nF}$ の範囲、または $0.1\text{ mF} \sim 100\text{ mF}$ の範囲における静電容量を有する場合には有利であることが分かった。コンデンサが、スナバコンデンサとして働く場合に、コンデンサは、 $1\text{ nF} \sim 1000\text{ nF}$ の範囲における静電容量を有するのが好ましい。コンデンサが、中間回路コンデンサとして働く場合に、コンデンサは、 $0.1\text{ mF} \sim 100\text{ mF}$ の範囲における静電容量を有するのが好ましい。

10

【0016】

さらに、コンデンサが半導体コンデンサの形態である場合、半導体モジュールの特に低インダクタンスの設計が実現されるため、有利であることが分かった。しかしながら、コンデンサは、例えば、フィルムコンデンサまたはセラミックコンデンサの形態など、別のタイプのコンデンサ形態であることももちろん可能である。

【0017】

さらに、第2の半導体スイッチおよび第1のダイオードがフィルム複合体に接続されると、これによって、半導体モジュールの非常に低インダクタンスの設計が提供されるため、有利であることが分かった。

20

【0018】

さらに、半導体モジュールが、さらなるコンデンサを有し、さらなるコンデンサの第1の電気接続部が、フィルム複合体に接続され、さらなるコンデンサの第2の電気接続部が、基板の構造化伝導層に導電接続される場合には有利であることが分かった。これによって、半導体モジュールの特にコンパクト設計が可能になる。

【0019】

さらに、さらなるコンデンサの第2の電気接続部が、さらなるコンデンサの第2の接続部が構造化伝導層に接続されることによって、基板の構造化伝導層に導電接続される場合には有利であることが分かった。これによって、半導体モジュールの特にコンパクトな設計が可能になる。

30

【0020】

さらに、さらなるコンデンサの第2の電気接続部が第2の金属フィルム層に接続されること、および第2の金属フィルム層が構造化伝導層に接続されることによって、さらなるコンデンサの第2の電気接続部が、基板の構造化伝導層に導電接続され、この場合に、さらなるコンデンサが、第1および第2の金属フィルム層間に配置される場合には有利であることが分かった。なぜなら、これによって、さらなるコンデンサの可変配置が可能になるためである。

【0021】

さらに、第2のダイオードおよび第1の半導体スイッチが、第1のラインに沿って構造化伝導層上に配置され、第2の半導体スイッチおよび第1のダイオードが、第2のラインに沿って構造化伝導層上に配置され、第1のラインが、第2のラインと平行に、または角度()で走り、第1および第2の半導体スイッチが、構造化伝導層上で互いに対して対角線上に配置され、第1および第2のダイオードが、構造化伝導層上で互いに対して対角線上に配置され、さらなるコンデンサが、第2のラインに沿って配置される場合には有利であることが分かった。これによって、半導体モジュールの特に低インダクタンスの設計が提供される。

40

【0022】

さらに、さらなるコンデンサが電気抵抗をさらなるコンデンサに統合する場合、電気抵抗によって過電圧振動を素早く低減できるため、有利であることが分かった。

【0023】

50

さらに、さらなるコンデンサが、 $1\text{ nF} \sim 1000\text{ nF}$ の範囲、または $0.1\text{ mF} \sim 100\text{ mF}$ の範囲における静電容量を有する場合には有利であることが分かった。さらなるコンデンサが、スナバコンデンサとして働く場合に、さらなるコンデンサは、 $1\text{ nF} \sim 1000\text{ nF}$ の範囲における静電容量を有するのが好ましい。さらなるコンデンサが、中間回路コンデンサとして働く場合に、さらなるコンデンサは、 $0.1\text{ mF} \sim 100\text{ mF}$ の範囲における静電容量を有するのが好ましい。

【0024】

さらに、さらなるコンデンサが半導体コンデンサの形態である場合、半導体モジュールの特に低インダクタンスの設計が実現されるため、有利であることが分かった。

【0025】

本発明の例示的な実施形態が、図に示され、以下でより詳細に説明される。

【図面の簡単な説明】

【0026】

【図1】本発明による半導体モジュールの電気回路図と、第1の半導体スイッチがオンされた場合に半導体モジュールを流れる電流とを示す。

【図2】本発明による半導体モジュールの電気回路図と、第1の半導体スイッチがちょうどオフされ、かつ電流が第2のダイオードを流れている場合に半導体モジュールを流れる電流とを示す。

【図3】本発明による半導体モジュールの図式断面図を示し、この図は、半導体モジュールの第1のラインに沿って走り、かつ第1の半導体スイッチがオンされた場合に半導体モジュールを流れる電流プロファイルの図を含む。

【図4】第1の半導体スイッチがオンされた場合における、半導体モジュールを流れる電流プロファイルの図を含む、本発明による半導体モジュールの上からの図式図を示す。

【図5】本発明による半導体モジュールの図式断面図を示すが、この図は、半導体モジュールの第1のラインに沿って走り、かつ第1の半導体スイッチがちょうどオンされて、電流が第2のダイオードを流れている場合に半導体モジュールを流れる電流プロファイルの図を含む。

【図6】第1の半導体スイッチがちょうどオンされ、かつ電流が第2のダイオードを流れている場合に、半導体モジュールを流れる電流プロファイルの図を含む、本発明による半導体モジュールの上からの図式図を示す。

【図7】本発明による半導体モジュールのさらなる設計を示す。

【図8】本発明による半導体モジュールのさらなる設計を示す。

【図9】本発明による半導体モジュールの図式断面図を示すが、この図は、半導体モジュールの第2のラインに沿って走る。

【図10】本発明による半導体モジュールのさらなる設計を示す。

【発明を実施するための形態】

【0027】

図1は、本発明による半導体モジュール1の電気回路図と、第1の半導体スイッチT1がオンされた場合に半導体モジュール1を流れる電流とを示す。電流プロファイルは、この場合には矢印の形で図1に示されている。本発明による半導体モジュール1は、第1の半導体スイッチT1、第2の半導体スイッチT2、第1のダイオードD1、および第2のダイオードD2を有する。第1の半導体スイッチT1、第2の半導体スイッチT2、第1のダイオードD1、および第2のダイオードD2は、この場合に互いに電氣的に接続されて、いわゆるハーフブリッジ回路30を形成する。すなわち、第1の半導体スイッチT1のコレクタCは、第1のダイオードD1のカソードに導電接続され、第1の半導体スイッチT1のエミッタEは、第2の半導体スイッチT2のコレクタC、第1のダイオードD1のアノード、および第2のダイオードD2のカソードに導電接続され、第2の半導体スイッチT2のエミッタEは、第2のダイオードD2のアノードに導電接続される。

【0028】

さらに、半導体モジュール1は、コンデンサ2を有し、コンデンサ2は、第1および第

10

20

30

40

50

2の電気接続部を有する。コンデンサ2の第2の電気接続部は、第1の半導体スイッチT1のコレクタCおよび第1のダイオードD1のカソードに導電接続される。コンデンサ2の第1の電気接続部は、第2の半導体スイッチT2のエミッタEおよび第2のダイオードD2のアノードに導電接続される。

【0029】

この時点で、半導体モジュール1がまた、図示のハーフブリッジ回路30に加えて、さらなるハーフブリッジ回路を有することができ、これらのさらなるハーフブリッジ回路が、好ましくはハーフブリッジ回路30と同じ方法でコンデンサ2に接続されるという事実
10
に言及する。したがって、半導体モジュール1は、例えば、3つのハーフブリッジ回路を有することができ、そのことにより、ブリッジ回路における半導体スイッチの対応する作
動によって、例えばモータを作動させるための三相AC電圧が、DC電圧Usから生成さ
れる。

【0030】

例示的な実施形態の文脈において、コンデンサ2は、DC電圧Usを発生するDC電圧
発生装置3に導電接続される。ブリッジ回路30は、負荷11に導電接続される。図示の
例示的な実施形態において、DC電圧発生装置3は、半導体モジュール1に外部的に接続
される。これは、必ずしもその通りである必要はない。半導体モジュール1はまた、DC
電圧発生装置3を有することができ、したがってDC電圧発生装置3は、半導体モジュール1の一体部分とすることができる。

【0031】

ダイオード、半導体スイッチ、およびコンデンサ2間の電気接続部は、寄生インダク
タンス4、5、6、7、8、および9を有し、これらのインダクタンスは、半導体スイッチ
がオフされた場合に過電圧に帰着する。コンデンサ2は、過電圧を低減するように働き、
当業者によって、いわゆるスナバコンデンサとも呼ばれる。

【0032】

第1の半導体スイッチT1がオンされた場合に、電流は、第1の半導体スイッチT1お
よび負荷11を流れる。

【0033】

第1の半導体スイッチT1がオフされた場合に、負荷11のインダクタンスゆえに、電
流は、負荷11を通して同じ方向に引き続き流れ、第1の半導体スイッチT1から第2の
ダイオードD2へ方向を転換する。次に、電流は、第2のダイオードD2を流れる。この
状態は、図2に示されている。第2の半導体スイッチT2から第1のダイオードD1への
電流の転流動作は、同様に進む。

【0034】

図3は、第1の半導体スイッチT1がオンされた場合に、矢印によって半導体モジュール
を流れる電流プロファイルを含む、本発明による半導体モジュール1の図式断面図を示
す。図3において、同一の要素は、図1および図2と同じ参照符号を与えられた。図示の
断面は、図4に示す第1のライン28に沿って走る。

【0035】

本発明による半導体モジュール1は、基板12を有する。例示的な実施形態の文脈にお
いて、基板12は、非導電性絶縁体14、および導電性の構造化伝導層15を有し、構造化
伝導層15は、絶縁体14上に配置され、かつその構造の結果として電気導体トラック
を形成する。好ましくは、基板12は、導電性の、好ましくは構造化されていないさら
なる伝導層13を有し、この場合に、絶縁体14は、構造化伝導層15とさらなる伝導層1
3との間に配置される。一般に、基板上に配置された要素を冷却するために用いられるヒ
ートシンクが、さらなる伝導層13上に配置される。例えば、構造化伝導層15およびさ
らなる伝導層13は、例えば銅からなることができる。基板12は、例えば、DCB基板
の形態または絶縁された金属基板の形態にすることができる。

【0036】

第1および第2の半導体スイッチT1およびT2、並びに第1および第2のダイオード

10

20

30

40

50

D 1 および D 2 は、構造化伝導層 1 5 上に配置され、構造化伝導層 1 5 に接続される。構造化伝導層 1 5 への、半導体スイッチおよびダイオードのそれぞれの接続は、この場合に、例えば、はんだづけまたは焼結接合の形態とすることができる。したがって、第 1 および第 2 半導体スイッチ T 1 および T 2、並びに第 1 および第 2 のダイオード D 1 および D 2 は、構造化伝導層 1 5 に直接接続される。この場合に、半導体スイッチおよびダイオードは、それらの、構造化伝導層 1 5 に面する側で、構造化伝導層 1 5 に接続される。

【 0 0 3 7 】

さらに、半導体モジュール 1 は、フィルム複合体 1 6 を有し、フィルム複合体 1 6 は、第 1 の金属フィルム層 1 7 および第 2 の金属フィルム層 1 9、並びに電気絶縁フィルム層 1 8 を有し、電気絶縁フィルム層 1 8 は、第 1 および第 2 の金属フィルム層間に配置され、金属フィルム層の少なくとも 1 つが、構造化される。この場合に、絶縁フィルム層 1 8 は、同様に構造化することができる。すなわち、フィルム複合体 1 6 は、第 1 および第 2 の金属フィルム層間に絶縁フィルム層 1 8 が配置されない少なくとも 1 つの領域を有することができる。したがって、絶縁フィルム層 1 8 は、フィルム複合体 1 6 の領域全体にわたって第 1 および第 2 の金属フィルム層間に配置される必要はない。フィルム層は、接着ボンドによって互いに接続されるのが好ましい。金属フィルム層は、導電性であり、例えばアルミニウムまたは銅からなることができる。この場合に、例示的な実施形態の文脈において、第 2 の金属フィルム層 1 9 は、構造化され、したがって例示的な実施形態の文脈において、遮断部 2 5 および 3 0 を有する (図 7 および 図 8 を参照) 。

【 0 0 3 8 】

第 1 の半導体スイッチ T 1 および第 2 のダイオード D 2 は、フィルム複合体 1 6 に接続され、この場合に、構造化伝導層 1 5 から遠い、第 1 の半導体スイッチ T 1 および第 2 のダイオード D 2 の側は、例示的な実施形態の文脈において、第 2 の金属フィルム層 1 9 に接続される。第 2 の金属フィルム層 1 9 への、第 1 の半導体スイッチ T 1 および第 2 のダイオード D 2 の接続は、この場合に、例えば、はんだづけまたは焼結接合の形態とすることができる。したがって、第 1 の半導体スイッチ T 1 および第 2 のダイオード D 2 は、フィルム複合体 1 6 に直接接続される。

【 0 0 3 9 】

例示的な実施形態の文脈において、図 9 に示すように、第 2 の半導体スイッチ T 2 および第 1 のダイオード D 1 はまた、フィルム複合体 1 6 に接続され、この場合に、構造化伝導層 1 5 から遠い、第 2 の半導体スイッチ T 2 および第 1 のダイオード D 1 の側は、例示的な実施形態の文脈において、第 2 の金属フィルム層 1 9 に接続される。第 2 の金属フィルム層 1 9 への、第 2 の半導体スイッチ T 2 および第 1 のダイオード D 1 の接続は、この場合に、例えば、はんだづけまたは焼結接合の形態とすることができる。したがって、第 2 の半導体スイッチ T 2 および第 1 のダイオード D 1 は、フィルム複合体 1 6 に直接接続される。

【 0 0 4 0 】

さらに、既に上記したように、半導体モジュール 1 は、コンデンサ 2 を有し、コンデンサ 2 の第 1 の電気接続部 2 6 は、フィルム複合体 1 6 に接続され、コンデンサ 2 の第 2 の電気接続部 2 3 は、基板 1 2 の構造化伝導層 1 5 に導電接続される。図 3 および 図 5 示す例示的な実施形態、並びに 図 8 に示す例示的な実施形態において、コンデンサ 2 の第 2 の電気接続部 2 3 は、コンデンサ 2 の第 2 の電気接続部 2 3 が構造化伝導層 1 5 に接続されることによって、基板 1 2 の構造化伝導層 1 5 に導電接続される。コンデンサ 2 は、基板 1 2 の構造化伝導層 1 5 上に配置される。コンデンサ 2 の第 2 の電気接続部 2 3 と構造化伝導層 1 5 との間の接続は、例えば、はんだづけまたは焼結接合の形態とすることができる。したがって、コンデンサ 2 の第 2 の電気接続部 2 3 は、構造化伝導層 1 5 に直接接続される。

【 0 0 4 1 】

コンデンサ 2 の第 1 の電気接続部 2 6 は、この場合に、コンデンサ 2 の第 1 の電気接続部 2 6 が第 1 の金属フィルム層 1 7 に接続されることによって、フィルム複合体 1 6 に接

10

20

30

40

50

続される。コンデンサ 2 の第 1 の電気接続部と第 1 の金属フィルム層 17 との間の接続は、例えば、はんだづけまたは焼結接合の形態とすることができる。したがって、コンデンサ 2 の第 1 の電気接続部 26 は、フィルム複合体 16 に直接接続される。

【 0042 】

例示的な実施形態の文脈において、フィルム複合体 16 は、ビア 20 を有するが、ビア 20 は、絶縁フィルム層 18 を通過し、かつビア 20 の領域において、第 1 および第 2 の金属フィルム層 17 および 19 を互いに導電接続する。ビア 20 は、導電材料からなる。

【 0043 】

本発明に従うフィルム複合体 16 および基板 12 による、第 1 の半導体スイッチ T1 および第 2 のダイオード D2 へのコンデンサ 2 の電気接続ゆえに、ブリッジ回路 30 へのコンデンサ 2 の低インダクタンス電気接続、およびブリッジ回路 30 の低誘導設計が実現される。

10

【 0044 】

図 4 は、本発明による半導体モジュール 1、および第 1 の半導体スイッチ T1 がオンされた場合に矢印によって半導体モジュールを流れる電流プロファイルの、上からの図式図を示す。この場合に、フィルム複合体 16 は、明確さのために図 4 には示されない。この場合に、図 4 において、同一の要素は、図 3 と同じ参照符号を与えられた。図 3 および図 4 は、半導体モジュール 1 を通る、図 1 に関連する電流プロファイルを矢印によって示す。

【 0045 】

例示的な実施形態の文脈において、第 2 のダイオード D2 および第 1 の半導体スイッチ T1 は、第 1 のライン 28 に沿って、特にその上で構造化伝導層 15 上に配置され、第 2 の半導体スイッチ T2 および第 1 のダイオード D1 は、第 2 のライン 29 に沿って、特にその上で、構造化伝導層 15 上に配置され、この場合に第 1 のライン 28 は、第 2 のライン 29 と平行に走り、第 1 および第 2 の半導体スイッチは、構造化伝導層 15 上で、互いに対して対角線上に配置され、第 1 および第 2 のダイオードは、構造化伝導層 15 上で、互いに対して対角線上に配置される（図 4 における破線矢印を参照）。第 1 および第 2 のライン 28 および 29 は、互いから離れて離間配置される。例示的な実施形態の文脈において、図 4 に示すように、第 1 の半導体スイッチ T1、第 2 の半導体スイッチ T2、第 1 のダイオード D1、および第 2 のダイオード D2 は、互いに対して矩形形状に配置される。

20

30

【 0046 】

図 5 は、半導体モジュールの物理的設計の観点から図 3 に対応する。図 6 は、半導体モジュールの物理的設計の観点から図 4 に対応し、その結果、図 5 および図 6 において、同一の要素は、図 3 および図 4 と同じ参照符号を与えられる。図 3 および図 4 は、第 1 の半導体スイッチ T1 がオンされた場合に、半導体モジュール 1 を通る電流プロファイルを示し、一方で図 5 および図 6 は、第 1 の半導体スイッチ T1 がちょうどオフされ、電流が第 2 のダイオード D2 を流れている場合に、半導体モジュール 1 を流れる電流プロファイルを示す。図 5 および図 6 は、半導体モジュール 1 を通る、図 2 に関連する電流プロファイルを矢印によって示す。

40

【 0047 】

図 5 および図 6 に示すように、第 1 の半導体スイッチ T1、第 2 の半導体スイッチ T2、第 1 のダイオード D1、および第 2 のダイオード D2 の上記の有利な配置の結果、第 1 の半導体スイッチ T1 からダイオード D2 への電流の転流において、電流は、常に第 1 のライン 28 に沿って、かつ常に半導体モジュールを通して同じ方向に流れ、その結果、電流の転流において、要素間の接続部における実効寄生インダクタンスが最小化される。

【 0048 】

例示的な実施形態の文脈において、この場合に、コンデンサ 2 は、第 1 のライン 28 に沿って、特にその上に配置され、その結果、実効寄生インダクタンスは、さらに低減される。この場合に、コンデンサ 2 は、第 1 の半導体スイッチ T1 および第 2 のダイオード D

50

2 から形成された第 1 のユニットの隣りに配置されるのが好ましい。

【 0 0 4 9 】

図 7 は、本発明による半導体モジュール 1 のさらなる設計を示す。半導体モジュール 1 の設計は、図 3 に示す設計に対応するが、図 7 に示す設計は、次の点で図 3 に示す設計とは異なる。すなわち、コンデンサ 2 の第 2 の電気接続部 2 3 が第 2 の金属フィルム層 1 9 に接続されること、および第 2 の金属フィルム層 1 9 が構造化伝導層 1 5 に接続されることによって、コンデンサ 2 の第 2 の電気接続部 2 3 が、基板 1 2 の構造化伝導層 1 5 に導電接続され、コンデンサ 2 が、第 1 および第 2 金属フィルム層間に配置されるという点で異なる。接続部は、例えば、はんだづけまたは焼結接合の形態とすることができる。したがって、コンデンサ 2 の第 2 の電気接続部 2 3 は、この場合に、第 2 の金属フィルム層 1 9 に直接接続され、第 2 の金属フィルム層 1 9 は、構造化伝導層 1 5 に直接接続される。これによって、半導体モジュールの特に柔軟な設計が可能になる。図 7 において、同一の要素は、図 3 と同じ参照符号を与えられた。この場合に、例示的な実施形態の文脈において、コンデンサ 2 は、基板 1 2 の上方に配置される。

10

【 0 0 5 0 】

図 8 は、本発明による半導体モジュール 1 のさらなる設計を示す。半導体モジュール 1 の設計は、図 3 に示す設計にほぼ対応し、図 8 に示す設計において、コンデンサ 2 は、半導体コンデンサの形態である。半導体コンデンサは、例えば公開された独国特許出願公開第 1 0 2 0 0 9 0 0 1 9 1 9 A 1 号明細書から周知であり、かつ特にフラットな設計によって特徴づけられ、その結果、フィルム複合体 1 6 との相互作用において、半導体モジュール 1 の特にフラットな、したがって低インダクタンスの設計が実現される。図 8 において、コンデンサ 2 の第 1 の電気接続部 2 6 は、コンデンサ 2 の電気接続部 2 6 が第 2 の金属フィルム層 1 9 に接続されることによって、フィルム複合体 1 6 に接続される。例示的な実施形態の文脈において、フィルム複合体 1 6 はビア 2 1 を有し、ビア 2 1 は、絶縁フィルム層 1 8 を通って走り、ビア 2 1 の領域において、第 1 および第 2 の金属フィルム層 1 7 および 1 9 を互いに導電接続する。ビア 2 1 は、導電材料からなる。この時点で、図 3 および図 4 に示すコンデンサ 2 が、代替として、もちろん、図 8 と同じ方法で第 1 の金属フィルム層 1 7 に導電接続可能であることに言及する。

20

【 0 0 5 1 】

図 1 0 は、本発明による半導体モジュール 1 のさらなる設計を示す。同一の要素は、この場合に、図 4 および図 6 と同じ参照符号を与えられる。例示的な実施形態の文脈において、第 2 のダイオード D 2 および第 1 の半導体スイッチ T 1 は、第 1 のライン 2 8 に沿って、特にその上で構造化伝導層 1 5 上に配置され、第 2 の半導体スイッチ T 2 および第 1 のダイオード D 1 は、第 2 のライン 2 9 に沿って、特にその上で構造化伝導層 1 5 上に配置され、この場合に、第 1 のライン 2 8 は、第 2 のライン 2 9 に対して角度 θ で走り、第 1 および第 2 の半導体スイッチは、構造化伝導層 1 5 上で互いに対して対角線上に配置され、第 1 および第 2 のダイオードは、構造化伝導層 1 5 上で互いに対して対角線上に配置される（図 1 0 における破線矢印を参照）。例示的な実施形態の文脈において、この場合に、コンデンサ 2 は、第 1 のライン 2 8 に沿って、特にその上に配置され、その結果、実効寄生インダクタンスは、さらに低減される。この場合に、コンデンサ 2 は、第 1 の半導体スイッチ T 1 および第 2 のダイオード D 2 から形成された第 1 のユニットの隣りに配置されるのが好ましい。要素のこの配置によって、半導体モジュールの A C 接続部から、基板上に配置された半導体スイッチ、ダイオード、およびコンデンサまでの同一の経路長さおよびしたがって同一の寄生インダクタンスが可能になる。これは、要素の星形配列に帰着する。

30

40

【 0 0 5 2 】

図 9 は、本発明による半導体モジュール 1 の図式断面図を示すが、この図は、半導体モジュール 1 の第 2 のライン 2 9 に沿って走る（図 4、図 6、および図 1 0 を参照）。この場合に、同一の要素は、図 3 と同じ参照符号を図 9 において与えられる。例示的な実施形態の文脈において、半導体モジュール 1 は、さらなるコンデンサ 2 ' を有し、さらなるコ

50

ンデンサ 2' の第 1 の電気接続部 26' は、フィルム複合体 16 に接続され、さらなるコンデンサ 2' の第 2 の電気接続部 23' は、基板 12 の構造化伝導層 15 に導電接続される。

【0053】

図 7 に示す図と同様に、さらなるコンデンサ 2' の第 2 の電気接続部 23' は、さらなるコンデンサ 2' の第 2 の電気接続部 23' が第 2 の金属フィルム層 19 に接続されること、および第 2 の金属フィルム層 19 が構造化伝導層 15 に接続されることによって、基板 12 の構造化伝導層 15 に導電接続することができ、この場合に、さらなるコンデンサ 2' は、第 1 および第 2 の金属フィルム層間に配置される。図 7 に示す図と同様に、さらなるコンデンサ 2' は、この場合に、基板 12 の上方に配置される。接続は、例えば、はんだづけまたは焼結接合の形態とすることができる。したがって、さらなるコンデンサ 2' の第 2 の電気接続部 23' は、第 2 の金属フィルム層 19 に直接接続され、したがって第 2 の金属フィルム層 19 は、構造化伝導層 15 に直接接続される。

10

【0054】

図 3 に示す図と同様に、さらなるコンデンサ 2' の第 2 の電気接続部 23' は、さらなるコンデンサ 2' の第 2 の電気接続部 23' が構造化伝導層 15 に接続されることによって、基板 12 の構造化伝導層 15 に導電接続することができる。接続は、例えば、はんだづけまたは焼結接合の形態とすることができる。したがって、さらなるコンデンサ 2' の第 2 の電気接続部 23' は、この場合に、構造化伝導層 15 に直接接続される。さらなるコンデンサ 2' は、基板 12 の構造化伝導層 15 上に配置される。

20

【0055】

例示的な実施形態の文脈において、図 4、図 6、および図 10 に示すように、さらなるコンデンサ 2' は、第 2 のライン 29 に沿って、特にその上に配置され、その結果、実効寄生インダクタンスは、さらに低減される。コンデンサ 2 は、第 1 の半導体スイッチ T1 および第 2 のダイオード D2 に関連し、さらなるコンデンサ 2' は、第 2 の半導体スイッチ T2 および第 1 のダイオード D1 に関連する。

【0056】

第 1 の半導体スイッチ T1 から第 2 のダイオード D2 への電流の転流の場合における形態と類似の形態において、第 1 の半導体スイッチ T1、第 2 の半導体スイッチ T2、第 1 のダイオード D1、および第 2 のダイオード D2 の上記の有利な配置ゆえに、第 2 の半導体スイッチ T2 がオフされた場合の電流の転流では、電流は、常に第 2 のライン 29 に沿って、かつ常に半導体モジュールを通る同じ方向において、第 2 の半導体スイッチ T2 から第 1 のダイオード D1 へ流れ、その結果、要素間の接続部における電流の転流の実効寄生インダクタンスは、最小化される。第 2 の半導体スイッチ T2 から第 1 のダイオード D1 への電流の転流における電流方向は、第 1 の半導体スイッチ T1 から第 2 のダイオード D2 への電流の転流における、図 4 および図 6 に示す電流方向と反対である。

30

【0057】

コンデンサ 2 およびさらなるコンデンサ 2' は、図 1 および図 2 における破線によって示すように、電氣的に並列に接続され、電流フローは、図 4、図 6、および図 10 に示すコンデンサ 2 およびさらなるコンデンサ 2' の有利な配置の結果として、第 1 の半導体スイッチ T1 からダイオード D2 への電流の転流の場合には、実質的にコンデンサ 2 を通って流れ、第 2 の半導体スイッチ T2 からダイオード D1 への電流の転流の場合には、実質的にさらなるコンデンサ 2' を通って流れ、その結果、この場合に、実効寄生インダクタンスは最小化される。

40

【0058】

さらなるコンデンサ 2' が、電気抵抗をさらなるコンデンサ 2' に統合することがたまたももちろん可能である。さらに、さらなるコンデンサ 2' はまた、半導体コンデンサの形態とすることができる。

【0059】

上記のように、コンデンサ 2 およびさらなるコンデンサ 2' は、一般に、転流動作中に

50

発生する過電圧を低減するためのいわゆるスナバコンデンサとして働く。コンデンサ 2 および / またはさらなるコンデンサ 2' が、スナバコンデンサとして働く場合に、それぞれのコンデンサは、 $1 \text{ nF} \sim 1000 \text{ nF}$ の範囲における静電容量を有するのが好ましい。

【0060】

しかしながら、コンデンサ 2 およびさらなるコンデンサ 2' はまた、いわゆる中間回路コンデンサとして働くことができ、この中間回路コンデンサは、DC 電圧発生装置 3 によって発生された電気エネルギーをバッファ記憶し、かつ DC 電圧発生装置 3 によって発生された電圧を平滑化する。コンデンサ 2 および / またはさらなるコンデンサ 2' が、中間回路コンデンサとして働く場合に、それぞれのコンデンサは、 $0.1 \text{ mF} \sim 100 \text{ mF}$ の範囲における静電容量を有するのが好ましい。

10

【0061】

この時点で、コンデンサ 2 に関して図 7 および図 8 に関係する例示的な実施形態で示すのと同じ方法で、さらなるコンデンサ 2' をフィルム複合体 16 および構造化伝導層 15 にももちろん接続できるという事実言及する。

【0062】

例示的な実施形態の文脈において、フィルム複合体 16 は、一体設計を有する。しかしながら、フィルム複合体はまた、2 つ以上のピース、特に 2 つのピースで形成することができ、この場合に、例えば、フィルム複合体の第 1 のピースは、第 1 のライン 28 に沿って、第 1 の半導体スイッチ T1、第 2 のダイオード D2、およびコンデンサ 2 を互いに電氣的に接続し、フィルム複合体の第 2 のピースは、第 2 のライン 29 に沿って、第 2 の半導体スイッチ T2、第 1 のダイオード D1、およびさらなるコンデンサ 2' を互いに電氣的に接続する。

20

【0063】

さらに、この時点で、図 3 ~ 図 10 における図が、図式図であり、図示の要素は縮尺通りには示されていないという事実言及する。

【0064】

さらに、この時点で、追加の第 1 のコンデンサが、第 1 のダイオード D1 と電氣的に並列に接続可能であり、追加の第 2 のコンデンサが、第 2 のダイオード D2 と電氣的に並列に接続可能であるという事実言及する。追加の第 2 のコンデンサは、この場合に、第 1 のライン 28 に沿って、特にその上に配置することができ、追加の第 1 のコンデンサは、この場合に、第 2 のライン 29 に沿って、特にその上に配置することができる。追加の第 1 のコンデンサおよび追加の第 2 のコンデンサは、この場合に、それぞれ、電気抵抗を、追加の第 1 のコンデンサおよび追加の第 2 のコンデンサと統合することができる。追加の第 1 のコンデンサおよび追加の第 2 のコンデンサは、特に半導体コンデンサの形態とすることができる。

30

【0065】

例示的な実施形態の文脈において、第 1 および第 2 の半導体スイッチは、IGBT の形態である。しかしながら、半導体スイッチは、例えば MOSFET の形態など、別のタイプの半導体スイッチの形態とすることがまたもちろん可能である。本発明の文脈において、用語エミッタにはまた、異なるタイプの半導体スイッチの場合における、エミッタと類似の接続部が含まれ、用語ゲートにはまた、異なるタイプの半導体スイッチにおける、ゲートと類似の接続部が含まれる。例えば MOSFET の場合に、IGBT の場合にはエミッタと呼ばれる接続部が、ソースと呼ばれ、IGBT の場合にコレクタと呼ばれる接続部が、例えば当業者によってドレインと呼ばれる。したがって、この時点で、例えば、本発明の文脈において用語エミッタにはまた、用語ソースが含まれ、用語コレクタにはまた、用語ドレインが含まれるという事実言及する。

40

【符号の説明】

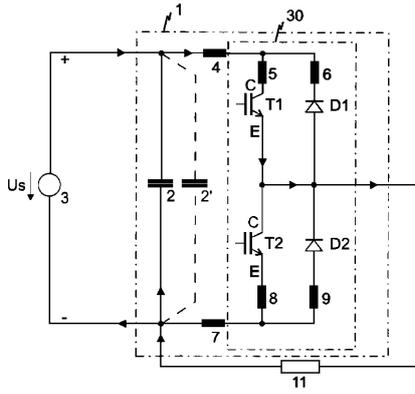
【0066】

- 1 半導体モジュール 1
- 2 コンデンサ

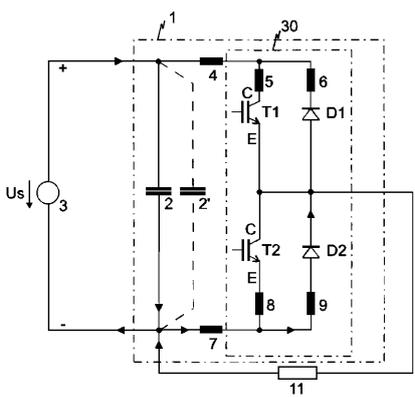
50

2	'	さらなるコンデンサ	
3		D C 電圧発生装置	
4、5、6、7、8、9		寄生インダクタンス	
1 1		負荷	
1 2		基板	
1 3		非構造化伝導層	
1 4		絶縁体	
1 5		構造化伝導層	
1 6		フィルム複合体	
1 7		第 1 の金属フィルム層	10
1 8		電気絶縁フィルム層	
1 9		第 2 の金属フィルム層	
2 0		ビア	
2 1		ビア	
2 3		第 2 の電気接続部	
2 3	'	第 2 の電気接続部	
2 5		遮断部	
2 6		第 1 の電気接続部	
2 6	'	第 1 の電気接続部	
2 8		第 1 のライン	20
2 9		第 2 のライン	
3 0		ハーフブリッジ回路	
C		コレクタ	
E		エミッタ	
D 1		第 1 のダイオード	
D 2		第 2 のダイオード	
T 1		第 1 の半導体スイッチ	
T 2		第 2 の半導体スイッチ	
U s		D C 電圧	

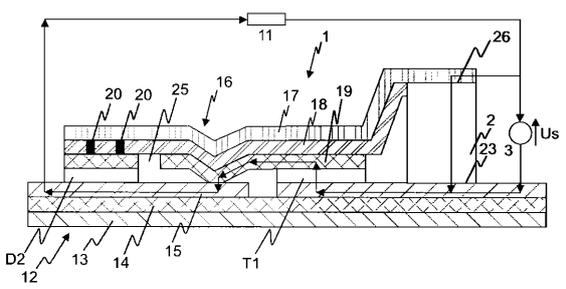
【図1】



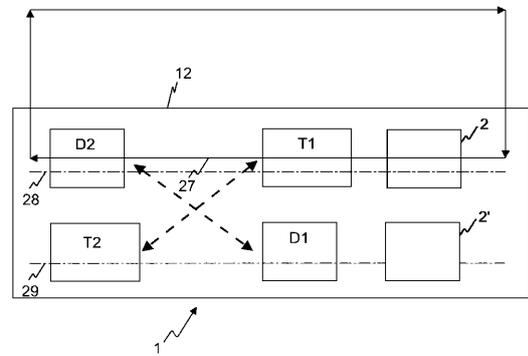
【図2】



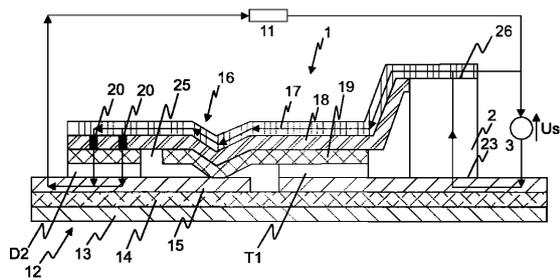
【図3】



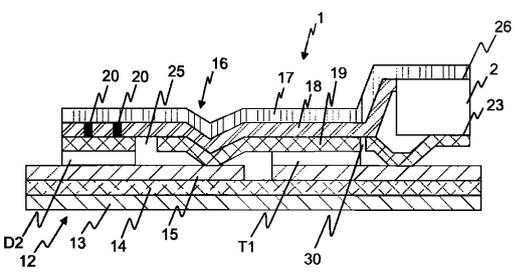
【図4】



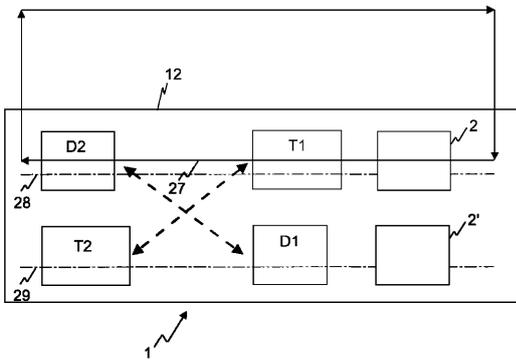
【図5】



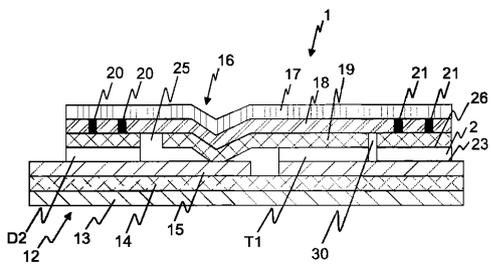
【図7】



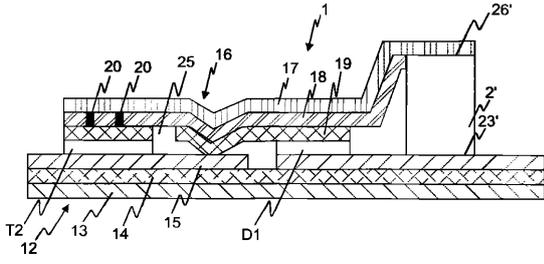
【図6】



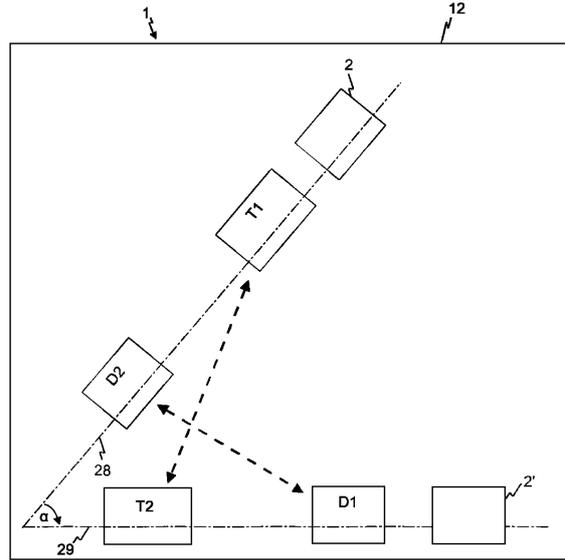
【図8】



【図 9】



【図 10】



フロントページの続き

- (72)発明者 ベルンハルト カルクマン
ドイツ連邦共和国 9 1 1 2 6 シュヴァーバツハ ウイゲナウアー ヴェーク 1 0 ツェー
- (72)発明者 アンドレアス マウル
ドイツ連邦共和国 9 0 4 6 1 ニュルンベルク ホルツガルテンシュトラッセ 1 7

審査官 木下 直哉

- (56)参考文献 特開2005 - 167241 (JP, A)
特開2006 - 196721 (JP, A)
実開昭59 - 099477 (JP, U)
特開2005 - 216876 (JP, A)
独国特許出願公開第102008035993 (DE, A1)
実開平04 - 063673 (JP, U)
特開2003 - 142792 (JP, A)
特開2006 - 040926 (JP, A)
特開2003 - 289129 (JP, A)
国際公開第02 / 017400 (WO, A1)

(58)調査した分野(Int.Cl., DB名)

H01L 25 / 00 - 25 / 18
H02M 1 / 00