



(12) 发明专利

(10) 授权公告号 CN 113204438 B

(45) 授权公告日 2023. 08. 01

(21) 申请号 202110313847.5

G06F 15/163 (2006.01)

(22) 申请日 2021.03.24

(56) 对比文件

(65) 同一申请的已公布的文献号

CN 101894092 A, 2010.11.24

申请公布号 CN 113204438 A

审查员 刘虎山

(43) 申请公布日 2021.08.03

(73) 专利权人 深圳震有科技股份有限公司

地址 518057 广东省深圳市南山区粤海街道高新区社区科苑南路3176号彩讯科技大厦五层、六层

(72) 发明人 李小军 吴闽华 孟庆晓

(74) 专利代理机构 深圳市君胜知识产权代理事务

所(普通合伙) 44268

专利代理师 陈专

(51) Int. Cl.

G06F 9/54 (2006.01)

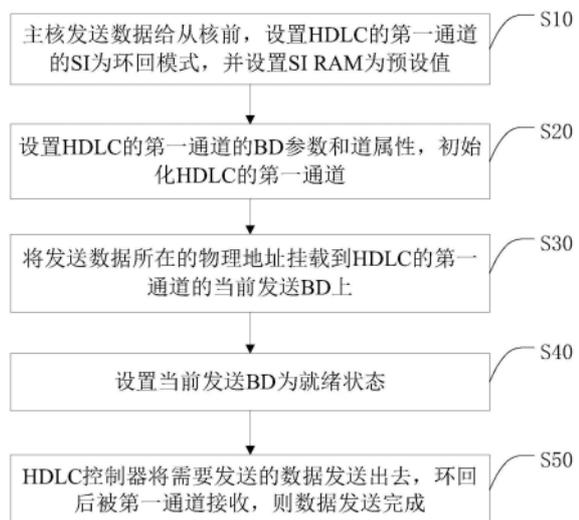
权利要求书2页 说明书7页 附图7页

(54) 发明名称

一种AMP系统核间通讯方法及系统

(57) 摘要

本发明公开了一种AMP系统核间通讯方法及系统,所述方法包括:主核发送数据给从核前,设置HDLC的第一通道的SI为环回模式,并设置SI RAM为预设值;设置HDLC的第一通道的BD参数和道属性,初始化HDLC的第一通道;将发送数据所在的物理地址挂载到HDLC的第一通道的当前发送BD上;设置当前发送BD为就绪状态;HDLC控制器将需要发送的数据发送出去,环回后被第一通道接收,则数据发送完成。本发明可以实现核间通讯,不需要内存拷贝,从而满足高性能系统的核间通讯的要求。



1. 一种AMP系统核间通讯方法,其特征在于,所述AMP系统核间通讯方法包括:

主核发送数据给从核前,设置HDLC的第一通道的SI为环回模式,并设置SI RAM为预设值;

所述SI RAM用于使每个通道的路由同时支持通道环回功能,通道在SI RAM设置环回,则发送的数据被所述通道自身接收到;

设置HDLC的第一通道的BD参数和道属性,初始化HDLC的第一通道;

将发送数据所在的物理地址挂载到HDLC的第一通道的当前发送BD上;

设置当前发送BD为就绪状态;

HDLC控制器将需要发送的数据发送出去,环回后被第一通道接收,则数据发送完成;

所述HDLC控制器将需要发送的数据发送出去,环回后被第一通道接收,则数据发送完成,之后还包括:

创建HDLC的第一通道的接收任务,轮询接收BD是否存在状态为满的BD;

如果当前接收BD状态为满,则表示从核已接收到数据;

将当前数据所在的内存地址传递给上层处理;

申请空闲接收内存,并将内存物理地址挂载到当前BD;

从核成功接收主核的数据并处理;

所述AMP系统核间通讯方法还包括:

从核发送数据给主核前,设置HDLC的第二通道的SI为环回模式,并设置SI RAM为预设值;

所述SI RAM的重要作用是每个通道的路由同时支持通道环回功能,通道在SI RAM设置环回,则发送的数据会被所述通道自身接收到;

设置HDLC的第二通道的BD参数和通道属性,初始化HDLC的第二通道;

将发送数据所在的物理地址挂载到HDLC的第二通道的当前发送BD上;

设置当前发送BD为就绪状态;

HDLC控制器将需要发送的数据发送出去,环回后被第二通道接收,则数据发送完成;

所述HDLC控制器将需要发送的数据发送出去,环回后被第二通道接收,则数据发送完成,之后还包括:

创建HDLC的第二通道的接收任务,轮询接收BD是否存在状态为满的BD;

如果当前接收BD状态为满,则表示主核已接收到数据;

将当前数据所在的内存地址传递给上层处理;

申请空闲接收内存,并将内存物理地址挂载到当前BD;

主核成功接收从核的数据并处理;

所述AMP系统核间通讯方法还包括:

将CPU中HDLC的第一通道和第二通道均设置为环回模式;

所述第一通道由主核发送数据,从核从所述第一通道接收数据;

所述第二通道由从核发送数据,主核从所述第二通道接收数据;

所述AMP系统核间通讯方法还包括:

将需要发送的数据存放在外部内存中,按通道存放;

UCC将MURAM中保存的每个通道的发送缓存打包到发送FIFO中,经过SI RAM的路由指

示,由TDM接口发送到线路E1线路上;

所述AMP系统核间通讯方法还包括:

TDM接口从E1线路上接收收到数据,根据SI RAM中的路由配置决定E1每个时隙的选择通道接收;UCC的接收FIFO将数据分发到具体时隙MURAM指向的外部内存中;

若所述第一通道或所述第二通道在SI RAM设置了环回,则发送的数据被自己接收到。

2. 根据权利要求1所述的AMP系统核间通讯方法,其特征在于,所述环回模式为串口发送数据被串口自身接收。

3. 一种计算机系统,其特征在于,所述计算机系统包括:存储器、处理器及存储在所述存储器上并可在所述处理器上运行的AMP系统核间通讯程序,所述AMP系统核间通讯程序被所述处理器执行时实现如权利要求1-2任一项所述的AMP系统核间通讯方法的步骤。

4. 一种计算机可读存储介质,其特征在于,所述计算机可读存储介质存储有AMP系统核间通讯程序,所述AMP系统核间通讯程序被处理器执行时实现如权利要求1-2任一项所述的AMP系统核间通讯方法的步骤。

一种AMP系统核间通讯方法及系统

技术领域

[0001] 本发明涉及嵌入式驱动技术领域,尤其涉及一种AMP系统核间通讯方法、系统及计算机可读存储介质。

背景技术

[0002] 在嵌入式多核系统领域,存在两种技术,一是AMP (Asymmetric Multi-Processing),即非对称多处理(在这种架构下,存在多个处理器;每个中央处理器在某个特定时间内,被指定一个特定的任务去执行),另外一种SMP (Symmetric Multi-Processing),即对称多处理(在一个计算机上汇集了一组处理器,即多CPU,各CPU之间共享内存子系统以及总线结构)。SMP系统上的每个CPU共享系统所有资源,包括串口在内,SMP系统只要一个控制台就够了。而AMP每个CPU有独立的运行代码,任务的调度也是独立的,对整个系统资源的访问也是互斥的,每个CPU上运行的操作系统(OS)甚至完全不一样。

[0003] 一个硬件CPU上的两个内核,各自运行自己的操作系统和应用软件。虽然两个核运行各自独立的系统,但是两个核必然有通讯的需求,这就是核间通讯。

[0004] 为了实现核间通讯,人们通常用到几种常用方法,方法一:如图1所示,主从核共享内存,这也是最容易想到的方法。即分配一片内存,主从核都可以访问,一个核把要通讯的数据写入共享内存,另外一个核从共享内存中读取该数据即可。方法二,如图2所示,是借助网络协议,主从核作为独立的网络主机节点互相通讯。主核系统和从核系统均创建用于通讯的socket,一方要发消息给另外一方,只需往本端的socket写入数据,对端通过自己的socket即可收到该消息块。

[0005] 以上两种方法,都存在内存拷贝若干次的问题,并且主从双核系统均需要内存拷贝,在要求性能的系统,这两种方法均不可取。

[0006] 因此,现有技术还有待于改进和发展。

发明内容

[0007] 本发明的主要目的在于提供一种AMP系统核间通讯方法、系统及计算机可读存储介质,旨在解决现有技术中实现核间通讯存在内存拷贝若干次的问题。

[0008] 为实现上述目的,本发明提供一种AMP系统核间通讯方法,所述AMP系统核间通讯方法包括如下步骤:

[0009] 主核发送数据给从核前,设置HDLC的第一通道的SI为环回模式,并设置SI RAM为预设值;

[0010] 设置HDLC的第一通道的BD参数和道属性,初始化HDLC的第一通道;

[0011] 将发送数据所在的物理地址挂载到HDLC的第一通道的当前发送BD上;

[0012] 设置当前发送BD为就绪状态;

[0013] HDLC控制器将需要发送的数据发送出去,环回后被第一通道接收,则数据发送完成。

[0014] 可选地,所述的AMP系统核间通讯方法,其中,所述HDLC控制器将需要发送的数据发送出去,环回后被第一通道接收,则数据发送完成,之后还包括:

[0015] 创建HDLC的第一通道的接收任务,轮询接收BD是否存在状态为满的BD;

[0016] 如果当前接收BD状态为满,则表示从核已接收到数据;

[0017] 将当前数据所在的内存地址传递给上层处理;

[0018] 申请空闲接收内存,并将内存物理地址挂载到当前BD;

[0019] 从核成功接收主核的数据并处理。

[0020] 可选地,所述的AMP系统核间通讯方法,其中,所述AMP系统核间通讯方法还包括:

[0021] 从核发送数据给主核前,设置HDLC的第二通道的SI为环回模式,并设置SI RAM为预设值;

[0022] 设置HDLC的第二通道的BD参数和通道属性,初始化HDLC的第二通道;

[0023] 将发送数据所在的物理地址挂载到HDLC的第二通道的当前发送BD上;

[0024] 设置当前发送BD为就绪状态;

[0025] HDLC控制器将需要发送的数据发送出去,环回后被第二通道接收,则数据发送完成。

[0026] 可选地,所述的AMP系统核间通讯方法,其中,所述HDLC控制器将需要发送的数据发送出去,环回后被第二通道接收,则数据发送完成,之后还包括:

[0027] 创建HDLC的第二通道的接收任务,轮询接收BD是否存在状态为满的BD;

[0028] 如果当前接收BD状态为满,则表示主核已接收到数据;

[0029] 将当前数据所在的内存地址传递给上层处理;

[0030] 申请空闲接收内存,并将内存物理地址挂载到当前BD;

[0031] 主核成功接收从核的数据并处理。

[0032] 可选地,所述的AMP系统核间通讯方法,其中,所述AMP系统核间通讯方法还包括:

[0033] 将CPU中HDLC的第一通道和第二通道均设置为环回模式;

[0034] 所述第一通道由主核发送数据,从核从所述第一通道接收数据;

[0035] 所述第二通道由从核发送数据,主核从所述第二通道接收数据。

[0036] 可选地,所述的AMP系统核间通讯方法,其中,所述环回模式为串口发送数据被串口自身接收。

[0037] 可选地,所述的AMP系统核间通讯方法,其中,所述AMP系统核间通讯方法还包括:

[0038] 将需要发送的数据存放在外部内存中,按通道存放;

[0039] UCC将MURAM中保存的每个通道的发送缓存打包到发送FIFO中,经过SI RAM的路由指示,由TDM接口发送到线路E1线路上。

[0040] 可选地,所述的AMP系统核间通讯方法,其中,所述AMP系统核间通讯方法还包括:

[0041] TDM接口从E1线路上接收收到数据,根据SI RAM中的路由配置决定E1每个时隙的选择通道接收;UCC的接收FIFO将数据分发到具体时隙MURAM指向的外部内存中。

[0042] 此外,为实现上述目的,本发明还提供一种系统,其中,所述系统包括:存储器、处理器及存储在所述存储器上并可在所述处理器上运行的AMP系统核间通讯程序,所述AMP系统核间通讯程序被所述处理器执行时实现如上所述的AMP系统核间通讯方法的步骤。

[0043] 此外,为实现上述目的,本发明还提供一种计算机可读存储介质,其中,所述计算

机可读存储介质存储有AMP系统核间通讯程序,所述AMP系统核间通讯程序被处理器执行时实现如上所述的AMP系统核间通讯方法的步骤。

[0044] 本发明中,主核发送数据给从核前,设置HDLC的第一通道的SI为环回模式,并设置SI RAM为预设值;设置HDLC的第一通道的BD参数和道属性,初始化HDLC的第一通道;将发送数据所在的物理地址挂载到HDLC的第一通道的当前发送BD上;设置当前发送BD为就绪状态;HDLC控制器将需要发送的数据发送出去,环回后被第一通道接收,则数据发送完成。本发明可以实现核间通讯,不需要内存拷贝,从而满足高性能系统的核间通讯的要求。

附图说明

[0045] 图1是现有技术中主从核共享内存实现核间通讯的原理示意图;

[0046] 图2是现有技术中借助网络协议主从核作为独立的网络主机节点互相通讯的原理示意图;

[0047] 图3是本发明AMP系统核间通讯方法的较佳实施例的流程图;

[0048] 图4是本发明AMP系统核间通讯方法的较佳实施例中主核发送数据给从核的流程图;

[0049] 图5是本发明AMP系统核间通讯方法的较佳实施例中从核接收主核发来的HDLC数据的处理流程图;

[0050] 图6是本发明AMP系统核间通讯方法的较佳实施例中从核发送数据给主核的流程图;

[0051] 图7是本发明AMP系统核间通讯方法的较佳实施例中主核接收从核发来的串口数据的处理流程图;

[0052] 图8是本发明AMP系统核间通讯方法的较佳实施例中主核发送数据给从核的过程示意图;

[0053] 图9是本发明AMP系统核间通讯方法的较佳实施例中从核发送数据给主核的过程示意图;

[0054] 图10为本发明系统的较佳实施例的运行环境示意图。

具体实施方式

[0055] 为使本发明的目的、技术方案及优点更加清楚、明确,以下参照附图并举实施例对本发明进一步详细说明。应当理解,此处所描述的具体实施例仅仅用以解释本发明,并不用于限定本发明。

[0056] 本发明较佳实施例所述的AMP系统核间通讯方法,如图3,所述AMP系统核间通讯方法包括以下步骤:

[0057] 步骤S10、主核发送数据给从核前,设置HDLC的第一通道的SI为环回模式,并设置SI RAM为预设值;

[0058] 步骤S20、设置HDLC的第一通道的BD参数和道属性,初始化HDLC的第一通道;

[0059] 步骤S30、将发送数据所在的物理地址挂载到HDLC的第一通道的当前发送BD上;

[0060] 步骤S40、设置当前发送BD为就绪状态;

[0061] 步骤S50、HDLC控制器将需要发送的数据发送出去,环回后被第一通道接收,则数

据发送完成。

[0062] 具体地,如图4所示,图4为主核发送数据给从核的流程图,设置HDLC通道1(即第一通道)的SI环回模式(所述环回模式为串口发送数据被串口自身接收),SI RAM[LOOP]等1;设置HDLC通道1的BD(Buffer Description,缓存描述符)参数,通道属性等,初始化HDLC通道1;将发送数据所在的物理地址挂载到HDLC通道1的当前发送BD上;设置当前发送BD为就绪状态;HDLC控制器将要发送的数据发送出去,环回后被通道1自己接收;发送完毕,主核发送数据给从核成功。

[0063] 进一步地,如图5所示,图5为从核接收主核发来的HDLC数据的处理流程图,创建HDLC的第一通道的接收任务,轮询接收BD是否存在状态为满的BD;如果当前接收BD状态为满,则表示从核已接收到数据;将当前数据所在的内存地址传递给上层处理;申请空闲接收内存,并将内存物理地址挂载到当前BD;从核成功接收主核的数据并处理。

[0064] 具体地,创建HDLC通道1(即第一通道)的接收任务HDL_C_RecvTask,不停的轮询接收BD是否有满的;如果当前接收BD状态为满,则表示收到了数据;将当前数据所在的内存地址传递给上层处理;申请空闲接收内存,并将内存物理地址挂载到当前BD;成功接收主核的数据并处理。

[0065] 进一步地,如图6所示,图6为从核发送数据给主核的流程图,从核发送数据给主核前,设置HDLC的第二通道的SI为环回模式,并设置SI RAM为预设值;设置HDLC的第二通道的BD参数和通道属性,初始化HDLC的第二通道;将发送数据所在的物理地址挂载到HDLC的第二通道的当前发送BD上;设置当前发送BD为就绪状态;HDLC控制器将需要发送的数据发送出去,环回后被第二通道接收,则数据发送完成。

[0066] 具体地,设置HDLC通道2(即第二通道)的SI环回模式,SI RAM[LOOP]等于1;设置HDLC通道2的BD参数,通道属性等,初始化HDLC通道1;将发送数据所在的物理地址挂载到HDLC通道2的当前发送BD上;设置当前发送BD为就绪状态;HDLC控制器将要发送的数据发送出去,环回后被通道2自己接收;发送完毕,从核发送数据给主核成功。

[0067] 进一步地,如图7所示,图7为主核接收从核发来的串口数据的处理流程图,创建HDLC的第二通道的接收任务,轮询接收BD是否存在状态为满的BD;如果当前接收BD状态为满,则表示主核已接收到数据;将当前数据所在的内存地址传递给上层处理;申请空闲接收内存,并将内存物理地址挂载到当前BD;主核成功接收从核的数据并处理。

[0068] 具体地,创建HDLC通道2(即第二通道)的接收任务HDL_C_RecvTask,不停的轮询接收BD是否有满的;如果当前接收BD状态为满,则表示收到了数据;将当前数据所在的内存地址传递给上层处理;申请空闲接收内存,并将内存物理地址挂载到当前BD;成功接收从核的数据并处理。

[0069] 本发明预先将CPU中HDLC的第一通道和第二通道均设置为环回模式;所述第一通道由主核发送数据,从核从所述第一通道接收数据;所述第二通道由从核发送数据,主核从所述第二通道接收数据。

[0070] 进一步地,如图8、9所示,将需要发送的数据存放在外部内存中,按通道存放;UCC将MURAM中保存的每个通道的发送缓存打包到发送FIFO中,经过SI RAM的路由指示,由TDM接口发送到线路E1线路上。TDM接口从E1线路上接收收到数据,根据SI RAM中的路由配置决定E1每个时隙的选择通道接收(即SI RAM中的路由配置决定了E1每个时隙的会由哪个通道

接收);UCC的接收FIFO将数据分发到具体时隙MURAM指向的外部内存中。SI RAM的重要作用是每个通道的路由,同时支持通道环回功能。某通道如果在SI RAM设置了环回,那么其发送的数据会被自己接收到。

[0071] 进一步地,如图10所示,基于上述AMP系统核间通讯方法,本发明还相应提供了一种系统,所述系统包括处理器10、存储器20及显示器30。图10仅示出了系统的部分组件,但是应理解的是,并不要求实施所有示出的组件,可以替代的实施更多或者更少的组件。

[0072] 所述存储器20在一些实施例中可以是所述系统的内部存储单元,例如系统的硬盘或内存。所述存储器20在另一些实施例中也可以是所述系统的外部存储设备,例如所述系统上配备的插接式硬盘,智能存储卡(Smart Media Card,SMC),安全数字(Secure Digital,SD)卡,闪存卡(Flash Card)等。进一步地,所述存储器20还可以既包括所述系统的内部存储单元也包括外部存储设备。所述存储器20用于存储安装于所述系统的应用软件及各类数据,例如所述安装系统的程序代码等。所述存储器20还可以用于暂时地存储已经输出或者将要输出的数据。在一实施例中,存储器20上存储有AMP系统核间通讯程序40,该AMP系统核间通讯程序40可被处理器10所执行,从而实现本申请中AMP系统核间通讯方法。

[0073] 所述处理器10在一些实施例中可以是一中央处理器(Central Processing Unit,CPU),微处理器或其他数据处理芯片,用于运行所述存储器20中存储的程序代码或处理数据,例如执行所述AMP系统核间通讯方法等。

[0074] 所述显示器30在一些实施例中可以是LED显示器、液晶显示器、触控式液晶显示器以及OLED(Organic Light-Emitting Diode,有机发光二极管)触摸器等。所述显示器30用于显示在所述系统的信息以及用于显示可视化的用户界面。所述系统的部件10-30通过系统总线相互通信。

[0075] 在一实施例中,当处理器10执行所述存储器20中AMP系统核间通讯程序40时实现以下步骤:

[0076] 主核发送数据给从核前,设置HDLC的第一通道的SI为环回模式,并设置SI RAM为预设值;

[0077] 设置HDLC的第一通道的BD参数和道属性,初始化HDLC的第一通道;

[0078] 将发送数据所在的物理地址挂载到HDLC的第一通道的当前发送BD上;

[0079] 设置当前发送BD为就绪状态;

[0080] HDLC控制器将需要发送的数据发送出去,环回后被第一通道接收,则数据发送完成。

[0081] 其中,所述HDLC控制器将需要发送的数据发送出去,环回后被第一通道接收,则数据发送完成,之后还包括:

[0082] 创建HDLC的第一通道的接收任务,轮询接收BD是否存在状态为满的BD;

[0083] 如果当前接收BD状态为满,则表示从核已接收到数据;

[0084] 将当前数据所在的内存地址传递给上层处理;

[0085] 申请空闲接收内存,并将内存物理地址挂载到当前BD;

[0086] 从核成功接收主核的数据并处理。

[0087] 其中,所述AMP系统核间通讯方法还包括:

[0088] 从核发送数据给主核前,设置HDLC的第二通道的SI为环回模式,并设置SI RAM为

预设值；

[0089] 设置HDLC的第二通道的BD参数和通道属性,初始化HDLC的第二通道；

[0090] 将发送数据所在的物理地址挂载到HDLC的第二通道的当前发送BD上；

[0091] 设置当前发送BD为就绪状态；

[0092] HDLC控制器将需要发送的数据发送出去,环回后被第二通道接收,则数据发送完成。

[0093] 其中,所述HDLC控制器将需要发送的数据发送出去,环回后被第二通道接收,则数据发送完成,之后还包括：

[0094] 创建HDLC的第二通道的接收任务,轮询接收BD是否存在状态为满的BD；

[0095] 如果当前接收BD状态为满,则表示主核已接收到数据；

[0096] 将当前数据所在的内存地址传递给上层处理；

[0097] 申请空闲接收内存,并将内存物理地址挂载到当前BD；

[0098] 主核成功接收从核的数据并处理。

[0099] 其中,所述AMP系统核间通讯方法还包括：

[0100] 将CPU中HDLC的第一通道和第二通道均设置为环回模式；

[0101] 所述第一通道由主核发送数据,从核从所述第一通道接收数据；

[0102] 所述第二通道由从核发送数据,主核从所述第二通道接收数据。

[0103] 其中,所述环回模式为串口发送数据被串口自身接收。

[0104] 其中,所述AMP系统核间通讯方法还包括：

[0105] 将需要发送的数据存放在外部内存中,按通道存放；

[0106] UCC将MURAM中保存的每个通道的发送缓存打包到发送FIFO中,经过SI RAM的路由指示,由TDM接口发送到线路E1线路上。

[0107] 其中,所述AMP系统核间通讯方法还包括：

[0108] TDM接口从E1线路上接收收到数据,根据SI RAM中的路由配置决定E1每个时隙的选择通道接收；UCC的接收FIFO将数据分发到具体时隙MURAM指向的外部内存中。

[0109] 本发明还提供一种计算机可读存储介质,其中,所述计算机可读存储介质存储有AMP系统核间通讯程序,所述AMP系统核间通讯程序被处理器执行时实现如上所述的AMP系统核间通讯方法的步骤。

[0110] 综上所述,本发明提供一种AMP系统核间通讯方法及系统,所述方法包括:主核发送数据给从核前,设置HDLC的第一通道的SI为环回模式,并设置SI RAM为预设值;设置HDLC的第一通道的BD参数和道属性,初始化HDLC的第一通道;将发送数据所在的物理地址挂载到HDLC的第一通道的当前发送BD上;设置当前发送BD为就绪状态;HDLC控制器将需要发送的数据发送出去,环回后被第一通道接收,则数据发送完成。本发明可以实现核间通讯,不需要内存拷贝,从而满足高性能系统的核间通讯的要求。

[0111] 需要说明的是,在本文中,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者装置不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者装置所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括该要素的过程、方法、物品或者装置中还存在另外的相同要素。

[0112] 当然,本领域普通技术人员可以理解实现上述实施例方法中的全部或部分流程,是可以通过计算机程序来指令相关硬件(如处理器,控制器等)来完成,所述的程序可存储于一计算机可读的计算机可读存储介质中,所述程序在执行时可包括如上述各方法实施例的流程。其中所述的计算机可读存储介质可为存储器、磁碟、光盘等。

[0113] 应当理解的是,本发明的应用不限于上述的举例,对本领域普通技术人员来说,可以根据上述说明加以改进或变换,所有这些改进和变换都应属于本发明所附权利要求的保护范围。

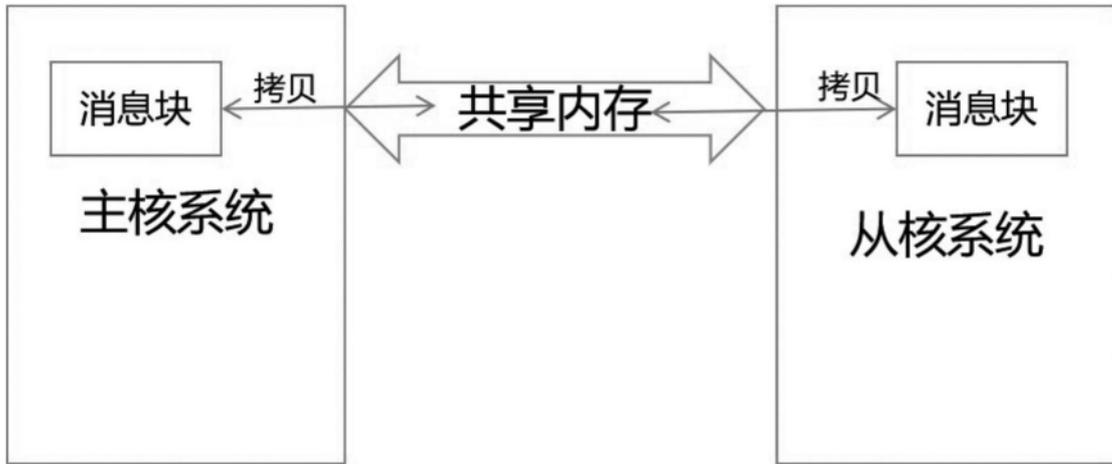


图1

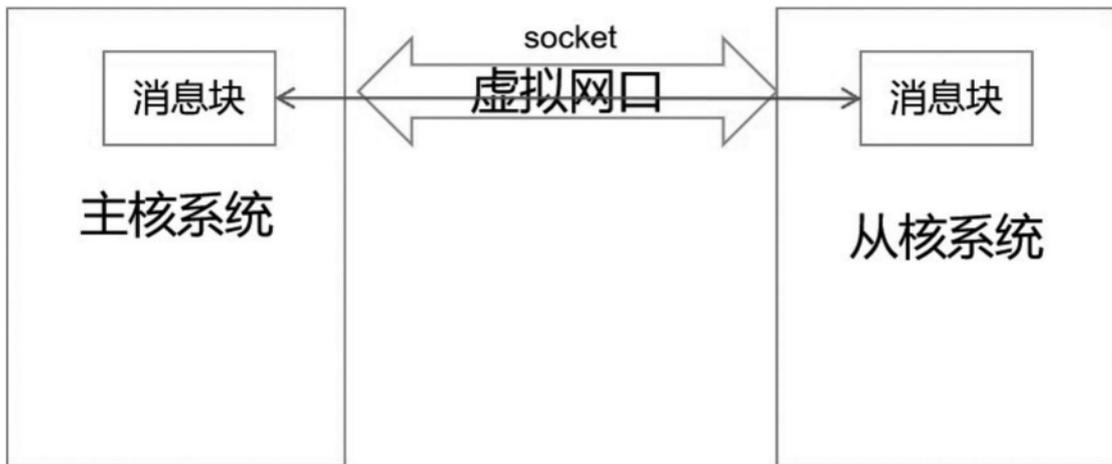


图2

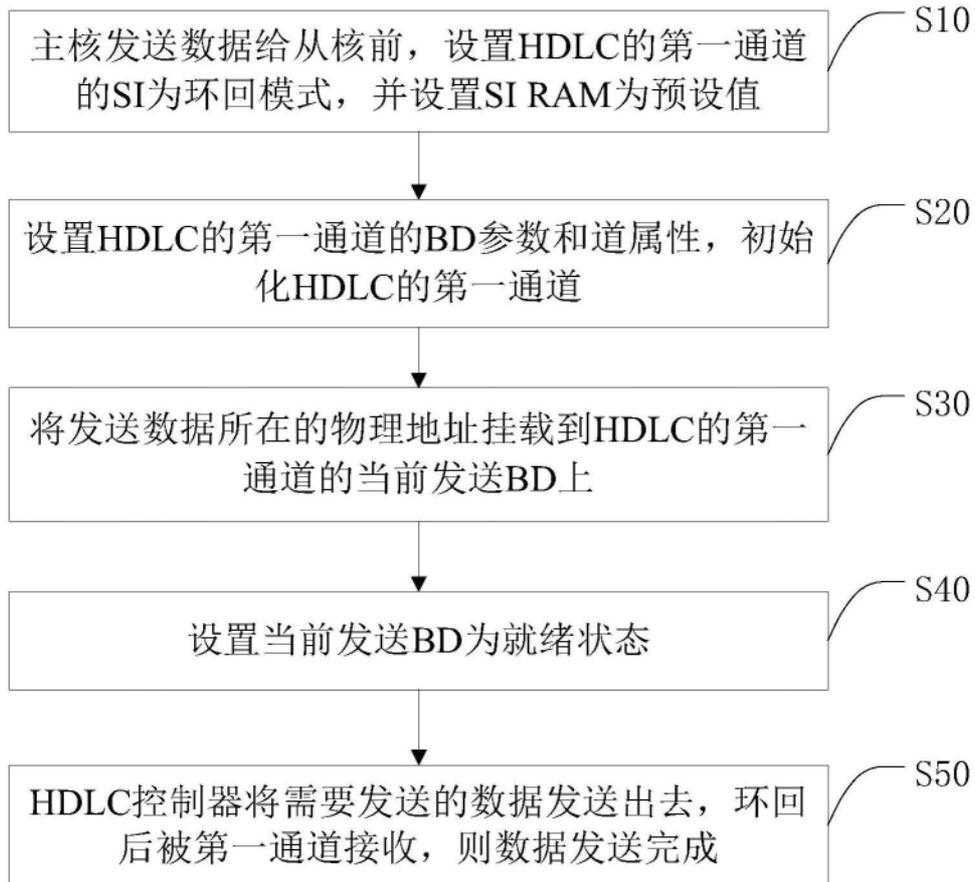


图3

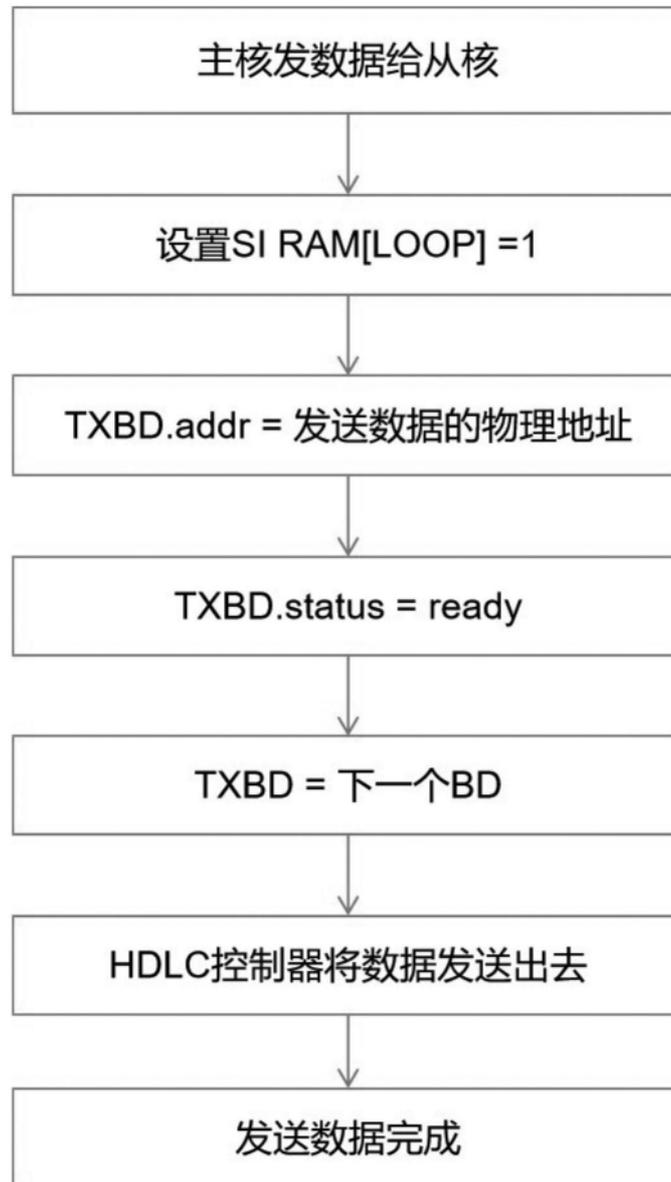


图4

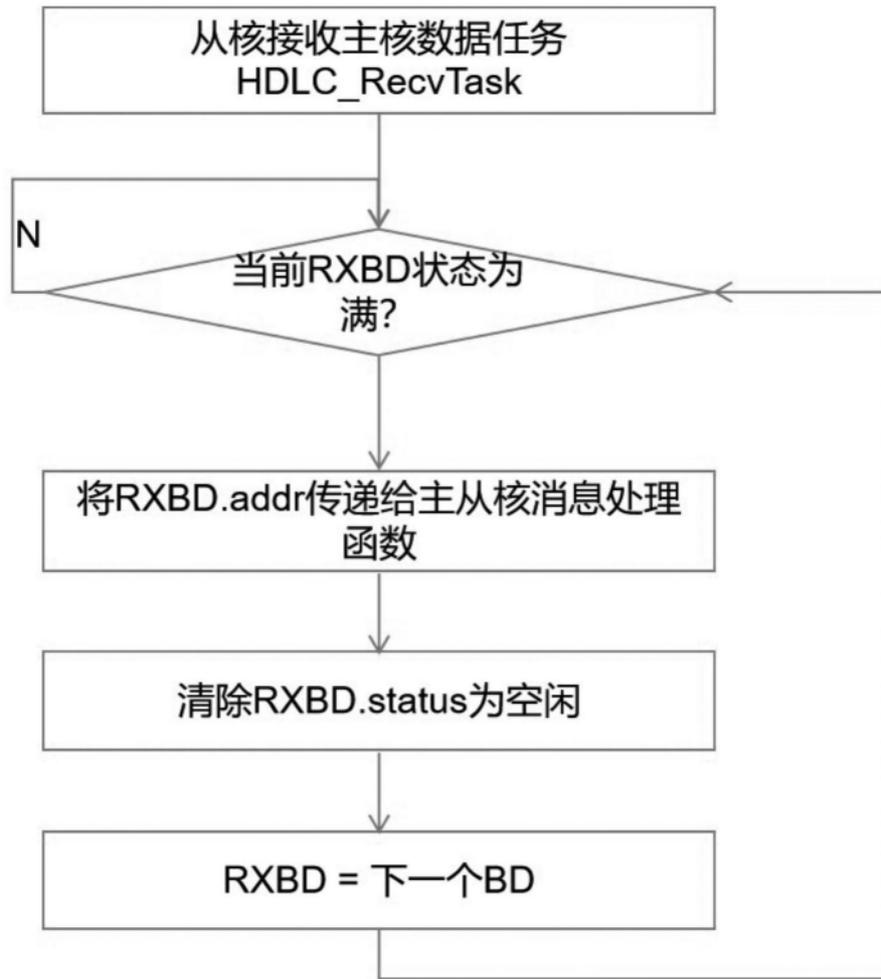


图5

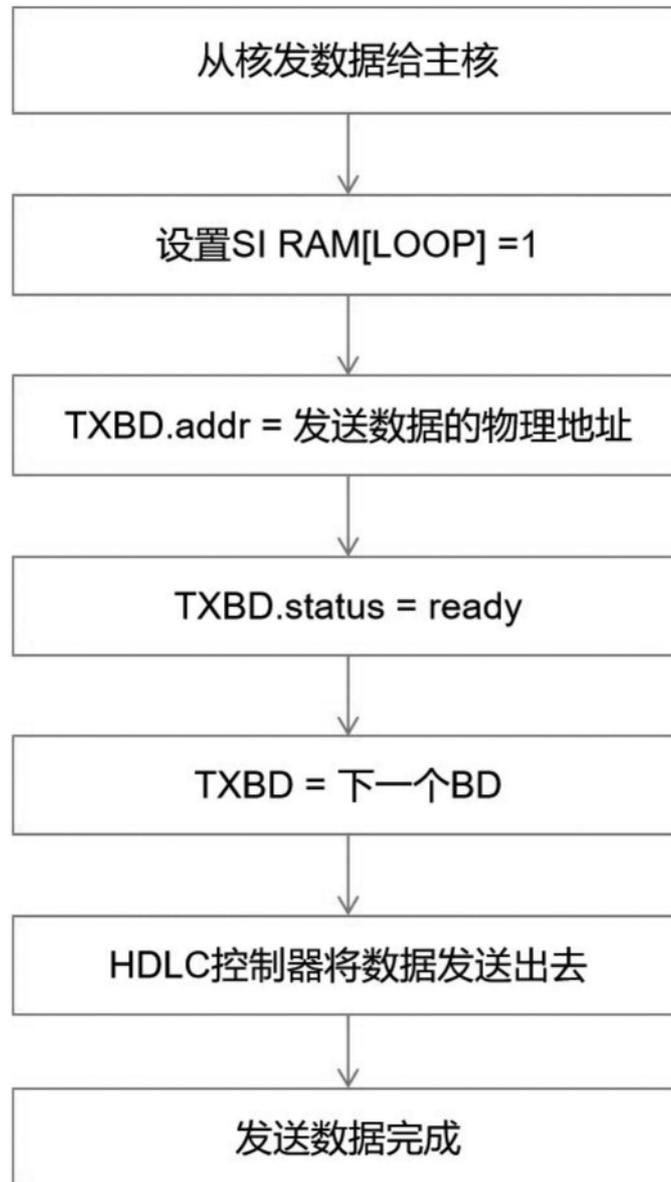


图6

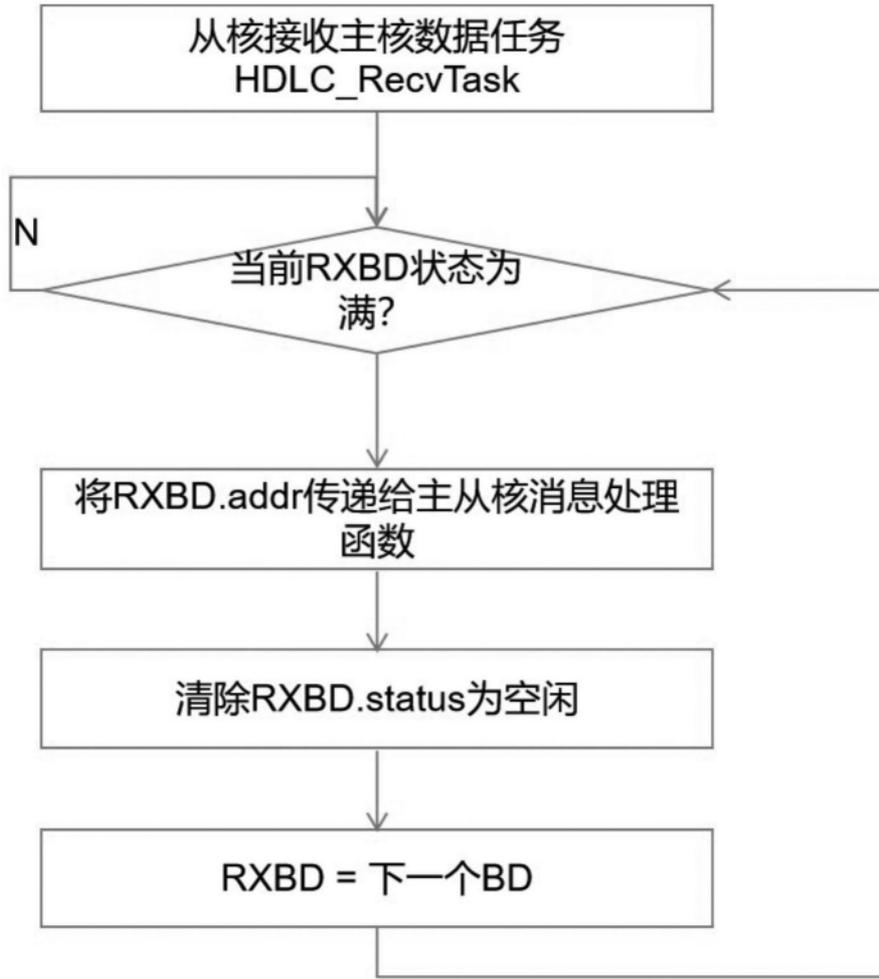


图7

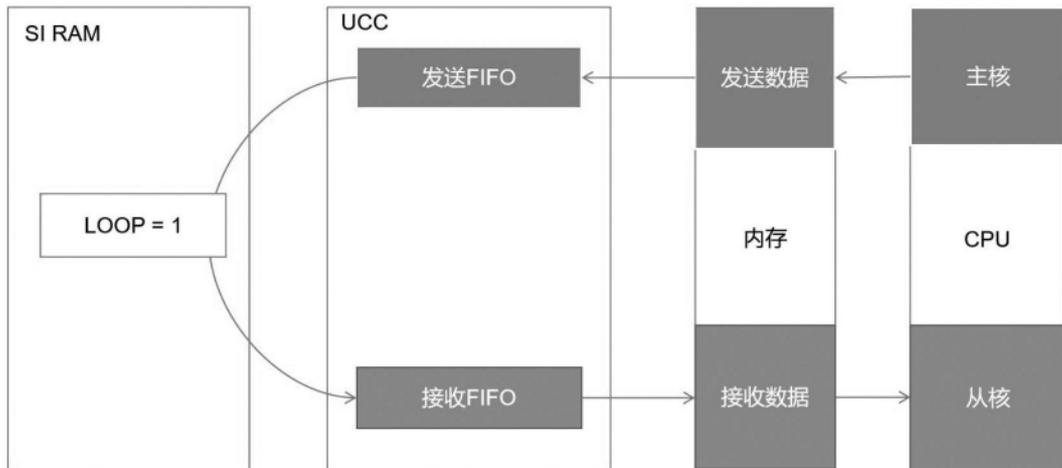


图8

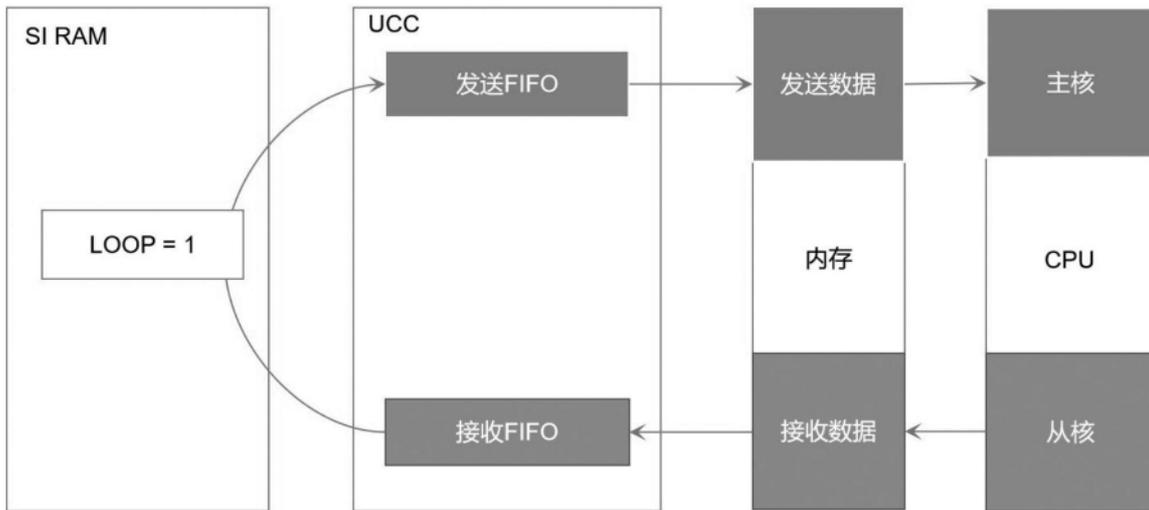


图9

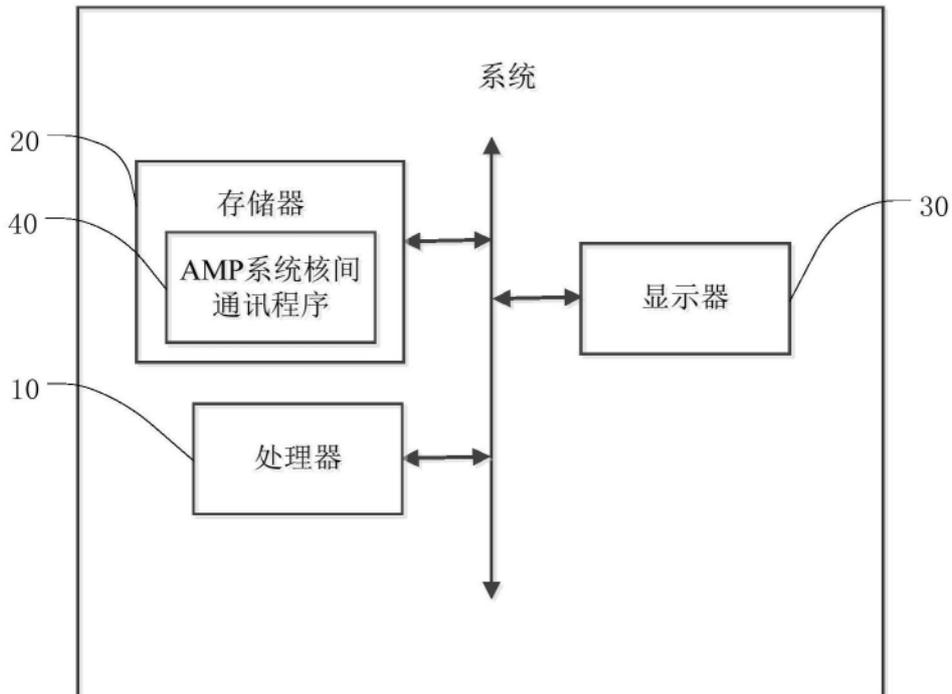


图10