



## (12)发明专利

(10)授权公告号 CN 108885307 B

(45)授权公告日 2020.02.21

(21)申请号 201780021398.9

(22)申请日 2017.12.18

(65)同一申请的已公布的文献号  
申请公布号 CN 108885307 A

(43)申请公布日 2018.11.23

(30)优先权数据  
15/388,861 2016.12.22 US

(85)PCT国际申请进入国家阶段日  
2018.09.29

(86)PCT国际申请的申请数据  
PCT/CN2017/116957 2017.12.18

(87)PCT国际申请的公布数据  
W02018/113627 EN 2018.06.28

(73)专利权人 华为技术有限公司

地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

(72)发明人 蒋嘉 艾瑞克·伯尼尔

(74)专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 杨小莉 臧建明

(51)Int.Cl.  
G02B 6/26(2006.01)

审查员 曾毅

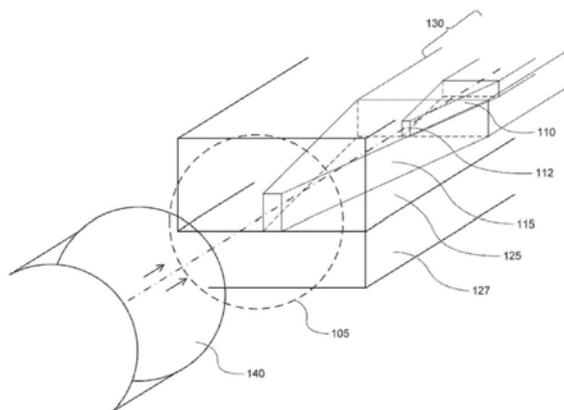
权利要求书2页 说明书9页 附图12页

### (54)发明名称

用于光子芯片的具有可控模场的光学边缘耦合器

### (57)摘要

提供一种光子集成电路(PIC)边缘(105)处的光耦合器,其用于使所述PIC的波导(130)的模式与外部光纤(140)的模式匹配。所述波导(130)的芯(110)终止于所述边缘(105)之前,并且可以包括用于模式扩大的倒锥体。波导包层包括倒锥体并被较低折射率的外包层材料(125)包围,形成第二波导。包层(115)和外包层配合以引导所述芯和所述边缘(105)之间的光线,同时所述倒锥体有助于模式扩大。选择所述外包层材料(125)具有有利于与光纤(140)的模式匹配的折射率。可以使用光刻提供耦合器。可以通过底切工艺移除波导包层下的材料(127),并且代替所述材料(127)沉积所述外包层材料(125)。



1. 一种用于在边缘处提供光学耦合的装置,包括:

第一细长区域,由具有第一折射率的第一材料形成,所述第一细长区域形成主波导的芯;

第二细长区域,由具有第二折射率的第二材料形成,所述第二折射率低于所述第一折射率,所述第二细长区域朝向所述边缘逐渐变细,所述第二细长区域包围所述第一细长区域的至少一部分,所述第二细长区域形成次级波导的芯;以及

第三材料,具有低于所述第二折射率的第三折射率,所述第三材料至少部分地包围所述第二细长区域,

其中所述第三材料与所述第二细长区域的至少一部分中的顶面、底面和相对侧面相邻,所述第二细长区域最初形成为与衬底层相邻,所述衬底层的一部分被移除以界定与所述第二细长区域的至少一部分相邻的间隙,所述第三材料沉积在所述间隙中。

2. 根据权利要求1所述的装置,其中所述第一细长区域朝向所述边缘逐渐变细。

3. 根据权利要求1所述的装置,其中所述第三材料与所述第二细长区域的两个相对面相邻。

4. 根据权利要求3所述的装置,其中所述第三材料与连接所述两个相对面的所述第二细长区域的第三面相邻。

5. 根据权利要求1至4中任一项所述的装置,其中所述第二细长区域沿一个面与由所述第二材料形成的细长基部区域相邻。

6. 根据权利要求1所述的装置,其中所述第二细长区域形成在与所述衬底层相邻的其他层内,所述装置还包括至少一个桥,所述桥形成在所述其他层中并将所述第二细长区域连接到支撑结构,所述支撑结构形成在所述其他层中并由所述衬底层支撑,从而在移除所述衬底层的所述一部分时支撑所述第二细长区域。

7. 根据权利要求1至4中任一项所述的装置,其中所述第二细长区域终止于所述边缘。

8. 根据权利要求1至4中任一项所述的装置,其中所述第三材料的一部分位于所述第二细长区域和所述边缘之间。

9. 根据权利要求1至4中任一项所述的装置,其中所述第一材料是硅或二氧化硅。

10. 根据权利要求1至4中任一项所述的装置,其中所述第三材料是聚合物、溶胶凝胶有机-无机混合材料或掺杂磷硼的二氧化硅。

11. 根据权利要求1至4中任一项所述的装置,其中所述第一材料、所述第二材料和所述第三材料中的一些或全部是III型、IV型或V型材料。

12. 根据权利要求1至4中任一项所述的装置,其中所述边缘是光子集成电路的边缘。

13. 根据权利要求1至4中任一项所述的装置,其中所述第一细长区域和所述第二细长区域形成波导的一端,所述波导耦合到包括所述装置的光子集成电路的一个或多个器件。

14. 根据权利要求13所述的装置,其中所述波导是单模条状波导、单模肋状波导或多模肋状波导。

15. 一种位于光子集成电路的边缘的光耦合器,所述光耦合器包括:

具有第一芯和包层的光波导,所述第一芯具有位于距所述边缘第一距离处的末端,所述第一芯包括在所述末端的并朝向所述边缘逐渐变细的第一倒锥体,所述包层包括延伸超出所述第一芯的末端并朝向所述边缘逐渐变细的第二倒锥体,所述第二倒锥体形成所述光

波导的第二芯;以及

至少部分地包围所述第二倒锥体并且折射率低于所述包层的折射率的材料,其中所述材料与所述第二倒锥体的至少一部分中的顶面、底面和相对侧面相邻,所述第二倒锥体最初形成与衬底层相邻,所述衬底层的一部分被移除以界定与所述第二倒锥体的至少一部分相邻的间隙,所述材料沉积在所述间隙中。

16. 根据权利要求15所述的光耦合器,其中所述包层的第二倒锥体形成肋状波导的芯,所述肋状波导具有基部和肋部,所述肋部的三侧被所述材料包围;或者,其中,所述包层的第二倒锥体形成条状波导的芯,所述材料包围所述条状波导的芯。

17. 一种光子集成电路,包括根据权利要求1至15中的任一项所述的装置。

## 用于光子芯片的具有可控模场的光学边缘耦合器

[0001] 相关申请的交叉引用

[0002] 本申请要求于2016年12月22日提交的申请号为15/388,861,名称为“用于光子芯片的具有可控模场的光学边缘耦合器”的美国专利申请的优先权,其全部内容通过引用并入本申请。

### 技术领域

[0003] 本发明涉及光信号传输领域,尤其涉及以在光子芯片边界处使用的光耦合器,例如用于将光纤耦合到光子芯片。

### 背景技术

[0004] 绝缘体上硅(Silicon-on-insulator,SOI)技术对于光子集成电路(photonic integrated circuit,PIC)的实现是有吸引力的。SOI技术提供高折射率对比度,可以结合纳米级波导(waveguide),并且可以实现小的器件占地面积(footprint),从而导致光学和电子器件在小芯片上的密集集成。SOI应用包括许多有源元件(如光调制器、交换机、传感器)和无源器件(如功率分路器、干涉仪、衰减器等)。这种应用通常要求硅芯片连接到外部光纤以发送来自芯片的光信号,或者接收发往芯片的光信号。

[0005] 边缘耦合是实现光纤到光子芯片耦合的标准方法。该方法工作在宽波长范围,可以实现偏振不敏感耦合(例如,耦合横向电/横向磁(Transverse Electric/Transverse Magnetic,TE/TM)这两种模式),并与用于较大光子芯片的成熟的封装技术,如硅基二氧化硅技术,兼容。

[0006] 与典型的片上硅(on-chip silicon)波导相比,当前的商用标准光纤具有相对大的芯,导致与典型硅芯片的硅波导相关的模式相比更大的光模场。例如,在一些典型情况下,光纤模式的直径可以是10微米,而硅波导模式的直径可以是0.5微米。由于这种模式尺寸上的不匹配,光纤和芯片之间的直接连接通常会导致高光信号损失。因此需要模式转换以减少光学耦合损耗。通过紧密匹配光纤和硅波导之间的模式尺寸,可以实现有效的光学耦合。

[0007] 优化光纤和芯片之间的光学耦合的现有方法包括平面内硅倒锥体耦合,如以下文献中所描述的:“硅光子电路:CMOS上的集成:光纤耦合和封装”(C,Kopp,et al,“Silicon Photonic Circuits:On-CMOS Integration:Fiber Optical Coupling,and Packaging”,IEEE Journal of Selected Topics in Quantum Electronics,Vol.17,No.3,May/June 2011);“用于硅光子学的悬浮光纤到波导模式尺寸转换器”(Q.Fang,et al.“Suspended optical fiber-to-waveguide mode size converter for Silicon photonics”,Opt.Epr.Vol.18(8),pp7763-7769,2010);以及“将连接标准光纤到硅纳米波导的0波段超材料转换器”(Tymon Barwicz et al.,“An 0-band Metamaterial Converter Interfacing Standard Optical Fibers to Silicon Nanophotonic Waveguides,”Th3F3,OFC,2015)。另一种方法是倏逝模式耦合,例如,如“用于硅光子学的具有可扩展I/O

数量的倒装片光耦合器”(I.Soganci, et al., “Flip-chip optical couplers with scalable I/O count for silicon photonics,” Optics Express, Vol.21 (13), 16075-16085, 2013); “标准光纤和纳米光子波导之间的柔性聚合物界面的光学演示”(T.Barwicz, et al. “Optical Demonstration of a Compliant Polymer Interface between Standard fibers and Nanophotonic Waveguides,” OFC2015); 以及“用于硅光子引线波导的具有大模式尺寸的光纤芯片边缘耦合器”(M.Papes, et al., “Fiber-chip edge coupler with large mode size for silicon photonic wire waveguides,” Optics Express, Vol.24 (5) 5027-5038, 2016)。另一种方法是模式和间距转换插入, 例如, 如<http://www.plcconnections.com/silicon.html>中所述。另一种方法是光纤芯片引线键合, 例如, 如“通过光子引线键合将硅光子电路连接到多芯光纤”(N.Lindenmann, et al, “Connecting silicon photonic Circuits to multi-core fibers by photonic wire bonding,” JLT, Vol.33 (4), 755-760, 2015)中所述。

[0008] 然而, 上述方法可能具有某些缺点。例如, 简单地使用芯片顶层和底层作为包层实现的平面内倒置耦合器表现出有限的模式扩大, 并且由于扩大的模式泄漏到更高折射率衬底中而遭受损失。倏逝模式耦合器的耦合效率对制造可变性敏感。模式转换插入层是光纤和硅芯片之间的过渡芯片, 其需要光纤到插入层和插入层到芯片的两种耦合。这增加了对齐工作量并且遭受双耦合损失。

[0009] 因此, 需要一种消除或减轻现有技术的一个或多个缺陷的光耦合器。

[0010] 提供该背景信息是为了揭示申请人认为可能与本发明相关的信息。不需要承认, 也不应该解释为任何上述信息构成抵触本发明的现有技术。

## 发明内容

[0011] 根据本发明实施例, 提供了一种用于光子芯片边界的光耦合器, 例如用于将光子芯片耦合到光纤。根据一个实施例, 提供了一种用于在边缘处提供光学耦合的装置, 例如芯片和/或PIC的边缘。所述装置包括: 第一细长区域, 由具有第一折射率的第一材料形成, 例如硅; 第二细长区域, 由具有第二折射率的第二材料形成, 例如二氧化硅, 所述第二折射率低于所述第一折射率。所述第一细长区域的一部分可以是主波导的芯, 所述第二细长区域的一部分可以是主波导的包层。在一些但不一定是所有实施例中, 所述第一细长区域朝向所述边缘逐渐变细。所述第二细长区域朝向所述边缘逐渐变细。所述第二细长区域(也可包括非锥形部分)包围所述第一细长区域的至少一部分。所述装置还包括具有低于所述第二折射率的第三折射率的第三材料, 例如聚合物。所述第三材料至少部分地包围所述第二细长区域。所述第二细长区域的一部分与所述包层一起可形成次级波导。所述第一细长区域和所述第二细长区域的逐渐变细可以提高传播效率和模式扩大。

[0012] 在一些实施例中, 所述第三材料包围所述第二细长区域的顶部和侧部, 使得所述次级波导类似于肋状波导。在其他实施例中, 在所述第二细长区域下方形成底切并用所述第三材料填充所述底切, 使得所述次级波导类似于条状波导。在底切工艺中, 所述第二细长区域可以由桥结构支撑。

[0013] 根据另一实施例, 提供了一种位于光子集成电路边缘的光耦合器。所述光耦合器包括具有芯和包层的光波导。所述芯具有位于距所述边缘第一距离处的末端, 并且所述包

层具有延伸超出所述芯的末端并朝向所述边缘的倒锥体。所述光耦合器还包括至少部分地包围所述倒锥体并且折射率低于所述包层的折射率的材料。在一些实施例中,所述芯包括另一个在所述末端的倒锥体。

[0014] 根据另一实施例,提供了一种位于光子集成电路边缘的光耦合器。所述光耦合器包括具有芯和包层的光波导。所述芯包括在末端处终止的倒锥体,所述末端位于距所述边缘第一距离处。所述包层具有另一个延伸超出所述芯的末端并朝向所述边缘的倒锥体。所述光耦合器还包括至少部分地包围所述倒锥体并且折射率低于所述包层的折射率的材料。

[0015] 根据其他实施例,提供了一种光子集成电路,包括如本文所述的光耦合装置。

## 附图说明

[0016] 通过以下结合附图的详细描述,其他特征和优点将变得显而易见,其中:

[0017] 图1A示出了根据本发明实施例的光耦合器装置。

[0018] 图1B示出了图1A的装置的一部分的放大视图。

[0019] 图2A至图2E示意性地示出了根据本发明提供的光耦合器装置的不同实施例的顶部横截面视图。

[0020] 图3A示出了根据本发明实施例的光耦合器装置的透视图。

[0021] 图3B示意性地示出了图3A的实施例的侧视图;

[0022] 图4A示出了根据本发明另一实施例的光耦合器装置的透视图。

[0023] 图4B示意性地示出了图4A的实施例的侧视图;

[0024] 图5示出了图3A中所示类型的本发明示例实施例的模拟性能。

[0025] 图6示出了图4A中所示类型的本发明示例实施例的模拟性能。

[0026] 图7示出了现有技术光耦合器的模拟性能。

[0027] 图8以图形方式示出了与图5和图6描述的相关的示例实施例的性能以及与图7描述的相关的现有技术光耦合器的性能。

## 具体实施方式

[0028] 本发明提供一种光学边缘耦合器和/或光模转换器,其中耦合器中的光学模场尺寸被调整以匹配耦合的光纤的模式,从而提供有效的光学耦合以控制与边缘耦合器相关的耦合损耗。通过芯片边缘结构使用两个串联的倒锥体和折射率对比度调整来控制模场尺寸,光纤和PIC芯片之间的耦合损耗可以受到限制,并且耦合效率得到改善。本发明的结构还可以简化封装工艺。

[0029] 本发明实施例提供了一种覆盖有外包层材料的双倒锥体结构,该外包层材料提供选定的折射率对比度,以便提供与外部光纤的光模尺寸匹配。更详细地,本发明实施例包括在芯片晶片的平面中制造的倒锥形硅波导。芯片上硅光子(silicon photonic, SiPh)器件的输入端和/或输出端通过芯片中的标准硅波导连接到倒硅锥体。硅部分锥形尖端朝向芯片边缘并在距芯片边缘给定距离处终止。硅部分朝向末端逐渐变窄,该末端为锥形尖端。二氧化硅层,例如使用传统的硅光子(SiPh)纳米芯片制造工艺,沉积在芯片上并且还沉积在硅锥体上。第二倒锥体用二氧化硅层界定并图案化。二氧化硅锥体的宽端和/或其连接脊部分包围倒硅锥体。二氧化硅锥体的窄端朝向或位于SiPh芯片的边缘。然后将折射率比二氧

化硅层低的第三材料层沉积在二氧化硅锥体上,从而提供外包层。硅和二氧化硅是示例材料;也可以使用其他光学材料。

[0030] 在硅波导中朝向边缘传播的光模沿着倒硅锥体扩大。然后,在锥体的端部,光模在二氧化硅波导中完全传播。然后通过位于外包层内的二氧化硅倒锥体进一步扩大光模。

[0031] 通过调整二氧化硅锥体尖端宽度和/或高度的设计以及二氧化硅锥体和外包层之间的折射率对比度,可以控制第二锥体端部的的光模尺寸。因此,可以使尺寸显著改善芯片和光纤之间的模式匹配。具有可配置折射率的光学聚合物可用作外包层材料。例如,折射率可以由聚合物的成分配置。可以选择聚合物的折射率以获得相对于二氧化硅锥体所需的折射率对比度,从而可以控制模场以匹配标准二氧化硅光纤的模场。这在芯片波导和光纤之间产生所需的模式重叠。

[0032] 在一些实施例中,为了进一步提高耦合效率并减轻光模泄漏到衬底中,应用深蚀刻和底切工艺以形成悬浮桥结构,其中移除了二氧化硅锥体下的材料但是使用侧桥将二氧化硅锥体固定在适当的位置。使用标准制造技术,例如CMOS制造技术,可以有效地采用倒锥体制造和深蚀刻工艺。然后可以设置并填充第三外包层材料到二氧化硅锥体下的区域中,使得光线的传播可以更好地限制在二氧化硅结构中,可以减轻边缘处的光学损失。

[0033] 现在参考图1A和图1B,本发明实施例提供了一种装置,即光耦合器,用于在边缘105(例如耦合到诸如光纤的外部光传输线的光子集成电路(PIC)的边缘)处提供光学耦合。图1B是图1A的一部分的近视图,并提供了附加的清晰度。所述装置包括由具有第一折射率的第一材料形成的第一细长区域110。例如,第一材料可以是硅。所述装置还包括由具有第二折射率的第二材料形成的第二细长区域115。第二折射率低于第一折射率。第二材料可以是例如二氧化硅(silica),也称为二氧化硅( $\text{SiO}_2$ )。第二细长区域115包围第一细长区域110的至少一部分以形成主光波导的末端部分,第一细长区域110对应于主波导的芯,第二细长区域115对应于主波导的包层。

[0034] 第二细长区域115(主波导的包层)朝向边缘105逐渐变细,即朝向边缘105变窄。该逐渐变细的部分用作光学倒锥体,如下面将更详细描述,其有助于光模扩大。为了确定起见,应注意,随着第二细长区域115接近边缘105,第二细长区域115的宽度(并且可选地,高度)越窄。也就是说,更靠近边缘的第一部分在横截面上比距离边缘105更远的第二部分窄。例如,基于诸如线性、正弦、抛物线或椭圆函数等数学函数,逐渐变细可以是连续的。逐渐变细可以呈现出各种连续的曲率。

[0035] 第一细长区域110,即主波导的芯,具有位于距边缘105第一距离处的末端112。第二细长区域115(主波导的包层)延伸超出芯的末端112并朝向边缘105。第二细长区域115基本上包围(包封)第一细长区域110,并且对于距边缘105的每个给定距离,第二细长区域115具有比第一细长区域110更宽的横截面积。此外,第二细长区域115由例如二氧化硅的材料连续区域形成。

[0036] 再如图1A和图1B所示,第一细长区域110,即主波导的芯,朝向边缘105逐渐变细。这样,所示实施例中的第一细长区域110也包括倒锥体。该倒锥体也有助于光模扩大,这将在下面更详细地描述。然而,应注意,在一些实施例中,可以省略第一细长区域110的该锥体。例如,第一细长区域110可以以非锥形(例如方形)端部的方式终止。

[0037] 如图1A所示,还提供了第三材料125,其具有低于第二折射率的第三折射率。具体

地,第三材料125至少部分地包围第二细长区域115的锥体部分。第三材料125形成外包层,该外包层与逐渐变细的第二细长区域115配合,作为边缘105和主波导之间的次级波导。在次级波导中,芯由第二细长区域115形成,而包层由第三材料125形成。这样,第二细长区域115不仅形成主波导的包层而且形成次级波导的芯。

[0038] 在一些实施例中,第二细长区域115下方的区域127也可以由第三材料形成。在这种情况下,第三材料完全包围第二细长区域115,即第三材料与第二细长区域115的锥体部分中的顶面、底面和相对侧面相邻。在这种配置中,次级波导类似于具有锥形芯的条状波导。条状波导包括例如具有矩形横截面的芯,位于包层的层之间或位于包围的包层内。

[0039] 在其他实施例中,区域127可以由第二材料形成。这样,第二细长区域115沿着一个面与区域127相邻,区域127是细长的基部区域。在这种情况下,第三材料与第二细长区域的两个相对面相邻,并且与连接两个相对面的第二细长区域的第三面相邻。在这种配置中,次级波导类似于肋状波导。肋状波导的芯包括基部和脊部,脊部的三侧被第三材料包围。基部是具有第一宽度的材料板,并且脊部是由与基部成一体的相同材料形成的条带,并且从基部向上或向下突出,例如从基部的中心区域向上或向下突出。肋状波导的芯的横截面可以形成倒“T”形。

[0040] 至少部分地基于边缘处的模式的期望直径来选择第三材料的折射率。所需的模式直径例如设定为与耦合到边缘的光纤所固有的模式直径紧密匹配。通常认为紧密匹配导致更有效的耦合并减少耦合损耗。边缘附近的模式直径部分地取决于(次级波导的)第二材料和第三材料之间的折射率对比度。具体地,将折射率对比度作为第二材料的折射率与第三材料的折射率之间的差值,模式直径通常是折射率对比度的递减函数。也就是说,至少在其他标称条件下,随着折射率对比度降低,模式直径增加。

[0041] 第三材料可以是例如聚合物、溶胶凝胶有机-无机混合材料或掺杂磷硼的二氧化硅。通过掺杂和/或通过选择聚合物,折射率可以配置成具有所需的折射率,例如折射率足够接近和小于第二材料的折射率。因此,第三材料可以是折射率可定制材料,用作次级波导的外(例如,顶部和/或下部)包层。聚合物被认为是折射率广泛可选的材料,并且可以选择材料的折射率以控制次级波导中的光模尺寸,以使光模尺寸与配对光纤(mating optical fiber)的尺寸相匹配。

[0042] 因此,可以选择锥体尺寸以及第三材料与第二材料之间的折射率对比度的组合,以便产生所需的光模尺寸。尺寸和折射率可以使用模拟、数学模型、启发式规则、实验或其组合来确定,如本领域技术人员将容易理解的。

[0043] 图1A和图1B还示出了光耦合器装置与光子集成电路的波导130的连接,以及与边缘105相邻放置的光纤140。波导130可以可操作地耦合到光子集成电路的一个或多个硅器件,该光子集成电路还包括边缘耦合器装置。波导130可以是具有平面二氧化硅包层覆盖芯片的硅波导,波导在该芯片中形成。例如,波导130可以是单模条状波导、单模肋状波导或多模肋状波导。光纤140可以是无透镜的。可选地,光纤140可以是有透镜的,例如,以便更紧密地对准光纤和芯片边缘之间的光路。

[0044] 应注意,如图1A和1B所示,第二细长区域115的逐渐变细看起来大致起始于第一细长区域110终止的点。然而,这不应被视为对本发明的限制,因为第一细长区域和第二细长区域的逐渐变细可以同时发生,例如如图3A所示。此外,尽管所示的锥体是截断的,使得它

们的末端是矩形的,但是它们可以替代地变窄成基本上尖的末端,在一定程度上,使用中的制造方法可以实现这样的末端。每个锥体的末端的宽度等于或大于通过所使用的制造工艺可实现的最小宽度。锥体应成形,包括其末端宽度,以提供充分有效率和有效果的模式扩大。此外,图1A和图1B中所示的各种特征旨在仅示出一般配置,并且不一定按比例。

[0045] 例如,参考“具有膜型光子晶体波导的超低损耗光子集成电路”(“Ultra-low loss photonic integrated circuit with membrane-type photonic crystal waveguides”, Optics Express 11,22,p2927-2939(2003)),可以理解使用倒锥体的模式扩大。锥体在希望扩大模式的相同方向上变窄。在当前情况下,随着锥形部件接近边缘(例如PIC的边缘),锥体变窄。随着锥形芯变窄,光模从被限制到芯转变为被限制到包围芯的包层区域。这导致,由于包层形成的第二波导具有比芯更大的横截面,光模扩大。在本发明中,提供两个锥体,从而提供两级光模扩大。此外,在本发明的各实施例中,第一细长区域的锥体尖端处的有效折射率接近或等于由第二材料形成的包围第二细长区域的折射率。

[0046] 因此,主(例如,硅芯)波导中传播的光模在沿第一倒锥体横穿时被扩大。在锥体的端部,光模然后在次级(例如,二氧化硅硅芯)波导中大部分或基本上完全传播,并且当它沿第二倒锥体横穿时被进一步扩大。通过调整第二倒锥体尖端宽度以及第二材料和第三材料之间的折射率对比度的设计,可以调整第二倒锥体端部的光模尺寸以便在芯片和外部光纤之间提供紧密的模式匹配。

[0047] 图2A至图2E示意性地示出了根据本发明各实施例的边缘耦合器装置的顶部横截面视图。图示并不一定按比例绘制。图2A示出了与图1A和图1B类似的配置,其中,第一细长区域110朝向边缘105逐渐变细,第二细长区域115朝向边缘105逐渐变细,并且第二细长区域115终止于边缘105。还示出了包围第二细长区域的第三材料127的区域。

[0048] 图2B示出了一种替代配置,其中第一细长区域110终止于方形边缘,第二细长区域115朝向边缘105逐渐变细。方形边缘易于发生背向反射,可能导致比锥形尖端更高的转换损耗。还示出了包围第二细长区域的第三材料127的区域。或者,第一细长区域可以以另一种形状终止,例如远离边缘105逐渐变细的前锥形。

[0049] 图2C示出了另一替代配置,其中第二细长区域115终止于与边缘105间隔开的末端117。还示出了包围第二细长区域并且还位于第二细长区域115(即,其末端117)和边缘105之间的第三材料127的区域。这样,第二细长区域从边缘向后设置。例如,由于在第三材料中的传播没有脊限制,类似于自由空间传输,末端117远离边缘105的间隔可以允许模式的进一步扩大。然而,在典型的实施方式中,可以限制末端117和边缘105之间的间隔以避免高光学衰减。

[0050] 图2D示出了第一细长区域110及其倒锥体均包含在第二细长区域115的非锥体部分内的配置。换言之,第二细长区域115的倒锥体的起始端位于边缘105和末端112之间。

[0051] 图2E示出了这样的配置,其中包括第二细长区域115的包层116被延伸以覆盖其上设置有光耦合装置和相关组件的芯片的一部分或全部。因此,第二细长区域和剩余包层之间的界限变得模糊。从另一个角度来看,第二细长区域115被加宽以覆盖芯片的一部分或全部,因此不一定是“细长”形状。

[0052] 图2A至图2E中所示的不同选项可以组合,只要它们提供可操作的实施例并且不是相互排斥的即可。

[0053] 图3A示出了使用多层实现的本发明实施例的透视(不按比例)视图,例如光刻和切割方法。所示结构包括硅(Si)衬底层305、设置在衬底层305上的二氧化硅层310以及设置在二氧化硅层310上的其他层320。其他层320包括介于二氧化硅的下部322区域和上部326区域之间的硅324。硅324和二氧化硅322、326可以作为单独的层提供,这些层在制造期间被图案化。硅倒锥体330设置在硅324中作为第一细长区域。硅倒锥体330被二氧化硅倒锥体335包围,所述二氧化硅倒锥体335作为二氧化硅322,326中的第二细长区域提供。二氧化硅锥体335可以用硅波导上的外包层图案化。硅倒锥体330和二氧化硅倒锥体335都朝向边缘340逐渐变细。二氧化硅倒锥体335终止于尖端337,尖端337与边缘340共面或接近边缘340。在倒锥体330、335的与边缘340相对的端部(通常在参考位置342附近),硅和二氧化硅锥体分别连接到标准硅波导的芯和包层。硅波导可以是连接到PIC上的硅器件的路由波导。

[0054] 用作外包层的第三材料350可以设置在结构上方,例如在其他特征界定在一系列光刻制造步骤中之后。使用图3A中的虚线示出第三材料350的可能边界。或者,第三材料350可以覆盖整个芯片。第三材料350可以是具有选定折射率的聚合物。选择第二材料和第三材料之间的折射率对比度以产生用于匹配配对光纤或其他器件的所需模场尺寸。

[0055] 因为二氧化硅倒锥体335的一个面与另一个二氧化硅区域相邻,所以二氧化硅倒锥体335和第三材料350类似于肋状波导。

[0056] 如图所示,在一个实施例中,可以通过在二氧化硅锥体335的任一侧上蚀刻两个成形区域336a,336b来界定所述倒锥体335。

[0057] 在一个实施例中,二氧化硅锥体的尖端(末端)为2微米宽×2微米高。在一些实施例中,硅和二氧化硅锥体各自为例如至少约200微米长。在其他实施例中,硅和二氧化硅锥体中的一个或两个短于200微米。

[0058] 图3B示意性地示出了图3A的实施例的侧视图。还示出了耦合到边缘的光纤360。环370示出了沿耦合器长度方向的光模的逐渐扩大。

[0059] 图4A示出了使用多层实现的本发明另一实施例的透视图(未按比例),例如,光刻和切割方法。所示结构包括硅(Si)衬底层405以及设置在衬底层405上的其他层420。其他层420包括介于二氧化硅的下部422区域和上部426区域之间的硅424。硅424和二氧化硅422、426可以作为单独的层提供,这些层在制造期间被图案化。硅倒锥体430作为硅424中的第一细长区域提供。硅倒锥体430由二氧化硅422、426中的二氧化硅倒锥体435包围,所述二氧化硅倒锥体435作为第二细长区域提供。硅倒锥体430和二氧化硅倒锥体435均朝向边缘440逐渐变细。二氧化硅倒锥体435的尖端437与边缘440共面或从边缘440向后设置但靠近边缘440。在倒锥体430、435的与边缘相对的端部(通常在参考位置442附近),硅和二氧化硅锥体分别连接到标准硅波导的芯和包层。

[0060] 用作外包层的第三材料450可以设置在结构上方并且在底切452内,例如在其他特征界定在一系列光刻和/或切割制造步骤中之后。底切452对应于其中部分衬底层405缺失的区域。使用图4A中的虚线部分地示出了第三材料450的可能边界。第三材料450可以是具有选定折射率的聚合物。

[0061] 因为二氧化硅倒锥体435被第三材料450包围,所以二氧化硅倒锥体435和第三材料450类似于条状波导。使用填充有第三材料450的底切452可以增强光模的限制。

[0062] 在一些实施例中,二氧化硅倒锥体435最初形成在与衬底层405相邻处。随后移除

衬底层405的一部分以界定与二氧化硅倒锥体435相邻的间隙。随后将第三材料沉积到间隙中。

[0063] 二氧化硅倒锥体435可以通过不完全移除包围的材料而保持在适当位置。如图所示,一对桥454形成在其他层420中并将二氧化硅倒锥体435连接到支撑结构,该支撑结构形成在其他层420中并由衬底层405支撑。在移除衬底层405的一部分时,桥454支撑二氧化硅倒锥体435以界定底切452。可以可选地省略其中一个桥。可以添加额外的桥,例如以便为长的悬浮脊提供额外的支撑。也可以使用替代的支撑结构,例如一个或多个柱,该一个或多个柱在二氧化硅倒锥体435的上方或下方并且连接到锥体上方或下方的另一层或结构。支撑部的数量和类型可取决于悬浮结构的长度和支撑它的机械强度。

[0064] 在一些实施例中,在形成其他层420及其波导结构之前,衬底层405的一部分可以被移除并用第三材料填充。然后可以在靠近边缘的波导结构上方形成第三材料的附加层。

[0065] 此外,在一些实施例中,因为底切452填充有聚合物或另一种材料,所以该材料保护二氧化硅倒锥体435并且可能增强边缘耦合器的机械强度。当聚合物是机械强度高的材料时尤其如此。

[0066] 在一个实施例中,二氧化硅锥体的尖端(末端)437为2微米宽 $\times$ 4微米高。硅和二氧化硅锥体可各自为例如至少约200微米长。或者,锥体可以短于200微米。

[0067] 图4B示意性地示出了图4A的实施例的侧视图。还示出了耦合到边缘的光纤460。环470通过其位置和直径象征性地示出了沿耦合器长度方向,光模逐渐扩大。

[0068] 图5示出了本发明示例实施例的模拟性能。该实施例包括图3A中所示类型的二氧化硅肋状锥体尖端。二氧化硅锥体尖端(第二细长区域)在2微米厚的二氧化硅板上具有2微米 $\times$ 2微米的横截面。第二细长区域由折射率为1.444的二氧化硅制成。包围第二细长区域的第三材料具有1.435的折射率。图5的第一图表510示出了靠近边缘并且在二氧化硅肋状锥体内的空间模式强度分布。在该图表和类似图表中,每个逐渐向内的同心环表示空间模式的强度更高。图5的第二图表520示出了耦合到边缘的光纤内的空间模式强度分布。由于相对紧密的模式匹配,光纤和波导之间的耦合效率为93%( $\sim$ 0.8dB)。模式直径约为10微米。还示出了靠近芯片边缘的装置的横截面530。

[0069] 图6示出了本发明示例实施例的模拟性能。该实施例包括图4A中所示类型的二氧化硅条状锥体尖端。二氧化硅锥体尖端(第二细长区域)具有2微米 $\times$ 4微米的横截面。第二细长区域由折射率为1.444的二氧化硅制成。包围第二细长区域的第三材料具有1.435的折射率。图6的第一图表610示出了靠近边缘并且在二氧化硅条状锥体内的空间模式强度分布。图6的第二图表620示出了耦合到边缘的光纤内的空间模式强度分布。由于相对紧密的模式匹配,光纤和波导之间的耦合效率为95%( $\sim$ 0.4dB)。模式直径约为10微米。还示出了靠近芯片边缘的装置的横截面630。

[0070] 图7示出了用于比较目的现有技术光耦合器的模拟性能。光耦合器包括二氧化硅包层内的硅锥体。仅使用单个锥体,并且硅锥体尖端为0.18微米 $\times$ 0.22微米。硅的折射率为3.45,而二氧化硅包层的折射率为1.444。硅尖端距离光纤1微米。图7的第一图表710示出了靠近边缘并且在硅锥体内的空间模式强度分布。图7的第二图表720示出了耦合到边缘的光纤内的空间模式强度分布。光纤和波导之间的耦合效率为31%( $\sim$ 5.1dB)。还示出了靠近芯片边缘的装置的横截面730。

[0071] 图8以图形方式示出了与图5和图6描述的相关的示例实施例的性能以及与图7描述的相关的现有技术光耦合器的性能。针对二氧化硅肋状倒锥体外壳810(对应于图5)和二氧化硅条状倒锥体外壳820(对应于图6),示出了耦合效率相对于二氧化硅锥体尖端宽度的变化。图7对应的现有技术单个硅倒锥体光耦合器所对应的耦合效率为31%,也在830处示出用于比较。

[0072] 根据本发明实施例,光学边缘耦合器提供面内耦合,使得耦合器设置在与光子集成电路内的波导相同的平面内。

[0073] 本发明实施例可以用在光纤和芯片之间需要光输入和/或输出接口的硅光子(SiPh)芯片中。这包括例如用于城域光核心网络、无线汇聚网络(wireless aggregation network)和数据中心核心交换网络的SiPh芯片。期望耦合效率高,从而改善链路损耗预算约束。

[0074] 本发明实施例提供了一种光耦合器,其在潜在的大的带宽上,以TE和TM两种模式操作。

[0075] 本发明实施例省略了两个波导定向耦合器的倏逝结构,从而与利用倏逝结构的边缘耦合器相比,允许相对大的制造变化的容差。

[0076] 尽管硅和二氧化硅用作制造本文公开的光耦合器的主要示例材料,但应认识到可以替代地使用其他合适的材料,例如III-IV-V族材料,如本领域技术人员容易理解的那样。潜在合适的材料包括 $\text{Si}_3\text{N}_4$ 、 $\text{SiON}$ 、 $\text{InP}$ 、 $\text{GaInAs}$ 或 $\text{GaInAsP}$ 。

[0077] 尽管已经参考本发明的具体特征和实施例描述了本发明,但显然可以在不脱离本发明的情况下对其进行各种修改和组合。因此,说明书和附图仅被视为由所附权利要求限定的本发明的说明,并且预期涵盖落入该范围内的任何和所有修改、变化、组合或等同物。

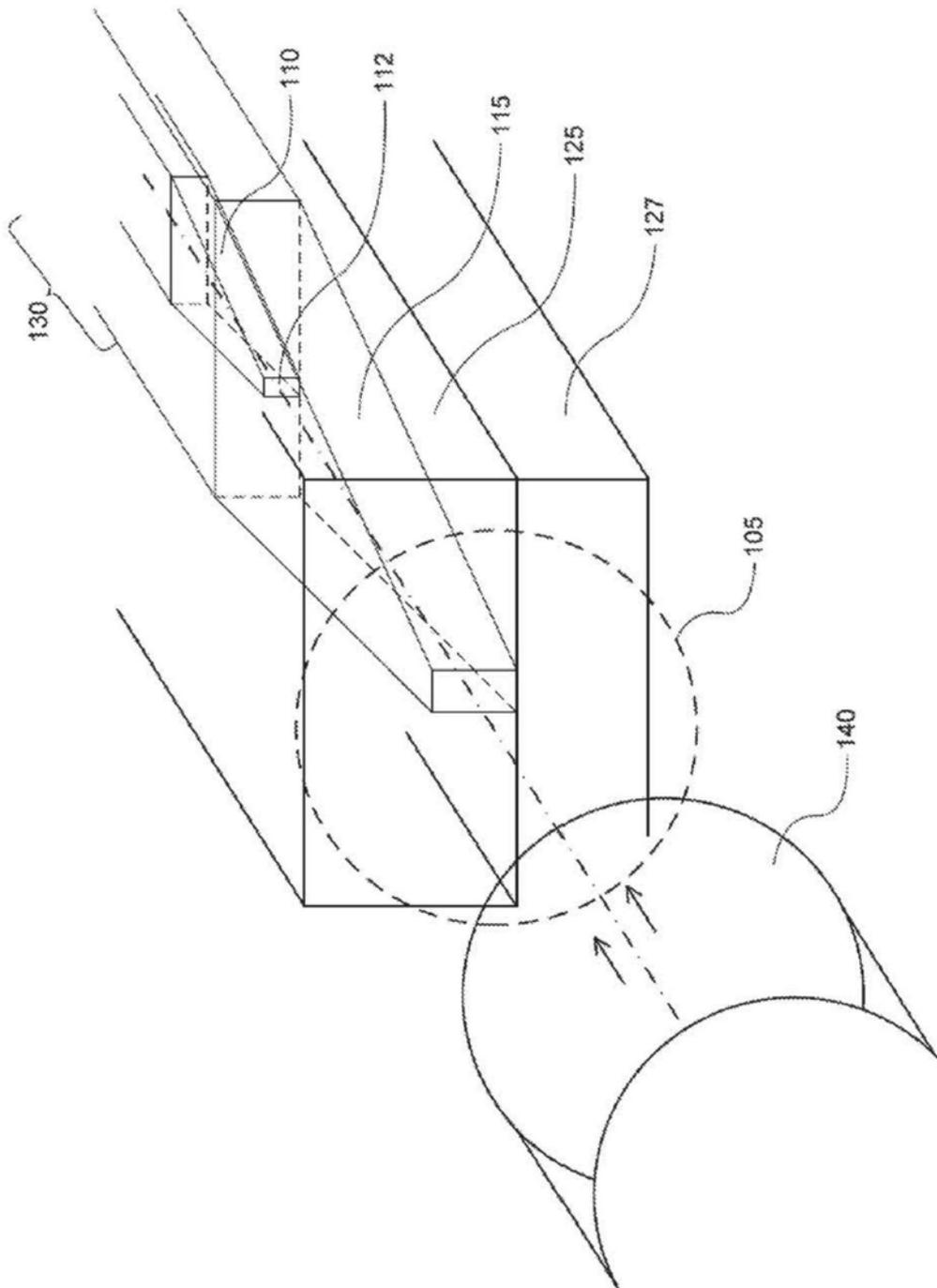


图1A

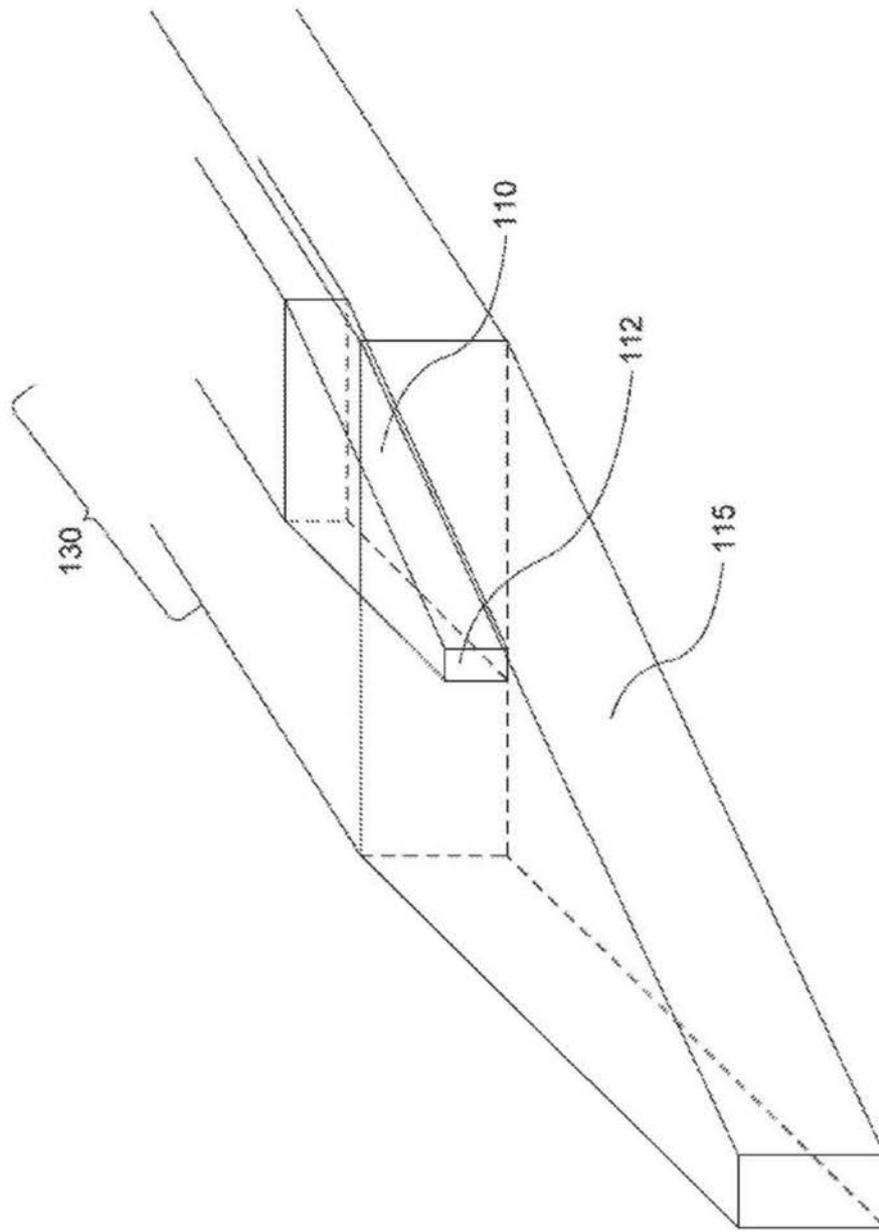


图1B

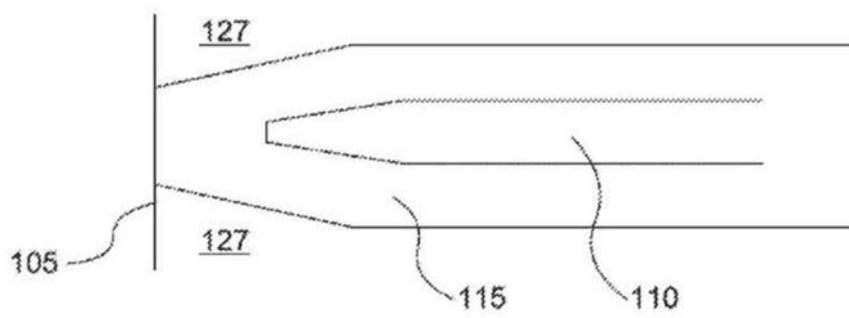


图2A

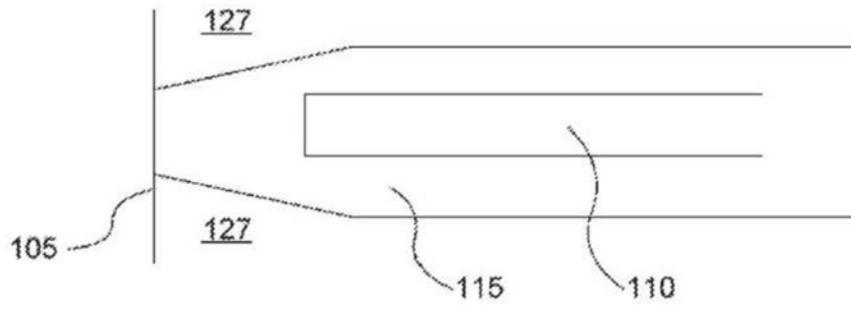


图2B

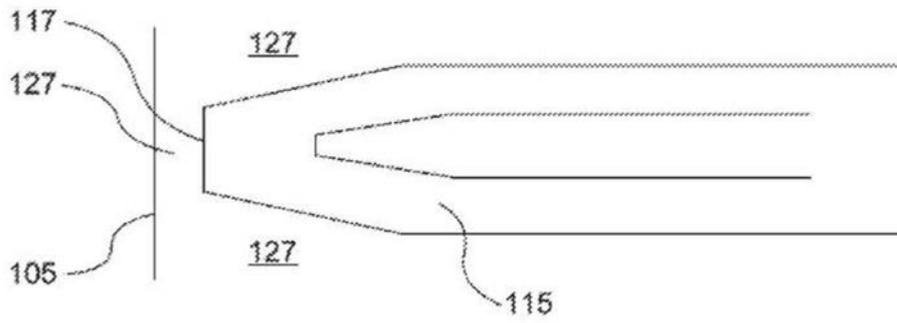


图2C

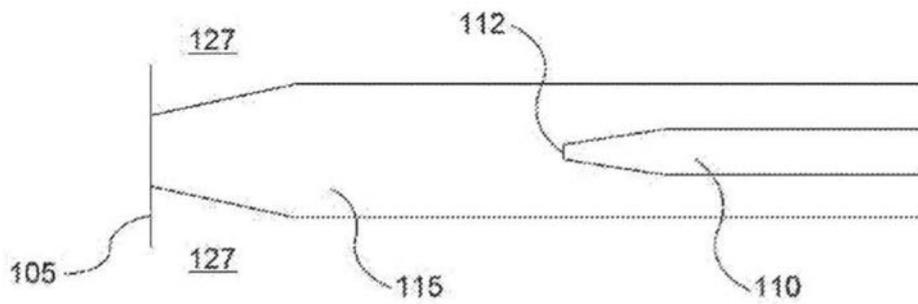


图2D

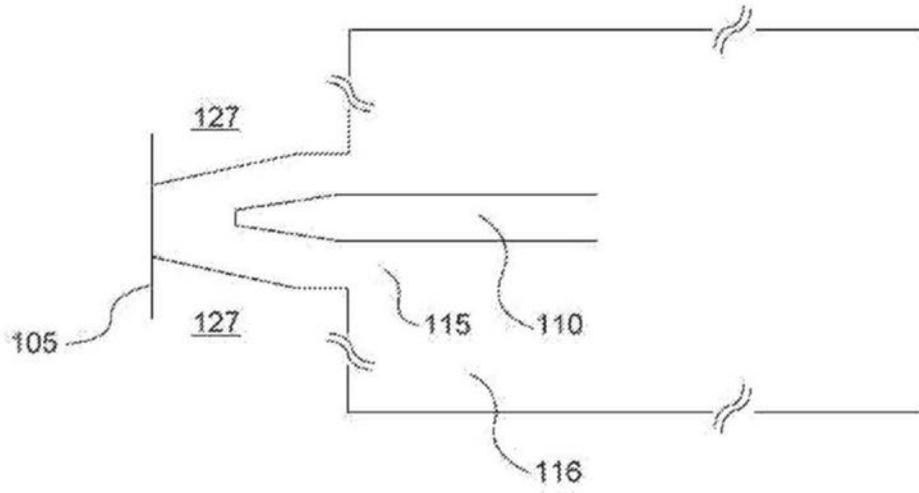


图2E

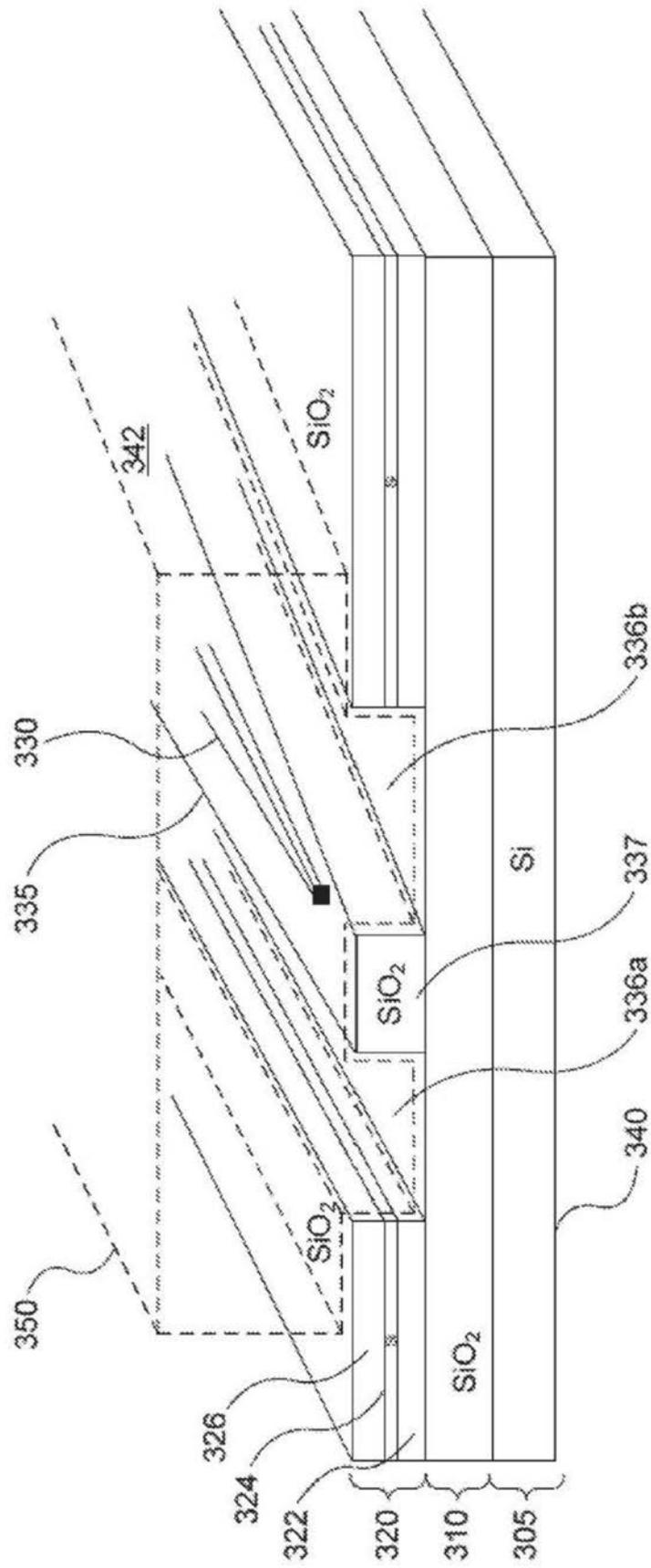


图3A

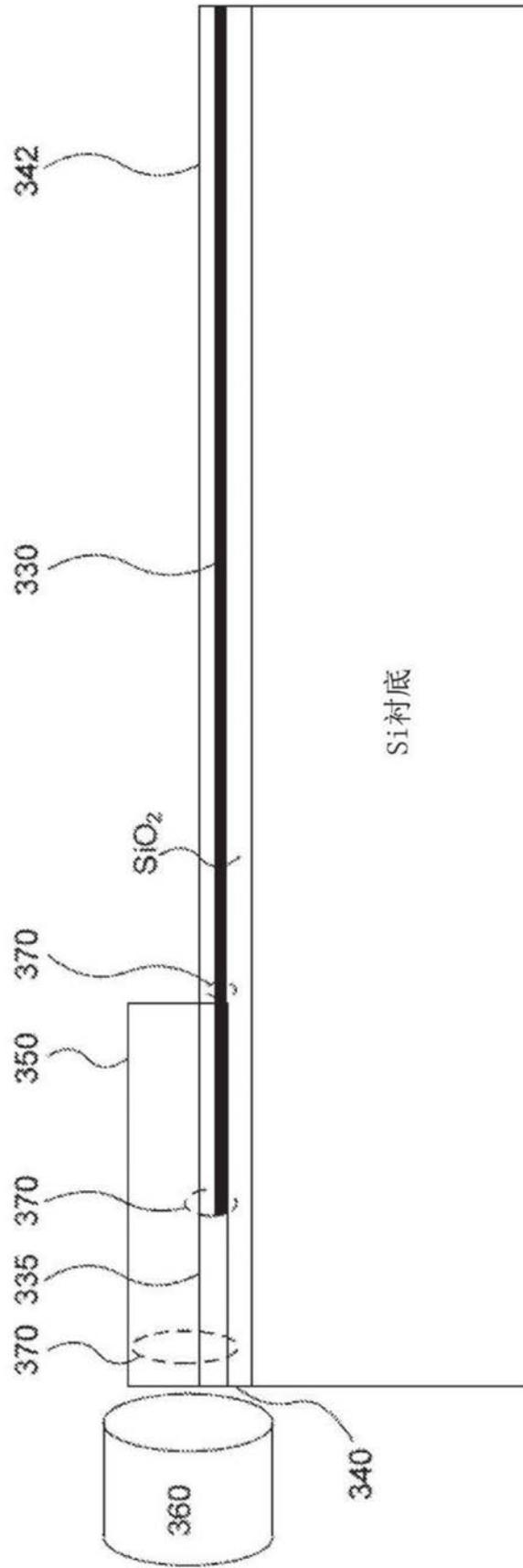


图3B

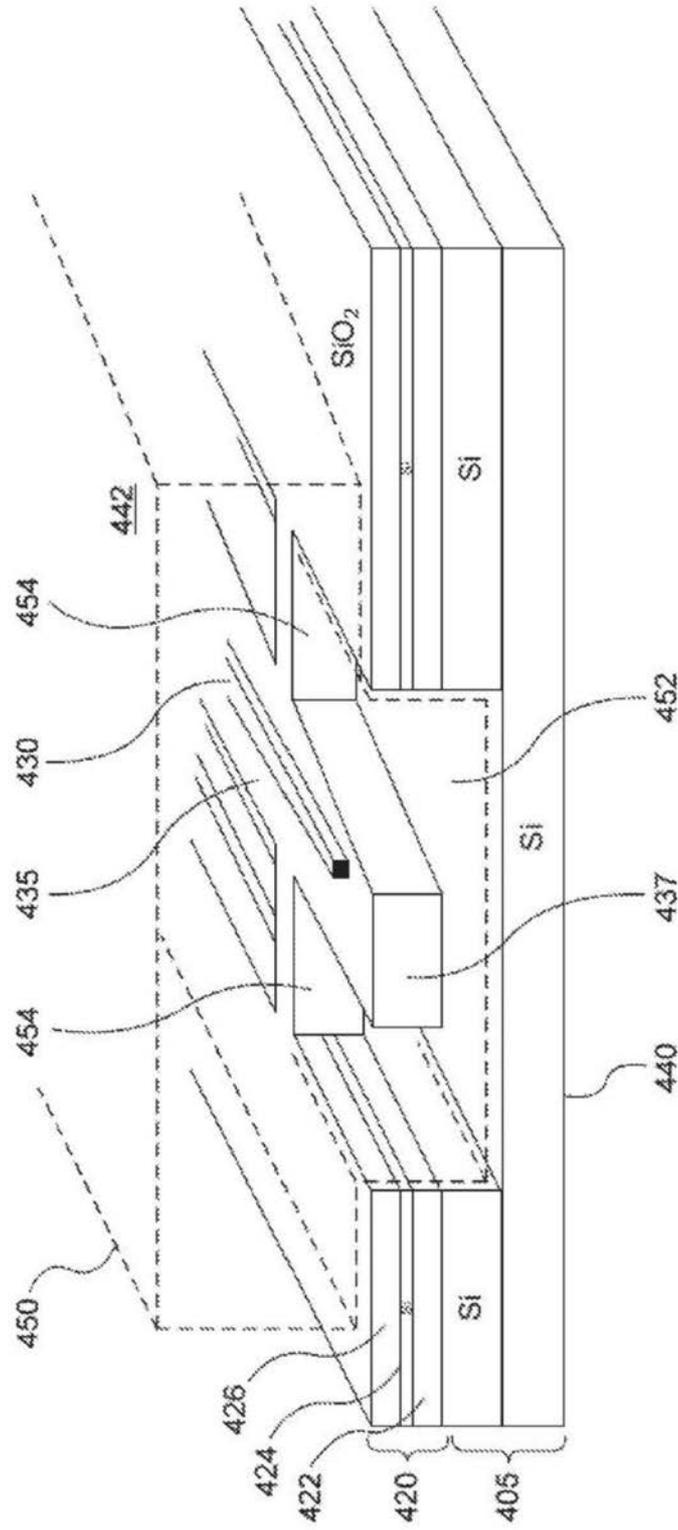


图4A

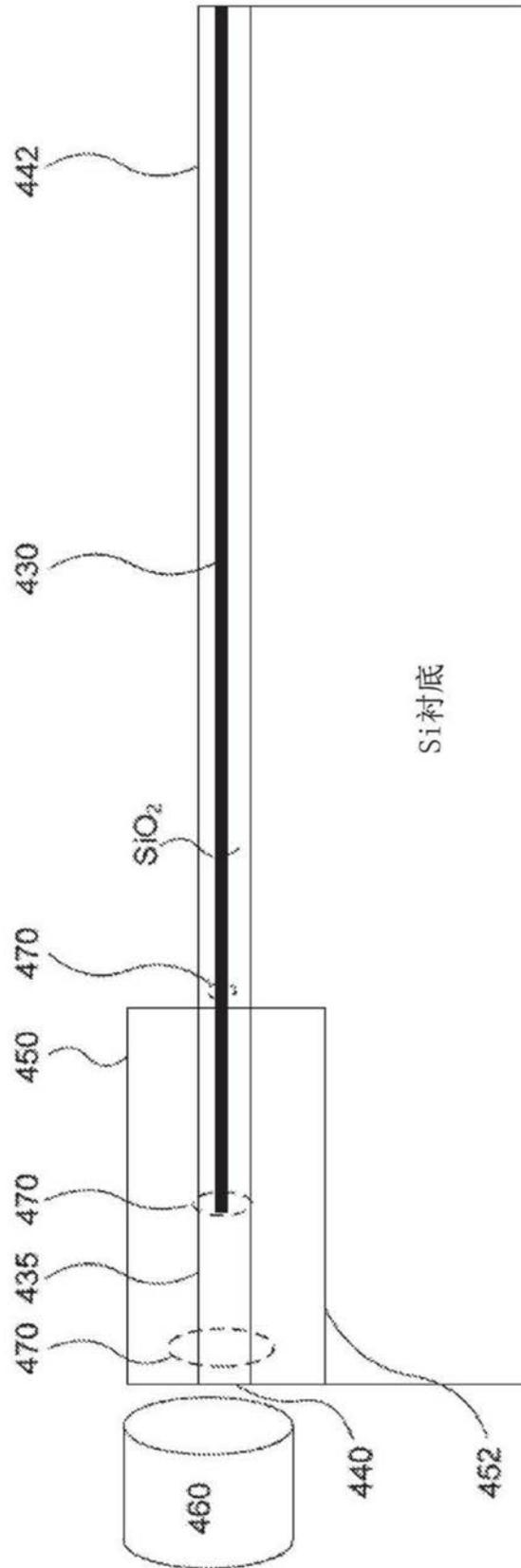


图4B

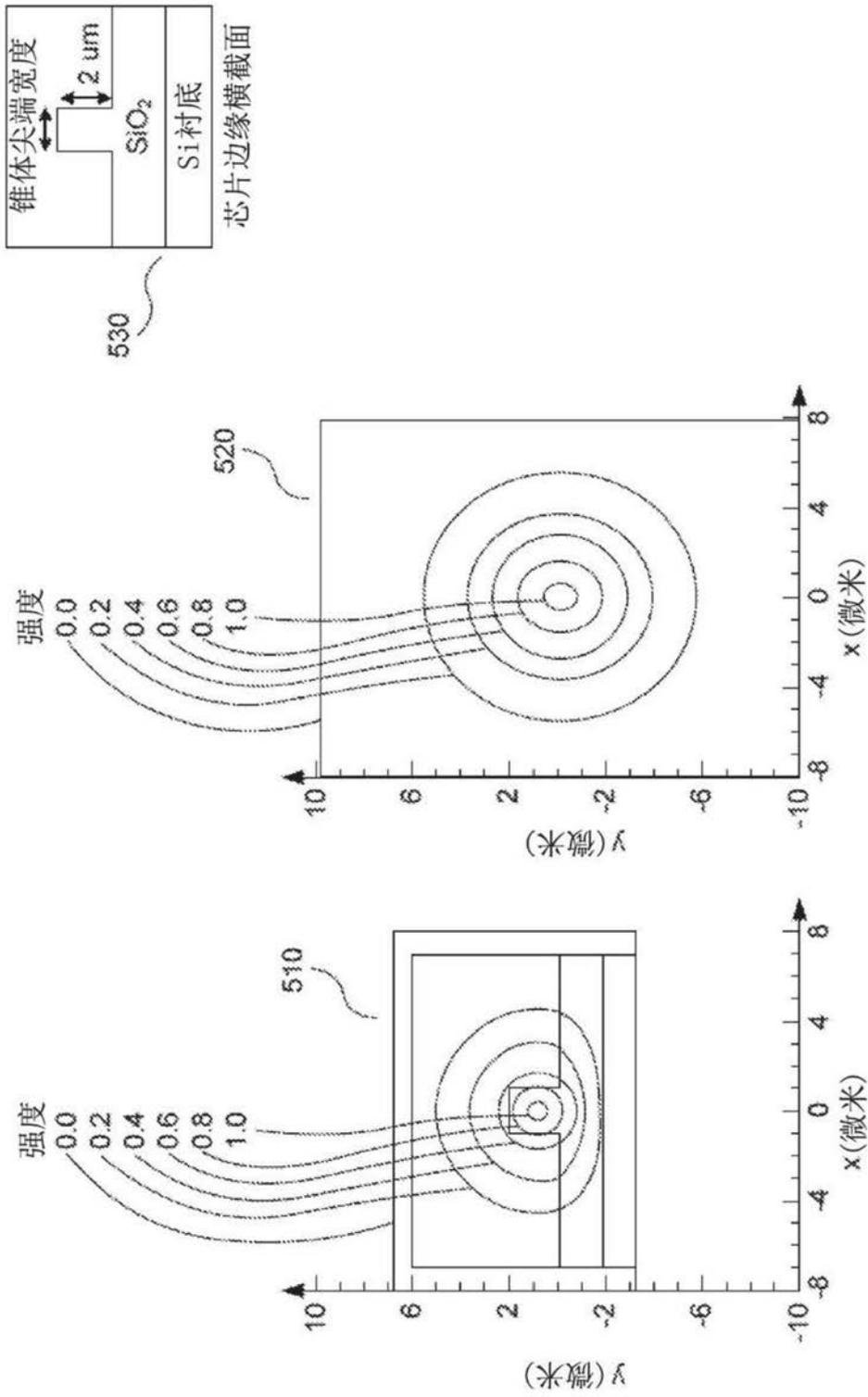


图5

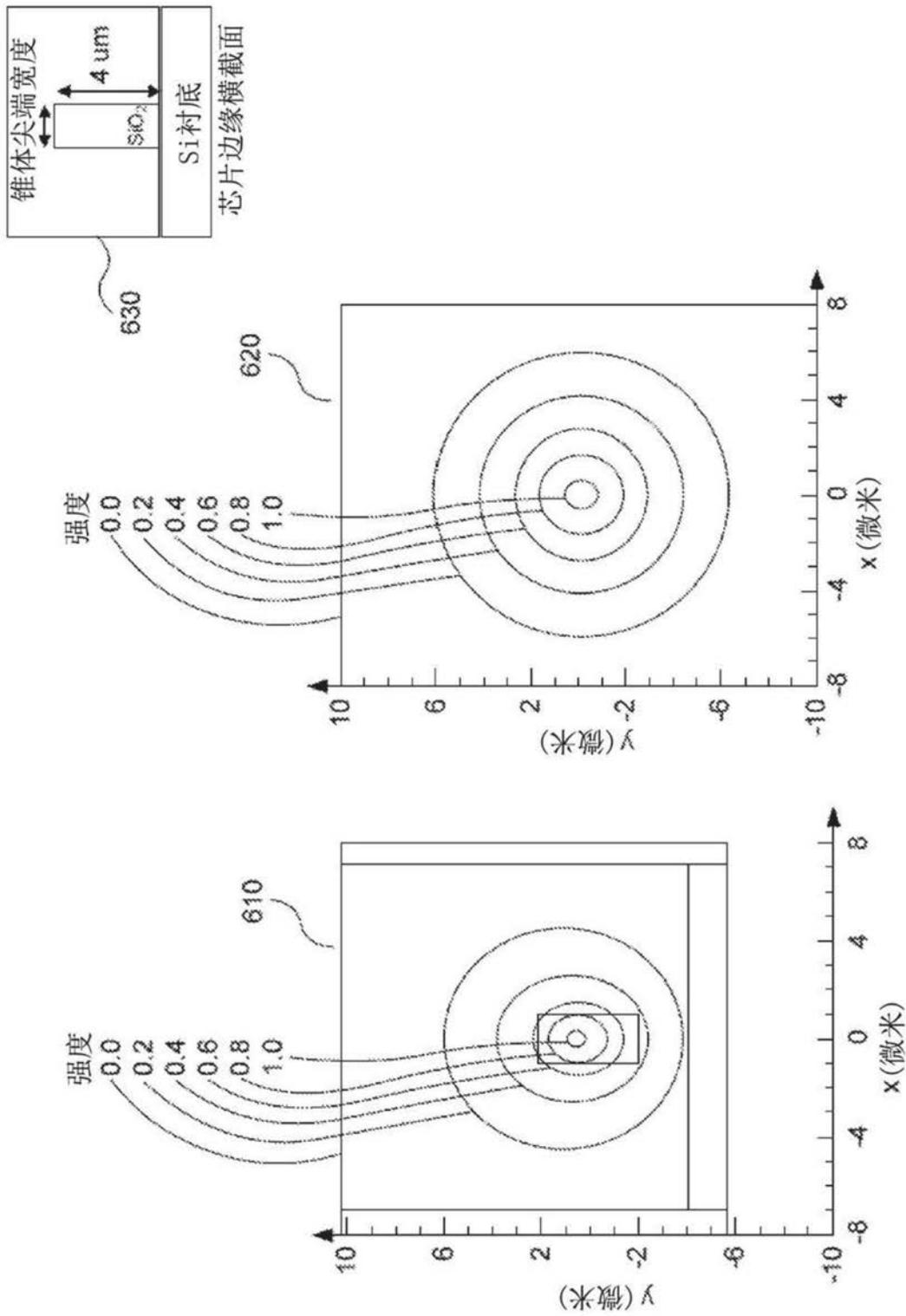


图6

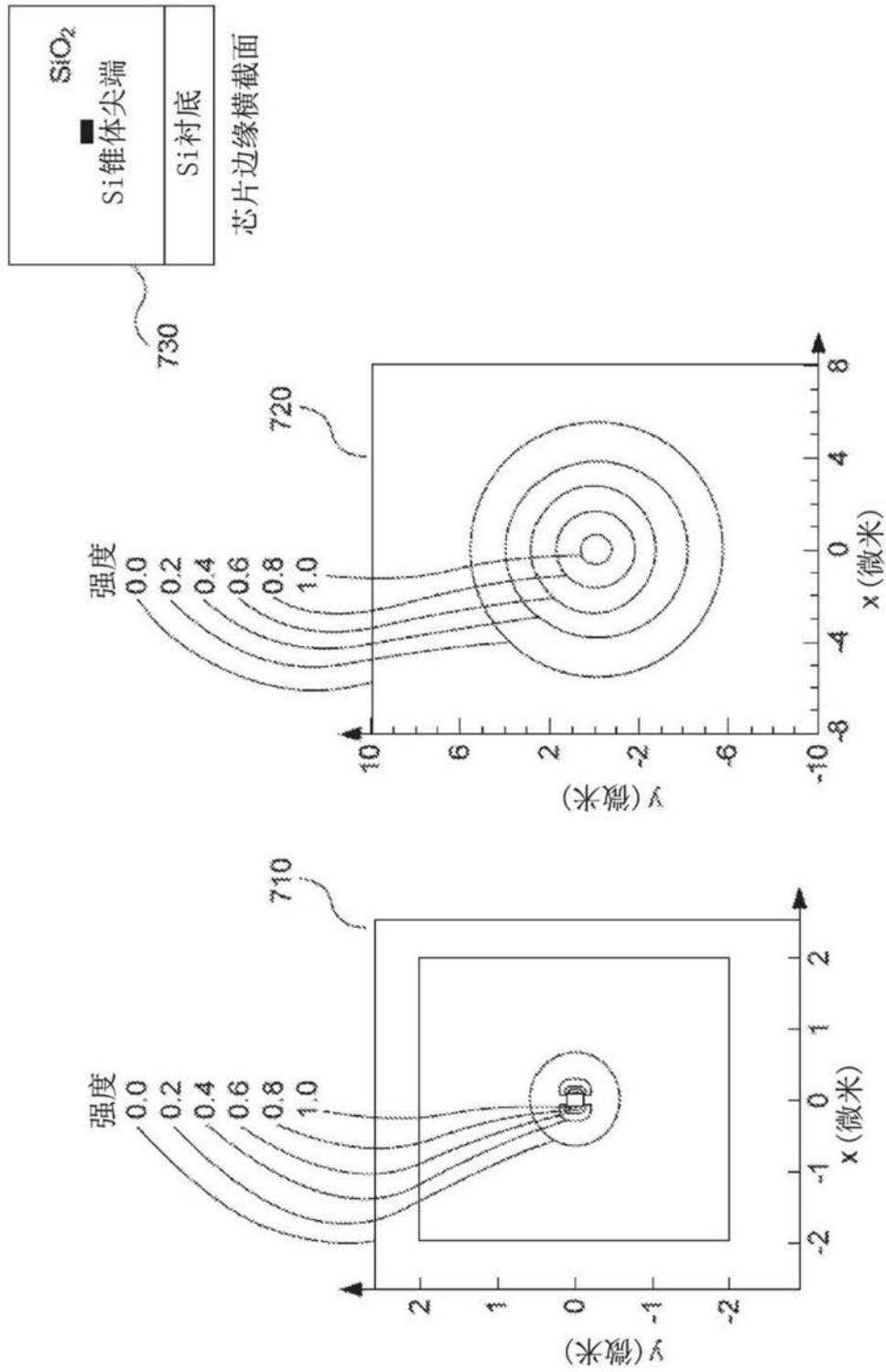


图7

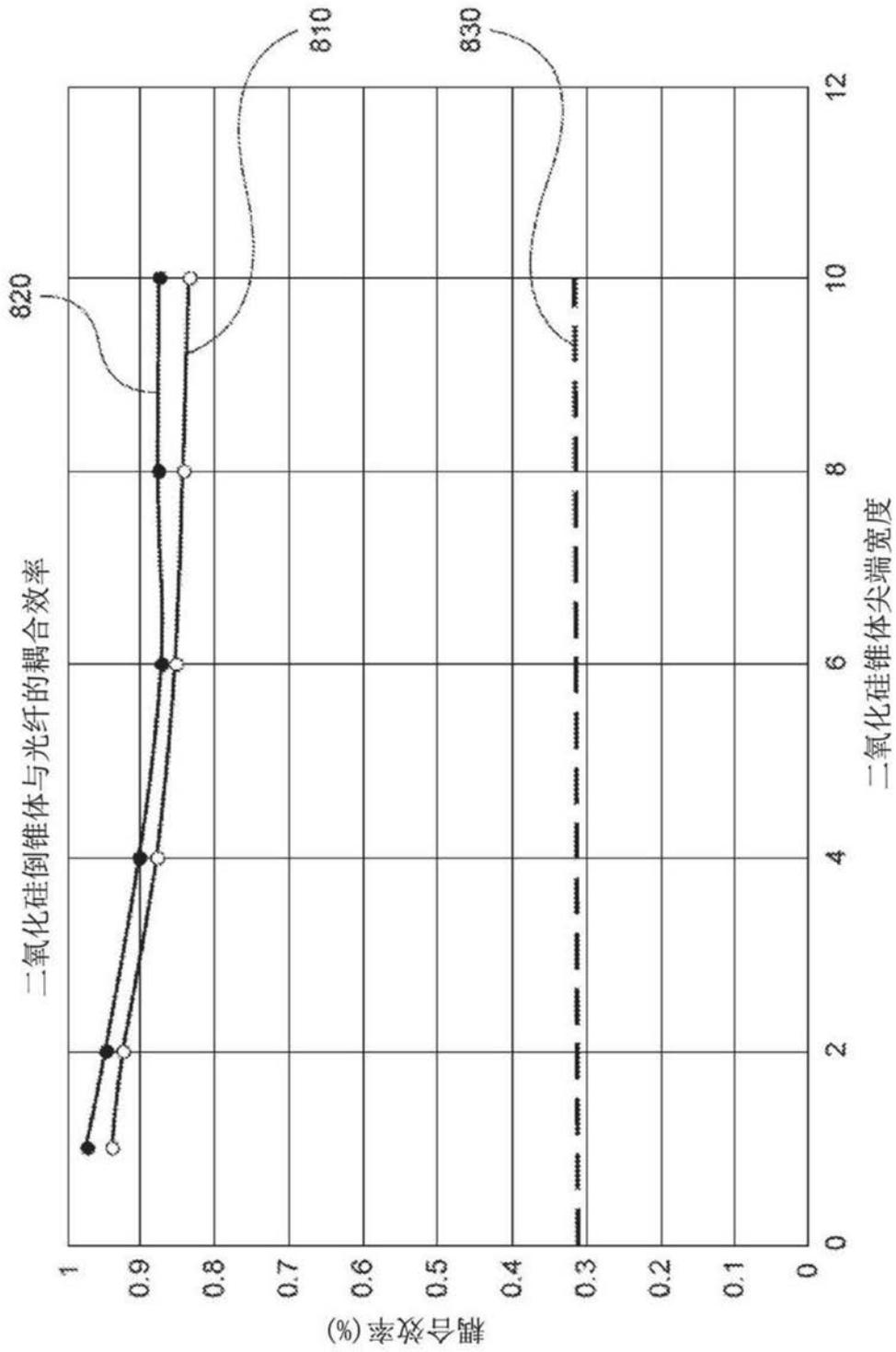


图8