

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6613951号
(P6613951)

(45) 発行日 令和1年12月4日(2019.12.4)

(24) 登録日 令和1年11月15日(2019.11.15)

(51) Int. Cl. F I
HO2M 3/155 (2006.01) HO2M 3/155 H
 HO2M 3/155 V

請求項の数 9 (全 20 頁)

<p>(21) 出願番号 特願2016-31203 (P2016-31203) (22) 出願日 平成28年2月22日 (2016.2.22) (65) 公開番号 特開2017-153189 (P2017-153189A) (43) 公開日 平成29年8月31日 (2017.8.31) 審査請求日 平成31年1月11日 (2019.1.11)</p>	<p>(73) 特許権者 000005234 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号 (74) 代理人 100104433 弁理士 官園 博一 (72) 発明者 山田 隆二 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 審査官 柳下 勝幸</p>
--	---

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項1】

直流出力回路の一方端に、一方端が接続されリアクトルと、
 前記リアクトルの他方端に一方端が接続された第1のスイッチング素子と、前記第1の
 スwitchング素子の他方端に一方端が接続されているとともに前記直流出力回路の他方端
 に他方端が接続された第2のスイッチング素子とを含むスイッチング回路と、
 前記第1のスイッチング素子と前記第2のスイッチング素子との接続点に接続されたフ
 ライニングキャパシタと、
 前記フライニングキャパシタに流れる交流電流の電流値を検出するキャパシタ電流検出部
 と、
 前記キャパシタ電流検出部が検出した前記交流電流の電流値に基づいて、前記リアクト
 ルに流れる電流値を取得して、取得した前記リアクトルに流れる電流値に基づいて、前記
 第1のスイッチング素子および前記第2のスイッチング素子のオンオフ期間を制御する制
 御部とを備える、電力変換装置。

【請求項2】

前記キャパシタ電流検出部が検出した前記交流電流の電流値の振幅を検出する振幅検出
 部をさらに備え、
 前記制御部は、前記振幅検出部により検出した前記振幅の大きさに基づいて、前記リア
 クトルに流れる電流値を取得する制御を行うように構成されている、請求項1に記載の電
 力変換装置。

【請求項 3】

前記キャパシタ電流検出部は、前記交流電流の電流値を検出する検出周波数帯域の下限が前記スイッチング回路のスイッチング周波数の10分の1以上となるように構成されている、請求項1または2に記載の電力変換装置。

【請求項 4】

前記制御部は、前記スイッチング回路のスイッチング動作の1サイクルにおいて、前記第1のスイッチング素子をオフしかつ前記第2のスイッチング素子をオンする第1期間と、前記第1のスイッチング素子をオンしかつ前記第2のスイッチング素子をオフする第2期間とを交互に設けるように制御するとともに、前記第1期間の最小長さおよび前記第2期間の最小長さを所定の長さ以上に設定するように構成されている、請求項1～3のいずれか1項に記載の電力変換装置。

10

【請求項 5】

前記リアクトルに流れる電流値を検出するとともに、前記リアクトルに流れる電流値を検出する検出周波数帯域の上限が前記スイッチング回路のスイッチング周波数の10倍未満に設定されているリアクトル電流検出部をさらに備え、

前記制御部は、前記キャパシタ電流検出部により検出された前記交流電流の電流値が所定の第1しきい値を超えた場合に、前記第1のスイッチング素子と前記第2のスイッチング素子とを共にオフにして、前記第1のスイッチング素子と前記第2のスイッチング素子とが共にオフの状態であつ、かつ、前記リアクトル電流検出部により検出した前記リアクトルに流れる電流値が所定の第2しきい値未満となった場合に、前記第1のスイッチング素子と前記第2のスイッチング素子との駆動を再開する制御を行うように構成されている、請求項1～4のいずれか1項に記載の電力変換装置。

20

【請求項 6】

前記スイッチング回路は、第1のダイオードと第2のダイオードとをさらに含み、

前記第1のダイオードと前記第2のダイオードと前記第1のスイッチング素子と前記第2のスイッチング素子とは、この順に直列に接続されており、

前記フライングキャパシタは、前記第1のスイッチング素子と前記第2のスイッチング素子との接続点に一方端が接続されているとともに、前記第1のダイオードと前記第2のダイオードとの接続点に他方端が接続されている、請求項1～5のいずれか1項に記載の電力変換装置。

30

【請求項 7】

前記スイッチング回路は、第3のスイッチング素子と第4のスイッチング素子とをさらに含み、

前記第3のスイッチング素子と前記第4のスイッチング素子と前記第1のスイッチング素子と前記第2のスイッチング素子とは、この順に直列に接続されており、

前記フライングキャパシタは、前記第1のスイッチング素子と前記第2のスイッチング素子との接続点に一方端が接続されているとともに、前記第3のスイッチング素子と前記第4のスイッチング素子との接続点に他方端が接続されている、請求項1～5のいずれか1項に記載の電力変換装置。

【請求項 8】

前記第1のスイッチング素子および前記第2のスイッチング素子は、ワイドバンドギャップ半導体からなり、

前記キャパシタ電流検出部は、前記交流電流の電流値を検出する検出周波数帯域の下限が前記ワイドバンドギャップ半導体のスイッチング周波数の10分の1以上となるように構成されている、請求項1～7のいずれか1項に記載の電力変換装置。

40

【請求項 9】

前記直流出力回路は、交流電源と、前記交流電源からの交流電流を直流電流に整流する整流回路とを含み、

前記リアクトルの一方端は、前記整流回路の一方端に接続されており、

前記第2のスイッチング素子の他方端は、前記整流回路の他方端に接続されている、請

50

求項 1 ~ 8 のいずれか 1 項に記載の電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、電力変換装置に関し、特に、フライングキャパシタを備える電力変換装置に関する。

【背景技術】

【0002】

従来、フライングキャパシタを備える電力変換装置が知られている（たとえば、特許文献 1 参照）。

【0003】

上記特許文献 1 には、フライングキャパシタを備える DC - DC コンバータが開示されている。この DC - DC コンバータには、リアクトルと、リアクトルに流れる電流の電流値を検出する電流検出回路と、リアクトルに接続されたスイッチ回路と、スイッチ回路の駆動を制御する制御回路とが設けられている。そして、制御回路は、電流検出回路により検出された電流値に基づいて、リアクトルに流れる電流の電流値が指令電流値になるように、スイッチ回路の駆動をフィードバック制御するように構成されている。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2013 - 192383 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、上記特許文献 1 に記載された DC - DC コンバータでは、制御回路は、リアクトルに流れる電流の電流値を検出する電流検出回路により検出された電流値に基づいて、スイッチ回路の駆動を制御するように構成されている。ここで、リアクトルに流れる電流の主な成分は直流成分である一方、リアクトルに流れる電流にはスイッチ回路のスイッチングに起因するリップル成分（高周波成分）が重畳する。そして、リアクトルに流れる電流値を正確に検出するためには、直流成分のみならず、リップル成分も検出する必要があるため、電流検出回路を、直流成分とリップル成分との両方を検出可能に構成する必要がある。また、リップル成分は、スイッチ回路のスイッチング周波数の 2 倍の周波数であるとともに、リップル成分の波形は、三角波である。このため、リップル成分の波形を正確に観測するためには、リップル成分の周波数の 5 倍以上の周波数（スイッチング周波数の 10 倍以上の周波数）により、電流を検出する必要がある。したがって、上記特許文献 1 に記載された DC - DC コンバータでは、電流検出回路は、下限が直流（0 Hz）でかつ上限がスイッチング周波数の 10 倍以上となる広帯域の検出周波数帯域を有することが要求されるため、電流検出回路（電流検出部）の構成が複雑化するという問題点がある。

【0006】

この発明は、上記のような課題を解決するためになされたものであり、この発明の 1 つの目的は、電流検出部の構成が複雑化するのを抑制することが可能な電力変換装置を提供することである。

【課題を解決するための手段】

【0007】

上記目的を達成するために、この発明の一の局面による電力変換装置は、直流出力回路の一方端に、一方端が接続されたリアクトルと、リアクトルの他方端に一方端が接続された第 1 のスイッチング素子と、第 1 のスイッチング素子の他方端に一方端が接続されるとともに直流出力回路の他方端に他方端が接続された第 2 のスイッチング素子とを含むスイッチング回路と、第 1 のスイッチング素子と第 2 のスイッチング素子との接続点に接続されたフライングキャパシタと、フライングキャパシタに流れる交流電流の電流値を検

10

20

30

40

50

出するキャパシタ電流検出部と、キャパシタ電流検出部が検出した交流電流の電流値に基づいて、リアクトルに流れる電流値を取得して、取得したリアクトルに流れる電流値に基づいて、第1のスイッチング素子および第2のスイッチング素子のオンオフ期間を制御する制御部とを備える。

【0008】

ここで、フライングキャパシタでは充放電に対応した交流電流が流れる。また、フライングキャパシタに流れる交流電流には、直流成分および低周波成分が略含まれず、略高周波成分のみが含まれる一方、電流値の大きさ（振幅の大きさ）は、リアクトルに流れる電流値の大きさ（直流成分、低周波成分およびリップル成分）に対応する。そこで、本願発明者はフライングキャパシタの上記現象に着目して、本発明を想到するに至った。すなわち、この発明の一の局面による電力変換装置では、上記のように、制御部を、キャパシタ電流検出部が検出したフライングキャパシタの交流電流の電流値に基づいて、リアクトルに流れる電流値を取得して、取得したリアクトルに流れる電流値に基づいて、第1のスイッチング素子および第2のスイッチング素子のオンオフ期間を制御するように構成する。これにより、キャパシタ電流検出部が検出したフライングキャパシタの交流電流の電流値の高周波成分に基づいて、リアクトルに流れる電流値の直流成分、低周波成分およびリップル成分を取得することができる。その結果、リアクトルに流れる電流値に基づいて、第1のスイッチング素子および第2のスイッチング素子のオンオフ期間を制御する際に、直流成分から高周波成分を検出するように構成されたリアクトル電流検出部を用いることなく、高周波成分のみを検出することが可能なキャパシタ電流検出部を用いることができる。したがって、高周波成分のみを検出することが可能なキャパシタ電流検出部を用いることにより、電流検出部の構成が複雑化するのを抑制することができる。なお、本願明細書では、「高周波」とは、たとえば、10kHz以上の周波数を意味するとともに、「低周波」とは、たとえば、400Hz以下から直流（周波数が0）までの周波数を意味するものとして記載している。

【0009】

上記一の局面による電力変換装置において、好ましくは、キャパシタ電流検出部が検出した交流電流の電流値の振幅を検出する振幅検出部をさらに備え、制御部は、振幅検出部により検出した振幅の大きさに基づいて、リアクトルに流れる電流値を取得する制御を行うように構成されている。このように構成すれば、フライングキャパシタに流れる交流電流の電流値の振幅は、リアクトルに流れる電流値の直流成分（または低周波成分）に対応するので、振幅検出部によって、交流電流の電流値の振幅を検出することにより、容易にリアクトルに流れる電流値の直流成分（または低周波成分）を取得することができる。

【0010】

上記一の局面による電力変換装置において、好ましくは、キャパシタ電流検出部は、交流電流の電流値を検出する検出周波数帯域の下限がスイッチング回路のスイッチング周波数の10分の1以上となるように構成されている。このように構成すれば、キャパシタ電流検出部を検出周波数帯域の下限が10分の1未満となるような広帯域の検出周波数帯域を有するように構成する必要がないので、キャパシタ電流検出部として、低周波成分を検出する機能を有さない電流検出部（たとえば、汎用の高周波用カレントトランス）を用いることができる。その結果、キャパシタ電流検出部を容易に構成することができるので、電力変換装置を容易に構成することができる。

【0011】

上記一の局面による電力変換装置において、好ましくは、制御部は、スイッチング回路のスイッチング動作の1サイクルにおいて、第1のスイッチング素子をオフしかつ第2のスイッチング素子をオンする第1期間と、第1のスイッチング素子をオンしかつ第2のスイッチング素子をオフする第2期間とを交互に設けるように制御するとともに、第1期間の最小長さおよび第2期間の最小長さを所定の長さ以上に設定するように構成されている。このように構成すれば、所定の長さをサンプリングが可能な長さに設定するとともに、第1期間および第2期間のうちの少なくとも一方の期間中にサンプリングを行うことによ

10

20

30

40

50

り、フライングキャパシタに流れる交流電流の電流値をより確実に取得することができる。

【 0 0 1 2 】

上記一の局面による電力変換装置において、好ましくは、リアクトルに流れる電流値を検出するとともに、リアクトルに流れる電流値を検出する検出周波数帯域の上限がスイッチング回路のスイッチング周波数の10倍未満に設定されているリアクトル電流検出部をさらに備え、制御部は、キャパシタ電流検出部により検出された交流電流の電流値が所定の第1しきい値を超えた場合に、第1のスイッチング素子と第2のスイッチング素子とを共にオフにして、第1のスイッチング素子と第2のスイッチング素子とが共にオフの状態で、かつ、リアクトル電流検出部により検出したリアクトルに流れる電流値が所定の第2しきい値未満となった場合に、第1のスイッチング素子と第2のスイッチング素子との駆動を再開する制御を行うように構成されている。ここで、たとえば、直流出力回路にサージが印加される等により、リアクトルに過電流が生じる場合がある。この場合、スイッチング回路の駆動を継続した場合には、過電流をさらに増幅させてしまう場合があるため、スイッチング回路の駆動を停止する（第1のスイッチング素子をオフしかつ第2のスイッチング素子をオフする）制御を行うことが考えられる。この場合、フライングキャパシタには、電流が流れなくなるため、フライングキャパシタに流れる交流電流の電流値に基づいて、リアクトルに流れる電流値を取得することが困難になり、過電流が消滅したか否かを判断することが困難になると考えられる。この点に対して、本発明では、リアクトル電流検出部により検出したリアクトルに流れる電流値が所定の第2しきい値未満となった場合に、第1のスイッチング素子と第2のスイッチング素子との駆動を再開する制御を行うように構成することにより、第1のスイッチング素子と第2のスイッチング素子とが共にオフの状態でフライングキャパシタに電流が流れていない場合でも、第2しきい値未満となった場合（過電流が消滅した場合）に、第1のスイッチング素子と第2のスイッチング素子との駆動を再開することができる。また、本発明では、リアクトル電流検出部によりリップル成分を検出する必要がないため、上記のように、リアクトル電流検出部のリアクトルに流れる電流値を検出する検出周波数帯域の上限をスイッチング回路のスイッチング周波数の10倍未満に設定することにより、容易にリアクトル電流検出部を構成することができる。

【 0 0 1 3 】

上記一の局面による電力変換装置において、好ましくは、スイッチング回路は、第1のダイオードと第2のダイオードとをさらに含み、第1のダイオードと第2のダイオードと第1のスイッチング素子と第2のスイッチング素子とは、この順に直列に接続されており、フライングキャパシタは、第1のスイッチング素子と第2のスイッチング素子との接続点に一方端が接続されているとともに、第3のダイオードと第4のダイオードとの接続点に他方端が接続されている。このように構成すれば、スイッチング回路に、4つのスイッチング素子を設けて、4つのスイッチング素子をそれぞれ制御するように構成する場合に比べて、電力変換装置の構成および制御を簡素化することができる。

【 0 0 1 4 】

上記一の局面による電力変換装置において、好ましくは、スイッチング回路は、第3のスイッチング素子と第4のスイッチング素子とをさらに含み、第3のスイッチング素子と第4のスイッチング素子と第1のスイッチング素子と第2のスイッチング素子とは、この順に直列に接続されており、フライングキャパシタは、第1のスイッチング素子と第2のスイッチング素子との接続点に一方端が接続されているとともに、第3のスイッチング素子と第4のスイッチング素子との接続点に他方端が接続されている。このように構成すれば、リアクトルから直流出力回路に電流を流す場合に、第3のスイッチング素子および第4のスイッチング素子を、直流出力回路からリアクトルに電流を流す場合の第2のスイッチング素子および第1のスイッチング素子と同様に制御することができる。その結果、電力変換装置を直流出力回路に電力を回生する機能（発電する機能）を有するように構成することができる。

【0015】

上記一の局面による電力変換装置において、好ましくは、第1のスイッチング素子および第2のスイッチング素子は、ワイドバンドギャップ半導体からなり、キャパシタ電流検出部は、交流電流の電流値を検出する検出周波数帯域の下限がワイドバンドギャップ半導体のスイッチング周波数の10分の1以上となるように構成されている。このように構成すれば、ワイドバンドギャップ半導体は比較的（たとえば、シリコン半導体と比べて）スイッチング周波数を大きく設定することができるので、第1のスイッチング素子および第2のスイッチング素子をワイドバンドギャップ半導体から構成することにより、スイッチング周波数を高周波化（たとえば、100kHz以上に）して、リアクトルを小型化することができる。ここで、従来の電力変換装置に、ワイドバンドギャップ半導体を設ける場合には、リアクトルに流れる電流値を検出する電流検出部の検出周波数帯域は下限が直流（0Hz）でかつ上限が100kHz以上にする必要がある。しかしながら、リアクトルに流れる電流値を検出する電流検出部として一般的なホール素子を用いる場合には、検出周波数帯域は下限が直流（0Hz）でかつ上限が約50kHzとなるため、従来の電力変換装置に、ワイドバンドギャップ半導体を設ける場合、特別に電流検出部をワイドバンドギャップ半導体に対応した検出周波数帯域を有するように構成する必要がある。この結果、電流検出部の構成が特に複雑化する（高価になる）と考えられる。そこで、本発明では、キャパシタ電流検出部を、交流電流の電流値を検出する検出周波数帯域の下限がワイドバンドギャップ半導体のスイッチング周波数の10分の1以上となるように構成するので、上記の特別に構成した電流検出回路を設けることなく、低周波成分を検出する機能を有さない電流検出部（たとえば、汎用の高周波用カレントトランス）を用いることができ、容易に電流検出部を構成することができる。したがって、電力変換装置にワイドバンドギャップ半導体を設ける場合に、本発明は特に有効である。

10

20

【0016】

上記一の局面による電力変換装置において、好ましくは、直流出力回路は、交流電源と、交流電源からの交流電流を直流電流に整流する整流回路とを含み、リアクトルの一方端は、整流回路の一方端に接続されており、第2のスイッチング素子の他方端は、整流回路の他方端に接続されている。このように構成すれば、電源として交流電源を用いる場合である電力変換装置をAC-DCコンバータとして構成する場合でも、電流検出部（電力変換装置）を容易に構成することができる。

30

【発明の効果】

【0017】

本発明によれば、上記のように、電流検出部の構成が複雑化するのを抑制することができる。

【図面の簡単な説明】

【0018】

【図1】本発明の第1実施形態による電力変換装置の全体構成を示す電気回路図である。

【図2】本発明の第1実施形態による電力変換装置における電圧波形および電流波形を説明するための図である。

【図3】本発明の第1実施形態による電力変換装置のスイッチング回路の状態と電流の流れ方とを説明するための電気回路図である。

40

【図4】本発明の第2実施形態による電力変換装置の全体構成を示す電気回路図である。

【図5】本発明の第3実施形態による電力変換装置の全体構成を示す電気回路図である。

【図6】本発明の第3実施形態による電力変換装置における電圧波形および電流波形を説明するための図である。

【図7】本発明の第1実施形態の変形例による電力変換装置の全体構成を示す電気回路図である。

【発明を実施するための形態】

【0019】

以下、本発明を具体化した実施形態を図面に基づいて説明する。

50

【 0 0 2 0 】

[第 1 実施形態]

図 1 ~ 図 3 を参照して、第 1 実施形態による電力変換装置 1 0 0 の構成について説明する。図 1 では、電力変換装置 1 0 0 の電気回路図を示している。

【 0 0 2 1 】

(電力変換装置の全体の構成)

図 1 に示すように、電力変換装置 1 0 0 は、直流出力回路 1 の電圧 V_{r1} (電圧値 e) を有する電力を、電圧 V_{r1} の電圧値 e 以上である電圧値 E を有する電力に変換して、負荷 1 0 1 に供給するように構成されている。たとえば、電力変換装置 1 0 0 は、いわゆる昇圧チョッパとして構成されている。また、電力変換装置 1 0 0 には、フライングキャパシタ 2 およびスイッチング回路 3 が設けられており、電力変換装置 1 0 0 は、スイッチング回路 3 を高周波数で駆動させることにより、フライングキャパシタ 2 が充放電を繰り返すことによって、負荷 1 0 1 側に所望の電圧値 E を有する電圧 (昇圧した電圧) を供給するように構成されている。すなわち、電力変換装置 1 0 0 は、いわゆるスイッチトキャパシタ方式 (フライングキャパシタ式) の電力変換回路として構成されている。また、電力変換回路 1 0 0 は、PFC (Power Factor Correction) 回路、すなわち高入力力率を有する回路として構成されている。なお、本願明細書では、「高周波」とは、たとえば、10 kHz 以上の周波数を意味するとともに、「低周波」とは、400 Hz 以下から直流 (周波数が 0) までの周波数を意味するものとして記載している。

【 0 0 2 2 】

また、第 1 実施形態では、電力変換装置 1 0 0 は、直流出力回路 1 からの直流電流を電力変換 (昇圧) して負荷 1 0 1 に供給する DC - DC コンバータとして構成されている。なお、本願明細書では、「直流電流」を、電流値が一定となる波形を有する電流に限らず、交流電流源 1 1 の交流電流が整流されて電流値が変動する波形 (整流波形) を有する電流も含む、広い概念を意味するものとして記載している。

【 0 0 2 3 】

(電力変換装置の各部の構成)

ここで、第 1 実施形態では、図 1 に示すように、直流出力回路 1 は、交流電源 1 1 と、交流電源 1 1 からの交流電流を直流電流に整流する整流回路 1 2 とを含む。

【 0 0 2 4 】

交流電源 1 1 は、たとえば、商用周波数 (50 Hz または 60 Hz) を有する正弦波の波形を有し、電圧 V_{in} および電流 I_{in} の交流電流を整流回路 1 2 (負荷 1 0 1 側) に供給するように構成されている。

【 0 0 2 5 】

整流回路 1 2 は、整流ダイオード 1 2 a ~ 1 2 d およびコンデンサ 1 2 e を含み、交流電源 1 1 からの電圧 V_{in} を有する交流電流を、電圧 V_{r1} (たとえば、電圧値 e) を有する直流電流に整流するように構成されている。これにより、たとえば、ノード N 1 では、電圧値 e となり、ノード N 2 では、電圧値が 0 となる。なお、電圧 V_{r1} を有する直流電流は整流波形となるため、電圧値 e は、一定の値に限らず変動する値であってもよい。

【 0 0 2 6 】

また、電力変換装置 1 0 0 には、リアクトル 4 (チョッパリアクトル) が設けられている。リアクトル 4 は、一方端が直流出力回路 1 に接続されており、直流出力回路 1 に対して直列に接続されている。すなわち、図 1 に示すように、リアクトル 4 と直流出力回路 1 (整流回路 1 2) とは、ノード N 1 を介して接続されている。そして、リアクトル 4 は、直流出力回路 1 からの直流電流をスイッチング回路 3 に供給するように構成されている。そして、後述する制御部 5 により、スイッチング回路 3 の駆動が制御されることによって、リアクトル 4 に流れる電流値 I_L が電圧 V_{r1} と相似形の整流波形にされることにより、電流 I_{in} を電圧 V_{in} と同位相の正弦波とすることが可能となる。

【 0 0 2 7 】

ここで、第 1 実施形態では、スイッチング回路 3 は、リアクトル 4 の他方端 (負荷 1 0

10

20

30

40

50

1側)に一方端が接続された第1スイッチング素子31と、第1スイッチング素子31の他方端に一方端が接続されているとともに直流出力回路1(整流回路12)の他方端に他方端が接続された第2スイッチング素子32とを含む。

【0028】

すなわち、リアクトル4と第1スイッチング素子31とは、ノードN3を介して接続されている。また、直流出力回路1(整流回路12)と第2スイッチング素子32とは、ノードN4を介して接続されている。

【0029】

また、スイッチング回路3には、第1ダイオード33および第2ダイオード34がさらに設けられており、第1ダイオード33、第2ダイオード34、第1スイッチング素子31、および、第2スイッチング素子32は、この順に直列に接続されている。すなわち、第1実施形態では、第1ダイオード33、第2ダイオード34、第1スイッチング素子31、および、第2スイッチング素子32は、ダイオードブリッジ回路とスイッチング素子のブリッジ回路とを構成する。

【0030】

詳細には、第1ダイオード33のアノードと第2ダイオード34のカソードとは、ノードN5を介して直列に接続されている。また、第1スイッチング素子31と第2スイッチング素子32とは、ノードN6を介して直列に接続されている。そして、第2ダイオード34のアノードと第1スイッチング素子31とは、ノードN3を介して直列に接続されている。なお、ノードN5は、特許請求の範囲の「第1のダイオードと第2のダイオードとの接続点」の一例である。また、ノードN6は、特許請求の範囲の「第1のスイッチング素子と第2のスイッチング素子との接続点」の一例である。

【0031】

ここで、第1実施形態では、第1スイッチング素子31および第2スイッチング素子32は、ワイドバンドギャップ半導体からなる。具体的には、第1スイッチング素子31および第2スイッチング素子32は、SiC、GaN、ダイヤモンド、AlN、または、ZnOのいずれかを含む半導体であり、シリコン半導体よりもバンドギャップが大きい(広い)半導体により構成されている。たとえば、第1スイッチング素子31および第2スイッチング素子32は、上記のワイドバンドギャップ半導体からなる逆阻止型IGBT、MOSFET、または、バイポーラトランジスタとして構成されている。

【0032】

また、第1ダイオード33および第2ダイオード34は、逆流防止ダイオードとして機能するように配置されている。また、第1ダイオード33および第2ダイオード34は、ワイドバンドギャップ半導体(たとえば、第1スイッチング素子31および第2スイッチング素子32と同種のワイドギャップ半導体)またはシリコン半導体から構成されている。

【0033】

これらにより、スイッチング回路3は、たとえば、100kHz以上でかつ数MHz以下の周波数となる高周波のスイッチング周波数fにより、駆動することが可能に構成されている。なお、第1スイッチング素子31および第2スイッチング素子32は、後述する制御部5に接続されており、制御部5からの制御信号に基づいて、オンオフする(駆動する)ように構成されている。

【0034】

ここで、第1実施形態では、図1に示すように、フライングキャパシタ2は、第1スイッチング素子31と第2スイッチング素子32との接続点であるノードN6に一方端が接続されているとともに、第1ダイオード33と第2ダイオード34との接続点であるノードN5に他方端が接続されている。これにより、フライングキャパシタ2は、第1スイッチング素子31および第2スイッチング素子32の駆動によって、充放電を繰り返すことにより、負荷101側の電圧値(キャパシタ6の両端の電位差)をEにするように構成されている。

10

20

30

40

50

【 0 0 3 5 】

また、電力変換装置 1 0 0 には、制御部 5 が設けられている。第 1 実施形態では、後述する電流検出部 7 が検出した交流電流の電流値 I_c に基づいて、リアクトル 4 に流れる電流値 I_L を取得して、取得したリアクトル 4 に流れる電流値 I_L に基づいて、第 1 スwitchング素子 3 1 および第 2 スwitchング素子 3 2 のオンオフ期間を制御するように構成されている。以下、具体的に説明する。

【 0 0 3 6 】

ここで、図 2 には、縦軸を電圧値または電流値、横軸を時間とする、電力変換装置 1 0 0 における電圧波形および電流波形の半サイクル分を示している。具体的には、図 2 には、第 1 スwitchング素子 3 1 の両端の電位差（電圧 V_{s1} ）の波形と、第 2 スwitchング素子 3 2 の両端の電位差（電圧 V_{s2} ）の波形と、ノード N 3 とノード N 4 との間の電位差（電圧 V_{r2} ）の波形と、リアクトル 4 の電流値 I_L の波形と、フライングキャパシタ 2 の電流値 I_c の波形を示している。なお、電流値 I_c は、フライングキャパシタ 2 から放電する方向に流れる電流値の大きさを正として表し、充電する方向に流れる電流値の大きさ方向を負として表している。

【 0 0 3 7 】

図 3 に示すように、第 1 スwitchング素子 3 1 および第 2 スwitchング素子 3 2 は、制御部 5（図 1 参照）により、パルス幅（オンオフ期間）およびパルス周期が制御されるように構成されている。具体的には、制御部 5 は、スitchング回路 3 のスitchング動作の 1 サイクルにおいて、図 3（a）～図 3（d）の状態を繰り返し形成することにより、フライングキャパシタ 2 の充放電を繰り返させ、キャパシタ 6 の両端の電位差（負荷 1 0 1 の両端の電位差）を電圧値 E に維持する制御を行うように構成されている。なお、負荷 1 0 1 の両端の電位差は、ノード N 7 およびノード N 8 の間の電位差に対応する。また、図 3 では、電流の流れを太い矢印により示している。また、キャパシタ 6 は、電圧値 E を有する電圧を生成するように充放電を行うとともに、スitchング回路 3 から負荷 1 0 1 へ流れる電流を平滑化する機能を有する。

【 0 0 3 8 】

詳細には、図 3（a）に示すように、制御部 5 は、第 1 スwitchング素子 3 1 および第 2 スwitchング素子 3 2 を共にオンの状態にすることにより、電圧 V_{r2} の電圧値が略 0 でかつフライングキャパシタ 2 には電流が流れない状態（電流値 I_c が 0）となる。この状態の期間を、期間 T_1 （図 2 参照）とする。なお、図 2 では、期間 T_1 の一部に対して符号を付しているが、第 1 スwitchング素子 3 1 および第 2 スwitchング素子 3 2 が共にオン（ $V_{s1} = 0$ でかつ $V_{s2} = 0$ ）の状態は、いずれも期間 T_1 であるものとする。以下の期間 $T_2 \sim T_4$ においても、図 2 では、一部のみ符号を付している。

【 0 0 3 9 】

また、図 3（b）に示すように、制御部 5 は、第 1 スwitchング素子 3 1 をオフ（ $V_{s1} = V_c$ ）とし第 2 スwitchング素子 3 2 をオン（ $V_{s2} = 0$ ）とする状態にすることにより、電圧 V_{r2} の電圧値が略 $E/2$ （略 V_c ）でかつフライングキャパシタ 2 に電流が流れる（電流値 I_c が負の）状態となる。この期間、フライングキャパシタ 2 に充電がなされる。この状態の期間を、期間 T_2 （図 2 参照）とする。なお、期間 T_2 は、特許請求の範囲の「第 1 期間」の一例である。

【 0 0 4 0 】

また、図 3（c）に示すように、制御部 5 は、第 1 スwitchング素子 3 1 をオン（ $V_{s1} = 0$ ）とし第 2 スwitchング素子 3 2 をオフ（ $V_{s2} = E - V_c$ ）とする状態にすることにより、電圧 V_{r2} の電圧値が略 $E/2$ （略 $E - V_c$ ）でかつフライングキャパシタ 2 から電流が流れる（電流値 I_c が正の）状態となる。この期間、フライングキャパシタ 2 から放電がなされる。この状態の期間を、期間 T_3 （図 2 参照）とする。なお、期間 T_3 は、特許請求の範囲の「第 2 期間」の一例である。

【 0 0 4 1 】

また、図 3（d）に示すように、制御部 5 は、第 1 スwitchング素子 3 1 がオフ（ V_{s1}

10

20

30

40

50

1 = V_c) がかつ第2スイッチング素子32がオフ ($V_{s2} = E - V_c$) の状態にすることにより、電圧 V_{r2} の電圧値が E がかつフライングキャパシタ2では電流が流れない状態 (電流値 I_c が0) となる。この状態の期間を、期間 T_4 (図2参照) とする。

【0042】

ここで、第1実施形態では、図2に示すように、制御部5は、期間 T_2 と期間 T_3 とを交互に設けるように制御するとともに、期間 T_2 の最小長さ T_{2m} および期間 T_3 の最小長さ T_{3m} を所定の下限長さ T_{p1} 以上に設定するように構成されている。より好ましくは、制御部5は、期間 T_2 の最小長さ T_{2m} および期間 T_3 の最小長さ T_{3m} を所定の下限長さ T_{p1} 以上でかつ所定の上限長さ T_{p2} (図示せず) 以下に設定するように構成されている。

10

【0043】

ここで、制御部5 (振幅検出部8) により、電流値 I_c のサンプリングが行われる際に、電流値 I_c が、電流値 I_c の電流波形のオンまたはオフのエッジにかかわらず安定した値 (レベル) である必要がある。たとえば、期間 T_2 の最小長さ T_{2m} および期間 T_3 の最小長さ T_{3m} が、制御部5からスイッチング回路3に対するパルス周期 T_M (期間 T_2 および T_3 の上限値) の5%よりも小さい場合には、サンプリングが失敗してしまう場合が生じる。そこで、第1実施形態では、所定の下限長さ T_{p1} は、制御部5からスイッチング回路3に対するパルス周期 T_M の約5% (20分の1) となるように設定されている。これにより、期間 T_2 の最小長さ T_{2m} および期間 T_3 の最小長さ T_{3m} がパルス周期 T_M の5%以上 (T_{p1} 以上) となるように構成されている。

20

【0044】

また、期間 T_2 の最小長さ T_{2m} および期間 T_3 の最小長さ T_{3m} が、長すぎる場合、たとえば、パルス周期 T_M の10%を超える場合には、期間 T_2 および期間 T_3 の可変域 (下限値から上限値までの可変域) が比較的小さくなるため、昇圧チョッパとしての制御性能が低下するという問題点がある。そこで、第1実施形態では、所定の上限長さ T_{p2} は、パルス周期 T_M の約10% (10分の1) となるように設定されており、期間 T_2 の最小長さ T_{2m} および期間 T_3 の最小長さ T_{3m} がパルス周期 T_M の10%以下となるように構成されている。

【0045】

また、図1に示すように、第1実施形態では、電力変換装置100には、電流検出部7が設けられている。電流検出部7は、フライングキャパシタ2の近傍に設けられており、フライングキャパシタ2に流れる交流電流の電流値 I_c を検出するように構成されている。たとえば、電流検出部7は、高周波用のカレントトランスとして構成されている。なお、カレントトランスは、原理上、周波数が大きくなる程小型化が容易になる。また、電流検出部7は、特許請求の範囲の「キャパシタ電流検出部」の一例である。

30

【0046】

図2に示すように、充放電中の期間 (期間 T_2 および T_3) では、電流値 I_c の瞬時値の絶対値と電流値 I_L の瞬時値の絶対値とは略等しい値となる。したがって、電流値 I_c の充電中の値 (負の値) を反転させて、電流値 I_c の充放電中以外の期間 (期間 T_1 および T_4) の値を補完する (電流波形の包絡線を求める) ことにより、電流値 I_c に基づいて、電流値 I_L を取得することが可能になる。

40

【0047】

ここで、図2に示すように、電流値 I_L にはリップル成分が重畳する。電流値 I_L の制御の安定性を維持するためには、スイッチング回路3の動作を、リップル成分も含めた電流値 I_L の変化に追従させて変化することが必要となる。ここで、リップルは、フライングキャパシタ2の充電および放電のたびに生じるため、リップルの周波数はスイッチング周波数 f の2倍 ($2 \times f$) となる。また、図2に示すように、リップルの波形は、三角波となるため、波形を正確に観測する (捉える) ためには、少なくともリップルの周波数の高調波成分 (5倍波成分) まで検出する必要がある。すなわち、リップルを検出するためには、スイッチング周波数 f の10倍の周波数により検出する必要がある。なお、リアクトル4の大きさ

50

(インピーダンス)は、リップル成分が直流成分または商用周波数成分の10%~20%となるように構成されている。

【0048】

そこで、第1実施形態では、電流検出部7は、検出周波数帯域の上限がスイッチング回路3のスイッチング周波数 f の10倍以上となるように構成されている。好ましくは、より検出精度を高めるために、電流検出部7は、検出周波数帯域の上限がスイッチング周波数 f の50倍以上に構成されている。

【0049】

また、フライングキャパシタ2の容量が比較的小さいため、電流値 I_c には低周波成分が重畳しない。そして、電流値 I_L の低周波成分は、電流値 I_c に対しては振幅の大きさ(変化)として現れる。したがって、電流値 I_c の低周波成分(直流成分および商用周波数の成分)を検出する必要がない。そこで、第1実施形態では、電流検出部7は、電流値 I_c を検出する検出周波数帯域の下限がスイッチング回路3のスイッチング周波数 f の10分の1以上となるように構成されている。また、第1実施形態では、スイッチング周波数 f は、ワイドバンドギャップ半導体から構成される第1スイッチング素子31および第2スイッチング素子32のスイッチング周波数 f に対応している。

【0050】

ここで、第1実施形態では、電力変換装置100には、振幅検出部8が設けられている。振幅検出部8は、電流検出部7が検出した交流電流の電流値 I_c の振幅を検出するように構成されている。具体的には、振幅検出部8は、絶対値取得部81と、サンプルホールド部82とを含む。

【0051】

絶対値取得部81は、電流検出部7が検出した交流電流の電流値 I_c の絶対値を取得(検出)するように構成されている。これにより、電流検出部7が充電期間(期間 T_2)に検出した電流値 I_c が反転され、電流値 I_L の振幅の大きさを取得することが可能となる。

【0052】

サンプルホールド部82は、サンプリング周期 T_S ごとに、絶対値取得部81が取得した電流値 I_L の振幅の大きさを取得する(サンプリングする)ように構成されている。

【0053】

なお、サンプリング周期 T_S は、充電期間の期間 T_2 と放電期間の期間 T_3 とにそれぞれサンプリングを行うように、設定されてもよいし、充電期間の期間 T_2 と放電期間の期間 T_3 とのいずれか一方にサンプリングを行うように、設定されていてもよい。たとえば、サンプリング周期 T_S は、パルス周期 T_M と等しい値に設定されていてもよいし、パルス周期 T_M の1/2となるように設定されていてもよい。

【0054】

そして、制御部5は、サンプルホールド部82からサンプリングされた値(電流値 I_L の振幅の大きさ)を取得する制御を行うように構成されている。これにより、第1実施形態では、制御部5は、振幅検出部8により検出した振幅の大きさに基づいて、リアクトル4に流れる電流値 I_L を取得することが可能に構成されている。

【0055】

そして、第1実施形態では、制御部5は、取得したリアクトル4に流れる電流値 I_L に基づいて、スイッチング回路3のオンオフ期間(期間 $T_1 \sim T_4$)の時間比率の制御を行うように構成されている。たとえば、制御部5は、電流値 I_L と指令電流値 I_o と比較して、電流値 I_L が指令電流値 I_o よりも小さい場合には、電圧 V_r2 の電圧値がより大きくなるように、スイッチング回路3を制御して、電流値 I_L が指令電流値 I_o よりも大きい場合には、電圧 V_r2 の電圧値がより小さくなるように、スイッチング回路3を制御するように構成されている。これにより、制御部5は、負荷101に印加される電圧値 E を維持した状態で、電流値 I_L を指令電流値 I_o に略一致するようにフィードバック制御することが可能に構成されている。

10

20

30

40

50

【 0 0 5 6 】

[第 1 実施形態の効果]

第 1 実施形態では、以下のような効果を得ることができる。

【 0 0 5 7 】

第 1 実施形態では、上記のように、制御部 5 を、電流検出部 7 が検出したフライングキャパシタ 2 の交流電流の電流値 I_c に基づいて、リアクトル 4 に流れる電流値 I_L を取得して、取得したリアクトル 4 に流れる電流値 I_L に基づいて、第 1 スイッチング素子 3 1 および第 2 スイッチング素子 3 2 のオンオフ期間（期間 $T_1 \sim T_4$ の時間比率）を制御するように構成する。これにより、制御部 5 を、電流検出部 7 が検出したフライングキャパシタ 2 の交流電流の電流値 I_c の高周波成分に基づいて、リアクトル 4 に流れる電流値 I_L の直流成分、低周波成分およびリップル成分を取得することができる。その結果、電流値 I_L に基づいて、第 1 スイッチング素子 3 1 および第 2 スイッチング素子 3 2 のオンオフ期間を制御する際に、直流成分から高周波成分を検出するように構成されたリアクトル電流検出部を用いることなく、電流検出部 7（カレントトランス）を用いることができる。したがって、電流検出部 7（カレントトランス）を用いることができることにより、電流検出部 7 の構成が複雑化するのを抑制することができる。

10

【 0 0 5 8 】

また、第 1 実施形態では、上記のように、電力変換装置 1 0 0 に、電流検出部 7 が検出した交流電流の電流値 I_c の振幅を検出する振幅検出部 8 を設ける。そして、制御部 5 を、振幅検出部 8 により検出した振幅の大きさに基づいて、リアクトル 4 に流れる電流値 I_L を取得する制御を行うように構成する。これにより、フライングキャパシタ 2 に流れる交流電流の電流値 I_c の振幅は、リアクトル 4 に流れる電流値 I_L の直流成分および低周波成分に対応するので、振幅検出部 8 により、交流電流の電流値 I_c の振幅を検出することによって、容易にリアクトル 4 に流れる電流値 I_L の直流成分および低周波成分を取得することができる。

20

【 0 0 5 9 】

また、第 1 実施形態では、上記のように、電流検出部 7 を、交流電流の電流値 I_c を検出する検出周波数帯域の下限がスイッチング回路 3 のスイッチング周波数 f の 1 0 分の 1 以上となるように構成する。これにより、電流検出部 7 を検出周波数帯域の下限が 1 0 分の 1 未満となるような広帯域の検出周波数帯域を有するように構成する必要がないので、電流検出部 7 として、低周波成分を検出する機能を有さない電流検出部（たとえば、汎用の高周波用カレントトランス）を用いることができる。その結果、電流検出部 7 を容易に構成することができるので、電力変換装置 1 0 0 を容易に構成することができる。

30

【 0 0 6 0 】

また、第 1 実施形態では、上記のように、制御部 5 を、スイッチング回路 3 のスイッチング動作の 1 サイクルにおいて、第 1 スイッチング素子 3 1 をオフしかつ第 2 スイッチング素子 3 2 をオンする期間 T_2 と、第 1 スイッチング素子 3 1 をオンしかつ第 2 スイッチング素子 3 2 をオフする期間 T_3 とを交互に設けるように制御するとともに、期間 T_2 の最小長さ T_{2m} および期間 T_3 の最小長さ T_{3m} を所定の長さ T_{p1} 以上に設定するように構成する。これにより、所定の長さ T_{p1} をサンプリングが可能な長さに設定するとともに、期間 T_2 および期間 T_3 のうちの少なくとも一方の期間中にサンプリングを行うことにより、フライングキャパシタ 2 に流れる交流電流の電流値 I_c をより確実に電流値 I_c を取得することができる。

40

【 0 0 6 1 】

また、第 1 実施形態では、上記のように、スイッチング回路 3 に、第 1 ダイオード 3 3 と第 2 ダイオード 3 4 とを設けて、第 1 ダイオード 3 3 と第 2 ダイオード 3 4 と第 1 スイッチング素子 3 1 と第 2 スイッチング素子 3 2 とを、この順に直列に接続するように構成する。そして、フライングキャパシタ 2 を、第 1 スイッチング素子 3 1 と第 2 スイッチング素子 3 2 との接続点（ノード N_6 ）に一方端を接続するとともに、第 1 ダイオード 3 3 と第 2 ダイオード 3 4 との接続点（ノード N_5 ）に他方端を接続するように構成する。こ

50

れにより、スイッチング回路 3 に、4 つのスイッチング素子を設けて、4 つのスイッチング素子をそれぞれ制御するように構成する場合に比べて、電力変換装置 100 の構成を簡素化することができる。

【0062】

また、第 1 実施形態では、上記のように、第 1 スwitchング素子 31 および第 2 スwitchング素子 32 をワイドバンドギャップ半導体から構成して、電流検出部 7 を、交流電流の電流値 I_c を検出する検出周波数帯域の下限がワイドバンドギャップ半導体のスイッチング周波数 f の 10 分の 1 以上となるように構成する。これにより、ワイドバンドギャップ半導体は比較的（たとえば、シリコン半導体と比べて）スイッチング周波数を大きく設定することができるので、第 1 スwitchング素子 31 および第 2 スwitchング素子 32 をワイドバンドギャップ半導体から構成することにより、スイッチング周波数 f を高周波化（たとえば、100 kHz 以上に）して、リアクトル 4 を小型化することができる。

10

【0063】

また、第 1 実施形態では、上記のように、直流出力回路 1 に、交流電源 11 と、交流電源 11 からの交流電流を直流電流に整流する整流回路 12 とを設ける。また、リアクトル 4 の一方端を、整流回路 12 の一方端（ノード N1）に接続して、第 2 スwitchング素子 32 の他方端を、整流回路 12 の他方端（ノード N2）に接続する。これにより、電源として交流電源 11 を用いる場合である電力変換装置 100 を AC-DC コンバータとして構成する場合でも、電流検出部 7（電力変換装置 100）を容易に構成することができる。

20

【0064】

[第 2 実施形態]

次に、図 4 を参照して、第 2 実施形態による電力変換装置 200 の構成について説明する。第 2 実施形態では、第 1 実施形態による電力変換装置 100 と異なり、リアクトル電流検出部 204a が設けられている。なお、上記第 1 実施形態と同一の構成については、同じ符号を付してその説明を省略する。

【0065】

（第 2 実施形態による電力変換装置の構成）

図 4 に示すように、第 2 実施形態による電力変換装置 200 には、リアクトル電流検出部 204a と、制御部 205 と、キャパシタ電流検出部 207 とが設けられている。

30

【0066】

そして、リアクトル電流検出部 204a は、リアクトル 4 に流れる電流値 I_L を検出するとともに、リアクトル 4 に流れる電流値 I_L を検出する検出周波数帯域の上限がスイッチング回路 3 のスイッチング周波数 f の 10 倍未満に設定されている。すなわち、リアクトル電流検出部 204a は、電流値 I_L の大きさは取得することが可能である一方、リップル成分（スイッチング周波数 f の 10 倍以上の周波数の成分）を検出する機能は有さないように構成されている。

【0067】

たとえば、リアクトル電流検出部 204a は、検出周波数帯域の上限がスイッチング回路 3 のスイッチング周波数 f の 10 倍未満のシャント抵抗（汎用のシャント抵抗）により構成されている。

40

【0068】

また、キャパシタ電流検出部 207 は、第 1 実施形態による電流検出部 7 と同様に、高周波用のカレントトランスにより構成されている。

【0069】

また、制御部 205 は、キャパシタ電流検出部 207 により検出された交流電流の電流値 I_c が所定の第 1 しきい値 I_{t1} を超えた場合に、第 1 スwitchング素子 31 と第 2 スwitchング素子 32 とを共にオフ（図 3（d）参照）にして、第 1 スwitchング素子 31 と第 2 スwitchング素子 32 とが共にオフの状態、かつ、リアクトル電流検出部 204a により検出したリアクトル 4 に流れる電流値 I_L が所定の第 2 しきい値 I_{t2} 未満とな

50

った場合に、第1スイッチング素子31と第2スイッチング素子32との駆動を再開する制御を行うように構成されている。

【0070】

詳細には、制御部205は、キャパシタ電流検出部207により検出された交流電流の電流値 I_c が第1しきい値 I_{t1} を超えた場合、電力変換装置200に過電流が発生したと判断して電力変換装置200を保護するための制御を開始するように構成されている。すなわち、第1しきい値 I_{t1} は、スイッチング回路3が通常駆動される場合（過電流でない場合）にフライングキャパシタ2に流れる電流値 I_c よりも大きい値に設定されている。

【0071】

そして、制御部205は、電力変換装置200を保護するための制御として、第1スイッチング素子31と第2スイッチング素子32とが共にオフの状態にして、スイッチング回路3の駆動を停止する制御を行うように構成されている。

【0072】

そして、制御部205は、過電流の消滅を検出（判断）するために、リアクトル電流検出部204aにより検出されたリアクトル4に流れる電流値 I_L を取得するように構成されている。そして、制御部205は、電流値 I_L が第2しきい値 I_{t2} 未満となった場合に、過電流が消滅したと判断して、第1スイッチング素子31と第2スイッチング素子32と（スイッチング回路3）の駆動を再開する制御を行うように構成されている。たとえば、第2しきい値 I_{t2} は、通常の状態（過電流でない場合）にリアクトル4に流れる電流値 I_L の上限値に設定されている。

【0073】

なお、第2実施形態による電力変換装置200においても、制御部205は、キャパシタ電流検出部207が検出した交流電流の電流値 I_c に基づいて、リアクトル4に流れる電流値 I_L を取得して、取得したリアクトル4に流れる電流値 I_L に基づいて、第1スイッチング素子31および第2スイッチング素子32のオンオフ期間を制御するように構成されている。

【0074】

また、第2実施形態による電力変換装置200のその他の構成は、第1実施形態における電力変換装置100と同様である。

【0075】

[第2実施形態の効果]

第2実施形態では、以下のような効果を得ることができる。

【0076】

第2実施形態では、上記のように、電力変換装置200に、リアクトル4に流れる電流値 I_L を検出するリアクトル電流検出部204aを設ける。また、制御部205を、キャパシタ電流検出部207により検出された交流電流の電流値 I_c が第1しきい値 I_{t1} を超えた場合に、第1スイッチング素子31と第2スイッチング素子32とを共にオフにして、第1スイッチング素子31と第2スイッチング素子32とが共にオフの状態、かつ、リアクトル電流検出部204aにより検出したリアクトル4に流れる電流値 I_L が第2しきい値 I_{t2} 未満となった場合に、第1スイッチング素子31と第2スイッチング素子32との駆動を再開する制御を行うように構成する。ここで、直流出力回路1にサージが印加される等により、リアクトル4（電力変換装置200）に過電流が生じる場合がある。そこで、第2実施形態では、制御部205を、スイッチング回路3の駆動を継続した場合には、過電流をさらに増幅させてしまう場合があるため、スイッチング回路3の駆動を停止する（第1スイッチング素子31をオフしかつ第2スイッチング素子32をオフする）制御（電力変換装置200を保護するための制御）を行うように構成されている。また、この場合、フライングキャパシタ2には、電流が流れなくなるため、フライングキャパシタ2に流れる交流電流の電流値 I_c に基づいて、リアクトル4に流れる電流値 I_L を取得することが困難になる。この点に対して、第2実施形態では、上記のように構成するこ

10

20

30

40

50

とにより、第1スイッチング素子31と第2スイッチング素子32とが共にオフの状態
 フライイングキャパシタ2に電流が流れていない場合でも、リアクトル4に流れる電流値 I_L
 を取得して、第2しきい値 I_{t2} 未満となった場合（過電流が消滅した場合）に、第1
 スwitchング素子31と第2スイッチング素子32との駆動を再開することができる。

【0077】

また、第2実施形態では、上記のように、リアクトル電流検出部204aを、リアクトル
 I_L に流れる電流値を検出する検出周波数帯域の上限がスイッチング回路3のスイッ
 チング周波数 f の10倍未満に設定する。これにより、リアクトル電流検出部204aによ
 りリップル成分を検出する必要がないため、スイッチング回路3にワイドバンドギャップ半
 導体を設ける場合にも、リアクトル電流検出部204aの検出周波数帯域の上限をワイド
 バンドギャップ半導体に合わせて大きくする必要がなく、容易にリアクトル電流検出部2
 04aを構成することができる。たとえば、上記のように、リアクトル電流検出部204
 aを汎用のシャント抵抗により構成することができる。

10

【0078】

また、第2実施形態による電力変換装置200のその他の効果は、第1実施形態におけ
 る電力変換装置100と同様である。

【0079】

[第3実施形態]

次に、図5を参照して、第3実施形態による電力変換装置300の構成について説明す
 る。第3実施形態では、ダイオードブリッジ回路とスイッチング素子のブリッジ回路との
 組み合わせにより構成されていた電力変換装置100と異なり、スイッチング素子のブリ
 ッジ回路を備える。なお、上記第1実施形態および上記第2実施形態と同一の構成につ
 いては、同じ符号を付してその説明を省略する。

20

【0080】

（第3実施形態による電力変換装置の構成）

図5に示すように、第3実施形態による電力変換装置300には、スイッチング回路3
 03と、制御部305と、振幅検出部308とが設けられている。

【0081】

ここで、第3実施形態では、スイッチング回路303は、第3スイッチング素子333
 と第4スイッチング素子334とを含み、第3スイッチング素子333と第4スイッ
 チング素子334と第1スイッチング素子31と第2スイッチング素子32とは、この順に直
 列に接続されている。また、第3スイッチング素子333と第4スイッチング素子334
 とは、ワイドバンドギャップ半導体により構成されている。

30

【0082】

そして、制御部305は、電流検出部7から取得した電流値 I_c に基づいて、リアクトル4
 の電流値 I_L を取得して、取得した電流値 I_L に基づいて、第3スイッチング素子3
 33、第4スイッチング素子334、第1スイッチング素子31、および、第2スイッ
 チング素子32のそれぞれのオンオフ期間を制御するように構成されている。

【0083】

ここで、図6に示すように、負荷101から直流出力回路1に電力の回生（たとえば、
 発電）を行う場合には、電圧 V_{r2} は、第1実施形態による電力変換装置100の波形（
 図2参照）と同様になる一方、電流（電流値 I_c および I_L ）の極性が反転する。そこで
 、第2実施形態では、振幅検出部308には、絶対値取得部81を設けずに、極性反転部
 381が設けられている。

40

【0084】

極性反転部381は、制御部305からの制御信号により、第1スイッチング素子31
 がオフでかつ第2スイッチング素子32がオンの状態の時のみ、検出信号の極性を反転す
 るように構成されている。すなわち、極性反転部381は、第1スイッチング素子31が
 オンでかつ第2スイッチング素子32がオフの状態の時、 $I_c = I_L$ とし、第1スイッ
 チング素子31がオフでかつ第2スイッチング素子32がオンの状態の時、 $I_c = -I_L$ と

50

して検出するように構成されている。これにより、第3実施形態による電力変換装置300では、両極性の電流検出が可能に構成されている。

【0085】

また、フライングキャパシタ2は、第1スイッチング素子31と第2のスイッチング素子32との接続点(ノードN302)に一方端が接続されるとともに、第3スイッチング素子333と第4スイッチング素子334との接続点(ノードN302)に他方端が接続されている。

【0086】

そして、制御部305は、電流検出部7が検出した交流電流の電流値 I_c に基づいて、振幅検出部308によりリアクトル4に流れる電流値 I_L を取得して、取得したリアクトル4に流れる電流値 I_L に基づいて、第1スイッチング素子31、第2スイッチング素子32、第3スイッチング素子333、および、第4スイッチング素子334のオンオフ期間を制御するように構成されている。

10

【0087】

そして、制御部305は、負荷101から直流出力回路1に電力の回生を行う場合には、第3スイッチング素子333および第4スイッチング素子334を、直流出力回路1からリアクトル4に電流を流す場合の第2スイッチング素子32および第1スイッチング素子31と同様に制御するように構成されている。

【0088】

また、第3実施形態による電力変換装置300のその他の構成は、第1実施形態における電力変換装置100と同様である。

20

【0089】

[第3実施形態の効果]

第3実施形態では、以下のような効果を得ることができる。

【0090】

第3実施形態では、上記のように、スイッチング回路303に、第3スイッチング素子333と第4スイッチング素子334とを設けて、第3スイッチング素子333と第4スイッチング素子334と第1スイッチング素子31と第2スイッチング素子32とを、この順に直列に接続する。そして、第1スイッチング素子31と第2スイッチング素子32との接続点(ノードN302)にフライングキャパシタ2の一方端を接続するとともに、第3スイッチング素子333と第4スイッチング素子334との接続点(ノードN301)にフライングキャパシタ2の他方端を接続する。これにより、リアクトル4から直流出力回路1に電流を流す場合に、第3スイッチング素子333および第4スイッチング素子334を、直流出力回路1からリアクトル4に電流を流す場合の第2スイッチング素子32および第1スイッチング素子31と同様に制御することができる。その結果、電力変換装置300を直流出力回路1に電力を回生する機能(発電する機能)を有するように構成することができる。

30

【0091】

また、第3実施形態による電力変換装置300のその他の効果は、第1実施形態における電力変換装置100と同様である。

40

【0092】

[変形例]

なお、今回開示された実施形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施形態の説明ではなく特許請求の範囲によって示され、さらに特許請求の範囲と均等の意味および範囲内でのすべての変更(変形例)が含まれる。

【0093】

たとえば、上記第1~第3実施形態では、直流出力回路1に交流電源11を設ける例を示したが、本発明はこれに限られない。たとえば、図7に示す変形例のように、直流出力回路401を直流電源として構成してもよい。なお、図7では、第1実施形態による電力

50

変換装置 100 の直流出力回路 1 (図 1 参照) を直流電源からなる直流出力回路 401 に置き換える例を示しているが、第 2 実施形態による電力変換装置 200 または第 3 実施形態による電力変換装置 300 の直流出力回路 1 (図 4 および図 5 参照) を直流電源からなる直流出力回路 401 に置き換えてもよい。

【0094】

また、上記第 1 実施形態および上記第 2 実施形態では、振幅検出部 8 を、絶対値取得部 81 により取得した絶対値を、サンプルホールド部 82 によりサンプリングするように構成する例を示したが、本発明はこれに限られない。たとえば、振幅検出部 8 を、サンプルホールド部 82 により電流検出部 7 の検出した電流値 I_c をサンプリングした後に、絶対値取得部 81 により絶対値を取得するように構成してもよい。

10

【0095】

また、上記第 1 実施形態および上記第 2 実施形態では、振幅検出部 8 にサンプルホールド部 82 を設ける例を示したが、本発明はこれに限られない。たとえば、振幅検出部 8 に、サンプルホールド部 82 に代えてピークホールド回路を設けてもよい。この場合、ピークホールド回路のリセットの動作がピークホールド回路の内部のコンデンサの放電等により受動的に行われるため、リセットの完了が比較的遅くなり、これに起因して制御の応答も比較的遅くなる場合があると考えられる。したがって、振幅検出部 8 に、ピークホールド回路を設けるためには、安定性が多少低下しても問題が少ない(元々の安定性が十分高い)電力変換装置 100 に用いることが好ましい。なお、安定性が十分高い電力変換装置(制御系)とは、たとえば、制御部が、電流制御に比例制御のみ(積分要素を含まない)行う

20

【0096】

また、上記第 1 ~ 第 3 実施形態では、電流検出部を、検出周波数帯域の下限がスイッチング周波数 f の 10 分の 1 以上でかつ上限が 50 倍以上となるように構成する例を示したが、本発明はこれに限られない。すなわち、電流検出部を、検出周波数帯域の下限がスイッチング周波数 f の 10 分の 1 未満でかつ上限が 50 倍未満となるように構成してもよい。

【0097】

また、上記第 1 ~ 第 3 実施形態では、期間 T_2 の最小長さ T_{2m} および期間 T_3 の最小長さ T_{3m} を所定の下限長さ T_{p1} 以上でかつ所定の上限長さ T_{p2} 以下に設定する例を示したが、本発明はこれに限られない。すなわち、多少のサンプリングの失敗を許容する場合には、最小長さ T_{2m} および最小長さ T_{3m} を所定の下限長さ T_{p1} 未満に設定してよいし、期間 T_2 の T_3 の可変域が比較的小さくてもよい場合には、所定の上限長さ T_{p2} よりも大きく設定してもよい。

30

【0098】

また、上記第 1 ~ 第 3 実施形態では、第 1 スwitching 素子 31 および第 2 スwitching 素子 32 を、ワイドバンドギャップ半導体から構成する例を示したが、本発明はこれに限られない。たとえば、第 1 スwitching 素子 31 および第 2 スwitching 素子 32 は、シリコン半導体から構成してもよい。

40

【符号の説明】

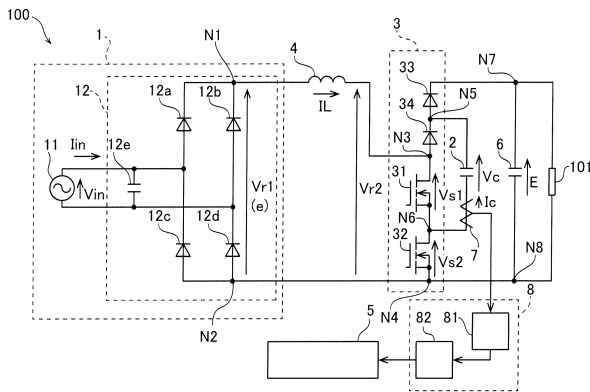
【0099】

- 1、401 直流出力回路
- 2 フライングキャパシタ
- 3、303 スwitching 回路
- 4 リアクトル
- 5、205、305 制御部
- 7 電流検出部(キャパシタ電流検出部)
- 8、308 振幅検出部
- 11 交流電源

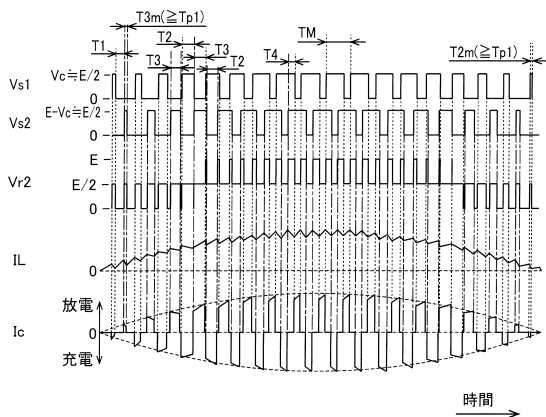
50

- 1 2 整流回路
- 3 1 第1スイッチング素子(第1のスイッチング素子)
- 3 2 第2スイッチング素子(第2のスイッチング素子)
- 3 3 第1ダイオード(第1のダイオード)
- 3 4 第2ダイオード(第2のダイオード)
- 1 0 0、2 0 0、3 0 0 電力変換装置
- 2 0 4 a リアクトル電流検出部
- 2 0 7 キャパシタ電流検出部
- 3 3 3 第3スイッチング素子(第3のスイッチング素子)
- 3 3 4 第4スイッチング素子(第4のスイッチング素子)
- N 5 ノード(第1のダイオードと第2のダイオードとの接続点)
- N 6 ノード(第1のスイッチング素子と第2のスイッチング素子との接続点)

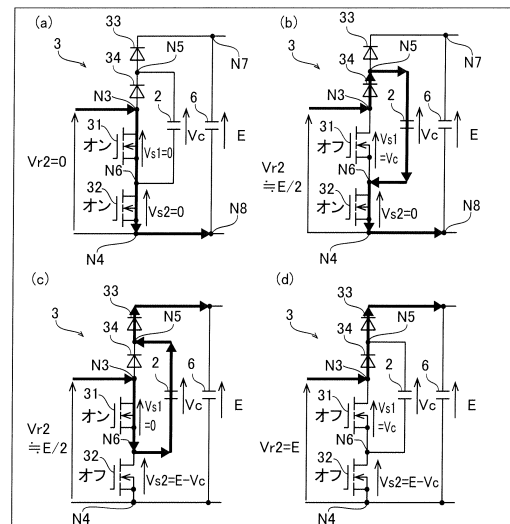
【図1】



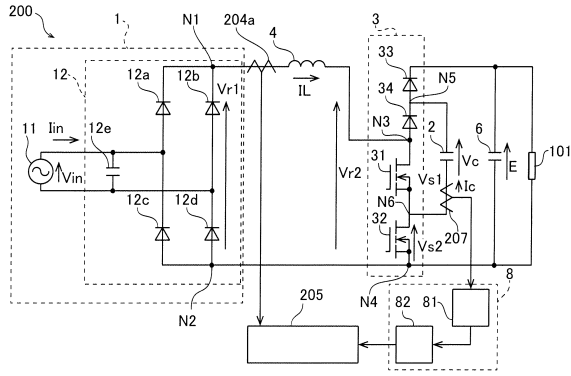
【図2】



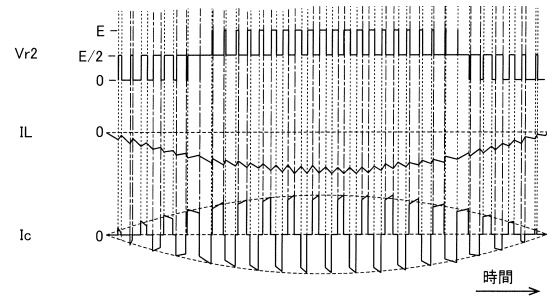
【図3】



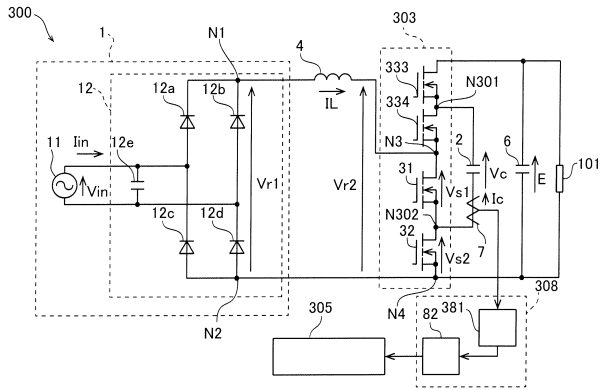
【図4】



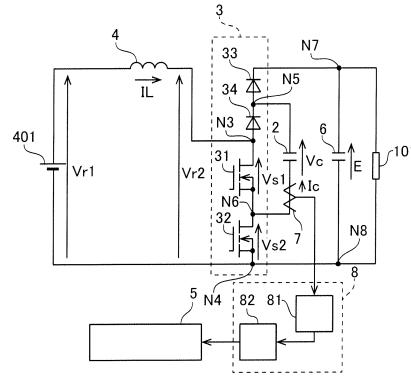
【図6】



【図5】



【図7】



フロントページの続き

(56)参考文献 特開2013-192383(JP,A)
特開2012-157162(JP,A)
特開2015-171212(JP,A)

(58)調査した分野(Int.Cl., DB名)
H02M 3/155