

(19)日本国特許庁(JP)

(12)公表特許公報(A)

(11)公表番号

特表2024-512373

(P2024-512373A)

(43)公表日 令和6年3月19日(2024.3.19)

(51)国際特許分類	F I	テーマコード(参考)
G 0 6 N 10/40 (2022.01)	G 0 6 N 10/40	5 F 0 9 2
H 0 1 L 29/82 (2006.01)	H 0 1 L 29/82	Z

審査請求 未請求 予備審査請求 未請求 (全40頁)

(21)出願番号	特願2023-554851(P2023-554851)	(71)出願人	522495658 シリコン クwantum コンピューティン グ ピーティーワイ リミテッド Silicon Quantum Com puting Pty Limited オーストラリア, 2052, ニュー サ ウス ウェールズ, ケンジントン, ユー エヌエスダブリュー シドニー, サイエ ンス ロード, ニュートン ビルディング , レベル 2
(86)(22)出願日	令和4年3月11日(2022.3.11)	(74)代理人	110001461 弁理士法人きさ特許商標事務所
(85)翻訳文提出日	令和5年11月7日(2023.11.7)	(72)発明者	ゴーマン, サミュエル キース オーストラリア, 2052 ニュー サウ ス ウェールズ, ケンジントン, ユーエ ヌエスダブリュー シドニー, サイエ ンス ロード, ニュートン ビルディング , レベル 2
(86)国際出願番号	PCT/AU2022/050205		
(87)国際公開番号	WO2022/187905		
(87)国際公開日	令和4年9月15日(2022.9.15)		
(31)優先権主張番号	2021900702		
(32)優先日	令和3年3月11日(2021.3.11)		
(33)優先権主張国・地域又は機関	オーストラリア(AU)		
(81)指定国・地域	AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA ,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,A T,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR ,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC, 最終頁に続く		最終頁に続く

(54)【発明の名称】 キュービットおよび量子処理システム

(57)【要約】

量子ビットと、量子処理エレメントと、1つ以上の大規模量子処理システムとが開示される。量子ビットは、半導体基板に埋め込まれた第1の量子ドットであって、第1の量子ドットが第1のドナー原子クラスタを含む、第1の量子ドットと、半導体基板に埋め込まれた第2の量子ドットであって、第2の量子ドットが第2のドナー原子クラスタを含む、第2の量子ドットとを含む。第1および第2の量子ドットは単一の電子を共有し、量子ビットは、単一の電子と、第1および第2のドナー原子クラスタに存在する1つ以上の核スピンとの超微細相互作用を利用して、電気的に制御される。

【選択図】 図2

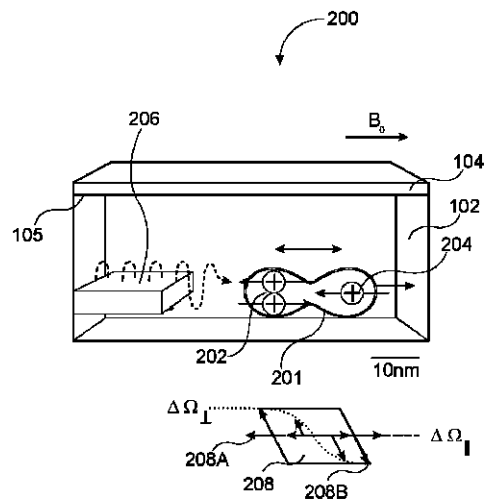


FIG. 2

【特許請求の範囲】

【請求項 1】

量子ビットであって、

前記半導体基板に埋め込まれた第 1 の量子ドットであって、前記第 1 の量子ドットが第 1 のドナー原子クラスタを含む、第 1 の量子ドットと、

前記半導体基板に埋め込まれた第 2 の量子ドットであって、前記第 2 の量子ドットが第 2 のドナー原子クラスタを含む、第 2 の量子ドットと、を含み、

前記第 1 および第 2 の量子ドットが電子を共有し、

前記量子ビットが、前記電子と、前記第 1 のドナー原子クラスタおよび / または前記第 2 のドナー原子クラスタに存在する 1 つ以上の核スピンの超微細相互作用に基づいて電氣的に制御される、量子ビット。

10

【請求項 2】

外部の静電場および磁場が前記量子ビットに印加されて、前記電子のスピンが前記電子の軌道波動関数と混成することを可能にする、請求項 1 に記載の量子ビット。

【請求項 3】

前記量子ビットの縦方向のエネルギー勾配を最小化するために、前記第 1 のドナー原子クラスタおよび / または前記第 2 のドナー原子クラスタに存在する前記 1 つ以上の核スピンの初期化される、請求項 1 または 2 に記載の量子ビット。

【請求項 4】

前記第 1 のドナー原子クラスタが偶数の原子を含み、前記第 2 のドナークラスタが奇数の原子を含む、請求項 3 に記載の量子ビット。

20

【請求項 5】

前記第 1 のドナー原子クラスタおよび / または前記第 2 のドナー原子クラスタに 1 つ以上の電子対をロードすることが、前記超微細相互作用の強度の減少および前記量子ビットの縦方向のエネルギー勾配の低減を引き起こし、

前記第 1 のドナー原子クラスタおよび / または前記第 2 のドナー原子クラスタから前記 1 つ以上の電子対をアンロードすることが、前記超微細相互作用の前記強度の増加を引き起こして前記量子ビットの横方向のエネルギー勾配を増加させる、請求項 1 又は 2 に記載の量子ビット。

【請求項 6】

前記第 1 の量子ドットおよび前記第 2 の量子ドットが、約 10 ~ 20 nm のドット間分離によって分離される、請求項 1 ~ 5 のいずれか一項に記載の量子ビット。

30

【請求項 7】

前記第 1 のドナー原子クラスタが 2 つのドナー原子を含み、前記第 2 のドナー原子クラスタが 1 つのドナー原子を含む、請求項 1 ~ 6 のいずれか一項に記載の量子ビット。

【請求項 8】

前記第 2 のドナー原子クラスタの前記ドナー原子が核スピニアップによって初期化される、請求項 7 に記載の量子ビット。

【請求項 9】

量子処理エレメントであって、

半導体基板、および前記半導体基板との界面を形成する誘電材料と、

量子ビットであって、前記半導体基板に埋め込まれ、かつ第 1 のドナー原子クラスタを含む第 1 の量子ドットと、前記半導体に埋め込まれ、かつ第 2 のドナー原子クラスタを含む第 2 の量子ドットと、を含み、前記第 1 の量子ドットおよび前記第 2 の量子ドットが電子を共有する、量子ビットと、

前記量子ビットを制御するための 1 つ以上のゲートと、を含み、

前記電子スピンの前記電子の軌道波動関数と混成して、前記量子ビットの電氣的制御を可能にするように、前記量子ビットが調整される、量子処理エレメント。

40

【請求項 10】

外部の静磁場および電場が前記量子処理エレメントに印加されて、前記電子スピンの前

50

記電子の軌道波動関数と混成することを可能にする、請求項 9 に記載の量子処理エレメント。

【請求項 1 1】

前記量子ビットの縦方向のエネルギー勾配を最小化するために、前記第 1 のドナー原子クラスタおよび / または前記第 2 のドナー原子クラスタに存在する 1 つ以上の核スピンの初期化される、請求項 9 または 1 0 のいずれか一項に記載の量子処理エレメント。

【請求項 1 2】

前記第 1 のドナー原子クラスタが偶数の原子を含み、前記第 2 のドナー原子クラスタが奇数の原子を含む、請求項 1 1 に記載の量子処理エレメント。

【請求項 1 3】

前記第 1 のドナー原子クラスタおよび / または前記第 2 のドナー原子クラスタに 1 つ以上の電子対をロードすることが、前記超微細相互作用の強度の減少および前記量子ビットの縦方向のエネルギー勾配の低減を引き起こし、

前記第 1 のドナー原子クラスタおよび / または前記第 2 のドナー原子クラスタから前記 1 つ以上の電子対をアンロードすることが、前記超微細相互作用の前記強度の増加を引き起こして前記量子ビットの横方向のエネルギー勾配を増加させる、請求項 9 ~ 1 2 のいずれか一項に記載の量子処理エレメント。

【請求項 1 4】

前記量子ビットが前記半導体基板内の、前記界面の下の予め定義された距離に埋め込まれる、請求項 9 ~ 1 3 のいずれか一項に記載の量子処理エレメント。

【請求項 1 5】

前記予め定義された距離が 2 0 n m よりも大きい、請求項 1 4 に記載の量子処理エレメント。

【請求項 1 6】

前記第 1 の量子ドットと前記第 2 の量子ドットが、約 1 0 ~ 2 0 n m のドット間分離によって分離される、請求項 9 ~ 1 5 のいずれか一項に記載の量子処理エレメント。

【請求項 1 7】

前記 2 つの量子ドットの一方の前記ドナー原子クラスタが 1 つのドナー原子を含み、前記 2 つの量子ドットの他方の前記ドナー原子クラスタが 2 つのドナー原子を含む、請求項 9 ~ 1 6 のいずれか一項に記載の量子処理エレメント。

【請求項 1 8】

前記 1 つのドナー原子を含む前記ドナー原子クラスタが核スピンアップによって初期化される、請求項 1 7 に記載の量子処理エレメント。

【請求項 1 9】

前記ドナー原子がリン原子であり、前記半導体基板がシリコン基板である、請求項 9 ~ 1 8 のいずれか一項に記載の量子処理エレメント。

【請求項 2 0】

前記 2 つの量子ドットの前記ドナー原子クラスタを制御するために、前記半導体基板内に前記 1 つ以上のゲートが製造される、請求項 9 ~ 1 9 のいずれか一項に記載の量子処理エレメント。

【請求項 2 1】

前記 1 つ以上のゲートが前記量子ビットと同じ面に製造される、請求項 2 0 に記載の量子処理エレメント。

【請求項 2 2】

前記 1 つ以上のゲートが前記半導体表面上にパターン形成される、請求項 1 ~ 2 1 のいずれか一項に記載の量子処理エレメント。

【請求項 2 3】

大規模量子処理アーキテクチャであって、

複数のノードであって、各ノードが半導体基板と、前記半導体基板との界面を形成する誘電材料と、を含み、各ノードが前記基板内に埋め込まれた複数のキュービットをさらに

10

20

30

40

50

含み、各キュービットが2つの量子ドットを含み、各量子ドットがドナー原子クラスタおよび前記2つの量子ドット間で共有される電子を含み、前記ノードが前記複数のキュービットを制御するための複数のゲートをさらに含む、複数のノードと、

前記複数の前記ノードの近隣ノード間に配置された超伝導空洞であって、各超伝導空洞がノードの端縁キュービットを近隣ノードの対応する端縁キュービットと結合する、超伝導空洞とを含む、大規模量子処理アーキテクチャ。

【請求項24】

古典的な制御および読出しエレクトロニクスを含む1つ以上のインターステイシャルノードをさらに含み、前記複数のゲートが、対応する前記複数のキュービットを前記1つ以上のインターステイシャルノードに接続する、請求項23に記載の大規模量子処理システム。

10

【請求項25】

前記ノードの少なくとも1つにおいて、各キュービットの前記量子ドット的一方が第1のリソグラフィ面に形成され、各キュービットの前記量子ドット他方が第2のリソグラフィ面に形成されるようにして、前記キュービットが形成される、請求項24に記載の大規模量子処理システム。

【請求項26】

前記第1のリソグラフィ面に形成された量子ドットが、前記第2のリソグラフィ面に形成された対応する量子ドットにトンネル結合される、請求項24に記載の大規模量子処理システム。

20

【請求項27】

前記1つ以上のゲートが、第3のリソグラフィ面における平行な制御ラインとしてパターン形成される、請求項24に記載の大規模量子処理システム。

【請求項28】

少なくとも1つのノードが、前記誘電体上に位置決めされた複数の金属コンタクトをさらに含む、請求項23に記載の大規模量子処理システム。

【請求項29】

前記ノードの少なくとも1つにおいて、前記キュービットの前記量子ドットが単一のリソグラフィ面に形成される、請求項23に記載の大規模量子処理システム。

【請求項30】

前記ノードにおける近隣キュービットがフローティングゲートを介して結合される、請求項23に記載の大規模量子処理システム。

30

【請求項31】

前記フローティングゲートが前記単一のリソグラフィ面に位置する、請求項30に記載の大規模量子処理システム。

【請求項32】

前記ノードにおける近隣キュービットが直接双極子結合を介して結合される、請求項23に記載の大規模量子処理システム。

【請求項33】

各キュービットにおいて、前記2つの量子ドット一方の前記ドナー原子クラスタが1つのドナー原子を含み、前記2つの量子ドット他方の前記ドナー原子クラスタが2つのドナー原子を含む、請求項23に記載の大規模量子処理システム。

40

【請求項34】

前記2つのドナー原子を含む前記ドナー原子クラスタが、前記2つのドナー原子の反対方向のスピンのことによって初期化される、請求項30に記載の大規模量子処理システム。

【請求項35】

前記1つのドナー原子を含む前記ドナー原子クラスタがスピナップによって初期化される、請求項30に記載の大規模量子処理システム。

【発明の詳細な説明】

【技術分野】

50

【 0 0 0 1 】

本開示の態様は量子処理システムに関し、より具体的にはシリコンベースの量子処理システムおよびキュービットに関する。

【 背景技術 】

【 0 0 0 2 】

ユニバーサル量子コンピューティングは、計算能力を大きく改善して分析研究にまったく新しい分野を開くことが期待されている。しかし現在のところ、量子コンピュータの設計および動作は、製造の不正確さおよびこうしたデバイス固有のノイズによって制約を受けている。

【 0 0 0 3 】

ノイズおよび不正確さに対する回復力のある設計および動作戦略は、ユニバーサル量子コンピュータの実現を顕著に支援するだろう。

【 発明の概要 】

【 課題を解決するための手段 】

【 0 0 0 4 】

本開示の第 1 の態様によると、量子ビットが提供され、この量子ビットは、半導体基板に埋め込まれた第 1 の量子ドットであって、この第 1 の量子ドットが第 1 のドナー原子クラスタを含む、第 1 の量子ドット；半導体基板に埋め込まれた第 2 の量子ドットであって、この第 2 の量子ドットが第 2 のドナー原子クラスタを含む、第 2 の量子ドットを含み；第 1 および第 2 の量子ドットは電子を共有し；量子ビットは、電子と、第 1 および第 2 のドナー原子クラスタに存在する 1 つ以上の核スピンの超微細相互作用に基づいて電氣的に制御される。

【 0 0 0 5 】

いくつかの実施形態例において、第 1 のドナー原子クラスタは偶数の原子を含み、第 2 のドナー原子クラスタは奇数の原子を含む。第 1 のドナー原子クラスタのすべての原子の核スピンの、第 2 のドナー原子クラスタの 1 つを除くすべての原子の核スピンの反対方向に初期化されることによって、それらのスピン磁気モーメントが相殺される。第 2 のドナー原子クラスタの 1 つを除くすべての原子の核スピンの、スピンアップ方向に初期化される。

【 0 0 0 6 】

さらにいくつかの他の例において、超微細相互作用の強度を減少させ、かつ量子ビットの縦方向のエネルギー勾配を低減させるために、第 1 および / または第 2 のドナー原子クラスタに電子対がロードされる。

【 0 0 0 7 】

本開示の別の態様によると、量子処理エレメントが提供され、この量子処理エレメントは、半導体基板およびこの半導体基板との界面を形成する誘電材料と；量子ビットであって、半導体基板に埋め込まれ、かつ第 1 のドナー原子クラスタを含む第 1 の量子ドット、半導体基板に埋め込まれ、かつ第 2 のドナー原子クラスタを含む第 2 の量子ドットを含み、第 1 および第 2 の量子ドットが電子を共有する、量子ビットと；量子ビットを制御するための 1 つ以上のゲートとを含む。電子スピンの電子の軌道波動関数と混成して、量子ビットの電氣的制御を可能にするように、量子ビットが調整される。

【 0 0 0 8 】

本開示のさらに別の実施形態によると、大規模量子処理アーキテクチャが提供され、この大規模量子処理アーキテクチャは、複数のノードであって、各ノードが半導体基板およびこの半導体基板との界面を形成する誘電材料を含み、各ノードが基板内に埋め込まれた複数のキュービットをさらに含み、各キュービットが 2 つの量子ドットを含み、各量子ドットがドナー原子クラスタおよび 2 つの量子ドット間で共有される電子を含み、ノードが複数のキュービットを制御するための複数のゲートをさらに含む、複数のノードと；複数のノードの近隣ノード間に配置された超伝導空洞であって、各超伝導空洞がノードの端縁キュービットを近隣ノードの対応する端縁キュービットと結合する、超伝導空洞とを含む

10

20

30

40

50

。

【0009】

文脈が別様を要求するときを除いて、本明細書において用いられる「含む (comprise)」という用語、およびこの用語の変形、たとえば「含んでいる (comprising)」、「含む (comprises)」、および「含まれる (comprised)」などは、さらなる付加物、コンポーネント、整数、またはステップを除外することは意図されない。

【0010】

本発明のさらなる態様、および先行する段落に記載された態様のさらなる実施形態は、添付の図面を参照して例として与えられる以下の説明から明らかになるだろう。

10

【図面の簡単な説明】

【0011】

【図1A】フロッピングモードキュービットの例を示す図である。

【図1B】フロッピングモードキュービットの別の例を示す図である。

【図2】本開示の態様による例示的なフロッピングモードキュービットを示す概略図である。

【図3A】2P - 1P系のエネルギーレベル図である。

【図3B】異なる核スピンおよび電子配置、ならびに縦方向のエネルギー勾配 $\frac{\partial E}{\partial z}$ の値に対するこれらの配置の影響の表を示す図である。

【図3C】固定磁場における2つの量子ドット間の電気デチューニングの関数として、トンネル結合 t_c によって結合された2つの量子ドットを周回する単一の電子のエネルギースペクトルの4つの主要なブランチを示す図である。

20

【図3D】2P - 1P (3電子)系に対するランプ時間の関数として、初期化ランプの間の2つの漏出経路に対してシミュレートされた漏出の確率を示す図である。

【図4A】電気デチューニング $\frac{\partial E}{\partial \nu}$ の関数として2P - 1P系を示すエネルギーレベル図である。

【図4B】キュービット基底と、2P - 1P系の残りの状態との双極子結合強度を示す図である。

【図4C】キュービット励起状態と、2P - 1P系の残りの状態との双極子結合強度を示す図である。

30

【図5A】ドナー - ドナーキュービットに対する $\frac{\partial E}{\partial \nu}$ / 2 - Xガウスパルスの中の2つの漏出集団を示す図である。

【図5B】図2のキュービットの $\frac{\partial E}{\partial \nu}$ / 2 - Xゲートエラーを示す図である。

【図5C】超伝導空洞共振器に対する全エピタキシャルフロッピングモードキュービットの強力な結合を示す図である。

【図6】本開示の実施形態による大規模量子コンピューティングシステムを示す上面図である。

【図7】本開示のいくつかの実施形態による双極子結合ノードを示す斜視図である。

【図8】本開示のいくつかの実施形態による双極子結合ノードを製造するための方法の例を示すフローチャートである。

40

【図9】本開示のいくつかの実施形態によるフローティングゲート結合ノードを示す上面図である。

【図10】本開示のいくつかの実施形態によるフローティングゲート結合ノードを示す斜視図である。

【発明を実施するための形態】

【0012】

1つのタイプの量子コンピューティングシステムは、個々のキュービットのスピンの状態に基づいており、ここでキュービットは、半導体量子チップの内側に局所化された電子および/または核スピンである。これらの電子および/または核スピンは、ゲートで定義された量子ドット内か、または半導体基板内に位置決めされるドナー原子上のいずれかに制

50

限される。

【0013】

こうしたスピンベースのキュービットは、磁氣的または電氣的に駆動および/またはアドレス指定され得る。高周波の磁場はシリコンベースのキュービットにおける高忠実度の単一および2キュービットゲートを可能にするが、ナノメートルの長さ規模で局所振動する磁場を生成することは技術的に複雑であることが、磁氣制御の将来のスケラビリティに対する顕著なハードルであり続けている。さらに、キュービットが磁氣的に駆動される時、典型的にはオンチップ磁場発生器が必要であり、それは量子プロセッサチップ上の貴重な面積を取る。加えてさらに、スピンキュービットを磁氣的に駆動するためには、たとえばオンチップ磁場発生器に電力供給するなどのために、より多くの電力が必要である。

10

【0014】

これらの問題のいくつかに対処するために、スピンキュービットが電氣的に駆動され得る。特定の例において、局所電場によってスピンキュービットを制御するために、電気双極子スピン共鳴 (EDSR: electric dipole spin resonance) が使用されてもよい。EDSRは一般的に、キュービットのスピンを電荷自由度と結合することによって達成される。このスピン-電荷結合は、スピン軌道相互作用によって誘導され得る。このいわゆるスピン軌道結合 (SOC: spin-orbit coupling) は、一般的に原子および固体に存在し、相対論的效果によって、電場勾配に入った電子が自身の基準系において有効磁場を経験する。しかし、シリコンの場合のSOCは本質的に弱い。

20

【0015】

SOCの強度を増すために、たとえば大きいスピン軌道結合材料およびマイクロ磁石からの勾配磁場の使用などの、いくつかの異なる機構が用いられ得る。

【0016】

電子と周囲の核スピンとの超微細相互作用を用いることによって、たとえば磁場発生器などの任意の追加の制御エレメントを必要とせずに、キュービットを電氣的に制御でき、キュービットの動作を制御するために必要な電力が少なくなる。

【0017】

大規模量子プロセッサが製造される時に、電氣的に制御されるキュービットを使用することの別の利点が見られる。量子プロセッサが大きくなるにつれて、小さい空間により多くのキュービットおよび制御構造を入れる必要がある。所与のチップ上には限られた数のキュービットしか位置し得ないため、これは自然の限界に達する。こうした場合に、量子プロセッサの計算複雑性を増加させるために、複数のキュービットチップが互いに結合される。この結合を可能にするために、キュービットを長距離(すなわち、量子チップ間の距離)にわたって結合する必要がある。

30

【0018】

キュービット間の交換相互作用はキュービット分離によって指数関数的に低下し、キュービットを互いの数ナノメートル以内に配置することに大きく依存することから、従来この長距離結合は困難であった。

40

【0019】

より長距離(例、数百ナノメートルより長く、かつ数百マイクロメートル以下)にわたってキュービットを結合する現実的なやり方の1つは、隣接するキュービットチップ間の電氣的結合および超伝導空洞を用いることである。こうした場合には、長距離にわたってキュービットを電氣的に結合するために、キュービットの制御または駆動に用いられる電氣的機構も用いられ得る。

【0020】

本開示は、電氣的に制御され得る新たなタイプのキュービット(および新たなタイプのフロッピングモードキュービット)と、この新たに開示されたキュービットを電場によって制御するための新たな方法とを提供する。開示される方法に従って操作されるキュービ

50

ットは、結合能力を保存しながら数百ナノメートルから最大数百マイクロメートルまで分離され得る。このことによって、数原子という小規模でキュービットおよびその他のコンポーネントを製造する必要がないため、量子チップ製造プロセス中のキュービット間距離の精度要件が実質的に緩和される。さらに、本開示は、同じ量子チップまたは別個の量子チップ上の離れたキュービット間の結合を可能にする、大規模量子コンピューティングプロセスの実現性を可能にする。

【0021】

フロッピングモードキュービット

過去数年間のうちに、電氣的に駆動可能ないくつかの異なるタイプのフロッピングモードキュービットが導入された。フロッピングモードキュービットは、2つの異なる電荷状態になり得る単一の電子スピンの基づいている。電場Eを注意深く調整することによって、電子を（電荷キュービットを形成する）2つのサイトの間の電荷の重ね合わせにし得る。電子スピンのゼーマン分裂が電荷キュービット分裂に匹敵するとき、電子のスピンおよび電荷状態が混成される。この混成の結果、各サイトにおける横方向での差に比例するスピン - 電荷結合がもたらされる。

【0022】

図1Aおよび図1Bは、電氣的に駆動される2つのタイプのフロッピングモードキュービットを示す。

【0023】

特に図1Aは、半導体基板102と、誘電体104とを含む処理エレメントまたはキュービットデバイス100を示す。この例において、半導体基板は同位体的に精製されたシリコン28であり、誘電体は二酸化シリコンである。半導体基板102と誘電体104とが界面105を形成し、この例における界面105はSi/SiO₂界面である。処理エレメント100はキュービット106を含む。キュービット106は、単一の電子（波動関数106Aおよび電子スピン106B）を共有する2つの量子ドット107および108で形成される。シリコン中で量子ドットを生成するためのさまざまな利用可能な方法のいずれか1つを用いて、半導体基板102中でキュービット106が作成され得る。誘電体104上に位置決めされたゲート128によって、2つの量子ドット（107、108）に関する電子の電氣的閉じ込めが達成される。加えて、ゲート128上に（キュービット106から約300ナノメートル離れて）マイクロ磁石109が位置決めされる。マイクロ磁石109は、量子ドット（107、108）にわたる大きな局所磁場勾配（>400MHz）を生成し、それは2つの量子ドットサイトにおいて異なる縦方向および横方向の成分を有する。結果として得られる縦方向および横方向のエネルギー勾配 $\left| \begin{array}{c} | \\ | \end{array} \right|$ および $\left| \begin{array}{c} | \\ | \end{array} \right|$ が110に表示される。特に、縦方向のエネルギー勾配は110A（ $\left| \begin{array}{c} | \\ | \end{array} \right|$ の方向）とラベルされ、横方向のエネルギー勾配は110B（ $\left| \begin{array}{c} | \\ | \end{array} \right|$ の方向とラベルされる）。

【0024】

さらに、マイクロ磁石109はEDSRを可能にして、スピン軌道結合（SOC）を生じる。ゲート128を用いてAC電場を誘導でき、AC電場はマイクロ磁石の固定磁場勾配内で電子を動かすことによって、電子が自身の基準系において経験する磁場を変調する。ゲート128はキュービット状態の読出しにも用いられ得る。言い換えると、不對電子にバイアスを加えて2つの量子ドット（106、108）の2つの電荷状態の重ね合わせをもたらし、キュービットエネルギーと共鳴する周波数で振動する電場を印加することによって、フロッピングモードEDSRが行われる。図1Aのキュービット106はしばしば、二重量子ドットキュービットと呼ばれる。

【0025】

図1Bは、公知のフロッピングモードキュービットの別の例を示しており、これはフリップフロップキュービットと呼ばれる。この配置においては、（フロッピングモードキュービット106において示される）量子ドット的一方がドナーに置き換えられる。フリップフロップキュービットにおいて、電子スピンと、単一のリンダーの核スピンの超微

10

20

30

40

50

細相互作用からスピン電荷結合が生じ、これを用いて電子 - 核スピントリプルフロップ遷移を生成できる。ドナー核と、静電ゲートを用いて作成された界面量子ドットとの間の電荷状態の重ね合わせに電子を位置決めすることによって、フロッピングモード動作 E D S R が行われる。この電荷重ね合わせ状態において、超微細相互作用はデチューニングの小さな変化に対して顕著に変化する。

【 0 0 2 6 】

特に、図 1 B はフロッピングモードキュービット 1 2 1 を含む量子処理デバイス 1 2 0 を示す。キュービット 1 2 1 は、単一の電子と、波動関数 1 2 1 A と、電子スピン 1 2 1 B とを共有する 1 つの量子ドット 1 2 2 および 1 つのドナー原子 1 2 4 で形成される。量子処理デバイス 1 2 0 は半導体基板 1 0 2 と、誘電体 1 0 4 とを含む。この例において、半導体基板はシリコン 2 8 であり、誘電体は二酸化シリコン (S i O ₂) である。半導体基板と誘電体とが界面 1 0 5 を形成し、この例における界面 1 0 5 は S i / S i O ₂ 界面である。ドナー原子 1 2 4 は基板 1 0 2 内に位置し、量子ドット 1 2 2 は界面 1 0 5 の近くに形成されて、ドナー原子 1 2 4 の電子を閉じ込める。量子ドット 1 2 2 の上方 (誘電体 1 0 4 上) にゲート 1 2 8 が位置決めされる。たとえば走査型トンネル顕微鏡によって提供される水素リソグラフィなどのナノファブリケーション技術を用いるか、またはイオン注入技術を用いて、基板 1 0 2 内にドナー原子 1 2 4 を導入し得る。

10

【 0 0 2 7 】

ゲート電極 1 2 8 は、ドナー原子 1 2 4 と相互作用するように動作可能である。たとえば、界面 1 0 5 とドナー原子 1 2 4 との間の領域に A C 電場を誘導して、量子ドット 1 2 2 に位置する電子とドナー核スピン 1 2 4 a との超微細相互作用を変調するためにゲート 1 2 8 が用いられてもよい。

20

【 0 0 2 8 】

キュービットを電気的に駆動するとき、電子スピン 1 2 1 B はドナーの核スピン 1 2 4 a と共にフリップフロップする。つまり、電場を用いて、一对の電子 - 核スピン固有状態、すなわち「電子スピンアップ、核スピンドアウン」および「電子スピンドアウン、核スピンアップ」に関連するキュービットの量子状態を制御し得る。結果として得られる縦方向および横方向のエネルギー勾配 $\left| \begin{array}{c} | \\ | \end{array} \right|$ および $\left| \begin{array}{c} | \\ | \end{array} \right|$ が 1 2 6 に表示される。特に、縦方向のエネルギー勾配は 1 2 6 A とラベルされ、横方向のエネルギー勾配は 1 2 6 B とラベルされる。

30

【 0 0 2 9 】

これらのタイプのフロッピングモードキュービット (1 0 6 および 1 2 1) は、いくつかの不利益を有する。たとえば、フロッピングモードキュービットのたとえばキュービット 1 0 6 などのいくつかの実装は、基板 1 0 2 と誘電体 1 0 4 との間の界面 1 0 5 に形成される 2 つの量子ドットを含む。この界面 1 0 5 は一般的に、たとえばダングリングボンドなどのいくつかの欠点およびノイズ源を有し、一般的にキュービットを環境ノイズに対してより敏感にする。これはキュービットにとって有害である。さらに、デバイス 1 0 0 は S O C を操作するために必要な磁場勾配を生成するためにマイクロ磁石 1 0 9 を使用し、前述で考察されたとおり、マイクロ磁石は貴重なチップの面積を取る。加えて、この量子処理デバイス 1 0 0 は、所望される高度に局所化された空間場勾配を操作するために、マイクロ磁石 1 0 9 の精密な設計および製造を必要とするが、これはしばしば達成が非常に困難である。

40

【 0 0 3 0 】

図 1 B のデバイス 1 2 0 はマイクロ磁石を必要とせず、かつ基板内に (界面 1 0 5 から離して) ドナー原子を含むが、これはなおもゲート 1 2 8 によって界面 1 0 5 に形成された量子ドットを含み、これはデバイス 1 0 0 を参照して考察されたものと同じ有害な影響をキュービットにもたらす。

【 0 0 3 1 】

新規のフロッピングモードキュービット構造

図 2 は、本開示によって導入されたフロッピングモードキュービット 2 0 1 を含む量子

50

処理デバイス 200 の例を示す。図 2 のフロッピングモードキュービット 201 は、2 つの量子ドット 202 および 204 を含む。各量子ドットはドナークラスタからなる。キュービット 201 は、ドナー系に自然に存在する電子 - 核系による超微細相互作用を用いて、合成スピン軌道結合 (SOC) を生成する。

【0032】

デバイス 200 全体がエピタキシャルである。すなわち、ドナークラスタ 202、204 は基板 102 内で、界面 105 から離れて製造される。前述のとおり、Si/SiO₂ 界面 105 は一般的に粗く、さまざまなノイズ源を有することがある。キュービット 201 のドナークラスタを界面 105 から離して位置決めすることによって、キュービット 201 に対するノイズの影響が顕著に低減される。いくつかの例において、キュービット 201 およびそのドナークラスタは界面 105 から約 20 ~ 50 nm のところに形成され、約 10 ~ 15 nm 分離される。

10

【0033】

1 つ以上のゲート (ここには 1 つのゲート 206 を示す) によって各キュービットが制御されてもよい。1 つの実装において、ゲート 206 は表面上の金属コンタクトであってもよい。別の実装において、ゲートは、半導体基板 102 内でエピタキシャルに製造されたリンドープシリコン (Si:P) ゲートであってもよい。いずれの場合にも、制御ゲート 206 はキュービット 201 の完全な静電制御を可能にする。DC 電場、高速電気パルス、およびマイクロ波 (MW: microwave) 電場を、それら 2 つのゲートに別々または一緒に印加し得る。バイアスティー (図示せず) を用いて、異なる制御をチップに加え得る。

20

【0034】

いくつかの実施形態において、ゲート 206 の 1 つは、キュービット 201 に対する電子のロードおよびアンロードを可能にするために、対になった量子ドット (202、204) の一方に結合されたトンネルである。そのゲート 206 のキュービット 201 に対する静電結合が増加するため、そのゲートを用いてキュービットを駆動することが有利である。

【0035】

最も基本的な実装において、グローバルまたはローカルの核磁気共鳴 (NMR: nuclear magnetic resonance) アンテナは、約 100 MHz の範囲内の無線周波数 (RF: radio frequency) 磁場を介したドナーの核スピンの制御を可能にする。NMR アンテナ (図示せず) は、オンチップまたはオフチップ (空洞またはコイル) で製造され得る。位相緩和率およびスピン - 電荷結合は、電子スピン状態に関する核スピンの配向に依存するため、キュービットの最適な動作のためには核スピンの制御が必要である。さらに、縦方向および横方向のエネルギー勾配 $\left| \right|$ および $\left| \right|$ が 208 に表示される。特に、縦方向のエネルギー勾配は 208 A とラベルされ、横方向のエネルギー勾配は 208 B とラベルされる。

30

【0036】

別個の電荷センサ (図示せず) を用いるか、または前述の 2 つのゲート 206 の一方を分散的に用いて、キュービット読出しが行われ得る。電荷センサは、さまざまな構造によって実装され得る。使用され得る電荷センサの例は、単一電子トランジスタ (SET: single electron transistor)、単一電子箱 (SEB: single electron box)、およびトンネル接合である。専用の電荷センサを用いることによって、電子および核スピン状態の直接のスピン読出しが可能になる。しかし、近くのゲートを用いた分散的な読出しはデバイスの複雑さを低減し、代わりにキュービットの電荷状態を測定する。

40

【0037】

キュービットデバイス 200、ならびにキュービット 201 の読出しおよび制御に用いられるいくつかのエレクトロニクス構造は、専用の希釈冷凍機を用いてサブケルビン温度に冷却する必要がある。サンプルに、数百ミリテスラのオーダの静磁場 B が浸透する。

50

【 0 0 3 8 】

読出しおよび制御に必要なエレクトロニクス構造は、チップ上か、またはシリコンチップを保持するプリント回路基板（PCB：printed circuit board）上に置かれ得る。それらのエレクトロニクス構造は、導波路、共振器、バイアスティー、増幅器、フィルタ、ミキササーキュレーターなどを含む。これらの構造はいずれも、オンチップリソグラフィ構造を用いて実装され得るか、または商業的に入手可能な表面実装デバイス（SMD：surface mount devices）を用いてPCB上に実装され得る。

【 0 0 3 9 】

図 1 A、図 1 B、および図 2 に示されるフロッピングモードキュービットにおける異なる機構、すなわち、キュービットデバイス 1 0 0 におけるマイクロ磁石、またはキュービットデバイス 1 2 0 および 2 0 0 における電子 - 核超微細相互作用は、外部磁場に対して横方向に沿って方向付けられた有効エネルギー勾配を促進する。この方向に沿った磁場は、キュービットを駆動するために用いられる。加えてこの機構は、縦方向を定義する静磁場 B_0 に対して垂直の方向に、エネルギー勾配（1 1 0 B、1 2 6 B、2 0 8 B）も生成する。典型的に、縦方向のエネルギー勾配（1 1 0 A、1 2 6 A、2 0 8 A）は、キュービットの動作にとって有害である。過去の公表文献において、この縦方向の勾配（1 1 0 A、1 2 6 A、2 0 8 A）は、キュービットにおけるより低い電荷ノイズをもたらす二次スイートスポット（すなわち、キュービット動作パラメータ空間において、キュービットが二次的に電荷ノイズから保護される位置）を生成し得ることが示された。したがって、過去の公知の系は、この縦方向の勾配を最小化する試みを行わなかった。

【 0 0 4 0 】

しかし、本出願の発明者らは、縦方向のエネルギー勾配が最小化されるときにキュービットがより良好に動作することを確認した。縦方向のエネルギー勾配が最小化されるとき、縦方向のエネルギー勾配が最小化されないときよりも良好にキュービットが電荷ノイズから保護されるため、キュービットの示すエラーが減少することが見出された。さらに、縦方向の勾配が最小化されるときにキュービットをより小さい電力で駆動し得ることが見出され、これは電力要件を低減させてチップ全体が生じる熱を低減させるため、重要なことである。加えて、縦方向のエネルギー勾配が低減されるとき、キュービットと超伝導空洞との間のより現実的な結合強度を用いて、キュービットを超伝導空洞と結合し得る。

【 0 0 4 1 】

局所磁場を生成するためにマイクロ磁石 1 0 9 を使用するキュービットデバイス 1 0 0 の場合、縦方向の勾配はマイクロ磁石 1 0 9 によって常に生成され、マイクロ磁石 1 0 9 を再操作することでしか最小化できず、それは困難である。キュービットデバイス 1 2 0 の場合、縦方向の勾配は、界面の近くの量子ドット 1 2 2 と、ドナー原子 1 2 4 とのスピン軌道結合の差によって生成される。キュービット 1 2 0 のドナー原子はイオン注入を介して配置され、イオン注入は決定論的なものではなく、縦方向の勾配を最小化する電場および磁場に対する 1 つの最適な配向にドナー原子を配置することを保証できない。

【 0 0 4 2 】

本開示の発明者らは、キュービット電気駆動の際にフリップしないドナークラスタ内のドナーの核スピンを操作 / 制御することによって、キュービット 2 0 1 の縦方向の勾配を最小化できることを見出した。我々はその核スピンを「スペクテータ核スピン」と呼ぶ。特に、縦方向の勾配はスペクテータ核スピンに対する超微細結合の総和 $A_i i_z$ によって与えられ、ここで A_i は i スペクテータ核スピンの超微細強度であり、 i_z は核スピン状態の z 投影の期待値である。クラスタの偶数の核スピンについて、核スピスが反対方向に初期化するとき、縦方向の勾配はゼロとなり得る（ $A_i i_z = 0$ ）。図 2 に表示される例は、左の量子ドットの 2 P クラスタと、右の量子ドットの 1 P クラスタとからなる。一番左の 2 P クラスタにすべてのスペクテータ核スピが含まれるように、1 P クラスタの核スピン状態を用いてキュービットを定義することが有利である。同じク

ラスト内の各ドナーに対する電子の超微細結合は、通常類似していて、数 1 のように表現される。(以下、類似を示す記号を と表記することもある。)

【0043】

【数1】

$$A_i \approx A$$

【0044】

2つの核スピンを反対方向に初期化することによって、縦方向の勾配がゼロとなる ($A_{i_z} = A(+1) + A(-1) = 0$)。一例において、量子ドットの一方におけるドナー核スピンを反対方向に初期化することによって、縦方向の勾配を相殺することによって、縦方向の勾配が最小化され得る。別の例において、量子ドットの一方のドナークラスタにさらなる電子を追加することによって、縦方向の勾配が最小化され得る。加えてさらに、いくつかの実施形態においては、これらの技術が両方一緒に用いられ得る。

10

【0045】

キュービットデバイス200は、キュービット201内にトラップされた不対電子スピンの電子の軌道波動関数と混成して、電子の軌道状態を介した電子のスピンキュービットの強力な電気駆動を可能にするというやり方で調整される。さらに、上記で考察されたとおり、ドナークラスタ内の核スピンのNMR制御によって、電荷ノイズおよびドナー配置の不正確さに対するキュービットの回復力を顕著に増加させるようなやり方で、縦方向のエネルギー勾配を操作することが可能になる。

20

【0046】

左の量子ドット202の電子軌道を |L と示し、右の量子ドット204の電子軌道を |R と示す。2つの電子軌道間の遷移の確率は、トンネル結合 t_c によって記述される。トンネル結合自体は、量子ドット202および204の間の距離、各クラスタ内のドナーの数、ならびにキュービットを定義する外殻に対するドナーの電位を平滑化する各クラスタの内殻電子の数に依存する。

【0047】

二重量子ドット201にわたる静電場 E は、2つの量子ドット軌道間の位置エネルギー差 (角周波数単位)

30

【0048】

【数2】

$$\epsilon = eE_d/\hbar$$

【0049】

の制御を可能にする。この静的な場を用いて、電子のスピン状態 (| , |) を電子の軌道状態と制御可能に混成し得る。加えて静電場は、2つの量子ドット202、204内の核と電子スピンの)コンタクト超微細相互作用の制御を可能にする。

【0050】

特定の実施形態において、ドナー原子はリン原子であり、2つの量子ドットにおけるリン原子の数は変動し得る。1つの好ましい実装において、二重ドット系は $nP - 1P$ 系であり、すなわち一方の量子ドットは n 個のリン原子を含むのに対し、他方の量子ドットは1つのリン原子を含む。より好ましい実施形態において、二重ドット系は $2P - 1P$ 系であってもよく、すなわちそれは一方の量子ドット202に2つのリンドナー ($2P$) を含み、他方の量子ドット204に単一のリンドナー ($1P$) を含む。この実装において、 $2P$ ドナー原子はスペクター核スピンとして使用できるのに対し、 $1P$ ドナー原子はキュービットを駆動するために用いられる。2つの電子を $2P$ において対にするやり方で、3つの電子をキュービット201にロードし得る (これらの2つの電子の影響は無視できるのに対し、最後の電子は不対であり、キュービットに参加するものである)。本明細書に

40

50

記載される例は、量子ドットにおける $2P - 1P$ 配置のドナー原子を使用するが、本開示のキュービットおよび系はこの配置に限定されないことが認識されるだろう。代わりに、キュービットはたとえば $nP - mP$ などの任意の他の配置を有してもよく、ここで左の量子ドットは n ドナーのクラスタによって形成され、右の量子ドットは m ドナーによって形成される。

【0051】

キュービット 201 は、状態のより大きな部分空間内で選択される2つのレベルからなる。この系の全ヒルベルト空間は、それぞれ「左」または「右」とラベルされたドットを完全に占有する電子に対応する電子の2つの軌道状態 $|L\rangle$ および $|R\rangle$ と、電子のスピン配向 $|\uparrow\rangle$ および $|\downarrow\rangle$ と、量子ドット内の N_d ドナーの各々の核スピン配向

10

【0052】

【数3】

$$|\uparrow\rangle \text{ および } |\downarrow\rangle$$

【0053】

と、にわたる。全ヒルベルト空間は、不変の部分空間の合計電子および核スピン磁化数 m に従って、それらの不変の部分空間の直和に分解され得る。

【0054】

【数4】

20

$$\mathcal{H}_f = \bigoplus_{m = -N_s/2}^{N_s/2} \mathcal{H}_m^{N_s} \otimes \mathcal{H}_c \quad (1)$$

【0055】

ここで $N_s = N_d + 1$ は系の中のスピン（核および電子）の合計数であり、 \mathcal{H}_c は2つの軌道状態にわたる電荷ヒルベルト空間である。

【0056】

30

異なる部分空間

【0057】

【数5】

$$\mathcal{H}_m^{N_s} \otimes \mathcal{H}_c$$

【0058】

の間の遷移は、スピン保存のために禁じられている。選択された部分空間における核スピンを初期化するためにNMRパルスを使用するときのみ、それらの間の遷移（核または電子スピンの緩和を無視すること）が可能である。各不変部分空間の次元は、単に次の2項係数によって与えられる。

40

【0059】

【数6】

$$\dim(\mathcal{H}_m^{N_s}) = \binom{N_s}{m + \frac{N_s}{2}} \quad (2)$$

【0060】

上記の不変部分空間のいずれかが、2つの1次元空間

50

【 0 0 6 1 】

【 数 7 】

$$\mathcal{H}_{\pm N_s/2}$$

【 0 0 6 2 】

を有する核スピンによるフリップフロップ遷移の可能性を提供する。 $N_s = 2$ の場合（すなわち、系に1つのドナーしかない場合）にのみ、部分空間の1つがすでに2次元であり、キュービットに対する自然のプラットフォームを提供する。系に2つ以上のドナー原子があるとき（ $N_s > 2$ ）、不変部分空間は2より大きい次元を有し、これは電子スピンの2つ以上の核スピンによってフリップフロップし得るという事実によってもたらされる。以下の表は、異なるドナー数 N_d に対する同じ磁化のスピンの部分空間の次元を強調している。 N_s は系（ドナーおよび電子）におけるスピンの数を示すのに対し、 N_d はドナーの数を示す。電荷部分空間は2次元であるため、部分空間の実際の次元はここに表示される次元の2倍である。このため、以下の表は電荷自由度の1つに対するスピンの部分空間の次元を示す。

10

【 0 0 6 3 】

【 表 1 】

		m										
N_s	N_d	-5/2	-2	-3/2	-1	-1/2	0	1/2	1	3/2	2	5/2
2	1				1		2		1			
3	2			1		3		3		1		
4	3		1		4		6		4		1	
5	4	1		5		10		10		5		1

20

表 1 : 所与の電荷自由度に対する同じ磁化 m の不変スピンの部分空間の次元。

30

【 0 0 6 4 】

より大きいヒルベルト空間に結合されたキュービット状態を有することは固有の問題ではないことが認識されるだろう。たとえば超伝導トランスモンキュービットは、2つの最低調和振動子状態からなるにもかかわらず、より高いエネルギー状態への結合が可能である。しかし、どのキュービット状態も縮退していないときは、適切な初期化を行い、かつキュービット分裂によって定義される周波数にて断熱的に駆動することによって、それはキュービット部分空間に完全に残り得る。個々の結合強度およびエネルギー間隔のすべてが、遷移を他の状態に漏出することなくいかに速く断熱的に駆動し得るかを決定する。超伝導コミュニティは、高速駆動を可能にしながら非キュービット部分空間への漏出を低減するパルスシーケンスを設計することによって位相緩和および緩和エラーの影響を最小化するために、広範囲の作業を行った。

40

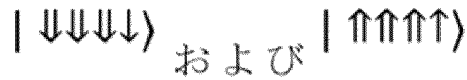
【 0 0 6 5 】

たとえば、 $2P - 1P$ 系 201 からなる実装には5つの不変部分空間が存在し、それらは磁化 $m = -2, -1, 0, 1, 2$ 、およびそれぞれの次元 $\dim = 2, 8, 12, 8, 2$ （電荷を含む）を有する。 $m = \pm 2$ 部分空間は、それぞれすべてのスピンの方向に分極したものに对应する。

【 0 0 6 6 】

【 数 8 】

50



【 0 0 6 7 】

電子は共にフリップフロップするための反対の配向の核スピンを有さず、電荷状態のみが変化し得るため、それら2つの部分空間は2次元である。NMR制御を通じて、核スピンを他の3つの部分空間のいずれかに初期化し得る。キュービット性能の全体的な向上のために、有効な縦方向の磁場勾配を最小化するようなやり方でスペクテータ核スピスが初期化され得るため、 $m = 0$ 部分空間は特に魅力的である。

【 0 0 6 8 】

キュービット動作

キュービット201は、初期化、測定、および完全な制御が可能であり、かつ2つのこうしたキュービット間のエンタングリングゲートが可能であれば、ユニバーサル量子コンピュータのさまざまな実装に組み込まれ得る。しかし、それらの動作において不可避のエラーは、量子コンピュータを機能させるために量子コンピュータにおいて実行されるエラー訂正アルゴリズムのエラー閾値よりも低くする必要がある。

【 0 0 6 9 】

本明細書において開示されるのは、「表面コード」と呼ばれる特定のエラー検出および訂正コードを用いるユニバーサル量子コンピュータの実装である。表面コードは、約1%のエラー閾値を有する。本明細書において提案されるすべての動作は、その閾値未満で実装され得る。

【 0 0 7 0 】

キュービット動作のいくつかは、キュービットが混成スピン - 電荷状態であるときに可能であり、一方で他の動作はキュービットが純粋なスピン状態であるときに実装され得る。キュービット状態は、それら2つの領域の間で断熱的に移行され得る。混成領域(2ドット領域)において、電子波動関数は、キュービットが電場に対して敏感になるようなやり方で調整され、キュービットの電荷成分を介した電気駆動、キュービット読出し、およびキュービット結合を可能にする。しかしこの状態において、キュービットは、電場ノイズ(電荷ノイズ)によるデコヒーレンスと、キュービットの電荷特性の増加による緩和とを起こす傾向がある。純粋なスピン領域(単一のドット領域)においては、電子波動関数が静電場によって、ドナークラスターの1つに対して完全に中心合わせされるように調整される。この領域において、キュービットは駆動されることも、電荷状態を介して読出されることも、電気的に結合されることもできない。しかし、キュービットは電気ノイズに対する回復力が非常に高く、ドナークラスターの電子スピに関連する高いコヒーレンスおよび緩和時間を有する。この領域においては、電子スピン読出しを介したキュービット読出しが可能である。

【 0 0 7 1 】

スピン読出しのためにたとえばSETなどの電位計が使用されるとき、キュービット読出しはスピンに対して敏感になり、キュービット201は自身のアイドル状態において読出され得ることが認識されるだろう。代替的に、たとえば分散的読出しまたは空洞読出しなど、読出しのための他の手段が使用されるとき、キュービット読出しはキュービットの電荷特性に対して敏感になり、電子スピがその軌道と混成されるとき、すなわちスピンおよび電荷が混成されるときに読出しが行われる。

【 0 0 7 2 】

任意の機能を行うために、キュービット201を最初に初期化する必要がある。キュービット201を基底状態に初期化することは、核スピンを初期化するNMRパルスと、近くのリザーバ(例、ゲート206)からの電子スピダウンのスピン選択的トンネリングとの組み合わせによって可能である。加えて、スピン選択的トンネリングは、電子の電荷状態を基底電荷状態に自動的に初期化する。実際に電子トンネリングは、静電場が混成領域から遠く離れてバイアスされたときに、リザーバに最も近いドットの軌道が基底状態と

10

20

30

40

50

なるようなやり方で最も実際的に行われる（例、一般性を失うことなく、右のドット 2 0 4）。その遠くのデチューンされた領域において、励起電荷状態のエネルギーは、キュービットが動作するエネルギー尺度よりも数桁大きい。

【0073】

キュービット 2 0 1 を初期化するために、最初に核スピンを初期化し、その後に電子スピン（および同時に電荷状態）を初期化する。核スピンの初期化自体が、電子スピン、E D S R パルス、およびキュービット読出しのアンロードおよびロードの繰り返しを必要とする。しかし、核スピンの寿命は極度に長いため、このプロセスを頻繁に繰り返す必要はない。

【0074】

核スピンを初期化するために、最初に核スピン読出しによってそれらのスピン状態を定める必要がある。1つの設定によると、核スピン読出しは電子スピンの異なる E D S R 遷移周波数を探索することに依拠する。なぜなら、電子スピンは核スピン状態に依存するからである。よって、2ドット領域において核スピン読出しを行う必要がある。電子は両方のドットの核スピんに結合されるため、これによって両方のドットの核スピンを同時に読出しできるという追加の利益が得られる。どの核スピンをフリップさせる必要があるかを定め得るようにするために、E D S R 探索は目的の状態のどれもが縮退しない静電場値において行われるべきである。

【0075】

E D S R を介した核スピン読出しは、E S R を介した核スピン読出しと同様のやり方で行われる。すなわち、右のドット 2 0 4（| R 電荷状態）にスピンドウンがロードされる。次いで、この電荷およびスピン状態が、混成領域中の選択された領域に断熱的に移行される。この移行は核スピンに関して断熱的である必要はないが、単にそれが可逆的であることが認識されるだろう。電荷に関する断熱性は核および電子スピンの両方に関する断熱性を自動的に保証するため、ほぼすべての場合にこのことは関係しない。状態が混成領域に移行されると、E D S R パーストは、所与の核スピン構成に対応する可能な E D S R 遷移の第 1 のものを探索する。

【0076】

次いで、選択されたデバイス設定に依存して、スピンまたは電荷読出しのいずれかを通じてキュービット状態が測定される。キュービット状態が電子スピンアップブランチ（読出しが混成領域において行われたときにはいくらかの励起電荷状態の割合を伴う）にあるとき、核スピンは実際にその構成であり、核スピン読出しは終了する。しかし、キュービット状態がスピンアップブランチにないとき、核スピン状態は探索された遷移に対応する構成ではなく、次の可能な E D S R 遷移を探索する必要がある。電子スピンの正常にフリップされるまで、これが繰り返される。

【0077】

実際には、読出しの忠実度に依存して、高忠実度の読出しのために、すべてのショット（電子の初期化、移行、E D S R パースト、およびスピン / 電荷読出し）を数回行う必要があってもよい。それが起こり得るのは、核スピン読出しが量子非破壊（Q N D : q u a n t u m n o n - d e m o l i t i o n）測定だからである。加えて、E D S R パーストは、コヒーレント - パルスとは対照的に断熱的反転によって行われることとなると考えられ、E D S R パーストは、異なる E D S R 遷移の E D S R 駆動強度の変動に対してよりロバストである。

【0078】

核スピンの状態が定められると、キュービットが初期化されるべき核状態の配向にない核スピンをフリップさせるために、一連の N M R パルスが実行される。核スピン状態が十分に非縮退であれば、系に不対電子を伴わずに核磁気共鳴制御が行われ得る。核スピン状態のいくつかは縮退しているときは、対応するドットに電子がロードされている間に N M R が行われ得る。次いで、電子超微細相互作用が核スピン間の相互作用に介在することによって、対応する縮退を引き上げる。それぞれの場合の各々に対して N M R スペクトルを

10

20

30

40

50

実行することによって、NMR遷移周波数が別々に較正される。

【0079】

最初にリザーバ（例、ゲート206）にトンネリングすることによってキュービットを形成する不対電子のドットを空にして、その後リザーバからの新鮮な電子のスピン選択的トンネリングを行うことによって、電子スピンをスピン基底状態 $| \downarrow \uparrow \rangle$ に初期化し得る。電子リザーバのフェルミ準位をゼーマン分裂の空のスピン状態の間に調節することによって、リザーバの電子スピンドウン状態は空のドット状態に投入するために十分なエネルギーを有する一方、スピナップ状態は有さない。このプロセスは半導体スピンキュービットにおいてルーチン的に行われる。単一の電子トンネリングを近くの電荷センサが検出し得るようなやり方で、電子のリザーバに対するトンネル速度を調整する必要がある。

10

【0080】

上述のとおり、2つの軌道領域（混成された「2ドット領域」、または純粋なスピン「単一ドット」領域）のいずれかにおいて、同じ電子および核スピン状態に対するキュービット操作を行うことが有利であり得る。

【0081】

単一ドット領域から混成領域への移行は、 $2P - 1P$ 系に対する第3の不対電子を用いて、低エラーで行われ得る。こうした系において、左の核に対する電子の平均超微細結合は、内殻電子からの遮蔽によって約 $A_L = 10 \text{ MHz}$ に低減され、右の核に対する超微細結合は裸の $1P$ 結合： $A_R = 117 \text{ MHz}$ に近くなる。左のドットの2つの核に対する電子の超微細結合におけるスペクテータ超微細差 A_L は、それら2つの状態

20

【0082】

【数9】

$$|\uparrow\downarrow\rangle \text{ および } |\downarrow\uparrow\rangle$$

【0083】

が完全な縮退にどれほど近いかを決定する。

【0084】

図3は、 $2P - 1P$ ドナー-ドナーデバイス200の例に対するキュービット201の動作を示す。特に図3Aは、ゼロデチューニング（ $\delta = 0$ ）におけるキュービット201に対するエネルギーレベル図を示す。フロッピングモード動作下の総スピン保存によって、超微細多様体の状態のサブセットのみ考慮する必要がある。キュービット状態は、次の状態として定義される。

30

【0085】

【数10】

$$|0\rangle = |\downarrow\uparrow\uparrow\downarrow - \rangle_{302} \text{ および } |1\rangle = |\downarrow\uparrow\downarrow\uparrow - \rangle_{304}$$

【0086】

電荷状態 $| - \rangle$ は、

40

【0087】

【数11】

$$(3,0) \leftrightarrow (2,1)$$

【0088】

電子電荷遷移に関連する2つの量子ドット軌道によって定義される。左の量子ドットの核スピンは、逆平行状態

【0089】

【数12】

50

$$|\downarrow\uparrow\rangle$$

【 0 0 9 0 】

に初期化される。2 P - 1 P ドナー - ドナーデバイスに対して、図 3 A はキュービット状態 3 0 2 および 3 0 4 を示す。図 3 A の左のパネルは、低エネルギーキュービット状態 3 0 2、高エネルギーキュービット状態 3 0 4、核スピン漏出状態 3 0 8、および励起電荷状態

【 0 0 9 1 】

【 数 1 3 】

$$|L\rangle = |\downarrow\uparrow\uparrow\downarrow+\rangle \quad 306$$

10

【 0 0 9 2 】

を示す。残りの状態は、選択された磁化部分空間

【 0 0 9 3 】

【 数 1 4 】

$$\mathcal{H}_m^{N_s} \otimes \mathcal{H}_c$$

20

【 0 0 9 4 】

の外側であり、電気駆動の間に漏出され得ないために無視され得る。

【 0 0 9 5 】

【 数 1 5 】

$$(3,0) \leftrightarrow (2,1)$$

【 0 0 9 6 】

電子遷移は、2 P 量子ドットの追加の電子スピンの、最外電子スピンに対するコアの核の超微細相互作用をスクリーニングする不活性の一重項状態を形成するように選択される。

30

【 0 0 9 7 】

キュービット 2 0 1 は、キュービット 1 0 0 およびキュービット 1 2 0 を記述するものと類似のハミルトニアンによって、数学的に記述され得る。実際にシュリーファー - ウォルフ変換を用いて、キュービット 2 0 1 を記述する正確なハミルトニアンを、キュービット 1 0 0 およびキュービット 1 2 0 を記述するものと同じ形のハミルトニアンに近似させ得る。このハミルトニアンは、横方向 および縦方向 $\left| \begin{array}{c} | \\ | \end{array} \right\rangle$ の勾配による次の形を有する。

【 0 0 9 8 】

【 数 1 6 】

$$H = \Omega_z \sigma_z + \epsilon \tau_z + t_c \tau_x + \left(\frac{\Delta \Omega_{\parallel}}{2} \sigma_z + \frac{\Delta \Omega_{\perp}}{2} \sigma_x \right) \tau_z \quad (3)$$

40

【 0 0 9 9 】

方程式 (3) において、 τ_i (σ_i) は、組み合わされた電子 - 核スピン (電荷) 自由度に対するパウリ演算子である。第 1 項 Ω_z は、組み合わされた電子 - 核スピン状態のエネルギーである (これは、左および右のドナー超微細 A_L および A_R の正確な値に依存する) 。このエネルギーは

【 0 1 0 0 】

【 数 1 7 】

50

$$\Omega_z = \sqrt{\Omega_s^2 + A_R^2/4}$$

【 0 1 0 1 】

に等しいことを見出すことができ、ここで

【 0 1 0 2 】

【 数 1 8 】

$$\Omega_s = (\gamma_e \pm \gamma_n)B_0 + \sum_k^{N_L} A_{L,k} \langle i_{L,k}^z \rangle / 4$$

10

【 0 1 0 3 】

は、左の量子ドットにおける核スピンと電子との超微細相互作用による訂正を伴うゼーマンエネルギーであり、

【 0 1 0 4 】

【 数 1 9 】

$$\langle i_{L,k}^z \rangle$$

【 0 1 0 5 】

は、左の量子ドットにおける k 番目の核スピンの z 投影の期待値である。ハミルトニアンの電荷部分 H_{charge} は、方程式 3 の第 2 項 (デチューニング) および第 3 項 (トンネル結合 t_c) によって記述される。最終項は、電荷依存性の超微細相互作用である。縦方向および横方向の勾配は、次のとおりに表現され得る。

20

【 0 1 0 6 】

【 数 2 0 】

$$\Delta\Omega_{\parallel} = \sum_k^{N_L} A_{L,k} \langle i_{L,k}^z \rangle / 2 \cos \theta - A_R \sin \theta \quad (4)$$

$$\Delta\Omega_{\perp} = A_R \cos \theta - \sum_k^{N_L} A_{L,k} \langle i_{L,k}^z \rangle / 2 \sin \theta \quad (5)$$

30

【 0 1 0 7 】

ここで $\tan \theta = A_R / 2 \Omega_s$ である。典型的に $\Omega_s > 5 \text{ GHz}$ は $A_R \approx 100 \text{ MHz}$ よりもかなり大きいので、 $\sin \theta \approx 0$ かつ $\cos \theta \approx 1$ であり、よって

【 0 1 0 8 】

【 数 2 1 】

$$\Delta\Omega_{\parallel} \approx \sum_k^{N_L} A_{L,k} \langle i_{L,k}^z \rangle / 2$$

【 0 1 0 9 】

および $\Delta\Omega_{\perp} \approx A_R$ となる。

40

【 0 1 1 0 】

このことは、縦方向のエネルギー勾配 $\partial E / \partial k$ を、製造中に量子ドット 202 のドナー原子の数によって、 A_L の大きさによって制御でき、キュービット動作中に核磁気共鳴 (NMR) または動的核分極 (DNP: dynamic nuclear polarization) によって、左の量子ドット 202 の核スピンの z 投影によって制御できることを意味する。

【 0 1 1 1 】

図 3 B は、異なる核スピンおよび電子配置 (平均ドナー超微細の大きさ A_L を定義する)、ならびに縦方向のエネルギー勾配 $\partial E / \partial k$ の値に対するこれらの配置の影響の表を示す。この図面に示されるとおり、ドナー超微細の大きさ A_L および核スピン配向

50

【 0 1 1 2 】

【 数 2 2 】

$$\langle i_L^z \rangle$$

【 0 1 1 3 】

を制御することによって、超微細結合値および縦方向のエネルギー勾配 $| |$ の調整が可能になる。

【 0 1 1 4 】

一般的に、量子ドットのドナーの数が増加すると、電子の超微細強度が大きくなる。これは、キュービット駆動に必要とされる横方向の磁場勾配を増加させるために有用であり、量子ドット間の超微細相互作用を顕著に相違させ得る。しかし、この影響によって縦方向の磁場勾配も大きくなる。この影響に対抗するために、量子ドットにさらなる電子を充填して、ドナー核スピンに対する外部電子の遮蔽効果を生じさせることによって、超微細結合を低減してもよい。

10

【 0 1 1 5 】

【 数 2 3 】

$$(2, 1) \leftrightarrow (3, 0)$$

【 0 1 1 6 】

の電荷遷移において、単一のドナーが $2P$ 量子ドットに結合する場合 ($2P - 1P$)、 $2P$ 量子ドットにおける2つの内部電子が最外電子の超微細相互作用を低下させ、一方で2つの核スピンを使用することは、それらを逆平行状態に初期化して、超微細結合をさらに低減できることを意味する。

20

【 0 1 1 7 】

図 3 C は、固定磁場における2つの量子ドット間の電気デチューニングの関数として、トンネル結合 t_c によって結合された2つの量子ドットを周回する単一の電子のエネルギースペクトルの4つの主要なブランチを示す。断熱キュービット駆動 3 6 0 およびキュービット初期化 3 6 2 が示される。エネルギースペクトルの4つのブランチは、最低キュービット状態 3 6 4、最高キュービット状態 3 6 6、ならびに励起状態 3 6 8 および 3 6 9

30

【 0 1 1 8 】

フロッピングモード EDSR ベースのキュービットのいずれにおいても、電荷とスピンとの混成による励起電荷状態の漏出が存在する。第 1 に漏出の可能性があるのは、キュービットを初期化するための $= 0$ への断熱ランプの間である。 $| | > > t_c$ に対しては、キュービット 2 0 1 の電荷様の成分はなく、近くの電子リザーバから $|$ 電子をロードすることによって基底状態が初期化され得る。

【 0 1 1 9 】

【 数 2 4 】

$$|\uparrow\rangle$$

40

【 0 1 2 0 】

状態の核スピンを配置するための NMR または動的核分極を介して、核スピンを初期化することもできる。次に、デチューニングを $= 0$ にランプして、 $| 0$ キュービット状態を初期化する (図 3 C を参照)。ランプの間に、励起電荷状態への電荷励起または望ましくない核スピンフリップによって、キュービットが計算基底外に漏出し得る。

【 0 1 2 1 】

図 3 D は、 $2P - 1P$ (3 電子) 系に対するランプ時間の関数として、初期化ランプの間の両方の漏出経路 (核スピンフリップ 3 7 2 および電荷励起 3 7 4) に対してシミュレートされた漏出の確率を示す。 $t_c = 5.6 \text{ GHz}$ 、 $A_L = |A_{L,1} - A_{L,2}| = 1 \text{ M}$

50

Hz、および $B_0 = 0.23 \text{ T}$ 。この図面から、初期化パルス時間 t_p にかかわらず、励起電荷状態への漏出が主要な経路であることが分かる。初期化パルスの非断熱性のため、この機構はすべてのフロッピングモード EDSR ベースのキュービットに対して存在する。十分低速でランプすることによって、電荷漏出を主とする $t_{pulse} = 4 \text{ ns}$ ランプにおいて 10^{-3} のエラーによる $\nu = 110 \text{ GHz}$ から出発して $\nu = 0$ においてキュービットを初期化し得る。核スピン漏出はパルス時間に大きく依存せず、約 2×10^{-5} のエラーによる電荷漏出よりも十分に低いままである。したがって、核スピン状態漏出はキュービット 201 の初期化における制限因子ではないと結論付けられ得る。

【0122】

図4は、2P-1P系200のエネルギーレベル、および各キュービット状態と、その他の状態との間の双極子結合強度を示す。特に、図4は固有状態エネルギー E およびそれらの電気双極子結合 x_d を示す。系パラメータは、 $B = 0.4 \text{ T}$ 、 $t_c = 6.0 \text{ GHz}$ 、 $A_L = 10 \text{ MHz}$ 、 $A_L = 30 \text{ MHz}$ 、および $A_R = 117 \text{ MHz}$ である。明瞭にするために、十分に分離された超微細値を用いた。図4Aは、固有状態エネルギー E の概略図であり、ここでは明瞭にするために裸の電荷キュービットの電場依存性は差し引かれている。キュービットの基底および励起状態は、 $\nu = 0$ における第1および第5の固有状態エネルギーによって示される（図4Aの402および404を参照）。図4B~4Cは、基底/励起状態の双極子結合係数を示す概略図である。2キュービット状態の間の双極子結合係数は、それぞれ図4Bおよび図4Cの406および408によって示される。純粋な電荷遷移に対する双極子結合係数は、 $\nu = 0$ において1に達する（基底/励起状態に対して、それぞれ下から3番目および4番目のフレーム）。

【0123】

図4Aにおいて、基底/励起電荷状態ブランチは、図面中の2つの下側/上側プロットに表示され、電荷キュービット分裂

【0124】

【数25】

$$\Omega_c = 2(\sqrt{E^2 + t^2})$$

【0125】

によって分裂される。電荷キュービットは左右の量子ドットの軌道レベルによって定義され、 $\nu = 0$ において、キュービット状態は

【0126】

【数26】

$$|-\rangle = (|L\rangle - |R\rangle)/\sqrt{2} \text{ および } |+\rangle = (|L\rangle + |R\rangle)/\sqrt{2}$$

【0127】

である。スピンドアウン/アップブランチはさらに、別々のプロットに細分化される。よって各サブプロットは、下から上に上昇するエネルギーにおいて、電子および電荷状態 $|-\rangle$ 、 $|-\rangle$ 、 $|+\rangle$ 、および $|+\rangle$ に対する3つの可能な核スピン構成または同じ磁化を示す。キュービット基底および励起状態

【0128】

【数27】

$$|g(\epsilon)\rangle \approx |\downarrow\uparrow\uparrow\downarrow-\rangle \text{ および } |e(\epsilon)\rangle \approx |\downarrow\uparrow\downarrow-\rangle$$

【0129】

エネルギーは、それぞれの近縮退状態

【0130】

10

20

30

40

50

【数 2 8】

$$|\uparrow\downarrow\uparrow\downarrow-\rangle \text{ および } |\uparrow\downarrow\downarrow\uparrow-\rangle$$

【0 1 3 1】

のエネルギーと非常に近い。

【0 1 3 2】

高デチューニング値 に対して、固有状態は漸近的に単一ドット領域に近づき、ここで基底電荷状態 $|-\rangle$ は右のドット軌道 $|R\rangle$ であり、スピンは電荷に混成されず、縮退状態間のより高オーダの結合は存在しない。 $\epsilon = 0$ に近づくと、右のドット軌道状態は、他方のドット軌道との反対称重ね合わせに混成する。同時に、より高オーダの結合は、電子スピンアップブランチにおいて縮退状態を弱く結合する。

10

【0 1 3 3】

第 2 に漏出の可能性があるのは、単一キュービットゲート動作の間である。前述で考察されたとおり、図 3 A は、ゼロデチューニング $\epsilon = 0$ におけるドナー - ドナー実装の全エネルギースペクトルを示す。この図面の右側は、キュービット状態 (3 0 2 および 3 0 4) および電荷漏出状態 (3 0 6) を、それらの相対エネルギーと共に示す。系全体には 3 2 のスピンおよび電荷状態が存在し、駆動中のすべての可能な核スピン状態への漏出が考慮される。核スピン状態による 2 つのタイプの漏出エラーが存在する。これら 2 つの漏出エラーは、異なる核スピン間の近縮退超微細値にとって重要であり、それはたとえば $1 P - 1 P$ 系による A_L, k, A_R である。第 1 の漏出経路は、たとえば遷移

20

【0 1 3 4】

【数 2 9】

$$|\downarrow\uparrow\uparrow\downarrow-\rangle \rightarrow |\downarrow\downarrow\uparrow\uparrow-\rangle$$

【0 1 3 5】

など、左の核スピンの望ましくない電子 - 核遷移によるものであり、それは $(A_L / A_R)^2$ に比例する。したがって、非対称のドナーベースの量子ドットを作成することによって望ましくないフリップフロップ事象を制限するために、 $A_L \ll A_R$ にすることが最適である。第 2 の漏出プロセスは、3 つすべての核スピンによる同時の電子 - 核フリップフロップを伴い (たとえば、

30

【0 1 3 6】

【数 3 0】

$$|\downarrow\uparrow\uparrow\downarrow-\rangle \rightarrow |\uparrow\downarrow\downarrow\uparrow-\rangle$$

【0 1 3 7】

これは左の量子核スピンの間にエネルギー差があることを必要とする ($A_L > 0$)。実際のデバイスには電場が存在するため、 A_L の値はゼロではないと考えられ、よってこの漏出経路は容易に回避され得るはずである。良好に設計されたパルスは、漏出プロセスを効果的に断熱的に反転することによって、キュービット部分空間からの漏出を最小化した。特にガウスパルス形状を用いて、キュービット動作中の電荷および核スピンによる漏出プロセスを部分的に反転してもよい。

40

【0 1 3 8】

図 5 A は、このデバイスに対する次の最適パラメータを用いたドナー - ドナーキュービットに対する $\nu / 2 - X$ ガウスパルスの間での 2 つの漏出集団を示す：駆動振幅 = 0.9 GHz、 $B_0 = 0.23$ T、および $t_c = 5.6$ GHz。可逆的漏出は 5 0 2 に示され、不可逆的漏出は 5 0 4 に示される。

【0 1 3 9】

キュービット性能を調べるための、ノイズ源すなわち純粋なスピン / 電荷位相緩和、駆

50

動エラー、電荷緩和、およびアイドルキュービット緩和を含むトンネル結合ならびに磁場の関数としての $\gamma / 2 - X$ ゲートに対するキュービットエラーを図 5 B に示す。重要なことに、ゲートエラーは広範囲の磁場およびトンネル結合にわたって低いままである ($< 10^{-3}$)。製造中の小さい不確定性がキュービット対キュービット性能の変動をもたらし得る大規模アーキテクチャにおいて、広い動作パラメータ空間は重要である。磁場およびトンネル結合を最適化することによって、実際的なノイズによる表面コードフォールトトレラント閾値よりも十分に低い 2×10^{-4} の最小ゲートエラーを達成できる。このキュービットにおいて操作される縦方向の勾配の大きさが小さいことは、この低キュービットエラーおよび広い動作パラメータ空間を得るために重要である。

【0140】

キュービット 201 の純粋な電氣的制御は、混成 2 ドット領域において人工 SOC を用いることによって可能になる。キュービット周波数にて電場を駆動するとき、キュービットは基底および励起キュービット状態の任意の重ね合わせにコヒーレントに駆動され得る。周波数は $\nu_{QB} = E_{QB} / h$ によって与えられ、ここで h はプランク定数であり、 E_{QB} はキュービットの基底および励起状態間のエネルギーである。この混成スピンキュービットを電氣的にアドレス指定可能にすることは、スピンキュービットを磁氣的に駆動するよりも電力効率がかかなり高いという利点を有する。加えてこれは、2 つの離れたキュービットを静電結合を介して (直接、またはフローティングゲートもしくは空洞の介在によって) 強力に結合することを可能にする。電氣的制御の欠点は、キュービットが電気ノイズおよび電荷緩和に敏感になることである。電荷緩和は、電荷キュービットと環境との相互作用から生じ、結果として電荷基底状態への投影をもたらす、それは時間と共に指数関数的に起こりやすくなる。半導体における磁気ノイズは、主に磁気核スピン種の配向の揺らぎにリンクされる。シリコンおよびゲルマニウムにおいて、磁気揺らぎをなくすために材料を同位体的に精製することによって、磁気ノイズを約 3 桁低減し得る。このため、それらの同位体的に精製された材料において、電気ノイズは主要なノイズ源となる。

【0141】

位相緩和時間よりも速く (数 MHz のオーダで) 必要とされるキュービット間結合を得るために、最大 3 つの異なる結合スキームが使用され得る。それらの結合スキームを以下に概説する。

【0142】

完全に実現された表面コードアルゴリズムに対しては、近隣のキュービット間の 2 キュービットエンタングリングゲートを行う必要がある。提案されるキュービットの電荷特性による電気双極子相互作用は、超伝導空洞共振器を介した中間距離 (フローティングゲートを介して伸長され得る) および長距離ゲートにわたる、高速で高忠実度の 2 キュービットゲートを可能にする。 d によって分離された 2 つの量子ドット間を移動する電子の電気双極子は、以下によって与えられる。

$$\mu = e d \tag{6}$$

【0143】

次いで、距離 r によって分離された 2 つの双極子の間の双極子 - 双極子結合ハミルトニアンは、以下によって与えられることが示され得る。

$$H_{dd} = V (z_{,1} z_{,2} + z_{,1} + z_{,2}) \tag{7}$$

ここで $z_{,i}$ はキュービット i に対するパウリ z 演算子であり、

【0144】

【数 3 1】

$$V = \Gamma \frac{-2\mu_1\mu_2}{4\pi\hbar\epsilon_0\epsilon_r r^3} \tag{8}$$

【0145】

パラメータ Γ は、双極子の互いに対する配向に依存する幾何補正であり、平面ジオメト

10

20

30

40

50

りに対しては 1 / 4、鉛直キュービットに対しては 1 である。最後に、 ϵ_0 は自由空間の誘電率であり、 ϵ_r はシリコンの比誘電率 11.7 である。

【 0 1 4 6 】

キュービットの電荷自由度の 2 キュービット結合は、以下によって与えられる。

【 0 1 4 7 】

【 数 3 2 】

$$g_{2c} = V \frac{t_1 t_2}{\Omega_1 \Omega_2}$$

10

【 0 1 4 8 】

ここで t_i はキュービット i のトンネル結合であり、 Ω_i は電荷状態分裂である。この双極子結合は、キュービット間の分離に依存して数 GHz の大きさになり得る。キュービット - キュービット結合の相対強度は、EDSR キュービットの電荷特性の量を変動することによって制御され得る。したがって、数百 nm のキュービット分離が可能である。

【 0 1 4 9 】

さらに、2 つのキュービット間にフローティングゲート電極を使用することによって、双極子結合を顕著に増加させて、約数ミクロンのキュービット分離を可能にし得る。

【 0 1 5 0 】

超伝導空洞を使用することによっても、2 つのキュービットの結合距離を顕著に延長できる。このシナリオにおいては、以下によって与えられる結合強度を有する周波数 ω によって、両方のキュービットが空洞に結合される。

20

【 0 1 5 1 】

【 数 3 3 】

$$g_{sc} = \frac{e E_{rms} d t}{4h \Omega} \quad (9)$$

【 0 1 5 2 】

ここで E_{rms} は、空洞の電場揺らぎの 2 乗平均平方根である。

【 0 1 5 3 】

超伝導空洞結合は数ミリメートルの長さ規模にわたって動作し、1 つのキュービットアレイの外部キュービットを別のアレイの対応する外部キュービットに結合するために、キュービットアレイの外側で使用され得る。この大きな距離は、大規模コンピューティング機能のために量子コンピューティングチップ上に組み込む必要があり得る付加的な古典的エレクトロニクスにとって有用である。

30

【 0 1 5 4 】

図 5 C は、核スピンを逆平行状態に初期化し、2 つのドナークラスターで共有される 3 つの電子を用いることによる、 $\nu = 0.5$ MHz を有する最適化 2 P - 1 P キュービットに対する、キュービット位相緩和率 Γ に対するスピン - 空洞結合強度 g_{sc} の期待される比率のシミュレーションを示す。その量 g_{sc} / Γ は、静磁場 B_0 および相対的スピン - 電荷デチューニング δ / ν_z に対してプロットされ、ここでスピン - 電荷デチューニング $\delta = 0$ において $\Gamma = 2 t_c \nu_z$ に等しく、 ν_z はスピンキュービットエネルギーである。

40

【 0 1 5 5 】

そのスピン - 空洞結合強度 g_{sc} は、実際的な空洞電気デチューニング振幅 $\delta_c = 100$ MHz を想定して数値的に算出される。

【 0 1 5 6 】

位相緩和率 Γ は、 t_c および B_0 の各値に対する最適 $\nu / 2$ ゲート時間 $t_g / 2$ に基づいて、 $\nu / 2$ - X ゲートエラー確率 $e^{-\nu t_g / 2}$ をコヒーレンス時間に変換することによって算出される。位相緩和率を記述する式は次のとおりである。

50

【 0 1 5 7 】

【 数 3 4 】

$$\gamma = \frac{1}{2\sqrt{2}} \frac{\sqrt{\text{Log}\left(\frac{1}{1-2e^{-\pi/2}}\right)}}{t_{\pi/2}}$$

【 0 1 5 8 】

さらに図 5 C は、キュービット位相緩和率自体が、示される t_c および B_0 のすべての値に対するスピン - 空洞結合よりも小さいことを示す。これは超伝導空洞に対するキュービットの強力な結合を達成するための要件であり、キュービットコヒーレンスは強力な結合領域の達成における制限因子ではないことを示す。

10

【 0 1 5 9 】

強力なキュービット - 空洞結合を達成するために、加えて g_{sc} を空洞の崩壊率よりも速くする必要がある： $g_{sc} / \gamma > 1$ 。次いで、空洞に対するキュービットの結合の品質を協同性：

【 0 1 6 0 】

【 数 3 5 】

$$C = g_{sc}^2 / \gamma \kappa$$

20

【 0 1 6 1 】

によって特徴付けし、それは 1 よりも大きい必要がある。実際的な空洞崩壊率を $\gamma = 1$ MHz と仮定すると、これらのシミュレーションでは、エラーを 0.1% 未満に維持しながらキュービットが最大 130 の協同性に到達し得ることが示される。この協同性の値は、 $g_{sc} / \gamma = 2.7 > 1$ を満たしながら達成される。

【 0 1 6 2 】

大規模アーキテクチャ

図 6 は、前述のフロッピングモードキュービットの 1 つ以上で形成された大規模アーキテクチャ 600 の例を示す。特に、キュービットアーキテクチャ 600 はキュービットの 2 次元正方格子を含み、ここでは最も近い近隣キュービットが双極子結合または超伝導共振器 / 空洞のいずれかを介して結合される。

30

【 0 1 6 3 】

図 6 に示されるとおり、キュービットは正方形のノード 604 A ~ 604 D に集中しており、各ノードはグリッドに配置された複数のキュービットを含む。各ノードにおいて、最も近い近隣キュービットは、短距離相互作用（たとえば双極子結合またはフローティングゲート結合など）を介して結合される。各ノード 604 A ~ 604 D の端縁キュービットは、超伝導共振器 608 を介して近隣ノード 604 の最も近い近隣端縁キュービットに結合される。

【 0 1 6 4 】

キュービットの制御および読出しは金属ゲート 610 を介して行われ、金属ゲート 610 は、ノード 604 の間の灰色のインタースティシャル空間 606（または本明細書ではインタースティシャルノードと呼ばれる）を各キュービットに接続する（この特定の場合にはキュービット当たり 2 つのゲート）。インタースティシャルノード 606 は、いくつかの古典的な制御および読出しエレクトロニクス、ならびに異なるチップのより高い層全体に対する相互接続（たとえば「フリップチップ」技術またはボンドワイヤの使用によるもの）を含む。

40

【 0 1 6 5 】

特定の実施形態において、読出し信号が多重化されることによって、いくつかの RF ラインのみが各インタースティシャルノードに配線され、その空間内でパターン形成された

50

重複しない周波数の共振器（超伝導またはそうでないもの）が各キュービットのアドレス指定能力を可能にする。駆動マイクロ波電気駆動信号およびDC制御信号も、この空間内のそれぞれのキュービットにルーティングされる。

【0166】

さらに、いくつかの実装において、DC制御信号は動的ランダムアクセスメモリ（DRAM: dynamic random-access memory）様の技術を用いて多重化され、希釈冷凍機の低温フィンガーから各インターステイシャル空間まで走行するいくつかのDCラインが、キュービットの数にかなり有利に対応することを可能にする。

【0167】

各ノードが N^2 キュービットを有すると仮定すると、各キュービットを個別にアドレス指定するために $2N$ のビットおよびワードラインが必要である。ビットおよびワードラインの制御および読出しは、バイナリ多重化を用いてオフチップ（この場合は $2N$ のDCラインが各ノードにルーティングされる）またはオンチップで行われ得る。

10

【0168】

バイナリ多重化のために、ビットおよびワードラインはデジタルでアドレス指定され、各インターステイシャルノードにルーティングされるラインの数は $\log_2(2N)$ である。言い換えると、使用されるアドレス指定技術（多重化か否か）に依存して、各インターステイシャルノードにルーティングされるDCラインの数は、キュービットの数の平方根か、またはキュービットの平方根による対数的な数にされる。

【0169】

バイナリ多重化回路は高い熱出力を有するため、これらの回路をチップ上に配置できないことがあり、これらの回路はより多くの冷却力を提供する希釈冷凍機の異なるステージに配置されてもよい。しかし、低速DCバイアスのために必要な低リフレッシュ速度は、オンチップ動作に適合するかもしれない。

20

【0170】

DC、読出し（RFまたはMW）、および駆動（MW）信号は、バイアスティー（優先的にリソグラフィによってパターン形成される）を用いてそれぞれのキュービット制御ラインにルーティングされる。各キュービットが2つのゲートによってアドレス指定される場合、さらなる複雑さを回避するために、読出しおよび駆動信号は分離される。

【0171】

制御ラインをインターステイシャルノードからノード内のキュービットまでルーティングすることの複雑さは、ノード内のキュービットの数と、近隣キュービットの間隔とに依存する。キュービットの間隔と、使用されるリソグラフィ法の利用可能なピッチとによって、既存のキュービット間にルーティングし得るリードの数 n_L が分かる。既存のリソグラフィ技術によって、幅 10 nm のリードに対する 40 nm のピッチを達成できる。マイクロ波ラインについては、信号の送信を改善するためにリードをコプラナー導波路として設計する必要があるため、ピッチは増加するかもしれない。キュービット間の距離は、双極子結合キュービットに対しては 200 nm のオーダであるのに対し、フローティングゲート結合機構に対しては約 $2\text{ }\mu\text{ m}$ のオーダであり得る。これによって、双極子結合キュービットに対する約 $n_L = 4$ 、およびフローティングゲート結合キュービットに対する $n_L = 50$ が可能となるだろう。

30

【0172】

小さい数（ N^2 ）のキュービットと、キュービット間に可能なリードの大きい数 n_L とに対して、単一のリソグラフィ面を用いてすべてのキュービットにゲートをルーティングし得る。こうした単一層ルーティングが図6に示されており、これはノード 604 当たり 36 のキュービット（ $N = 6$ ）、キュービット当たり2つのゲート、および各キュービット対間の4つの可能なフィードスルー（ $n_L = 4$ ）に対するルーティングである。数 n_L の可能なフィードスルーによって N^2 キュービットをアドレス指定するために必要なリソグラフィ層の数は、隣接するキュービット間で次の式によって決定され得る。

40

【0173】

50

【数 3 6】

$$n_{\text{lith layers}} \approx \frac{N}{2n_L+3} \quad (10)$$

【0 1 7 4】

各ノード内の双極子結合キュービットの例においては（ここで $n_L = 4$ ）、単一のゲートを単一のリソグラフィ層における 3 2 4 キュービット（ $N = 18$ ）のノードのすべてのキュービットにルーティングでき、リードの 2 層リソグラフィスタックを用いて 8 4 1 キュービット（ $N = 29$ ）にルーティングできる。

10

【0 1 7 5】

約 $2 \mu\text{m}$ の長さのフローティングゲートに結合されたキュービットの場合に、 n_L が 50 から 25 に効果的に低減されることを意味するキュービット当たり 2 つのゲートを有することの追加の利便性を想定すると、単一のリソグラフィ層を用いて 1 0 4 0 4 キュービット（ $N = 102$ ）を配線でき、リードの 2 層リソグラフィスタックを用いて 2 7 2 2 5 キュービット（ $N = 165$ ）を配線できる。

【0 1 7 6】

表 2 および表 3 は、それぞれキュービット当たり単一リードおよびキュービット当たりリード対の場合に対する、2 つの異なる種類の結合に対して 1 つまたは 2 つのリソグラフィ層におけるリードによってルーティングされ得るキュービット（QB: qubits）の最大数をまとめたものである。

20

【0 1 7 7】

【表 2】

	双極子		フローティングゲート
	1	2	
$n_{\text{lith layers}}$	1	2	1
d_{NN}	200 nm		$2 \mu\text{m}$
キュービット密度 (μm^{-2})	28		0.25
n_L	4		50
N_{max}	18	29	202
キュービットの最大数	324	841	40 804
ノード面積	$12 \mu\text{m}^2$	$31 \mu\text{m}^2$	0.1mm^2

30

表 2 : キュービット当たり単一リードの数

【0 1 7 8】

40

50

【表 3】

$n_{\text{lith layers}}$	双極子		フローティングゲート
	1	2	1
d_{NN}	200 nm		2 μm
キュービット密度 (μm^{-2})	28		0.25
n_L	2		25
N_{max}	10	17	102
キュービットの最大数	100	289	10 404
ノード面積	3.2 μm^2	10 μm^2	0.04 mm^2

表 3 : キュービット当たり二重リードの数

10

【0179】

表 2 および表 3 に見られるとおり、達成可能なキュービット数は、双極子のものと比較してフローティングゲート実装の方が有意に高い。これは、1つのノード内で可能なキュービットの数が

20

【0180】

【数 37】

$$n_L^2$$

【0181】

として増加するためである。しかし、キュービット密度は双極子結合キュービットの方が 100 倍高いことを注記する。

【0182】

図 7 は、双極子結合を用いて結合されたキュービットに対するノードアーキテクチャ 700 の実装例を示す。一例において、ノード 700 は図 6 のノード 604 A ~ 604 D のいずれか 1 つである。

30

【0183】

図 7 に示されるとおり、ノード 700 はシリコン基板 702 を含む。制御ライン 704 は、シリコン基板 702 内の 1 つの面にパターン形成される。制御ライン 704 は、互いに平行にパターン形成されてもよい。さらに、ノードは 2 つの量子ドット層 706、708 を含む。各量子ドット層は、ドナークラスタをパターン形成することによって形成されたいくつかの量子ドットを含む。ドナー原子クラスタは、クラスタの位置が量子ドット層の下層にパターン形成された制御ラインに対応するように形成されてもよい。ドナークラスタ当たりのドナー原子の数が、キュービットのタイプを決定する。たとえば、量子ドットの 1 つの層がドナークラスタ当たり 1 つのドナー原子を含み、かつ別の層がドナークラスタ当たり 2 つのドナー原子を含むときは、2P - 1P キュービットが生成される。

40

【0184】

ノードはさらに、各金属ゲートが対応するキュービットの上方に位置決めされるようにシリコン基板 702 の表面にパターン形成された、複数の金属コンタクト 710 を含む。各キュービットの上方の金属コンタクトを介して、駆動および読出しが行われる。

【0185】

この例において、ノード 700 は 25 のキュービットを含む。2 つの近隣キュービット間の双極子 - 双極子結合は、それぞれの双極子モーメントのスカラー積に比例する。双極子モーメントは、各キュービットの 2 つの量子ドットを分離する軸に沿って配向される。

50

この実施形態においては、双極子モーメントが並行になるようにキュービットがパターン形成されて、2次元表面コード正方格子内のすべてのキュービット間に最大の最も近い近隣結合が可能になる。よって、キュービットを形成する各ドナークラスター対は、2つの別個の水素リソグラフィステップの一方を用いてシリコン格子内にパターン形成されるだろう。

【0186】

図8は、各ノード600に対する製造手順の例を示すフローチャートである。量子コンピュータのノードは並行して製造されてもよく、各リソグラフィ層のすべてのインフラストラクチャが仕上げられた後に次の層が製造され得ることが認識されるだろう。図8は、1つ以上の2P-1Pフロッピングモードキュービットを含むノード600を製造するためのプロセスを説明するものである。これは単なる一例であり、任意のnP-mPフロッピングモードキュービット201を製造するためにこのプロセスが実装され得ることが認識されるだろう。

10

【0187】

ステップ802において、半導体基板の表面が調製される。基板が ^{28}Si である場合、このステップは、超高真空(UHV: ultra-high vacuum)中で融点近くまで加熱することによってクリーンなシリコン基板表面を形成することを含む。この表面は 2×1 ユニットセルを有し、結合したSi二量体の行からなり、各Si原子の残りのダングリングボンドは、自身を含む二量体の他方のSi原子と弱い結合を形成する。

20

【0188】

クリーンなシリコン基板表面は、次いで原子水素に曝露されて、弱いシリコン結合が破壊され、水素原子がSiダングリングボンドに結合可能になる。制御条件下で、各シリコン原子に1つの水素原子が結合されることによって水素の単層が形成されて、反応性のダングリングボンドを満たし、表面を効果的に不動態化し得る。

【0189】

次にステップ804において、シリコン基板内に制御ライン704の第1の層がパターン形成される。一例において、制御ラインは平行なSi:Pラインであり、制御ライン704はSTMリソグラフィを用いてパターン形成されてもよい。さらに、各ノード内のキュービットの各列に対して1つの制御ライン704が製造されてもよい。

30

【0190】

次にステップ806において、半導体チップは ^{28}Si の層に封入される。 ^{28}Si の層は、数十nmであってもよい。一例において、半導体チップは、最先端の分子線エピタキシーを用いて封入される。このステップは第1の封入と呼ばれる。

【0191】

ステップ808において、封入された半導体基板の表面が調製される。これはステップ802のプロセスと同様である。しかし、このステップおよびすべての後続する表面調製ステップは、下にパターン形成されたドーパントの拡散を回避するために、より低温で行われる。

【0192】

その後、ステップ810において、シリコン基板内に第1の量子ドット層がパターン形成される。特に、第1の量子ドット層は、キュービット当たり1つのドナークラスターを含むようにパターン形成される。いくつかの例において、STM先端部を用いて、適切な電圧およびトンネリング電流の印加によって、不動態化表面からH原子を選択的に脱着して、Hレジスト内にパターンを形成する。このやり方で、裸の反応性シリコン原子の領域が露出され、その後シリコン表面に向かう反応種の吸着が可能になる。特定の設計されたホスフィンマイクロドージングシステムに接続された制御下のリーブバルブを介して、ホスフィンガスがシリコン表面に導入される。ホスフィン分子は、水素レジスト内の孔を通じて、露出されたシリコン表面に強力に結合する。その後、結晶成長のためにSTMパターン形成表面を加熱することによって、ホスフィン分子の解離が起こり、結果としてPが

40

50

シリコンの層に取り込まれる。したがって、必要なPアレイを生成するために使用されるのは、STMパターン形成H不動態化表面の PH_3 への露出である。

【0193】

リン取り込みの後に再び、ステップ812において、シリコン基板を約10nm~20nm成長させて、前の層の量子ドットと次の層の量子ドットとの間に所望のトンネル結合を達成する。これは第2の封入と呼ばれる。

【0194】

次にステップ814において、シリコン基板の表面を、ステップ808に関して記載したのと同様の方式でもう一度調製する。

【0195】

ステップ816において、ステップ810に関して記載したのと同様の方式で、キュービット当たり1つのドナークラスタを含む第2の量子ドット層が、不動態化シリコン基板内にパターン形成される。

【0196】

第2の量子ドット層の各ドナークラスタは、前の層の対応するクラスタにトンネル結合される。

【0197】

リン取り込みの後、ステップ816において、シリコン基板を約20~50nm成長させる。これは最終封入と呼ばれ、これによってSTM UHVプロセスが終了する。

【0198】

最終表面調製の後に、標準的なリソグラフィ技術（例、eビームリソグラフィまたは光リソグラフィ）を用いて、頂部シリコン上面にキュービット当たり1つまたは2つの金属ゲートがパターン形成される。前のセクションで考察されたとおり、インターステイシャルノードからキュービットゲートへのリードのルーティングは、高誘電率の絶縁層（たとえば SiO_2 または HfO_2 など）を用いて互いに分離された数層の金属層を必要とすることがある。これは半導体産業において周知の手順である（たとえばMOSFETまたはDRAMデバイスなどに対するもの）。

【0199】

方法800に記載される層の厚さおよび層間の距離は、単なる例示であることが認識されるだろう。実際の層の厚さおよび層間の距離は、量子コンピュータに対する選択されたクラスタサイズ、電子数、および選択された静磁場値に依存する。

【0200】

フローティングゲートを用いて結合されたキュービットに対するノードアーキテクチャの別の実装が、図9および図10に示される。特に、図9はノードアーキテクチャ900の上面図を示し、図10はノードアーキテクチャの側面図を示す。

【0201】

この例において、一对のドットによって表されるキュービット902は、結晶の同位体的に精製されたシリコン（ ^{28}Si ）904の内側の同じリソグラフィ面にパターン形成される。

【0202】

各々の最も近い近隣キュービット対は、図面において犬用の骨の形の黒い構造で表されるフローティングゲート（伸長された金属アイランドであり得る）906を介して結合される。各キュービット902の静電制御、駆動、および読出しは、1つまたは2つのゲート908を介して行われる。これらのゲート908は、金属リード910に接続される。

【0203】

フローティングゲート906は、最大で数マイクロメートルのキュービット間隔を可能にして、それらの間に金属リードの複数のフィードスルーを可能にする。このやり方で、単一のリソグラフィ層内のリードによって、より多数のキュービットのアドレス指定が可能になる。しかし、ノード900内のキュービット密度は、図7に示される双極子結合と比べたときに約1桁低減する。

10

20

30

40

50

【 0 2 0 4 】

ノードの外周の「フローティングゲート」は、浮遊せずに超伝導共振器 9 1 2 に接続される。これによって、それらのキュービットと、次のノード（単数または複数）の離れた最も近い近隣キュービットとの長距離結合が可能になる。

【 0 2 0 5 】

なお、フローティングゲート 9 0 6 および制御 / 読出し / 駆動ゲート 9 0 8 は、キュービット面内または上方のシリコン表面上のいずれにも製造され得る。しかし、これらのタイプのゲートの両方をキュービット面にパターン形成することが有利である。実際に、これによってゲートとドットとの容量結合が増加し、より強力なキュービット - キュービット結合、キュービット駆動、より良好な読出し信号、およびより多くの静電制御が可能になる。

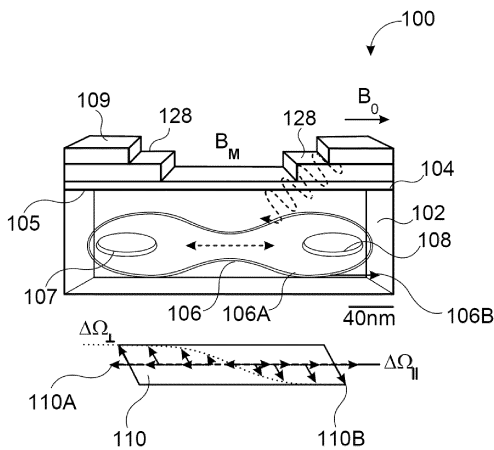
10

【 0 2 0 6 】

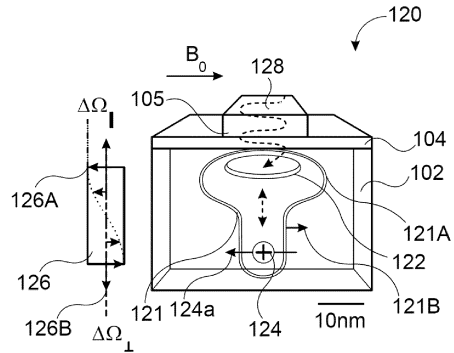
本明細書に記載される方法および量子プロセッサアーキテクチャは、計算を行うために量子力学を用いる。このプロセッサは、たとえばさまざまな適用に用いられて計算性能の向上を提供してもよく、これらの適用は、特に情報の暗号化および暗号解読、進歩的な化学シミュレーション、最適化、機械学習、パターン認識、異常検出、財務分析、および検証を含む。

【 図 面 】

【 図 1 A 】



【 図 1 B 】



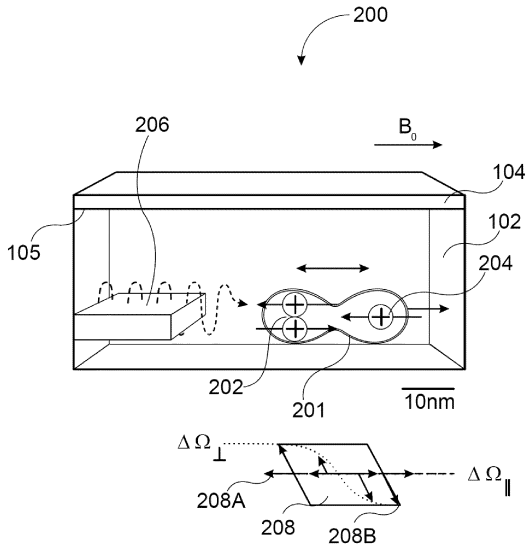
20

30

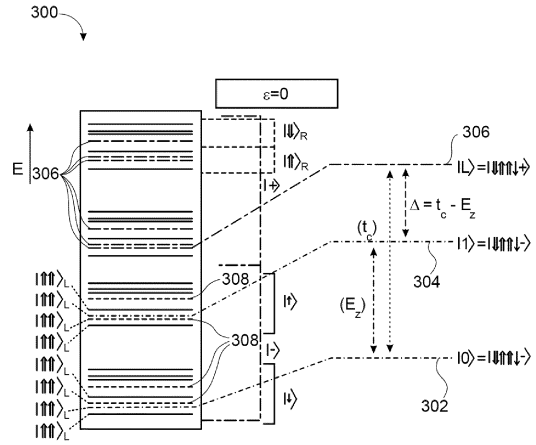
40

50

【 図 2 】



【 図 3 A 】



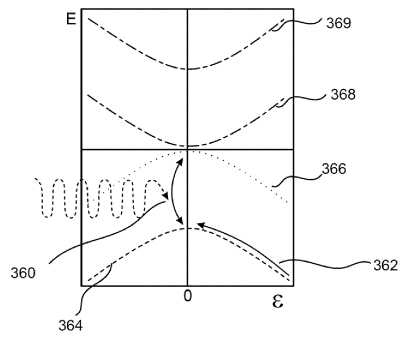
10

【 図 3 B 】

350

	電子数	$\langle \hat{Q} \rangle$	$\langle A_L \rangle$	$\Delta \Omega_{\parallel}$
2P1P($\uparrow\uparrow$)	1	$\frac{1}{2} + \frac{1}{2}$	260 MHz	260 MHz
2P1P($\downarrow\downarrow$)	1	$\frac{1}{2} - \frac{1}{2}$	260 MHz	~ 1 MHz
2P1P($\uparrow\downarrow$)	3	$\frac{1}{2} + \frac{1}{2}$	10 MHz	10 MHz
2P1P($\downarrow\uparrow$)	3	$\frac{1}{2} - \frac{1}{2}$	10 MHz	~ 1 MHz

【 図 3 C 】



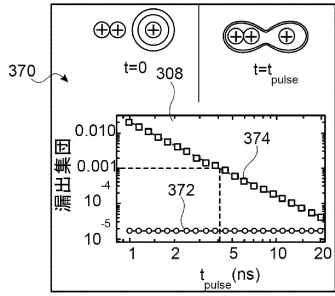
20

30

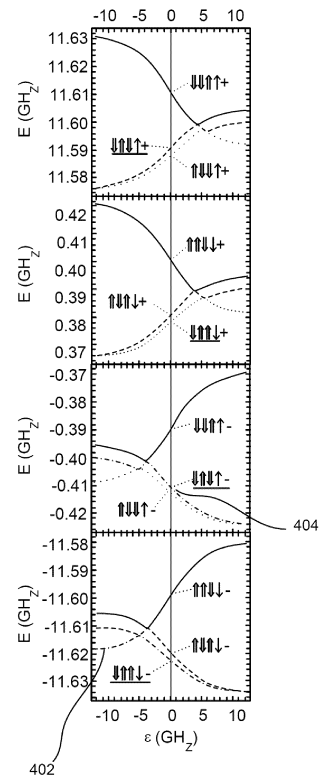
40

50

【 図 3 D 】



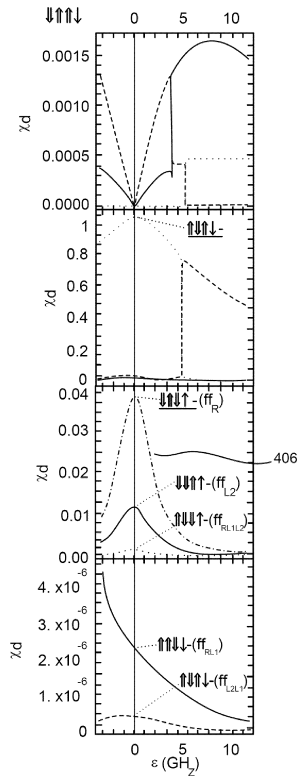
【 図 4 A 】



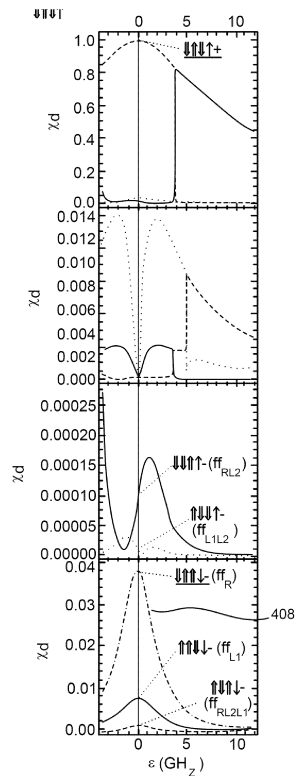
10

20

【 図 4 B 】



【 図 4 C 】

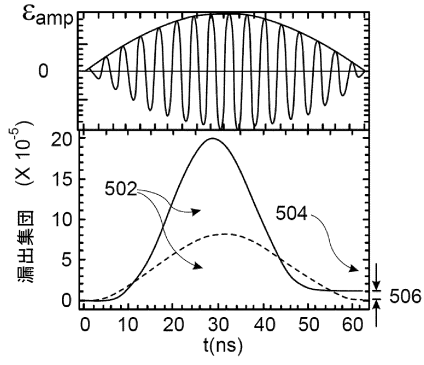


30

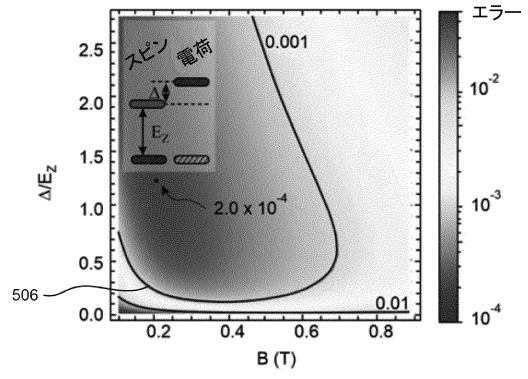
40

50

【図 5 A】

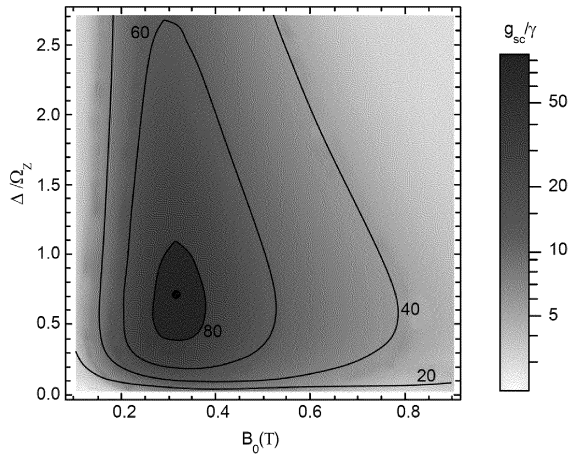


【図 5 B】

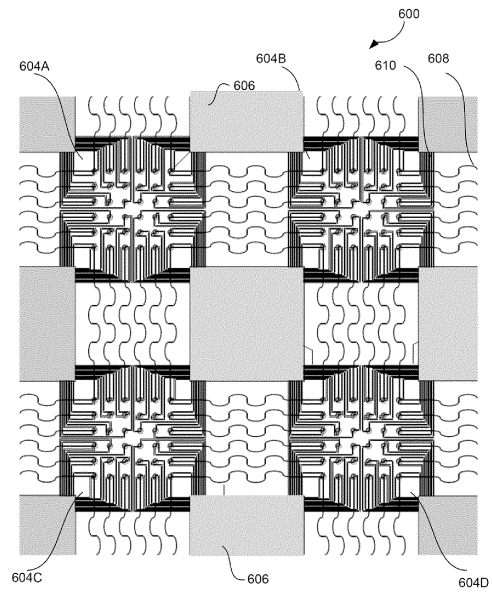


10

【図 5 C】



【図 6】



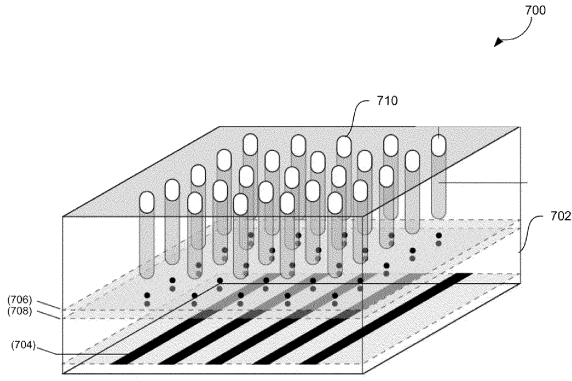
20

30

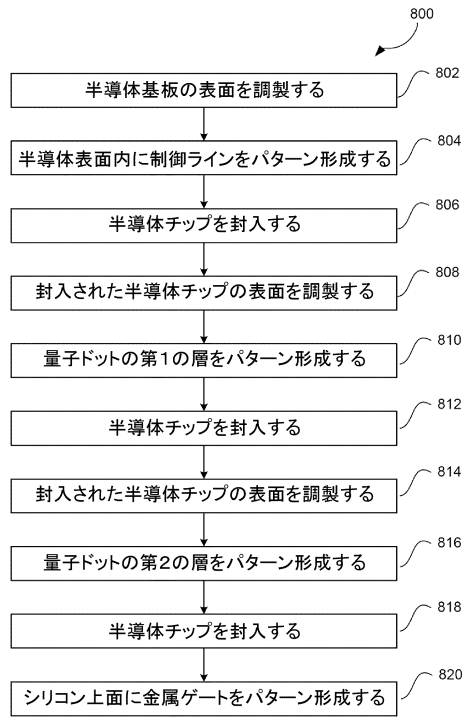
40

50

【図7】



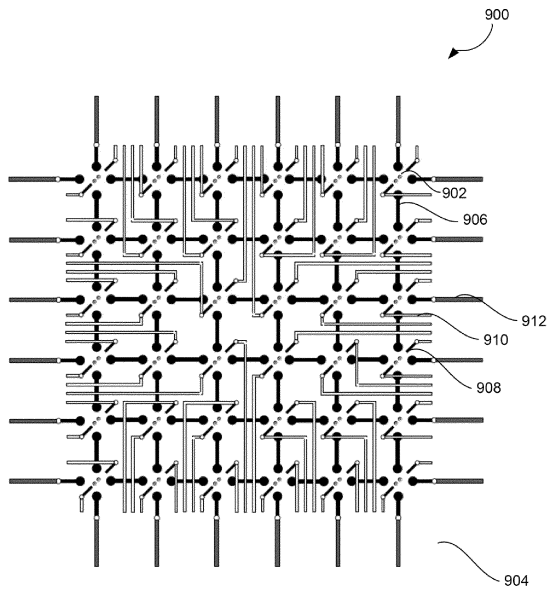
【図8】



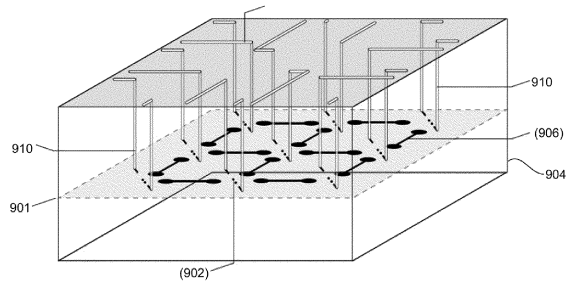
10

20

【図9】



【図10】



30

40

50

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/AU2022/050205
A. CLASSIFICATION OF SUBJECT MATTER G06N 10/40 (2022.01) B82Y 10/00 (2011.01)		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
Google Scholar: GORMAN, electrically controlled, qubits, hyperfine interaction, dot, donor, electron, flipping mode, long distance, coupling and similar terms Google Patents: electrically controlled, qubits, hyperfine interaction, dot, donor, electron, flipping mode, long distance, coupling and similar terms Espacenet: IPC/CPC – G06N10/40, B82Y10/00; control, electric, quantum bit, qubit, donor, electron and similar terms Patenw: IPC/CPC – G06N10/40, G06N10/00, B82Y10/00; quantum bit, qubit, quantum dot, QD, island, donor atom, donor ion, donor cluster, electric, control, electron, share, exchange, swap, transfer, one, same, single, singular, hyperfine, wavefunction, hybridize, flip-flop, silicon, germanium, semiconducting, substrate, layer, superconducting, microwave, cavity, resonator and similar terms.		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
	Documents are listed in the continuation of Box C	
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C		<input checked="" type="checkbox"/> See patent family annex
* Special categories of cited documents:		
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention	
"D" document cited by the applicant in the international application	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone	
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art	
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family	
"O" document referring to an oral disclosure, use, exhibition or other means		
"P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search 8 April 2022	Date of mailing of the international search report 08 April 2022	
Name and mailing address of the ISA/AU AUSTRALIAN PATENT OFFICE PO BOX 200, WODEN ACT 2606, AUSTRALIA Email address: pct@ipaustralia.gov.au	Authorised officer Pan Ma AUSTRALIAN PATENT OFFICE (ISO 9001 Quality Certified Service) Telephone No. +61262832140	

Form PCT/ISA/210 (fifth sheet) (July 2019)

10

20

30

40

50

INTERNATIONAL SEARCH REPORT		International application No.
C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		PCT/AU2022/050205
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	MORELLO, ANDREA, et al., "Donor Spins in Silicon for Quantum Technologies", <i>Advanced Quantum Technologies</i> , Vol. 3, No. 11, 24 July 2020, pp: 2000005 (1-17)	1-35
A	WO 2020/037373 A1 (THE UNIVERSITY OF MELBOURNE) 27 February 2020	1-35
A	US 10482388 B1 (NATIONAL TECHNOLOGY & ENGINEERING SOLUTION OF SANDIA, LLC) 19 November 2019	1-35
A	WO 2020/154773 A1 (NEWSOUTH INNOVATIONS PTY LIMITED) 06 August 2020	1-35
A	WO 2020/014749 A1 (NEWSOUTH INNOVATIONS PTY LIMITED) 23 January 2020	1-35
A	US 10229365 B2 (NEWSOUTH INNOVATIONS PTY LIMITED) 12 March 2019	1-35
A	TOSI, GUIHERME et al., "Silicon quantum processor with robust long-distance qubit couplings", <i>Nature Communications</i> , Vol. 8, 6 September 2017, pp: 450 (1-11)	1-35
A	WO 2016/187676 A1 (NEWSOUTH INNOVATIONS PTY LIMITED) 01 December 2016	1-35
P,X	KRAUTH, F. N., et al., "Flopping-mode electric dipole spin resonance in phosphorus donor qubits in silicon", arXiv:2105.02906, 6 May 2021, pp: 1-17 whole document	1-35
<p>Form PCT/ISA/210 (fifth sheet) (July 2019)</p>		

10

20

30

40

50

INTERNATIONAL SEARCH REPORT		International application No.	
Information on patent family members		PCT/AU2022/050205	
This Annex lists known patent family members relating to the patent documents cited in the above-mentioned international search report. The Australian Patent Office is in no way liable for these particulars which are merely given for the purpose of information.			
Patent Document/s Cited in Search Report		Patent Family Member/s	
Publication Number	Publication Date	Publication Number	Publication Date
WO 2020/037373 A1	27 February 2020	WO 2020037373 A1	27 Feb 2020
		AU 2019326260 A1	08 Apr 2021
		EP 3841534 A1	30 Jun 2021
		US 2021256413 A1	19 Aug 2021
US 10482388 B1	19 November 2019	US 10482388 B1	19 Nov 2019
WO 2020/154773 A1	06 August 2020	WO 2020154773 A1	06 Aug 2020
		AU 2020216064 A1	16 Sep 2021
		CN 113383349 A	10 Sep 2021
		EP 3918540 A1	08 Dec 2021
WO 2020/014749 A1	23 January 2020	WO 2020014749 A1	23 Jan 2020
		AU 2019304104 A1	04 Feb 2021
		CN 112823136 A	18 May 2021
		TW 202008611 A	16 Feb 2020
		US 2021265553 A1	26 Aug 2021
US 10229365 B2	12 March 2019	US 2016125311 A1	05 May 2016
		US 10229365 B2	12 Mar 2019
		AU 2015252050 A1	19 May 2016
		AU 2015252050 B2	08 Aug 2019
		AU 2015252051 A1	19 May 2016
		AU 2015252051 B2	15 Oct 2020
		EP 3016034 A2	04 May 2016
		EP 3016034 B1	18 Mar 2020
		EP 3016035 A2	04 May 2016
		EP 3016035 B1	02 Jan 2019
		US 2016125310 A1	05 May 2016
		US 10255556 B2	09 Apr 2019
WO 2016/187676 A1	01 December 2016	WO 2016187676 A1	01 Dec 2016
		AU 2016267410 A1	12 Oct 2017
		AU 2016267410 B2	01 Apr 2021
		EP 3303212 A1	11 Apr 2018

Due to data integration issues this family listing may not include 10 digit Australian applications filed since May 2001.

Form PCT/ISA/210 (Family Annex)(July 2019)

10

20

30

40

50

INTERNATIONAL SEARCH REPORT		International application No.	
Information on patent family members		PCT/AU2022/050205	
This Annex lists known patent family members relating to the patent documents cited in the above-mentioned international search report. The Australian Patent Office is in no way liable for these particulars which are merely given for the purpose of information.			
Patent Document/s Cited in Search Report		Patent Family Member/s	
Publication Number	Publication Date	Publication Number	Publication Date
		US 2018107938 A1	19 Apr 2018
		US 10528884 B2	07 Jan 2020
End of Annex			
Due to data integration issues this family listing may not include 10 digit Australian applications filed since May 2001.			
Form PCT/ISA/210 (Family Annex)(July 2019)			

10

20

30

40

50

フロントページの続き

MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,IT,JM,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,ST,SV,SY,TH,TJ, TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW

ヌエスタダブリュー シドニー , サイエンス ロード , ニュートン ビルディング , レベル 2 内

(72)発明者 シモンズ , ミシェル イヴォンヌ

オーストラリア , 2 0 5 2 ニュー サウス ウェールズ , ケンジントン , ユーエヌエスタダブリュー シドニー , サイエンス ロード , ニュートン ビルディング , レベル 2 内

(72)発明者 クラウス , フェリックス

オーストラリア , 2 0 5 2 ニュー サウス ウェールズ , ケンジントン , ユーエヌエスタダブリュー シドニー , サイエンス ロード , ニュートン ビルディング , レベル 2 内

(72)発明者 ハー , イー

オーストラリア , 2 0 5 2 ニュー サウス ウェールズ , ケンジントン , ユーエヌエスタダブリュー シドニー , サイエンス ロード , ニュートン ビルディング , レベル 2 内

F ターム (参考) 5F092 AB10 AC21 BD13 BD15 FA08