

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年11月23日(23.11.2017)



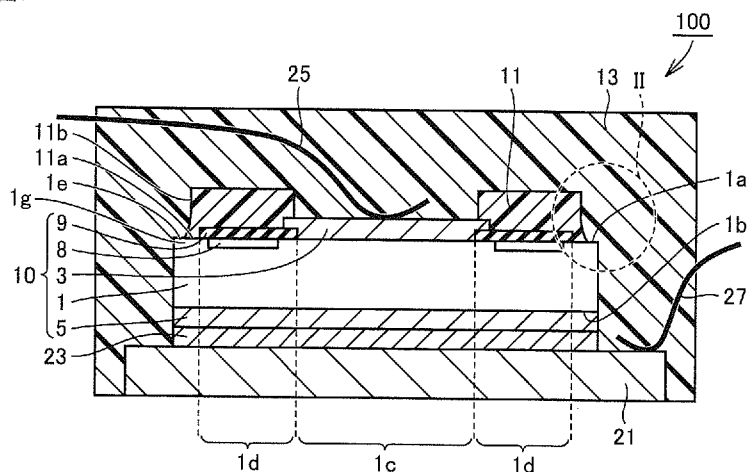
(10) 国際公開番号
WO 2017/199698 A1

- (51) 国際特許分類:
H01L 23/29 (2006.01) *H01L 25/18* (2006.01)
H01L 21/336 (2006.01) *H01L 29/06* (2006.01)
H01L 23/31 (2006.01) *H01L 29/739* (2006.01)
H01L 25/07 (2006.01) *H01L 29/78* (2006.01)
- (21) 国際出願番号: PCT/JP2017/016213
- (22) 国際出願日: 2017年4月24日(24.04.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-098721 2016年5月17日(17.05.2016) JP
- (71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者:根岸 哲(NEGISHI, Tetsu); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 久我 正一(KUGA, Shoichi); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).
- (74) 代理人:特許業務法人深見特許事務所(FUKAMI PATENT OFFICE, P.C.); 〒5300005 大阪府大阪市北区中之島二丁目2番7号 中之島セントラルタワー Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA,

(54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SAME

(54) 発明の名称: 半導体装置およびその製造方法

図1



(57) Abstract: This semiconductor device (100) is provided with a power semiconductor element (10), a resin film (11) and a sealing insulating material (13). The power semiconductor element (10) comprises: a first electrode (3) which covers a first region (1c) of one main surface of a semiconductor substrate (1); a second electrode (5) which is formed on the other main surface of the semiconductor substrate (1); a guard ring (8) which is formed in a second region (1d) that is positioned outside the first region (1c); and a non-conductive inorganic film (9) which covers the guard ring (8) in the second region (1d). The resin film (11) overlaps the guard ring (8) when viewed in plan, and the thickness of the resin film (11) on the non-conductive inorganic film (9) is 35 μm or more. The resin film (11) is a single layer film; and the outermost edge (11b) of the resin film (11) has a downwardly flared fillet shape. The outermost edge (11b) of the resin film (11) is arranged inside the outermost edge of the semiconductor substrate (1).

WO 2017/199698 A1

NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA,
RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

— 国際調査報告 (条約第21条(3))

(57) 要約 : 半導体装置 (100) は、電力用半導体素子 (10) と、樹脂膜 (11) と、封止絶縁材料 (13) とを備える。電力用半導体素子 (10) は、半導体基板 (1) の一方の主表面における第1領域 (1c) を覆う第1電極 (3) と、半導体基板 (1) の他方の主表面に形成される第2電極 (5) と、第1領域 (1c) の外側である第2領域 (1d) に形成されたガードリング (8) と、第2領域 (1d) においてガードリング (8) を覆う非導電無機膜 (9) とを含む。樹脂膜 (11) は平面視においてガードリング (8) と重なり、非導電無機膜 (9) 上の樹脂膜 (11) の厚みは $3.5\mu\text{m}$ 以上である。樹脂膜 (11) は単層膜であり、樹脂膜 (11) の最外縁 (11b) は下側に広くなるフィレット形状を有する。樹脂膜 (11) の最外縁 (11b) は半導体基板 (1) の最外縁よりも内側に配置される。

明 細 書

発明の名称：半導体装置およびその製造方法

技術分野

[0001] 本発明は半導体装置およびその製造方法に関し、特に電力制御に用いられる半導体素子を有する半導体装置およびその製造方法に関するものである。

背景技術

[0002] IGBT (Insulated Gate Bipolar Transistor) などの電力用半導体素子を備えた電力用の半導体装置においては、電流値または電圧値などの主耐圧特性を安定させるために、IGBTを取り囲むようにガードリングなどの外周接合領域が形成される。またこのガードリングにおける電位分布を安定にするために、ガードリング上に半絶縁性の非導電無機膜が形成される。

[0003] また一般に、電力用の半導体装置は、IGBTまたはダイオードなどの電力用の半導体素子が搭載された半導体チップがシリコンゲルなどの封止絶縁材料によって封止された構成を有している。この状態で、当該電力用の半導体装置に含まれる電極であるコレクタとエミッタとの間に電圧が印加されると、封止絶縁材料中に含まれる不純物イオンのうち正イオンがグランド側へ集まり、負イオンが高電位側へ集まることにより、封止絶縁材料に分極が生じる。この分極によりガードリングにおける電界強度分布が変化し、コレクタとエミッタとの間の電流および電圧の主耐圧特性が不安定になることがある。

[0004] そこでたとえば特開2013-191716号公報（特許文献1）においては、ガードリングを互いに不純物濃度の異なる複数の領域に分けて形成し、かつ非導電無機膜としての酸化珪素無機層上に厚みが50 μ m以上の樹脂膜を形成することにより、ガードリングにおける電界集中を緩和させ、封止樹脂材料の分極を抑制している。

先行技術文献

特許文献

[0005] 特許文献1：特開2013-191716号公報

発明の概要

発明が解決しようとする課題

[0006] しかし上記の構成を適用しても、特開2013-191716号公報においては非導電無機膜としての酸化珪素無機層の最外縁における樹脂膜の形状が考慮されていない。たとえば当該最外縁が上に凸の形状を有することにより、封止樹脂材料の分極が抑制できない可能性がある。また樹脂膜が厚すぎるために樹脂膜に加わる応力が大きくなりこれが半導体素子の表面から剥離してその信頼性が低下したり、膜が厚くなる分だけ樹脂膜の製造コストが増大したりするなどの問題が起こり得る。

[0007] 本発明は上記の課題に鑑みてなされたものであり、その目的は、主耐圧特性をより安定させることが可能な高信頼性の半導体装置およびその製造方法を提供することである。

課題を解決するための手段

[0008] 本発明の半導体装置は、電力用半導体素子と、樹脂膜と、封止絶縁材料とを備える。電力用半導体素子は、半導体基板の一方の主表面における第1領域を覆う第1電極と、半導体基板の他方の主表面に形成される第2電極と、第1領域の外側である第2領域に形成されたガードリングと、第2領域においてガードリングを覆う非導電無機膜とを含む。樹脂膜は平面視においてガードリングと重なり、非導電無機膜上の樹脂膜の厚みは35 μ m以上である。樹脂膜は単層膜であり、樹脂膜の最外縁は下側に広くなるフィレット形状を有する。樹脂膜の最外縁は半導体基板の最外縁よりも内側に配置される。

発明の効果

[0009] 本発明によれば、封止樹脂材料の分極の抑制に寄与する樹脂膜の厚み、層数、最外縁の形状、および最外縁の位置を制御することにより、主耐圧特性をより安定させることが可能な、高信頼性の半導体装置およびその製造方法を提供することができる。

図面の簡単な説明

[0010] [図1]本実施の形態における半導体装置の構成の一例を示す概略断面図である。

[図2]図1中に点線で囲まれた領域Iにおける構成および寸法の定義を示す概略断面図である。

[図3]本実施の形態の半導体装置における、樹脂膜の厚みとリーク電流との関係を示すグラフである。

[図4]本実施の形態における半導体装置の構成の、図1とは異なる他の例を示す概略断面図である。

[図5]本実施の形態の半導体装置の製造方法の第1例を説明するための第1工程を示す概略断面図(A)と、同第2工程を示す概略断面図(B)と、同第3工程を示す概略断面図(C)とである。

[図6]図5により形成された部材をダイシングする前の状態、および寸法の定義を示す概略断面図(A)と、同ダイシングした後の状態、および寸法の定義を示す概略断面図(B)とである。

[図7]本実施の形態の半導体装置の製造方法の第2例を説明するための第1工程を示す概略断面図(A)と、同第2工程を示す概略断面図(B)と、同第3工程を示す概略断面図(C)とである。

[図8]比較例における半導体装置の構成を示す概略断面図である。

[図9]本実施の形態における半導体チップと樹脂膜と封止絶縁材料との三重点およびそれに隣接する領域の態様を拡大して示す、概略拡大断面図である。

[図10]図9中に点線で囲まれた領域Xにおける構成の、本実施の形態とは異なる他の態様の第1例およびその領域における応力の印加を示す概略拡大断面図(A)と、同態様の第2例およびその領域における応力の印加を示す概略拡大断面図(B)と、同態様の第3例およびその領域における応力の印加を示す概略拡大断面図(C)とである。

発明を実施するための形態

[0011] 以下、一実施の形態について図に基づいて説明する。

まず図1～図4を用いて、本実施の形態の半導体装置の構成について説明する。図1を参照して、本実施の形態の半導体装置100は、電力用半導体素子10と、樹脂膜11と、封止絶縁材料13とを主に備えている。

[0012] 半導体装置100は電力制御に用いられる半導体素子を有するパワーモジュールであるため、電力用半導体素子10はIGBTなどの素子を搭載している。電力用半導体素子10は、半導体基板としての半導体チップ1と、第1電極3と、第2電極5と、ガードリング8と、非導電無機膜9とを含んでいる。

[0013] 半導体チップ1はたとえば平面視において矩形状または正方形状を有する薄板部材である。すなわち半導体チップ1は、一方の主表面1aと、これと反対側の他方の主表面1bとを有している。ここでは図1の上側に一方の主表面1aが、図1の下側すなわち図示されないが装置全体の土台が配置される側に他方の主表面1bが配置されるものとする。

[0014] 半導体チップ1はたとえばシリコン、炭化珪素、および窒化ガリウムからなる群から選択される1種以上の材料により形成されている。すなわち上記の材料を2種類以上組み合わせた材料により半導体チップ1が形成されていてもよい。半導体装置をパワーモジュールとして高性能に機能させる観点から、上記の材質により半導体チップ1が形成されることが好ましい。半導体チップ1は第1導電型であり、すなわちたとえばn型の半導体基板として形成されている。

[0015] 半導体チップ1は、特に一方の主表面1aにおいて、第1領域1cと、第2領域1dとを有している。第1領域1cは、一方の主表面1aの平面視における比較的内側の領域であり、この領域を覆うように第1電極3が形成されている。また半導体チップ1の他方の主表面1bにおいては、第1領域1cと平面的に重なる領域を含むように第2電極5が形成されている。図1においては第2電極5は、第1領域1cと平面的に重なる領域すなわち第1電極3と平面的に重なる領域を含むように、その外側の領域にも拡がるように形成されている。図1においては第2電極5は、他方の主表面1bの全面を

覆うように形成されている。

[0016] 第1電極3と第2電極5と、これらの間に挟まれる半導体チップ1の領域とにより、IGBTなどのスイッチング素子が形成される。

[0017] 第2領域1dは、半導体チップ1の一方の主表面1aにおける第1領域1cの平面視での外側の領域である。第2領域1dにはガードリング8が形成されている。ガードリング8は第2導電型であるたとえばp型の不純物領域として形成されている。ガードリング8は平面視において第1領域1cおよび第1電極3を取り囲むように、すなわちIGBTなどを取り囲むように形成されている。ガードリング8はその全体が第1電極3の平面視における外側に配置されていることが好ましい。

[0018] ガードリング8を形成することによって、当該半導体装置100に含まれる電極であるコレクタとエミッタとの間に電圧が印加される際に、空乏層がガードリング8側にも延びるため、エミッタに隣接する領域におけるpn接合の電界強度が緩和される。これにより、コレクタとエミッタとの間の電流および電圧を安定させることができる。

[0019] 非導電無機膜9は、第2領域1dにおいてガードリング8を覆うように形成されている。図1においてはガードリング8の全体を覆うように非導電無機膜9が形成されている。非導電無機膜9は、第1電極3側すなわち内側の領域において、第1電極3に乗り上げられる構成を有していてもよい。非導電無機膜9は、たとえば酸化珪素および窒化珪素からなる群から選択される1種以上の材料により形成されている。すなわち非導電無機膜9は、酸化珪素または窒化珪素のいずれかのみから形成されてもよいし、酸化珪素と窒化珪素との双方の組み合わせた材料により形成されてもよい。

[0020] なお図1のように非導電無機膜9の第1領域1c側の最外縁およびそれに隣接する領域は、第1電極3に覆われるように形成されていてもよい。ただし非導電無機膜9の第1領域1c側の最外縁が第1電極3に覆われることなく、当該最外縁が直接樹脂膜11に覆われる構成であってもよい。

[0021] 上記のように酸化窒素などの材料からなる非導電無機膜9をガードリング

8の上に形成することにより、IGBTのコレクタとしてのたとえば第1電極3とエミッタとしてのたとえば第2電極5との間に電圧が印加された際に、当該非導電無機膜9に微小電流が流れる。この微小電流により、ガードリング8と非導電無機膜9との間の領域の電位が固定されて、ガードリング8の電位分布が安定する。

[0022] 以上に述べた各部材からなる電力用半導体素子10の少なくとも一部、特に半導体チップ1の一方の主表面1aの少なくとも一部を覆うように、樹脂膜11が形成されている。樹脂膜11は、一方の主表面1aの少なくとも一部である図1の非導電無機膜外領域11aを覆うように形成されており、第2領域1dを覆うように形成されている。図1のように樹脂膜11は第2領域1dのみに形成されていてもよく、第2領域1dの全体を覆うように形成されていてもよい。ただし樹脂膜11は第2領域1dのみならず第1領域1cの一部の領域にも形成されてもよい。これにより、樹脂膜11は、特に平面視においてガードリング8と重なる領域上に形成されている。また樹脂膜11は、たとえばその最も内側の領域において第1領域3の上に乗上げる態様を有していてもよい。

[0023] また非導電無機膜9がガードリング8（の全体）を覆うように形成されていることから、樹脂膜11は、非導電無機膜9を直接覆うように形成されている。ただし樹脂膜11は非導電無機膜9の平面視における全体を覆う必要はなく、その一部のみを覆う構成であってもよい。

[0024] 樹脂膜11は耐熱性と絶縁性などを兼ね備えたポリイミド、ポリアミドおよびポリアミドイミドからなる群から選択されるいずれかにより形成されている。ただし樹脂膜11は絶縁性を確保できる任意の樹脂材料により構成することができる。

[0025] 図1においては、非導電無機膜9および樹脂膜11はいずれも、半導体チップ1の最外縁の真上には形成されず、それよりも平面視における内側の領域に最外縁を有するように形成されている。すなわち半導体チップ1の最外縁、および一方の主表面1aの最外縁に隣接する領域としてのチップ最外領

域 1 e は、非導電無機膜 9 および樹脂膜 11 のいずれにも覆われず、後述の封止絶縁材料 13 に直接覆われる構成となっている。しかし一方の主表面 1 a の最外縁に隣接するチップ最外領域 1 e が非導電無機膜 9 および樹脂膜 11 の少なくとも一方または双方に覆われる構成となってもよい。

[0026] 図 1 および図 2 を参照して、樹脂膜 11 は単層膜としてすなわち 1 層の膜として形成されている。樹脂膜 11 は、ガードリング 8 と平面視において重なる領域および第 2 領域 1 d を含むそのほぼ全体において、最上面 11 t が一方の主表面 1 a に沿うように（ほぼ平行に）広がる平面となっている。ただし樹脂膜 11 は、その平面視における最外縁 11 b においては一方の主表面 1 a に沿うように広がる平面とはなっておらず、半導体チップ 1 側に凸形状となるように（すなわち図 1 および図 2 の下側に凸形状となるように）湾曲している。またこの最外縁 11 b は、半導体チップ 1 側すなわち図 1 および図 2 の下側にて樹脂膜 11 の一方の主表面 1 a に沿う方向すなわち図 1 および図 2 の左右方向の幅が広くなるように湾曲している。

[0027] 樹脂膜 11 はその大半の領域において一方の主表面 1 a に沿う最上面 11 t を有しているが、一部の非導電無機膜外領域 11 a では一方の主表面 1 a を直接覆い、他の一部の領域では非導電無機膜 9 を直接覆い、さらに他の一部の領域では第 1 電極 3 を直接覆っている。このため樹脂膜 11 の、図 2 の上下方向に関する厚み T は、領域間で異なっている。ただしここでは樹脂膜 11 の、非導電無機膜 9 の真上の少なくとも一部の領域、すなわち非導電無機膜 9 を直接覆う領域における厚みを T と定義する。このとき厚み T は 35 μm 以上である。言い換えれば、一方の主表面 1 a に沿って広がる樹脂膜 11 の最上面 11 t と非導電無機膜 9 との、図 2 の上下方向に関する距離としての樹脂膜 11 が厚み T であり、その厚み T は 35 μm 以上である。

[0028] 図 3 を参照して、このグラフの横軸は上記定義に基づく樹脂膜 11 の厚み T を示し、縦軸は電力用半導体素子 10 を含むパワーモジュールのリーク電流を示す。上記の樹脂膜 11 の厚み T については、電力用半導体素子 10 を含むパワーモジュールのリーク電流が 10 mA を下回る膜厚として 35 μm

以上であることが好ましいといえる。ただしこの厚み T は $50\ \mu\text{m}$ 未満であることが好ましく、 $45\ \mu\text{m}$ 以下であることがより好ましい。さらにこの厚み T は $40\ \mu\text{m}$ 以下であることがいっそう好ましい。ただし樹脂膜11の厚み T が $35\ \mu\text{m}$ 以下の場合には、パワーモジュールのリーク電流が $10\ \text{mA}$ を上回るため、樹脂膜11に要求される耐圧値を満足することができない。

[0029] 図2において樹脂膜11の最外縁11bが湾曲した領域の、半導体チップ1の一方の主表面1aに沿う方向の寸法 B は、樹脂膜11の最外縁11bが湾曲した領域の一方の主表面1aに交差する方向の寸法 A よりも小さくなっている。この寸法 A は、ここでは上記の非導電無機膜9の厚み T よりは厚いものとして定義される。

[0030] その他、本実施の形態の樹脂膜11は、形状および寸法について以下の特徴を有している。図2において、半導体チップ1の最外縁1fから、樹脂膜11の最外縁11bまでの、一方の主表面1aに沿う方向の寸法 D は、 $10\ \mu\text{m}$ 以上 $200\ \mu\text{m}$ 以下であることが好ましい。また第1電極3の最外縁3bから、樹脂膜11の最外縁3bの最も外側の領域すなわち図2の最下部（半導体チップ1と接する後述の三重点14）における樹脂膜11の最外縁3bの位置までの、一方の主表面1aに沿う方向の寸法 E は、 $10\ \mu\text{m}$ 以上 $1000\ \mu\text{m}$ 以下であることが好ましい。また、樹脂膜11の湾曲した最外縁11bの最下部すなわち半導体チップ1と接する点における最外縁11bの接線15と、半導体チップ1の一方の主表面1aとのなす角度 α は 90° 以下であることが好ましい。

[0031] 再度図1を参照して、電力用半導体素子10はその下方の電極21と、接合層23により接合されている。具体的には電力用半導体素子10に含まれる第2電極5が、図示されない半導体装置100の土台となる回路基板に形成された電極21と、接合層23により接合されている。電極21は熱拡散板を兼ねた材料である。上記においては図示されない回路基板の一部としての電極21を示しているが、この電極21の代わりに、絶縁材料からなる絶縁基板が接合層23により接合されてもよい。また接合層23ははんだを用

いることが好ましいが、銀などを用いてもよい。

[0032] 図1のように第2電極5が電極21と接合される場合、電極21は第2電極5と電氣的に接続される。そして第1電極3は電線25により、電極21は電線27により、半導体装置100の外部と電氣的に接続される。電線25、27はボンディングワイヤのような線状のものであってもよいし、板状のリードフレームがはんだなどの接合材により第1電極3などに接続されたものであってもよい。なお図1においては電線25は第1電極3から、電線27は電極21から、いずれも半導体装置100の外部にまで延びることにより、電力用半導体素子10が半導体装置100の外部と電氣的に接続されている。しかし図4を参照して、半導体装置100に封止絶縁材料13の内部から外部まで延びる外部接続端子31、33が設けられ、電線25が外部接続端子31に、電線27が外部接続端子33に接続されることにより、電力用半導体素子10が半導体装置100の外部と電氣的に接続されてもよい。

[0033] 再度図1および図2を参照して、以上の電力用半導体素子10および樹脂膜11の少なくとも一部を覆うように、封止絶縁材料13が形成されている。具体的には封止絶縁材料13は、電力用半導体素子10を構成する半導体チップ1の側面、チップ最外領域1e、第1領域3の上面、樹脂膜11の最上面11tおよび最外縁11b、電極21の上面の一部および側面、電線25、27、外部接続端子31、33の一部などを直接覆い、これらを包むように封止している。封止絶縁材料13はシリコーンゲルまたはエポキシ樹脂により構成されることが好ましく、あるいはこれらの材料を組み合わせた材料により構成されてもよい。

[0034] 次に、図5～図7を用いて、以上の構成を有する半導体装置100のうち、特に半導体チップ1およびその上方の領域の製造方法について説明する。

[0035] 図5(A)を参照して、上記の一方の主表面1aおよび他方の主表面1bを有する半導体チップ1を形成するための半導体基板としてのチップ形成用部材101が準備される。なおチップ形成用部材101はダイシングにより

個々の半導体チップ1を形成する前の状態の半導体基板を意味しており、チップ形成用部材101と半導体チップ1とは同一部材である。しかしここではダイシング前の半導体基板をチップ形成用部材101、ダイシング後の半導体基板を半導体チップ1と呼んで区別する。

[0036] 図示および詳細な説明を省略するが、チップ形成用部材101の他方の主表面1b上には第2電極5が形成される。そして一般公知の成膜工程および写真製版技術により、一方の主表面1a上には非導電無機膜9および第1電極3のパターンが形成される。

[0037] その後、一方の主表面1a上に樹脂膜11が形成される。非導電無機膜9および第1電極3のパターンを覆うように、ディスペンサ110を用いて、一方の主表面1a上に樹脂膜11を構成する材料である塗布材料111が塗布される。塗布材料111は、樹脂膜11を構成するたとえばポリイミド、ポリアミドおよびポリアミドイミドからなる群から選択されるいずれかにより構成される。ここでは一例として塗布材料111は感光性のポリイミドであるとする。

[0038] 塗布材料111は、チップ形成用部材101の一方の主表面1a上の全面に塗布される。具体的には、ここではたとえば一方の主表面1a上に塗布材料111を、線幅6mmの線を5mm間隔で描くように塗布することにより、一方の主表面1a上の全面に塗布材料111を供給することができる。

[0039] 次に、図5(B)を参照して、一方の主表面1a上に供給された塗布材料111としての感光性ポリイミドに対し、プリベークすなわち軽い熱処理がなされる。その後、当該材料に対して写真製版技術によるパターニングがなされる。具体的には写真製版技術として一般公知の露光工程および現像工程がなされる。

[0040] 露光工程においては、遮光領域161と非遮光領域162とを有する平板形状の露光用マスク160を用いて、その上方から光源が図中矢印のように照射される。その後、現像処理により感光性ポリイミドがパターニングされる。

- [0041] 図5 (C) を参照して、図5 (B) におけるたとえば非遮光領域162の真下すなわち露光を受けた部分の塗布材料111が残存し、遮光領域161の真下すなわち遮光された部分の塗布材料111が除去される。しかしこれと逆に、たとえば非遮光領域162の真下において塗布材料111が除去され、遮光領域161の真下において残存する感光剤が用いられてもよい。
- [0042] 写真製版技術による塗布材料111のパターニングの後に（すなわち塗布材料111を塗布する工程の後に）、塗布材料111を固化させるために、塗布材料111を含むチップ形成用部材101が熱処理される。ここでは熱処理である、高温キュアと呼ばれる処理がなされる。これにより、図2に示す最外縁11bの一方の主表面1aに沿う方向の寸法Bが $35\ \mu\text{m}$ 以下であり、かつ非導電無機膜9とその真上における平坦な最上面11tとの距離である厚みTが $35\ \mu\text{m}$ 以上である樹脂膜11が形成される。
- [0043] 図5 (C) においては、図の左側半分の領域と右側半分の領域との間で2つの電力用半導体素子10が形成可能となっている。すなわち図の左側半分の領域と右側半分の領域との間の領域は、チップ最外領域1eに相当する。この後、図示されないが、チップ最外領域1eにおいてチップ形成用部材101が図の上下方向にダイシングすなわち切断される。これにより図5 (C) の左側半分の領域と右側半分の領域との2つの電力用半導体素子10（半導体チップ1）に分割される。
- [0044] 図6 (A) , (B) を参照して、図5の左側半分の領域と右側半分の領域との間のチップ最外領域1eに相当する領域は、非導電無機膜9および樹脂膜11は、形成されてもよいが形成されないことが好ましい領域である。この領域は、チップ形成用部材101をダイシングして個々の半導体チップ1に分割するダイシングエリア50であり、この領域に非導電無機膜9および樹脂膜11が形成されていれば、ダイシングブレードの表面に非導電無機膜9および樹脂膜11の構成材料による目詰まりが発生する可能性があるためである。すなわちダイシングエリア50に非導電無機膜9および樹脂膜11が形成されないようにすれば、ダイシングブレードの表面の目詰まりを軽減

することができる。このように加工するため、樹脂膜 11 の最外縁 11 b は半導体チップ 1 の最外縁 1 f よりも平面視における内側に配置され、この領域に相当するチップ最外領域 1 e は封止絶縁材料 13 に直接封止される。

[0045] 図 6 (A) に示すように、図 5 の左側半分の領域と右側半分の領域との非導電無機膜 9 の間隔 D1 は、当該領域の樹脂膜 11 の間隔 D2 よりも大きくなっており、部分的に樹脂膜 11 が半導体チップ 1 の一方の主表面 1 a 上に直接形成された非導電無機膜外領域 11 a が形成される。また図 6 (B) に示すように、間隔 D1 および間隔 D2 はいずれも、ダイシングブレードにより切断される領域の幅を示すダイシングブレード幅 50 D の寸法 D3 よりも大きくなっている。このようにすれば、非導電無機膜 9 および樹脂膜 11 はともにダイシングブレードにより切削されることはない。

[0046] その後、電力用半導体素子 10 が、はんだなどの接合層 23 により電極 21 と接合され、さらに第 1 電極 3 に電線 25 が、電極 21 に電線 27 が接続される。その後全体が封止絶縁材料 13 により封止される。これにより、図 1 に示すパワーモジュールとしての半導体装置 100 が形成される。

[0047] 図 5 においては、ディスペンサ 110 による塗布材料 111 の塗布が、一方の主表面 1 a 上の全面になされている。しかし図 7 (A) を参照して、塗布材料 111 の供給時に一方の主表面 1 a 上に描く線の間隔を当該線の幅よりも広くすることにより、塗布材料 111 を一方の主表面 1 a 上の一部の領域のみに、複数の線を描くように供給する方法が用いられてもよい。この場合、塗布材料 111 は、特に (図示されないが) 概ね非導電無機膜 9 の真下に配置されるガードリング 8 を幅方向の中心とする位置に供給されることが好ましい。

[0048] 図 7 (A) のようにディスペンサ 110 を用いて塗布材料 111 を線状に供給することにより、塗布材料 111 の膜を平面状ではなく立体状として形成し、当該膜の表面積を増やすことができる。このため、最終的に残留揮発成分が樹脂膜 11 内に残らないようにすることができる。またこの工程で形成される塗布材料 111 の線状パターンは、最終的に得ようとしている樹脂

膜 11 の厚み T である $35 \mu\text{m}$ 以上 $50 \mu\text{m}$ 以下程度に比べて非常に大きい。このため樹脂膜 11 は単層の膜として形成することができる。このように最終的に得ようとしている樹脂膜 11 にくらべて十分に厚い塗布材料 111 のパターンを形成することにより、膜厚追加のための工程追加を不要とすることができ、工程追加に伴うコスト増加を抑制することができる。

[0049] 図 7 (B) を参照して、次に図 5 (B) と同様に、塗布材料 111 に対して写真製版技術によるパターニングがなされる。ここではガードリング 8 および非導電無機膜 9 の真上の領域において主に塗布材料 111 が残存するように、露光用マスク 160 の位置が調整されることが好ましい。これにより、塗布材料 111 としての感光性ポリイミドの濡れ広がり部分が除去され、チップ形成用部材 101 上の素子パターンに無駄なく合致した任意の形状の塗布材料 111 のパターンを形成することができる。

[0050] 図 7 (C) を参照して、図 5 (C) の工程と同様にチップ形成用部材 101 が熱処理され、以降図 5 の工程がなされた場合と同様に処理が進められる。これにより、図 1 に示すパワーモジュールとしての半導体装置 100 が形成される。

[0051] 次に、本実施の形態の半導体装置 100 の動作原理および、半導体装置 100 の比較例について解説しながら、本実施の形態の作用効果について説明する。

[0052] 図 8 を参照して、本実施の形態に対する比較例としての半導体装置 200 は、基本的に図 1 の半導体装置 100 と同様の構成を有している。このため図 8 の半導体装置 200 において図 1 の半導体装置 100 と同一の構成要素については同一の符号を付し、その説明を繰り返さない。ただし図 8 の半導体装置 200 は、樹脂膜 11 が形成されておらず、図 1 における樹脂膜 11 が配置される領域にも封止絶縁材料 13 が配置されている。このため封止絶縁材料 13 は、第 1 電極 3 の側面および非導電無機膜 9 の上面をも覆うように形成されている。

[0053] 半導体装置の耐圧評価においては、コレクタとしてのたとえば図 8 の第 1

電極 3 とエミッタとしてのたとえば図 8 の第 2 電極 5 との間に電圧が印加される。この耐圧は半導体装置のオフ時の耐圧であって、当該半導体装置の定格電圧に対応した耐圧を保証する必要がある。たとえば定格電圧がそれぞれ 6.5 kV、4.5 kV、3.3 kV の半導体装置においては、コレクタとしての第 1 電極 3 とエミッタとしての第 2 電極 5 との間にはそれぞれ 6.5 kV、4.5 kV、3.3 kV の電圧を印加することになる。

[0054] このとき、半導体チップ 1 における第 1 電極 3 およびガードリング 8 よりも外側のチップ内最外領域 1 g が高電位となり、第 2 電極 5 が接地電位となるように電氣的に接続される。なおここでチップ内最外領域 1 g は概ね一方の主表面 1 a 上の最外縁 1 f に隣接する領域であるチップ最外領域 1 e の真下の領域、すなわちチップ最外領域 1 e の真下に隣接する半導体チップ 1 内部の n 型の領域を意味する。また接地電位となるように接続される第 2 電極 5 は、平面視においてガードリング 8 よりも内側の領域を含むように配置されている。

[0055] ガードリング 8 上に形成された非導電無機膜 9 の上面は、直接封止絶縁材料 1 3 に覆われている。この非導電無機膜 9 の上面上の封止絶縁材料 1 3 の領域は、平面視における内側の領域に正のイオンが集まり、平面視における外側の領域に負のイオンが集まる。ここで封止絶縁材料 1 3 の正および負のイオンとは、封止絶縁材料 1 3 を構成するたとえばゲルの中に含まれる不純物イオンである。平面視における特に外側の領域すなわちチップ内最外領域 1 g の真上の領域の封止絶縁材料 1 3 が負に分極することにより、その真下の半導体チップ 1 内の領域すなわちチップ内最外領域 1 g は、本来 n 型のドリフト層の部分であるが、反転層として p 型層が形成される。

[0056] この状態でコレクタとエミッタとの間（たとえば第 1 電極 3 と第 2 電極 5 との間）に電圧が印加される。すると半導体チップ 1 内においては、反転層としての p 型層と、その真下の n 型ドリフト層との界面から、主として n 型ドリフト層の側へ空乏層が延びることになる。すなわちチップ内最外領域 1 g に反転型 p 型層が形成されることにより、空乏層は本来の位置よりも外側

へ向かって延びやすくなる。そのため、半導体チップ1のチップ内最外領域1gにおけるn型層に隣接する空乏層においては、その延びにひずみが発生する。その結果、半導体チップ1のチップ内最外領域1gにおける電界強度が過剰に強くなり、半導体チップ1内にてリーク電流が発生することによる耐圧特性低下が発生する可能性がある。第2領域1dにおいてガードリング8を覆うように形成された非導電無機膜9により、封止絶縁材料13内におけるイオンの分極による、半導体チップ1内の電界強度を緩和させることができるものの、それだけでは対策として不十分である。

[0057] このような比較例の課題を解決すべく、再度図1を参照して、本実施の形態の半導体装置100は、半導体チップ1の一方の主表面1aの少なくとも一部を覆うように樹脂膜11が形成された構成を有している。樹脂膜11は一方の主表面1aに沿うように拡がる最上面11tとその真下の非導電無機膜9との間の厚みT（図2参照）が35 μ m以上であるため、上記のように半導体装置100のリーク電流を10mA以下とすることができる。これは以下の理由による。

[0058] 半導体チップ1の特にガードリング8と重なる第2領域1d上に、樹脂膜11を形成することにより、第2領域1dを含む半導体チップ1の比較的外側の領域と封止絶縁材料13との間に樹脂膜11が介在する態様となる。これにより、第2領域1dを含む半導体チップ1の比較的外側の領域、たとえばチップ内最外領域1gは、封止絶縁材料13内におけるイオンの分極の影響を受けにくくなる。すなわちたとえばチップ内最外領域1gに反転型p型層が形成されにくくなる。

[0059] これにより、半導体チップ1のチップ内最外領域1gにおける電界強度が過剰に強くなり、半導体チップ1内にてリーク電流が発生する可能性を低減することができる。これはチップ内最外領域1gにひずんだ空乏層が形成される可能性が低減され、設計通りの位置に設計通りの電界強度および空乏層を得ることができるためである。すなわち半導体装置100の駆動時における電界強度の緩和を図ることができる。また樹脂膜11が厚く形成されるほ

ど、半導体チップ1内を封止絶縁材料13のイオン分極による影響から保護する効果が高められる。このため図3に示すように、樹脂膜11の厚みTを大きくするほど、リーク電流を小さくすることができる。この意味で樹脂膜11の厚みTは35 μ m以上であることが好ましい。

[0060] しかし樹脂膜11を過剰に厚くすれば、樹脂膜11に加わる応力が大きくなりこれが半導体チップ1の表面から剥離してその信頼性が低下するなどの問題が起こり得る。このため樹脂膜11の厚みTは50 μ m未満であることが好ましく、45 μ m以下であることがより好ましい。さらにこの厚みTは40 μ m以下であることがいっそう好ましい。

[0061] 樹脂膜11はポリイミド、ポリアミドおよびポリアミドイミドからなる群から選択されるいずれかにより形成される。これにより、樹脂膜11が封止絶縁材料13の分極による半導体チップ1側への影響を緩和させる効果が高められる。また上記材質の樹脂膜11は、半導体チップ1側への応力緩和の効果、ならびに半導体チップ1に対する耐熱性および絶縁性を高める効果をもたらすこともできる。

[0062] なお樹脂膜11の最外縁11bが半導体チップ1の最外縁1fよりも平面視における内側に配置される。これは上記のように、半導体チップ1のダイシング工程におけるダイシングブレードの表面の目詰まりを抑制するために、チップ形成用部材101にダイシングエリア50が設けられるためである。非導電無機膜9についても同様であり、その最外縁は半導体チップ1の最外縁1fよりも平面視における内側に配置されている。

[0063] 次に、図9を参照して、樹脂膜11の最外縁11bは、半導体チップ1側に凸形状となるように湾曲し、かつ樹脂膜11が下側に幅が広がるようなフィレット状を有している。これにより、最外縁11bの最下点は半導体チップ1と樹脂膜11と封止絶縁材料13との三重点14における応力集中および樹脂膜11の剥離発生を抑制することができる。このことについて、図10を用いて説明する。

[0064] 図10(A)を参照して、たとえば樹脂膜11の最外縁11eが半導体チ

ップ1の一方の主表面1aに対してほぼ直交するように図の上下方向に延びる場合を考える。半導体装置100を構成する各構成部材間の線膨張係数差に起因して各構成部材に熱収縮が起こる。このため、最外縁11eの外側から図の矢印のように応力Fが加わる。すると樹脂膜11の伸縮によりこの応力Fを吸収しようとするため、三重点14には樹脂膜11を半導体チップ1の一方の主表面1aから剥離させるような力が加わる。

[0065] 図10(B)を参照して、樹脂膜11が半導体チップ1の一方の主表面1aに対してほぼ直交するように図の上下方向に延びるが、一方の主表面1aに隣接する領域において図9の最外縁11bとは逆方向すなわち半導体チップ1側(図の下側)にてその一方の主表面1aに沿う左右方向の幅が小さくなるように湾曲している例を考える。この場合も図10(A)の場合と同様に、図の矢印のように加わる応力Fに起因して三重点14には樹脂膜11を半導体チップ1の一方の主表面1aから剥離させるような力が加わる。

[0066] そこで図10(C)を参照して、三重点14に隣接する領域において、半導体チップ1側(下側)に向かうにつれ樹脂膜11の左右方向の幅が広くなるような形状の最外縁11eが設けられれば、応力Fが加わる際には図中の細い矢印に示すような最外縁11eに沿う方向に樹脂膜11が熱収縮する。このため図10(C)においては三重点14での樹脂膜11の半導体チップ1からの剥離を抑制することができる。したがって本実施の形態の樹脂膜11の最外縁11bは、図10(C)と同様に樹脂膜11の下側に広くなる形状を有する下に凸の曲面形状を有することから、上記のように応力Fによる三重点14での剥離を抑制することができる。

[0067] ただし、最外縁11bの幅方向の寸法B(図2参照)を過剰に長くすれば、ダイシングエリア50によりチップ最外領域1eとして形成される、樹脂膜11から一方の主表面1aが露出した領域に不要な成膜がなされることによりダイシング時の目詰まりが発生する可能性がある。またフィレットとしての最外縁11bの左右方向の幅に合わせるようにチップ最外領域1eを広くすれば、半導体チップ1の平面視におけるサイズが大きくなり製造コスト

が増加する。

[0068] そこで、現状のダイシングブレード幅50Dの寸法D3（図5（B）参照）が35 μm 以下であることを考慮しつつ、図2の寸法Bが寸法Aよりも小さくなるように樹脂膜11の最外縁11bが形成されることが好ましい。このようにすれば、最外縁11bのフィレット幅B（図2参照）を小さくし、ダイシングエリアにより得られるチップ最外領域1eを小さくすることができる。このため、半導体チップ1の平面視におけるサイズを小さくし、その製造コストを低減することができる。またダイシング時の目詰まりの発生を抑制することもできる。

[0069] 次に、上記の半導体装置100の製造方法の、特に樹脂膜11を形成する工程については以下の作用効果を有する。通常、半導体装置の製造工程においてはフォトレジストまたはポリイミドなどの塗布材料111を半導体基板の主表面上に供給する際にはスピコートが用いられる。しかしこの場合、半導体基板の熱処理後における当該樹脂膜11の膜厚を半導体基板の主表面上において同様の膜厚にすることは極めて困難である。それはスピコートは遠心力により膜を広げる方式であるため、熱処理後に最終的に形成される樹脂膜11の膜厚を35 μm 以上とするためには、当初塗布材料111を50 μm 以上の厚みとなるように塗布する必要がある。たとえば半導体基板である円形の半導体ウェハの平面視における中央部に50 μm の厚みを有する樹脂膜11を形成する場合には、スピコートによる処理後の塗布材料111の厚みは、当該半導体ウェハの外縁部においては中心部よりも1.5倍から2倍程度の厚みになる。

[0070] 塗布後に塗布材料111に含まれる溶媒揮発成分を乾燥させるためにホットプレートで行なわれるプリベークにおいては、半導体ウェハの下方から加熱された際に塗布材料111の膜の厚みの差による膜内の潜熱に差異が生じる。このためにホットプレート内にてレイリー・ベナール対流と呼ばれる自然対流が発生する。このため半導体ウェハの表面の乾燥および硬化による塗布材料111の膜内の溶媒残存を防ぐように制御しながら塗布材料111に

含まれる溶媒の揮発を行なう。しかし塗布材料 111 の膜が過剰に厚ければ、当該膜内の溶媒揮発分量が膜の表面積の大きさと対比したときに過多となる。すると当該膜内の揮発成分の乾燥が終了する前に当該膜の表面が硬化してしまい、揮発しきれずに当該膜内に残存した残留揮発成分がその後に膜内で揮発してボイドを発生させる問題が生じ得る。

[0071] このような問題を回避するためには、厚い樹脂膜 11 を形成する場合においても、いったん薄い膜を形成してプリベークを行ない、その後に再度その薄い膜の上に塗布材料 111 の供給およびスピコート工程を行なうことにより膜厚を厚くする方法が用いられる。しかしこのような工程を用いれば、工程数の増加によりコスト増となる。またこのように樹脂膜 11 が複数回の塗布材料 111 の供給により形成されれば、1 回目の成膜による層と 2 回目の成膜による層との間に隙間としての境界部が形成される。このようになれば、これらの隙間を起点として 1 回目の成膜による層と 2 回目の成膜による層とが互いに剥がれる可能性がある。このような剥がれが発生すれば、その部分において上記の電界緩和効果が弱められ、当該半導体装置の信頼性が低下する可能性がある。

[0072] そこで本実施の形態においては、ディスペンサ 110 を用いて一方の主表面 1a 上に樹脂膜 11 を構成する塗布材料 111 が塗布される。これにより、半導体ウェハすなわち図 5、図 7 のチップ形成用部材 101 の一方の主表面 1a 上における領域間での塗布材料 111 の膜厚のばらつきを小さくすることができ、かつ内部にボイドが形成されない熱処理後の膜厚 T が $35\ \mu\text{m}$ 以上のポリイミドの樹脂膜 11 を形成することができる。またこの樹脂膜 11 は単層での厚膜形成であり、膜厚増加に伴うプロセス増加を必要としないため、プロセス増加によるコスト増加を抑制することができる。さらに、樹脂膜 11 を単層膜として形成することにより、樹脂膜 11 が複数の層を有する場合の当該複数の層間での剥離および電界緩和効果の低下を抑制することができる。

[0073] また、スピコート工程においては半導体ウェハ上に供給される塗布材料

111の一部がその後の回転時の遠心力により半導体ウェハ上から除去されることになる。このため当初に供給された塗布材料111の6割程度のみが樹脂膜11として寄与することになる。したがってスピンコート工程を用いた場合には塗布材料111の利用効率が低下する。しかし本実施の形態のようにディスペンサを用いて塗布材料111を供給する場合には、当初に供給された塗布材料111を100%樹脂膜11として寄与させることができ、塗布材料111の利用効率を向上させることができる。この観点からも、本実施の形態によれば、製造コストを大幅に低減させることができる。

[0074] また、供給された塗布材料111に対して写真製版技術によるパターンニングを行なうことにより、意図しない領域に濡れ広がった部分の塗布材料111としてのたとえばポリイミドを除去することができる。これにより、半導体チップ1の一方の主表面1a上における半導体素子のパターンに無駄なく合致した任意の形状の樹脂膜11のパターンを形成することができる。

[0075] 以上に述べた各特徴を、技術的に矛盾のない範囲で適宜組み合わせるように適用してもよい。

[0076] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0077] 1 半導体チップ、1a 一方の主表面、1b 他方の主表面、1c 第1領域、1d 第2領域、1e チップ最外領域、1f, 3b, 11b, 11e 最外縁、1g チップ内最外領域、3 第1電極、5 第2電極、8 ガードリング、9 非導電無機膜、10 電力用半導体素子、11 樹脂膜、11a 非導電無機膜外領域、11t 最上面、13 封止絶縁材料、14 三重点、15 接線、21 電極、23 接合層、25, 27 電線、50 ダイシングエリア、100, 200 半導体装置、110 ディスペンサ、111 塗布材料、160 露光用マスク、161 遮光領域、1

6 2 非遮光領域。

請求の範囲

[請求項1]

一方の主表面、および前記一方の主表面と反対側の他方の主表面を有する第1導電型の半導体基板を含む電力用半導体素子と、

前記半導体基板の前記一方の主表面の少なくとも一部を覆うように形成された樹脂膜と、

前記電力用半導体素子および前記樹脂膜の少なくとも一部を覆うように形成された封止絶縁材料とを備える半導体装置であって、

前記電力用半導体素子は、

前記半導体基板の前記一方の主表面における第1領域を覆うように形成された第1電極と、

前記他方の主表面における前記第1領域と平面的に重なる領域を含むように形成された第2電極と、

前記半導体基板の前記一方の主表面における前記第1領域の平面視での外側である第2領域に形成された第2導電型のガードリングと、

前記第2領域において前記ガードリングを覆うように形成された非導電無機膜とをさらに含み、

前記樹脂膜は、平面視において前記ガードリングと重なる領域上に形成され、

前記非導電無機膜の真上の少なくとも一部における前記樹脂膜の厚みは35 μm 以上であり、

前記樹脂膜は単層膜であり、

前記樹脂膜の最外縁は、前記半導体基板側に凸形状となり、かつ前記半導体基板側にて樹脂膜の前記一方の主表面に沿う方向の幅が広くなるように湾曲しており、

前記樹脂膜の最外縁は前記半導体基板の最外縁よりも平面視における内側に配置される、半導体装置。

[請求項2]

前記樹脂膜はポリイミド、ポリアミドおよびポリアミドイミドからなる群から選択されるいずれかにより形成される、請求項1に記載の

半導体装置。

[請求項3] 前記樹脂膜の最外縁が湾曲した領域の前記一方の主表面に沿う方向の寸法は、前記樹脂膜の最外縁が湾曲した領域の前記一方の主表面に交差する方向の寸法よりも小さい、請求項1または2に記載の半導体装置。

[請求項4] 前記半導体基板は、シリコン、炭化珪素、および窒化ガリウムからなる群から選択される1種以上の材料により形成される、請求項1～3のいずれか1項に記載の半導体装置。

[請求項5] 前記非導電無機膜は、酸化珪素および窒化珪素からなる群から選択される1種以上の材料により形成される、請求項1～4のいずれか1項に記載の半導体装置。

[請求項6] 請求項1～5のいずれか1項に記載の半導体装置の製造方法であって、

前記半導体基板を準備する工程と、

前記樹脂膜を形成する工程とを備え、

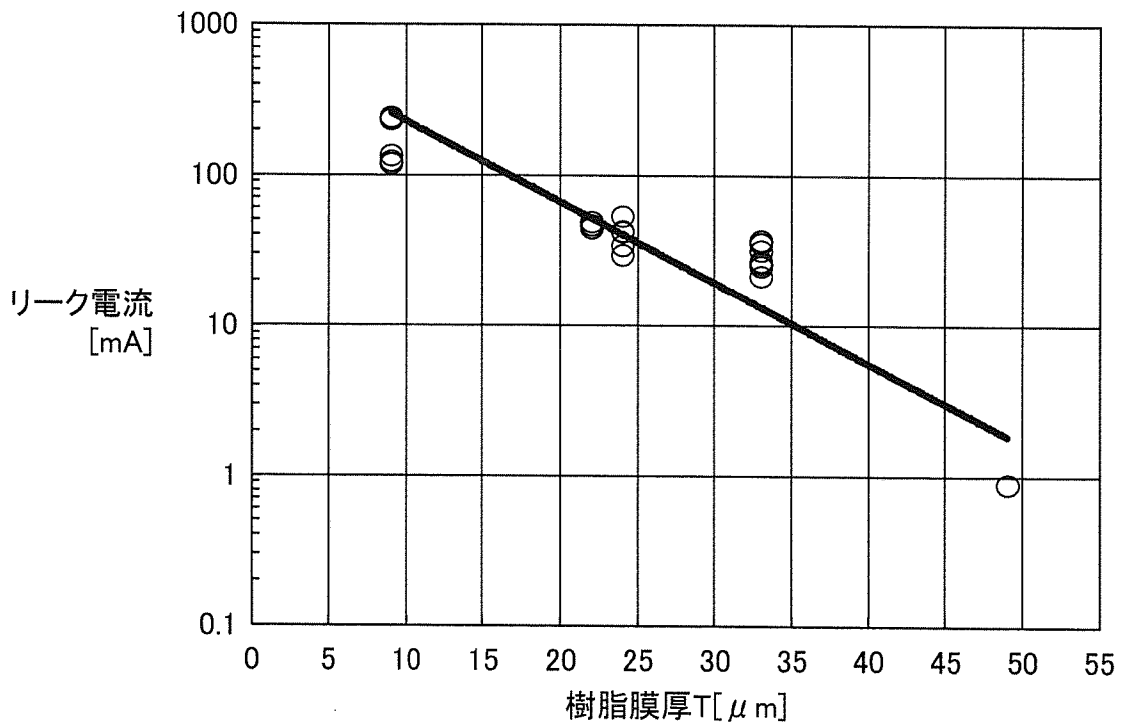
前記樹脂膜を形成する工程は、ディスペンサを用いて前記一方の主表面上に前記樹脂膜を構成する材料を塗布する工程と、

前記材料を塗布する工程の後に、前記半導体基板を熱処理する工程とを含む、半導体装置の製造方法。

[請求項7] 前記樹脂膜を形成する工程は、前記材料を塗布する工程の後に、前記材料に対して写真製版技術によるパターニングを行なう工程をさらに含む、請求項6に記載の半導体装置の製造方法。

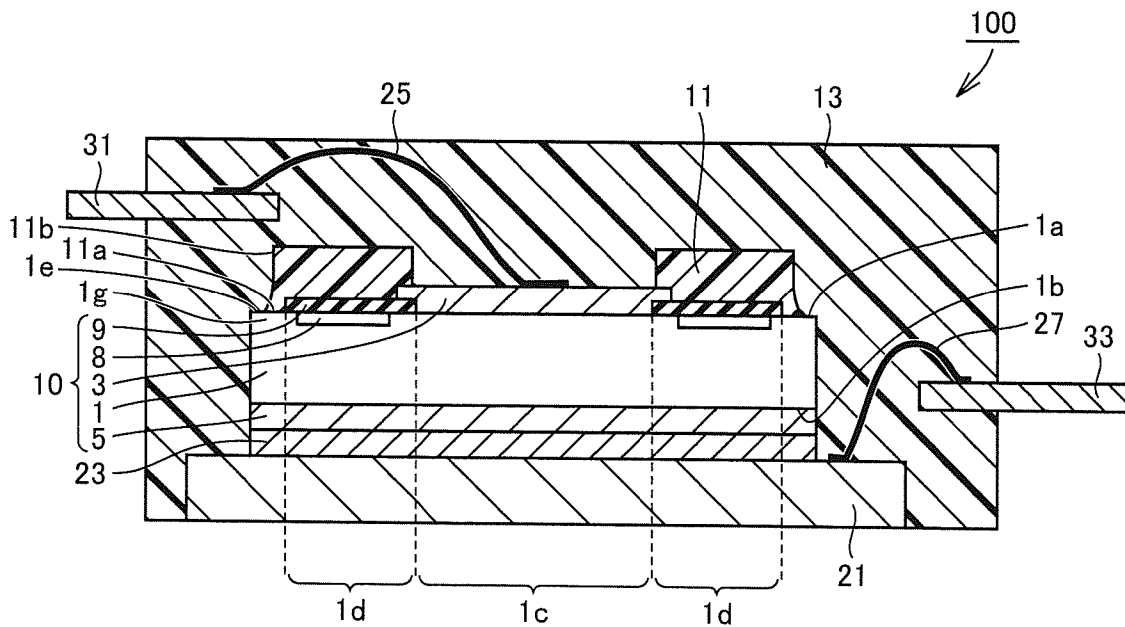
[図3]

図3



[図4]

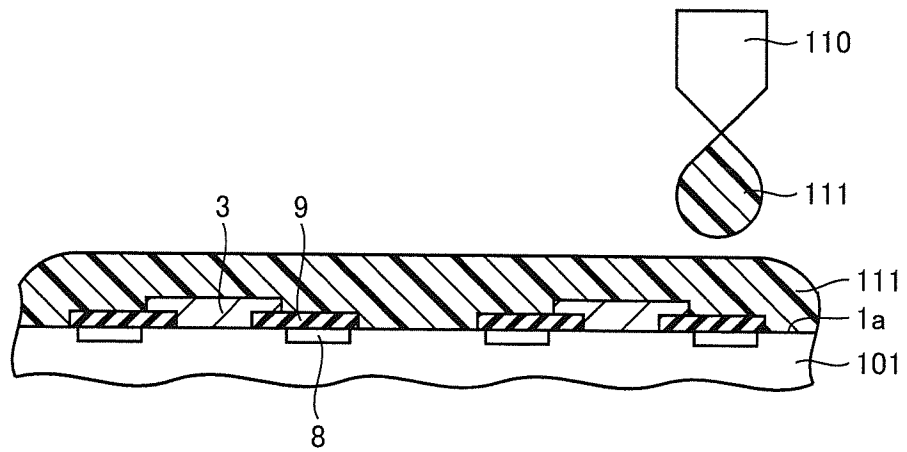
図4



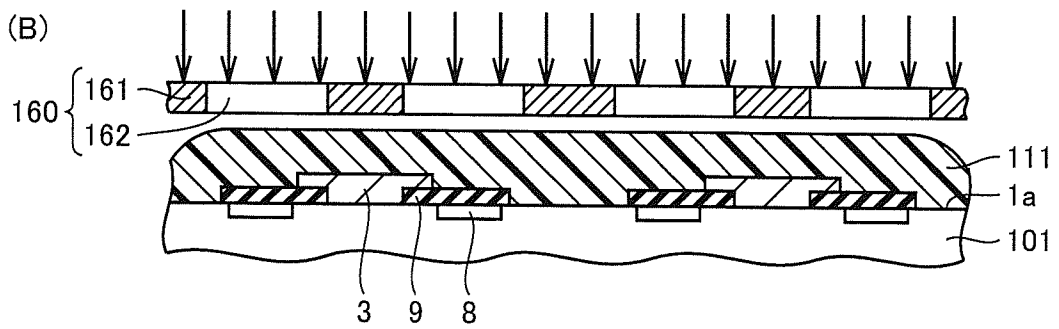
[図5]

図5

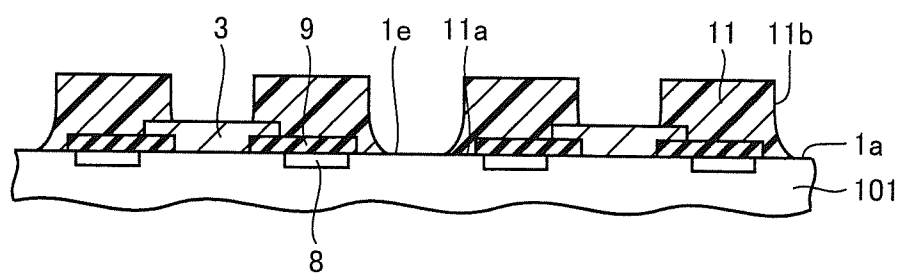
(A)



(B)

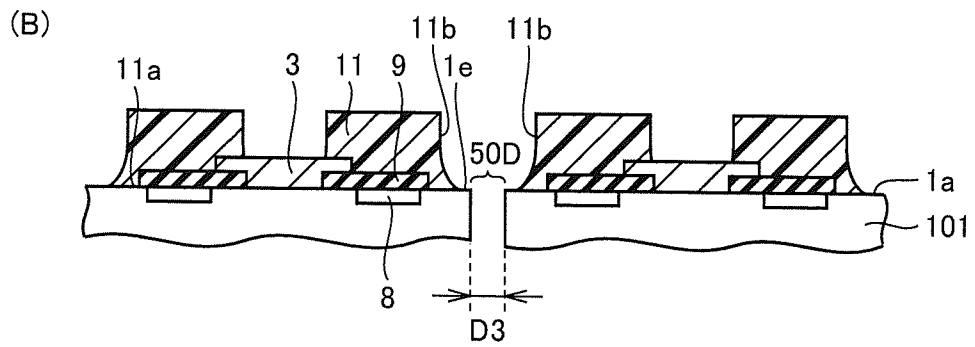
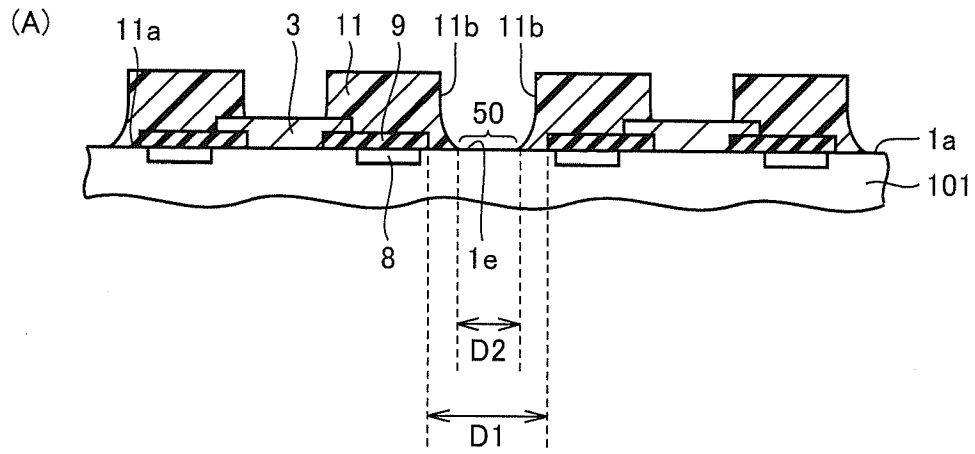


(C)



[図6]

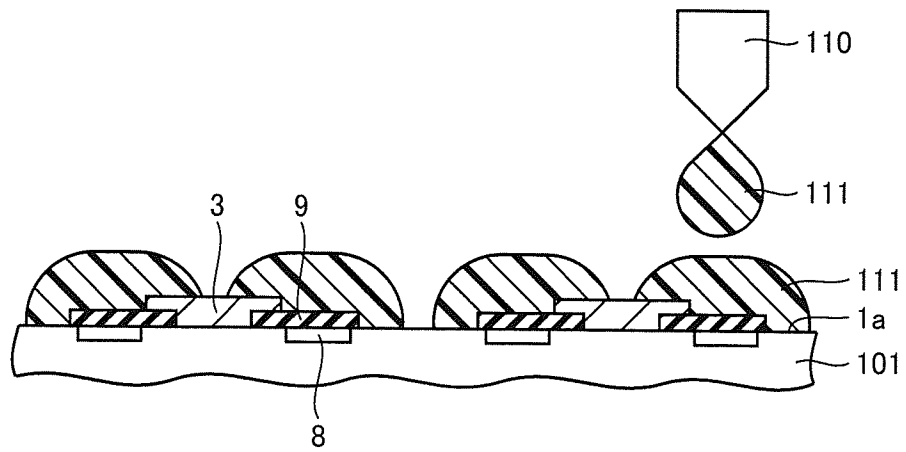
図6



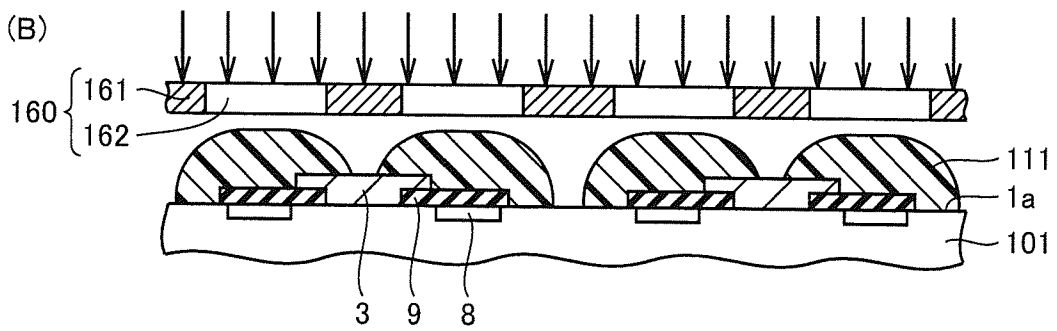
[図7]

図7

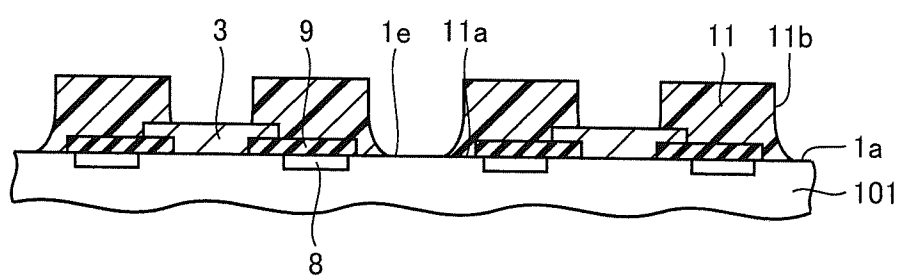
(A)



(B)



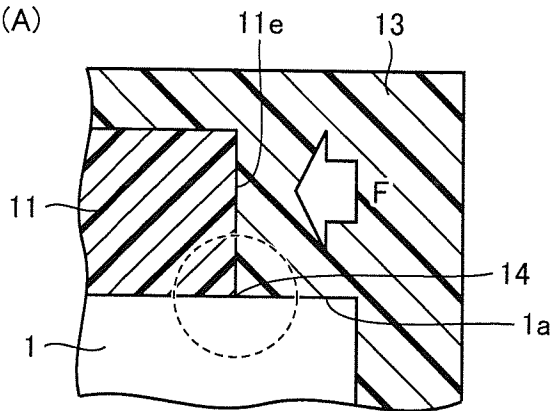
(C)



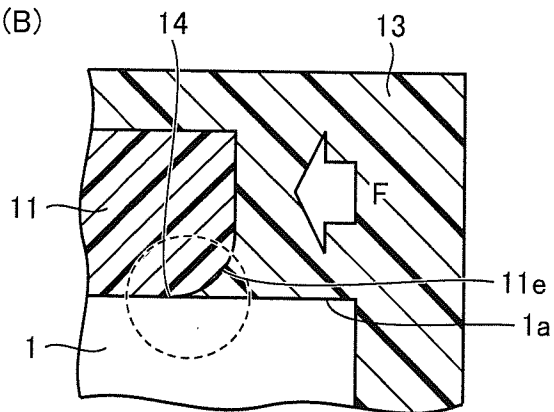
[図10]

図10

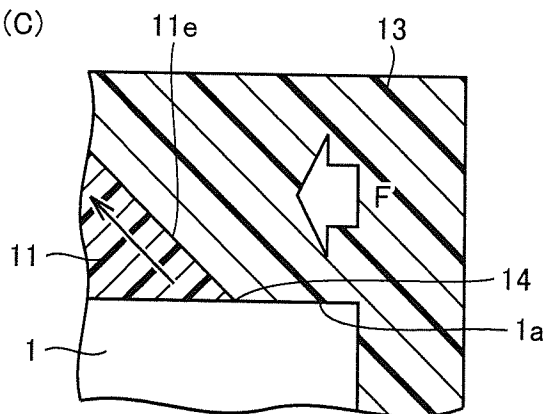
(A)



(B)



(C)



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2017/016213

A. CLASSIFICATION OF SUBJECT MATTER
H01L23/29(2006.01)i, H01L21/336(2006.01)i, H01L23/31(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i, H01L29/06(2006.01)i, H01L29/739(2006.01)i, H01L29/78(2006.01)i
 According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
 Minimum documentation searched (classification system followed by classification symbols)
 H01L23/29, H01L21/336, H01L23/31, H01L25/07, H01L25/18, H01L29/06, H01L29/739, H01L29/78

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
 Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2017
 Kokai Jitsuyo Shinan Koho 1971-2017 Toroku Jitsuyo Shinan Koho 1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2013-191716 A (Hitachi, Ltd.), 26 September 2013 (26.09.2013), paragraphs [0017] to [0026]; fig. 2 to 3 (Family: none)	1-7
A	JP 2010-34306 A (Mitsubishi Electric Corp.), 12 February 2010 (12.02.2010), paragraphs [0010] to [0019]; fig. 1, 10 & US 2010/0025820 A1 paragraphs [0030] to [0039]; fig. 1, 10 & DE 102009014056 A & KR 10-2010-0012792 A	1-7

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 21 June 2017 (21.06.17)	Date of mailing of the international search report 04 July 2017 (04.07.17)
--	---

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer Telephone No.
--	---

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L23/29(2006.01)i, H01L21/336(2006.01)i, H01L23/31(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i, H01L29/06(2006.01)i, H01L29/739(2006.01)i, H01L29/78(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L23/29, H01L21/336, H01L23/31, H01L25/07, H01L25/18, H01L29/06, H01L29/739, H01L29/78

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2013-191716 A (株式会社日立製作所) 2013.09.26, 段落[0017]-[0026]、図 2-3 (ファミリーなし)	1-7
A	JP 2010-34306 A (三菱電機株式会社) 2010.02.12, 段落[0010]-[0019]、図 1, 10 & US 2010/0025820 A1, 段落[0030]-[0039]、図 1, 10 & DE 102009014056 A & KR 10-2010-0012792 A	1-7

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日 21.06.2017	国際調査報告の発送日 04.07.2017
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号 100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 豊島 洋介 電話番号 03-3581-1101 内線 3551

5D 9850