



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I394507B1

(45) 公告日：中華民國 102 (2013) 年 04 月 21 日

(21) 申請案號：097148697

(22) 申請日：中華民國 97 (2008) 年 12 月 15 日

(51) Int. Cl. : **H05K3/46 (2006.01)**

(71) 申請人：國立台灣大學 (中華民國) NATIONAL TAIWAN UNIVERSITY (TW)

臺北市大安區羅斯福路 4 段 1 號

益芯科技股份有限公司 (中華民國) (TW)

新竹縣寶山鄉新竹科學工業園區園區二路 42 號 2 樓

(72) 發明人：莊晴光 TZUANG, CHING KUANG (TW)；蔣孟儒 CHIANG, MENG JU (TW)；吳憲順 WU, SHIAN SHUN (TW)

(74) 代理人：吳家業

(56) 參考文獻：

CN 1669178A

US 4139827

US 4677399

US 7049905B2

審查人員：徐依屏

申請專利範圍項數：30 項 圖式數：14 共 0 頁

(54) 名稱

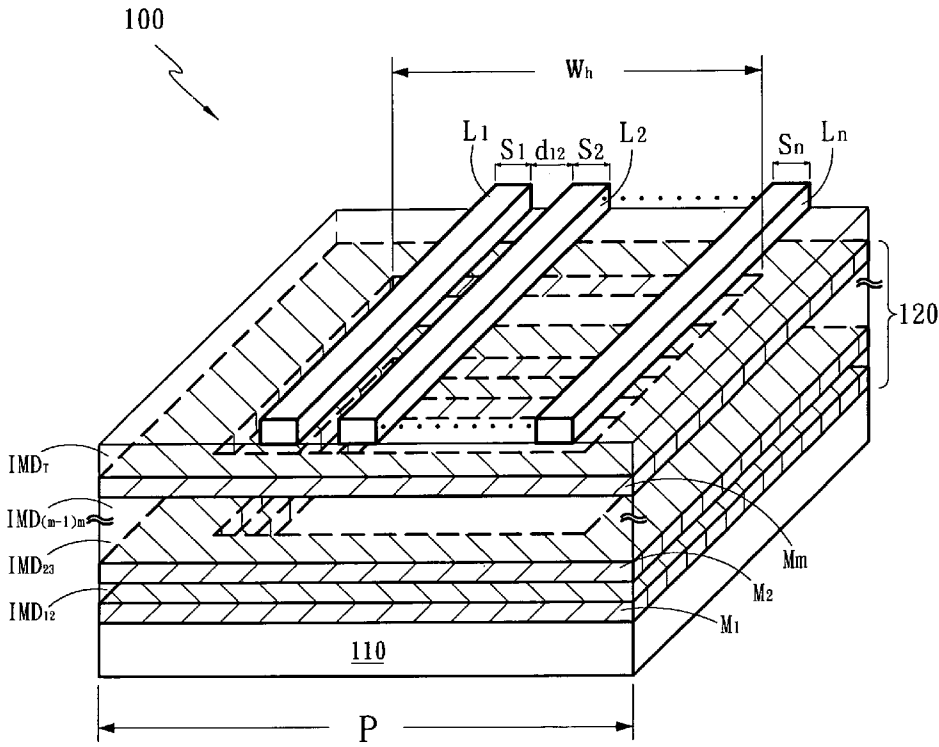
互補式金屬耦合線

COMPLEMENTARY-CONDUCTING-STRIP COUPLED LINE

(57) 摘要

本發明揭露一種互補式金屬耦合線，包含：一基板； $m$  層網目金屬層，其等之間係分別與  $m-1$  層第一介電層交錯疊接，藉此形成一堆疊結構於此基板之上，其中此  $m-1$  層第一介電層更具有複數個金屬連接孔以連接交錯疊接之此  $m$  層網目金屬層，其中  $m \geq 2$  且  $m$  為自然數；一第二介電層，係位於此堆疊結構之上；以及  $n$  條金屬線，係相互邊緣耦合且位於此第二介電層之上，其中  $n \geq 2$  且  $n$  為自然數。

This invention provides a complementary-conducting-strip (CCS) coupled line. The CCS coupled line includes a substrate,  $m$  layers of mesh ground planes interlacing with  $m-1$  first inter-media-dielectric layer (s) to form a stack structure on the substrate, a second inter-media-dielectric layer being on the stack structure, and  $n$  metal lines being on the second inter-media-dielectric layer and coupling with each other. Wherein, the  $m-1$  first inter-media-dielectric layer(s) has(have) a plurality of vias to connect matching mesh ground planes, therein,  $m \geq 2$  and  $m$  is a nature number,  $n \geq 2$  and  $n$  is a nature number as well.



- 100 . . . 本發明之一較佳實施例
- 110 . . . 基板
- 120 . . . 堆疊結構
- $M_1$ 、 $M_2$ 、 $M_m$  . . . 網目金屬層
- $IMD_{12}$ 、 $IMD_{23}$ 、 $IMD_{(m-1)m}$ 、 $IMD_T$  . . . 介電層
- $L_1$ 、 $L_2$ 、 $L_n$  . . . 金屬線
- $P$  . . . 單元尺寸
- $W_h$  . . . 網目尺寸
- $S_1$ 、 $S_2$ 、 $S_n$  . . . 金屬線之線寬
- $d_{12}$  . . . 金屬線之線距

第一圖

102. 1. 9

年 月 日 (修正) 正替換頁

## 發明專利說明書

公告本

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97148897

※ 申請日：97.12.15      ※IPC 分類：H05k 3/46

## 一、發明名稱：(中文/英文)

互補式金屬耦合線

COMPLEMENTARY-CONDUCTING-STRIP COUPLED LINE

## 二、中文發明摘要：

本發明揭露一種互補式金屬耦合線，包含：一基板；m層網目金屬層，其等之間係分別與m-1層第一介電層交錯疊接，藉此形成一堆疊結構於此基板之上，其中此m-1層第一介電層更具有複數個金屬連接孔以連接交錯疊接之此m層網目金屬層，其中 $m \geq 2$ 且m為自然數；一第二介電層，係位於此堆疊結構之上；以及n條金屬線，係相互邊緣耦合且位於此第二介電層之上，其中 $n \geq 2$ 且n為自然數。

## 三、英文發明摘要：

This invention provides a complementary-conducting-strip (CCS) coupled line. The CCS coupled line includes a substrate, m layers of mesh ground planes interlacing with m-1 first inter-media-dielectric layer(s) to form a stack structure on the substrate, a second inter-media-dielectric layer being on the stack structure, and n metal lines being on the second inter-media-dielectric layer and coupling with each other. Wherein, the m-1 first inter-media-dielectric layer(s) has(have) a plurality of vias to connect matching mesh ground planes, therein,  $m \geq 2$  and m is a nature number,  $n \geq 2$  and n is a nature number as well.

#### 四、指定代表圖：

(一)本案指定代表圖為：第(一)圖。

(二)本代表圖之元件符號簡單說明：

100 本發明之一較佳實施例

110 基板

120 堆疊結構

$M_1$ 、 $M_2$ 、 $M_m$  網目金屬層

$IMD_{12}$ 、 $IMD_{23}$ 、 $IMD_{(m-1)m}$ 、 $IMD_T$  介電層

$L_1$ 、 $L_2$ 、 $L_n$  金屬線

P 單元尺寸

$W_h$  網目尺寸

$S_1$ 、 $S_2$ 、 $S_n$  金屬線之線寬

$d_{12}$  金屬線之線距

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係有關於耦合傳輸線，特別是有關於互補式金屬耦合線。

### 【先前技術】

薄膜微帶 (thin-film microstrip; 以下簡稱 TFMS) 係目前最廣泛被應用於實現單晶微波積體電路 (monolithic microwave integrated circuit; 以下簡稱 MMIC) 之傳輸線 (transmission line; TL) 的技術之一。然而，當 TFMS 在 MMIC 內被設計成反向波耦合器 (backward-wave coupler) 時，由於所耦合的 TFMS 在偶模與奇模 (even- and odd-mode) 相位的傳輸速度並不相同，因此亦將使得所設計的反向波耦合器在其指向性 (directivity) 的表現上較差。

並且，由於目前互補式金氧半導體 (complementary metal oxide semiconductor; CMOS) 的製程技術限制了邊緣耦合 TFMS (edge-coupled TFMS) 間的線距距離 (spacing)，因此，亦會使得邊緣耦合 TFMS 的耦合量 (tight coupling) 在  $1/4$  傳導波長 ( $\lambda_g$ ) 時無法達到 3.0 dB。而另外一種習知之上下耦合 (broadside-couple) 結構雖然亦經常使用於本技術領域，但此耦合結構在一具有很薄介電層 (inter-metal-dielectric; IMD) 的矽 (Si) 或砷化鎵 (GaAs) 基板 (substrate) 上，卻往往會大量增加信號在傳輸線上的損耗。

有鑑於上述之缺點，本發明提供一種互補式金屬耦合線 (complementary-conducting-strip coupled line)，可改進習知之信號在傳輸線上大量損耗之缺點、解決習知之電路設計面積過大之問題，並且

在  $1/4$  傳導波長時可達到 3 dB 之耦合量。

### 【發明內容】

本發明之目的之一，係提供可變之網目金屬層之層數與其等網目尺寸（中間簍空區域）之大小，藉此調整互補式金屬耦合線所合成電路之偶模與奇模特性。

本發明之目的之一，係提供可變之金屬線之寬度與線距，藉此調整互補式金屬耦合線所合成電路之偶模與奇模特性。

本發明揭露一種互補式金屬耦合線，其包含：一基板； $m$  層網目金屬層，其等之間分別與  $m-1$  層第一介電層交錯疊接，藉此以形成一堆疊結構於此基板之上，其中此  $m-1$  層第一介電層更具有複數個金屬連接孔以連接交錯疊接之此  $m$  層網目金屬層，其中  $m \geq 2$  並且  $m$  為自然數；一第二介電層，係位於此堆疊結構之上；及  $n$  條金屬線，係相互邊緣耦合且位於此第二介電層之上，其中  $n \geq 2$  且  $n$  為自然數。

本發明更揭露一種互補式金屬耦合線，其包含：一基板；一網目金屬層，係位於此基板上；一介電層，係位於此網目金屬層上；以及  $n$  條金屬線，係相互邊緣耦合且位於此介電層上，其中  $n \geq 2$  且  $n$  為自然數。

本發明另揭露一種互補式金屬耦合線，其包含：一基板； $m$  層網目金屬層，其等之間係分別與  $m-1$  層第一介電層交錯疊接，藉此形成一堆疊結構於此基板之上，其中此  $m-1$  層第一介電層更具有複數個金屬連接孔以連接交錯疊接之此  $m$  層網目金屬層，其中  $m \geq 2$  且  $m$  為自然數；一第二介電層，係位於此堆疊結構之上；以及  $n$  條金屬線，係

相互上下耦合且位於此第二介電層之上，其中此  $n$  條金屬線之間係分別與  $n-1$  層第三介電層交錯疊接，其中  $n \geq 2$  且  $n$  為自然數。

本發明又揭露一種互補式金屬耦合線，其包含：一基板；一網目金屬層，係位於此基板之上；一第一介電層，係位於此網目金屬層之上；以及  $n$  條金屬線，係相互上下耦合且位於此第一介電層之上，其中此  $n$  條金屬線之間係分別與  $n-1$  層第二介電層交錯疊接，其中  $n \geq 2$  且  $n$  為自然數。

本發明再揭露一種互補式金屬耦合線，其包含：一基板； $m$  層網目金屬層，其等之間係分別與  $m-1$  層第一介電層交錯疊接，藉此形成一堆疊結構於此基板之上，其中此  $m-1$  層第一介電層更具有複數個金屬連接孔以連接交錯疊接之此  $m$  層網目金屬層，其中  $m \geq 2$  且  $m$  為自然數；一第二介電層，係位於此堆疊結構之上；以及  $y$  層金屬線層，其等之間係分別與  $y-1$  層第三介電層交錯疊接且位於此第二介電層之上，此  $y$  層金屬線層係分別至少包含  $n$  條金屬線相互邊緣耦合，其中  $y \geq 2$ ， $n \geq 2$  且  $y$ 、 $n$  為自然數，其中相鄰之此  $y$  層金屬線層之此  $n$  條金屬線係相互上下耦合。

本發明再揭露一種互補式金屬耦合線，其包含：一基板；一網目金屬層，係位於此基板之上；一第一介電層，係位於此網目金屬層之上；以及  $y$  層金屬線層，其等之間係分別與  $y-1$  層第二介電層交錯疊接且位於此第一介電層之上，此  $y$  層金屬線層係分別至少包含  $n$  條金屬線相互邊緣耦合，其中  $y \geq 2$ ， $n \geq 2$  且  $y$ 、 $n$  為自然數，其中相鄰之此  $y$  層金屬線層之此  $n$  條金屬線係相互上下耦合。

## 【實施方式】

本發明將詳細描述一些實施例如下。然而，除了所揭露之實施例外，本發明亦可以廣泛地運用在其他之實施例施行。本發明之範圍並不受該些實施例之限定，乃以其後之申請專利範圍為準。而為提供更清楚之描述及使熟悉該項技藝者能理解本發明之發明內容，圖示內各部分並沒有依照其相對之尺寸而繪圖，某些尺寸與其他相關尺度之比例會被突顯而顯得誇張，且不相關之細節部分亦未完全繪出，以求圖示之簡潔。

請參照第一、第二、第三 A 及第三 B 圖，其等係分別為本發明之一較佳實施例 100 之立體結構透視圖、俯視圖與不同切線(A-A'與B-B')之剖面結構示意圖。請參照第一圖，一基板 110 (substrate)，係具有一單元尺寸 P (或稱為週期) 之大小。m 層網目金屬層  $M_1$ 、 $M_2$ 、...、 $M_m$  (mesh ground plane)，其等之間係分別與 m-1 層第一介電層  $IMD_{12}$ 、 $IMD_{23}$ 、...、 $IMD_{(m-1)m}$  (inter-media-dielectric; IMD) 交錯疊接，亦即網目金屬層  $M_1$  與  $M_2$  之間係具有第一介電層  $IMD_{12}$ ；網目金屬層  $M_2$  與  $M_3$  (未繪出) 之間係具有第一介電層  $IMD_{23}$ ；...；以及網目金屬層  $M_{m-1}$  (未繪出) 與  $M_m$  之間係具有第一介電層  $IMD_{(m-1)m}$ ，藉此形成一堆疊結構 120 於基板 110 之上，其中  $m \geq 2$  且 m 為自然數。本實施例中，m 層網目金屬層  $M_1$ 、 $M_2$ 、...、 $M_m$  係分別為一金屬層具有一中間簍空區域 (或稱槽孔 (slot))，故稱其等為網目金屬層，且此中間簍空區域之大小係由一網目尺寸  $W_h$  所決定。一第二介電層  $IMD_T$ ，係位於堆疊結構 120 之上。n 條金屬線  $L_1$ 、 $L_2$ 、...、 $L_n$ ，係相互邊緣耦合 (edge-coupled) 且位於第二介電層  $IMD_T$  之上，其中  $n \geq 2$  且 n 為自然數， $S_1$ 、 $S_2$ 、...、 $S_n$  係分別相對表示 n 條金屬線  $L_1$ 、 $L_2$ 、...、 $L_n$  之線寬，而其等之線距 (spacing) 係分別相對以  $d_{12}$ 、 $d_{23}$  (未標出)、...、 $d_{(n-1)n}$  (未標出) 表



示，其中  $n$  條金屬線  $L_1$ 、 $L_2$ 、...、 $L_n$  係包含直線形狀。

然而，發明人在此必須要強調的是，在本實施例中，基板 110、網目金屬層  $M_1$ 、 $M_2$ 、...、 $M_m$ 、第一介電層  $IMD_{12}$ 、 $IMD_{23}$ 、...、 $IMD_{(m-1)m}$  及第二介電層  $IMD_T$  等係以正方形之幾何形狀呈現，但其等之幾何形狀變化並不受限於本實施例之限制，其等亦可包含其他多邊形之幾何形狀。並且，第二介電層  $IMD_T$  亦是以一層作為說明，然而在實際應用上，第二介電層  $IMD_T$  亦可以包含一多層介電層結構，再者，本發明所有實施例中之網目金屬層  $M_1$ 、 $M_2$ 、...、 $M_m$  之中間簾空區域亦均填有介電質，其後不再贅述。

請參照第二圖，其為第一圖所示之實施例 100 之俯視圖。其中，切線 A-A' 與切線 B-B' 係分別從  $m$  層網目金屬層  $M_1$ 、 $M_2$ 、...、 $M_m$ （請參照第一圖）之上方與其等中間簾空區域之上方作一縱向切面，而其他標示之符號係與第一圖相同標示之符號具有相同之對位關係，故在此不再贅述。

請參照第三 A 圖與第三 B 圖，其等分別為第二圖之切線 A-A' 與 B-B' 之剖面結構示意圖。 $m-1$  層第一介電層  $IMD_{12}$ 、 $IMD_{23}$ 、...、 $IMD_{(m-1)m}$  係具有複數個金屬連接孔 (via)，用以連接交錯疊接之  $m$  層網目金屬層  $M_1$ 、 $M_2$ 、...、 $M_m$ ，例如：第一介電層  $IMD_{12}$  係具有複數個金屬連接孔  $via_{12}$  連接其交錯疊接之網目金屬層  $M_1$  與  $M_2$ 。此外，網目尺寸  $W_h$  係決定堆疊結構 120 中間簾空區域之大小，而在第三 B 圖中，中間簾空區域後面之堆疊結構 120 並未繪出，藉此強調網目尺寸  $W_h$  所決定之中間簾空區域並求圖示之清晰簡潔。其他標示之符號與第一圖相同標示之符號係具有相同之對位關係，故不再贅述。

請參照第四圖，其為本發明另一較佳實施例 400 之立體結構透視圖。一基板 410，係具有一單元尺寸  $P$ （或稱為週期）之大小。一網目金屬層  $M_1$ ，係位於基板 410 之上，其中網目金屬層  $M_1$  係一金屬層具有一中間簍空區域，故稱其為網目金屬層，且此中間簍空區域之大小係由一網目尺寸  $W_h$  所決定。一介電層  $IMD_T$ ，係位於網目金屬層  $M_1$  之上。 $n$  條金屬線  $L_1、L_2、\dots、L_n$ ，係相互邊緣耦合且位於介電層  $IMD_T$  之上，其中  $n \geq 2$  且  $n$  為自然數。 $S_1、S_2、\dots、S_n$  係分別相對表示  $n$  條金屬線  $L_1、L_2、\dots、L_n$  之線寬，而其等之線距分別以  $d_{12}、d_{23}$ （未標出）、 $\dots、d_{(n-1)n}$ （未標出）表示。其中  $n$  條金屬線  $L_1、L_2、\dots、L_n$  係包含直線形狀。

請參照第五圖，其為本發明又一較佳實施例 500 之立體結構透視圖，其中所示之實施例 500 係第一圖所示之實施例 100 在  $m=4$  且  $n=2$  時之結構，以下將簡單說明。一基板 510，具有一單元尺寸  $P$ （或稱為週期）之大小。4 層網目金屬層  $M_1、M_2、M_3$  及  $M_4$ ，其等之間係分別與 3 層第一介電層  $IMD_{12}、IMD_{23}$  及  $IMD_{34}$  交錯疊接，藉此形成一堆疊結構於基板 510 上，其中網目金屬層  $M_1、M_2、M_3$  及  $M_4$  係分別為一金屬層具有一中間簍空區域，且此中間簍空區域之大小係由一網目尺寸  $W_h$  所決定。一第二介電層  $IMD_T$ ，係位於網目堆疊結構上。2 條金屬線  $L_1$  與  $L_2$ ，係相互邊緣耦合且位於第二介電層  $IMD_T$  上， $S_1$  與  $S_2$  分別表示金屬線  $L_1$  與  $L_2$  之線寬，而其等之線距係以  $d_{12}$  表示。同理，第一介電層  $IMD_{12}、IMD_{23}$  及  $IMD_{34}$  係具有複數個金屬連接孔以連接對應交錯疊接之網目金屬層  $M_1、M_2、M_3$  及  $M_4$ 。

請參照第六 A 圖，其為本發明之一較佳邊緣耦合實施例之俯視圖。2 條金屬線  $L_1$  與  $L_2$ ，係相互平行且呈現 L 型形狀， $S_1$  與  $S_2$  係分別表示金屬線  $L_1$  與  $L_2$  之線寬，而其等之線距係為  $d_{12}$ 。請參照第六 B 圖，

其為本發明之另一較佳邊緣耦合實施例之俯視圖。2 條金屬線  $L_1$  與  $L_2$ ，係以非平行之方式相互邊緣耦合（金屬線  $L_1$  與  $L_2$  在第一側之線距  $d_{12} \neq$  在第二側之線距  $d_{34}$ ）， $S_1$  與  $S_2$  係分別表金屬線  $L_1$  與  $L_2$  之線寬。在上述兩實施例中，係以  $n$  條金屬線在  $n=2$  時之情況作為說明範例，並非用以限定本發明之實施例，因此，當  $n > 2$  時， $n$  條金屬線亦可以為相互平行之 L 型形狀或以非平行之方式相互邊緣耦合，此外， $P$  表單元尺寸、 $W_h$  表網目尺寸，皆同於前述之說明，且本兩實施例之相互耦合方式係可應用於本發明中所有實施例之耦合形式。

請參照第七 A 圖，其為本發明之再一較佳實施例 700 之立體結構透視圖。一基板 710，係具有一單元尺寸  $P$  之大小。一網目金屬層  $M_1$ ，係具有一網目尺寸  $W_h$  大小之中間簾空區域且位於基板 710 之上。一第一介電層  $IMD_1$ ，係位於網目金屬層  $M_1$  之上。 $n$  條金屬線  $L_1、L_2、\dots、L_n$ ，係相互上下耦合（broadside-couple）且位於第一介電層  $IMD_1$  之上，其中  $n$  條金屬線  $L_1、L_2、\dots、L_n$  之間係分別與  $n-1$  層第二介電層  $IMD_2$  交錯疊接，其中  $n \geq 2$  且  $n$  為自然數， $S_1、S_2、\dots、S_n$  係分別相對表示  $n$  條金屬線  $L_1、L_2、\dots、L_n$  之線寬。同理，本實施例中之網目金屬層亦可以是多層結構，如第一、第三 A、第三 B 圖中所示，而此部分為熟習此項技藝者可依本提示而輕易實施，故不再贅述。在此要說明的是，多層網目金屬層間之介電層若稱為第一介電層，則其等與金屬線間以及金屬線彼此間之介電層則分別稱第二介電層以及第三介電層以利區別其等之對位關係。

請參照第七 B 圖，其為本發明之一較佳金屬線實施例之剖面結構示意圖。一金屬線係包含兩子金屬線 722 與 724 以及複數個金屬連接孔 via，其中兩子金屬線 722 與 724 在互補式金氧半導體（CMOS）結構中係表不同層之金屬傳輸線，其等之間係藉由複數個金屬連接孔 via

相連接以形成金屬線，藉此可增加互補式金氧半導體結構中金屬線之厚度。而標號 IMD 係表介電層。本實施例係可應用於本發明所有實施例中之金屬線，藉此改變金屬線之特性。

綜合上述所示之複數個較佳實施例，本發明亦可以下列另兩較佳實施例加以實現，亦即，金屬線係相互邊緣耦合與相互上下耦合兩者並存，並且搭配單層或多層網目金屬層之結構，其等說明如下。一較佳互補式金屬耦合線係包含：一基板； $m$  層網目金屬層，其等之間係分別與  $m-1$  層第一介電層交錯疊接，藉此形成一堆疊結構於此基板之上，其中此  $m-1$  層第一介電層更具有複數個金屬連接孔以連接交錯疊接之此  $m$  層網目金屬層，其中  $m \geq 2$  且  $m$  為自然數；一第二介電層，係位於此堆疊結構之上；以及  $y$  層金屬線層，其等之間係分別與  $y-1$  層第三介電層交錯疊接且位於此第二介電層之上，此  $y$  層金屬線層係分別至少包含  $n$  條金屬線相互邊緣耦合，其中  $y \geq 2$ ， $n \geq 2$  且  $y$ 、 $n$  為自然數，其中相鄰之此  $y$  層金屬線層之此  $n$  條金屬線係相互上下耦合。而另一較佳互補式金屬耦合線係包含：一基板；一網目金屬層，係位於此基板之上；一第一介電層，係位於此網目金屬層之上；以及  $y$  層金屬線層，其等之間係分別與  $y-1$  層第二介電層交錯疊接且位於此第一介電層之上，此  $y$  層金屬線層係分別至少包含  $n$  條金屬線相互邊緣耦合，其中  $y \geq 2$ ， $n \geq 2$  且  $y$ 、 $n$  為自然數，其中相鄰之此  $y$  層金屬線層之此  $n$  條金屬線係相互上下耦合。

請參照第八 A 與第八 B 圖，其等係分別為本發明所述之實施例在網目尺寸 ( $W_h$ ) 固定，並僅更改金屬線之線寬 ( $S$ ) 與線距 ( $d$ ) 時，其等之偶模與奇模特性阻抗 ( $Z_{0e}$  與  $Z_{0o}$ ) 變化曲線以及在網目尺寸 ( $W_h$ ) 固定，並僅更改網目金屬層之層數 ( $m$ ) 時，其等之偶模與奇模特性阻抗 ( $Z_{0e}$  與  $Z_{0o}$ ) 之變化曲線示意圖。發明人在此要強調的是，以下模擬

所設定之數據以及所得之資料係僅用以說明本發明實施例之模擬過程與結果，並非用以限定本發明實施例之實現。以第四圖與第五圖所示之實施例 400 與 500 為模擬說明，複數個實施例 400（在  $n = 2$ ）與複數個實施例 500 係分別結合第六圖所示之邊緣耦合實施例（分別具有 1 層與 4 層網目金屬層）以分別形成兩個邊緣耦合金屬線蜿蜒（meandered）之二維（two-dimensional）陣列結構，藉此縮小設計空間之使用。

其他為模擬說明所設定之數據係包含：將金屬線之總長度固定於  $960.0 \mu\text{m}$ （微米）；金屬線之厚度為  $2.0 \mu\text{m}$  且表面電阻為  $37 \text{ m}\Omega/\text{sq}$ （毫歐姆/每平方釐米）；金屬線之寬度（S）係分別為  $2.0 \mu\text{m}$ 、 $4.0 \mu\text{m}$  與  $8.0 \mu\text{m}$ ；金屬線之線距（d）係分別為  $1.2 \mu\text{m}$ 、 $2.0 \mu\text{m}$  與  $4.0 \mu\text{m}$ ；網目金屬層之厚度為  $0.55 \mu\text{m}$  且表面電阻為  $79 \text{ m}\Omega/\text{sq}$ ；網目尺寸（ $W_h$ ）係分別為  $29.5 \mu\text{m}$  與  $0 \mu\text{m}$ ；上述之各介電層之介電常數為 4.0；基板之介電常數為 11.9；以及基板厚度為  $482.6 \mu\text{m}$  且導電度（conductivity）為  $11.0 \text{ S/m}$ （西門斯/米）。並且，上述之模擬說明係輔以商業化三維結構電磁場模擬軟體（Ansoft HFSS）加以模擬，而模擬所得之資料係分別呈現第八 A、八 B 圖與下列之表一。

在第八 A 圖中，實線係表  $W_h = 29.5 \mu\text{m}$  時，模擬所得之資料；而虛線係表  $W_h = 0 \mu\text{m}$  時，模擬所得之資料。偶模輸入阻抗（ $Z_{0e}$ ）在  $W_h$  增加（網目金屬層中間簍空區域變大）時，其增加之幅度較奇模輸入阻抗（ $Z_{0o}$ ）增加之幅度大，藉此可提高耦合線之耦合係數（coupling coefficient）。在第八 B 圖中，實線係表網目金屬層之層數（m）為 4 時，模擬所得之資料；而虛線係表網目金屬層之層數（m）為 1 時，模擬所得之資料，據此，可藉由更改網目金屬層之層數（m），即可調整偶模與奇模輸入特性（ $Z_{0e}$  與  $Z_{0o}$ ）。

請參照下列之表一，藉由更改金屬線之線寬 (S)、線距 (d)、網目尺寸 ( $W_h$ ) 與網目金屬層之層數 (m)，即可改變偶模與奇模品質係數 (Q-factor)，藉此，提供更大的設計彈性給設計者合成所希望實現之傳導特性。

類型	S ( $\mu\text{m}$ )	d ( $\mu\text{m}$ )	$W_h$ ( $\mu\text{m}$ )	網目 金屬層	$Z_{0e}$ ( $\Omega$ )	$Z_{0o}$ ( $\Omega$ )	SWF <sub>e</sub>	SWF <sub>o</sub>	Q <sub>e</sub>	Q <sub>o</sub>
CCS TL ( $W_h \neq 0$ )	2.0	1.2	29.5	$M_1$	139.82	24.68	1.83	2.36	7.08	3.05
	4.0	1.2	29.5	$M_1$	109.61	20.79	1.80	2.34	7.00	3.35
	8.0	1.2	29.5	$M_1$	84.43	20.38	1.67	2.21	5.86	4.00
	2.0	2.0	29.5	$M_1$	133.85	31.77	1.83	2.21	7.01	3.93
	4.0	2.0	29.5	$M_1$	114.16	29.70	1.76	2.14	6.88	4.67
	8.0	2.0	29.5	$M_1$	84.72	26.23	1.64	2.04	5.85	5.40
	2.0	4.0	29.5	$M_1$	127.04	45.88	1.80	2.04	6.70	5.46
	4.0	4.0	29.5	$M_1$	107.93	41.08	1.73	1.97	6.59	6.58
	8.0	4.0	29.5	$M_1$	78.25	34.00	1.62	1.87	5.60	7.31
	2.0	1.2	29.5	$M_1 \sim M_4$	115.44	23.05	2.04	2.39	9.62	2.94
	4.0	1.2	29.5	$M_1 \sim M_4$	96.29	22.49	2.00	2.32	10.4	3.51
	8.0	1.2	29.5	$M_1 \sim M_4$	66.62	19.63	1.91	2.25	9.40	4.01
	2.0	2.0	29.5	$M_1 \sim M_4$	118.82	32.64	2.00	2.21	9.62	3.95
	4.0	2.0	29.5	$M_1 \sim M_4$	95.94	29.34	1.98	2.16	10.3	4.71
	8.0	2.0	29.5	$M_1 \sim M_4$	65.16	24.37	1.90	2.11	9.32	5.39
	2.0	4.0	29.5	$M_1 \sim M_4$	104.95	43.25	2.02	2.09	9.32	5.43
	4.0	4.0	29.5	$M_1 \sim M_4$	91.38	40.61	1.95	2.02	10.0	6.73
	8.0	4.0	29.5	$M_1 \sim M_4$	62.13	32.06	1.86	1.96	9.08	7.70
	2.0	1.2	29.5	$M_1 \sim M_5$	114.79	25.53	2.16	2.36	9.83	3.08
	4.0	1.2	29.5	$M_1 \sim M_5$	88.71	22.50	2.16	2.34	10.6	3.51

	8.0	1.2	29.5	$M_1 \sim M_5$	59.65	19.94	2.14	2.29	9.51	4.19
	2.0	2.0	29.5	$M_1 \sim M_5$	110.08	32.76	2.16	2.23	9.82	3.97
	4.0	2.0	29.5	$M_1 \sim M_5$	87.83	29.29	2.16	2.20	10.6 8	4.75
	8.0	2.0	29.5	$M_1 \sim M_5$	59.09	24.37	2.11	2.17	9.71	5.54
	2.0	4.0	29.5	$M_1 \sim M_5$	100.44	44.38	2.15	2.12	9.55	5.41
	4.0	4.0	29.5	$M_1 \sim M_5$	79.84	37.91	2.15	2.10	10.3 4	6.60
	8.0	4.0	29.5	$M_1 \sim M_5$	54.03	30.24	2.10	2.07	9.19	7.63
CCS TL ( $W_h=0$ )	2.0	1.2	0	$M_1$	117.64	24.81	1.77	2.35	9.22	3.06
	4.0	1.2	0	$M_1$	88.60	19.7	1.72	2.35	10.3	3.32
	8.0	1.2	0	$M_1$	64.24	18.18	1.59	2.23	10.4	3.88
	2.0	2.0	0	$M_1$	112.73	31.94	1.76	2.20	9.21	3.93
	4.0	2.0	0	$M_1$	88.34	27.07	1.71	2.16	10.4	4.53
	8.0	2.0	0	$M_1$	64.36	24.37	1.58	2.03	10.7	5.49
	2.0	4.0	0	$M_1$	104.87	45.77	1.74	2.04	8.90	5.45
	4.0	4.0	0	$M_1$	83.47	38.15	1.69	1.98	10.2	6.51
	8.0	4.0	0	$M_1$	60.36	30.86	1.55	1.87	10.4	7.53

表一 互補式金屬耦合線之耦合設計，在具有相同單元尺寸 (P) (週期) 為  $30.0 \mu\text{m}$  時，在 Ka 頻 (Ka-band) 所測得偶模與奇模之品質係數 (Q-factor)

請參照第九 A 圖與第九 B 圖，其電路遵循  $1/4$  傳導波長 ( $\lambda_g$ ) 的設計原則，其等係分別為由本發明之複數個較佳實施例以兩邊緣耦合金屬線蜿蜒 (meandered) 之二維 (two-dimensional) 陣列結構所形成之 3-dB 方向耦合器 (directional coupler) 與平衡不平衡轉換器 (marchand balun) 之電路布局示意圖，發明人在此要強調的是，利用耦合金屬線

所製作的 3-dB 方向耦合器與平衡不平衡轉換器其電路遵循金屬耦合線之長度為  $1/4$  傳導波長 ( $\lambda_g$ ) 的設計原則，但不限定其金屬耦合線蜿蜒的型式。在第九 A 圖中，A、B、C、D 係分表 3-dB 方向耦合器之第一、第二、第三、第四接點，在第九 B 圖中，E、F、G 係分表平衡不平衡轉換器之第一、第二、第三接點，其等之實際面積係分別為  $120.0 \mu\text{m} \times 240.0 \mu\text{m}$  與  $240.0 \mu\text{m} \times 240.0 \mu\text{m}$  且以  $0.18 \mu\text{m}$  1P6M CMOS 技術製成，其中 3-dB 方向耦合器之金屬線總長為  $960.0 \mu\text{m}$ 。以下表二、表三係分別為 3-dB 方向耦合器與不同製程技術及耦合方式之 3-dB 方向耦合器之比較，以及平衡不平衡轉換器與不同製程技術及實施方式之平衡不平衡轉換器之比較。

製程技術	工作頻率 (GHz)	損耗 (dB)	耦合方式	尺寸 (mm <sup>2</sup> )	FOM
SiGe	52.5-67.5	4.5	Lange	0.019	1.13
GaAs	30.0-90.0	3.5	Tandem	0.227	9.63
GaAs	20.0-30.0	5.0	Broadside	0.040	0.98
GaAs	18.0-22.0	3.8	Broadside	0.640	12.7
GaAs	12.0-32.0	4.1	Broadside	1.027	20.1
GaAs	10.0-17.5	4.2	Broadside	1.080	14.3
CMOS	25.0-35.0	3.4	Broadside Lange	0.040	1.18
CMOS	14.2-36.9	4.4	Edge-coupled	0.029	0.66



表二 不同製程技術及耦合方式之 3-dB 方向耦合器之比較，其中  
 $FOM = f_{ave}(\text{GHz}) \times \text{尺寸}(\text{mm}^2)$ ， $f_{ave}$  為  $(f_{min} \times f_{max})$  之平方根值

製程技術	尺寸 (mm <sup>2</sup> )	頻寬 (GHz)	實施方式	FOM
CMOS	0.06	16.5-67.0	非對稱 上下耦合	1.99
CMOS	0.55	25.0-65.0	多層	22.1
Raytheon's 標準 MMC-04 製程	2.0	7.0-19.0	複數個金屬耦 合線	23.1
GaAs	0.05	21.0-41.0	複數個金屬耦 合線	1.46
GaAs	0.10	10.0-25.0	變壓器類型	1.58
SiGe	0.13	2.5-12.0	變壓器類型 集總元件	0.71
GaAs	0.26	14.0-28.0	多層 螺旋狀結構	5.14
SiGe	0.17	12.0	變壓器類型	2.04
CMOS	0.12	25.0-50.0	3-D	4.24

			變壓器類型	
CMOS	0.06	10.0-40.4	蜿蜒型式之邊 緣耦合互補式 金屬耦合線	1.16

表三 不同製程技術及實施方式之平衡不平衡轉換器之比較，其中  $FOM = f_{ave}(\text{GHz}) \times \text{尺寸}(\text{mm}^2)$ ， $f_{ave}$  為  $(f_{min} \times f_{max})$  之平方根值

其中，上述之 3-dB 方向耦合器之工作頻寬為 14.2~36.9 GHz，而平衡不平衡轉換器之工作頻寬為 10.0~40.4 GHz，兩者均提供較大之工作頻寬且其等所需之面積尺寸亦小於習知之相關技術，故本發明所提出之互補式金屬耦合線係非常適合應用於單晶微波積體電路 (MMIC) 之設計。

以上所述僅為本發明之較佳實施例而已，並非用以限定本發明之申請專利範圍；凡其他為脫離本發明所揭示之精神下所完成之等效改變或修飾，均應包含在下述之申請專利範圍。

**【圖式簡單說明】**

第一圖係本發明之一較佳實施例之立體結構透視圖；

第二圖係第一圖所示之實施例之俯視圖；

第三 A 圖係第二圖 A-A'切線之剖面結構示意圖；

第三 B 圖係第二圖 B-B'切線之剖面結構示意圖；

第四圖係本發明之另一較佳實施例之立體結構透視圖；

第五圖係本發明之又一較佳實施例之立體結構透視圖；

第六 A 圖係本發明之一較佳邊緣耦合實施例之俯視圖；

第六 B 圖係本發明之另一較佳邊緣耦合實施例之俯視圖；

第七 A 圖係本發明之再一較佳實施例之立體結構透視圖；

第七 B 圖係本發明之一較佳金屬線實施例之剖面結構示意圖；

第八 A 圖係本發明之實施例在網目尺寸固定並且僅更改金屬線之線寬與線距時，其等之偶模與奇模輸入特性變化曲線示意圖；

第八 B 圖係本發明之實施例在網目尺寸固定並且僅更改網目金屬層之層數時，其等之偶模與奇模輸入特性之變化曲線示意圖；

第九 A 圖係本發明之複數個較佳實施例所組成之一較佳應用電路布局示意圖；以及

第九 B 圖係本發明之複數個較佳實施例所組成之另一較佳應用電路布局示意圖。

**【主要元件符號說明】**

100 本發明之一較佳實施例

110、410、510、710 基板

120 堆疊結構

$M_1$ 、 $M_2$ 、 $M_3$ 、 $M_4$ 、 $M_m$  網目金屬層

$IMD$ 、 $IMD_{12}$ 、 $IMD_{23}$ 、 $IMD_{(m-1)m}$ 、 $IMD_T$  介電層

$L_1$ 、 $L_2$ 、 $L_n$  金屬線

$P$  單元尺寸

$W_h$  網目尺寸

$S_1$ 、 $S_2$ 、 $S_3$ 、 $S_4$ 、 $S_n$  金屬線之線寬

$d_{12}$ 、 $d_{34}$  金屬線之線距

via、 $via_{12}$  金屬連接孔

400 本發明之另一較佳實施例

500 本發明之又一較佳實施例

700 本發明之再一較佳實施例

722、724 子金屬線

A、B、C、D、E、F、G 接點

## 七、申請專利範圍：

1. 一種互補式金屬耦合線，其包含：

一基板；

m 層網目金屬層，其等之間係分別與 m-1 層第一介電層交錯疊接，藉此形成一堆疊結構於該基板之上，其中該 m-1 層第一介電層更具有複數個金屬連接孔以連接交錯疊接之該 m 層網目金屬層，其中  $m \geq 2$  且 m 為自然數；

一第二介電層，係位於該堆疊結構之上；以及

n 條金屬線，係相互邊緣耦合且位於該第二介電層之上，其中  $n \geq 2$  且 n 為自然數。

2. 如申請專利範圍第 1 項所述之互補式金屬耦合線，其中該 n 條金屬線係包含直線形狀。

3. 如申請專利範圍第 1 項所述之互補式金屬耦合線，其中該 n 條金屬線係包含 L 型形狀。

4. 如申請專利範圍第 1 項所述之互補式金屬耦合線，其中該 n 條金屬線係包含相互平行之耦合方式。

5. 如申請專利範圍第 1 項所述之互補式金屬耦合線，其中該 n 條金屬線係包含非平行之耦合方式。

6. 如申請專利範圍第 1 項所述之互補式金屬耦合線，其中該 n 條金屬線係包含相對應兩子金屬線與複數個金屬連接孔，該兩子金屬線係互補式金氧半導體結構不同層之金屬層。

7. 一種互補式金屬耦合線，其包含：

一基板；

m 層網目金屬層，其等之間係分別與 m-1 層第一介電層交錯疊接，藉此形成一堆疊結構於該基板之上，其中該 m-1 層第一介電層更具有複數個金屬連接孔以連接交錯疊接之該 m 層網目金屬層，其中  $m \geq 2$  且 m 為自然

數；

一第二介電層，係位於該堆疊結構之上；以及

$n$  條金屬線，係相互上下耦合且位於該第二介電層之上，其中該  $n$  條金屬線之間係分別與  $n-1$  層第三介電層交錯疊接，其中  $n \geq 2$  且  $n$  為自然數。

8.如申請專利範圍第 7 項所述之互補式金屬耦合線，其中該  $n$  條金屬線係包含直線形狀。

9.如申請專利範圍第 7 項所述之互補式金屬耦合線，其中該  $n$  條金屬線係包含 L 型形狀。

10.如申請專利範圍第 7 項所述之互補式金屬耦合線，其中該  $n$  條金屬線係包含相互平行之耦合方式。

11.如申請專利範圍第 7 項所述之互補式金屬耦合線，其中該  $n$  條金屬線係包含非平行之耦合方式。

12.如申請專利範圍第 7 項所述之互補式金屬耦合線，其中該  $n$  條金屬線係包含相對應兩子金屬線與複數個金屬連接孔，該兩子金屬線係互補式金氧半導體結構不同層之金屬層。

13.一種互補式金屬耦合線，其包含：

一基板；

$m$  層網目金屬層，其等之間係分別與  $m-1$  層第一介電層交錯疊接，藉此形成一堆疊結構於該基板之上，其中該  $m-1$  層第一介電層更具有複數個金屬連接孔以連接交錯疊接之該  $m$  層網目金屬層，其中  $m \geq 2$  且  $m$  為自然數；

一第二介電層，係位於該堆疊結構之上；以及

$y$  層金屬線層，其等之間係分別與  $y-1$  層第三介電層交錯疊接且位於該第二介電層之上，該  $y$  層金屬線層係分別至少包含  $n$  條金屬線相互邊緣耦合，其中  $y \geq 2$ ， $n \geq 2$  且  $y$ 、 $n$  為自然數。

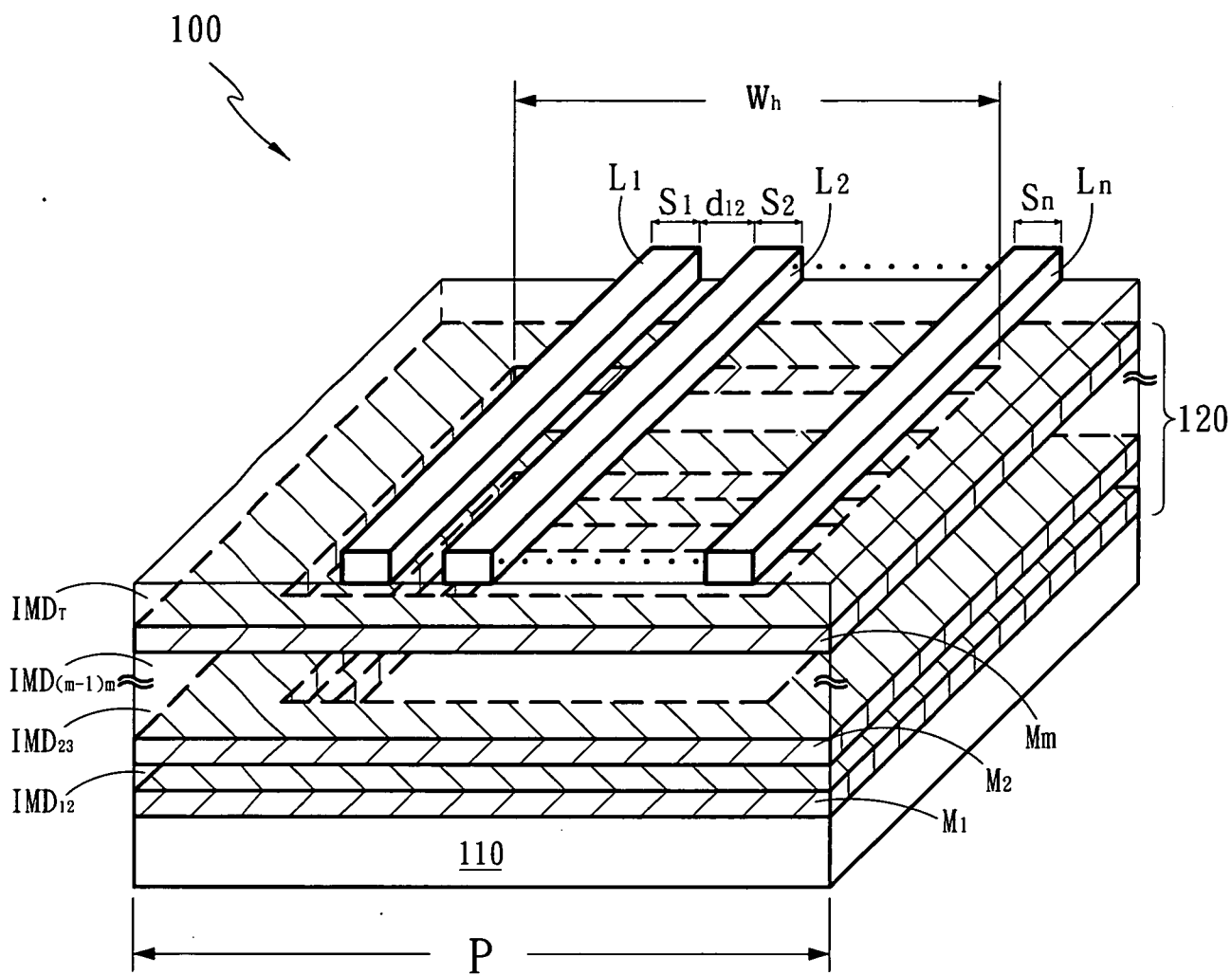
- 14.如申請專利範圍第 13 項所述之互補式金屬耦合線，其中該  $n$  條金屬線係包含直線形狀。
- 15.如申請專利範圍第 13 項所述之互補式金屬耦合線，其中該  $n$  條金屬線係包含 L 型形狀。
- 16.如申請專利範圍第 13 項所述之互補式金屬耦合線，其中該  $n$  條金屬線係包含相互平行之耦合方式。
- 17.如申請專利範圍第 13 項所述之互補式金屬耦合線，其中該  $n$  條金屬線係包含非平行之耦合方式。
- 18.如申請專利範圍第 13 項所述之互補式金屬耦合線，其中相鄰之該  $y$  層金屬線層之該  $n$  條金屬線係相互上下耦合。
- 19.如申請專利範圍第 18 項所述之互補式金屬耦合線，其中該  $n$  條金屬線係包含相互平行之耦合方式。
- 20.如申請專利範圍第 18 項所述之互補式金屬耦合線，其中該  $n$  條金屬線係包含非平行之耦合方式。
- 21.如申請專利範圍第 13 項所述之互補式金屬耦合線，其中該  $n$  條金屬線係包含相對應兩子金屬線與複數個金屬連接孔，該兩子金屬線係互補式金氧半導體結構不同層之金屬層。
- 22.一種互補式金屬耦合線，其包含：
  - 一基板；
  - 一網目金屬層，係位於該基板之上；
  - 一第一介電層，係位於該網目金屬層之上；以及
  - $y$  層金屬線層，其等之間係分別與  $y-1$  層第二介電層交錯疊接且位於該第一介電層之上，該  $y$  層金屬線層係分別至少包含  $n$  條金屬線相互邊緣耦合，其中  $y \geq 2$ ， $n \geq 2$  且  $y$ 、 $n$  為自然數。
- 23.如申請專利範圍第 22 項所述之互補式金屬耦合線，其中該  $n$  條金屬線係

包含直線形狀。

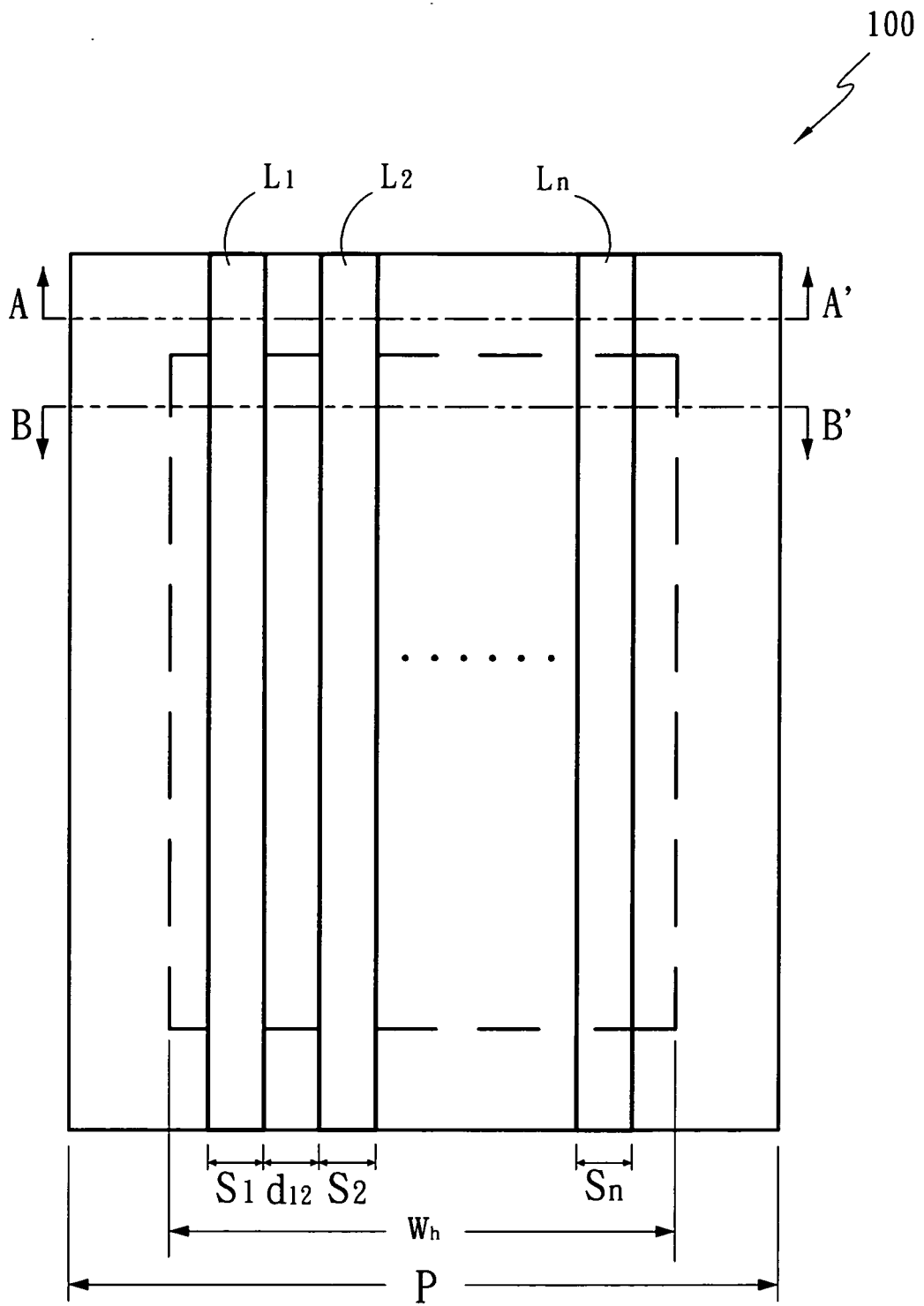
- 24.如申請專利範圍第 22 項所述之互補式金屬耦合線，其中該 n 條金屬線係包含 L 型形狀。
- 25.如申請專利範圍第 22 項所述之互補式金屬耦合線，其中該 n 條金屬線係包含相互平行之耦合方式。
- 26.如申請專利範圍第 22 項所述之互補式金屬耦合線，其中該 n 條金屬線係包含非平行之耦合方式。
- 27.如申請專利範圍第 22 項所述之互補式金屬耦合線，其中相鄰之該 y 層金屬線層之該 n 條金屬線係相互上下耦合。
- 28.如申請專利範圍第 27 項所述之互補式金屬耦合線，其中該 n 條金屬線係包含相互平行之耦合方式。
- 29.如申請專利範圍第 27 項所述之互補式金屬耦合線，其中該 n 條金屬線係包含非平行之耦合方式。
- 30.如申請專利範圍第 22 項所述之互補式金屬耦合線，其中該 n 條金屬線係包含相對應兩子金屬線與複數個金屬連接孔，該兩子金屬線係互補式金氧半導體結構不同層之金屬層。



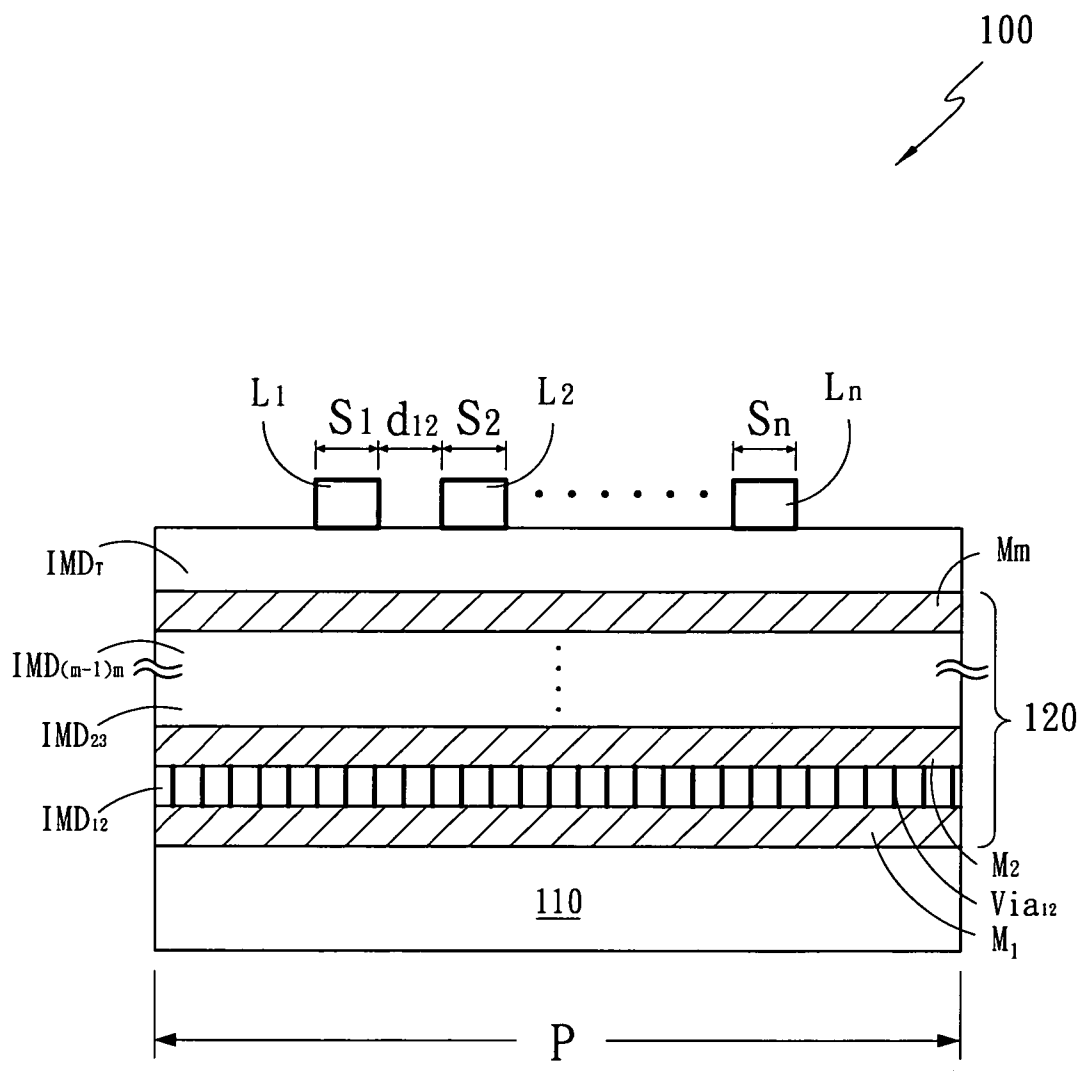
八、圖式：



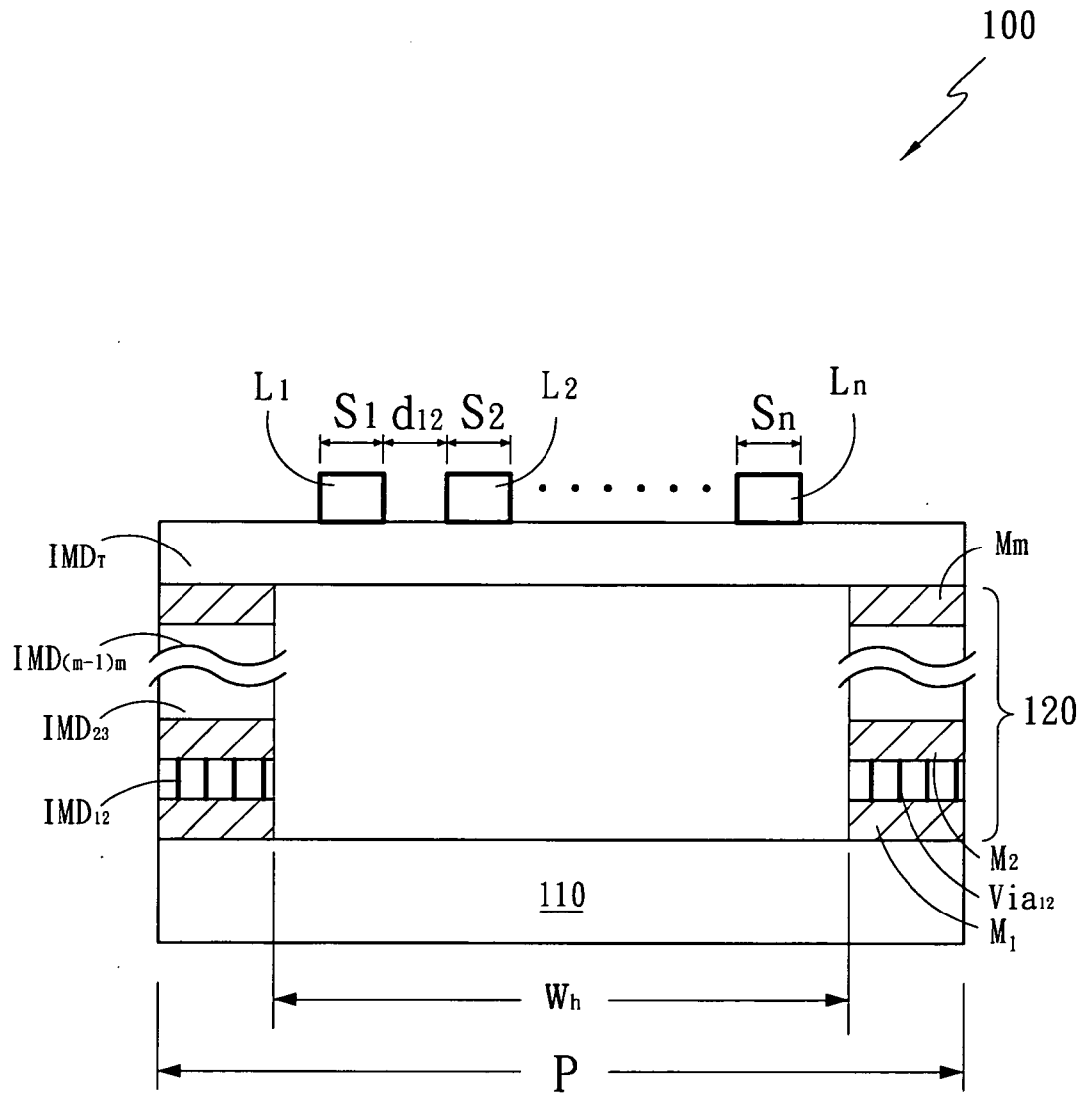
第一圖



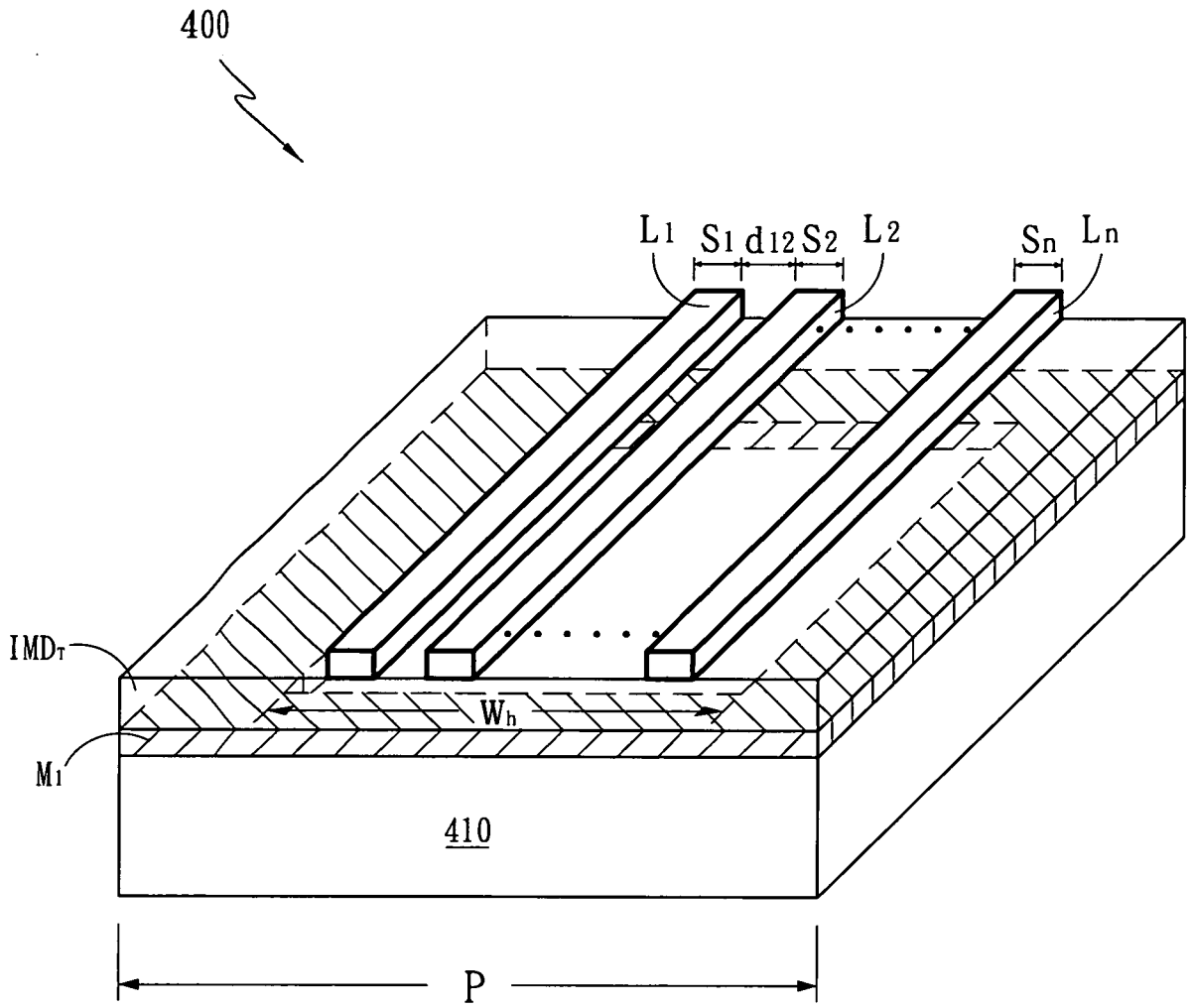
第二圖



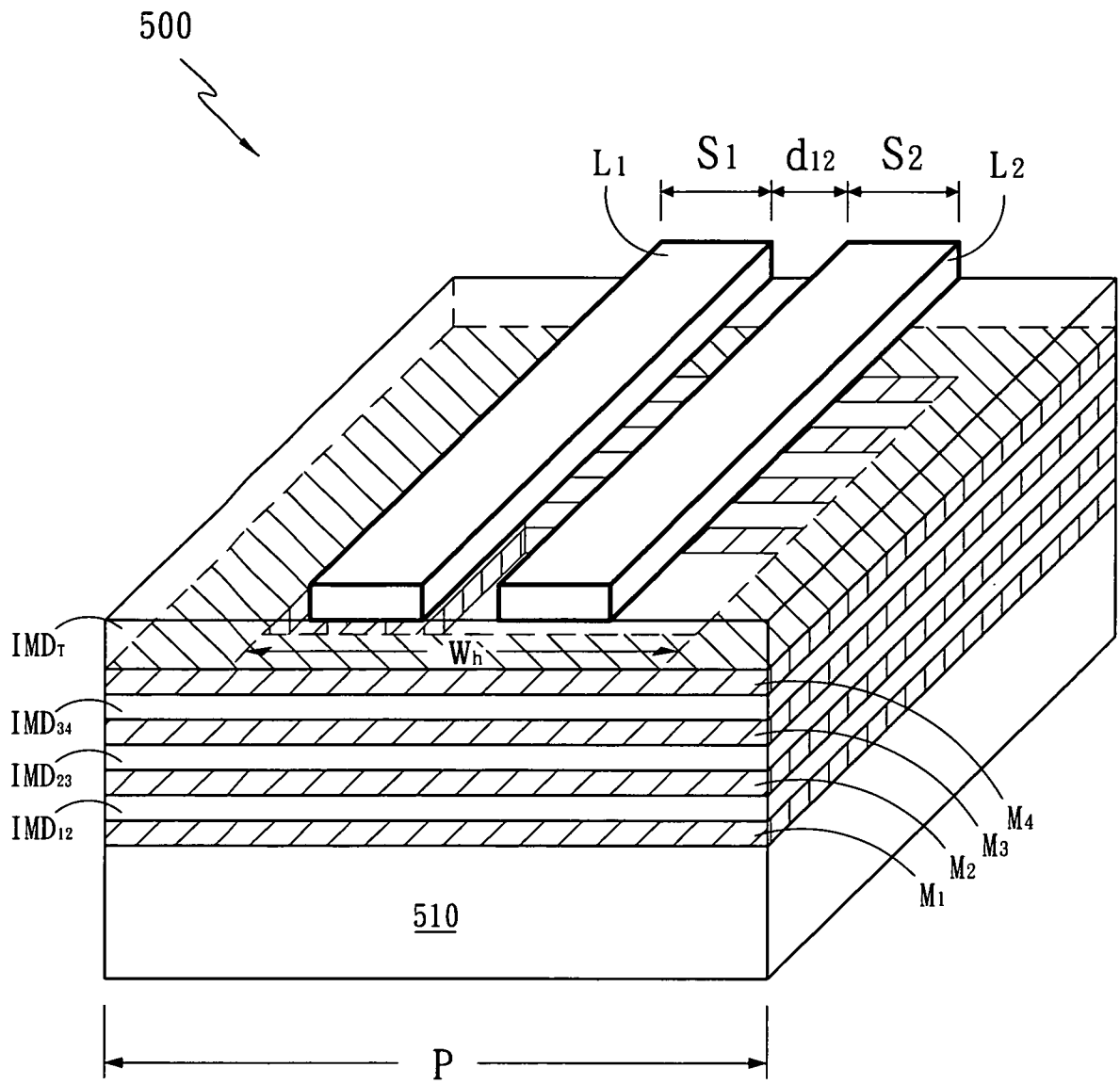
第三A圖



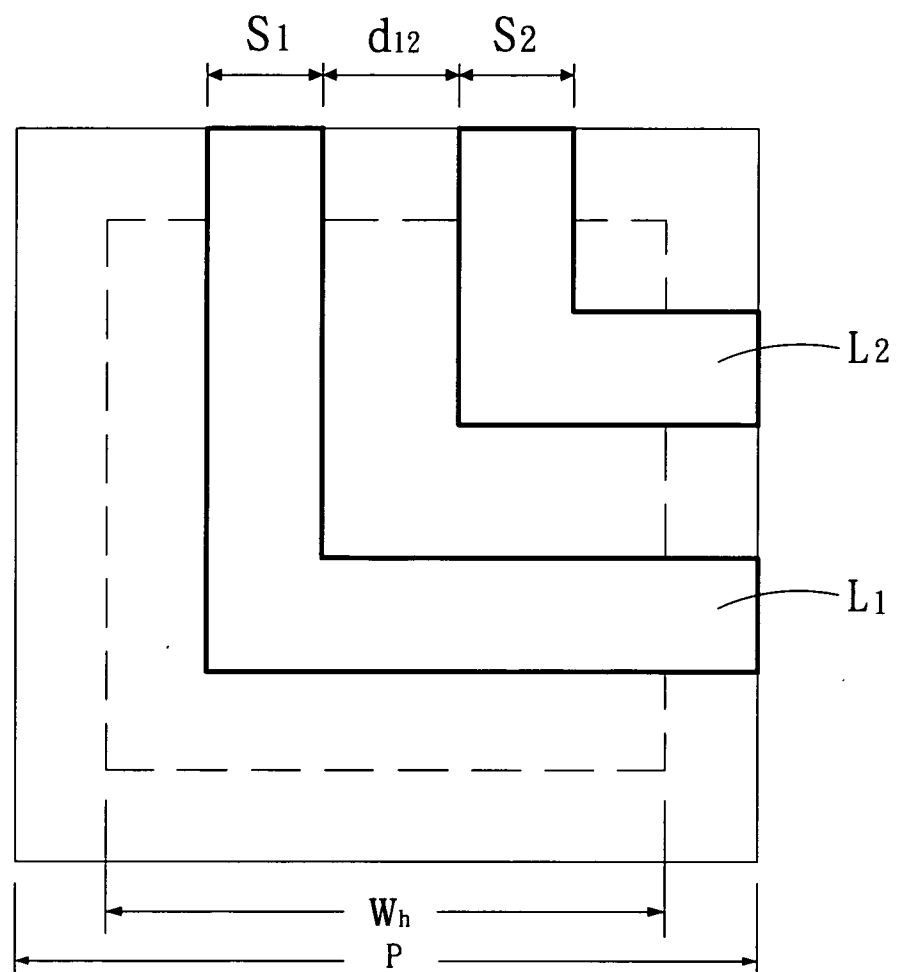
第三B圖



第四圖

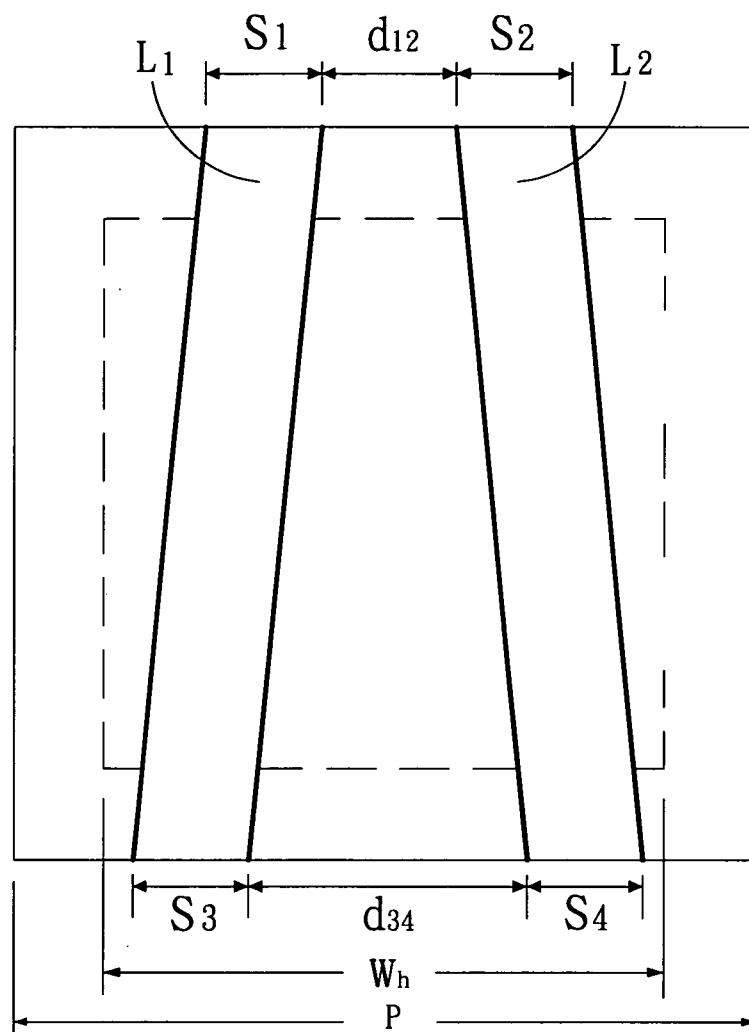


第五圖

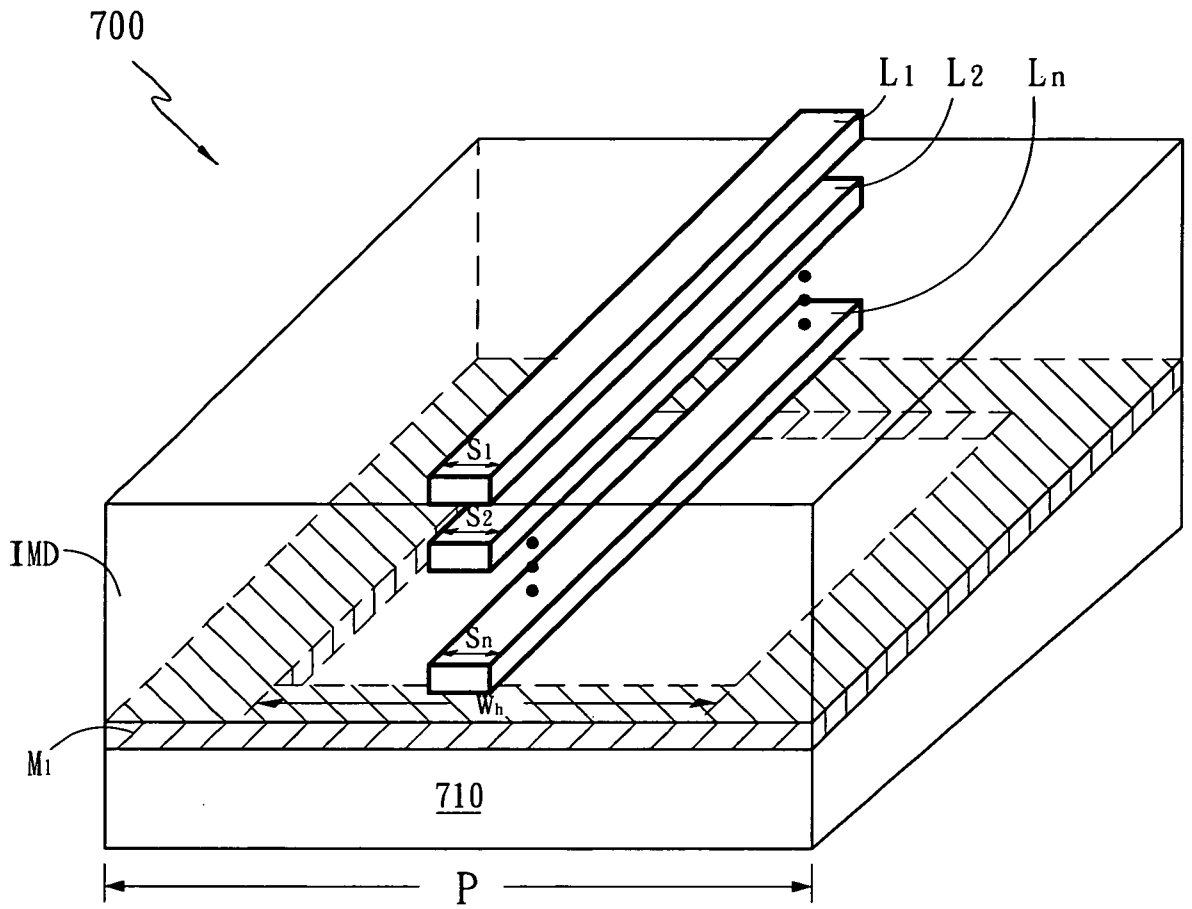


第六A圖

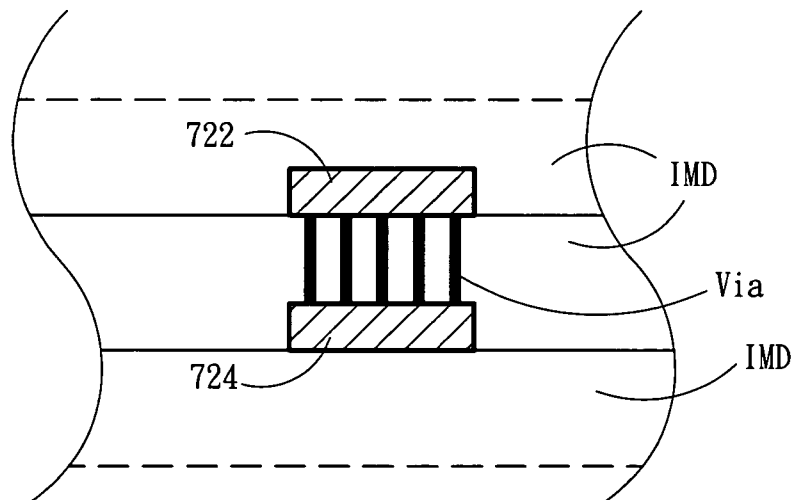




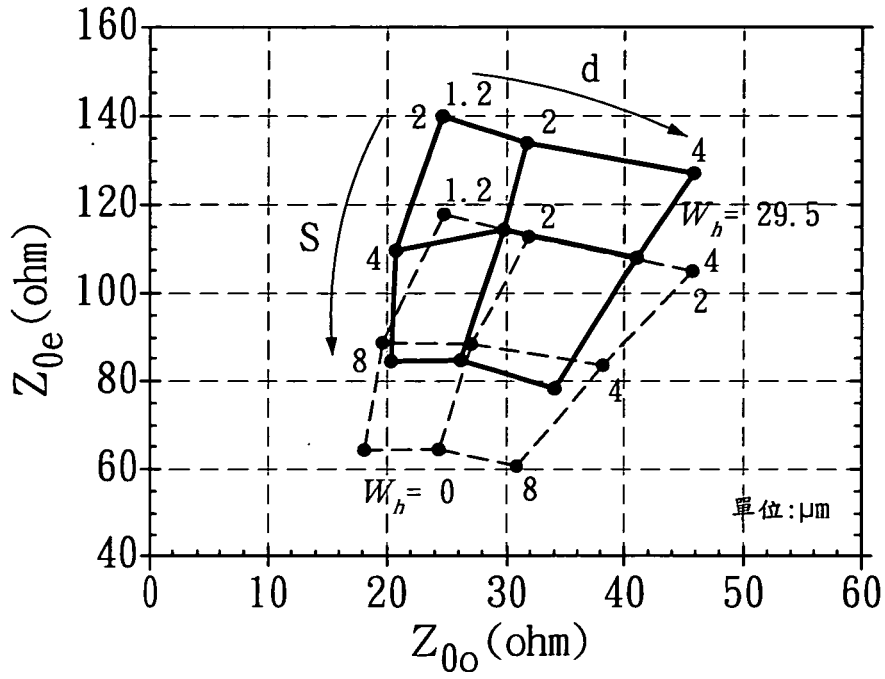
第六B圖



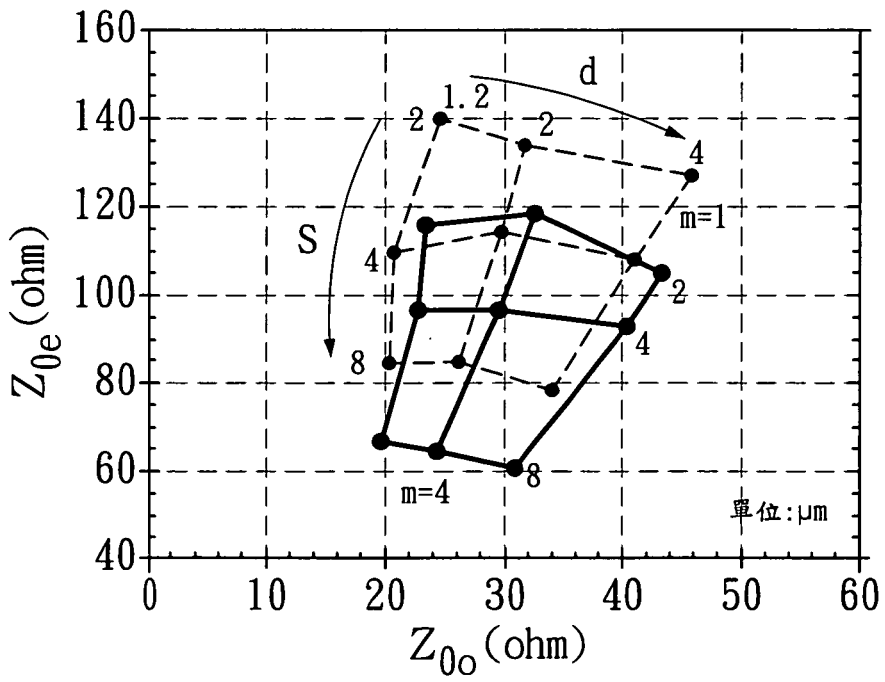
第七A圖



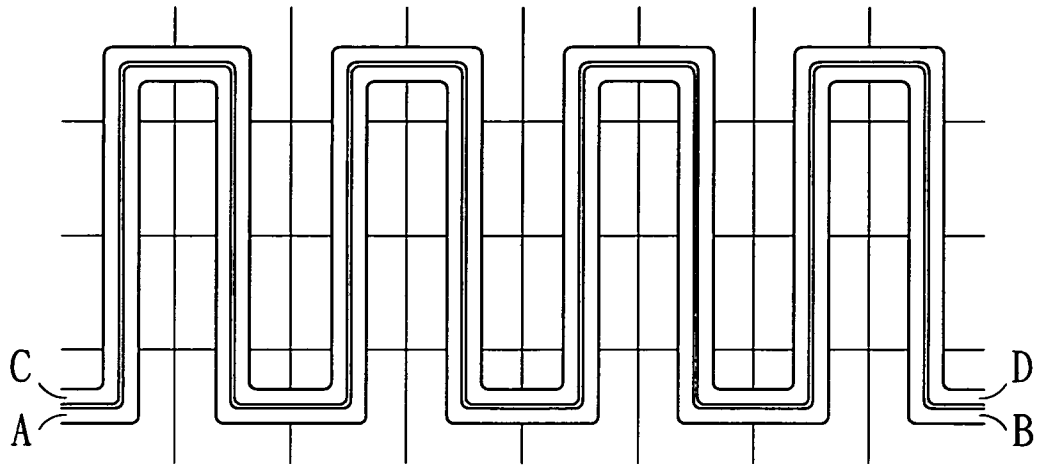
第七B圖



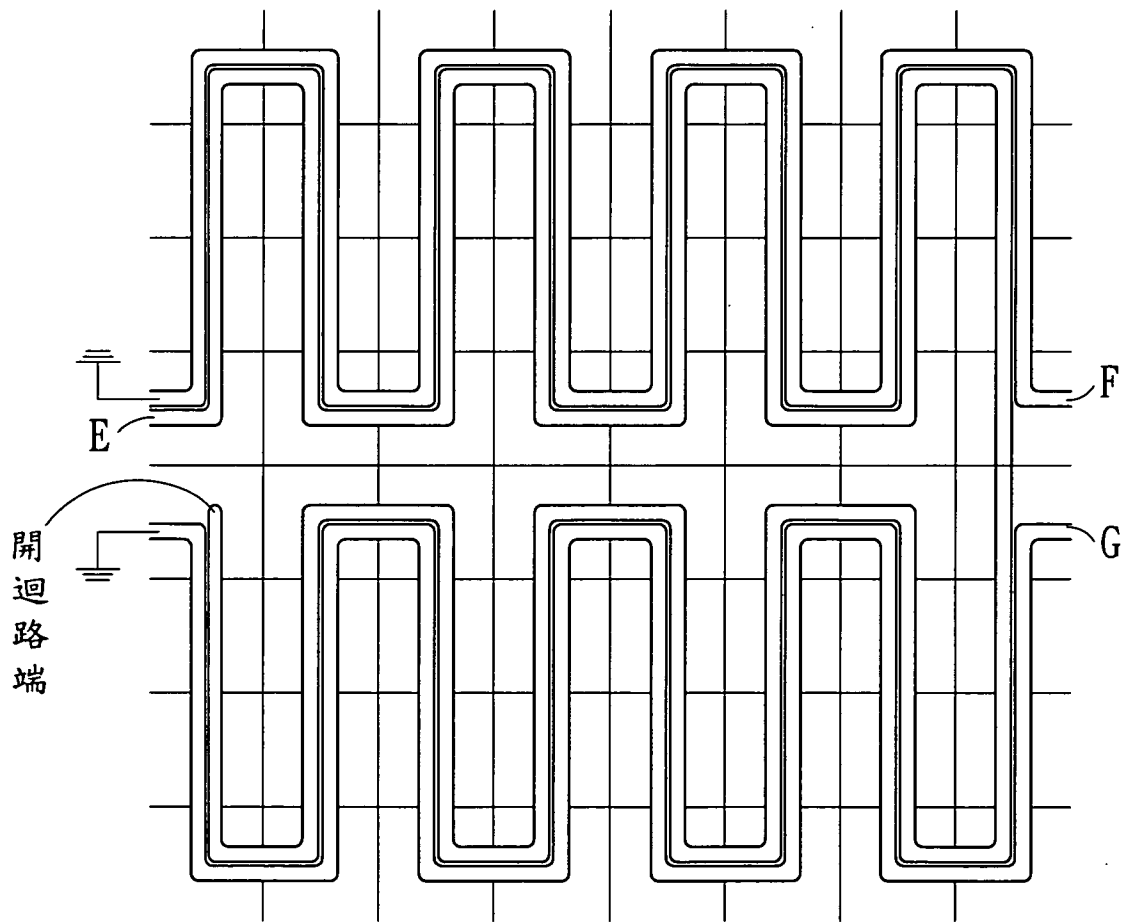
第八A圖



第八B圖



第九 A 圖



第九 B 圖