

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁷

H05K 1/03

[12] 发明专利说明书

[21] ZL 专利号 96193784. X

[45]授权公告日 2002年10月23日

[11]授权公告号 CN 1093366C

[22]申请日 1996.5.2 [21]申请号 96193784. X

[30]优先权

[32]1995.5.9 [33]US [31]08/437,710

[86]国际申请 PCT/US96/06202 1996.5.2

[87]国际公布 WO96/36204 英 1996.11.14

[85]进入国家阶段日期 1997.11.7

[73]专利权人 密执安分子研究院

地址 美国密执安

[72]发明人 D·A·戴尔曼

审查员 刘名华

[74]专利代理机构 中国国际贸易促进委员会专利商标事务所

代理人 黄泽雄

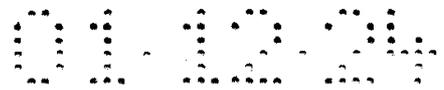
权利要求书 3 页 说明书 17 页 附图 0 页

[54]发明名称 聚酰亚胺苯并噁唑绝缘膜及用它制成的
印刷电路板

[57]摘要

一种聚酰亚胺苯并噁唑(PIBO)薄膜,其上有附着到至少一个表面上的导电层,其中该PIBO薄膜的拉伸强度大于200MPa。印刷电路板具有至少一个绝缘层和至少一个线路层,其中至少一个绝缘层是PIBO薄膜。印刷电路板(PWB)具有至少一个聚酰亚胺苯并噁唑(PIBO)绝缘层,其中PWB具有至少一个薄的绝缘基底材料层,至少一个薄的导体,至少一个窄宽度的导体以及至少一个小直径通道孔。

ISSN 1008-4274



权 利 要 求 书

1. 一种聚酰亚胺苯并噁唑(PIBO)薄膜, 其上的至少一个面上粘附有导电层, 其中的PIBO薄膜的拉伸强度在25℃下大于200MPa.
2. 如权利要求1所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的PIBO薄膜厚度小于150微米.
3. 如权利要求1所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的PIBO薄膜厚度小于50微米.
4. 如权利要求1所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的导电层厚度小于50微米.
5. 如权利要求4所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的导电层厚度小于17微米.
6. 如权利要求1所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的导电层是由铜、铝或它们的合金构成的组合中选择出的.
7. 如权利要求1所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的聚酰亚胺苯并噁唑(PIBO)薄膜是由如下物质构成的组合中选择出的:
 - a) 1, 2, 4, 5-苯四酸二酐与5-氨基-2-(对-氨基苯基)苯并噁唑的反应产物;
 - b) 1, 2, 4, 5-苯四酸二酐与2, 6-(4, 4'-二氨基二苯基)苯并[1, 2-d: 5, 4-d']二噁唑的反应产物; 以及
 - c) 1, 2, 4, 5-苯四酸二酐与2, 2'-对亚苯基-双(5-氨基苯并噁唑)的反应产物.
8. 如权利要求1所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的聚酰亚胺苯并噁唑(PIBO)薄膜在25℃下的弹性模量大于0.5GPa.
9. 如权利要求1所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的聚酰亚胺苯并噁唑(PIBO)薄膜在25℃下拉伸强度大于250MPa.
10. 如权利要求9所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的聚酰亚胺苯并噁唑(PIBO)薄膜在25℃下的拉伸强度大于300MPa.
11. 如权利要求1所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的聚

酰亚胺苯并噁唑(PIBO)薄膜按照 IPC 650 2. 2. 4A 测定的永久横向变形小于 0.02%。

12. 如权利要求 1 所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的聚酰亚胺苯并噁唑(PIBO)薄膜沿 XY 方向的热膨胀系数(CTE)在 -55 到 125℃ 时为 1-7ppm/℃。

13. 如权利要求 1 所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的聚酰亚胺苯并噁唑(PIBO)薄膜沿 Z 方向的 CTE 在 -55 到 125℃ 时为小于 100ppm/℃。

14. 如权利要求 1 所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的聚酰亚胺苯并噁唑(PIBO)薄膜在 25℃ 下的弹性模量为 5GPa。

15. 如权利要求 1 所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的导电层直接粘接到 PIBO 薄膜上。

16. 如权利要求 1 所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 其中的导电层利用粘接剂粘接到 PIBO 薄膜上。

17. 如权利要求 1 所述的聚酰亚胺苯并噁唑(PIBO)薄膜, 是一底板或经处理的底板。

18. 一种印刷电路板, 具有至少一个绝缘层和至少一个线路层, 其中至少一个绝缘层是在 25℃ 下具有拉伸强度至少为 200MPa 的 PIBO 薄膜。

19. 如权利要求 18 所述的印刷电路板, 其中的印刷电路板是单侧印刷电路板。

20. 如权利要求 18 所述的印刷电路板, 其中的印刷电路板是双侧印刷电路板。

21. 如权利要求 18 所述的印刷电路板, 其中的印刷电路板是多层印刷电路板。

22. 如权利要求 18 所述的印刷电路板, 其中的绝缘层是 PIBO, 所述绝缘层的厚度小于 150 微米。

23. 如权利要求 22 所述的印刷电路板, 其中的绝缘层是 PIBO, 所述绝缘层的厚度小于 50 微米。

24. 如权利要求 18 所述的印刷电路板, 其中至少一个线路层厚度小

所述绝缘层的厚度小于 150 微米。

23. 如权利要求 22 所述的印刷电路板, 其中的绝缘层是 PIBO, 所述绝缘层的厚度小于 50 微米。

24. 如权利要求 18 所述的印刷电路板, 其中至少一个线路层厚度小于 50 微米。

25. 如权利要求 18 所述的印刷电路板, 其中至少一个线路层厚度小于 17 微米。

26. 如权利要求 18 所述的印刷电路板, 其中至少一个线路层是由铜、铝或它们的合金组成的组合中选择出的。

27. 如权利要求 18 所述的印刷电路板, 其中所述绝缘层的介电常数在 1KHz 到 1GHz 的频率范围内为 2 到 3.3 之间。

28. 如权利要求 18 所述的印刷电路板, 其中至少一个线路层具有至少一个线条宽度小于 100 微米的导体。

29. 如权利要求 18 所述的印刷电路板, 其中至少一个线路层具有至少两个各导体间隔小于 100 微米的导体。

30. 如权利要求 18 所述的印刷电路板, 其中至少两个导电线路层具有至少一个直径小于 200 微米的相互连接的通道孔。

31. 如权利要求 18 所述的印刷电路板, 其中至少一个线路层具有至少一个环形孔环, 环的宽度在 0(无岛状区)到 200 微米之间。

32. 如权利要求 21 所述的印刷电路板, 其中多层印刷电路板具有至少一个绝缘粘合层, 其中的绝缘粘合层是一种粘接剂或由如下物质构成的组合中选择出的粘接剂衍生的:

a) 环氧树脂;

b) 聚酰亚胺;

c) 氰酸酯;

d) 聚酰胺酸以及

e) 具有粘合到至少一个面上的粘接剂的 PIBO 薄膜。

聚酰亚胺苯并噁唑绝缘膜及
用它制成的印刷电路板

本发明涉及一种印刷电路板以及在制造印刷电路板时所用的底板中作为基底材料的聚合物的应用。

印刷电路板通常是由至少一个在工业中被称为底板(panel)的基本的结构元件制成。底板就是一种特定尺寸的板,包含一粘附到并完全覆盖绝缘层的一个或两个表面的导电层。底板通常呈薄的正方形或矩形,各侧尺寸范围为长度从300到700毫米,厚度小于0.3毫米。连续的导电层通常称为包覆层。底板绝缘层通常称为基底材料层。包覆层通常厚度范围在17到50微米之间。基底材料层厚度范围通常在75到150微米之间。通常将浸渍环氧树脂的纺织玻璃布(玻璃-环氧树脂)用作该基底材料。通常将铜用作包覆层。

印刷电路板(PWB)是一种特定形状和尺寸的板,其中可以安装各种电气元件,以便构成一定功能的电子器件,例如计算机存储器模块。PWB对所安装的电气元件例如电容、电阻以及集成电路芯片(IC)提供力学支承和实现电相互连接。PWB还能构成将所述元件连接到电源、地以及更大的装置例如计算机上的装置。具有至少两个IC的PWB被称为多芯片模块(MCM)。

有3种类型的印刷电路板(PWB):单侧、双侧及多层的。单侧PWB具有一绝缘基底材料层以及一线路层。线路层是PWB的导电层,其包含一或多个将所安装的各元件连接起来和/或连接到更大的装置例如计算机的电源和地上的电路,双侧PWB具有一绝缘基底层和两个线路层。多层印刷电路板是绝缘层和线路层交替的层压制品,其中该绝缘层可以是绝缘基底材料层或绝缘粘合层。绝缘粘合层通常用于将在制作多层PWB时所用的多个层粘附在一起。在进行层压之前,通常将呈膜形状的绝缘粘合层称为预浸渍层。

线路层包含称为构成印刷线路(即电路)的导体的组成部分

(feature)。导体是在印刷电路板上的线路层中导电区。导体的实例包含：线条(与引线相似)、岛状区(一种区域，其中的电元件例如 IC、电容以及电阻连接到 PWB 上)、通道(一种将至少两个线路层相互连接的金属镀敷孔)以及一个环状回路。环状回路是围绕线路层上的通道的导体。

线路层上的各组成部分还由它们的尺寸特征来说明。例如，导体间隔是两个相邻的导体元件之间的最接近的边沿 - 边沿的距离，而间距是由一导体线条的中心到相邻线条的中心的距离，以及导体宽度是单个导体的一个边沿到相对的边沿的距离。

通常，PWB 线路层利用光敏抗蚀剂 / 蚀刻方法在底板的包覆层中形成。通常，底板被裁成一个以上的单侧或双侧 PWB。下文将在绝缘层表面上有至少一个 PWB 线路的绝缘层称为经处理的底板，其中该线路层在制作多层 PWB 时不是处于一种承接电元件的状态而是可以与其它经处理的底板相层压。由印刷电路板原理第 2 版(M. Flatt, Miller Freeman, San Francisco, 1992)介绍了利用光敏抗蚀剂 / 蚀刻方法由铜包覆底板制作双侧 PWB 的一般步骤。

典型的多层印刷电路板是通过将两个在双侧上具有线路层的经处理的底板进行层压形成的。这些经处理的底板通常利用预浸渍层层压在一起。在形成包含玻璃...环氧树脂基底材料的 PWB 时，该预浸渍层通常是部分固化的玻璃 - 环氧树脂膜。经处理的底板还要通过用一种化合物处理线路层以便于将线路层粘接到该预浸渍层上，从而进一步制备用于进行层压。经处理的底板以及预浸渍层的交替各层置于一模具中。除了经处理的底板和预浸渍层以外，通常在该模具中有一预浸渍层以及金属箔层(通常为铜)作为底层和顶层。通过对模具加热和加压将预浸渍层、经处理的底板和金属箔层压。在层压之后，预浸渍层和箔形成该层压件外包覆层。然后将该层压件利用上述双侧 PWB 方法或类似处理方法进行处理以形成多层 PWB。

由于电子装置例如计算机和蜂房式电话尺寸减小，而计算速度和容量持续增加，印刷电路板必须增加线路密度和降低体积。PWB

线路密度被可附着到每平方英寸 PWB 表面上的元件连接引线的数目所描述并与之成正比。增加 PWB 线路密度和降低体积需要使用更薄的绝缘基底材料层，更薄的包覆层，更近的导体间隔、更窄的导体宽度以及更小直径的通孔。

随着更高线路密度的多芯片模块(MCM)不断取得进展，直接的表面安装芯片技术例如片式引线结构、引线粘接以及倒装芯片安装正扩大使用；对于 IC 芯片，芯片变短。由于芯片被直接表面安装以及 MCM 在使用中形成显著的热循环，线路板 - 芯片的热膨胀系数(CTE)的不一致可能引起芯片故障或者芯片到 PWB 的相互连接失败。因此，在 X Y 平面内的 CTE 需要与各芯片的 CTE 接近，以免在运行过程中芯片和 / 或该板与芯片之间的连接断裂。该 XY 平面即为由 PWB 线路和基底材料层所限定的平面。这就要求基底材料层具有的 XY CTE 接近以硅为基质的 IC 芯片的 CTE。

在制作 PWB 时的一个关键方面是各线路组成部分例如通道与它们相对于 PWB 的其它组成部分的预定位置的一致程度。对于预定位置的一致程度被称为对准度。在层压过程中经常发生由于对准度不够而引起的 PWB 缺陷。在层压过程中由于永久性的基底材料变形以及所引起的应力会产生不良对准度。所引起的应力是由于基底材料和线路层之间的热膨胀系数(CTE)不一致出现的。因此，最好使基底材料层具有足够的刚度和强度以便耐受由于应力引起的对准缺陷例如翘曲。最好，还应使基底材料在层压的过程中形成的永久性变形例如收缩最小。

工业上使用的绝缘基底材料正开始限制 PWB 尺寸的进一步缩小，PWB 线路密度的增加以及 PWB 高频信号传播速度的增加。玻璃 - 环氧树脂基底材料层呈现周期性的与增强纺织玻璃布相关的粗糙度，这种粗糙度限制了基底材料和包覆层可能达到多薄的程度，其最终又决定了线路层可能达到多薄的程度。此外，玻璃 - 环氧树脂层通常在该 XY 平面中具有的线性热膨胀系数(CTE)为每度百万分之(ppm)12 到 17，而由硅制成的 IC 的 CTE 约为 $3\text{ppm}/^\circ\text{C}$ 。这种不一致可能引起芯片或芯片到 PWB 的相互连接破坏。玻璃 - 环氧树

脂基底材料具有高的介电常数为 4.5。这种高的介电常数明显地使高频线路的信号传播速度减慢。此外，由于玻璃的增强，玻璃-环氧树脂基底材料比聚合物基底材料引起的钻头磨损得更快。

更近期的基底材料已试图解决某些与玻璃-环氧树脂基底材料相关的问题例如，已经开发纤维增强的(用凯夫拉尔和石墨增强的)聚酰亚胺基底材料。然而，这些材料具有几个缺点，例如高吸湿性、高成本、高介电常数(> 3)，以及 Kevlar(凯夫拉尔)已表现出对铜包覆层差的粘接性。

填充的聚四氟乙烯(PTFE)也被用于解决玻璃-环氧树脂基底材料的局限性(例如高介电常数)。由于它的固有刚性低，在 PTFE 中需要填料，PTFE 填料往往会引起在玻璃-环氧树脂基层中的玻璃增强所引起的相同的问题。PTFE 基底材料还存在与温度相关的在 XY 平面内的大的横向变形。PTFE 的大的横向变形制约了在多怪 PWB 中可实现的对准度。

最近已开发了液晶聚合物(LCP)基底材料。LCP 通常是经常具有小于 3 的介电常数的刚性高强度聚合物。然而，LCP 往往会对金属包覆层失去良好的粘着力。此外，LCP 通常显示其热膨胀系数(CTE)是各向异性的。确切地说，LCP 的 Z 方向上的 CTE 明显高于铜的 CTE。该 Z 方向是垂直于 XY 平面的。由于在 MCM 运行过程中的热循环，铜与 LCP 的 CTE 的不一致会引起应力并可能断裂通道的铜镀层。当通道直径减小时，通道铜镀层的应力将随通道直径的平方的倒数增加。因而，难于在具有 LCP 基底材料层的多层 PWB 中形成可靠的小直径通道。

最近，EP-A-0 393 826 描述了通过新的芳族二氨基化合物与一种或多种芳族四羧酸和其酐反应形成的聚酰胺-聚酰亚胺聚合物。这种聚酰胺-聚酰亚胺聚合物的聚苯并噁唑-聚酰亚胺衍生物是通过将特别所得的烷氧基或羟基取代的聚酰胺-聚酰亚胺进行脱水和氧化反应形成噁唑键而制备的，从而形成聚苯并噁唑聚酰亚胺聚合物。

因此，希望制成一种能够构成单侧、双侧或多层 PWB 的底板，该 PWB 具有高的线路密度以及快的高频信号传播速度。因而，该 PWB，特别是本发明的多层 PWB 能够形成有薄的基底材料层、薄的线路层、窄的导体宽度，接近的导体间距以及小直径的通道。

本发明的一个方面是一种聚酰亚胺苯并噁唑(PIBO)薄膜, 它上有粘附到其至少一面上的导电层, 其中的PIBO薄膜的拉伸强度在25℃下大于200MPa。该拉伸强度是按照ASTM D-638-87B

测定的。其上粘接有导电层的 PIBO 薄膜可以是底板、片(sheet)或经处理的底板。

本发明的另一个方面是印刷电路板,其具有至少一个绝缘层和至少一个线路层,其中至少一个绝缘层是在 25℃ 下拉伸强度大于 200MPa(按照 ASTM D-638-87B 测定)的 PIBO 薄膜。本发明的上述方面可以用于制作所述 PWB。

利用本发明,可以制造一种与采用玻璃-环氧树脂技术比较具有更薄的绝缘基底材料层,更薄的导体,更接近的导体间隔,更窄的导体宽度以及更小直径的通道的 PWB。因而,利用本发明,可以制造小的、高线路密度的、快的信号传播速度的 MCM,其可满足目前的和将来的电子装置对于所需降低尺寸和计算的要求。

按照本发明的第一个方面,粘附到一或两个导电层上的 PIBO 薄膜例如可以是长的片材、底板或经处理的底板。长的片材可以卷起来。为了形成最小的切片,包覆的 PIBO 片材的宽度最好与确定的底板相同。

导电层可以是任何导电金属。优选该金属是铜、铝或它们的合金。

导电层厚优选小于 50 微米,更优选小于 17 微米。

最好,将薄的基底材料粘接到薄的包覆层或薄的线路层,以便制作小的、高线路密度的 PWB。可以采用薄至 0.1 微米以及厚至 2000 微米的 PIBO 薄膜。用作基底材料层的 PIBO 薄膜的优选厚度小于 125 微米,最优选的厚度小于 50 微米。由于 PIBO 是刚性的、高强度和表面光滑的,使用 25 微米或以下的薄基底材料层是可以的。然而,优选 PIBO 薄膜厚度至少为 5 微米。

PIBO 薄膜可具有一种填料例如玻璃纤维和陶瓷颗粒。然而,优选采用的 PIBO 薄膜是无填料的。无填料的基底材料层与具有填料的基底材料层相比具有更光滑的表面。更光滑的表面能使线路层更薄。

任何 PIBO 聚合物都可以为一薄膜以及可用作 PWB 绝缘层。优选 PIBO 具有这些物理性能中的至少一个:即高刚性,高强度,低

介电常数, XY 平面的 CTE 接近硅的 CTE, Z 平面 CTE 小于 100ppm/℃, 以及加热至 300℃ 具有低的永久变形。可以用填料来实现一或多种优选的特性, 但是最好用无填料的 PIBO 薄膜来满足优选的特性要求。

聚酰亚胺苯并噁唑通常是通过聚酰胺酸进行酰亚胺化形成的, 该聚酰胺酸是二酐单体和二氨基苯并噁唑单体的反应产物。酰亚胺化是聚酰胺酸的酰胺酸键的缩合反应, 接着形成聚酰亚胺苯并噁唑的酰亚胺键。在 1994. 10. 31 申请的序号为 331775 的待审申请即“聚酰胺酸和聚酰胺酸转化成聚酰亚胺苯并噁唑薄膜的方法”中, 以及在 1995. 4. 24 申请的(序号未得到)“聚酰胺酸前体和用于制备较高分子量的聚酰胺酸和聚酰亚胺苯并噁唑的方法”中, 介绍了形成 PIBO 薄膜的工艺流程和反应物, 结合本文可供参考。优选的聚酰胺酸(由其制备 PIBO 薄膜)是如下化合物的反应产物: 1, 2, 4, 5-苯四酸二酐和 5-氨基-2(对-氨基苯基)苯并噁唑, 1, 2, 4, 5-苯四酸二酐和 2, 6-(4, 4'-二氨基二苯基)苯并[1, 2-d: 5, 4-d']二噁唑, 以及 1, 2, 4, 5-苯四酸二酐和 2, 2'-对-亚苯基-双(5-氨基苯并噁唑)。

由于特别是对于刚性 PWB 来说有一较大刚性和强度更大的基底材料层是有利的, 具有 0.5GPa 或者更高的弹性模量的 PIBO 薄膜是优选的。具有按照 ASTM D-638-87B 测定的 250MPa 或更大的拉伸强度也是优选的。具有 5GPa 以上的弹性模量的 PIBO 薄膜是更为优选的。具有 300MPa 以上的拉伸强度的 PIBO 薄膜也是更为优选的。

为了使表面安装的 IC 芯片的故障率最低, 用作基底材料层的 PIBO 薄膜优选在 -55℃ 至 125℃ 范围内具有的 XY 平面线性 CTE 为 1-7ppm/℃。优选 PIBO 薄膜的 Z 方向 CTE 在 -55℃ 至 125℃ 范围内为 100ppm/℃ 以下。

为了能使高频信号更快地传播, PIBO 薄膜的介电常数在 1MHz 到 1GHz 的范围内最好为 2 到 3.3 之间。PIBO 薄膜的耗散因数优选最大为 0.01(利用 IPC 650 2.5.8A 试验测定)。

为了将对准度方面存在的问题减至最少，具有的永久性的横向变形小于 0.02% (利用 IPC 650 2.2.4A 测定) 的 PIBO 薄膜也是优选的。

为了实现本发明的第一个方面，必须形成 PIBO 薄膜。通常为了形成 PIBO 薄膜，利用二酐单体和二氨基苯并噁唑单体在溶剂中的反应制成聚酰胺酸。形成的聚酰胺酸通常可溶解在溶剂中，聚酰胺酸薄膜/溶剂将称为聚酰胺酸溶液。然后将聚酰胺酸在溶液中酰亚胺化形成的聚酰胺酸溶液或 PIBO 溶液成形为薄膜。当聚酰胺酸溶液形成为薄膜时，接着酰亚胺化形成 PIBO 薄膜。然后将 PIBO 薄膜加热处理，以便除去残余的溶剂或改善某些薄膜特性。

通常，二酐单体和二氨基苯并噁唑单体在溶剂中反应。溶剂通常是极性的非质子传递溶剂，例如 N,N-二甲基乙酰亚胺，N-甲基吡咯烷酮，1,3-二甲基-5-咪唑啉酮，N,N-二甲基甲酰胺、1,1,3,3-四甲基脲或 N-环己基吡咯烷酮。一种或多种极性非质子传递液体的混合物也可用作溶剂。在将聚酰胺酸溶液成形之前，通过加热；利用聚酰胺酸不溶的溶剂萃取出所述溶剂；或两种方式结合除去所述溶剂部分。除去溶剂所需温度最好低于会引起聚酰胺酸酰亚胺化的温度，聚酰胺酸通常键合某些溶剂直到发生酰亚胺化，因此，难于通过蒸发将所含溶剂降低到 10% 重量以下。

当聚酰胺酸 PIBO 酰亚胺化产物不溶于该聚酰胺酸溶液的溶剂中时，优选在酰亚胺化之前将聚酰胺酸溶液形成薄膜。利用一种包括剪切例如挤压的技术可以形成无支撑的薄膜。通过将聚酰胺酸溶液涂敷、浇注、浸渍或喷涂到一适当的基片上也可以实现使聚酰胺酸溶液成形为薄膜。适当的基片包括：玻璃、铝、不锈钢、硅、铜、聚酰亚胺薄膜、四氟乙烯碳氟化合物聚合物 (商标 Teflon™)。通常可以采用一种脱模剂，例如氟化的聚合物或硅油，以便于由基片上取下薄膜。

当聚酰胺酸 PIBO 酰亚胺化产物可溶于聚酰胺酸溶液的溶剂时，通常不需要或可能不希望将聚酰胺酸溶液成形为薄膜。因此，将在聚酰胺酸溶液中的聚酰胺酸首先酰亚胺化，接着按照前述段落中所

述成形为薄膜。

与成形方法无关，通过加热或采用催化剂或者两者的结合，可以将聚酰胺酸酰亚胺化成 PIBO。通过加热聚酰胺酸溶液或在除去一些溶剂之后加热聚酰胺酸溶液，可以将聚酰胺酸酰亚胺化形成 PIBO。可以将催化剂添加到聚酰胺酸溶液或除去一些溶剂之后的聚酰胺酸溶液，可以采用的催化剂包含脱水剂，例如乙酸酐、丙酸酐、乙烯酮和异丁酸二酐。虽然可以单独使用这些催化剂，但优选它们结合一种有机碱使用，优选不会形成无机盐的物质。其实例包含：甲基吡啶、吡啶、异喹啉、三乙胺、二甲基吡啶，或它们的混合物。可以在薄膜形成之前或之后进行加热或添加催化剂。

按照本发明，优选利用加热来将聚酰胺酸酰亚胺化成 PIBO。更为优选地采用能尤其令人惊奇地导致 PIBO 薄膜具有增强的拉伸强度和百分伸长率的加热方法。通常，该方法包含如下的加热步骤。首先，在 185℃ - 280℃ 的温度下，更为优选地在 185℃ - 240℃ 以及特别优选地在 230℃ 下对薄膜进行酰亚胺化，优选在无潮气的惰性气体或空气中持续至少 5 分钟且不大于 90 分钟，更优选 10 到 80 分钟，特别优选的是从 15 到 75 分钟。接着，最好进一步对酰亚胺化的薄膜热处理，以改善 PIBO 特征，具体是由 250℃，优选由 300℃ 加热到低于 600℃ 并低于形成的 PIBO 的玻璃化温度，加热最少 10 秒。更为优选的是在较低的由 250℃ 到 350℃ 的温度下在空气或惰性气体中进一步进行热处理，然后在从 350℃ 到 500℃ 的又一较高的温度下在空气或惰性气体中进行热处理。该惰性气体特别优选的是氮。

在 PIBO 薄膜已经形成之后，必须将导电层粘附到所述 PIBO 薄膜上构成例如片材、底板或经处理的底板。然后可以将该粘附导电层的 PIBO 薄膜制成 PWB。

通过在导电箔上直接形成聚酰胺酸薄膜以及接着使该聚酰胺酸溶液酰亚胺化成 PIBO 薄膜，可以将导电层粘附到 PIBO 薄膜上。该箔优选是铜、铝或它们的合金。该箔是用作本发明的 PIBO 薄膜的导电层。通过使用一种粘接促进剂例如 3-氨基丙基三乙氧基硅烷可以提高 PIBO 膜对箔的粘附性。

还可以利用各种技术例如蒸汽沉积、化学淀积、电镀、溅射以及它们的组合将导电层附着到 PIBO 薄膜上。蒸汽沉积、溅射和电镀介绍在“电子器件封装和产品”(1992. 5, 第 74-76 页)上。蒸汽沉积, 溅射、电镀以及化学淀积更详细地介绍在“摩擦材料、涂料和表面处理手册”(B. Bhushan B. K. Gupta, 第 9-10 章, McGraw-Hill, Inc., 1991)中。

通常可以将一个种金属/金属氧化物层附着到 PIBO 薄膜上, 以增强后续沉积层的粘着力。种金属/金属氧化物的实例包含镍、铬、钛、铬、铁、钼或锆, 并且首先涂覆, 以增强后续的金属沉积物例如铜的粘着力。可以利用几种技术例如化学淀积、溅射和蒸汽沉积施涂种层。PIBO 薄膜表面还可以利用化学方式、等离子或离子方式进行处理, 以便增强导电层或种层对于 PIBO 表面的粘着力。

按照蒸汽沉积, 在真空下利用热源例如电阻加热、激光和等离子体使该材料汽化蒸发, 然后该材料凝结在 PIBO 薄膜上。使用该技术相对较快, 不过最好将层厚限制到最高 0.2 微米。通过电镀或化学淀积可以在蒸汽沉积层上淀积更厚的层。利用前面介绍的相同的处理方式可以增加 PIBO 薄膜粘着力。

溅射包含在真空室内放置 PIBO 薄膜, 其中要沉积的材料用作真空管中的阴极。该阴极受到来自气体的离子的轰击, 顺序释放的材料的离子沉积在 PIBO 上。这种沉积方法通常在 PIBO 薄膜上形成 500 纳米或其以下厚的涂覆层。利用化学淀积在该沉积层之上可以淀积更厚的导电层。如前所述, 可以对 PIBO 表面再次进行预处理。

在将金属膜电镀到 PIBO 薄膜上时, 该过程通常从表面处理例如化学、等离子和离子预处理 PIBO 薄膜开始, 接着利用包括前面介绍的那些技术, 沉积薄的种金属/金属氧化物层。然后连续地在种金属层上电镀到金属所需的厚度。通常, 通过使电流流经一含该沉积的元素(金属)离子的盐的水溶液, 将金属由所述溶液进行电镀, 其中 PIBO 用作阴极, 阳极是淀积的金属。通过展开长卷 PIBO 薄膜和使所述薄膜顺序通过该水溶液, 可以连续地电镀该金属。

可以利用化学淀积法(化学还原淀积),将导电层粘附到PIBO薄膜上。如在前面章节中所述,可以对PIBO进行预处理。导电层,优选铜,由通常含水的槽中沉积到PIBO上。该槽通常包含金属盐、还原剂、络合剂、缓冲剂、加速剂以及抑制剂。金属盐是金属的来源。还原剂提供电子,用于将溶解于水中的金属盐产生的金属离子还原。络合剂控制可用于反应的游离金属。缓冲剂维持该过程中槽的PH值。加速剂有助于增加反应速度。抑制剂有助于控制还原反应。通常还要加热,有利于沉积过程。通常将硫酸铜($CuSO_4$)用作该盐,甲醛用作还原剂。

可以将导电层优选铜、铝或它们的合金粘附到PIBO薄膜上的另一种方法是,利用粘接剂将所述金属箔粘附到PIBO薄膜上。适当的粘接剂包含环氧树脂、氰酸酯、聚酰亚胺以及聚酰胺酸。粘接剂可以为液体、粉末或薄膜的形式。可以将粘接剂涂在金属箔上、PIBO薄膜上或者两者之上。可以通过浇注、浸渍、喷涂或紧压涂该粘接剂。可以通过加热和加压对所述箔和薄膜层压,将PIBO和金属箔粘附在一起。

在PIBO薄膜已经粘附到导电层上之后,可以将PIBO薄膜和粘附层分成特定尺寸,例如形成底板或经处理的底板。可以利用各种方法例如激光切割、机械锯和喷水切割实现切片。

具有至少一层PIBO绝缘层的PWB可以是单侧、双侧或多层PWB。对于单侧和双侧PWB,PWB分别具有PIBO绝缘层以及一或二个线路层,其中线路层形成用于元件安装和/或相互连接,与外部装置、电源和/或地连接的结构部分。PIBO绝缘层形成用于各线路层和/或线路层组成部分之间电绝缘的装置,同时还能对PWB提供力学支承。

本发明的PWB可以是刚性或挠性的。通常具有PIBO绝缘层的多层PWB是基本刚性的。具有PIBO绝缘层的单侧和双侧PWB可以是挠性的。

由于本发明的PWB包含PIBO绝缘层,使得线路层厚度可以小于50微米,更为优选的是小于17微米。由于相同的原因,本发明有

利于使线路层可具有一或多种所需要的线路组成部分，例如至少一个小于 100 微米的导体线条宽度、至少一个小于 100 微米的导体间隔，至少一个环形孔，环的宽度在 200 微米到 0 微米(无岛形区的环形孔的环)之间以及至少一个直径小于 200 微米的通道。所述线路层和 / 或组成部分优选粘附到所述 PIBO 层上。优选线路层是铜、铝或它们的合金。

可以利用任何常规的方法制成本发明的单侧或双侧 PWB。例如，对于双侧 PWB 可以利用如前所述的光敏抗蚀剂 / 蚀刻法制造所述单侧或双侧 PWB，双侧 PWB 经过小的改变还可以用于(在需要时)构成单侧 PWB。本发明的单侧或双侧 PWB 并不受制作所述单侧或双侧 PWB 的具体方法的限制。

在本发明的多层 PWB 中，PWB 由利用至少一个通道连接的多个交替的绝缘层和线路层组成。最简单的多层 PWB 具有 3 个线路层和两个绝缘基底材料层。日益增加层数的 PWB 正变得更通用，并可利用本发明有利地实现。

在本发明的多层 PWB 中，构成 PWB 外表面的线路层通常设有安装电子元件例如 IC 芯片、电阻、电容的位置并电连接所述元件。在 PWB 内部的线路层通常提供在所安装的元件、外部装置、电源和地之间的电连接件。基底材料层通常对 PWB 提供一定的刚性(力学支承)，以及提供各线路层之间的电绝缘以及线路层的各导体之间的电绝缘。绝缘粘合层通常提供各线路层之间的结合、各线路层之间的电绝缘以及线路层中的各导体之间的电绝缘。

由于 PIBO 不是热塑性或热固性的聚合物，通常不用作绝缘粘合层。因此，在本发明的多层 PWB 中，PIBO 通常是基底材料层，另外某些材料作为绝缘粘合层。然而，通过酰亚胺化形成 PIBO 的聚酰胺酸在制作多层 PWB 过程中可以用作粘接剂，随后构成 PIBO 绝缘粘合层。已经涂有粘接剂的 PIBO 薄膜在多层 PWB 制作过程中也可以用于将各层层压在一起，继而形成 PIBO 绝缘粘合层。绝缘粘合层可以是在层压之后对线路层和 PIBO 呈现良好粘着力的任何材料。优选绝缘粘合层的介电常数接近 PIBO 层的介电常数，优选

小于 4.5。由一种粘接剂例如环氧树脂、氰酸酯和聚酰亚胺形成的绝缘粘合层都可采用。所述粘合层可以具有填料，例如陶瓷颗粒或纤维。优选利用厚度小于 130 微米更优选小于 50 微米的粘合层将两个 PIBO 的经处理的底板粘接结合。

本发明的 PWB 可按要求经受 IPC 650 2.6.6B 测试，该测试评估了在 -55℃ 到 125℃ 之间的 PWB 热循环下的可靠性。

本发明的多层印刷电路板可以通过一包括层压两个或多个两侧具有线路层的经处理的底板的方法而制成，其中至少一个经处理的底板具有 PIBO 基底材料层。经处理的底板通常利用前述粘接剂层压在一起。粘接剂可以是干的粉末、液体、薄膜或糊料。优选粘接剂为薄膜(预浸渍物)的形式。可以对 PIBO 的经处理的底板进行处理以便增强粘合层的粘着力。这些处理包括利用浮石手工清洁，等离子体、化学或涂敷处理。将经处理的底板和预浸渍层的交替的各层置于模具中。除了经处理的底板和预浸渍层以外，通常还有预浸渍层和金属箔层(通常为铜)在模具中作为底层和顶层。通过对模具加热和加压，对预浸渍层、经处理的底板和金属箔层压。在层压之后，预浸渍层和箔形成在层压件上的外包覆层。然后利用任一常规方法对该层压件进行处理，以形成准备安装电子元件的外线路层。外线路层的形成可包含通道钻孔，可利用机械钻孔、激光打孔或等离子体烧蚀等技术来实现。最后，如果该层压的经处理的底板包含一个以上的多层 PWB，该 PWB 可以利用前面介绍的对于经处理的底板切片的各种技术对层压的经处理的底板进行切片而完成。

本发明的一优选实施方案是具有至少一个为 PIBO 的绝缘层的 PWB，其中的 PWB 具有的线路密度为至少 25 个引线/cm²(每平方英寸至少 160 个引线)。另一个更优选的实施方案是具有表面安装电子元件(IC)的 MCM，其中的 PWB 具有至少一个 PIBO 绝缘层且所述 PWB 的线路密度大于 25 个引线/cm²(每平方英寸 160 个引线)。

下文介绍本发明的实施例，这些实施例意在说明而不是对本发明的总的特征限定。

实施例

形成 PIBO 薄膜和将导电层粘接到 PIBO 薄膜上

实施例 1A

将 230ml N - 甲基吡咯烷酮(NMP)和 40ml 甲苯倒入一装有搅拌装置和带有冷凝器的迪安 - 斯达克榻分水器的 25ml3 颈圆底烧瓶中。该烧瓶用氮平缓地清洗。甲苯被蒸出。将利用 10.0ml 干 DMAc 漂洗的 12.976 g 5 - 氨基 - 2 - (对 - 氨基苯基) 苯并噁唑 (pDAMBO) 和 12.565 g 的 1, 2, 4, 5 - 苯四酸二酐(PMDA) 室温下添加到被搅拌的溶剂中。在室温下经 68 小时之后, 利用 N - 甲基吡咯烷酮(NMP) 将所形成的聚酰胺酸稀释, 具有的特性粘度为 0.037384cm^3 (3.73 g / dl)。

将 80 克上述聚酰胺酸溶液添加到充有氮气氛和装有搅拌装置以及入口和出口管接头的干燥的 250ml3 颈圆底烧瓶中。将 12.1ml 由 60% 体积的 1, 3 - 二甲基 - 咪唑啉酮和 40% 体积的 N - 甲基吡咯烷酮形成的干燥混合物(DMI / NMP) 添加到该烧瓶中, 并在室温下搅拌过夜。利用冰浴将烧瓶镇冷并利用真空吸气器除气。烧瓶充氮使之回到大气压。

将所形成的 12.5% 重量的聚酰胺酸溶液浇注到玻璃上形成 25 微米厚的薄膜。将该薄膜在 60℃ 下的空气循环炉中加热持续 45 分钟, 由玻璃上取下并固定在一铝制框架上, 然后将其置入一空气循环炉中, 在 225℃ 下加热 20 分钟, 经 20 分钟上升到 300℃, 在 300℃ 下维持 1 小时, 然后冷却至室温; 然后在氮气氛中在 30℃ 下加热 27 分(氮清洗周期), 经 75 分钟升到 400℃, 在 400℃ 下维持 12 小时, 然后冷却到室温。

重复上述工艺流程以制成 51 微米厚的薄膜。薄膜的拉伸强度为 308MPa, 它的拉伸模量为 11GPa, 断裂伸长率为 8.5%。

实施例 1B

如下的工艺流程用于制成一面上包覆有 9 微米厚的铜包覆层的 PIBO 薄膜。将利用实施例 1A 的工艺流程制成的 25 微米厚的 PIBO 薄膜在一种均匀的水溶液中进行化学处理 45 到 75 秒, 该水溶液含有 45% 重量的氢氧化钾, 10% 重量的乙二胺以及 10% 重量的乙二醇。这一过程将薄膜厚度减少了 10%, 使得薄膜表面更易于浸润, 以便增强后续沉积各层的附着力。将几微米厚的镍种层涂敷到化学处理的薄膜上。利用化学沉积来涂

敷镍。在镍种层涂敷之后，在酸性的硫酸铜溶液槽中按 $323 \text{ 安}/\text{m}^2$ (每平方英尺 30 安) 电镀 45 分钟而沉积铜层，在镍种层上镀 $305\text{g}/\text{m}^2$ (每平方英尺 0.5 盎司)。

重复实施例 1B 的工艺流程，以使 25 微米厚的 PIBO 薄膜一面上包覆 17 微米厚的铜。重复实施例 1B 的工艺流程，以使 25 微米厚的 PIBO 薄膜一面上包覆 35 微米厚的铜。重复实施例 1B 的工艺流程，以使 51 微米厚的 PIBO 薄膜的一面上包覆 9 微米厚的铜。重复实施例 1B 的工艺流程，以便使 51 微米厚的 PIBO 薄膜的一面上包覆 17 微米厚的铜。重复实施例 1B 中的工艺流程以便使 51 微米厚的 PIBO 薄膜的一面上包覆 35 微米厚的铜。

重复实施例 1B 的工艺流程，以便使 25 微米厚的 PIBO 薄膜的两面上包覆 9 微米厚的铜。重复实施例 1B 的工艺流程，以便使 25 微米厚的 PIBO 薄膜的两面上包覆 17 微米厚的铜。重复实施例 1B 的工艺流程，以便使 25 微米厚的 PIBO 薄膜的两面上包覆 35 微米厚的铜。重复实施例 1B 的工艺流程，以便使 51 微米厚的 PIBO 薄膜的两面上包覆 9 微米厚的铜。重复实施例 1B 的工艺流程，以便使 51 微米厚的 PIBO 薄膜的两面上包覆 17 微米厚的铜。重复实施例 1B 的工艺流程，以便使 51 微米厚的 PIBO 薄膜的两面上包覆 35 微米厚的铜。

实施例 1C

如下的工艺流程用于制成一面上包覆 9 微米厚的铜包覆层的 PIBO 薄膜。为了增强后续沉积各层的附着力，利用 MRC. 603 溅射系统产生的等离子体对实施例 1A 中的 PIBO 薄膜进行处理，在 500 瓦的 RF 功率下在 10—16.7 帕 (75 到 125 毫毛) 压力下处理 5 到 30 分钟，该系统采用每分钟 75 标准立方厘米 (SCCM) 的氩或氩/氧气流。在经等离子体处理的 PIBO 薄膜上溅射淀积形成 1000 埃厚的铜的积层。通过在标准的酸性硫酸铜槽中以 $323 \text{ 安}/\text{m}^2$ (每平方英尺 30 安)， $305\text{g 镀层}/\text{m}^2$ (每平方英尺镀层为 0.5 盎司) 的方式进行电镀 45 分钟，从而在已溅射的铜层上沉积更厚的铜

层(9微米)。

重复实施例 1C 中的工艺流程, 以便使 25 微米厚的 PIBO 薄膜的一面上包覆 17 微米厚的铜。重复实施例 1C 中的工艺流程, 以便使 25 微米厚的 PIBO 薄膜的一面上包覆 35 微米厚的铜。重复实施例 1C 中的工艺流程, 以便使 51 微米厚的 PIBO 薄膜的一面上包覆 9 微米厚的铜。重复实施例 1C 中的工艺流程, 以便使 51 微米厚的 PIBO 薄膜的一面上包覆 17 微米厚的铜。重复实施例 1C 中的工艺流程, 以便使 51 微米厚的 PIBO 薄膜的一面上包覆 35 微米厚的铜。

重复实施例 1C 中的工艺流程, 以便使 25 微米厚的 PIBO 薄膜的两面上包覆 9 微米厚的铜。重复实施例 1C 中的工艺流程, 以便使 25 微米厚的 PIBO 薄膜的两面上包覆 17 微米厚的铜。重复实施例 1C 中的工艺流程, 以便使 25 微米厚的 PIBO 薄膜的两面上包覆 35 微米厚的铜。重复实施例 1C 中的工艺流程, 以便使 51 微米厚的 PIBO 薄膜的两面上包覆 9 微米厚的铜。重复实施例 1C 中的工艺流程, 以便使 51 微米厚的 PIBO 薄膜的两面上包覆 17 微米厚的铜。重复实施例 1C 中的工艺流程, 以便使 51 微米厚的 PIBO 薄膜的两面上包覆 35 微米厚的铜。

所有上述实施例中的包覆层均通过了 IPC-TM-650. 方法 2.4.9 粘接测试。

PIBO 多层 PWB 的形成

实施例 2

制成 63.5mm×48mm×0.18mm 的、具有 4 个线路层和 3 个绝缘层的多层 PWB, 其中的绝缘层为 PIBO。该多层 PWB 包括: 76 微米宽的导体; 76 微米宽的导体间隔; 152 微米的间距; 以及直径为 203、305 和 508 微米的通(道)孔。

按照如下的工艺流程制作 PWB。2 个用 9 微米厚的铜单面包覆的实例 1B 中的 25 微米厚的 PIBO 薄膜的包覆层涂覆 Dupont Riston 9015™ 光敏抗蚀剂, 用布线图光学件掩蔽并照射 UV 光。将该抗蚀剂在 2% 重量的碳酸钠水溶液中冲洗。利用过氧化硫溶液将未受光敏抗蚀剂保护的铜蚀刻掉。剩余的光敏抗蚀剂利用碱性溶液蚀

刻掉，然后利用浮石用手对表面进一步清洗。现在每一 PIBO 薄膜具有单面线路层(PIBO 线路薄膜)。

将 2 个 PIBO 线路薄膜、2 个铜箔和 3 个经等离子体烧蚀的 PIBO 薄膜(其中每一面已结合到环氧树脂粘接剂薄膜上(PIBO 环氧树脂粘接剂薄膜))置于一层压装置。在层压装置中各层叠放顺序如下：(第一层)铜箔；(第二层)PIBO 环氧树脂粘接剂薄膜；(第三层)PIBO 线路薄膜；(第四层)PIBO 环氧树脂薄膜；(第五层)PIBO-线路薄膜；(第六层)PIBO 环氧树脂粘接剂薄膜；以及(第七层)铜箔。在叠放件中 PIBO-线路薄膜中的线路层面向第四层。将该装置和叠放件置于被抽成真空的弹性袋中。通过将该抽真空的袋置入一预热的压机并在(2.76mPa(400psi)在 171°C (340 °F)下加压 1 小时从而对该叠放件层压。

在该层压件中利用以 110000 转/分旋转的钻头进行钻孔。孔直径为 203、305 和 508 微米。对于 305 和 508 微米的孔，用铝/酚醛材料覆盖层压件，以便在钻入时对层压件的损害降低到最小。所钻的孔然后用等离子体烧蚀，以便除去残片和抹去环氧树脂粘接剂。通过在孔中利用化学沉积铜接着电镀 2.5 微米厚的铜形成通道。

外铜层涂以 D o p o n t 光敏抗蚀剂，利用另一种光学器件掩蔽，并照射 UV 线。利用 2% 重量的碳酸钠水溶液冲洗光敏抗蚀剂，剩下经照射的铜的区域。对经照射的铜通过电镀加以 3 微米厚的铜，然后，重叠由 2.5 微米的镍构成的耐腐蚀层，再利用电镀工艺沉积 0.25 微米的金。利用过氧化硫腐蚀剂除去带有光敏抗蚀剂的铜。余下的覆以耐腐蚀剂的铜构成外线路层。将一种焊接用掩膜加到外线路层上，以便保护那些不用于安装电子元件的外部线路组成部分例如线条。

利用该实施例 2 的工艺流程形成相同的多层 PWB，并且对两个用 9 微米厚的铜单面包覆的实施例 1C 的 25 微米厚的 PIBO 薄膜重复。