

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-87376

(P2010-87376A)

(43) 公開日 平成22年4月15日(2010.4.15)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/338 (2006.01)	HO 1 L 29/80 H	5 F 0 0 3
HO 1 L 29/778 (2006.01)	HO 1 L 21/205	5 F 0 4 3
HO 1 L 29/812 (2006.01)	HO 1 L 21/306 B	5 F 0 4 5
HO 1 L 21/205 (2006.01)	HO 1 L 29/72 H	5 F 1 0 2
HO 1 L 21/306 (2006.01)	HO 1 L 29/78 3 O 1 B	5 F 1 4 0

審査請求 未請求 請求項の数 4 O L (全 11 頁) 最終頁に続く

(21) 出願番号	特願2008-256821 (P2008-256821)	(71) 出願人	000003609 株式会社豊田中央研究所 愛知県愛知郡長久手町大字長湫字横道4 1 番地の1
(22) 出願日	平成20年10月1日(2008.10.1)	(71) 出願人	000003207 トヨタ自動車株式会社 愛知県豊田市トヨタ町1番地
		(74) 代理人	110000110 特許業務法人快友国際特許事務所
		(72) 発明者	井口 絃子 愛知県愛知郡長久手町大字長湫字横道4 1 番地の1 株式会社豊田中央研究所内
		(72) 発明者	上田 博之 愛知県愛知郡長久手町大字長湫字横道4 1 番地の1 株式会社豊田中央研究所内 最終頁に続く

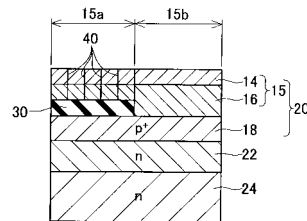
(54) 【発明の名称】 半導体積層体を含む半導体装置の製造方法

(57) 【要約】

【課題】 半導体下層と半導体上層が積層された半導体積層体において、半導体下層の表面に損傷を与えることなく、半導体下層の一部を露出させる技術を提供する

【解決手段】 半導体下層18の表面の一部に、半導体上層15とは格子定数の異なる格子不整合層30を形成する工程と、格子不整合層30の表面と格子不整合層30で被覆されていない半導体下層18の表面に、半導体上層15を結晶成長させる工程と、格子不整合層30上の半導体上層15に形成された転位40を介してウェットエッチング液を導入し、格子不整合層30とその格子不整合層30上の半導体上層15を除去して半導体下層18の一部を露出させる工程を備える。ドライエッチングにより半導体下層18に損傷を与えることなく、半導体下層18の一部を露出させることができる。

【選択図】 図4



## 【特許請求の範囲】

## 【請求項 1】

半導体下層と、その半導体下層の表面の一部に積層している半導体上層と、を有する半導体積層体を含む半導体装置の製造方法であって、

半導体下層の表面の一部に、半導体上層とは格子定数が異なる格子不整合層を形成する工程と、

格子不整合層の表面と格子不整合層で被覆されていない半導体下層の表面に、半導体上層を結晶成長させる工程と、

格子不整合層上の半導体上層に形成された転位を介してウェットエッチング液を導入し、格子不整合層とその格子不整合層上の半導体上層を除去して半導体下層の表面の一部を露出させる工程と、を備える半導体積層体を含む半導体装置の製造方法。

10

## 【請求項 2】

前記半導体下層と前記半導体上層が、窒化物半導体であることを特徴とする請求項 1 に記載の半導体積層体を含む半導体装置の製造方法。

## 【請求項 3】

前記半導体下層と前記半導体上層が、窒化ガリウム系半導体であり、

前記格子不整合層が、窒化アルミニウムであることを特徴とする請求項 2 に記載の半導体積層体を含む半導体装置の製造方法。

## 【請求項 4】

前記ウェットエッチング液が、リン酸、TMAH 及び KOH の少なくとも 1 つを含むことを特徴とする請求項 3 に記載の半導体積層体を含む半導体装置の製造方法。

20

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、半導体積層体を含む半導体装置の製造方法に関する。

## 【背景技術】

## 【0002】

一部の半導体装置は、その機能を実現するために、半導体下層とその半導体下層の表面の一部に積層している半導体上層とを有する半導体積層体を備えている。このような半導体積層体を作製するためには、半導体上層の一部をエッチングし、半導体下層の表面の一部を露出させる技術が必要とされる。非特許文献 1 に、p 型の窒化ガリウム層（半導体下層）の表面に n 型の窒化ガリウム層（半導体上層）を結晶成長させ、半導体上層の一部をドライエッチングし、半導体下層の表面の一部を露出させる技術が開示されている。露出した半導体下層の表面には、ボディ電極が設けられている。

30

## 【0003】

【非特許文献 1】 p - GaN 埋め込み AlGaIn / GaN HEMT の研究、応用物理学会「SiC 及び関連ワイドギャップ半導体研究会」第 15 回講演会予稿集

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0004】

非特許文献 1 の技術では、半導体上層をドライエッチングするので、露出した半導体下層の表面が高いエネルギーのプラズマに曝される。そのため、露出した半導体下層の表面が損傷してしまう。非特許文献 1 の技術では、損傷した半導体下層の表面に電極を形成しているので、半導体下層と電極の接触抵抗が増大する。

40

本発明は、半導体下層と半導体上層が積層された半導体積層体において、半導体下層の表面の損傷を抑えながら、半導体下層の一部を露出させる技術を提供することを目的とする。

## 【課題を解決するための手段】

## 【0005】

本明細書で開示される技術は、半導体上層を、半導体上層とは格子定数の異なる格子不

50

整合層の表面に形成し、半導体上層内の一部に生じる転位を利用することを特徴としている。半導体上層内の一部に転位が生じていれば、その転位を通過して、ウェットエッチング液を、半導体上層の表面から格子不整合層に到達させることができる。これにより、格子不整合層がウェットエッチングされると、格子不整合層上の半導体上層がリフトオフされ、半導体下層の表面の一部を露出させることができる。上記技術を利用すると、半導体上層内の一部に選択的に転位を形成し、半導体上層の一部を選択的に除去し、半導体下層の表面の一部を選択的に露出させることができる。また、格子不整合層はウェットエッチングされるので、例えば半導体下層の表面の一部が高いエネルギーのプラズマに曝されることもない。上記技術を利用すれば、半導体下層の表面の損傷を抑えながら、半導体下層の表面の一部を露出させることができる。

10

**【0006】**

本明細書で開示される技術は、半導体下層と、その半導体下層の表面の一部に積層している半導体上層とを有する半導体積層体を含む半導体装置の製造方法に具現化される。その製造方法は、半導体下層の表面の一部に半導体上層とは格子定数が異なる格子不整合層を形成する工程と、格子不整合層の表面と格子不整合層で被覆されていない半導体下層の表面に半導体上層を結晶成長させる工程と、格子不整合層上の半導体上層に形成された転位を介してウェットエッチング液を導入し、格子不整合層とその格子不整合層上の半導体上層を除去して半導体下層の一部を露出させる工程を備えている。なお、ウェットエッチング液の材料には、半導体上層及び半導体下層よりも格子不整合層に対するエッチング速度が速い材料が選択される。

20

**【0007】**

本明細書で開示する製造方法は、半導体下層と半導体上層が窒化物半導体である半導体積層体を製造するときに好適である。窒化物半導体は、現在知られているウェットエッチング液に対して、エッチング速度が極めて遅い。そのため、窒化物半導体のエッチングには、ドライエッチング技術を利用することが技術常識である。窒化物半導体の半導体積層体を製造するときにドライエッチング技術を利用すると、半導体下層の表面がダメージを受けることを避けられない。本明細書で開示する製造方法は、半導体上層に転位を生じさせ、その転位を介してウェットエッチング液を導入し、格子不整合層をウェットエッチングする。半導体上層はウェットエッチングする必要がない。そのため、本明細書で開示する製造方法は、短時間で半導体上層の一部を除去することができる。本明細書で開示する製造方法は、従来は採用されてこなかったウェットエッチングを、窒化物半導体の半導体積層体をエッチングするときに適用することを可能にする。

30

**【0008】**

半導体下層と半導体上層が窒化ガリウム系半導体であり、格子不整合層が窒化アルミニウム(A1N)であることが好ましい。窒化ガリウム系半導体と窒化アルミニウムは格子定数が異なる。このため、窒化アルミニウム上に窒化ガリウム系半導体を結晶成長させると、その窒化ガリウム系半導体内に転位を生じさせることができる。さらに、ウェットエッチング液は、リン酸、THAH(Tetra Methyl ammonium hydroxide)及びKOH(水酸化カリウム)の少なくとも1つを含むことが好ましい。特にリン酸は、窒化ガリウム系半導体よりも窒化アルミニウムに対するエッチング速度が速い。リン酸は、格子不整合層を選択的にウェットエッチングすることができる。

40

**【発明の効果】****【0009】**

本明細書で開示される技術によると、半導体上層と半導体下層が積層された半導体積層体において、半導体下層の表面の損傷を抑えながら、半導体下層の一部を露出させることができる。

**【発明を実施するための最良の形態】****【0010】**

以下に説明する実施例の特徴について記載する。

(第1特徴)半導体下層はp型の窒化物半導体であり、その表面に金属電極が設けられて

50

いる。

(第2特徴) 基板の表面にn型窒化物半導体層を結晶成長させ、そのn型窒化物半導体層の表面にp型窒化物半導体層を結晶成長させる。n型窒化物半導体層とp型窒化物半導体層を連続的に結晶成長する。

【実施例】

【0011】

(第1実施例)

図1に、半導体積層体20を有する半導体装置10の要部断面図を示す。半導体装置10は、横型のHEMTである。

半導体積層体20は、窒化物半導体を材料とする半導体下層18と、窒化物半導体を材料とする半導体上層15を有している。半導体下層18と半導体上層15の詳細は、後述する。以下、半導体装置10について裏面から順に説明する。

【0012】

n型半導体基板24の表面に、n型半導体層22が設けられている。n型半導体層22の表面に、p型半導体層(半導体下層の一例)18が設けられている。n型半導体基板24、n型半導体層22及びp型半導体層18は、窒化ガリウム(GaN)である。p型半導体層18の表面の一部に、半導体上層15が設けられている。半導体上層15は、窒化ガリウムの第1半導体上層16と、窒化アルミニウム・ガリウム(AlGaN)の第2半導体上層14を備えている。半導体上層15の厚みは、125nmに調整されている。なお、第1半導体上層16の厚みは100nmであり、第2半導体上層14の厚みは25nmに調整されている。第1半導体上層16がp型半導体層18の表面の一部に設けられており、第2半導体上層14が第1半導体上層16の表面に設けられている。なお、n型半導体基板24とn型半導体層22の不純物として、シリコン(Si)が用いられている。p型半導体層18の不純物として、マグネシウム(Mg)が用いられている。第1半導体上層16と第2半導体上層14には、実質的に不純物が含まれていない。第2半導体上層14のバンドギャップは、第1半導体上層16のバンドギャップよりも広い。そのため、第1半導体上層16と第2半導体上層14によってヘテロ接合が形成され、そのヘテロ接合面に2次元電子ガス層が形成される。

【0013】

半導体上層15の表面に、ソース電極4とドレイン電極8が設けられている。ソース電極4の材料はチタンとアルミニウムの積層体(Ti/Al)であり、ドレイン電極の材料はTi/Alである。ソース電極4とドレイン電極8は離反しており、両者の間にゲート電極6が設けられている。ゲート電極6は、ゲート絶縁膜12を介して半導体上層15に対向している。ゲート絶縁膜12の材料は、アルミニウムでありその厚みは200nmに調整されている。

【0014】

半導体上層15の一部に、半導体上層15の表面から、半導体上層15を貫通して半導体下層18に達する貫通口3が形成されている。そして貫通口3内において、ボディ電極2が、露出しているp型半導体層18の表面の一部に設けられている。ボディ電極2は、接地電位に固定されている。ボディ電極2の材料は、ニッケルと金の積層体(Ni/Au)である。

【0015】

半導体装置10の動作について説明する。

上記したように、第1半導体上層16と第2半導体上層14間のヘテロ接合面には、2次元電子ガス層が形成され、その2次元電子ガス層を電子が走行することができる。ゲート電極6に負の電圧を印加すると、ヘテロ接合面の伝導帯のエネルギー準位がフェルミ準位よりも上側に存在する。ヘテロ接合面を電子が移動することができないので、半導体装置10をオフすることができる。

【0016】

半導体装置10にドレイン電圧を印加すると、半導体装置10内に正孔(ホール)が発

10

20

30

40

50

生ずる。発生したホールは、半導体下層 18 を介してボディ電極 2 に排出される。詳細は後述するが、半導体装置 10 では、p 型半導体層 18 の表面から窒素が抜ける等の不具合が抑制されている。そのため、p 型半導体層 18 とボディ電極 2 の接触抵抗が小さく、半導体装置 10 内で発生した正孔をすばやく引き抜くことができる。半導体装置 10 内に正孔が蓄積されないので、半導体装置 10 の耐量が向上する。

#### 【0017】

図 2 ~ 5 を参照し、半導体装置 10 の製造方法について説明する。

まず、図 2 に示すように、n 型半導体基板 24 上に n 型半導体層 22 を結晶成長させ、その n 型半導体層 22 上に p 型半導体層 18 を結晶成長させる。n 型半導体層 22 の不純物としてシリコンが利用され、p 型半導体層 18 の不純物としてマグネシウムが使用される。n 型半導体層 22 と p 型半導体層 18 は、結晶成長の途中で供給する不純物を切り換えることにより、連続的に結晶成長する。n 型半導体層 22 と p 型半導体層 18 は、n 型半導体基板 24 の温度をおよそ 1100 に維持した状態で、MOCVD 法を利用して形成する。なお、n 型半導体基板 24 上に n 型半導体層 22 を結晶成長させた後に、別の製造装置で n 型半導体層 22 上に p 型半導体層 18 を結晶成長させてもよい。

次いで、p 型半導体層 18 上に、窒化アルミニウムの格子不整合層 30 を結晶成長する。格子不整合層 30 は、n 型半導体基板 24 の温度を 600 以下に維持した状態で、MOCVD 法を利用して形成する。

#### 【0018】

次に、図 3 に示すように、格子不整合層 30 上の一部に、酸化シリコン ( $\text{SiO}_2$ ) のマスク層 32 を形成する。その後、マスク層 32 で覆われていない範囲の格子不整合層 30 をエッチングする。このエッチングは、水酸化カリウムをベースとするエッチング液を利用してウェットエッチングしてもよいし、ICP 等を利用してドライエッチングしてもよい。p 型半導体層 18 の一部の範囲に格子不整合層 30 が残存し、p 型半導体層 18 の他の範囲の表面が露出する。

#### 【0019】

次に、図 4 に示すように、格子不整合層 30 と p 型半導体層 18 の表面に、第 1 半導体上層 16 を結晶成長する。その後、第 1 半導体上層 16 の表面に、第 2 半導体上層 14 を結晶成長する。第 1 半導体上層 16 と第 2 半導体上層 14 は、MOCVD 法を利用して形成する。上記したように、第 1 半導体上層 16 は窒化ガリウムであり、第 2 半導体上層 14 は窒化アルミニウム・ガリウムである。そのため、第 1 半導体上層 16 と第 2 半導体上層 14 の間にヘテロ接合が形成される。

#### 【0020】

半導体下層 18 の表面では、結晶度の高い第 1 半導体上層 16 が結晶成長する。しかしながら、格子不整合層 30 の表面では、格子不整合層 30 と第 1 半導体上層 16 の格子定数が相違するので、第 1 半導体上層 16 内に転位 40 が生じる。そのため、露出した半導体下層 18 上 (範囲 15 b) に形成される半導体上層 15 (第 1 半導体上層 16 と第 2 半導体上層 14) は、高い結晶品質を有する。一方、格子不整合層 30 で覆われた半導体下層 18 上 (範囲 15 a) に形成される半導体上層 15 は、内部に転位 40 を有する。

#### 【0021】

次に、転位 40 を介して 160 の熱リン酸を格子不整合層 30 に導入し、格子不整合層 30 をウェットエッチングする。格子不整合層 30 がウェットエッチングされると、図 5 に示すように、格子不整合層 30 上に設けられている半導体上層 15 も同時に除去される。すなわち、図 4 の範囲 15 a の半導体上層 15 がリフトオフされ、半導体下層 18 の表面の一部が露出する。格子不整合層 30 をウェットエッチング可能なエッチング液として、TMAH、HOH 等も上げられる。

#### 【0022】

ここで、半導体上層 15 内の一部に転位 40 を形成し、格子不整合層 30 をウェットエッチングすることにより、半導体上層 15 を除去する製造方法の利点を説明する。

半導体上層 15 は、窒化ガリウム系の材料で形成されている。そのため、格子不整合層

10

20

30

40

50

30をウェットエッチングするとき、半導体上層15は実質的にウェットエッチングされない。半導体上層15は窒化物半導体なので、ウェットエッチング液に対してエッチング速度が極めて遅いからである。そのため、ウェットエッチング液は、転位40を介して格子不整合層30に到達し、格子不整合層30だけをウェットエッチングする。半導体上層15の厚みが厚くても、短時間で半導体上層15の範囲15aだけを選択的に除去することができる。また、半導体上層15の範囲15bにマスク層を設けることなく、半導体上層15の範囲15aだけを選択的に除去することができる。

#### 【0023】

なお、処理時間を気にしないのであれば、半導体上層15の一部(範囲15a)を除去するために、半導体上層15の範囲15aをウェットエッチングで除去することも考えられる。しかしながら、半導体上層15と半導体下層18が同じ材料の場合、半導体上層15だけを選択的に除去することは難しい。すなわち、半導体下層18をウェットエッチングする虞がある。

10

一方、本実施例の技術では、格子不整合層30の材料は、半導体上層15及び半導体下層18とは異なる。そして、格子不整合層30を選択的にエッチング可能なウェットエッチング液を利用し、半導体上層15をリフトオフにより除去する。そのため、半導体上層18を実質的にウェットエッチングすることなく、半導体上層15だけを選択的に除去することができる。

#### 【0024】

半導体装置10の製造方法について説明を続ける。半導体上層15の範囲15aを除去した後、図1に示すように、半導体下層18と半導体上層15の表面に絶縁膜12を形成し、ボディ電極2、ソース電極4及びドレイン電極8を形成する範囲の絶縁膜12をウェットエッチングする。その後、ボディ電極2、ソース電極4及びドレイン電極8を形成し、絶縁膜12の表面にゲート電極6を形成する。半導体下層18の表面がドライエッチングの高いエネルギーのプラズマに曝されていないので、半導体下層18とボディ電極2の接触抵抗を小さくすることができる。

20

#### 【0025】

なお、n型半導体基板24は、n型半導体層22を結晶成長させるための基板である。そのため、n型半導体基板24は不純物を含んでいなくてもよい。また、n型半導体基板24上にn型半導体層22を結晶成長させずに、n型半導体基板24上に直接p型半導体層18を結晶成長させてもよい。

30

本実施例の製造技術は特に、貫通口が半導体上層に囲まれた形態、例えば、貫通口がドット状の形態を製造するとき有用である。半導体上層の任意の位置に、簡便に貫通口を形成することができる。

また、図4に示すように、格子不整合層30上の半導体上層15には、その範囲15aの全体に亘って転位40が生じる。そのため、導入されたウェットエッチング液は、格子不整合層30の全体に供給される。格子不整合層30の一部が、ウェットエッチング後に残存するような事態を防止することができる。そのため、格子不整合層30を確実に再現性良くウェットエッチングすることができる。その結果、半導体上層15の一部を、確実に再現性良く除去することができる。

40

#### 【0026】

(実験例1)

窒化物半導体の表面に電極対を形成し、電極間の電流-電圧特性を測定した。比較例1として、表面をドライエッチングした窒化物半導体の表面に電極対を形成し、電極間の電流-電圧特性を測定した。なお、実験例1の窒化物半導体層の表面はドライエッチングされておらず、実験例1と比較例1の測定試料は、ドライエッチングの有無以外は全て同じ条件で作製した。

図6に、本実験例における電流-電圧特性の測定結果を示している。グラフの横軸は電極間に印加する電圧を示し、縦軸は電極間に流れる電流を示している。曲線42は実験例1の結果を示し、曲線44は比較例1の結果を示している。

50

## 【0027】

図6から明らかなように、曲線44の抵抗は、曲線42よりも大きい。これは、比較例1の電極と窒化物半導体の接触抵抗が、実験例1の電極と窒化物半導体の接触抵抗よりも大きいことを示している。すなわち、窒化物半導体の表面がドライエッチングされると、窒化物半導体に高いエネルギーのプラズマが作用し、窒化物半導体の表面が損傷することを示している。上記したように、半導体装置10では、半導体下層18を、ドライエッチング技術を利用しないで露出させている。ボディ電極2と半導体下層18の接触抵抗が小さいので、半導体装置10内で発生した正孔をすばやく排出することができる。

## 【0028】

(第2実施例)

図7に、本実施例の半導体装置110の要部断面図を示す。半導体装置110は、縦型のHEMTである。

半導体装置110の裏面にドレイン電極8が設けられている。ドレイン電極8の表面に、n型半導体層24が設けられている。n型半導体層24には、抵抗を下げるためにドナー不純物が高濃度に添加されており、そのキャリア濃度は $1 \times 10^{18} \sim 1 \times 10^{19} \text{ cm}^{-3}$ に調整されている。n型半導体層24の表面に、n型半導体層22が設けられている。n型半導体層の厚みは $5 \sim 10 \mu\text{m}$ に調整されている。n型半導体層22の不純物としてシリコンが用いられており、その不純物濃度は $1 \times 10^{16} \text{ cm}^{-3}$ 以下に調整されている。n型半導体層22の表面に、半導体下層118が設けられている。半導体下層118(半導体下層の一例)の表面の一部に、半導体上層115が設けられている。半導体上層115の厚みは $125 \text{ nm}$ である。

## 【0029】

半導体装置110では、p型半導体層118の一部に貫通孔119が形成されており、半導体上層115がn型半導体層22に接触している。そのため、ドレイン電極8に正の電圧が印加されると、ソース電極4から注入された電子は、ヘテロ接合面を横方向に移動し、第1半導体上層116、n型半導体層22及びn型半導体層24を通過してドレイン電極8に達する。半導体装置110の動作中に生じたホールは、半導体下層118を介してボディ電極2に排出される。半導体下層118は、接地電位に固定されている。

詳細な説明は省略するが、半導体装置110では、第1実施例と同様の製造方法を用いることにより、半導体下層118の表面の一部を露出させる。すなわち、ドライエッチングを利用しないで、ウェットエッチングにより半導体下層118の一部を露出させる。半導体下層118の表面が損傷することが抑制されるので、ボディ電極2と半導体下層118の接触抵抗が増大することを抑制することができる。本明細書に開示している製造技術は、縦型のHEMTを製造するときにも有用である。

## 【0030】

(第3実施例)

図8に、本実施例の半導体装置210の要部断面図を示す。半導体装置210は、横型のMOSFETである。半導体装置210では、p型半導体層18の表面の一部に、p不純物を含む半導体上層215が設けられている。半導体上層215の厚みは $200 \text{ nm}$ である。半導体上層215内に、n型不純物を高濃度を含むソース領域4aと、n型不純物を高濃度を含むドレイン領域8aが設けられている。ソース領域4aとドレイン領域8aは離隔している。ソース領域4aとドレイン領域8aの間に、ゲート絶縁膜12を介してゲート電極6が対向している。半導体装置110の動作については説明を省略する。

## 【0031】

半導体装置210でも、装置内に正孔が発生する。そして、発生した正孔は、半導体下層18を介してボディ電極2に排出される。半導体装置210でも、半導体下層18の表面の一部を露出させるときに、第1実施例と同様の製造方法を用いる。すなわち、ドライエッチングを利用しないで、ウェットエッチングを利用して半導体下層18の表面の一部を露出させる。そのため、半導体下層18とボディ電極2の接触抵抗が増大することを抑制することができる。本明細書に開示している製造技術は、横型のMOSFETを製造す

10

20

30

40

50

るときにも有用である。

【0032】

(第4実施例)

図9に、本実施例の半導体装置310の要部断面図を示す。半導体装置310は、縦型のHBTである。基板324の表面に、窒化ガリウムのn型半導体層322が設けられている。n型半導体層322の表面の一部に、窒化ガリウムのp型半導体層318が設けられている。p型半導体層318には貫通口313が形成されており、露出しているn型半導体層322の表面にコレクタ電極8が設けられている。p型半導体層313の表面の一部に、窒化アルミニウム・ガリウムのn型半導体層315が形成されている。n型半導体層315には貫通口303が形成されており、露出しているp型半導体層318の表面にベース電極302が設けられている。n型半導体層315の表面に、エミッタ電極4が設けられている。

10

【0033】

半導体装置310は、n型半導体層322とp型半導体層318を有する第1半導体積層体330と、p型半導体層318とn型半導体層315を有する第2半導体積層体320を有しているとみなすことができる。第1半導体積層体330において、n型半導体層322の一部を露出させるときに、第1実施例と同様の製造方法を用いることができる。また、第2半導体積層体320において、p型半導体層318の一部を露出させるときに、第1実施例と同様の方法を用いることができる。すなわち、n型半導体層322の一部とp型半導体層318の一部を露出させるときに、ドライエッチングを利用しないで、ウェットエッチングを利用する。ベース電極202とp型半導体層318の接触抵抗が増大することを抑制するだけでなく、コレクタ電極8とn型半導体層322の接触抵抗が増大することも抑制することができる。本明細書に開示している製造技術は、縦型のHBTを製造するときにも有用である。

20

【0034】

以上、本発明の具体例を詳細に説明したが、これらは例示に過ぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。

また、本明細書または図面に説明した技術要素は、単独であるいは各種の組合せによって技術的有用性を発揮するものであり、出願時の請求項に記載の組合せに限定されるものではない。また、本明細書または図面に例示した技術は複数の目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

30

【図面の簡単な説明】

【0035】

【図1】実施例1の半導体装置の要部断面図を示す。

【図2】実施例1の半導体装置の製造工程を示す。

【図3】実施例1の半導体装置の製造工程を示す。

【図4】実施例1の半導体装置の製造工程を示す。

【図5】実施例1の半導体装置の製造工程を示す。

【図6】実験例1の電流 - 電圧特性の測定結果を示す。

40

【図7】実施例2の半導体装置の要部断面図を示す。

【図8】実施例3の半導体装置の要部断面図を示す。

【図9】実施例4の半導体装置の要部断面図を示す。

【符号の説明】

【0036】

3, 303, 313 : 貫通口

10, 110, 210, 310 : 半導体装置

15, 115, 215, 315 : 半導体上層

18, 318 : 半導体下層

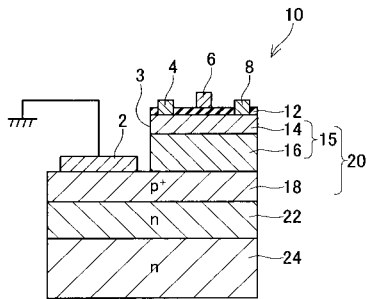
20, 120, 220, 320 : 半導体積層体

50

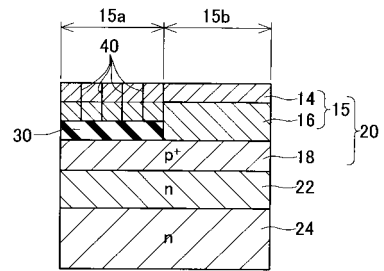


30 : 格子不整合層  
40 : 転位

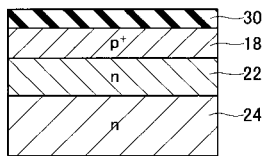
【 図 1 】



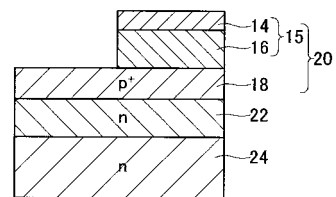
【 図 4 】



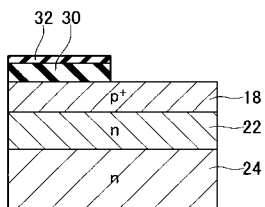
【 図 2 】



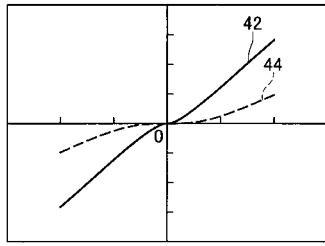
【 図 5 】



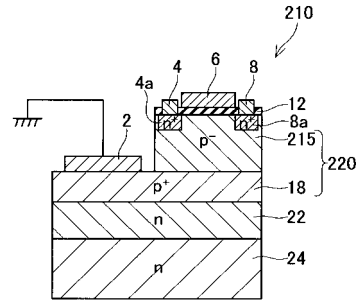
【 図 3 】



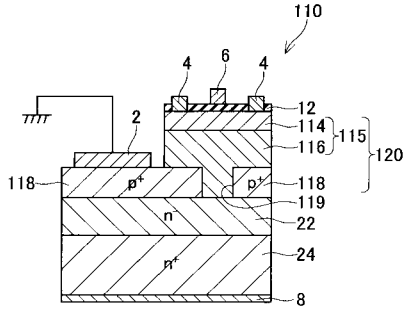
【 図 6 】



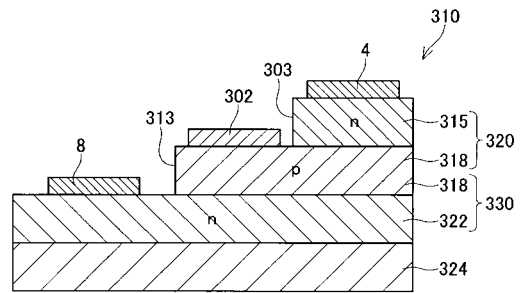
【 図 8 】



【 図 7 】



【 図 9 】



## フロントページの続き

(51)Int.Cl.		F I		テーマコード(参考)
H 0 1 L	21/331 (2006.01)	H 0 1 L	29/80	U
H 0 1 L	29/737 (2006.01)	H 0 1 L	29/80	V
H 0 1 L	29/78 (2006.01)			
H 0 1 L	29/80 (2006.01)			

(72)発明者 兼近 将一

愛知県愛知郡長久手町大字長湫字横道4 1番地の1 株式会社豊田中央研究所内

(72)発明者 上杉 勉

愛知県愛知郡長久手町大字長湫字横道4 1番地の1 株式会社豊田中央研究所内

(72)発明者 加地 徹

愛知県愛知郡長久手町大字長湫字横道4 1番地の1 株式会社豊田中央研究所内

(72)発明者 杉本 雅裕

愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

Fターム(参考) 5F003 BA92 BE04 BF06 BM02 BM03 BP12 BP32 BP94 BP95

5F043 AA16 BB06

5F045 AA04 AB09 AB14 AB17 AB32 AD08 AD09 AD14 AD15 AF04

AF05 BB16 CA02 CA05 CA07 DA67 HA14

5F102 GB01 GC01 GD10 GJ04 GK04 GK09 GL04 GL09 GM04 GQ01

GT03 GV09 HC01 HC15 HC19

5F140 AA26 BA06 BA09 BA16 BB15 BC12 BH21 BH43 BJ07 BJ11

BJ15 CE02