



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년08월06일
 (11) 등록번호 10-1171192
 (24) 등록일자 2012년07월31일

(51) 국제특허분류(Int. Cl.)
G02F 1/1333 (2006.01)
 (21) 출원번호 10-2005-0099824
 (22) 출원일자 2005년10월21일
 심사청구일자 2010년10월21일
 (65) 공개번호 10-2007-0043488
 (43) 공개일자 2007년04월25일
 (56) 선행기술조사문헌
 JP2000269510 A*
 JP2000340799 A*
 JP06283454 A*
 JP04271179 A*
 *는 심사관에 의하여 인용된 문헌

(73) 특허권자
삼성전자주식회사
 경기도 수원시 영통구 삼성로 129 (매탄동)
 (72) 발명자
이우재
 경기도 용인시 기흥구 구성로 90, 삼성래미안2차
 아파트 205-604 (언남동)
홍문표
 경기도 성남시 분당구 불정로 219, 107동 1103호
 (정자동, 한솔마을)
 (뒷면에 계속)
 (74) 대리인
팬코리아특허법인

전체 청구항 수 : 총 16 항

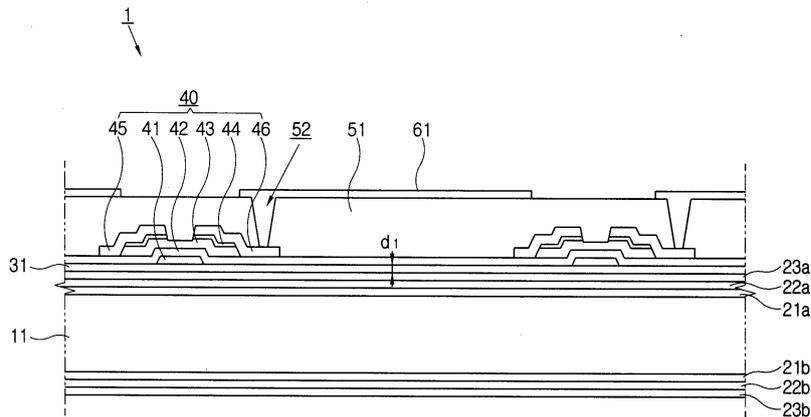
심사관 : 신영교

(54) 발명의 명칭 **박막트랜지스터 기판과 그 제조방법**

(57) 요약

본 발명은 박막트랜지스터 기판과 박막트랜지스터 기판의 제조방법에 관한 것이다. 본 발명에 따른 박막트랜지스터 기판은 플라스틱 절연기판과; 상기 플라스틱 절연기판의 일면에 형성되어 있으며 제1굴절율을 가지는 제1실리콘 질화물층과; 상기 제1실리콘 질화물층 상에 형성되어 있으며 상기 제1굴절율보다 작은 제2굴절율을 가지는 제2실리콘 질화물층을 포함하는 박막트랜지스터를 포함하는 것을 특징으로 한다. 이에 의하여 박막 리프팅이 감소한 박막트랜지스터 기판이 제공된다.

대표도 - 도1



(72) 발명자

김병준

경기도 성남시 분당구 중앙공원로 53, 시범단지
112-1503 (서현동, 한신아파트)

양성훈

서울 성동구 성수1가2동 쌍용아파트 106-301

특허청구의 범위

청구항 1

플라스틱 절연기판과;

상기 플라스틱 절연기판의 일면에 형성되어 있으며 제1굴절율을 가지는 제1실리콘 질화물층과;

상기 제1실리콘 질화물층 상에 형성되어 있으며 상기 제1굴절율보다 큰 제2굴절율을 가지는 제2실리콘 질화물층을 포함하는 박막트랜지스터를 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 2

제1항에 있어서,

상기 제1굴절율은 1.9이하인 것을 특징으로 하는 박막트랜지스터 기판.

청구항 3

제1항에 있어서,

상기 제1실리콘 질화물층의 두께는 100 nm 내지 800nm인 것을 특징으로 하는 박막트랜지스터 기판.

청구항 4

제1항에 있어서,

상기 제1실리콘 질화물층은 양의 고유 스트레스 값을 가지며, 상기 제2실리콘 질화물층은 음의 고유 스트레스 값을 가지는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 5

제1항에 있어서,

상기 제1실리콘 질화물층과 상기 플라스틱 절연기판 사이에 위치하며 아크릴 수지로 이루어진 하드 코팅층을 더 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 6

제5항에 있어서,

상기 하드 코팅층과 상기 플라스틱 절연기판 사이에 위치하며 무기질화물층, 무기산화물층, 아크릴층을 포함하는 유기층 중 적어도 어느 한 층을 포함하는 배리어 코팅층을 더 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 7

제6항에 있어서,

상기 배리어 코팅층은 유기층과 무기층으로 이루어진 2층 구조인 것을 특징으로 하는 박막트랜지스터 기판.

청구항 8

제6항에 있어서,

상기 배리어 코팅층은 상기 제2굴절율보다 큰 제3굴절율을 가지는 제3실리콘 질화물층을 포함하는 것을 특징으로 하는 박막트랜지스터 기판.

청구항 9

제1항에 있어서,

상기 플라스틱 절연기판의 타면에 순차적으로 적층되어 있는 아크릴 수지로 이루어진 하드 코팅층과 무기질화물층, 무기산화물층, 아크릴층을 포함하는 유기층 중 적어도 어느 한 층을 포함하는 배리어 코팅층을 더 포함하는

것을 특징으로 하는 박막트랜지스터 기판.

청구항 10

제1항에 있어서,

상기 제1실리콘 질화물층 및 상기 제2실리콘 질화물층은 화학기상증착법으로 형성된 것을 특징으로 하는 박막트랜지스터 기판.

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

플라스틱 절연기판 상에 양의 고유 스트레스 값을 갖는 스트레스 완화층을 형성하는 단계와;

상기 스트레스 완화층 상에 음의 고유 스트레스 값을 갖는 게이트 절연층을 포함하는 박막트랜지스터를 형성하는 단계를 포함하고,

상기 게이트 절연층의 굴절율이 상기 스트레스 완화층의 굴절율보다 큰 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

청구항 16

제15항에 있어서,

상기 스트레스 완화층과 상기 게이트 절연층은 실리콘 질화물로 이루어진 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

청구항 17

제16항에 있어서,

상기 스트레스 완화층과 상기 게이트 절연층은 플라즈마 강화 화학기상증착법(PECVD)으로 형성되는 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

청구항 18

제17항에 있어서,

상기 스트레스 완화층 형성 시의 플라즈마 파워는 상기 게이트 절연층 형성 시의 플라즈마 파워보다 낮은 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

청구항 19

제17항에 있어서,

상기 스트레스 완화층 형성 시의 압력은 상기 게이트 절연층 형성 시의 압력보다 높은 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

청구항 20

제17항에 있어서,

상기 스트레스 완화층 형성 시의 질소소스/실리콘소스의 비는 상기 게이트 절연층 형성 시의 질소소스/실리콘소스의 비보다 큰 것을 특징으로 하는 박막트랜지스터 기판의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0009] 본 발명은 박막트랜지스터 기판과 그 제조방법에 관한 것으로, 보다 상세하게는 플라스틱 절연기판 상에 형성되어 있는 박막의 리프팅(lifting)이 감소한 박막트랜지스터 기판과 그 제조방법에 관한 것이다.
- [0010] 최근 기존의 브라운관을 대체하여 액정표시장치와 유기전계발광장치(OLED)와 같은 평판표시장치(flat panel display)가 많이 사용되고 있다.
- [0011] 액정표시장치는 박막트랜지스터가 형성되어 있는 제1 기판과 제1기판에 대향배치되어 있는 제2기판, 그리고 이들 사이에 액정층이 위치하고 있는 액정표시패널을 포함한다. 액정표시패널은 비발광소자이기 때문에 박막트랜지스터 기판의 후면에는 빛을 조사하기 위한 백라이트 유닛이 위치할 수 있다. 백라이트 유닛에서 조사된 빛은 액정층의 배열상태에 따라 투과량이 조절된다.
- [0012] 액정표시장치는 이외에 표시영역에 화면을 형성하기 위해서, 박막트랜지스터 기판에 형성되어 있는 게이트선과 데이터선에 구동신호를 인가하는 구동회로를 포함한다. 구동회로는 게이트 구동칩 및 데이터 구동칩, 그리고 타이밍 컨트롤러(timing controller)와 구동전압 발생부 등이 형성되어 있는 인쇄기판 등을 포함한다.
- [0013] 유기전계발광장치는 박막트랜지스터 기판 상에 형성된 유기발광층을 포함하는데, 유기발광층은 화소전극과 공통전극으로부터 정공과 전자를 공급받으며 정공과 전자의 결합을 통해 빛을 발광한다. 유기전계발광장치는 시야각이 우수하면 별도의 백라이트 유닛이 필요하지 않은 장점이 있다.
- [0014] 최근 평판표시장치의 경량화, 박형화를 위해 종래의 유리 절연기판을 대신한 플라스틱 절연기판의 적용이 활발해지고 있다.
- [0015] 플라스틱 절연기판 상에는 박막트랜지스터를 비롯한 여러 표시소자가 형성될 수 있다. 그런데 표시소자를 구성하는 무기물 박막은 유기물인 플라스틱 절연기판과의 접착이 양호하지 않으며, 박막과 플라스틱 절연기판 간의 열팽창 정도가 차이가 나며, 이로 인해 박막의 리프팅이 발생하는 문제가 있다.

발명이 이루고자 하는 기술적 과제

- [0016] 따라서 본 발명의 목적은 박막이 플라스틱 절연기판으로부터 리프팅하는 문제가 감소한 박막트랜지스터 기판을 제공하는 것이다.
- [0017] 본 발명의 다른 목적은 박막이 플라스틱 절연기판으로부터 리프팅하는 문제가 감소하는 박막트랜지스터 기판의 제조방법을 제공하는 것이다.

발명의 구성 및 작용

- [0018] 상기의 목적은 플라스틱 절연기판과; 상기 플라스틱 절연기판의 일면에 형성되어 있으며 제1굴절율을 가지는 제1실리콘 질화물층과; 상기 제1실리콘 질화물층 상에 형성되어 있으며 상기 제1굴절율보다 작은 제2굴절율을 가지는 제2실리콘 질화물층을 포함하는 박막트랜지스터를 포함하는 박막트랜지스터 기판에 의하여 달성된다.
- [0019] 상기 제2굴절율은 1.9이하인 것이 바람직하다.
- [0020] 상기 제1실리콘 질화물층의 두께는 100 nm 내지 800nm인 것이 바람직하다.
- [0021] 상기 제1실리콘 질화물층은 양의 고유 스트레스 값을 가지며, 상기 제2실리콘 질화물층은 음의 고유 스트레스 값을 가지는 것이 바람직하다.
- [0022] 상기 제1실리콘 질화물막과 상기 플라스틱 절연기판 사이에 위치하며 아크릴 수지로 이루어진 하드 코팅층을 더

포함하는 것이 바람직하다.

- [0023] 상기 하드 코팅층과 상기 플라스틱 절연기판 사이에 위치하며 무기질화물층, 무기산화물층, 아크릴층을 포함하는 유기층 중 적어도 어느 한 층을 포함하는 배리어 코팅층을 더 포함하는 것이 바람직하다.
- [0024] 상기 배리어 코팅층은 유기층과 무기층으로 이루어진 2층 구조인 것이 바람직하다.
- [0025] 상기 배리어 코팅층은 상기 제2굴절율보다 큰 제3굴절율을 가지는 제3실리콘 질화물층을 포함하는 것이 바람직하다.
- [0026] 상기 플라스틱 절연기판의 타면에 순차적으로 적층되어 있는 아크릴 수지로 이루어진 하드 코팅층과 무기질화물층, 무기산화물층, 아크릴층을 포함하는 유기층 중 적어도 어느 한 층을 포함하는 배리어 코팅층을 더 포함하는 것이 바람직하다.
- [0027] 상기 제1실리콘 질화물층 및 상기 제2실리콘 질화물층은 화학기상증착법으로 형성된 것이 바람직하다.
- [0028] 상기 본 발명의 목적은 플라스틱 절연기판과; 상기 플라스틱 절연기판 상에 형성되어 있으며 양의 고유 스트레스 값(intrinsic stress value)을 갖는 스트레스 완화층과; 상기 스트레스 완화층 상에 형성되어 있으며 음의 고유 스트레스 값을 갖는 무기층을 포함하는 박막트랜지스터를 포함하는 박막트랜지스터 기판에 의하여도 달성될 수 있다.
- [0029] 상기 무기층은 절연층, 반도체층 및 저항접촉층 중 적어도 어느 하나를 포함하는 것이 바람직하다.
- [0030] 상기 스트레스 완화층은 실리콘 질화물로 이루어져 있으며 굴절율은 1.9이하인 것이 바람직하다.
- [0031] 상기 플라스틱 절연기판과 상기 스트레스 완화층 사이에 형성되어 있으며, 고유 스트레스 값이 음인 배리어 코팅층을 더 포함하는 것이 바람직하다.
- [0032] 본 발명의 다른 목적은 플라스틱 절연기판 상에 양의 고유 스트레스 값을 갖는 스트레스 완화층을 형성하는 단계와; 상기 스트레스 완화층 상에 음의 고유 스트레스 값을 갖는 무기층을 포함하는 박막트랜지스터를 형성하는 단계를 포함하는 박막트랜지스터 기판의 제조방법에 의하여 달성될 수 있다.
- [0033] 상기 스트레스 완화층과 상기 무기층은 실리콘 질화물로 이루어진 것이 바람직하다.
- [0034] 상기 스트레스 완화층과 상기 무기층은 플라즈마 강화 화학기상증착법(PECVD)으로 형성되는 것이 바람직하다.
- [0035] 상기 스트레스 완화층 형성 시의 플라즈마 파워는 상기 무기층 형성 시의 플라즈마 파워보다 낮은 것이 바람직하다.
- [0036] 상기 스트레스 완화층 형성 시의 압력은 상기 무기층 형성 시의 압력보다 높은 것이 바람직하다.
- [0037] 상기 스트레스 완화층 형성 시의 질소소스/실리콘소스의 비는 상기 무기층 형성 시의 질소소스/실리콘소스의 비보다 큰 것이 바람직하다.
- [0038] 이하 첨부된 도면을 참조하여 본발명을 더욱 상세히 설명하겠다.
- [0039] 도 1 을 참조하여 본발명의 제1실시예에 따른 박막트랜지스터 기판을 설명한다. 도 1은 본 발명의 제1실시예에 따른 박막트랜지스터 기판의 단면도이다.
- [0040] 플라스틱 절연기판(11)의 양 면에 언더코팅층(21a, 21b), 배리어 코팅층(22a, 22b), 하드코팅층(23a, 23b)이 각각 순차적으로 형성되어 있다.
- [0041] 플라스틱 절연기판(11)은 폴리카본(polycarbon), 폴리 이미드(polyimide), 폴리에테르술폰(PES), 폴리아릴레이트(PAR), 폴리에틸렌나프탈레이트(PEN), 폴리에틸렌테레프탈레이트(PET) 등으로 만들어질 수 있다.
- [0042] 플라스틱 절연기판(11)의 두께는 0.2mm이하로서 0.05mm내지 0.2mm일 수 있다.
- [0043] 언더코팅층(21a, 21b)은 플라스틱 절연기판(11)과 배리어 코팅층(22a, 22b)간의 접착을 향상시키는 역할을 하며 열경화성 아크릴 또는 자외선 경화 아크릴로 이루어진다. 플라스틱 절연기판(11)과 배리어 코팅층(22a, 22b)간의 접착이 양호할 경우, 예를 들어 배리어 코팅층(22a, 22b)이 유기물로 이루어진 경우 언더코팅층(21a, 21b)은 생략될 수 있다.
- [0044] 배리어 코팅층(22a, 22b)은 산소 또는 수분이 플라스틱 절연기판(11)에 침투하는 것을 방지한다. 배리어 코팅층(22a, 22b)은 Al₁₀Ny, Al, Al₁₀x, SiO_x, SiNx, Al₂O₃-SiO₂와 같은 무기질화막이나 무기산화막, 페릴렌

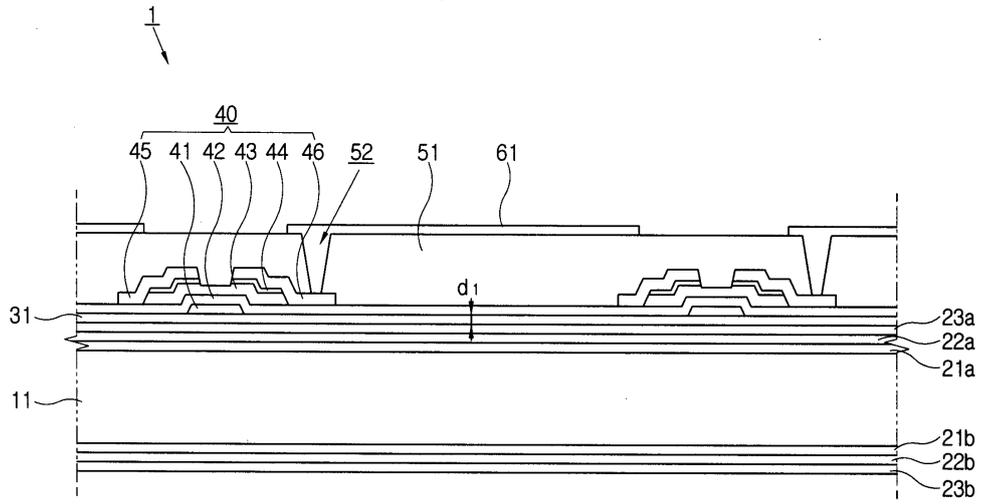
(parylene)과 같은 유기막 등을 형성될 수 있다. 배리어 코팅층(22a, 22b)는 무기막과 아크릴막의 2층 구조도 가능하다. 배리어 코팅층(22a, 22b)이 실리콘 질화물층과 같은 무기층을 포함할 경우, 무기층은 산소 또는 수분의 침투를 방지하기 위해 치밀하게 제조된다.

- [0045] 하드 코팅층(23a, 23b)은 플라스틱 절연기판(11)의 스크래치와 화학물질로 인한 손상을 방지하며 열경화성 아크릴 또는 자외선 경화 아크릴로 이루어진다. 하드 코팅층(23a, 23b)은 표시 소자 형성 후 플라스틱 절연기판(11)과 더미 기판과의 분리를 용이하게 하는 역할도 한다.
- [0046] 플라스틱 절연기판(11) 상부의 하드 코팅층(23a)의 상에는 실리콘 질화물로 이루어진 스트레스 완화층(stress relaxation layer, 31)이 형성되어 있다. 스트레스 완화층(31)은 이후에 형성될 박막들에 가해지는 스트레스를 완화하여 박막 리프팅을 방지하는데, 구체적인 작용에 대하여는 후술한다.
- [0047] 스트레스 완화층(31)은 이후 형성되는 게이트 절연층(42)에 비하여 더 다공성(porous)이고 더 낮은 굴절율을 가진다. 스트레스 완화층(31)의 굴절율은 1.9이하일 수 있다.
- [0048] 스트레스 완화층(31)은 양의 고유 스트레스값(intrinsic stress value)을 가진다. 고유 스트레스값이 양인 것은 실리콘 웨이퍼 상에 박막을 형성했을 때, 박막이 밖으로 팽창하는 힘을 받는 것, 즉 박막이 신장(tensile) 특성을 가진 것을 의미한다. 반대로 고유 스트레스값이 음인 것은 실리콘 웨이퍼 상에 박막을 형성했을 때, 박막이 안으로 수축하는 힘을 받는 것, 즉 박막이 압축(compressive) 특성을 가진 것을 의미한다.
- [0049] 스트레스 완화층(31)의 두께(d1)는 100nm 내지 800nm이다. 두께(d1)가 100nm이하인 경우 스트레스 완화 효과가 미미하며, 800nm이상으로 형성하기 위해서는 과도한 시간이 필요하다.
- [0050] 스트레스 완화층(31) 상에는 박막트랜지스터(40)가 형성되어 있다. 도시한 박막트랜지스터(40)는 반도체층(43)에 비정질 실리콘을 사용한 경우이지만, 반도체층(43)으로 폴리실리콘 또는 유기반도체를 사용한 경우도 적용가능하다.
- [0051] 박막트랜지스터(40)는 게이트 전극(41), 게이트 절연층(42), 반도체층(43), 저항접촉층(44), 소스전극(45) 및 드레인 전극(46)을 포함한다.
- [0052] 게이트 절연층(42)은 실리콘 질화물로, 반도체층(43)은 비정질 실리콘으로, 저항접촉층(44)은 n+ 비정질 실리콘으로 이루어진다. 제조과정에서 게이트 절연층(42), 반도체층(43), 저항접촉층(44)은 플라즈마 강화 화학기상증착법(PECVD)으로 연속형성된다. 이들 3중층은 박막트랜지스터(40)의 성능 향상을 위해 막질이 치밀하게 형성되며 음의 고유 스트레스 값을 가진다.
- [0053] 여기서 게이트 절연층(42)은 스트레스 완화층(31)과 같이 실리콘 질화물로 이루어지나, 스트레스 완화층(31)과 게이트 절연층(42)은 막질의 치밀한 정도, 굴절율, 고유 스트레스 값에서 차이가 있다.
- [0054] 박막트랜지스터(40) 상에는 보호막(51)과 화소전극(61)이 형성되어 있다. 보호막(51)은 실리콘 질화물과 같은 무기막 또는 유기막으로 이루어지며, 화소전극(61)은 ITO(indium tin oxide)와 IZO(indium zinc oxide)와 같은 투명도전물질로 이루어진다. 화소전극(61)은 보호막(51)에 형성된 접촉구(52)를 통해 박막트랜지스터(40)의 드레인 전극(46)과 연결되어 있다.
- [0055] 박막트랜지스터 기판(1)은 다른 기판과 액정을 사이에 두고 접합되어 액정표시장치로 사용되거나, 화소전극(61) 상에 유기발광층과 공통전극을 형성하여 OLED로 사용될 수도 있다.
- [0056] 도 2a 내지 도 2d 그리고 도 3a 및 도 3b를 참조하여 본 발명의 제1실시예에 따른 더미글래스 기판을 이용한 박막트랜지스터 기판의 제조방법을 설명한다.
- [0057] 도 2a 내지 도 2e는 본 발명의 제1실시예에 따른 박막트랜지스터 기판의 제조방법을 설명하기 위한 단면도이고, 도 3a 및 도 3b는 플라스틱 절연기판의 변형을 설명하기 위한 도면이다.
- [0058] 먼저 도 2a와 같이 접착제(110)를 이용하여 플라스틱 절연기판(11)을 더미 기판(100)에 부착한다.
- [0059] 플라스틱 절연기판(11)은 얇을 뿐 아니라 열에 의해 변형되는 문제가 있어 더미 기판(100)에 지지된 상태에서 공정을 진행한다. 더미 기판(100)은 글래스, SUS, 플라스틱 등으로 이루어질 수 있다.
- [0060] 이 중 SUS는 얇게 가공하더라도 무겁기 때문에 스핀 코팅과 같은 공정에 적용하는데 문제가 있다. 플라스틱의 경우 지지체로 사용되기 위해서는 상당한 두께가 요구되며 고온 공정시 불편한 문제가 있다. 글래스는 열에 강하고 평평하며 여러 케미칼에 강한 특성을 가지고 있어 많이 사용된다.

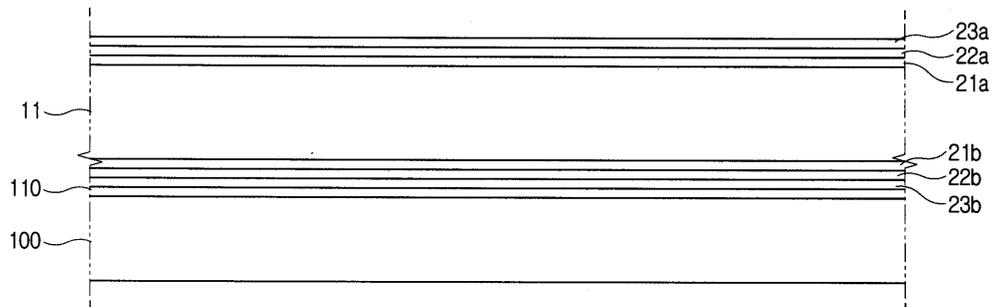
- [0061] 부착된 플라스틱 절연기관(11)은 양 면에 언더코팅층(21a, 21b), 배리어 코팅층(22a, 22b), 하드코팅층(23a, 23b)이 각각 순차적으로 형성되어 있다. 상부의 배리어 코팅층(22a)은 무기물로 이루어져 있으며 음의 고유 스트레스 값을 가지고 있다.
- [0062] 실시예와 달리 플라스틱 절연기관(11) 상부의 언더코팅층(21a), 배리어 코팅층(22a), 하드코팅층(23a)의 적어도 일부는 더미 기관(100)에 부착된 상태에서 형성될 수 있다.
- [0063] 접착제(110)는 소정의 온도 이하에서는 접착력을 상실하는 저온탈착형일 수 있다. 플라스틱 절연기관(11)과 더미 기관(100)의 접착은 플라스틱 절연기관(11)의 일면에 접착제를 도포한 후 더미 기관(100)에 부착하는 방법으로 수행될 수 있다.
- [0064] 플라스틱 절연기관(11)을 사용할 경우 공정온도가 플라스틱 절연기관(11)의 열적 허용범위인 150 내지 200℃ 내로 유지해야 한다.
- [0065] 이후 도 2b와 같이 스트레스 완화층(31)을 형성한다. 스트레스 완화층(31)은 플라즈마 강화 화학기상증착법에 의하여 형성되는데, 증착 온도는 120℃ 내지 200℃가 바람직하고, 130℃ 내지 160℃가 더욱 좋다.
- [0066] 이후 형성될 게이트 절연층(42)도 플라즈마 강화 화학기상증착법에 의하여 형성되는데, 형성조건을 비교하면 다음과 같다.
- [0067] 스트레스 완화층(31)과 게이트 절연층(42)은 실리콘 질화물로 이루어지기 때문에 질소소스와 실리콘 소스가 필요하다. 스트레스 완화층(31) 형성 시의 질소소스/실리콘 소스의 비가 게이트 절연층(42) 형성시의 질소소스/실리콘 소스의 비보다 크다. 즉 스트레스 완화층(31)이 게이트 절연층(42)에 비해 질소 함량이 크다. 질소소스로는 암모니아(NH3)가 사용될 수 있으며 실리콘 소스로는 실란(silane, SiH4)이 사용될 수 있다.
- [0068] 다른 조건을 보면, 플라즈마 형성을 위해 인가되는 플라즈마 파워는 스트레스 완화층(31) 형성 시에 더 낮고, 반응시의 전체 압력은 스트레스 완화층(31) 형성 시에 더 높으며 수소 희석(dilution)정도는 스트레스 완화층(31) 형성 시에 더 낮다.
- [0069] 이러한 제조조건에서 게이트 절연층(42)에 비하여 막질의 치밀도와 굴절율이 낮은 스트레스 완화층(31)이 형성된다. 또한 스트레스 완화층(31)은 양의 고유 스트레스 값을 가지고 게이트 절연층(42)은 음의 고유 스트레스 값을 가지게 된다.
- [0070] 이후 도 2c와 같이 스트레스 완화층(31) 상에 게이트 배선(41), 게이트 절연층(42), 반도체층(43), 저항접촉층(44)을 형성한다. 여기서 게이트 절연층(42), 반도체층(43), 저항접촉층(44)의 3중층은 화학기상증착(CVD)을 이용하여 연속으로 형성된다. 3중층과 스트레스 완화층(31)은 무기물로 이루어져 있어 서로간의 접착력이 양호하다.
- [0071] 이러한 3중층은 품질 향상을 위하여 치밀하게 형성되며, 음의 고유 스트레스 값을 가져서 안으로 수축하는 힘을 가지게 된다. 한편 배리어층(22a)도 수분과 산소 침투를 방지하기 위해 치밀하게 형성되어 음의 고유 스트레스 값을 가지게 된다.
- [0072] 이와 같이 게이트 절연층(42), 반도체층(43), 저항접촉층(44), 배리어층(22a)이 모두 같은 방향으로 스트레스를 받게 된다. 반면 스트레스 완화층(31)은 양의 고유 스트레스 값을 가져 밖으로 팽창하는 특성을 가지기 때문에 스트레스를 완화해 줄 수 있다. 이에 의해 게이트 절연층(42), 반도체층(43), 저항접촉층(44)이 리프팅되는 문제를 감소시킬 수 있다. 또한 스트레스 완화층(31)과 게이트 절연층(42)은 모두 무기물로 이루어져 있어 상호 접착력이 우수하여 리프팅을 억제한다.
- [0073] 한편 본 발명에 따르면 스트레스 완화층(31)에 의해 박막들의 리프팅이 억제되므로 반도체층(43)을 더욱 치밀하게 제조하여 박막트랜지스터(40)의 특성을 향상시키는 것이 가능하다.
- [0074] 한편 이와 같은 3중층 형성은 상당한 고온에서 이루어지며 플라스틱 절연기관(11)은 이 과정에서 변형될 수 있다. 플라스틱 절연기관(11)의 변형은 박막 리프팅을 촉진할 수 있다. 플라스틱 절연기관(11)의 변형을 도 3a 및 도 3b를 참조하여 설명한다.
- [0075] 도 3a와 같이 열이 가해지면 더미 기관(100)과 플라스틱 절연기관(11)이 모두 팽창된다. 더미 기관(100)의 재질이 글래스인 경우 플라스틱 절연기관(11)의 열팽창계수가 더미 기관(100)의 열팽창계수보다 크기 때문에 팽창 정도의 차이로 인해 플라스틱 절연기관(11)은 중앙부가 상부를 향하도록 변형된다. 플라스틱 절연기관(11)의 열팽창계수는 더미 기관(100)의 열팽창계수의 10배 내지 30배일 수 있다. 이러한 팽창은 공정온도가 130℃ 이상일

도면

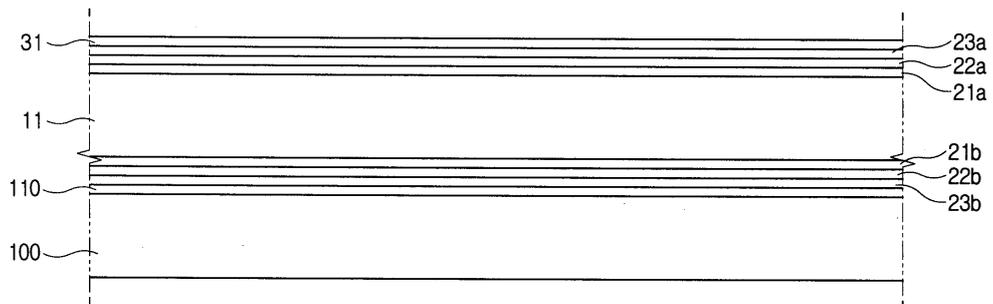
도면1



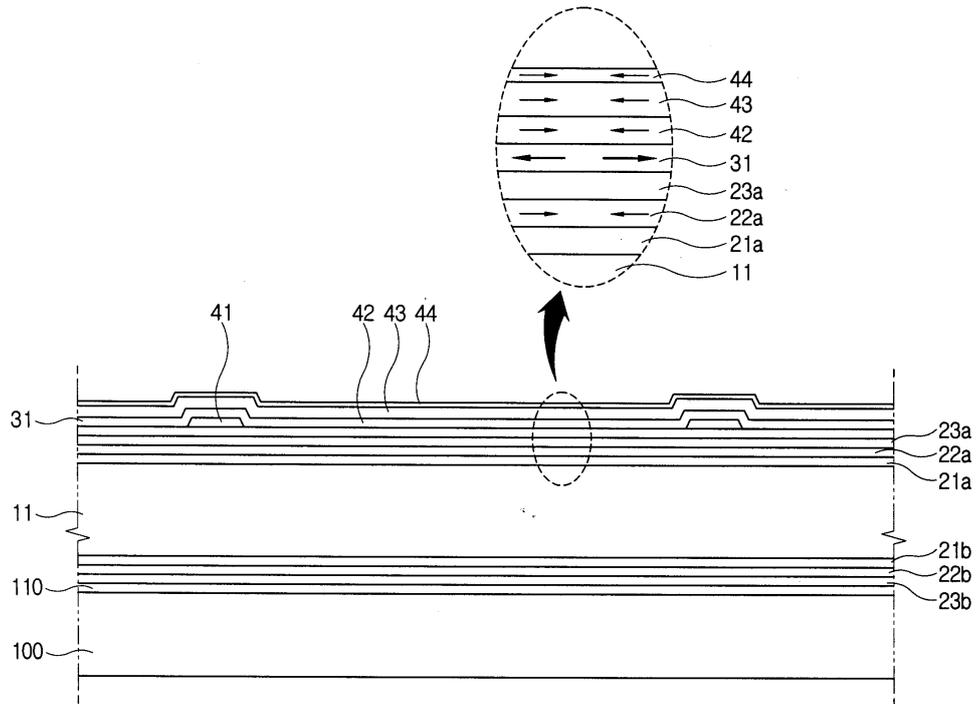
도면2a



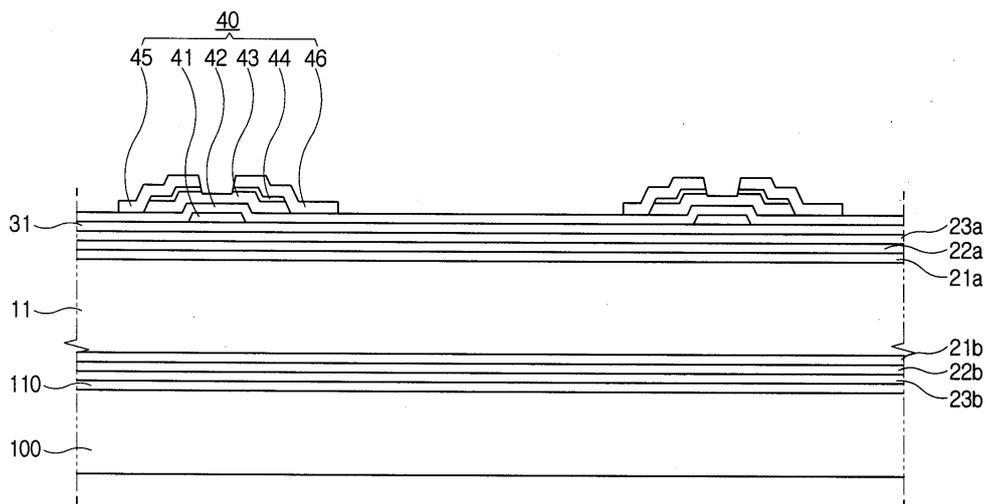
도면2b



도면2c



도면2d



도면3a



도면3b

