



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2008년03월13일  
(11) 등록번호 10-0813019  
(24) 등록일자 2008년03월06일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2001-0064812  
(22) 출원일자 2001년10월19일  
심사청구일자 2006년10월19일  
(65) 공개번호 10-2003-0032736  
(43) 공개일자 2003년04월26일  
(56) 선행기술조사문헌  
KR1020010081859 A  
KR1020010085669 A  
JP12347207 A  
US20010030718 A1

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

오원식

경기도수원시팔달구영통동1048-2번지청명마을주공아파트408-402

유형식

경기도성남시분당구야탑동535번지대우아파트211동401호

(뒷면에 계속)

(74) 대리인

박영우

전체 청구항 수 : 총 13 항

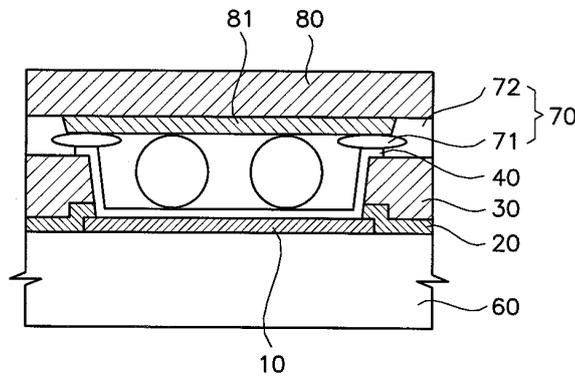
심사관 : 양성지

(54) 표시기판 및 이를 갖는 액정표시장치

(57) 요약

표시기판 및 이를 갖는 액정표시장치가 개시된다. 상기 표시기판에 형성된 패드부는 패드 금속막을 노출시키는 다수개의 비어 홈을 갖는다. 이때, 상기 비어 홈의 폭은 상기 도전 입자의 직경보다 작게 형성된다. 또한, 상기 비어 홈의 폭이 상기 도전 입자의 직경보다 클 때, 상기 비어 홈의 깊이는 상기 도전 입자의 직경보다 작게 형성된다. 따라서, 상기 패드부에서 발생하는 구동 불량을 방지할 수 있고, 상기 도전 입자의 변형율을 20 ~ 60%로 유지할 수 있음으로써 상기 패드부와 회로기판과의 접속력을 강화시킬 수 있다.

대표도 - 도3



(72) 발명자  
**윤주영**  
울산광역시동구서부동113-2325/2

**조원구**  
서울특별시은평구갈현동387번지문화아파트6/204

---

## 특허청구의 범위

### 청구항 1

회로기판으로부터 전기적인 신호를 공급받기 위한 하나 이상의 패드부가 형성된 표시기판에 있어서,

상기 패드부는

상기 표시 기판 상에 형성되고 패드 영역을 갖는 패드 금속막;

상기 패드 금속막을 커버하고 상기 패드 영역내에 다수개의 비어 홀이 형성된 보호막; 및

상기 패드 영역에 대응하여 상기 보호막 상에 형성되고, 상기 다수개의 비어 홀을 통해 상기 패드 금속막과 전기적으로 접촉된 도전막을 포함하는 것을 특징으로 하는 표시기판.

### 청구항 2

제1항에 있어서, 상기 회로기판의 각 출력 단자는 상기 대응하는 패드부의 도전막에 도전 입자를 포함하는 이방성 도전 필름(Anisotropic Conductive Film; ACF)을 개재하여 전기적으로 접촉되는 것을 특징으로 하는 표시기판.

### 청구항 3

제2항에 있어서, 상기 다수개의 비어 홀의 폭은 상기 ACF의 도전 입자의 직경 이하인 것을 특징으로 하는 표시기판.

### 청구항 4

제3항에 있어서, 상기 도전 입자의 변형율은 20 ~ 60%인 것을 특징으로 하는 표시기판.

### 청구항 5

제4항에 있어서, 상기 다수개의 비어 홀의 폭은 상기 도전 입자의 직경의 0.8배 이하인 것을 특징으로 하는 표시기판.

### 청구항 6

제2항에 있어서, 상기 다수개의 비어 홀의 깊이는 상기 도전 입자의 직경 이하인 것을 특징으로 하는 표시기판.

### 청구항 7

제6항에 있어서, 상기 다수개의 비어 홀의 깊이는 상기 도전 입자의 직경의 0.8배 ~ 0.4배인 것을 특징으로 하는 표시기판.

### 청구항 8

제1항에 있어서, 상기 다수개의 비어 홀은 상기 표시 기판의 상면에서 볼 때, 직사각형, 정사각형, 원형 또는 타원형으로 형성되는 것을 특징으로 하는 표시기판.

### 청구항 9

제1항에 있어서, 상기 표시기판은 LCD, PDP, FED, EL 중 어느 하나인 것을 특징으로 하는 표시기판.

### 청구항 10

기판 상에 형성된 다수개의 화소부 및 상기 다수개의 화소부와 연결된 다수개의 신호선의 일단부로부터 신장하여 형성되고, 패드 영역을 갖는 패드 금속막, 상기 패드 금속막을 커버하고 상기 패드 영역내에 다수개의 비어 홀이 형성된 보호막 및 상기 패드 영역에 대응하여 상기 보호막 상에 형성되고, 상기 다수개의 비어 홀을 통해 상기 패드 금속막과 전기적으로 접촉된 도전막을 구비하는 패드부를 포함하는 액정표시패널; 및

상기 액정표시패널의 패드부와 전기적으로 접촉되는 출력 단자가 형성되고, 상기 액정표시패널에 전기적인 신호를 인가하기 위한 회로기판을 포함하는 것을 특징으로 하는 액정표시장치.

**청구항 11**

제10항에 있어서, 상기 회로기판의 각 출력 단자는 상기 대응하는 패드부의 상기 도전막에 도전 입자를 포함하는 이방성 도전 필름(Anisotropic Conductive Film; ACF)을 개재하여 전기적으로 접촉되는 것을 특징으로 하는 액정표시장치.

**청구항 12**

제11항에 있어서, 상기 다수개의 비어 홀의 폭은 상기 도전 입자의 직경의 0.8배 이하인 것을 특징으로 하는 액정표시장치.

**청구항 13**

제12항에 있어서, 상기 다수개의 비어 홀의 깊이는 상기 도전 입자의 직경의 0.8배 ~ 0.4배인 것을 특징으로 하는 액정표시장치.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <10> 본 발명은 표시기판 및 이를 갖는 액정표시장치에 관한 것으로 더욱 상세하게, 표시기판에 전기적인 신호를 인가하기 위한 회로기판과의 접촉 특성을 향상시킬 수 있는 패드부가 형성된 표시 기판 및 이를 갖는 액정표시장치에 관한 것이다.
- <11> 최근 들어 정보 처리 기기는 다양한 형태, 다양한 기능, 더욱 빨라진 정보 처리 속도를 갖도록 급속하게 발전되고 있다. 이러한 정보처리 장치에서 처리된 전기적인 신호 형태를 갖는 정보는 인터페이스 역할을 하는 디스플레이 장치를 필요로 한다.
- <12> 근래에는 CRT 방식의 디스플레이 장치에 비하여, 경량, 소형이면서, 풀-컬러, 고해상도 구현 등과 같은 기능을 갖는 평판형 디스플레이 장치가 개발되고 있다. 액정 표시 장치는 현재 가장 널리 사용되고 있는 평판형 디스플레이 장치 중 하나로써, 전극이 형성된 두 장의 기판과 그 사이에 주입된 액정층으로 이루어진 액정표시패널(Liquid Crystal display panel)을 구비한다. 상기 액정표시패널의 전극에 전압을 인가하여 액정층의 액정 분자들을 재배열시킴으로써 투과되는 빛의 양을 조절하여 화상을 표시한다.
- <13> 일반적으로, 액정표시장치는 액정표시패널에 의하여 정밀한 영상을 디스플레이 하기 위해서 외부 정보처리장치에서 발생된 화상 데이터를 액정표시패널을 구동하기에 적합한 구동 신호로 변환해야 하고, 또한 구동 신호를 적합한 타이밍에 맞추어 액정표시패널로 인가해야 한다.
- <14> 이를 구현하기 위해서, 액정표시장치는 화상 데이터가 액정표시패널로 인가되기 이전에 구동 인쇄회로기판에서 신호 처리되는 과정을 필요로 한다.
- <15> 이때, 액정표시장치가 풀 컬러 디스플레이를 수행하기 위해서는 게이트 라인 및 데이터 라인을 포함하는 신호선이 TFT 기판의 일정 면적 내에 조밀하게 형성된다. 또한, 상기 신호선의 일단부에는 상기 신호선의 면적보다 더 넓게 형성된 패드가 연결된다.
- <16> 이때, 구동 인쇄회로기판으로부터 발생된 구동 신호를 정확한 타이밍으로 조밀하게 형성된 신호선으로 인가하기 위해서는 신호 전송을 위한 매개체를 필요로 한다. 이 매개체로는 COG(Chip On Glass), COF(Chip On Film), FPC(Flexible Printed Circuit film) 또는 TCP(Tape Carrier Package)가 주로 사용된다. 상기 매개체의 일측은 상기 구동 인쇄회로기판과 연결되고, 타측은 상기 패드와 전기적으로 접속되어 견고하게 고정된다.
- <17> 이때, 앞서 설명한 바와 같이 상기 패드와 인접한 패드의 간격이 너무 좁기 때문에 상기 패드를 상기 매개체와 연결하는데 통상 사용되는 미세 용접 등의 방법을 사용하기가 어렵다. 이와 같은 이유로 상기 패드는 상기 매개체와 이방성 도전 필름(Anisotropic Conductive Film, ACF)을 매개로 전기적으로 상호 접속된다.
- <18> 상기 ACF는 점성이 있는 테이프에 수  $\mu\text{m}$ 이하의 도전 입자들이 상호 일정 규칙을 갖도록 첨가하여 형성된다. 즉,

이 ACF는 접착물질과 도전 입자를 갖는 도전층 및 보호막층으로 형성되어 있다. 상기 도전 입자는 상기 매개체를 통해 전송되는 신호를 상기 패드를 통해 상기 액정표시패널로 인가하는 역할을 한다. 이때, 상기 도전 입자는 신호를 전송하는데 있어서, 일방향성을 갖는다. 즉, 상기 매개체로부터의 신호를 상기 액정표시패널로 인가할 수 있지만, 그 반대로 상기 액정표시패널로부터의 신호를 상기 매개체로 전송할 수는 없다.

- <19> 또한, 상기 ACF는 상기 액정표시패널과 상기 매개체에 개재된 상태에서 열압착됨으로써 상기 접착 물질에 의해 상기 패드 및 매개체와 각각 접착되고, 또한, 상기 도전 입자의 탄성 변형에 의한 복원력에 의해 더욱 견고하게 접착된다.
- <20> 도 1은 종래의 패드의 구조를 설명하기 위한 평면도이고, 도 2a 내지 도 2d는 도 1에 도시된 패드의 공정 단면도이다. 단, 도 1 내지 도 2d에서는 액정표시장치의 게이트 라인으로부터 연장하여 형성되는 게이트 패드의 구조를 예로 들어 설명한다. 또한, 상기 매개체로서 TCP를 사용한 것을 예로 들어 설명한다.
- <21> 도 1 및 도 2a를 참조하면, 절연 물질로 이루어진 기판(60) 상에 알루미늄(Al) 내지 크롬(Cr) 등의 금속을 증착하고, 패터닝하여 게이트 패드(10)를 형성한다. 이어서, 도 2b에 도시된 바와 같이 상기 게이트 패드(10)가 형성된 기판(60)의 전면에 질화 실리콘을 플라즈마 화학 증착(plasma chemical vapor deposition; LPCVD) 방법으로 적층하여 게이트 절연막(20)을 형성한다.
- <22> 도 2c에 도시된 바와 같이, 상기 게이트 패드(10) 및 주변부의 전면에 유기 레지스트를 적층하여 유기 절연막(30)을 형성한다. 상기 게이트 패드(10) 영역 위에 개구부(11)를 형성하기 위하여 상기 유기 절연막(30)의 상부에 마스크(31)를 위치시킨다. 다음에, 상기 유기 절연막(30)을 노광 및 현상 공정을 통하여 상기 유기 절연막(30)에 상기 게이트 패드(10)를 노출시키는 개구부(11)를 형성한다. 이때, 상기 유기 절연막(30)의 하부의 상기 게이트 절연막(20)도 함께 제거되어, 상기 게이트 패드(10)를 부분적으로 노출시키는 개구부(11)를 형성한다.
- <23> 이후, 도 2d에 도시된 바와 같이 상기 개구부(11)의 내면 및 상기 개구부(11)의 주변의 상기 유기 절연막(30)상에 도전막(40)을 형성한다. 이때, 상기 도전막(40)은 알루미늄과 같은 금속 물질 및 ITO(Indium Tin Oxide) 또는 IZO(indium zinc oxide)를 포함하는 투명성 도전 물질로 이루어진다.
- <24> 도 3을 참조하면, 상기 게이트 패드(10)상에 형성된 도전막(40) 상에 이방성 도전성 필름(70)을 위치시킨 후, 게이트측 TCP(80)의 출력 단자(81)들과 얼라인 한 후, 압착공정을 수행한다. 이로써, 상기 도전막(40)과 상기 게이트측 TCP(80)의 출력 단자(81)는 상기 도전 입자(71)에 의해 상호 전기적으로 접속된다.
- <25> 그러나, 도 3에서 보는 바와 같이 상기 유기 절연막(30)과 게이트 패드(10) 사이의 단차로 인하여 상기 게이트측 TCP(80)가 상기 게이트 패드(10)에 잘 부착되지 않거나 부착했어도 떨어지게 되는 문제점이 발생한다. 이는 상기 이방성 도전 입자(71)와 상기 유기 절연막(30)의 두께 차이가 크지 않아 상기 이방성 도전 입자(71)를 상기 게이트 패드(10)에 압착할 때 상기 이방성 도전 입자(71)에 충분한 압착력을 전달할 수 없기 때문이다.
- <26> 또한, 상기 게이트 패드(10)에 상기 게이트측 TCP(80)가 잘못 부착된 경우 상기 게이트측 TCP(80)를 떼어내어 다시 부착시킬 경우 상기 게이트 패드(10)에 형성된 이물질들을 제거하기 위해 먼봉 등으로 상기 기판을 닦는 작업을 수행한다. 이때, 상기 유기 절연막(30)은 상기 게이트 절연막(20)과의 접착력이 약하고 또한, 상기 유기 절연막(30)과 게이트 패드(10) 사이의 단차로 인해 상기 유기 절연막(30)이 상기 게이트 절연막(20)으로부터 떨어질 수 있다. 이로 인하여 상기 유기 절연막(30) 위에 형성되어 있는 상기 도전막(40)이 상기 유기 절연막(30)과 함께 떨어져서 인접하고 있는 패드 사이에 놓이게 되어 패드 사이에 단락이 발생한다.
- <27> 그러나, 상기 유기 절연막(30)은 다수의 게이트 패드(10)들 사이에서 서로 인접하는 게이트 패드들 간의 전기적 인 단락(short)을 방지하는 역할도 수행하기 때문에, 상기 게이트 패드(10) 부분과 그 주위에 형성된 상기 유기 절연막(30)을 제거할 경우에는 인접한 게이트 패드들 사이에 전기적인 단락이 발생할 가능성이 매우 높아지며 결과적으로 제품의 신뢰성이 저하되는 문제가 발생하게 된다. 따라서, 상기 게이트 패드(10) 부위에서 상기 유기 절연막(30)을 완전하게 제거할 수는 없다.

**발명이 이루고자 하는 기술적 과제**

- <28> 따라서, 본 발명의 제 1 목적은 패드부와 회로기판과의 접속 특성을 향상시키고, 구동 불량을 최소화할 수 있는 표시기판을 제공하는데 있다.
- <29> 본 발명의 제 2 목적은 패드부와 회로기판과의 접속 특성을 향상시키고, 구동 불량을 최소화할 수 있는 표시기판을 갖는 액정 표시 장치를 제공하는 데 있다.

**발명의 구성 및 작용**

- <30> 상술한 제 1 목적을 달성하기 위한 본 발명에 따른 표시기관은, 회로기관으로부터 전기적인 신호를 공급받기 위한 하나 이상의 패드부를 구비한다. 상기 패드부는 상기 표시 기관 상에 형성되고 패드 영역을 갖는 패드 금속막, 상기 패드 금속막을 커버하고 상기 패드 영역내에 다수개의 비어 홀이 형성된 보호막 및 상기 패드 영역에 대응하여 상기 보호막 상에 형성되고, 상기 다수개의 비어 홀을 통해 상기 패드 금속막과 전기적으로 접촉된 도전막을 포함한다.
- <31> 상기 회로기관의 각 출력 단자는 상기 대응하는 패드부의 도전막에 이방성 도전 필름(Anisotropic Conductive Film; ACF)을 개재하여 전기적으로 접촉된다.
- <32> 상기 다수개의 비어 홀의 폭은 상기 ACF의 도전 입자의 직경 이하인 것이 바람직하다.
- <33> 또한, 상기 도전 입자의 변형율은 20 ~ 60%인 것이 바람직하다. 따라서, 상기 다수개의 비어 홀의 폭은 상기 도전 입자의 직경의 0.8배 이하로 형성된다.
- <34> 상기 다수개의 비어 홀의 깊이는 상기 도전 입자의 직경 이하로 형성되고, 바람직하게는 상기 도전 입자의 직경의 0.8배 ~ 0.4배로 형성된다.
- <35> 한편, 상기 다수개의 비어 홀은 상기 표시 기관의 상면에서 볼 때, 직사각형, 정사각형, 삼각형, 원형 또는 타원형으로 형성된다.
- <36> 상기 표시기관은 LCD, PDP, FED, EL 중 어느 하나이다.
- <37> 상술한 제 2 목적을 달성하기 위한 본 발명에 따른 액정표시장치는, 패드부를 포함하는 액정표시패널 및 상기 액정표시패널의 패드부와 전기적으로 접촉되는 출력 단자가 형성되고, 상기 액정표시패널에 전기적인 신호를 인가하기 위한 회로기관을 포함한다.
- <38> 이때, 상기 액정표시패널의 패드부는 기관 상에 형성된 다수개의 화소부 및 상기 다수개의 화소부와 연결된 다수개의 신호선의 일단부로부터 신장하여 형성되고, 패드 영역을 갖는 패드 금속막, 상기 패드 금속막을 커버하고 상기 패드 영역내에 다수개의 비어 홀이 형성된 보호막 및 상기 패드 영역에 대응하여 상기 보호막 상에 형성되고, 상기 다수개의 비어 홀을 통해 상기 패드 금속막과 전기적으로 접촉된 도전막을 구비한다.
- <39> 상기 회로기관의 각 출력 단자는 상기 대응하는 패드부의 상기 도전막에 이방성 도전 필름(Anisotropic Conductive Film; ACF)을 개재하여 전기적으로 접촉된다.
- <40> 상술한 표시기관 및 이를 갖는 액정표시장치에 따르면, 상기 패드부는 패드 금속막을 노출시키는 다수개의 비어 홀을 갖는다. 이때, 상기 비어 홀의 폭은 상기 도전 입자의 직경보다 작게 형성된다. 또한, 상기 비어 홀의 폭이 상기 도전 입자의 직경보다 클 때, 상기 비어 홀의 깊이는 상기 도전 입자의 직경보다 작게 형성된다.
- <41> 따라서, 상기 패드부에서 발생하는 구동 불량을 방지할 수 있고, 상기 도전 입자의 변형율을 20 ~ 60%로 유지함으로써 상기 패드부와 회로기관과의 접촉력을 강화시킬 수 있다.
- <42> 이하, 첨부한 도면을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.
- <43> 도 4는 본 발명의 바람직한 일 실시예에 따른 액정표시장치를 나타낸 사시도이다.
- <44> 도 4를 참조하면, 액정표시장치(600)는 액정표시패널(300), 상기 액정표시패널(300)에 구동 신호를 인가하기 위한 게이트 인쇄회로기관(400) 및 데이터 인쇄회로기관(500)을 포함한다.
- <45> 상기 액정 표시 패널(300)은 박막 트랜지스터 기관(200), 컬러 필터 기관(100) 및 상기 두 기관(200, 100) 사이에 주입되는 액정(도시 안됨)을 포함한다.
- <46> 상기 박막 트랜지스터 기관(200)은 매트릭스상의 박막 트랜지스터(미도시)가 형성되어 있는 투명한 유리기관이다. 상기 박막 트랜지스터들의 소오스 전극(214; 도 8c에 도시됨)에는 데이터 라인(220)이 연결되며, 게이트 전극(211)에는 게이트 라인(230)이 연결된다. 또한, 드레인 전극(215)에는 투명한 도전성 재질인 ITO로 이루어진 화소전극(217)이 형성된다.
- <47> 상기 박막 트랜지스터 기관(200)과 대향하여 컬러 필터 기관(100)이 구비된다. 상기 컬러 필터 기관(100)은 광이 통과하면서 소정의 색이 발현되는 색화소인 RGB 화소가 박막공정에 의해 형성된 기관이다. 상기 컬러 필터

기관(100)의 전면에는 ITO로 이루어진 공통전극이 도포되어 있다.

- <48> 상술한 박막 트랜지스터 기관(200)의 트랜지스터의 게이트 전극(211) 및 소오스 전극(214)에 전원이 인가되어 박막 트랜지스터가 턴-온(turn-on)되면, 화소 전극(217)과 컬러 필터 기관(100)의 공통 전극사이에는 전계가 형성된다. 이러한 전계에 의해 박막 트랜지스터 기관(200)과 컬러 필터 기관(100)사이에서 주입된 액정의 배열각이 변화되고 변화된 배열각에 따라서 광투과도가 변경되어 원하는 화소를 얻게 된다.
- <49> 한편, 상기 액정표시패널(300)의 액정의 배열각과 액정이 배열되는 시기를 제어하기 위하여 박막 트랜지스터의 게이트 라인(230)과 데이터 라인(220)에는 구동신호 및 타이밍 신호가 인가된다. 도시한 바와 같이, 상기 액정표시패널(300)의 소오스측에는 데이터 구동 신호의 인가 시기를 결정하는 데이터측 TCP(510)가 부착되어 있고, 게이트측에는 게이트의 구동신호의 인가시기를 결정하기 위한 게이트측 TCP(410)가 부착되어 있다.
- <50> 상기 데이터 인쇄회로기판(500) 및 게이트 인쇄회로기판(400)은 상기 액정표시패널(300)의 외부로부터 영상 신호를 입력받아 상기 게이트 라인(230) 및 데이터 라인(220)에 각각 구동 신호를 인가한다. 이때, 상기 데이터 인쇄회로기판(500) 및 게이트 인쇄회로기판(400)은 데이터측 TCP(510) 및 게이트측 TCP(410)에 각각 접속된다. 상기 데이터 인쇄회로기판(500)에는 컴퓨터 등과 같은 외부의 정보처리장치(도시 안됨)로부터 발생한 영상신호를 인가 받아 상기 액정표시패널(300)의 데이터 라인(220)에 데이터 구동신호를 제공하기 위한 소오스부가 형성되고, 게이트 인쇄회로기판(400)에는 상기 액정표시패널(300)의 게이트 라인(230)에 게이트 구동신호를 제공하기 위한 게이트부가 형성된다. 즉, 데이터 인쇄회로기판(500) 및 게이트 인쇄회로기판(400)은 액정표시장치(600)를 구동하기 위한 신호인 게이트 구동신호, 데이터 신호 및 이들 신호들을 적절한 시기에 인가하기 위한 복수의 타이밍 신호들을 발생시켜서, 게이트 구동신호는 게이트측 TCP(410)를 통하여 상기 게이트 라인(230)에 인가하고, 데이터 신호는 데이터측 TCP(510)를 통하여 상기 데이터 라인(220)에 인가한다.
- <51> 도 5는 도 4에 도시된 액정표시장치의 실장 구조를 구체적으로 나타낸 절개 사시도이다. 단, 데이터 패드(250)를 설명함으로써 이와 동일한 구조를 갖는 게이트 패드(240)의 설명을 대신한다.
- <52> 도 5를 참조하면, 상기 박막 트랜지스터 기관(200)은 박막 트랜지스터가 형성되어 화상이 디스플레이되는 화소부(210)를 갖는다. 또한, 상기 박막 트랜지스터 기관(200)의 테두리 부분에 형성되고, 상기 게이트측 TCP(410)와 결합되는 게이트 패드부(240) 및 상기 데이터측 TCP(510)와 결합되는 데이터 패드부(250)를 갖는다. 이때, 상기 데이터 패드부(250)에는 상기 다수개의 데이터 라인(220)으로부터 연장하여 형성되고, 상기 다수개의 데이터 라인(220)보다 면적이 더 넓은 다수개의 데이터 패드(251)가 형성된다.
- <53> 도 5에서 보는 바와 같이, 상기 데이터측 TCP(510)에는 구동 IC 칩(511)이 실장된다. 상기 구동 IC 칩(511)으로부터 상기 데이터 인쇄회로기판(500)측에 위치하는 단자들은 외부 신호가 입력되는 입력 단자(512)들이고, 상기 액정표시패널(300)측에 위치하는 단자들은 상기 외부 신호가 출력되는 출력 단자(513)들이다.
- <54> 상기 데이터 패드(251)는 상기 데이터측 TCP(510)의 출력 단자(513)와 각각 대응하여 연결된다. 이때, 상기 데이터 패드(251)와 상기 출력 단자(513) 사이에는 이방성 도전 필름(260)이 개재된다. 상기 이방성 도전 필름(260)은 상기 박막 트랜지스터 기관(200)과 상기 데이터측 TCP(510)를 접촉시키기 위한 접촉 물질(261) 및 상기 데이터 패드(251)와 상기 출력 단자(513)를 전기적으로 도전시키기 위한 도전 입자(262)를 갖는다.
- <55> 상기 박막 트랜지스터 기관(200) 및 상기 데이터측 TCP(510)는 상기 데이터 패드(251) 및 상기 출력 단자(513) 사이에 이방성 도전 필름(260)이 개재된 상태에서 가압되어 접촉된다.
- <56> 도 6 및 도 7은 도 5에 도시된 데이터 패드부를 구체적으로 설명하기 위한 확대도이다. 단, 데이터 패드부(250)의 형상을 설명함으로써 이와 동일한 형상을 갖는 게이트 패드부(240)의 설명을 대신한다.
- <57> 도 6 및 도 7을 참조하면, 상기 데이터 패드부(250, 280)의 상기 데이터 패드(251, 281) 상에는 다수개의 제 1 비어 홀(242a, 282a)이 형성된다. 상기 다수개의 제 1 비어 홀(242a, 282a)은 후술될 소정의 폭과 깊이로 형성된다. 또한, 상기 다수개의 제 1 비어 홀(242a, 282a)은 상기 기관(200)의 상면에서 볼 때, 직사각형, 정사각형, 삼각형, 원형 또는 타원형으로 형성될 수 있다.
- <58> 상기 데이터 패드(251)를 전체적으로 노출시키지 않고, 상기 다수개의 제 1 비어 홀(252a, 282a)을 통해 부분적으로 노출시킴으로써 상기 데이터 패드부(250, 280)와 상기 도전 입자(262)의 접촉 면적을 최대화할 수 있다.
- <59> 또한, 상기 데이터 패드(251)에 상기 데이터측 TCP(510)가 잘못 부착된 경우 상기 데이터측 TCP(510)를 떼어내어 다시 부착시킬 경우 상기 데이터 패드(251)에 형성된 이물질을 제거하기 위해 면봉 등으로 상기 데이터 패드부(250, 280)를 닦는 작업을 수행한다. 이때, 상기 데이터 패드부(250, 280)에 가해지는 외력을 다수의 구멍을

통하여 분산시킬 수 있다.

- <60> 도 8a 내지 도 8e는 본 발명의 일 실시예에 따른 박막 트랜지스터 기판의 제조 공정을 나타낸 단면도이다.
- <61> 도 8a를 참조하면, 유리 또는 세라믹 등과 같은 비전도성 물질로 이루어진 기판(200)상에 스위칭 소자로서 박막 트랜지스터를 형성한다. 먼저, 기판(200)상에 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 탄탈륨(Ta), 티타늄(Ti), 구리(Cu) 또는 텅스텐(W) 등과 같은 금속을 증착하여 금속층(211, 241)을 형성한다. 상기 기판(200)은 상기 박막 트랜지스터가 형성되어 화상을 표시하기 위한 화소부(210), 상기 화소부(210)의 주변 영역으로 상기 게이트층 TCP(410)와 접속되는 게이트 패드부(240) 및 데이터층 TCP(510)와 접속되는 데이터 패드부(250)를 갖는다.
- <62> 상기 금속층(211, 241)을 통상적인 사진 식각공정에 의해 패터닝(patterning)하여 이미지를 형성하기 위한 화소가 형성되는 화소부(210)에는 상기 기판(200)의 폭 방향을 따라 소정의 간격으로 배열되는 게이트 라인(230) 및 상기 게이트 라인(230)으로부터 분기되는 게이트 전극(211)을 형성한다. 이와 동시에, 상기 화소부(210)에 전기적인 신호를 인가하기 위하여 상기 화소부(210)의 주변 영역에 형성된 상기 게이트 패드부(240)에는 상기 게이트 라인(230)으로부터 연장되어 게이트 패드(241)를 형성한다. 이때, 상기 게이트 패드(241)는 게이트 전극(211) 및 게이트 라인(230)에 비하여 넓은 면적을 갖도록 형성된다.
- <63> 또한, 상기 게이트 전극(211), 게이트 패드(241) 및 게이트 라인(230)은 각기 알루미늄-구리(Al-Cu)의 합금이나 알루미늄-실리콘-구리(Al-Si-Cu)와 같은 합금을 사용하여 형성될 수도 있다.
- <64> 도 8b를 참조하면, 게이트 전극(211), 게이트 패드(241) 및 게이트 라인(230)이 형성된 기판(200)의 전면에 질화 실리콘(Si<sub>3</sub>N<sub>4</sub>)을 플라즈마 화학 기상 증착 방법으로 적층하여 게이트 절연막(212)을 형성한다.
- <65> 계속하여, 도 8c를 참조하면, 상기 게이트 절연막(212) 상에 아몰퍼스 실리콘막 및 인 시튜(in-situ)로 도핑된 n<sup>+</sup> 아몰퍼스 실리콘막을 플라즈마 화학 기상 증착 방법으로 차례로 적층한다. 다음, 적층된 아몰퍼스 실리콘막 및 n<sup>+</sup> 아몰퍼스 실리콘막을 패터닝하여 게이트 절연막(212) 중, 아래에 게이트 전극(211)이 위치한 부분의 상부에는 반도체층(213) 및 오믹 콘택층(218)을 형성한다.
- <66> 이때, 아몰퍼스 실리콘막에 소정의 강도를 갖는 레이저를 조사하여 반도체층(213)을 폴리 실리콘층으로 전환시킬 수 있다.
- <67> 계속하여, 상기 결과물이 형성된 기판(200)상에 알루미늄, 몰리브덴, 탄탈륨, 티타늄, 크롬, 텅스텐 또는 구리 등과 같은 금속으로 이루어진 금속층을 적층한 후, 적층된 금속층을 패터닝하여 상기 게이트 라인(230)에 직교하는 데이터 라인(220), 데이터 라인(220)으로부터 분기되는 소오스 전극(214)과 드레인 전극(215)을 형성한다. 또한, 상기 데이터 라인(220)의 일단부에 데이터 패드(251)를 형성한다. 이에 따라, 상기 기판(200)의 화소부(210)에는 게이트 전극(211), 반도체층(213), 오믹 콘택층(218), 소오스 전극(214) 및 드레인 전극(215)을 포함하는 박막 트랜지스터가 완성된다. 또한, 상기 게이트 패드부(240) 및 데이터 패드부(250)에는 각각 게이트 패드(241)와 데이터 패드(251)가 형성된다. 이때, 데이터 라인(220)과 게이트 라인(230) 사이에는 게이트 절연막(220)이 개재되어 데이터 라인(220)과 게이트 라인(230)사이에 전기적인 단락이 일어나는 것을 방지한다.
- <68> 도 8d를 참조하면, 상기 기판(200)의 화소부(210), 게이트 패드부(240) 및 데이터 패드부(250)의 전면에는 감광성 유기 레지스트(resist)를 스핀 코팅 방법으로 도포하여 제 1 내지 제 3 보호막(216, 242, 252)을 형성한다.
- <69> 이후, 콘택 홀(216a), 게이트 패드(241) 및 데이터 패드(251)를 노출시키기 위한 마스크(270)를 상기 제 1 내지 제 3 보호막(216, 242, 252)의 상부에 위치시킨 다음, 소정의 노광량으로 풀 노광 공정을 진행하고, 현상 공정을 통하여 상기 제 1 보호막(216)에 박막 트랜지스터의 드레인 전극(215)을 노출시키는 콘택 홀(216a)을 형성한다.
- <70> 이때, 상기 풀 노광 공정에 의해 상기 게이트 패드부(240)에 형성된 게이트 패드(241)의 위에 형성된 제 2 보호막(242)이 부분적으로 제거된다. 즉, 상기 제 2 보호막(242)에 상기 게이트 패드(241)를 부분적으로 노출시키기 위한 다수개의 제 1 비어홀(242a)을 형성한다. 또한, 상기 풀 노광 공정에 의해 상기 데이터 패드부(250)에 형성된 데이터 패드(252)의 위에 형성된 제 3 보호막(252)이 부분적으로 제거된다. 즉, 상기 제 3 보호막(252)에 상기 데이터 패드(251)를 부분적으로 노출시키기 위한 다수개의 제 2 비어홀(252a)을 형성한다.
- <71> 상기 제 1 내지 제 3 보호막(216, 242, 252)은 BCB(bisbenzocyclobutene) 또는 PFCB(perfluorocyclobutene) 등으로 이루어진 유기 절연 물질로 이루어진다. 또한, 상기 제 1 내지 제 3 보호막(216, 242, 252)은 산화 규소막

(SiO<sub>2</sub>) 또는 질화 규소막(SiN) 따위의 무기 절연 물질로 이루어질 수 있다.

- <72> 도 8e를 참조하면, 상기 제 1 보호막(216) 위에는 박막 트랜지스터로부터 화상 신호를 받아 상판의 전극과 함께 전기장을 생성하는 화소 전극(217)이 형성된다. 화소 전극(217)은 알루미늄과 같은 금속물질 및 ITO 또는 IZO 따위의 투명한 도전 물질로 만들어지며, 상기 콘택홀(216a)을 통하여 드레인 전극(215)과 물리적, 전기적으로 연결되어 화상 신호를 전달받는다.
- <73> 한편, 상기 게이트 패드(241)와 대응하는 상기 제 2 보호막(242) 및 상기 다수개의 제 1 비어 홀(242a)을 통해 노출된 상기 게이트 패드(241) 상에는 제 1 도전막(243)이 형성된다. 또한, 상기 데이터 패드(251)와 대응하는 상기 제 3 보호막(252) 및 상기 다수개의 제 2 비어 홀(252a)을 통해 노출된 상기 데이터 패드(251) 상에는 제 2 도전막(253)이 형성된다. 상기 제 1 및 제 2 도전막(243, 253)은 알루미늄과 같은 금속 물질 및 ITO 또는 IZO 따위의 투명한 도전 물질로 만들어진다. 이때, 상기 제 1 및 제 2 도전막(243, 253)은 상기 제 2 및 제 3 보호막(242, 252) 및 상기 다수개의 제 1 및 2 비어 홀(242a, 252a)에 의해 드러난 상기 게이트 및 데이터 패드(241, 251) 상에 균일하게 도포된다.
- <74> 도 9 및 도 10은 데이터 패드와 데이터측 TCP의 접속 과정을 나타낸 단면도이다. 단, 도 9 및 도 10을 참조하면 데이터 패드의 구조를 설명함으로써, 게이트 패드의 구조의 설명을 대신한다.
- <75> 도 9를 참조하면, 상기 기판(200)의 상기 데이터 패드부(250)에 형성된 상기 데이터 패드(251)상에 도전 입자(262)를 포함하는 이방성 도전 필름(260)을 위치시킨다.
- <76> 상기 데이터 패드(251)에는 다수개의 제 2 비어 홀(252a)이 형성된다. 이때, 상기 다수개의 제 2 비어 홀(252a)의 폭(W1)은 상기 제 2 비어 홀(252a)의 깊이(D1)보다 작다. 이러한 경우, 상기 제 2 비어 홀(252a)의 폭(W1)은 상기 도전 입자(262)의 제 1 직경(L1)보다 작은 것이 바람직하다. 일반적으로, 상기 도전 입자(262)의 제 1 직경(L1)은 3 ~ 10 $\mu$ m이며, 여기서는 상기 도전 입자(262)의 제 1 직경(L1)이 5 $\mu$ m인 것을 예로 들어 설명한다. 이때, 상기 제 2 비어 홀(252a)의 폭(W1)은 5 $\mu$ m보다 작게 형성된다.
- <77> 이와 같이 형성된 상기 데이터 패드(251)에 상기 데이터측 TCP(510)에 형성된 출력 단자(513)가 대향하도록 배치된다. 이후, 상기 데이터측 TCP(510)와 상기 데이터 패드(251)를 열압착시킨다.
- <78> 도 10에서 보는 바와 같이, 상기 데이터측 TCP(510)와 상기 데이터 패드(251)가 압착되면, 상기 도전 입자(262)는 상기 데이터측 TCP(510) 및 상기 데이터 패드(251)의 제 2 도전막(253)과 각각 접촉됨으로써 상기 데이터측 TCP(510)와 상기 데이터 패드(251)가 전기적으로 도전된다.
- <79> 이와 같이, 압착에 의해 상기 도전 입자(260)가 상기 데이터측 TCP(510) 및 상기 제 2 도전막(253)과 접촉되면, 상기 도전 입자(262)의 형태가 변형된다. 즉, 상기 도전 입자(262)의 제 1 직경(L1)은 압착된 후에는 제 2 직경(L2)으로 변형된다. 이때, 상기 제 2 직경(L2)은 상기 제 1 직경(L1)보다 크다.
- <80> 상기 도전 입자(262)의 압착되기 전과 압착된 후의 직경의 변형율(R)은 다음 (식1)에 의해 정의된다.
- <81> (식1)  $R = (L2 - L1)/L1 * 100$
- <82> 상기 (식1)에 따르면, 상기 도전 입자(262)의 변형율은 20 ~ 60%인 것이 바람직하다. 즉, 상기 도전 입자(262)의 제 1 직경(L1)이 5 $\mu$ m일 때, 상기 도전 입자(262)의 제 2 직경(L2)은 6 ~ 8 $\mu$ m인 것이 바람직하다.
- <83> 또한, 상기 도전 입자(262)가 상기 제 2 비어 홀(252a)에 삽입되지 않도록 하기 위해서는 상기 제 2 비어 홀(252a)의 폭(W1)이 상기 도전 입자(262)의 제 1 직경(L1)의 0.8배인 4 $\mu$ m 이하로 형성되는 것이 더욱 바람직하다. 즉, 상기 제 2 비어 홀(252a)의 폭(W1)이 상기 도전 입자(262)의 제 1 직경(L1)이 같으면, 압착시 상기 도전 입자(262)는 형태가 변형되지 않고, 그대로 제 2 비어 홀(252a)에 삽입되기 때문이다.
- <84> 여기서, 설명의 편의를 도모하기 위하여 상기 제 2 비어홀(252a)이 직사각형의 단면을 갖는 경우를 예로 들어 설명하지만, 도 8e에 도시된 바와 같이 상기 제 2 비어 홀(252a)이 사다리꼴의 형태의 단면을 갖는 경우에도 적용되는 것은 당연한 것이다.
- <85> 도 11 및 도 12는 본 발명의 다른 실시예에 따른 데이터 패드와 데이터측 TCP의 접속 과정을 나타낸 단면도이다.
- <86> 도 11을 참조하면, 상기 기판(200)의 데이터 패드부(250)에 형성된 상기 데이터 패드(251)상에 도전 입자(262)를 포함하는 이방성 도전 필름(260)을 위치시킨다.

- <87> 상기 데이터 패드(251)에는 다수개의 제 3 비어 홀(272a)이 형성된다. 이때, 상기 다수개의 제 3 비어 홀(272 a)의 깊이(D2)는 상기 제 3 비어 홀의 폭(W2)보다 크다. 이러한 경우, 상기 제 3 비어 홀(272a)의 폭(W2)은 상기 도전 입자(262)의 제 3 직경(L3)보다 작은 것이 바람직하다. 구체적으로, 상기 도전 입자(262)의 제 3 직경(L3)이 5 $\mu$ m일 때, 상기 제 3 비어 홀(272a)의 깊이(D2)는 5 $\mu$ m보다 작게 형성된다.
- <88> 이와 같이 형성된 상기 데이터 패드(251)에 상기 데이터층 TCP(510)에 형성된 출력 단자(513)가 대향하도록 배치된다. 이후, 상기 데이터층 TCP(510)와 상기 데이터 패드(251)를 열압착시킨다.
- <89> 도 12에서 보는 바와 같이, 상기 데이터층 TCP(510)와 상기 데이터 패드(251)가 압착되면, 상기 도전 입자(262)는 상기 데이터층 TCP(510) 및 상기 데이터 패드(251)의 제 3 도전막(273)과 각각 접촉됨으로써 상기 데이터층 TCP(510)와 상기 데이터 패드(251)가 전기적으로 도전된다.
- <90> 이와 같이, 압착에 의해 상기 도전 입자(262)가 상기 데이터층 TCP(510) 및 상기 제 3 도전막(273)과 접촉되면, 상기 도전 입자(262)의 형태가 변형된다. 즉, 상기 도전 입자(262)의 제 3 직경(L3)은 압착된 후에는 제 4 직경(L4)으로 변형된다. 이때, 상기 도전 입자(262)의 제 4 직경(L4)은 상기 제 3 직경(L3)보다 작다.
- <91> 상기 도전 입자(262)의 압착되기 전과 압착된 후의 직경의 변형율(R)은 다음 (식2)에 의해 정의된다.
- <92> (식2)  $R = (L3 - L4)/L1 * 100$
- <93> 상기 (식2)에 따르면, 상기 도전 입자(262)의 변형율은 20 ~ 60%인 것이 바람직하다. 즉, 상기 도전 입자(262)의 제 3 직경(L1)이 5 $\mu$ m일 때, 상기 도전 입자(262)의 제 4 직경(L2)은 2 ~ 4 $\mu$ m인 것이 바람직하다.
- <94> 이때, 상기 도전 입자(262)의 변형율이 20 ~ 60%일 수 있도록 상기 제 3 비어 홀(272a)의 깊이(D2)는 상기 도전 입자(262)의 제 4 직경(L4)의 범위내에 존재하는 것이 바람직하다. 즉, 상기 제 3 비어 홀(272a)의 깊이(D2)는 상기 도전 입자(262)의 제 3 직경(L3)의 0.4 ~ 0.8 배인 2 ~ 4 $\mu$ m의 범위내에 존재한다.

**발명의 효과**

- <95> 상술한 표시기판 및 이를 갖는 액정표시장치에 따르면, 상기 패드부는 패드 금속막을 노출시키는 다수개의 비어 홀을 갖는다. 이때, 상기 비어 홀의 폭은 상기 도전 입자의 직경보다 작게 형성한다. 또한, 상기 비어 홀의 폭이 상기 도전 입자의 직경보다 클 때, 상기 비어 홀의 깊이는 상기 도전 입자의 직경보다 작게 형성한다.
- <96> 따라서, 상기 패드부에 다수개의 비어 홀을 형성함으로써 상기 패드부에 가해지는 외력을 다수의 구멍을 통하여 분산시킴으로써 상기 패드부에서 발생하는 구동 불량을 방지할 수 있다.
- <97> 또한, 상기 비어 홀의 사이즈를 상기 도전 입자의 직경을 고려하여 형성함으로써 상기 도전 입자의 변형율을 20 ~ 60%로 유지할 수 있고, 그러므로 상기 패드부와 회로기판과의 접촉력을 강화시킬 수 있다.
- <98> 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

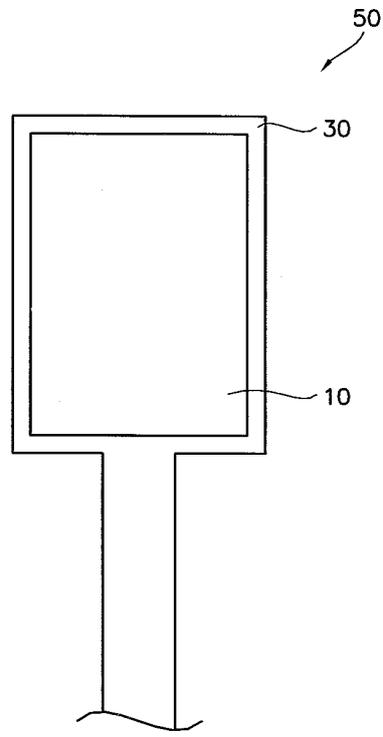
**도면의 간단한 설명**

- <1> 도 1은 종래의 게이트 패드의 구조를 설명하기 위한 평면도이다.
- <2> 도 2a 내지 도 2d는 도 1에 도시된 게이트 패드의 공정 단면도이다.
- <3> 도 3은 도 2d에 도시된 게이트 패드에 게이트층 TCP를 연결한 상태를 나타낸 단면도이다.
- <4> 도 4는 본 발명의 바람직한 일 실시예에 따른 액정표시장치를 나타낸 사시도이다.
- <5> 도 5는 도 4에 도시된 액정표시장치의 실장 구조를 구체적으로 나타낸 절개 사시도이다.
- <6> 도 6 및 도 7은 도 5에 도시된 데이터 패드를 구체적으로 설명하기 위한 확대도이다.
- <7> 도 8a 내지 도 8e는 본 발명의 일 실시예에 따른 박막 트랜지스터 기판의 제조 공정을 나타낸 단면도이다.
- <8> 도 9 및 도 10은 데이터 패드와 데이터층 TCP의 접속 과정을 나타낸 단면도이다.
- <9> 도 11 및 도 12는 본 발명의 다른 실시예에 따른 데이터 패드와 데이터층 TCP의 접속 과정을 나타낸

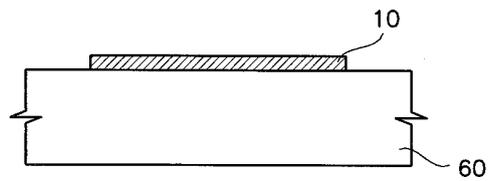
단면도이다.

도면

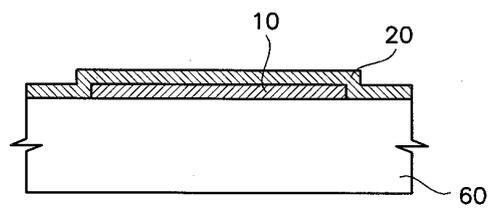
도면1



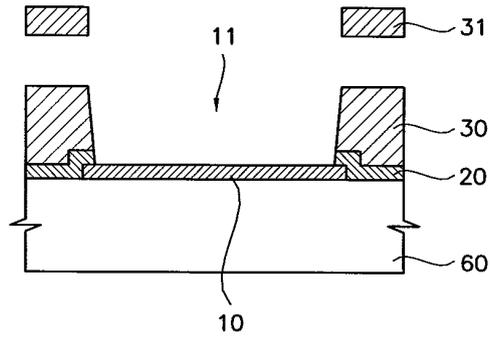
도면2a



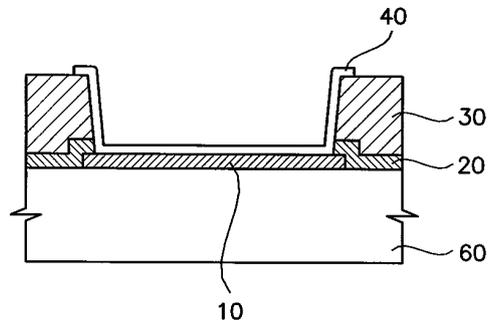
도면2b



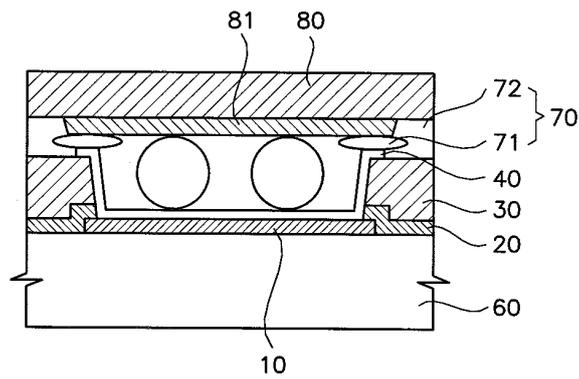
도면2c



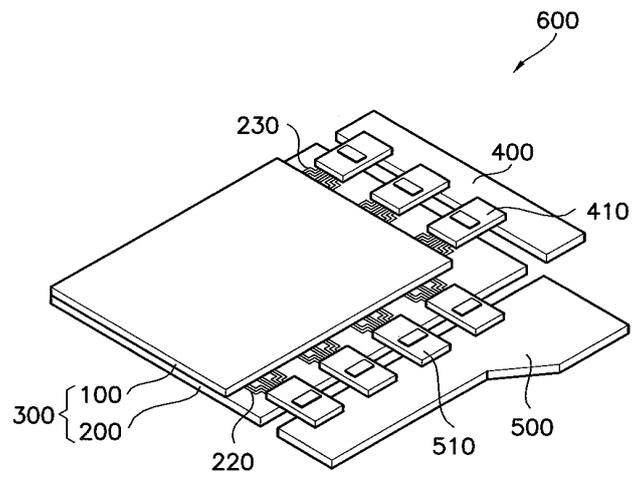
도면2d



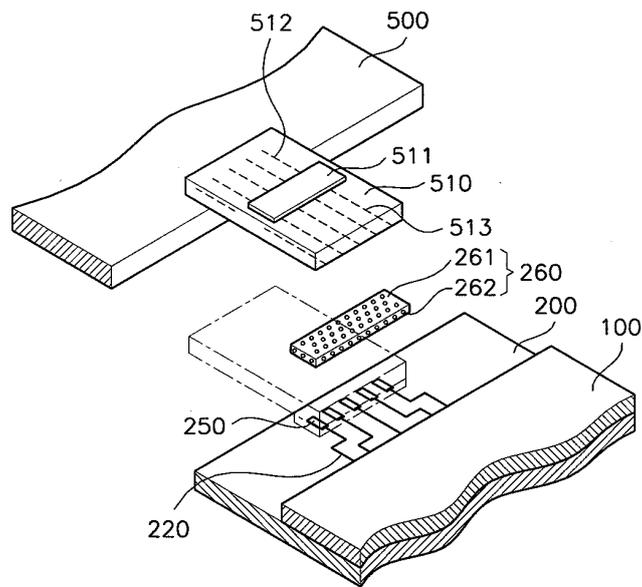
도면3



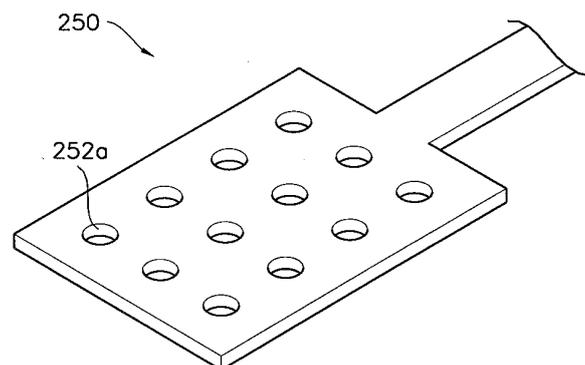
도면4



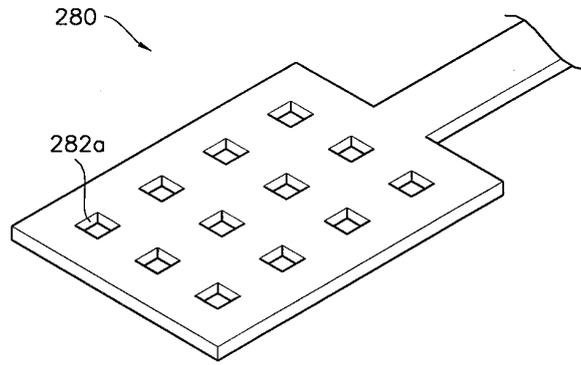
도면5



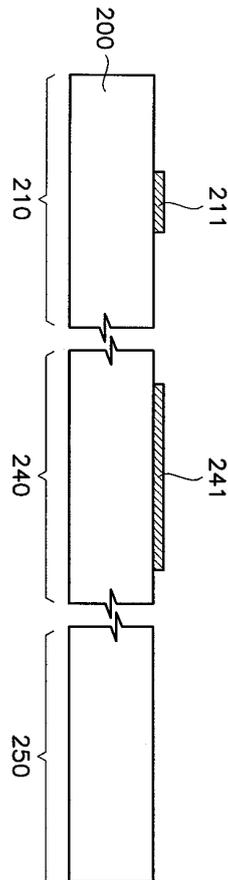
도면6



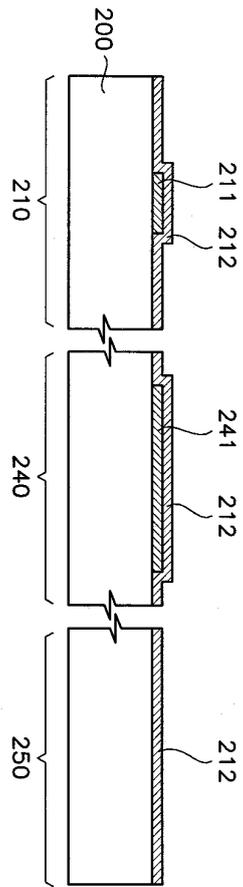
도면7



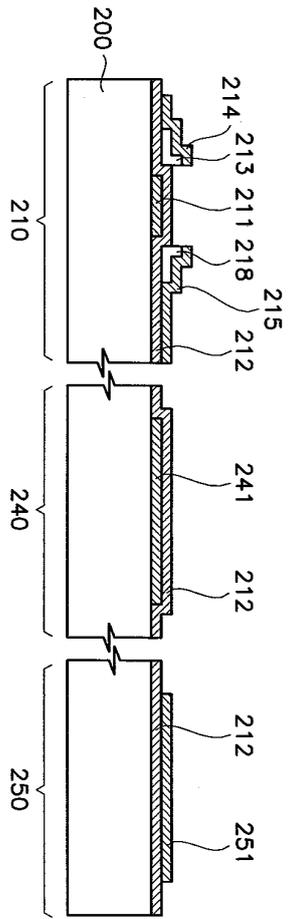
도면8a



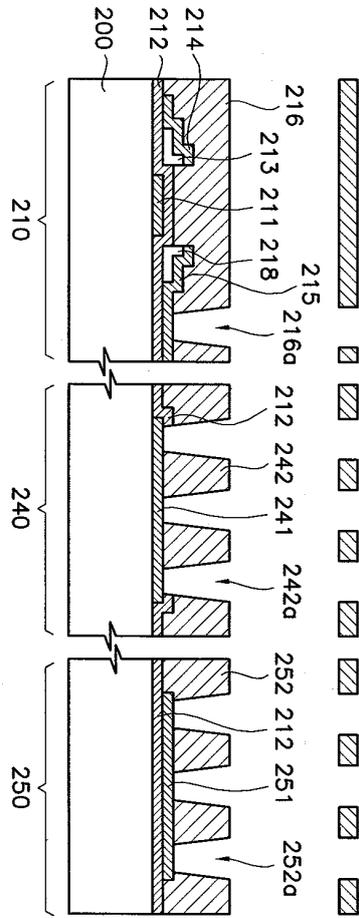
도면8b



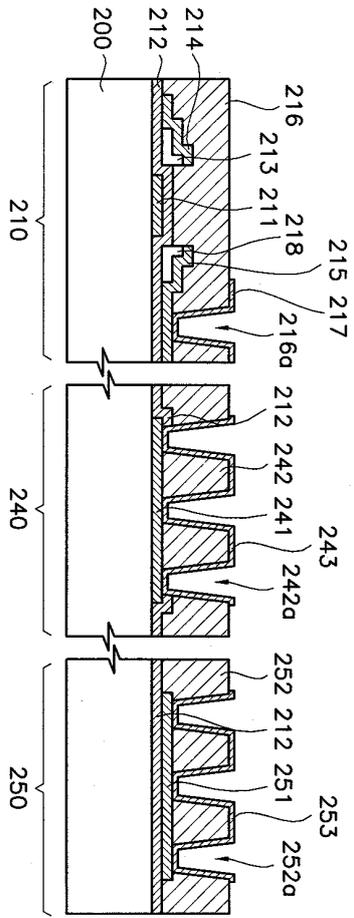
도면8c



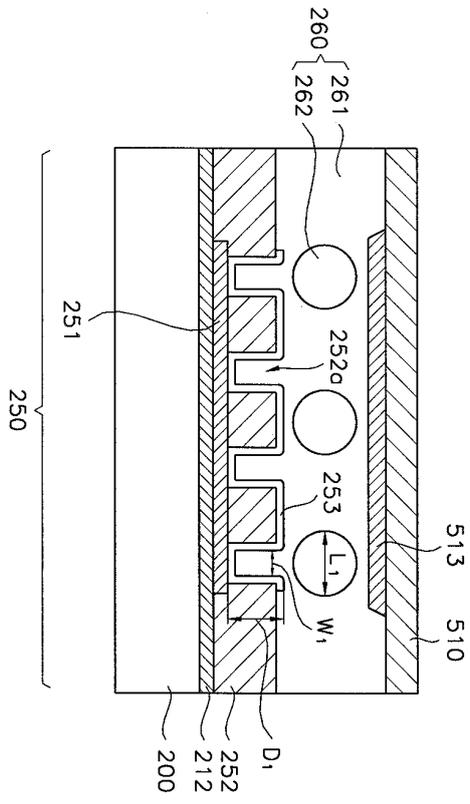
도면8d



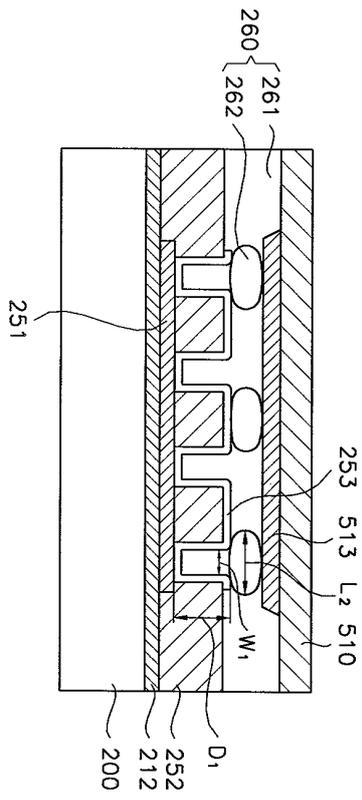
도면8e



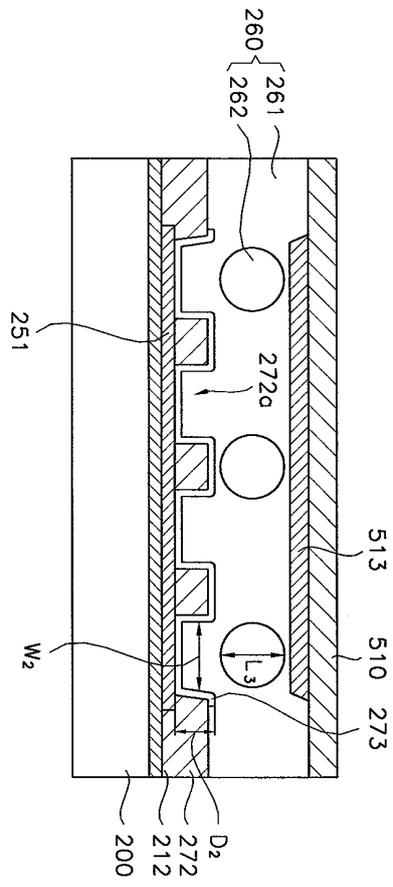
도면9



도면10



도면11



도면12

