

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 21/84 (2006.01)

H01L 27/12 (2006.01)

G02F 1/1368 (2006.01)



[12] 发明专利说明书

专利号 ZL 200610001076.1

[45] 授权公告日 2009年8月5日

[11] 授权公告号 CN 100524702C

[22] 申请日 2006.1.16

[21] 申请号 200610001076.1

[30] 优先权

[32] 2005.1.20 [33] KR [31] 10-2005-0005305

[73] 专利权人 三星电子株式会社

地址 韩国京畿道

[72] 发明人 赵能镐 金成昱 朴龙吉 郑培铉

蔡东烨 崔渊琇

[56] 参考文献

US2004/0218123A1 2004.11.4

US2004/0201560A1 2004.10.14

US2004/0173797A1 2004.9.9

US2004/0114071A1 2004.6.17

审查员 李 勇

[74] 专利代理机构 北京铭硕知识产权代理有限公司

代理人 郭鸿禧 李云霞

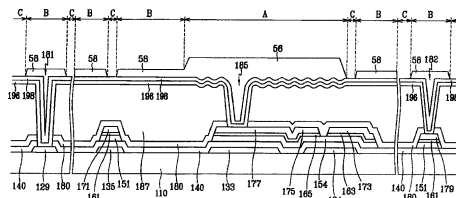
权利要求书 2 页 说明书 12 页 附图 17 页

[54] 发明名称

薄膜晶体管阵列面板及其制造方法

[57] 摘要

本发明提供了一种以有成本效益的方式来制造 TFT 阵列面板的方法。该方法包括：形成薄膜晶体管，各薄膜晶体管具有栅电极、源电极和漏电极；在薄膜晶体管上形成绝缘层；在绝缘层上形成电连接到漏电极的第一导电层；在第一导电层上形成第二导电层；形成包括第一部分和第二部分的光致抗蚀剂层，其中第二部分比第一部分薄；通过使用光致抗蚀剂层作为刻蚀阻挡件，用第一刻蚀剂来选择性刻蚀第二导电层；通过使用光致抗蚀剂层和第二导电层作为刻蚀阻挡件，用第二刻蚀剂来选择性刻蚀第一导电层。



1、一种制造 TFT 阵列面板的方法，包括：

形成多个薄膜晶体管，所述多个薄膜晶体管的每个具有栅电极、源电极和漏电极；

在所述薄膜晶体管上形成绝缘层；

在所述绝缘层上形成第一导电层，所述第一导电层电连接所述漏电极；

在所述第一导电层上形成第二导电层；

形成包括第一部分和第二部分的光致抗蚀剂层，其中，所述第二部分比所述第一部分薄；

通过使用所述光致抗蚀剂层作为刻蚀阻挡件，用第一刻蚀剂来选择性刻蚀所述第二导电层；

通过使用所述光致抗蚀剂层和所述第二导电层作为刻蚀阻挡件，用第二刻蚀剂来选择性刻蚀所述第一导电层。

2、如权利要求 1 所述的方法，还包括：

在选择性刻蚀所述第一导电层后，将所述光致抗蚀剂层刻蚀，以去除所述第二部分并暴露所述第二导电层；

通过使用所述光致抗蚀剂层的所述第一部分作为刻蚀阻挡件，用所述第一刻蚀剂来选择性刻蚀所述第二导电层的所述暴露的部分。

3、如权利要求 1 所述的方法，其中，所述第一导电层包含 ITO。

4、如权利要求 3 所述的方法，其中，所述 ITO 为非晶态。

5、如权利要求 4 所述的方法，其中，所述第二刻蚀剂包含硫酸。

6、如权利要求 4 所述的方法，其中，所述第二刻蚀剂包含盐酸和表面活性剂。

7、如权利要求 4 所述的方法，其中，所述第二刻蚀剂包含草酸和表面活性剂。

8、如权利要求 3 所述的方法，其中，所述第二导电层包含 Al 或 Al 合金。

9、如权利要求 8 所述的方法，其中，所述第一刻蚀剂包含磷酸、硝酸和乙酸。

10、如权利要求 1 所述的方法，其中，在 25℃ ~ 150℃ 的温度下执行所述第一导电层的形成。

11、如权利要求 10 所述的方法，其中，在氢气或水蒸气的气氛中执行所述第一导电层的形成。

12、一种制造 TFT 阵列面板的方法，包括：

形成栅极线；

在所述栅极线上形成半导体、数据线和漏电极；

在所述数据线和所述漏电极上形成钝化层和有机绝缘层；

在所述有机绝缘层上顺序地沉积非晶态的 ITO 层和第一导电层；

在所述第一导电层上形成包括第一部分和第二部分的光致抗蚀剂层，所述第二部分比所述第一部分薄；

通过使用所述光致抗蚀剂层作为刻蚀阻挡件，用第一刻蚀剂来选择性刻蚀所述第一导电层；

通过使用所述光致抗蚀剂层和所述第一导电层作为刻蚀阻挡件，用第二刻蚀剂来选择性刻蚀所述非晶态 ITO 层；

刻蚀所述光致抗蚀剂层，以去除所述第二部分并暴露所述第一导电层；

通过使用所述光致抗蚀剂层的所述第一部分作为刻蚀阻挡件，用所述第一刻蚀剂来选择性刻蚀所述第一导电层的所述暴露部分。

13、如权利要求 12 所述的方法，其中，在 25°C ~ 150°C 的温度下执行所述非晶态 ITO 层的形成。

14、如权利要求 13 所述的方法，其中，在氢气或水蒸气的气氛中执行所述非晶态 ITO 层的形成。

15、如权利要求 13 所述的方法，其中，所述第二刻蚀剂包含硫酸。

16、如权利要求 13 所述的方法，其中，所述第二刻蚀剂包含盐酸和表面活性剂。

17、如权利要求 13 所述的方法，其中，所述第二刻蚀剂包含草酸和表面活性剂。

18、如权利要求 13 所述的方法，其中，所述第一导电层包含 Al 或 Al 合金。

19、如权利要求 18 所述的方法，其中，所述第一刻蚀剂包含磷酸、硝酸和乙酸。

薄膜晶体管阵列面板及其制造方法

技术领域

本说明书涉及一种薄膜晶体管 (TFT) 阵列面板及其制造方法。更具体地讲, 本说明书涉及一种用于液晶显示器 (LCD) 的薄膜晶体管 (TFT) 阵列面板及其制造方法。

背景技术

液晶显示器 (LCD) 是现今平板显示器最广泛使用的类型之一。LCD 包括设置在两个配有场发生电极的面板之间的液晶 (LC) 层。通过向场发生电极施加电压以在 LC 层中产生决定 LC 层中 LC 分子的取向的电场, 从而调整入射光的偏振, LCD 显示图像。一旦偏振被调整, 光就被偏振膜拦截或透射过偏振膜, 从而显示预期的图像。

根据用什么作为光源, LCD 分为透射式 LCD、反射式 LCD 和透反射式 LCD。透射式 LCD 通常采用背光作为光源。反射式 LCD 采用来自外界的外部光作为光源。透反射式 LCD 根据情况能够利用背光和外部光作为光源。

为了制造透反射式 LCD, 需要七个光刻蚀工艺。这七个光刻蚀工艺包括: 栅极线的形成、半导体层的形成、数据线的形成、有机绝缘层的压花表面 (embossed surface) 和接触孔的形成、钝化层的接触孔的形成、透射电极的形成以及反射电极的形成。由于所需步骤的数目, 与使用四个或五个光刻蚀工艺的透明 LCD 相比, 其制造成本高且制造时间长。需要一种更有效的制造透反射式 LCD 的方法。

发明内容

本发明提供了一种需要的光刻蚀步骤比传统工艺少的 TFT 阵列面板的制造方法。

一方面, 本发明提供了一种有效制造 TFT 阵列面板的方法。该方法包括: 形成多个薄膜晶体管, 多个薄膜晶体管的每个具有栅电极、源电极和漏电极; 在薄膜晶体管上形成绝缘层; 在绝缘层上形成电连接到漏电极的第一导电层; 在第一导电层上形成第二导电层; 形成包括第一部分和第二部分的光致抗蚀

剂层，其中第二部分比第一部分薄；通过使用光致抗蚀剂层作为刻蚀阻挡件，用第一刻蚀剂来选择性刻蚀第二导电层；通过使用光致抗蚀剂层和第二导电层作为刻蚀阻挡件，用第二刻蚀剂来选择性刻蚀第一导电层。

该方法也可包括：在选择性刻蚀第一导电层后刻蚀光致抗蚀剂层，以移除第二部分并暴露第二导电层；通过使用光致抗蚀剂层的第一部分作为刻蚀阻挡件来选择性刻蚀第二导电层的暴露部分。

第一导电层可包含 ITO。ITO 可为非晶态。

第二刻蚀剂可包含硫酸、盐酸和表面活性剂的组合或者草酸和表面活性剂的组合。

第二导电层可包含 Al 或 Al 合金。

第一刻蚀剂可包含磷酸、硝酸和乙酸。

可在 25°C ~ 150°C 的温度下执行第一导电层的形成。

可在氢气 (H₂) 或水蒸气 (H₂O) 的气氛中执行第一导电层的形成。

另一方面，制造根据本发明的 TFT 阵列面板的方法包括：形成栅极线；在栅极线上形成半导体、数据线和漏电极；在数据线和漏电极上形成钝化层和有机绝缘层；在有机绝缘层上顺序沉积非晶态 ITO 层和第一导电层；在第一导电层上形成包括第一部分和第二部分的光致抗蚀剂层，其中第二部分比第一部分薄；通过使用光致抗蚀剂层作为刻蚀阻挡件，用第一刻蚀剂来选择性刻蚀第一导电层；通过使用光致抗蚀剂层和第一导电层作为刻蚀阻挡件，用第二刻蚀剂来选择性刻蚀非晶态 ITO 层；刻蚀光致抗蚀剂层，以去除第二部分并暴露第一导电层；通过使用光致抗蚀剂层的第一部分作为刻蚀阻挡件，用第一刻蚀剂来选择性刻蚀第一导电层的暴露部分。

又一方面，本发明提供了一种 TFT 阵列面板，该 TFT 阵列面板包括：基底；栅极线，形成在基底上；数据线，形成在栅极线上；绝缘层，形成在数据线上；透射电极，形成在绝缘层上；反射电极，形成在透射电极上，并具有与透射电极的至少一个边缘基本一致的边缘。

反射电极可具有开口。

另一方面，本发明提供了一种 TFT 阵列面板，该 TFT 阵列面板包括：基底；栅极线，形成在基底上；数据线，形成在栅极线上；绝缘层，形成在数据线上；透射电极，形成在绝缘层上；反射电极，形成在透射电极上，并包括与透射电极的第一边缘的距离基本均匀的第一边缘。

该透射电极可具有位于反射电极的边界外部的边缘。

该均匀的距离可与反射电极的厚度基本相同，或者大于反射电极的厚度。

反射电极可包括第二边缘，第二边缘与透射电极的第二边缘的距离基本均匀，并且反射电极的第一边缘和透射电极的第一边缘之间的距离可与反射电极的第二边缘和透射电极的第二边缘之间的距离基本相同。

附图说明

从结合附图的以下描述中可更详细地了解本发明的优选实施例，在附图中：

图 1 是根据本发明的实施例的 TFT 阵列面板的布局图；

图 2 是沿着图 1 的线 II-II' 截取的剖视图；

图 3、图 7 和图 9 是顺序示出制造根据本发明实施例的 TFT 阵列面板的方法的中间步骤的布局图；

图 4、图 8 和图 10 是沿着线 IV-IV'、VIII-VIII' 和 X-X' 截取的分别在图 3、图 7 和图 9 中示出的 TFT 阵列面板的剖视图；

图 5 和图 6 是示出图 4 的步骤的随后步骤的 TFT 阵列面板的剖视图；

图 11 和图 12 是示出图 10 的步骤的随后步骤的 TFT 阵列面板的剖视图；

图 13 是根据本发明的另一实施例的 TFT 阵列面板的布局图；

图 14 是沿着图 13 的线 XIV-XIV' 截取的剖视图；

图 15 至图 17 是顺序示出在图 8 的步骤后制造根据本发明的另一实施例的 TFT 阵列面板的方法的中间步骤的剖视图。

具体实施方式

在下文中现在将参照附图对本发明的优选实施例做更充分地描述，在附图中示出了本发明的优选实施例。然而，本发明可以以不同的形式来实施，并不应当被理解为受限于这里提出的实施例。相反，提出这些实施例使得本公开彻底和完全，并将本发明的范围传达给本领域的技术人员。

在附图中，为了清楚起见，夸大了层、膜和区域的厚度。相同的标号始终指相同的元件。将要理解的是，当元件比如层、膜、区域或基底被称作在另一元件“上”时，该元件可直接在另一元件上，或者也可存在中间元件。

为了使本领域的普通技术人员制造和使用本发明，现在将参照附图来详

细描述根据本发明实施例的 TFT 阵列面板及其制造方法。

图 1 是根据本发明实施例的 TFT 阵列面板的布局图。图 2 是沿着图 1 的线 II-II' 截取的剖视图。

参照图 1 和图 2，将描述 TFT 阵列面板 100。

用于传输栅极信号的多条栅极线 121 以及存储电极线 131 形成在绝缘基底 110 上。

各栅极线 121 包括多个向上突起的部分（参照图 1），从而形成多个栅电极 124 和扩展部分 129，其中，扩展部分 129 具有大面积，用来与另一层或外部装置接触。

存储电极线 131 主要形成在第一方向（相对于图 1 的水平方向）上，并具有多个形成存储电极 133 和阻光构件 135 的突出。将预定电压比如施加到公共电极面板（未示出）的公共电极（未示出）的公共电压提供给存储电极线 131。阻光构件 135 阻挡来自背光（未示出）的光，背光位于 TFT 阵列面板 100 的下面。

优选地，栅极线 121 和存储电极线 131 由 Al 基金属比如纯 Al 和 Al 合金、Ag 基金属比如纯 Ag 和 Ag 合金、Cu 基金属比如 Cu 和 Cu 合金、Mo 基金属比如 Mo 和 Mo 合金、Cr、Ti 以及 Ta 制成。栅极线 121 和存储电极线 131 可包括物理特性不同的两个膜，即下膜和上膜。为了减小栅极线 121 和存储电极线 131 中的信号延迟或压降，优选地，上膜由低电阻率金属包括含 Al 金属比如 Al 和 Al 合金制成。另一方面，优选地，下膜由具有优良的物理特性、化学特性、与其它材料比如氧化铟锡（ITO）和氧化铟锌（IZO）的电接触特性的金属比如 Cr、Mo 和 Mo 合金比如 MoW 来制成。下膜材料和上膜材料的示例的组合是 Cr 和 Al-Nd 合金。栅极线 121 和存储电极线 131 可具有多层，例如等于或大于 3 层。

栅极线 121 和存储电极线 131 的侧面相对于基底 110 的表面倾斜，从而形成大约 30~80 度的倾斜角。

由绝缘材料比如 SiN_x 制成的栅极绝缘层 140 形成在栅极线 121 和存储电极线 131 上。

优选地由氢化非晶硅（简称为“α-Si”）制成的多个半导体条 151 形成在栅极绝缘层 140 上。各半导体条 151 基本上在第二方向（即，相对于图 1 的纵向方向）上延伸，并具有向着栅电极 124 扩展的多个突起 154。

优选地由硅化物或用 n 型杂质重掺杂的 n+ 氢化 α -Si 制成的多个欧姆接触条 161 和欧姆接触岛 165 形成在半导体条 151 上。各欧姆接触条 161 具有多个突起 163, 突起 163 和欧姆接触岛 165 成对地位于半导体条 151 的突起 154 上。

半导体 151 及欧姆接触 161 和 165 的侧面相对于基底 110 的表面倾斜, 从而形成大约 30~80 度的倾斜角。

多条数据线 171 和多个漏电极 175 形成在欧姆接触 161 和 165 以及栅极绝缘层 140 上。

用于传输数据电压的数据线 171 基本上在第二方向上延伸, 并与栅极线 121 交叉。各数据线 171 包括扩展部分 179, 扩展部分 179 具有大面积, 用于与另一层或外部装置接触。

阻光构件 135 与数据线 171 叠置。

向着漏电极 175 延伸的各数据线 171 的多个分支, 形成多个源电极 173。每一对源电极 173 和漏电极 175 彼此分隔, 并与栅电极彼此交叉地设置。栅电极 124、源电极 173 和漏电极 175 与半导体条 151 的突起 154 一起形成具有沟道的 TFT, 该沟道形成在位于源电极 173 和漏电极 175 之间的突起 154 内。

优选地, 数据线 171 和漏电极 175 由抗化学剂强的材料比如 Cr、Mo 基金属、Ta 以及 Ti 制成。数据线 171 和漏电极 175 可具有多层结构, 包括由 Mo、Mo 合金或 Cr 制成的下膜以及位于下膜上的由含 Al 金属或含 Ag 金属制成的上膜。

与栅极线 121 和存储电极线 131 相同, 数据线 171 和漏电极 175 具有相对于基底 110 有坡度的侧面。有坡度的面相对于基底 110 形成大约 30~80 度的倾斜角。

欧姆接触 161 和 165 仅设置在下伏的半导体 151、154 与上覆的数据线 171、漏电极 175 之间, 并减小了它们之间的接触电阻。欧姆接触 161 和 165 的平面图案与数据线 171 和漏电极 175 的平面图案大致相同。半导体条 151 包括没有被数据线 171 和漏电极 175 覆盖的多个暴露的部分, 比如位于源电极 173 和漏电极 175 之间的部分。

钝化层 180 形成在数据线 171、漏电极 175 和半导体条 151 的没有被数据线 171 和漏电极 175 覆盖的暴露部分上。优选地, 钝化层 180 由无机绝缘

材料比如 SiN_x 或 SiO_2 制成。有机绝缘层 187 形成在钝化层 180 上。有机绝缘层 187 由具有优良平面化特性的感光有机材料形成。这里,有机绝缘层 187 具有压花的表面。

有机绝缘层 187 和钝化层 180 具有接触孔 182 和接触孔 185,接触孔 182 暴露数据线 171 的扩展部分 179,接触孔 185 暴露漏电极 175。有机绝缘层 187、钝化层 180 和栅极绝缘层 140 具有接触孔 181,接触孔 181 暴露栅极线 121 的扩展部分 129。接触孔 181、182 和 185 可具有任意的各种形状比如多边形或圆形,并可具有相对于基底 110 的表面倾斜的侧壁。接触孔 181、182、185 的侧壁相对于基底 110 形成大约 $30 \sim 85$ 度的倾斜角。在一些实施例中,接触孔 181、182 和 185 可具有阶梯形的侧壁。

多个像素电极 190 形成在有机绝缘层 187 上。

各像素电极 190 包括透射电极 192 和形成在透射电极 192 上的反射电极 194。透射电极 192 由透明的导电材料比如 ITO 制成,而反射电极 194 由反射率高的金属比如 Al、Al 合金、Ag 或 Ag 合金制成。反射电极 194 由于有机绝缘层 187 的压花表面而具有压花表面。压花表面增强了反射电极 194 的反射特性。

当透射电极 192 由 ITO 制成时,ITO 可为非晶态或多晶态。透射电极 192 可由导电的聚合物制成。

像素电极 190 还可包括由 Mo、Mo 合金、Cr、Ti 或 Ta 制成的接触辅助层(未示出)。接触辅助层增强了透射电极 192 和反射电极 194 之间的接触特性,从而防止反射电极 194 由于透射电极 192 而被腐蚀。

像素具有透射区域 TA 和反射区域 RA。透射区域 TA 是没有设置反射电极 194 的区域,而反射区域 RA 是设置有反射电极 194 的区域。参照图 1,各反射区域 RA 具有矩形形状,各透射区域 TA 包括三个具有窄宽度 (t) 的条形部分并且透射区域 TA 围绕反射区域 RA。在透射区域 TA 中的条形部分的宽度 (t) 在反射区域 RA 的三边是大致均匀的。由于条形部分的宽度 (t) 窄,所以沿着这三边,透射电极 192 和反射电极 194 的边缘基本一致。

像素电极 190 通过接触孔 185 物理地并电连接到漏电极 175,从而像素电极 190 从漏电极 175 接收数据电压。

被提供数据电压的像素电极 190 与公共电极(未示出)一起产生电场。该电场使得位于其间的液晶层(未示出)中的液晶分子重新取向。

像素电极 190 和公共电极形成液晶电容器,该液晶电容器在 TFT 截止后存储施加的电压。被称作“存储电容器”的附加电容器与液晶电容器并联连接。由漏电极 175 和像素电极 190 与存储电极线 131 的叠置来实现存储电容器。可由像素电极 190 与前栅极线 121 的叠置来实现存储电容器。在这种情况下,可省略存储电极线 131。

像素电极 190 与栅极线 121 和数据线 171 叠置,从而增大了开口率,然而这不是必需的。

接触辅助件 81 和 82 分别通过接触孔 181 和 182 连接到栅极线 121 暴露的扩展部分 129 和数据线 171 暴露的扩展部分 179。接触辅助件 81 和 82 保护扩展部分 129 和 179,并使扩展部分 129、179 和外部装置之间的粘合完备。接触辅助件 81 和 82 不是必要的构件,其可由与透射电极 192 或反射电极 194 中的一个相同的材料形成。

现在将参照图 3 至图 12 以及图 1 和图 2 来详细描述制造 TFT 阵列面板的方法。

图 3、图 7 和图 9 是顺序示出制造根据本发明的实施例的 TFT 阵列面板的方法的中间步骤的布局图。图 4、图 8 和图 10 是沿着线 IV-IV'、VIII-VIII' 和 X-X' 截取的分别在图 3、图 7 和图 9 中示出的 TFT 阵列面板的剖视图。图 5 和图 6 是示出图 4 的步骤的随后步骤的 TFT 阵列面板的剖视图。图 11 和图 12 是示出图 10 的步骤的随后步骤的 TFT 阵列面板的剖视图。

参照图 3 和图 4,通过沉积法比如溅射法,由 Al 基金属比如纯 Al 和 Al 合金、Ag 基金属比如纯 Ag 和 Ag 合金、Cu 基金属比如 Cu 和 Cu 合金、Mo 基金属比如 Mo 和 Mo 合金、Cr、Ti 和 Ta 中的一个制成的导电层沉积在由透明材料比如玻璃制成的绝缘基底 110 上。

通过使用掩模来光刻蚀导电层,以形成具有栅电极 124 和扩展部分 129 的栅极线 121 以及具有存储电极 133 和阻光构件 135 的存储电极线 131。

接着,参照图 5 和图 6,通过沉积法比如化学气相沉积法,顺序地沉积栅极绝缘层 140、本征非晶硅层 150、非本征非晶硅层 160。

通过沉积法比如溅射将导电层 170 沉积在非本征非晶硅层 160 上,导电层 170 由抗化学剂强的材料比如 Cr、Mo 基金属、Ta 和 Ti 制成。

然后,光致抗蚀剂层(未示出)涂覆在导电层 170 上,光掩模(未示出)沉积在光致抗蚀剂层上。

光掩模具有半透明区域 B 以及透明区域 C 和阻光的不透明区域 A。半透明区域可具有隙缝图案、格子图案，并也可有具有中间透过率或中间厚度的薄膜。

光致抗蚀剂层通过光掩模被曝光并显影，从而，被显影的光致抗蚀剂具有如图 5 中所示的与位置相关的厚度。被显影的光致抗蚀剂包括多个第一部分 52 和第二部分 54，第二部分 54 比第一部分 52 薄。

接着，通过采用光致抗蚀剂 52 和 54 作为刻蚀阻挡件将导电层 170 刻蚀，以形成导电图案 174 和包括扩展部分 179 的数据线 171。随后，将非本征非晶硅层 160 和本征非晶硅层 150 刻蚀，以形成与导电图案 174 和数据线 171 具有基本相同平面图案的非本征半导体 161 和 164 以及本征半导体 151 和 154。

接着，参照图 6，将光致刻蚀剂 52 和 54 刻蚀以去除第二部分 54，从而暴露导电图案 174 的部分。

参照图 7 和图 8，将导电图案 174 的暴露部分刻蚀，以完成源电极 173 和漏电极 175。

将非本征半导体 164 干刻蚀，以形成欧姆接触 163 和 165。

参照图 9 和图 10，通过化学气相沉积 (CVD) 沉积由硅氮化物形成的钝化层 180，有机绝缘层 187 涂覆在钝化层 180 上。

接着，通过具有预定图案比如隙缝的光掩模将有机绝缘层 187 曝光，并显影以在有机绝缘层 187 和暴露钝化层 180 的一些部分的接触孔 181、182 和 185 的表面上形成压花的结构。

随后，通过使用有机绝缘层 187 作为刻蚀阻挡件将钝化层 180 刻蚀，从而完成接触孔 182 和 185，通过使用有机绝缘层 187 作为刻蚀阻挡件将钝化层 180 和栅极绝缘层 140 刻蚀，从而完成接触孔 181。

参照图 11 和图 12，通过沉积法比如溅射来顺序地沉积 ITO 层 196 和由金属比如 Al、Al 合金、Ag 和 Ag 合金制成的导电层 198。这里，在大约 25°C 至大约 150°C 的温度下并在氢气 (H₂) 或水蒸气 (H₂O) 的气氛下沉积 ITO 层 196，从而 ITO 层 196 具有非晶态。

随后，光致抗蚀剂层 (未示出) 涂覆在导电层 198 上，光掩模 (未示出) 布置在光致抗蚀层上。

光掩模具有半透明区域 B 以及透明区域 C 和阻光的半透明区域 A。半透

明区域 B 可具有隙缝图案、格子图案，也可具有中间透光率和中间厚度的薄膜。

通过掩模将光致抗蚀剂层曝光并显影，从而被显影的光致抗蚀剂如图 11 中所示具有与位置相关的厚度。被显影的光致抗蚀剂包括多个第三部分 56 和第四部分 58。第三部分 56 位于阻光的不透明区域 A 下，第四部分 58 位于半透明区域 B 下。在透射区域 C 下没有光致抗蚀剂保留。

接着，通过采用光致抗蚀剂 56 和 58 作为刻蚀阻挡件将导电层 198 湿刻蚀。这里，刻蚀剂包含磷酸 (H_3PO_4)、硝酸 (HNO_3)、乙酸 (CH_3COOH) 和去离子水。优选地，刻蚀剂为 Al 刻蚀剂，该 Al 刻蚀剂包含质量百分比为 63%~70% 的磷酸、质量百分比为 4%~8% 的硝酸、质量百分比为 12%~19% 的乙酸而剩余的质量为去离子水。

Al 刻蚀剂刻蚀导电层 198 但不刻蚀 ITO 层 196。因此，在导电层 198 被刻蚀时，ITO 层 196 没有受到 Al 刻蚀剂的破坏。

通过采用光致抗蚀剂 56 和 58 以及导电层 197 作为刻蚀阻挡件将 ITO 层 196 湿蚀刻。这里，适用 IZO (氧化镉锌) 刻蚀剂。IZO 刻蚀剂可为以下的一种：1) 含硫酸 (H_2SO_4) 的刻蚀剂，优选地包含质量百分比为 2%~15% 的硫酸和 1%~15% 的亚硫酸钾 (KHSO_4) 以及去离子水构成剩余的质量；2) 刻蚀剂，包含盐酸 (HCl) 和表面活性剂，优选地包含质量百分比为 3%~25% 的盐酸、质量百分比为 1%~10% 的硝酸、硫酸以及去离子水构成剩余的质量；3) 刻蚀剂，包含草酸 ($\text{C}_2\text{H}_2\text{O}_4$) 和表面活性剂，优选地包含质量百分比为 5%~15% 的草酸和表面活性剂以及由去离子水构成剩余的质量。

用 IZO 刻蚀剂将非晶态 ITO 刻蚀，这是非晶态 ITO 区别于多晶态 ITO 的特点。IZO 刻蚀剂不刻蚀导电层 197。因此，处于非晶态的 ITO 层 196 被刻蚀而没有损坏导电层 197。

通过所述的工艺，像素电极 192 和 197 被彼此分隔，接触辅助件 81 和 82 与导电层 197 一起形成。

接着，将光致抗蚀剂部分 56 和 58 刻蚀，以去除第四部分 58，从而形成位于透射区域 TA 和压焊 (pad) 区域上的导电层 197 的部分。刻蚀使第三部分 56 的厚度减小。

接着，将导电层 197 的暴露部分湿刻蚀，以暴露透射电极 192 和接触辅助件 81、82，从而完成透射区域 TA 和压焊部分。Al 刻蚀剂被用作刻蚀剂。

由于导电层 197 的边缘也被暴露,所以导电层 197 的边缘被 Al 刻蚀剂刻蚀。导电层 197 的被刻蚀的边缘凹陷 (undercut)。凹陷的宽度 (t) 沿着导电层 197 的三边基本是均匀的,并基本上与导电层 197 的厚度相同或大于导电层 197 的厚度。

接着,去除剩余的光致抗蚀剂,以暴露反射区域 RA 上的反射电极 194。

如上所述,通过使用光掩模和刻蚀剂来同时形成透射电极 192 和反射电极 194,其中,刻蚀剂能选择性地刻蚀非晶态 ITO 层 196 和导电层 198。因此,与采用两个单独的光掩模来形成透射电极 192 和反射电极 194 的传统方法相比,降低了制造成本并缩短了制造时间。此外,由于顺序地沉积透射电极 192 和反射电极 194,所以防止了所不期望的反射电极 194 翘起。

将参照图 13 和图 14 来描述根据本发明的另一实施例的 TFT 阵列面板。

图 13 是根据本发明的另一实施例的 TFT 阵列面板的布局图。图 14 是沿着图 13 的线 XIV-XIV' 截取的剖视图。

图 13 和图 14 的 TFT 阵列面板具有与图 1 和图 2 的 TFT 阵列面板几乎相同的层结构。

即,包括栅电极 124 的多条栅极线 121 形成在绝缘基底 110 上。栅极绝缘层 140、多个半导体 151、欧姆接触 161 和 165 顺序地形成在栅极线 121 上。多条包括源电极 173 的数据线 171 和多个漏电极 175 形成在欧姆接触 161 和 165 以及栅极绝缘层 140 上。钝化层 180 和有机绝缘层 187 形成在数据线 171 和漏电极 175 上。

钝化层 180、有机绝缘层 187 和/或栅极绝缘层 140 具有多个接触孔 181、182 和 185 以及包括透射电极 192 和反射电极 194 的多个像素电极 190。接触辅助件 81 和 82 形成在有机绝缘层 187 上。

在本实施例中,透射区域 TA 被反射区域 RA 围绕。这是本实施例的区别特征。即,反射电极 194 具有暴露透射电极 192 的开口 195。透射区域 TA 包括四个条形部分,这四个条形部分具有窄宽度 (t) 并围绕反射电极 194。透射区域 TA 的条形部分的宽度 (t) 沿着反射电极 194 的四边基本上是均匀的。

这里,透射区域 TA 是没有设置反射电极 194 的区域,而反射区域 RA 是设置有反射电极 194 的区域。

现在将参照图 15 至图 17 以及图 3 至图 8、图 13 和图 14 来详细描述制造 TFT 阵列面板的方法。

图 15 至图 17 是顺序示出紧接着图 8 的制造根据本发明的另一实施例的 TFT 阵列面板的方法的中间步骤的剖视图。

根据本实施例的 TFT 阵列面板的一些制造工艺与图 3 至图 8 的工艺相同。

通过沉积法比如溅射将导电层沉积在绝缘基底 110 上。通过使用掩模来光刻蚀导电层，以形成栅极线 121 和存储电极线 131。

接着，顺序沉积栅极绝缘层 140、本征非晶硅层 150、非本征非晶硅层 160 和导电层 170。

然后，通过使用光致抗蚀剂层和光掩模将导电层 170 光刻蚀，以形成数据线 171、漏电极 175 以及欧姆接触 163 和 165。

接着，沉积钝化层 180，并将有机绝缘层 187 涂覆在钝化层 180 上。

参照图 15，通过具有预定图案比如隙缝的光掩模将有机绝缘层 187 曝光，并显影以在有机绝缘层 187 和接触孔 181、182 和 185 的表面的反射区域 RA 上形成压花结构。

参照图 16，通过沉积法比如溅射来顺序沉积 ITO 层 196 和导电层 198。光致抗蚀剂层涂覆在导电层 198 上，光掩模（未示出）布置在光致抗蚀剂层上。光掩模具有半透明区域 B 以及透明区域 C 和阻光的不透明区域 A。

通过光掩模将光致抗蚀剂层曝光并显影，从而被显影的光致抗蚀剂如图 16 中所示具有与位置相关的厚度。被显影的光致抗蚀剂包括多个第三部分 56 和第四部分 58。第三部分 56 位于阻光的不透明区域 A 下，第四部分 58 位于半透明区域 B 下。在透射区域 C 下没有光致抗蚀剂保留。即，光致抗蚀剂图案在透射区域 TA 和反射区域 RA 之间具有不同的厚度。

接着，通过使用光致抗蚀剂 56 和 58 作为刻蚀阻挡件，用 Al 刻蚀剂将导电层 198 湿刻蚀。然后，通过使用光致刻蚀剂 56 和 58 以及被刻蚀的导电层 197 作为刻蚀阻挡件，用 IZO 刻蚀剂来湿刻蚀 ITO 层 196。

将光致抗蚀剂部分 56 和 58 刻蚀，以去除第四部分 58，从而形成位于透射区域 TA 和压焊区域上的导电层 197 的部分。对光致抗蚀部分 56、58 的刻蚀减小了第三部分 56 的厚度。

接着，用 Al 刻蚀剂来湿刻蚀导电层 197 的暴露部分，以暴露透射电极 192 以及接触辅助件 81 和 82。从而完成透射区域 TA 和压焊部分。

由于导电层 197 的边缘也被暴露，所以导电层 197 的边缘一起被 Al 刻蚀剂刻蚀。导电层 197 的被刻蚀的边缘凹陷。凹陷的宽度 (t) 在导电层 197 的

四边大致是均匀的，并且与导电层 197 的厚度基本相同或者大于导电层 197 的厚度。

接着，去除剩余的光致抗蚀剂，以暴露反射区域 RA 上的反射电极 194。

在实施例中，有机绝缘层 187 的压花表面仅形成在反射区域 RA 上。然而，这不是对本发明的限制。压花的表面也可形成在透射区域 TA 上。在实施例中，透射区域 TA 的高度和反射区域 RA 的高度相同。然而，通过去除钝化层 180 和/或有机绝缘层 187，透射区域 TA 的高度可小于反射区域 RA 的高度。在实施例中，接触辅助件 81 和 82 与透射电极 192 形成在相同的层上。然而，接触辅助件 81 和 82 可与反射电极 194 一起形成。

根据本发明，通过采用单个掩模分别将栅极线层、半导体层、数据线层、钝化层、有机绝缘层和像素电极层图案化。因此，通过四个掩模来制造 TFT 阵列面板。因此降低了制造成本并缩短了制造时间。

虽然以上已经详细描述了本发明的优选实施例，但是应该清楚地理解，对于本领域的技术人员会是显而易见的这里教导的基本发明构思的许多变形和/或修改仍将落入如权利要求所限定的本发明的精神和范围之内。

本专利申请要求于 2005 年 1 月 20 日提交的第 10-2005-0005305 号韩国专利申请的优先权，其内容通过引用完全包含于此。

图 1

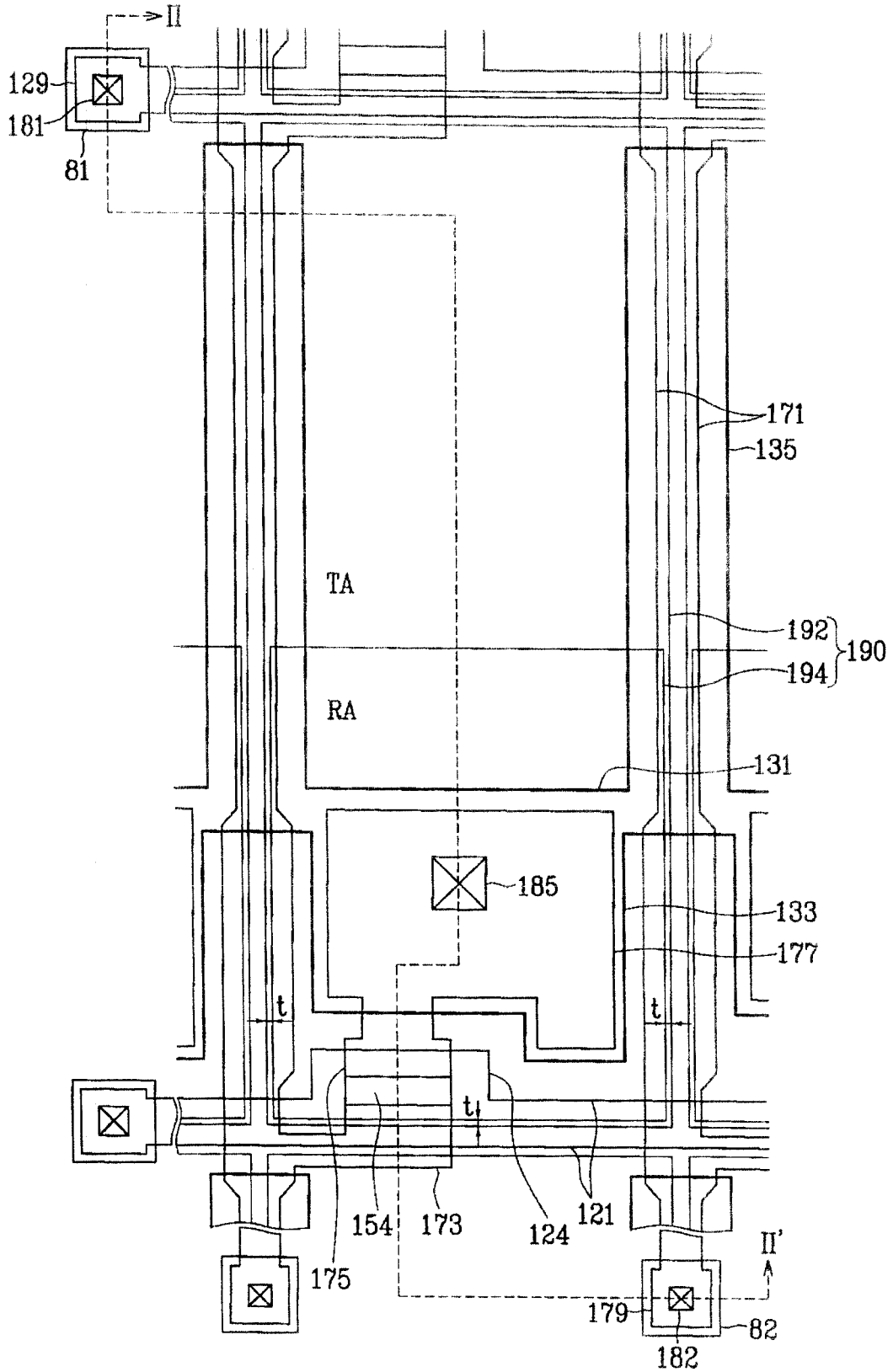


图 3

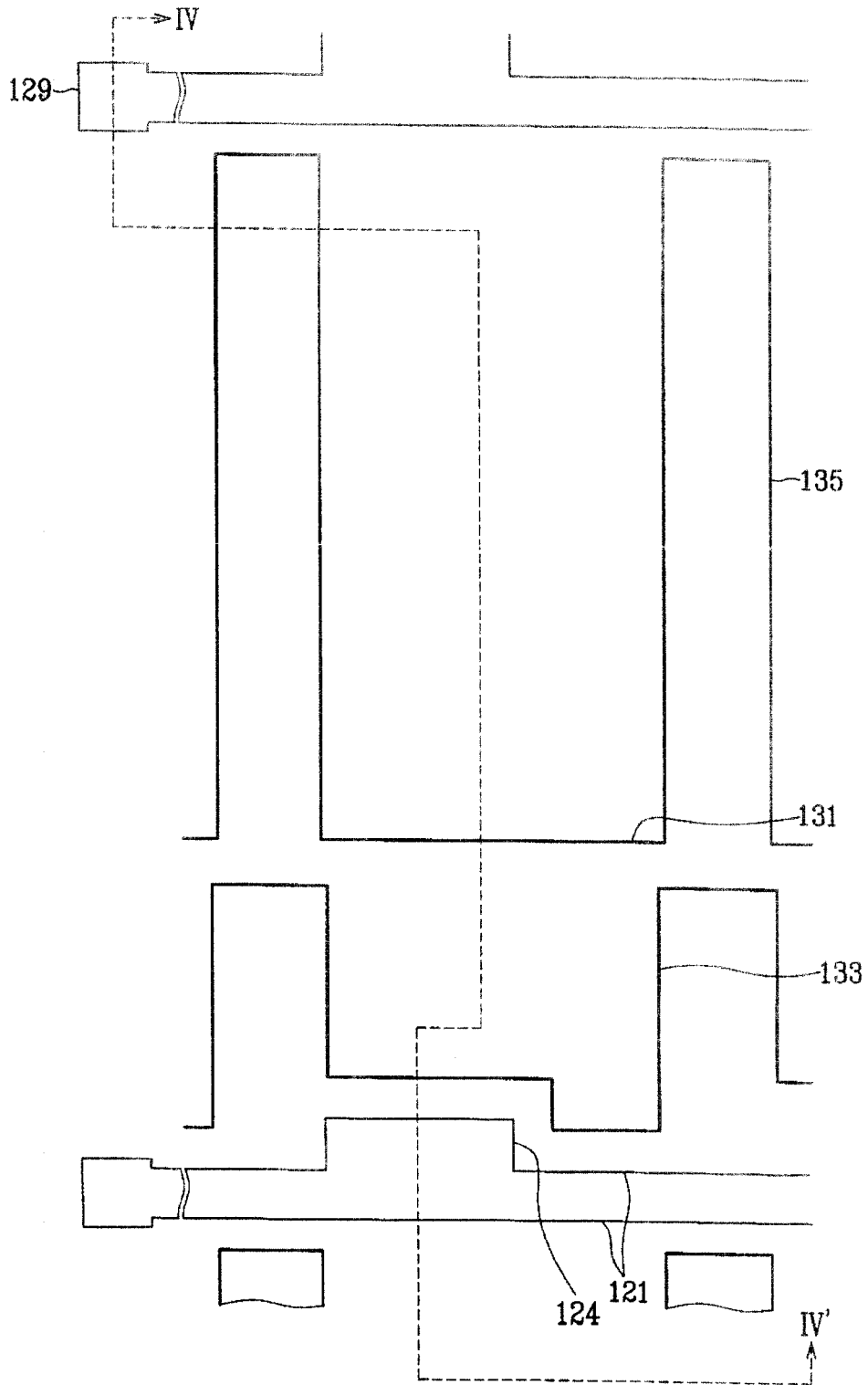


图 4

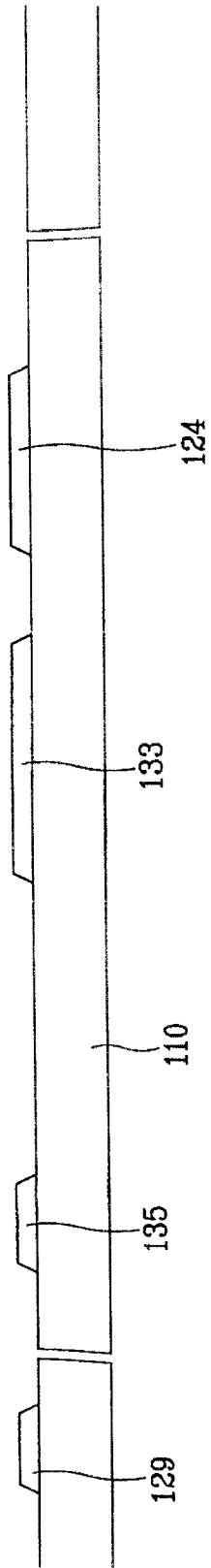


图 5

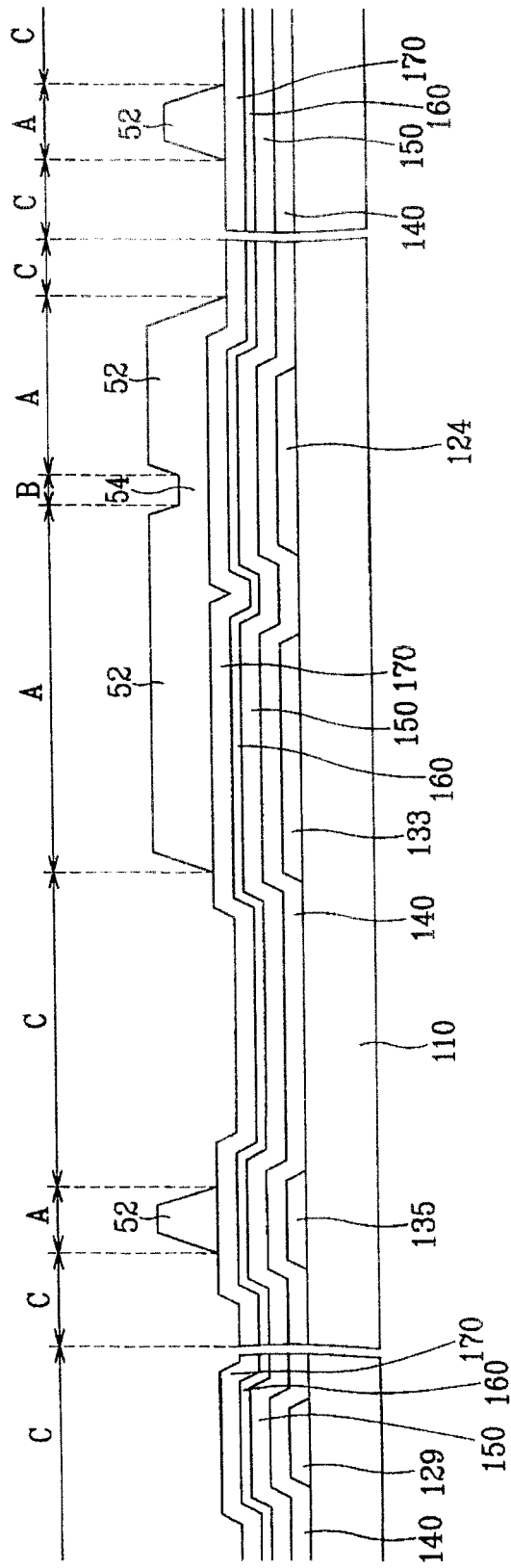


图 6

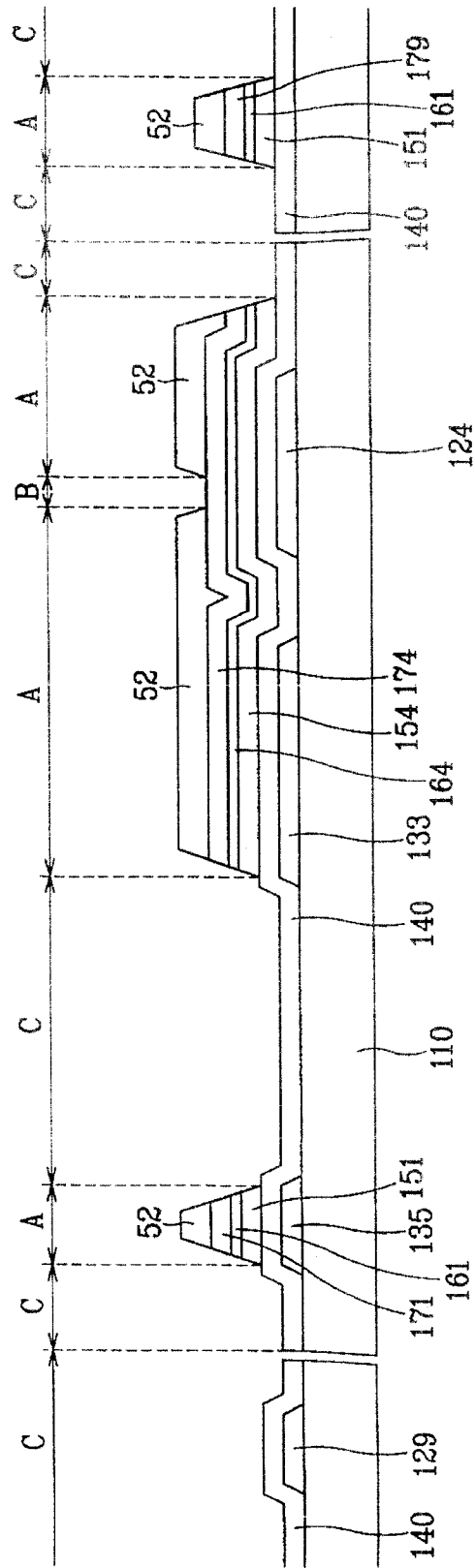


图 7

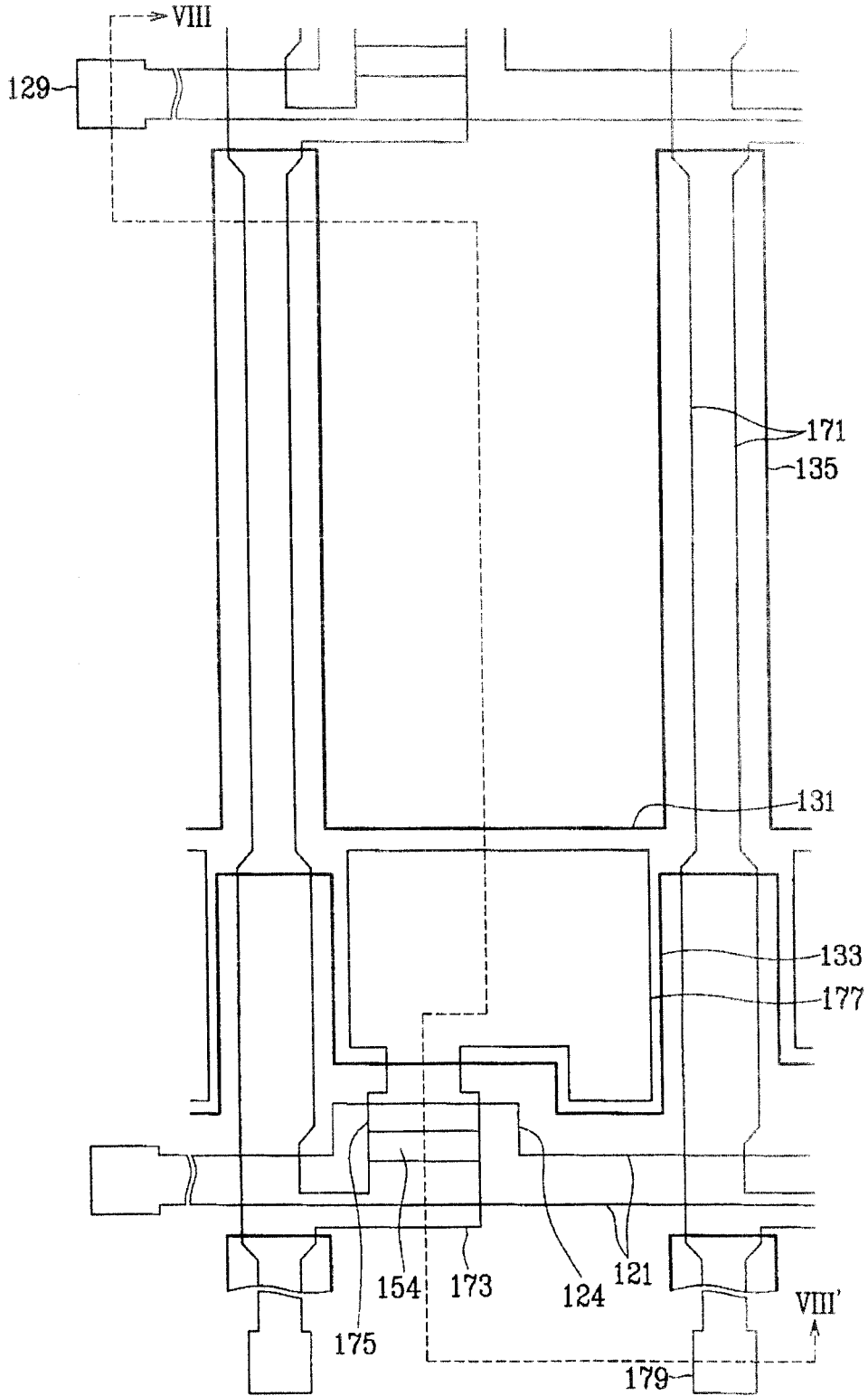


图 8

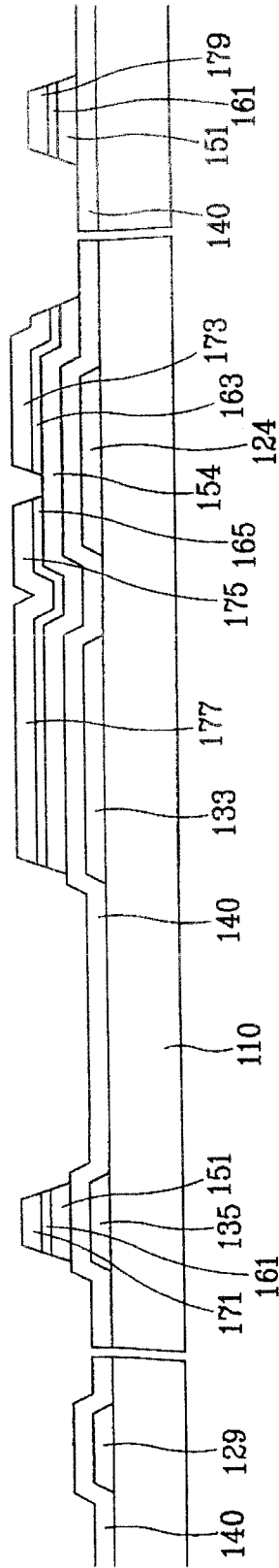


图 9

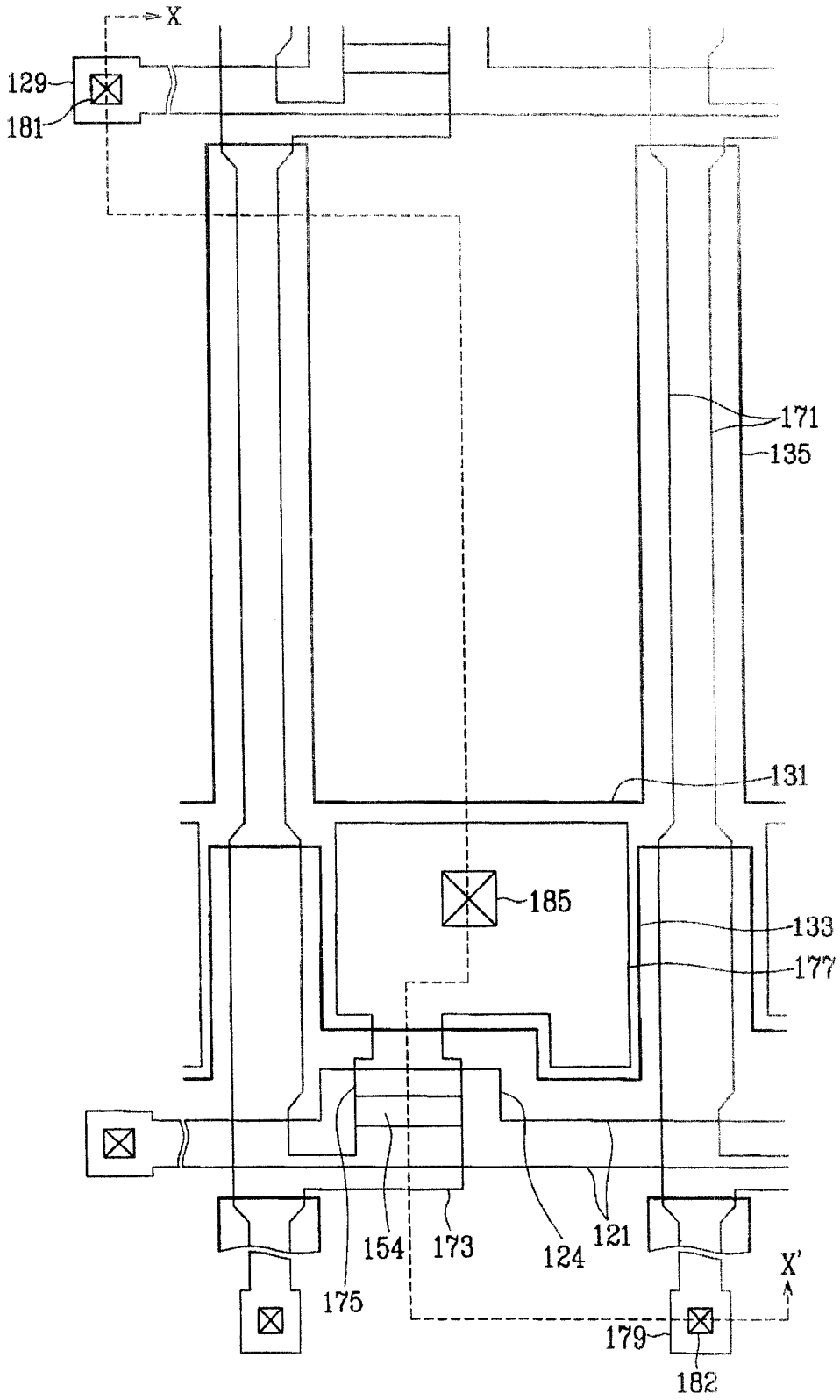


图 13

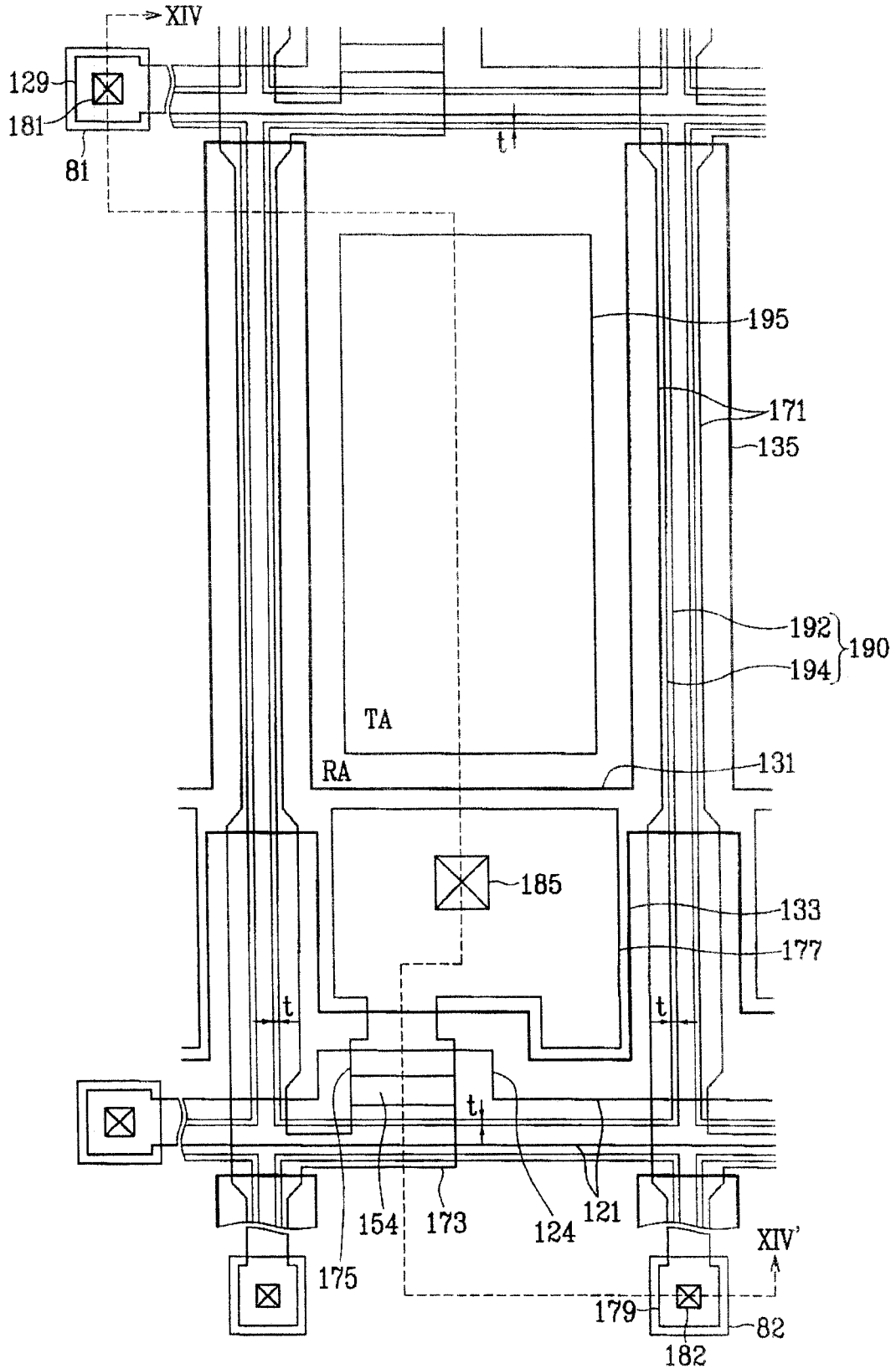
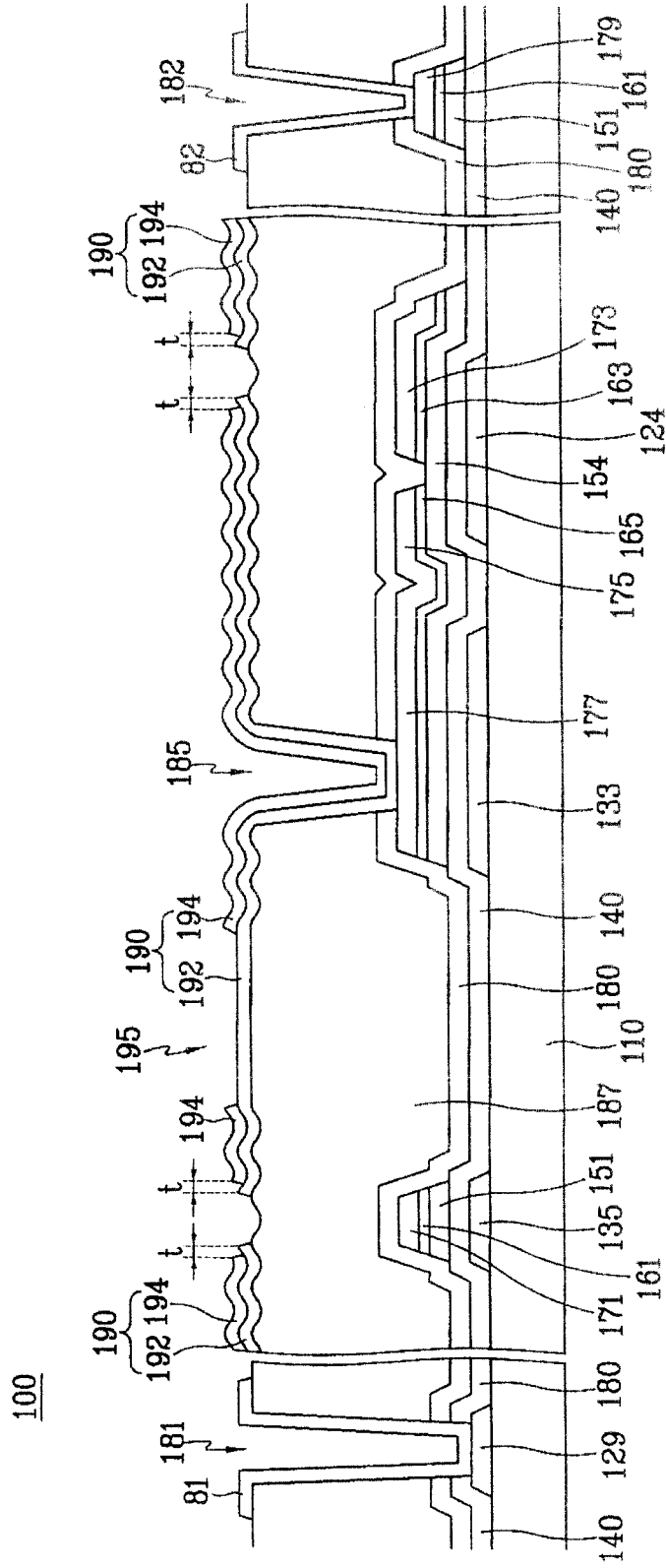


图 14



100

图 15

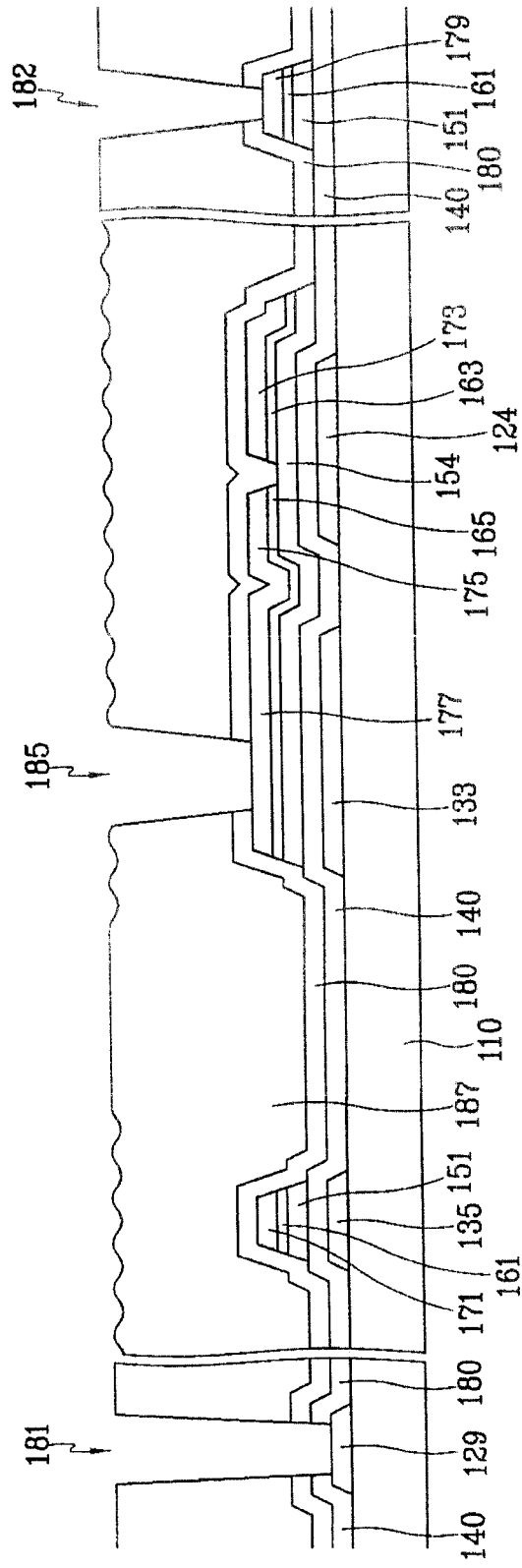


图 17

