

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-299806
(P2007-299806A)

(43) 公開日 平成19年11月15日(2007.11.15)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 27/148 (2006.01)	HO 1 L 27/14 B	4 M 1 1 8
HO 4 N 5/335 (2006.01)	HO 4 N 5/335 F	5 C O 2 4
	HO 4 N 5/335 U	

審査請求 未請求 請求項の数 9 O L (全 16 頁)

(21) 出願番号	特願2006-124302 (P2006-124302)	(71) 出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日	平成18年4月27日 (2006.4.27)	(74) 代理人	100098291 弁理士 小笠原 史朗
		(72) 発明者	花田 昌樹 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		(72) 発明者	山田 徹 大阪府門真市大字門真1006番地 松下電器産業株式会社内
		Fターム(参考)	4M118 AA05 AB01 BA10 BA13 CA03 CA32 DA18 DD04 EA01 EA06 EA14 EA15 FA26 FA35 5C024 CX03 CY47 GX01 GY01

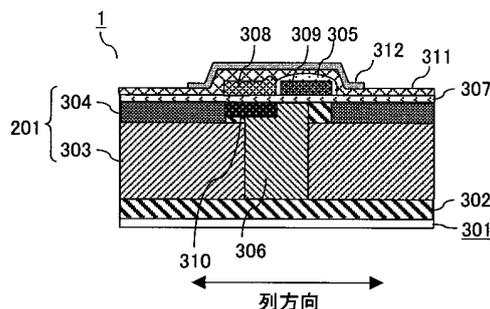
(54) 【発明の名称】 固体撮像装置及びその製造方法

(57) 【要約】

【課題】 固体撮像装置において、画素分離領域上に設けられる電極に正電荷が印加されると、画素分離領域の抵抗増加や、読み出し電圧の変動、ホットエレクトロンの発生による画質劣化に繋がる。

【解決手段】 P型画素分離領域306の上方には、駆動時に正電荷が印加される接続電極308と、駆動時に正電荷が印加されない接続電極309がゲート絶縁膜307を介して形成される。また、接続電極308の下方面における半導体基板301の表面には、P型不純物を選択的に導入することによって、画素分離領域306よりP型不純物濃度が高い高濃度P型不純物領域310が形成されている。接続電極308が印加されても、高濃度P型不純物領域310によって、画素分離領域306のホール濃度が確保される。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

固体撮像装置であって、
半導体基板上に行方向及び列方向に配列される複数の第 1 導電型の光電変換領域と、
前記光電変換領域の各々を分離する第 2 導電型の画素分離領域と、
前記光電変換領域の各列の間を列方向に延びる複数の第 1 導電型の電荷転送領域と、
前記電荷転送領域の各々の上方に交互に配置される複数の第 1 及び第 2 の転送電極と、
前記画素分離領域の上方を行方向に延び、前記第 1 の転送電極の各々を接続する複数の
第 1 の接続電極と、

前記第 1 の接続電極の各々に沿って行方向に延び、前記第 2 の転送電極の各々を接続す
る複数の第 2 の接続電極と、

前記第 1 の接続電極の少なくとも一部の下方において、前記画素分離領域の表面に形成
され、前記画素分離領域より第 2 導電型不純物の濃度が高い高濃度不純物領域とを備える
、固体撮像装置。

【請求項 2】

前記第 1 の接続電極には、正電圧が印加されることを特徴とする、請求項 1 に記載の固
体撮像装置。

【請求項 3】

前記半導体基板の表面に形成される絶縁膜を更に備え、
前記第 1 及び第 2 の転送電極と、前記第 1 及び第 2 の接続電極とは、前記絶縁膜上に形
成されることを特徴とする、請求項 1 または請求項 2 に記載の固体撮像装置。

【請求項 4】

列方向における前記高濃度不純物領域の幅は、隣接する一对の前記電荷転送領域の間隔
より小さいことを特徴とする、請求項 1 から請求項 3 のいずれかに記載の固体撮像装置。

【請求項 5】

前記高濃度不純物領域は、前記第 2 の接続電極の下方に延びるように形成されることを
特徴とする、請求項 1 から請求項 4 のいずれかに記載の固体撮像装置。

【請求項 6】

半導体基板上に行方向及び列方向に配列される複数の第 1 導電型の光電変換領域と、
前記光電変換領域の各々を分離する第 2 導電型の画素分離領域と、
前記光電変換領域の各列の間を列方向に延びる複数の第 1 導電型の電荷転送領域と、
前記電荷転送領域の各々の上方に交互に配置される複数の第 1 及び第 2 の転送電極と、
前記画素分離領域の上方を行方向に延び、前記第 1 の転送電極の各々を接続する複数の
第 1 の接続電極と、

前記第 1 の接続電極の各々に沿って行方向に延び、前記第 2 の転送電極の各々を接続す
る複数の第 2 の接続電極とを備える固体撮像装置の製造方法であって、

前記光電変換領域と、前記画素分離領域と、前記電荷転送領域とが形成された半導体基
板を用意する工程と、

前記第 1 の接続電極が形成される領域の下方に、第 2 導電型不純物を選択的に導入して
、第 2 導電型不純物の濃度が前記画素分離領域より高い高濃度不純物領域を形成する工程
とを備える、固体撮像装置の製造方法。

【請求項 7】

半導体基板上に行方向及び列方向に配列される複数の第 1 導電型の光電変換領域と、
前記光電変換領域の各々を分離する第 2 導電型の画素分離領域と、
前記光電変換領域の各列の間を列方向に延びる複数の第 1 導電型の電荷転送領域と、
前記電荷転送領域の各々の上方に交互に配置される複数の第 1 及び第 2 の転送電極と、
前記画素分離領域の上方を行方向に延び、前記第 1 の転送電極の各々を接続する複数の
第 1 の接続電極と、

前記第 1 の接続電極の各々に沿って行方向に延び、前記第 2 の転送電極の各々を接続す
る複数の第 2 の接続電極とを備える固体撮像装置の製造方法であって、

10

20

30

40

50

前記光電変換領域と、前記画素分離領域と、前記電荷転送領域とが形成された半導体基板を用意する工程と、

前記半導体基板上に前記第2の転送電極と、前記第2の接続電極とを形成する工程と、前記第2の接続電極をマスクの一部として、前記画素分離領域の表面のうち、前記第1の接続電極が形成される領域の下方に、第2導電型不純物を選択的に導入して、第2導電型不純物の濃度が前記画素分離領域より高い高濃度不純物領域を形成する工程とを備える、固体撮像装置の製造方法。

【請求項8】

前記高濃度不純物領域を形成する工程において、列方向における幅が隣接する一对の電荷転送領域の間隔より狭い領域に第2導電型不純物を導入することを特徴とする、請求項6または請求項7のいずれかに記載の固体撮像装置の製造方法。

10

【請求項9】

前記高濃度不純物領域を形成する工程において、前記半導体基板と直交し、かつ、前記光電変換領域の行と平行な平面に対して、所定の角度をなすようにイオンを注入することによって、第2導電型不純物を導入することを特徴とする、請求項6から請求項8のいずれかに記載の固体撮像装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、固体撮像装置およびその製造方法に関し、より特定的には、CCD型固体撮像装置及びその製造方法に関する。

20

【背景技術】

【0002】

近年、固体撮像装置は、デジタルカメラや携帯電話等の画像入力デバイスとして、広く使用されている。例えば、特許文献1には、CCD型固体撮像装置及びその製造方法が記載されている。

【0003】

図10は、特許文献1に記載される従来の固体撮像装置の断面図である。

【0004】

図10に示される従来の固体撮像装置は、主な構成として、複数のN⁺型光電変換領域903が形成されたN型半導体基板901と、N型半導体基板901表面の酸化膜908を介して2層に形成されたポリシリコン電極909及び910とを備える。

30

【0005】

N型半導体基板901には、P型ウェル領域902が形成され、P型ウェル領域902の内部に、N⁺型光電変換領域903と、隣接する一对のN⁺型光電変換領域903の間に位置するN型不純物領域904とが形成されている。

【0006】

N⁺型光電変換領域903の表面には、P⁺型不純物領域905が形成されている。また、N型不純物領域904の表面には、P型の不純物を導入することによって、低濃度P型不純物領域913と、P型画素分離領域906と、P型画素分離領域906よりP型不純物濃度が高い高濃度P型不純物領域907とが形成されている。

40

【0007】

画素分離領域906及び低濃度P型不純物領域913の上方には、ポリシリコン電極909及び910が2層に形成されている。1層目のポリシリコン電極909は、酸化膜908上に形成され、2層目のポリシリコン電極910は、ポリシリコン電極909の表面を覆う酸化膜を介して、一对のポリシリコン電極909の両方の上方に形成されている。更に、ポリシリコン電極909及び910の上方及び側方には、層間絶縁膜912を介して、遮光膜911が形成されている。

【0008】

50

図10に示される従来の固体撮像装置は、画素分離領域906の表面の一部に形成された高濃度P型不純物領域907によって、画素分離領域906内のホール濃度を高くし、駆動時における画素分離領域906の抵抗を小さくすることができる。

【特許文献1】特開2003-258237号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

しかしながら、上記の従来の固体撮像装置には以下の課題がある。

【0010】

第1に、1層目のポリシリコン電極909に正電圧が印加された場合、正電圧の印加によって、ポリシリコン電極909の下方に位置する画素分離領域906の一部と、低濃度P型不純物領域913の一部に存在するホールが排斥される。この結果、画素分離領域906及び低濃度P型不純物領域913の抵抗が増大するという課題がある。

10

【0011】

第2に、ポリシリコン電極909に、画素分離領域906が空乏化する程度に高い正電圧が印加された場合、画素領域は、電氣的にフローティング状態となり、読み出し電圧が変動するという課題もある。

【0012】

第3に、1層目のポリシリコン電極909に正電圧が印加されると、高濃度P型不純物領域907より不純物濃度が低い画素分離領域906及び低濃度P型不純物領域913のポテンシャルは、高濃度P型不純物領域のポテンシャルに比べて大きく変動する。したがって、高濃度P型不純物領域907と、画素分離領域906及び低濃度P型不純物領域913との間に強電界が生じる。この強電界は、ホットエレクトロンを発生させる。ホットエレクトロンは、固体撮像装置におけるノイズ成分となるため、出力画像の画質が劣化するという課題がある。

20

【0013】

特に、1層目のポリシリコン電極909が画素分離領域906上のみならず、N⁺型光電変換領域903の上方にまで形成されている場合には、基板内部のポテンシャル変動は更に大きくなる。ポテンシャル変動の増大に従って、より多くのホットエレクトロンが発生するため、更なる画質劣化に繋がる。

30

【0014】

それ故に、本発明は、ポリシリコン電極に正電圧が印加される場合であっても、画素分離領域の抵抗増加と、読み出し電圧の変動と、ホットエレクトロンの発生による画質劣化とを抑制することができる固体撮像装置及びその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0015】

第1の発明は、固体撮像装置であって、半導体基板上に行方向及び列方向に配列される複数の第1導電型の光電変換領域と、光電変換領域の各々を分離する第2導電型の画素分離領域と、光電変換領域の各列の間を列方向に延びる複数の第1導電型の電荷転送領域と、電荷転送領域の各々の上方に交互に配置される複数の第1及び第2の転送電極と、画素分離領域の上方を行方向に延び、第1の転送電極の各々を接続する複数の第1の接続電極と、第1の接続電極の各々に沿って行方向に延び、第2の転送電極の各々を接続する複数の第2の接続電極と、第1の接続電極の少なくとも一部の下方向において、画素分離領域の表面に形成され、画素分離領域より第2導電型不純物の濃度が高い高濃度不純物領域とを備える。

40

【0016】

第2の発明は、固体撮像装置の製造方法であって、光電変換領域と、画素分離領域と、電荷転送領域とが形成された半導体基板を用意する工程と、第1の接続電極が形成される領域の下方に、第2導電型不純物を選択的に導入して、第2導電型不純物の濃度が画素分離領域より高い高濃度不純物領域を形成する工程とを備える。

50

【0017】

第3の発明は、固体撮像装置の製造方法であって、光電変換領域と、画素分離領域と、電荷転送領域とが形成された半導体基板を用意する工程と、半導体基板上に第2の転送電極と、第2の接続電極とを形成する工程と、第2の接続電極をマスクの一部として、画素分離領域の表面のうち、第1の接続電極が形成される領域の下方に、第2導電型不純物を選択的に導入して、第2導電型不純物の濃度が画素分離領域より高い高濃度不純物領域を形成する工程とを備える。

【発明の効果】

【0018】

本発明に係る固体撮像装置は、画素分離領域内に高濃度P型不純物領域を有するので、画素分離領域の上方に配置される電極に正電圧が印加される場合であっても、画素分離領域のホール濃度を確保することができるので、電極下の抵抗の増大を抑制することが可能となる。

10

【0019】

また、本発明に係る固体撮像装置は、高濃度P型不純物領域によって画素分離領域の空乏化を併せて防止することができるので、読み出し電圧の変動を抑制することが可能となる。

【0020】

更に、本発明に係る固体撮像装置は、正電圧が印加される電極下のポテンシャル変動を併せて抑制することができるので、ポテンシャル変動により生じる強電界を緩和し、画質劣化の要因であるホットエレクトロンの発生を抑制することが可能となる。

20

【0021】

更に、本発明に係る固体撮像装置の製造方法によれば、上記の効果奏する固体撮像装置を製造することが可能となる。

【発明を実施するための最良の形態】

【0022】

(第1の実施形態)

図1は、本発明の第1の実施形態に係る固体撮像装置の概略構成を示す図である。

【0023】

図1を参照して、本実施形態に係る固体撮像装置1は、CCD型固体撮像装置として実現される。固体撮像装置1は、半導体基板上に形成された画素領域(撮像領域)101と、水平転送レジスタ102と、電荷電圧変換部103とを備える。

30

【0024】

画素領域101は、フォトダイオード等の光電変換素子を含み、行方向及び列方向の二次元状に配列された複数のセンサ部(画素)104と、センサ部104の各列の間を列方向に延びる複数の垂直転送レジスタ105とを含む。

【0025】

垂直転送レジスタ105は、列方向に整列するセンサ部104の各々に蓄積された信号電荷を、順に垂直方向(水平転送レジスタが延びる方向)に転送しながら、水平転送レジスタ102に出力する。

40

【0026】

水平転送レジスタ102は、垂直転送レジスタ105の各々から転送された1ライン分の信号電荷を、順に水平方向(電荷電圧変換部へ向かう方向)に転送しながら、電荷電圧変換部103に出力する。

【0027】

電荷電圧変換部103は、例えば、フローティングディフュージョン(FD)アンプであり、水平転送レジスタ102から出力された信号電荷を信号電圧に変換し、変換された信号電圧をCCD出力として出力する。

【0028】

以下、本実施形態に係る固体撮像装置1の構造の詳細について説明する。

50

【0029】

図2は、図1に示されるセンサ部の構造平面図であり、具体的には、センサ部 - センサ部間の分離領域を示す構造平面図である。また、図3は、図2に示されるA - A'ラインの断面図であり、図4は、図2に示されるB - B'ラインの断面図である。尚、図2においては、記載の便宜上、図3及び図4に示される構成の一部が省略されている。

【0030】

図2～図4を参照して、N型半導体基板301の表面には、入射光を光電変換して得られた信号電荷を蓄積する複数のフォトダイオード(PD)201(図1に示されるセンサ部104に対応)と、N型半導体基板301の表面においてフォトダイオード201の各列に沿って延び、垂直転送レジスタ105として機能する電荷転送領域202a及び202bとが形成されている。

10

【0031】

電荷転送領域202a及び202bの上方には、列方向に交互に整列する複数の転送電極203及び204がゲート絶縁膜307を介して配置されている。更に、画素分離領域306の上方には、行方向に延び、行方向に整列する複数の転送電極203に接続される接続電極308と、接続電極309に沿って行方向に延び、行方向に整列する複数の転送電極204に接続される接続電極309とがゲート絶縁膜307を介して形成されている。転送電極203及び接続電極308には、駆動時に正電圧が印加されるが、転送電極204及び接続電極309には、駆動時に正電荷は印加されない。尚、転送電極203及び204と、接続電極308及び309とは、固体撮像装置1のゲート電極を構成している。

20

【0032】

また、図3及び図4に示されるように、N型半導体基板301には、P型ウェル領域302が形成されている。P型ウェル領域302の内部には、PD201を構成するN⁺型不純物領域303及びP⁺型不純物領域304と、電荷転送領域202a及び202bと、隣接する一对の画素(センサ部104)を互いに分離するP型画素分離領域306とが形成されている。

【0033】

更に、接続電極308の下方におけるN型半導体基板301の表面には、P型不純物を選択的に導入することによって、画素分離領域306よりP型不純物濃度が高い高濃度P型不純物領域310が形成されている。図2～4においては、記載の都合上、一部の高濃度P型不純物領域310のみが示されているが、実際には、各PD201に対応して複数の高濃度P型不純物領域310が形成されている。

30

【0034】

尚、接続電極308及び309と、ゲート絶縁膜307とを覆うように、層間絶縁膜311が形成され、層間絶縁膜311の表面には、接続電極308及び309を覆うように遮光膜312が形成されている。遮光膜312は、入射光が電荷転送領域202a及び202bに光が入り込むのを阻止するために設けられるものである。

【0035】

上述のように、本実施形態に係る固体撮像装置1は、正電圧が印加される接続電極308の少なくとも一部の下方に高濃度P型不純物領域310が形成されている点に特徴を有する。この特徴によって、本実施形態に係る固体撮像装置は、従来の固体撮像装置と比べて次のような利点を備える。

40

【0036】

まず、一般的に、PDに入射した光は光電変換され、電子 - ホール対が発生する。光電変換によって発生した電子は、信号電荷としてPDに蓄積される。一方、発生したホールの多くは、PD表面のP型不純物領域を経由して素子周辺部(グランド領域)へ抜ける。この時、水平転送レジスタ側には、ホールがグランド領域へ抜ける経路を確保できないことから、水平転送レジスタ側で発生したホールは水平転送レジスタと反対側に抜けて行く。

50

【0037】

また、転送電極に正電圧が印加された場合、当該転送電極下のホールが排斥されるため、ホール濃度が減少し、PDで発生したホールが素子周辺部へ抜けるための経路の抵抗が増大する。

【0038】

これに対して、本実施形態に係る固体撮像装置1は、接続電極308の直下に高濃度P型不純物領域310を有するので、PD201で発生したホールが素子周辺部へ抜ける経路の抵抗の増大を抑制することができ、当該経路をホール電流が流れることによって生じる電圧降下を小さく抑えられる。

【0039】

ホール電流による電圧降下が小さく抑えられることによって、画素領域101の上下方向（垂直方向）に生じる電位差が小さくなるため、画素領域101の上下方向（垂直方向）の画素位置に応じて現れる画素間の信号飽和量の不均一性を軽減することができる。

【0040】

また、接続電極308に画素分離領域306を空乏化させる程度に高い電圧（画素分離領域306に導入された不純物の濃度によるが、例えば、15V程度）が印加された場合であっても、高濃度P型不純物領域310によって、画素分離領域306の空乏化が防止される。したがって、本実施形態に係る固体撮像装置1は、PDで発生したホールが素子周辺部へ抜ける経路を維持し、センサ部104がフローティング状態となるのを回避することができるので、読み出し電圧が変動するという特性劣化を防止することができる。

【0041】

更に、一般的な固体撮像装置においては、接続電極308に正電圧が印加されると、接続電極308下方のポテンシャルが変化する。特に、図3に示されるように、N⁺型不純物領域303の上方と、画素分離領域306の上方とに亘って接続電極308が形成される場合には、不純物濃度の差によって、N⁺型不純物領域303及び画素分離領域306のポテンシャルに大きな差が生じ、強電界が発生する。この強電界は、ホットエレクトロンを発生させる。発生したホットエレクトロンは、CCD型固体撮像素子のノイズ成分となり、画質を劣化させる要因となる。

【0042】

これに対して、本実施形態に係る固体撮像装置1は、高濃度P型不純物領域310を有するので、正電圧が印加される接続電極308下のポテンシャル変動を抑制することができる。したがって、本実施形態に係る固体撮像装置によれば、ホットエレクトロンの発生を抑制し、CCD固体撮像素子の画質劣化を防止することができる。

【0043】

以下、図5A～図5Cを参照しながら、本実施形態に係る固体撮像装置1の製造方法を説明する。

【0044】

図5A～図5Cは、図1に示される固体撮像装置の製造方法を示す概略工程図である。図5A～図5Cにおいては、左欄に図2のA-A'ライン（画素垂直分離部）の断面図が示され、右欄に図2のB-B'ラインの断面図が示されている。

【0045】

< a : N⁺型不純物領域形成工程 >

図5A(a)を参照して、P型ウェル領域302が形成された半導体基板301を用意し、熱酸化法等によって、半導体基板301の表面にゲート絶縁膜307を形成する。例えば、ゲート絶縁膜307は、酸化シリコン膜である。また、ゲート絶縁膜307の膜厚は、例えば20nmである。

【0046】

ゲート絶縁膜307の形成後、ゲート絶縁膜307の表面にフォトリジストを形成する。そして、図5A(a)において二点鎖線で示されるように、ゲート絶縁膜307の表面のうち、PDのN⁺型不純物領域303を形成すべき部分が露出するように、フォトリジ

10

20

30

40

50

ストの一部を選択的に除去する。

【0047】

次に、砒素 (As) 等の N 型不純物をイオン注入によって半導体基板 301 に導入する。この工程におけるイオン注入条件として、例えば、注入エネルギーを 500 keV、ドーズ量を 2×10^{12} 個 / cm^2 に設定する。これにより、PD を構成する N⁺ 型不純物領域 303 が形成される。

【0048】

< b : 画素分離領域形成工程 >

次に、N⁺ 型不純物領域 303 の形成工程で使用されたフォトレジストを完全に除去した後、ゲート絶縁膜 307 の表面全体にフォトレジストを形成する。そして、図 5 A (b) において二点鎖線で示されるように、ゲート絶縁膜 307 表面のうち、画素分離領域 306 を形成すべき部分が露出するように、フォトレジストの一部を選択的に除去する。

10

【0049】

その後、フォトレジストをマスクとして、硼素 (B) 等の P 型不純物をイオン注入によって半導体基板 301 に導入する。この工程における注入条件として、例えば、注入エネルギーを 30 keV、ドーズ量を 5×10^{12} 個 / cm^2 と、注入エネルギーを 200 keV、ドーズ量を 3×10^{12} 個 / cm^2 とに設定する。この工程により、隣接する PD 201 を互いに分離する機能を果たす画素分離領域 306 が形成される。

【0050】

< c : 電荷転送領域形成工程 >

次に、画素分離領域形成工程において使用されたフォトレジストを完全に除去した後、ゲート絶縁膜 307 の表面全体にフォトレジストを形成する。そして、図 5 A (c) において二点鎖線で示されるように、ゲート絶縁膜 307 表面のうち、電荷転送領域 202 a 及び 202 b を形成すべき部分が露出するように、フォトレジストの一部を選択的に除去する。

20

【0051】

その後、フォトレジストをマスクとして、砒素 (As) 等の N 型不純物をイオン注入によって半導体基板 301 に導入する。この工程における注入条件として、例えば、注入エネルギーを 200 keV、ドーズ量を 4×10^{12} 個 / cm^2 に設定する。この工程により、電荷を水平転送レジスタへと転送する電荷転送領域 202 a 及び 202 b が形成される。

30

【0052】

< d : 高濃度 P 型不純物形成工程 >

次に、電荷転送領域形成工程において使用されたフォトレジストを完全に除去した後、ゲート絶縁膜 307 の表面全体にフォトレジストを形成する。そして、図 5 A (d) において二点鎖線で示されるように、ゲート絶縁膜 307 表面のうち、高濃度 P 型不純物領域 310 を形成すべき部分が露出するように、フォトレジストの一部を選択的に除去する。

【0053】

その後、硼素 (B) 等の P 型不純物をイオン注入によって半導体基板 301 に導入する。この工程における注入条件として、例えば、注入エネルギーを 20 keV、ドーズ量を 2×10^{13} 個 / cm^2 に設定する。この工程により、画素分離領域 306 の抵抗の増加と、ポテンシャル変動とを抑制する高濃度 P 型不純物領域 310 が形成される。

40

【0054】

< e : 電極形成工程 1 >

図 5 B を参照して、高濃度 P 型不純物形成工程において使用されたフォトレジストを完全に除去した後、CVD 法等によってゲート絶縁膜 307 上に多結晶シリコンを堆積させる。多結晶シリコンの膜厚は、例えば、300 nm である。次に、多結晶シリコン膜の表面の全体にフォトレジストを形成した後、形成されたフォトレジストのうち、転送電極 204 (図 2) 及び接続電極 309 を形成すべき領域を除いて、フォトレジストの一部を選択的に除去する。

50

【0055】

その後、形成されたフォトリジストをマスクとして、多結晶シリコン膜の一部を、例えば、RIE (Reactive Ion Etching) によって除去し、図5B (e) に示される接続電極309と、図2に示される転送電極204とを形成する。

【0056】

< f : 絶縁膜形成工程 >

次に、電極形成工程1において使用されたフォトリジストを完全に除去した後、図5B (f) に示されるように、熱酸化法等によって接続電極309の表面に絶縁膜305を形成する。絶縁膜305は、接続電極309を他の部分から電氣的に分離するために形成されるものであり、その膜厚は、例えば50nmである。

10

【0057】

< g : 電極形成工程2 >

次に、ゲート絶縁膜307の表面に、CVD法等によって多結晶シリコンを堆積させる。多結晶シリコン膜の膜厚は、例えば300nmである。次に、多結晶シリコン膜表面の全体にフォトリジストを形成した後、形成されたフォトリジストのうち、転送電極203 (図2) 及び接続電極308を形成すべき領域を除いて、フォトリジストの一部を選択的に除去する。

【0058】

その後、形成されたフォトリジストをマスクとして、多結晶シリコンの一部を、例えばRIEによって除去し、図5B (g) に示される接続電極308と、図2に示される転送電極203とを形成する。

20

【0059】

< h : P⁺不純物領域形成工程 >

次に、電極形成工程2において使用されたフォトリジストを完全に除去した後、ゲート絶縁膜307上にフォトリジストを形成する。次に、ゲート絶縁膜307表面のうち、PDの一部を構成するP⁺型不純物領域304を形成すべき部分が露出するように、フォトリジストの一部を選択的に除去する。

【0060】

その後、硼素 (B) 等のP型不純物をイオン注入によって半導体基板301に導入する。この工程におけるイオン注入条件として、注入エネルギーを10keV、ドーズ量を5 × 10¹⁴個/cm²に設定する。この工程により、図5B (h) に示されるように、PDの一部を構成するP⁺型不純物領域304が形成される。

30

【0061】

< i : 層間絶縁膜・遮光膜形成工程 >

図5Cを参照して、P⁺型不純物領域形成工程において使用されたフォトリジストを完全に除去した後、ゲート絶縁膜307と、転送電極203及び204 (図2) と、接続電極308、絶縁膜305とを覆うように、層間絶縁膜311を形成する。層間絶縁膜311は、例えば、シリコン酸化膜である。

【0062】

次に、層間絶縁膜311の表面に、例えばタングステン膜を形成する。このタングステン膜上にフォトリジストを形成した後、フォトリジストのうち、遮光膜312を形成すべき領域を除いて、フォトリジストの一部を選択的に除去する。

40

【0063】

その後、形成されたフォトリジストをマスクとして、タングステン膜の一部を、例えばRIEによって選択的に除去することによって、図5C (i) に示されるように、遮光膜312を形成する。

【0064】

以上説明したように、本実施形態に係る製造方法によれば、画素分離領域306表面のうち、正電圧が印加される接続電極308の下方に位置する部分に、高濃度P型不純物領域310を有する固体撮像装置1を形成することができる。上述したように、固体撮像装

50

置 1 は、接続電極 308 に正電圧が印加された場合であっても、接続電極 308 下方のホールの排斥に起因する P 型画素分離領域 306 の抵抗の増大を抑制することができる。

【0065】

また、従来の固体撮像装置では、接続電極 308 に、P 型画素分離領域 306 を空乏化する程度に高い電圧（画素分離領域 306 の不純物濃度によって変化するが、例えば 15 V）が印加された場合、画素内がフローティング状態となるため、読み出し電圧が変動する。これに対して、本実施形態に係る固体撮像装置は、高濃度 P 型不純物領域 310 を有するため、画素分離領域 306 の空乏化を防止し、その結果、読み出し電圧の変動を抑制することが可能となる。

【0066】

更に、一般に、接続電極 308 に正電圧が印加されると、接続電極 308 下方のポテンシャルが変動する。ポテンシャル変動がもたらす強電界は、ホットエレクトロンの発生に繋がる。ホットエレクトロンは、CCD 型固体撮像装置のノイズ成分となり、画質を劣化させる要因となる。これに対して、本実施形態に係る固体撮像装置は、高濃度 P 型不純物領域 310 によって、接続電極 308 下方のポテンシャル変動を抑えることができるので、ホットエレクトロンの発生を抑制し、ホットエレクトロンに起因する画質劣化を防止することが可能となる。

【0067】

尚、本実施形態に係る固体撮像装置において、接続電極 308 に印加された正電圧は、半導体基板 301 の表面と平行な方向に広がるように、半導体基板 301 に印加される。それ故に、高濃度 P 型不純物領域 310 は、接続電極 308 の直下のみならず、隣接する接続電極 309 の下方にも延びるように形成されることがより好ましい。高濃度 P 型不純物領域 310 が接続電極 309 の下方にも形成される場合、接続電極 308 に正電荷を印加することによって生じる影響を更に抑制することが可能となる。

【0068】

（第 2 の実施形態）

図 6 は、本発明の第 2 の実施形態に係る固体撮像装置の断面図である。尚、図 6 は、図 2 の B - B' ラインの断面図に相当する。

【0069】

本実施形態に係る固体撮像装置 2 の基本的な構成は、第 1 の実施形態に係るものと同様であるので、以下の説明では、本実施形態と第 1 の実施形態との相違点を中心に説明する。

【0070】

図 6 を参照して、行方向における高濃度 P 型不純物領域 310 の幅 W1 は、同方向に隣接する一対の電荷転送領域 202 a 及び 202 b の間隔 W2 より小さくなるように設定されている。したがって、行方向において、高濃度 P 型不純物領域 310 と電荷転送領域 202 との間には隙間が形成される。

【0071】

このような構成を有する固体撮像装置 2 は、次のような不具合を回避することができる。まず、高濃度 P 型不純物領域 310 が電荷転送領域 202 a 及び 202 b が重なり合うように形成された場合には、電荷転送領域 202 a 及び 202 b に蓄積可能な最大電荷量が減少する。次に、高濃度 P 型不純物領域 310 が電荷転送領域 202 a 及び 202 b に接するように形成された場合には、高濃度 P 型不純物領域 310 は、電荷転送領域 202 a 及び 202 b との接触箇所のポテンシャルを変化させる（具体的には、当該接触箇所のポテンシャルが低下する）。この結果、電荷転送領域 202 a 及び 202 b が転送可能な最大電荷量が減少し、電荷の転送効率が悪化する。

【0072】

これに対して、図 6 に示される構成によれば、上記のような不具合を回避することができるので、本実施形態に係る固体撮像装置 1 の特性を更に向上することができる。

【0073】

10

20

30

40

50

図 7 は、本発明の第 2 の実施形態に係る固体撮像装置の製造方法の一工程を示す図である。

【0074】

本実施形態に係る固体撮像装置 2 の製造方法は、図 5 A (d) に示される工程 (高濃度 P 型不純物領域形成工程) を除いて、第 1 の実施形態に係る製造方法と同様である。したがって、以下では、高濃度 P 型不純物形成工程についてのみ詳細を説明する。

【0075】

< d : 高濃度 P 型不純物形成工程 >

電荷転送領域形成工程 (図 5 A (c)) において使用されたフォトレジストを完全に除去した後、ゲート絶縁膜 307 の表面全体にフォトレジストを形成する。そして、図 7 において二点鎖線で示されるように、ゲート絶縁膜 307 表面のうち、高濃度 P 型不純物領域 310 を形成すべき部分が露出するように、フォトレジストの一部を選択的に除去する。このとき、行方向における開口部 A p の幅 W 3 は、同方向において隣接する電荷転送領域 202 の間隔 W 2 より小さくなるように設定される。その後、形成されたフォトレジストをマスクとして、硼素 (B) 等の P 型不純物をイオン注入によって半導体基板 301 に導入し、高濃度 P 型不純物領域 310 を形成する。

10

【0076】

尚、高濃度 P 型不純物領域 310 と、電荷転送領域 202 との間隔 c は、P 型不純物の注入条件 (注入エネルギー及びドーズ量) に応じて変動するが、本実施形態においては、例えば、間隔 c が $0.1 \mu\text{m}$ となるように注入条件が設定されている。

20

【0077】

以上説明したように、本実施形態に係る固体撮像装置 2 は、第 1 の実施形態に係るものと同様の効果を奏することができる。加えて、本実施形態に係る固体撮像装置 2 において、高濃度 P 型不純物領域 310 は、電荷転送領域 202 との間に隙間を有して形成されるため、高濃度 P 型不純物領域 310 による電荷転送領域 202 への干渉 (すなわち、高濃度 P 型不純物領域 310 に起因する電荷転送領域 202 のポテンシャル変動) を抑制することができる。したがって、固体撮像装置 2 によれば、電荷転送領域 202 に蓄積可能な最大電荷量が減少することを回避して、電荷転送領域 202 の電荷転送効率が低下するのを抑制することが可能となる。

30

【0078】

(第 3 の実施形態)

本実施形態に係る固体撮像装置 3 の構成は、第 1 の実施形態に係るものと同様であるが、製造方法が第 1 の実施形態に係るものとは異なる。以下では、本実施形態に係る固体撮像装置の製造方法を中心に説明する。

【0079】

図 8 は、本発明の第 3 の実施形態に係る固体撮像装置の製造方法を示す概略工程図である。尚、図 8 は、図 2 に示される A - A' ラインの断面図に相当する。

【0080】

< a : N⁺型不純物領域形成工程 >

まず、図 8 (a) に示されるように、P 型ウェル領域 302 を有する半導体基板 301 に、P⁺型不純物領域 304 を形成する。P⁺型不純物領域 304 を形成する工程は、第 1 の実施形態の対応する工程 (図 5 A (a)) と同様であるので、ここでの説明を省略する。

40

【0081】

< b : 画素分離領域形成工程及び転送領域形成工程 >

次に、図 8 (b) に示されるように、画素分離領域 306 と、電荷転送領域 202 (破線) とを形成する。画素分離領域形成工程及び電荷転送領域形成工程は、第 1 の実施形態の対応する工程 (それぞれ図 5 A (b) 及び図 5 A (c)) と同様であるので、ここでの説明を省略する。

【0082】

50

< c : 電極形成工程 1 >

転送領域形成工程において使用されたフォトレジストを完全に除去した後、CVD法等によってゲート絶縁膜307上に多結晶シリコンを堆積させる。多結晶シリコンの膜厚は、例えば300nmである。次に、多結晶シリコン膜の表面全体にフォトレジストを形成し、形成されたフォトレジスト表面のうち、転送電極204(図2)及び接続電極309を形成すべき領域を除いて、フォトレジストの一部を選択的に除去する。

【0083】

その後、形成されたフォトレジストをマスクとして、多結晶シリコン膜の一部を、例えばRIEによって除去し、図8(c)に示される接続電極309と、図2に示される転送電極204とを形成する。

【0084】

< d : 高濃度P型不純物領域形成工程 >

次に、電極形成工程1において使用されたフォトレジストを完全に除去した後、ゲート絶縁膜307表面のうち、高濃度P型不純物領域310を形成すべき領域が露出するようにフォトレジストの一部を選択的に除去し、フォトレジスト714を形成する。

【0085】

その後、フォトレジスト714及び接続電極309をマスクとして、イオン注入によって硼素(B)等のP型不純物をセルフアラインで半導体基板301に導入する。この工程における注入条件として、例えば、注入エネルギーを20keV、ドーズ量を 2×10^{13} 個/cm²に設定する。この工程により、高濃度P型不純物領域310が形成される。また、P型不純物イオンは、図8(e)の矢印で示されるように、半導体基板301の表面と直交する方向に打ち込まれる。

【0086】

< e : 絶縁膜形成工程 >

次に、フォトレジスト714を完全に除去した後、図8(e)に示されるように、絶縁膜305を形成する。この工程は、第1の実施形態の対応する工程(図5B(f))と同様であるので、ここでの説明を省略する。

【0087】

< f : 電極形成工程 2 >

次に、図8(f)に示されるように、接続電極308を形成する。この工程は、第1の実施形態の対応する工程(図5B(g))と同様であるので、ここでの説明を省略する。

【0088】

< g : P⁺型不純物領域形成工程 >

次に、図8(g)に示されるように、P⁺型不純物領域304が形成される。この工程は、第1の実施形態の対応する工程(図5B(h))と同様であるので、ここでの説明を省略する。

【0089】

< h : 層間絶縁膜・遮光膜形成工程 >

次に、図8(h)に示されるように、層間絶縁膜311と遮光膜312とをそれぞれ形成する。この工程は、第1の実施形態の対応する工程(図5C(i))と同様であるので、ここでの説明を省略する。

【0090】

本実施形態に係る製造方法では、図8(d)に示されるように、接続電極309をマスクの一部として利用し、高濃度P型不純物領域310をセルフアラインで形成するため、位置合わせの精度良く高濃度P型不純物領域706を形成することができる。尚、本実施形態に係る製造方法によって製造された固体撮像装置3は、第1の実施形態に係るものと同様の効果を奏することができる。

【0091】

(第4の実施形態)

図9は、本発明の第4の実施形態に係る固体撮像装置の製造方法の一工程を示す図であ

10

20

30

40

50

る。

【0092】

本実施形態に係る製造方法は、高濃度P型不純物形成工程を除いて、第3の実施形態に係るものと同様である。したがって、以下では、本実施形態と第3の実施形態との相違点を中心に説明する。

【0093】

図9を参照して、本実施形態においては、高濃度P型不純物領域310を形成する工程において、P型不純物イオンの打ち込み方向に注入角がつけられている。より詳細には、P型不純物イオンは、半導体基板301の表面と直交し、かつ、センサ部の列とほぼ平行な平面Prfに対して、所定角度で交差する平面Pinと平行な方向に注入される。本実施形態においては、例えばは20°に設定されている。

10

【0094】

本実施形態に係る製造方法は、第3の実施形態に係るものと同様に、接続電極309をマスクの一部として使用して、位置合わせ精度良く高濃度P型不純物領域310を形成することができる。加えて、本実施形態に係る製造方法によれば、イオン注入角度がつけられることによって、接続電極309の下方にも伸びる高濃度P型不純物領域310を形成することが可能となる。したがって、本実施形態に係る製造方法によれば、接続電極308への正電荷の印加に起因する影響を更に抑制することができる固体撮像装置4を実現することができる。

【0095】

尚、上記の各実施形態では、単層電極構造を有する固体撮像装置の例を説明したが、本発明は、2層以上の電極構造を有する固体撮像装置についても同様に適用できる。2層以上の電極構造を有する固体撮像装置に本発明が適用された場合でも、上記の各実施形態と同様に、転送電極に正電圧が印加されることによって生じる影響を抑制することができる。

20

【0096】

また、上記の第1の実施形態において、高濃度P型不純物領域を形成する工程では、第4の実施形態と同様に不純物イオンの注入時に注入角度をつけても良い。

【産業上の利用可能性】

【0097】

本発明は、画素分離領域の抵抗の増加や、読み出し電圧の変動、ホットエレクトロンの発生による画質悪化等が抑制された固体撮像装置を実現できるので、例えば、デジタルスチルカメラやデジタルビデオカメラ等に使用されるCCD型固体撮像素子に利用できる。

30

【図面の簡単な説明】

【0098】

【図1】本発明の第1の実施形態に係る固体撮像装置の概略構成を示す図

【図2】センサ部 - センサ部間の分離領域を示す構造平面図

【図3】図2に示されるA - A'ラインの断面図

【図4】図2に示されるB - B'ラインの断面図

【図5A】固体撮像装置の製造方法を示す概略工程図

40

【図5B】図5Aに続く概略工程図

【図5C】図5Bに続く概略工程図

【図6】本発明の第2の実施形態に係る固体撮像装置の断面図

【図7】本発明の第2の実施形態に係る固体撮像装置の製造方法の一工程を示す図

【図8】本発明の第3の実施形態に係る固体撮像装置の製造方法を示す概略工程図

【図9】本発明の第4の実施形態に係る固体撮像装置の製造方法の一工程を示す図

【図10】従来の固体撮像装置の断面図

【符号の説明】

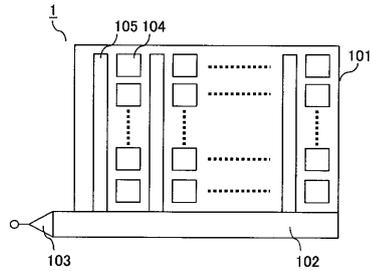
【0099】

1 ~ 4 固体撮像装置

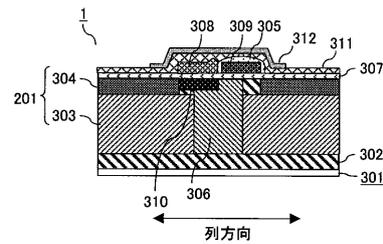
50

- 201 フォトダイオード (PD)
- 202 電荷転送領域
- 203、204 転送電極
- 301 N型半導体基板
- 302 P型ウェル領域
- 303 N⁺型不純物領域
- 304 P⁺型不純物領域
- 306 画素分離領域
- 307 ゲート絶縁膜
- 308、309 接続電極
- 310 高濃度P型不純物領域

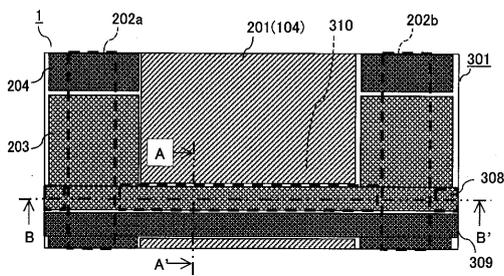
【図1】



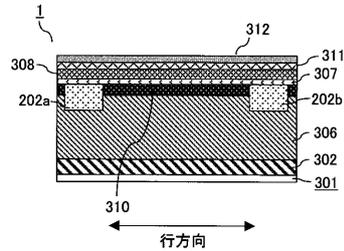
【図3】



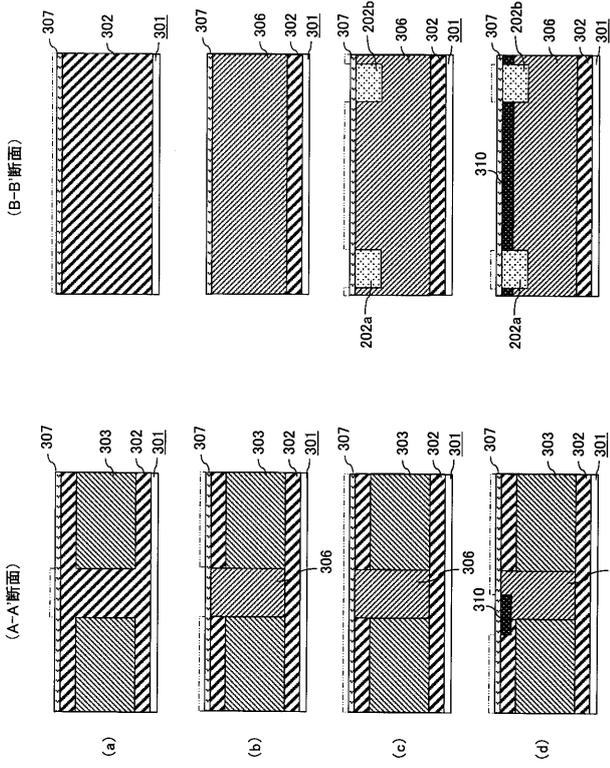
【図2】



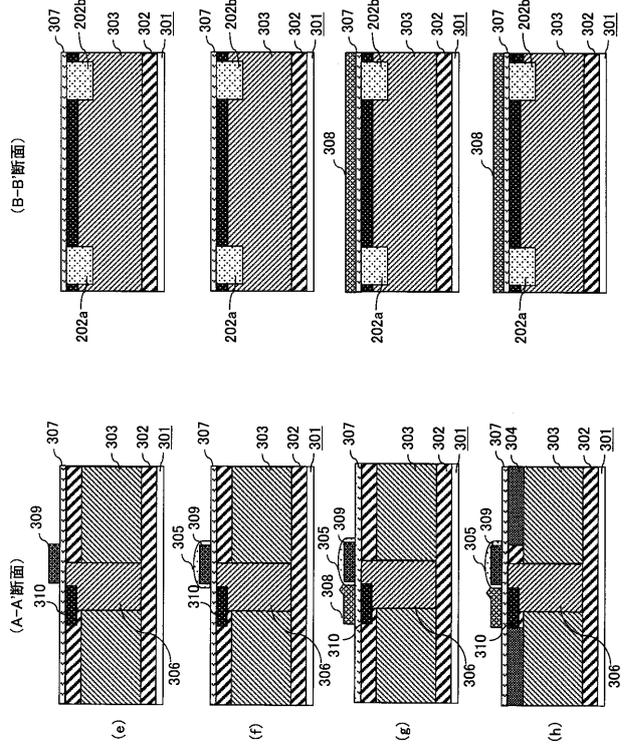
【図4】



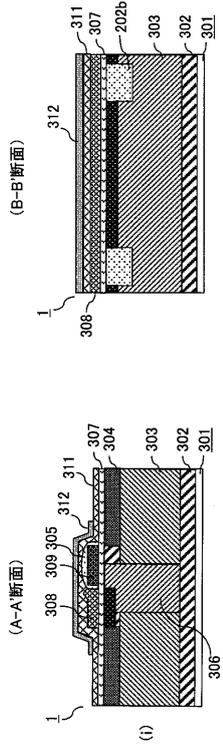
【 図 5 A 】



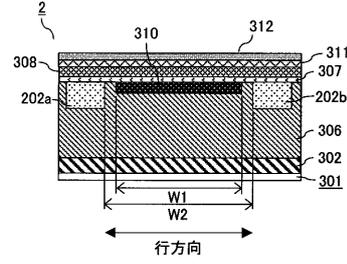
【 図 5 B 】



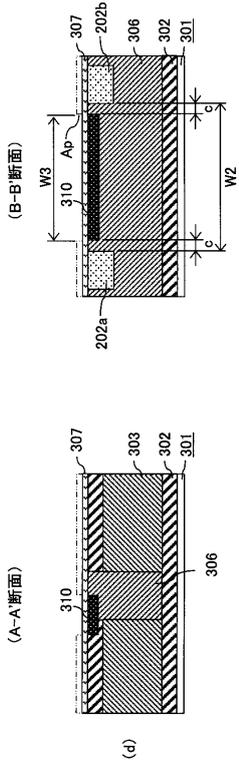
【 図 5 C 】



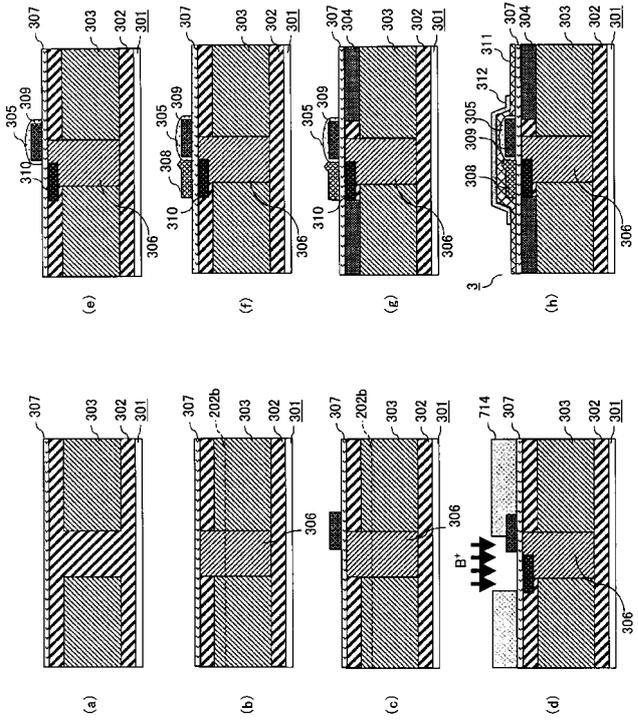
【 図 6 】



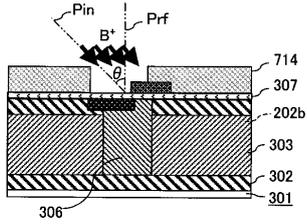
【 図 7 】



【 図 8 】



【 図 9 】



【 図 10 】

