

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.<sup>6</sup>  
H04B 1/69  
H04B 7/216  
H04B 7/26

(11) 공개번호 특1999-029425  
(43) 공개일자 1999년04월26일

(21) 출원번호	특1998-035898
(22) 출원일자	1998년09월01일
(30) 우선권주장	97-252872 1997년09월02일 일본(JP)
(71) 출원인	마쓰시타덴끼상교가부시끼가이샤 모리시따요이 씨 일본국오오사까후가도마시오오아자가도마1006반치
(72) 발명자	아사노 노부오
(74) 대리인	일본 가나가와켄 요코하마시 아사히쿠 와카바다이4-15-404 김창세

심사청구 : 있음

(54) 피엔 부호 발생 장치 및 이동 무선 통신 시스템

요약

본 발명에 따르면, 부호 발생부에 있어서, 원시다항식  $G(x)$ 를 사용해 소정 단수의 부호를 발생하여 각 단의 부호 내용을 후단으로 쉬프트시킨다. 또한 상태 설정부가 어떤 시점에서의 상기 PN 부호 발생부의 부호 상태로부터 특정 회수 쉬프트했을 때의 상기 PN 부호 발생부의 부호 상태를, 쉬프트 회수를  $i$ 로 하여  $x \bmod G(x)$ 에 근거해 구한다.

대표도

도7

명세서

도면의 간단한 설명

- 도 1은 종래의 PN 부호 발생 장치의 개략도,
- 도 2는 일반적인 제산 회로를 실현한 피드백 쉬프트 레지스터의 구성도,
- 도 3은 도 2의 제산 회로 기능을 일부 변경한 피드백 쉬프트 레지스터의 구성도,
- 도 4는 다항식  $M(x)x^2$ 의 잉여를 구하는 피드백 쉬프트 레지스터의 구성도,
- 도 5는 PN 부호 발생기의 구성과 소정의 시점으로부터의 상태 변화를 도시하는 도면,
- 도 6은 잉여를 바탕으로 구성된 PN 부호 발생기의 구성도,
- 도 7은 실시예 1의 PN 부호 발생 장치의 개략 구성도,
- 도 8은 실시예 1의 PN 부호 발생 장치에 있어서의 상태 계산의 플로우차트,
- 도 9는 실시예 2의 PN 부호 발생 장치의 개략 구성도,
- 도 10a 및 10b는 실시예 2의 PN 부호 발생 장치에 있어서의 상태 계산의 플로우차트.

도면의 주요 부분에 대한 부호의 설명

- |                 |                  |
|-----------------|------------------|
| 100 : PN 부호 발생부 | 101 : EX-OR      |
| 102 : 1단위 지연 소자 | 103 : 원시다항식 계수   |
| 104 : 승산기       | 105 : 쉬프트 클럭     |
| 200 : 병렬/직렬 변환부 | 202 : 쉬프트 클럭     |
| 300 : 마스크 유지부   | 400 : 마스크 계산부    |
| 500 : 논리곱 블럭    | 600 : 마스크값 생성부   |
| 601 : 마스크 테이블   | 602 : 마스크 설정 지시부 |

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 간헐 수신을 수행하는 이동 통신 시스템, 예를 들면, CDMA(Code Division Multiple Access) 방식 통신 시스템의 이동기에 이용할 수 있는 PN 부호 발생 장치 및 이동 무선 통신 시스템에 관한 것이다.

최근, 디지털 이동 통신 분야에서는 CDMA 방식을 채용한 이동 통신이 주목받고 있으며, 미국에서는 TIA(Telecommunication Industry Association)에 의해 CDMA 방식에 의한 이동 통신 시스템의 표준화가 행해져, Mobile Station-Base Station Compatibility Standard for Dual Mode Wideband Spread Spectrum Digital Cellular System(IS-95-A) 등으로 정리되어 있다.

CDMA방식에 있어서는 채널마다 서로 다른 확산 부호에 의해 송신 데이터가 스펙트럼 확산되어 있다. 예를 들면, IS-95-A에서는 스펙트럼 확산에 사용하는 확산 부호로서 15단(약 26 ms 주기)의 쇼트(short) PN 부호와 42단(약 41ms 주기)의 롱(long) PN 부호가 있다. 또한 롱 PN 부호는 다운링크 채널의 스크램블, 파워 제어 비트의 삽입 위치 지정에도 사용되고 있다.

도 1은 종래의 PN 부호 발생 장치의 개략 구성이다. 일례로서 42단 PN 부호의 경우를 나타내고 있다. PN 부호 발생부(100)는 41개의 EX-OR(배타적 논리합 회로)(101)과, 42개의 1단위 지연 소자(102)와, 42개의 원시다항식 계수(103)와, 42개의 승산기(104)로 구성되는 피드백·쉬프트 레지스터를 구비하고 있다.

이러한 PN 부호 발생 장치에서는 1단위 지연 소자(102) 모두가 동시에 0으로 되지 않도록 초기값을 설정하고, 쉬프트 클럭(105)을 입력할 때마다 최후단의 값의 피드백을 고려하면서 1단위 지연 소자(102)의 값이 쉬프트된다. 임의의 1단위 지연 소자의 출력을 취출시키면 PN 부호를 얻을 수 있다.

CDMA 방식 이동 통신 시스템의 경우, 이동기는 기지국과의 동기 획득 과정에 있어서, 임의의 소정 시스템 타이밍으로 1단위 지연 소자(102)의 초기값을 설정하고, 그 이후 CDMA의 확산에 사용하는 칩 비율 클럭을 쉬프트 클럭으로 하여 PN 부호를 발생하도록 되어 있다.

그런데, 이동 통신 시스템의 이동기는, 수신 대기시에 있어서 기지국과 정한 특정 주기에 한번, 자기 자신에게 호출이 있었는지의 여부를 모니터 수신한다. 이것을 간헐 수신이라고 칭하고, 수신하지 않는 기간 동안에는 다음에 모니터 수신할 타이밍을 예측하는 타이머 이외의 회로를 가능한 한 오프시킴으로써 소비 전력을 삭감하고 있다.

그러나, 종래의 PN 부호 발생 장치에서는, 간헐 수신 주기보다 훨씬 긴 주기를 갖는 롱 PN 부호가 비수신시에 있어서도 부호 패턴의 동기를 유지해야 하기 때문에, 장치를 오프할 수 없어 소비 전력의 삭감을 도모할 수 없다고 하는 과제가 있었다.

#### 발명이 이루고자 하는 기술적 과제

본 발명의 목적은 이상과 같은 실정을 감안하여 이루어진 것으로, 롱 PN 부호의 비수신시에 대부분의 시간을 오프로 하고 있더라도 부호 패턴의 동기를 유지할 수 있어, 소비 전력의 삭감을 도모할 수 있는 PN 부호 발생 장치 및 방법을 제공하는 것이다.

### 발명의 구성 및 작용

본 발명의 제 1 형태는, 원시다항식  $G(x)$ 를 사용해 소정 단수의 PN 부호를 발생하여 각 단의 부호 내용을 후단으로 쉬프트시키는 PN 부호 발생부와, 임의의 소정 시점에서의 상기 PN 부호 발생부의 부호 상태로부터 특정 회수 쉬프트했을 때의 상기 PN 부호 발생부의 부호 상태를, 쉬프트 회수를  $i$ 로 하여  $x^i \bmod G(x)$ 에 근거해 구하는 상태 설정부를 구비하는 구성을 채용한다.

PN 부호 발생부가 오프되고나서 다음에 온하기까지의 기간 동안 동작하고 있었던 경우의 쉬프트 회수  $i$ 에 대하여  $x^i \bmod G(x)$ 를 구하거나 또는 구해 놓고, 다음에 PN 부호 발생부가 온할 때의 상태를  $x^i \bmod G(x)$ 를 사용하여 구하면, 오프 직전의 PN 부호 발생부의 상태(1단위 지연 소자의 내용)로부터 온(on) 직후의 PN 부호 발생부의 상태(1단위 지연 소자의 내용)를 PN 부호의 단수번 쉬프트(예에서는 42회의 쉬프트)하는 것만으로 구할 수 있다. 따라서, 비수신시에는 PN 부호 발생 장치를 오프시키고, 다음에 모니터 수신할 타이밍보다 약간 앞에 온함으로써 PN 부호 발생 장치의 모니터 수신하기 시작할 때의 상태를 계산할 수 있고, 이에 따라 비수신시의 대부분의 시간 동안 PN 부호 발생 장치를 오프로 해 둘 수 있게 되어, 소비 전력의 삭감을 도모할 수 있다.

본 발명의 제 2 형태는, 다음에 PN 부호 발생부가 재개시하기까지의 기간에 상당하는 쉬프트 회수  $i$ 를 취득하여  $x^i \bmod G(x)$ 를 계산하는 마스크 계산부를 구비한다.

마스크 계산부에 쉬프트 회수  $i$ 를 부여하는 것만으로, 쉬프트 회수  $i$ 보다도 충분히 적은 쉬프트 회수로 PN 부호 발생부를 동기 유지된 부호 상태로 할 수 있다.

본 발명의 제 3 형태는, 미리 선택할 얼마간의 쉬프트 회수  $i$ 에 대하여 구한  $x^i \bmod G(x)$ 를 마스크값으로서 등록한 마스크 테이블과, 계산에 의해 구한 PN 부호 발생부 상태의 최소 기간을  $T$ 로 하여  $n \times T$ ( $n$ 은 정수) 시간후의 PN 부호 발생부의 상태를 구하기 위한 마스크값을  $n$ 값에 근거하여 상기 마스크 테이블로부

터 판독하는 마스크 설정 지시부를 구비한다.

임의의 소정 시점의 PN 부호 발생부의 상태로부터, 특정 회수 쉬프트했을 때의 PN 부호 발생부의 상태를 PN 부호의 단수의 정수배 회수 쉬프트하는 것만으로 구할 수 있다.

본 발명의 실시예에 대하여 구체적으로 설명하기 전에, 「임의의 소정 시점의 PN 부호 발생 장치의 상태로부터, 특정 회수 쉬프트했을 때의 PN 부호 발생 장치의 상태를 구하기」 위한 계산 원리에 대하여 설명한다.

우선 순회(巡回) 부호를 고려한다. 순회 부호(n,k)(n:부호 길이, k:정보 비트 길이)는, 정보 비트를 계수로 하는 다항식을 M(x), (k-1)차, 생성 다항식을 G(x), (n-k)차로 할 때,  $M(x)x^{n-k}$ 를 G(x)로 나누어 잉여를 구하면 된다. 이를 수학적식으로 나타내면

$$M(x)x^{n-k} = Q(x)G(x) + R(x)$$

여기서 R(x), (n-k-1)차는 용장 비트를 부여하는 잉여다항식이다. 수학적 식 1을 변형하여

$$M(x)x^{n-k} - R(x) = Q(x)G(x)$$

으로 하면,  $M(x)x^{n-k} - R(x)$ 는 G(x)로 나누어 떨어지는 부호어로 된다.

$G(x) = x^m + g_{m-1}x^{m-1} + \dots + g_1x + g_0(m=n-k)$ 에 의한 제산 회로는 일반적으로 도 2와 같은 피드백 쉬프트 레지스터 회로로 실현된다.

수학적 식 1의 R(x)를 도 2의 회로로 구하기 위해서는, M(x)의 고차(高次) 계수로부터 k 비트를 좌측 입력에서부터 순차적으로 입력하고, 이어서 0을 (n-k) 비트 입력하면, 피드백 쉬프트 레지스터의 m개의 지연 소자에는 R(x)의 계수에 상당하는 잉여가 구해진다. 여기서 0을 (n-k) 비트 입력한다고 하는 것은,  $M(x)x^{n-k}$ 의 고차 계수로부터 n 비트를 입력할 때의 저차(低次) (n-k) 비트와 다르다.

그러나, 도 2의 구성에서 0을 (n-k) 비트 입력한다고 하는 조작은 자명한 것이기 때문에, 도 3에 도시하는 바와 같이 구성을 변경한다. 이 구성에서는, M(x)의 고차 계수로부터 k 비트를 순차적으로 입력하는 것만으로, 피드백 쉬프트 레지스터의 m개의 지연 소자에는 R(x)의 계수에 상당하는 잉여가 구해지게 된다. 이 구성은 피제(被除)다항식의 계수의 입력 위치를 생성다항식의 최저차로부터 최고차로 한 것으로  $x^{n-k}$ 가 자동적으로 곱해진 것에 상당한다. 일반적으로 순회 부호는 도 3과 같이 구성된 피드백 쉬프트 레지스터를 사용하여 계산되어 있다.

도 3은 다항식  $M(x)x^{n-k}$ 의 잉여를 구하는 회로이다. 이 성질을 응용하면, 예를 들어, 다항식  $M(x)x^2$ 의 잉여를 구하는 회로는 도 4와 같이 된다. 즉, 다항식  $M(x)x^i (i \leq m)$ 의 잉여를 구하는 경우, 피드백 쉬프트 레지스터의 i차에 상당하는 EX-OR(배타적 논리합 회로)에 입력해 주면 된다. 또한 선형(線形) 연산이기 때문에, 다항식  $M(x)(x^i + x^j) (i \neq j, i, j \leq m)$ 의 잉여를 구하는 경우, 피드백 쉬프트 레지스터의 i차 및 j차에 상당하는 EX-OR에 각각 동시에 입력해 주면 된다고 하는 성질도 가지고 있다.

다음에, im일 때의  $M(x)x^i$ 의 잉여를 구하는 경우를 고려한다.

수학적 식 1의 n-k를 i로 치환하면, 수학적 식 3과 같이 된다.

$$M(x)x^i = Q(x)G(x) + R(x)$$

수학적 식 3은 다른 형태로

$$R(x) = M(x)\xi \text{ mod } G(x)$$

으로 나타내는 것도 가능하다. 잉여 계산의 성질로부터 수학적 식 4는

$$R(x) = M(x)(x^i \text{ mod } G(x)) \text{ mod } G(x)$$

$$R(x) = M(x)S(x) \text{ mod } G(x)$$

단,  $S(x) = x^i \text{ mod } G(x)$

로 되고, S(x)는 m-1차 이하의 다항식으로 된다. 따라서, S(x)의 계수가 1인 차수에 따라 피드백 레지스터(제산 회로)의 각각의 EX-OR에 동시에 M(x)의 고차 계수로부터 k 비트를 순차적으로 입력해 가면,  $M(x)x^i (i \leq m)$ 의 경우에 있어서도 잉여를 구할 수 있다.

「임의의 소정 시점의 PN 발생기의 상태(쉬프트 레지스터의 내용)로부터, 특정 회수 쉬프트했을 때의 PN 발생기의 상태를 그 회수만큼 쉬프트하지 않고서 구한다」라고 하는 기술적 과제는 상기 원리를 응용함으로써 해결할 수 있다.

PN 발생기의 원시(생성)다항식을 G(x)(m차)로 하고, 임의의 소정 시점의 PN 발생기의 상태를 다항식 M(x)(m차)로 한다. PN 발생기는 통상 도 2의 구성으로부터 피제 다항식의 입력을 취한 구성이지만, 편의상 그 입력이 있는 PN 발생기를 고려한다. 도 2에 있어서, 우선 각 쉬프트 레지스터의 내부는 소거되어 0로 되어 있는 것으로 한다. 그 상태로부터 M(x)의 고차 계수로부터 m 비트를 좌측 입력에서부터 순차적으로 모두 입력하고 나면, 임의의 소정 시점의 PN 발생기의 상태로 된다. 구하고자 하는 것은 이

상태로부터 특정 회수(i회) 쉬프트했을 때의 상태이기 때문에, 계속해서 좌측 입력에서부터 i 비트의 0을 순차적으로 입력해 가면, 통상의 PN 발생기의 동작과 등가로 된다. 이 동작은 제산이라는 견지에서 보면,  $M(x)x^i$ 의 잉여를 구하고 있는 것과 다름없는 것이다. 따라서,  $x^i \bmod G(x)$ 를 구해, 그 계수가 1인 차수에 따라 피드백 레지스터(제산 회로)의 각각의 EX-OR에 동시에  $M(x)$ 의 고차 계수로부터 m 비트를 순차적으로 입력하는 것만으로, i회 쉬프트했을 때의 상태(잉여)를 구할 수 있다.

따라서,  $x^i \bmod G(x)$ 를 미리 구해 놓으면, im일 때에, 불과 m회의 비트 쉬프트로 i회 쉬프트했을 때의 상태를 구할 수 있어, 제산 회로에 다소의 부가(附加)는 있지만 CMOS 회로로 실현한 경우의 게이트 온/오프 회수에 있어서는 비약적으로 삭감할 수 있다. 이상이 본 발명의 기본 원리이다.

구체적으로, 3차의 원시다항식  $G(x) = x^3 + x + 1$ 을 사용하여 예를 설명한다.

$G(x)$ 는  $2^3-1$  주기의 PN 부호를 발생시킬 수 있다. 도 5에 PN 발생기의 구성과 임의의 소정 시점 t의 상태에서부터 1 비트씩 쉬프트해 갔을 때의 상태 변화를 나타낸다. 임의의 소정 시점 t의 상태에서부터 5회 쉬프트한 후의 상태를 앞서 설명한 원리를 바탕으로 구한다.

우선  $x^5 \bmod G(x)$ 를 구한다.

$$\begin{array}{r} x^2+1 \\ x^3+x+1 \overline{) x^5} \\ \underline{x^5+x^3+x^2} \phantom{0} \\ x^3+x^2 \phantom{0} \\ \underline{x^3+x+1} \phantom{0} \\ x^2+x+1 \text{ 잉여} \end{array}$$

구한 잉여를 바탕으로 도 6에 도시하는 구성으로 하여, 1, 0, 0의 순으로 입력한다. 도 6의 최후 상태는 도 5의 t+5의 상태와 동일하다는 것을 알 수 있다.

이렇게 하여 「임의의 소정 시점의 PN 발생기의 상태(쉬프트 레지스터의 내용)로부터, 특정 회수 쉬프트했을 때의 PN 발생기의 상태를 그 회수만큼 쉬프트하지 않고서 구한다」는 것이 가능하다.

본 발명의 상기 및 그 밖의 목적, 특징, 국면 및 이익 등은 첨부 도면을 참조로 하여 설명하는 이하의 상세한 실시예로부터 더욱 명백해질 것이다.

이하, 본 발명의 실시예에 대하여 도면을 참조하여 구체적으로 설명한다.

(실시예1)

도 7은 본 발명의 실시예 1의 PN 부호 발생 장치의 개략 구성을 도시하는 도면이다. 실시예 1의 PN 부호 발생 장치는, 42단의 룽 PN 부호를 발생하는 PN 부호 발생부(100), PN 부호 발생부(100)의 지연 소자의 내용을 병렬/직렬 변환하는 병렬/직렬 변환부(200), 마스크값을 유지하는 마스크 유지부(300), 마스크 유지부(300)에 유지하는 마스크값을 계산하는 마스크 계산부(400), 마스크 유지부(300)의 출력과 병렬/직렬 변환부(200)의 출력의 논리곱을 계산하는 논리곱 블럭(500)을 구비하고 있다.

PN 부호 발생부(100)는 42개의 EX-OR(101-1~101-42)가 직렬로 접속되고, 42개의 1단위 지연 소자(102-1~102-42)가 각각의 EX-OR(101-1~101-42)의 출력단에 직렬로 끼워져 있다. 또한, EX-OR(101-1~101-42)에 대응시켜 42개의 승산기(103-1~103-42)가 마련되어 있다. 각 승산기(103-1~103-42)는 원시다항식 계수  $g_0 \sim g_{41}$ 과 최후부의 1단위 지연 소자(102-42)의 출력을 승산하여 각각 대응하는 EX-OR(101-1~101-42)에 승산값을 출력한다. 42개의 EX-OR(101-1~101-42)과, 42개의 1단위 지연 소자(102-1~102-42)와, 42개의 원시다항식 계수가 곱해지는 42개의 승산기(103-1~103-42)에 의해 피드백·쉬프트 레지스터가 구성되어 있다. 1단위 지연 소자(102-1~102-42) 모두를 동시에 0으로 되지 않도록 초기값을 설정하고, 쉬프트 클럭(104)을 입력할 때마다 최후단의 값의 피드백을 고려하면서 1단위 지연 소자의 값이 쉬프트된다. 임의의 1단위 지연 소자의 출력을 출력하면 PN 부호를 얻을 수 있다.

병렬/직렬 변환부(200)는 직렬 접속된 42개의 래치부(201-1~201-42)로 구성되어 있다. 래치부(201-1~201-42)는 각각 대응하는 1단위 지연 소자(102-1~102-42)의 내용을 래치하고, 쉬프트 클럭(202)에 동기하여 인접하는 후단의 래치부로 래치 내용을 전송한다. 즉, 병렬/직렬 변환부(200)는 PN 부호 발생부(100)로부터 병렬로 입력되는 42단 PN 부호를 래치하여 쉬프트 레지스터로서 직렬로 출력하는 것이다.

마스크 유지부(300)는 PN 부호 발생부(100)의 각 EX-OR(101-1~101-42)에 대응하여 배열된 42개의 래치부(301-1~301-42)로 구성되어 있다. 래치부(301-1~301-42)는 마스크 계산부(400)에서 계산한 마스크 값을 래치할 수 있도록 되어 있다.

마스크 계산부(400)는 임의의 소정 시점의 PN 부호 발생부(100)의 상태(1단위 지연 소자(102)의 내용)로부터, 특정 시간후의 PN 부호 발생부(100)의 상태(1단위 지연 소자(102)의 내용)를 계산하기 위해, 특정 시간에 본래 PN 부호 발생부(100)를 쉬프트하지 않으면 안되는 쉬프트 회수를 구하고, 그 쉬프트 회수를 수학적 6에 있어서의  $x^i \bmod G(x)$ 의 i로 하여,  $S(x) = x^i \bmod G(x)$ 를 구한다. 여기서 구하는  $S(x)$ 가 마스크 계산부(400)에서 구해야 하는 마스크값으로 된다.

논리곱 블럭(500)은 마스크 유지부(300)의 각 래치부(301-1~301-42)와 PN 부호 발생부(100)의 각 EX-

OR(101-1~101-42) 사이에 각각 배치된 42개의 AND 게이트(501-1~501-42)로 구성되어 있다.

다음에, 이상과 같이 구성된 PN 부호 발생 장치의 동작에 대하여, 도 8의 플로우차트를 참조하여 설명한다.

여기서, PN 부호 발생부(100)에 있어서는 통상의 PN 부호 발생을 실행하고 있다(S201). PN 부호 발생부(100)를 오프해야 할 소정의 조건이 성립되었다고 판단되면(S202), PN 부호 발생부(100)의 각 1단위 지연 소자(102-1~102-42)의 내용을 각각 대응하는 래치부(201-1~201-42)에 래치하고, 동시에 내장된 타이머를 시동시킨다(S203). 그리고, 타이머를 제외하고 PN 부호 발생부(100)의 동작을 오프한다(S204).

다음에, 타이머가 만료되면(S205), 수신 준비를 개시한다(S206). 여기서, 타이머에는, 다음에 모니터 수신하는 타이밍보다 약간 전에 타임업(time up)하는 시간으로서, 마스크 계산부(400)가 마스크값을 계산하여 PN 부호 발생부(100)가 쉬프트 완료하기까지의 시간을 예상한 시간을 설정해 놓는 것으로 한다.

수신 준비를 개시하면, 우선 전회(前回) 래치부(201-1~201-42)에 PN 부호 발생부(100)의 내용을 래치하고 나서 다음에 PN 부호 발생부(100)를 재개시하기까지의 기간을 구한다(S207). 다음에, 이 재개시하기까지의 기간에 상당하는 PN 부호 발생부(100)에 있어서의 쉬프트 회수를 구하고, 구한 쉬프트 회수를  $i$ 로 한다(S208). 그리고, 마스크 계산부(400)에 있어서  $x \bmod G(x)$ 를 계산하여 마스크값을 구한다(S209).

마스크값 계산부(400)가 계산에 의해 구한 마스크값은 마스크 유지부(300)의 각 래치부(301-1~301-42)에 유지된다(S210). 다음에, PN 부호 발생부(100)의 1단위 지연 소자(102-1~102-42)를 0으로 소거한다(S211).

이전의 PN 부호 발생부(100)의 상태인 1단위 지연 소자(102-1~102-42)의 내용을 래치하고 있는 병렬/직렬 변환부(200)의 래치부(201-1~201-42)를 쉬프트 레지스터로서 사용하여, 쉬프트 클럭(202) 및 PN 부호 발생부(100)로의 쉬프트 클럭(104)으로서 동일한 PN 부호 단수분의 클럭(본 예에서는 42클럭)을 입력해, 목적으로 하는 PN 부호 발생부(100)의 상태를 구한다(S212).

PN 부호 발생부(100)의 상태가 특정 회수( $i$ ) 쉬프트했을 때의 상태로 되었으면, 쉬프트 회수= $i$ 에 대응한 소망하는 타이밍으로부터 쉬프트 클럭(104)을 입력하고, PN 부호 발생부(100)에 있어서 PN 부호의 발생을 개시한다(S213).

이렇게 하여, 임의의 소정 시점의 PN 발생기의 상태(쉬프트 레지스터의 내용)로부터, 특정 회수 쉬프트했을 때의 PN 발생기의 상태를 그 회수만큼 쉬프트하지 않고서, 적은 쉬프트수로 계산할 수 있어, 간헐수신의 비수신시에는 PN 부호 발생부를 오프하는 것을 가능하게 한다.

예를 들면, IS-95-A의 CDMA 방식 이동 통신 시스템에서는, 최소 간헐 수신 주기는 1.28s이며, 사용하는 쉬프트 클럭은 1.2288MHz이다. 1.28s중 80ms를 모니터 수신한다고 가정하면, 약 1.20s가 비수신 기간으로 되고, 그 기간동안에 상당하는 쉬프트 회수는 1,474,560회이다.

상기 실시예를 적용함으로써, 1,474,560회 PN 부호 발생부를 계속 동작시키는 대신에, 다시 모니터하기 시작하는 직전에 42회 쉬프트시킴으로써 다음 상태를 계산할 수 있게 되어, (1,474,560-42) 쉬프트분의 PN 부호 발생부 동작이 불필요하게 된다.

또, 상기 실시예 1에서는 단계 S206에 있어서 재개시하기까지의 기간을 구하고 있지만, 간헐 수신 기간을 이미 알고 있기 때문에 재개시하기까지의 기간동안의 쉬프트 회수를 사전에 알 수 있다. 이와 같이 직접 쉬프트 회수를 취득할 수 있는 경우에는 반드시 기간을 구할 필요는 없다.

(실시예 2)

실시예 2는, 실시예 1의 마스크 계산부(400) 대신에 몇개의 미리 계산된 마스크값을 유지하는 마스크 테이블(601)과 테이블내의 어느 마스크값을 사용할 것인가 선택하는 마스크 설정 지시부(602)로 이루어지는 마스크값 생성부(600)를 구비한 구성으로 되어 있다.

도 9에 실시예 2의 PN 부호 발생 장치의 개략 구성도를 나타낸다. 또, 상기한 실시예 1과 동일 부분에는 동일 부호가 부여되어 있다. 즉, 도 9에 있어서, 참조부호 (100)은 종래와 동일한 PN 부호 발생부로서, 42개의 EX-OR(101-1~101-42)과, 42개의 1단위 지연 소자(102-1~102-42)와, 42개의 원시다항식 계수  $g_0 \sim g_{41}$ 을 승산하는 42개의 승산기(103-1~103-42)에 의해 피드백·쉬프트 레지스터를 구성하고 있다. 참조부호 (200)은 병렬/직렬 변환부로서, PN 부호 발생부(100)의 1단위 지연 소자(102-1~102-42)의 각 내용을 각각 래치하는 42개의 래치부(201-1~201-42)로 구성되어 있다. 또한, 참조부호 (300)은 마스크 유지부, 참조부호 (500)은 논리적 불력이다.

마스크 테이블(601)에는 계산에 의해 구한 PN 부호 발생부(100)의 상태의 최소 기간을  $T$ 로 하여, 예를 들면  $2^i \times T$  ( $i$ 는 0 이상) 기간용의 마스크값을 미리 계산하여 등록되어 있다.

마스크 설정 지시부(602)는 임의의 소정 시점의 PN 부호 발생부(100)의 상태(1단위 지연 소자(102)의 내용)로부터,  $n \times T$  ( $n$ 은 정수) 시간후의 PN 부호 발생부(100)의 상태(1단위 지연 소자(102)의 내용)를 계산하기 위해,  $n$ 의 값에 근거하여 마스크 테이블(601)로부터 판독하는 마스크값을 제어한다.

다음에, 이상과 같이 구성된 PN 부호 발생 장치의 동작에 대하여 도 10a 및 도 10b의 플로우차트를 이용하여 설명한다.

여기서, PN 부호 발생부(100)에서는 통상의 PN 부호 발생을 실행하고 있다(S401). PN 부호 발생부(100)를 오프해야 할 소정의 조건이 성립되었다고 판단되면(S402), 다음에 PN 부호 발생부(100)를 재개시하기까지의 기간이 최소 기간  $T$ 의 정수배가 되는 타이밍으로 1단위 지연 소자(102-1~102-42)의 내용을 각각 대응하는 래치부(201-1~201-42)에 래치하고, 동시에 내장하는 타이머를 시동시킨다(S403). 그리고, 타이머를 제외하고 PN 부호 발생부(100)의 동작을 오프한다(S404).

다음에, 타이머가 만료되면(S405), 수신 준비를 개시한다(S406). 여기서, 타이머에, 다음에 모니터 수신한 타이밍의 조금 전으로 타임업하는 시간을 설정해 놓는 것은 실시예 1과 마찬가지로이다.

수신 준비를 개시하면, 마스크 설정 지시부(602)는 전회 래치부(201-1~201-42)에 PN 부호 발생부(100)의 내용을 래치하고나서부터 다음에 PN 부호 발생부(100)를 개시하기까지의 기간을  $n \times T$ ( $n$ 은 정수)로 하여 구한다(S407).

재개시하기까지의 기간( $n \times T$ )의  $n$ 을 2진수로 변환한다(S408). 그리고,  $j=0$ 으로 하고  $a_j$ 가 1인지 여부를 판단한다(S409, S410). 그 결과,  $a_j=1$ 이면, 마스크 설정 지시부(602)는 미리 구해 놓은  $2^j \times T$ 용의 마스크값을 마스크 테이블(601)로부터 판독하여 마스크 유지부(300)의 래치부(301-1~301-42)에 보존한다(S411).

다음에, PN 부호 발생부(100)의 1단위 지연 소자(102-1~102-42)를 0으로 소거한 후(S412), 이전의 PN 부호 발생부(100)의 상태인 1단위 지연 소자(102-1~102-42)의 내용을 래치하고 있는 병렬/직렬 변환부(200)의 래치부(201-1~201-42)를 쉬프트 레지스터로서 사용하여, 쉬프트 클럭(202) 및 PN 부호 발생부(100)로의 쉬프트 클럭(104)으로서 동일한 PN 부호 단수분의 클럭(본 예에서는 42클럭)을 입력해, 목적으로 하는 PN 부호 발생부(100)의 상태를 구한다(S413).

이 때, 1단위 지연 소자(102-1~102-42)의 내용을 래치부(201-1~201-42)에 래치한다(S414). 또한,  $j=j+1$ 로 한 다음,  $j$ 가  $k$ 를 초과하는지 여부를 판단한다(S415).  $j$ 가  $k$ 를 초과할 때까지는, 상기 단계 S409로부터 단계 S414까지의 처리를 반복한다.

PN 부호 발생부(100)의 상태가 특정 회수( $i$ ) 쉬프트했을 때의 상태로 되었으면, 쉬프트 회수= $i$ 에 대응한 소망하는 타이밍으로부터 쉬프트 클럭(104)을 입력하여, PN 부호 발생부(100)에 있어서 PN 부호의 발생을 개시시킨다(S416).

이와 같이 본 실시예 2에 따르면, 임의의 소정 시점의 PN 발생기의 상태(쉬프트 레지스터의 내용)로부터, 특정 회수 쉬프트했을 때의 PN 발생기의 상태를 그 회수만큼 쉬프트하지 않고, 적은 쉬프트수로 계산할 수 있어, 간헐 수신에 비수신시에 있어서 PN 부호 발생부를 오프하는 것을 가능하게 한다. 실시예 1에서는 쉬프트 회수를 바탕으로  $x^i \bmod G(x)$ 를 계산하고 있는데,  $i$ 의 값이 대단히 큰 경우에는  $x^i \bmod G(x)$ 의 계산을 실시간으로 실행할 수 없지만, 본 실시예와 같이, 비수신 기간을 소정의 최소 기간  $T$ 의 정수 배가 되도록 제한하여, 예를 들면  $2^j \times T$ ( $i$ 는 0 이상) 기간용의 마스크값을 미리 계산하여 마스크 테이블에 등록해 놓고, 몇개의 마스크값을 순차적으로 사용하여 PN 부호 발생부의 상태를 계산해 감으로써, 최종 목적으로 하는 PN 부호 발생부의 상태를 얻을 수 있다.

이상의 설명에서는 PN 부호 발생부(100)의 상태를 계산하기 위해 하드웨어인 피드백·쉬프트 레지스터로 PN 부호 발생부(100)를 구성하고 있지만, CPU나 DSP 등의 프로세서에 의해 소프트웨어적으로 PN 부호 발생부(100) 및 주변 회로와 동등한 처리 기능을 실현해도 좋다.

상술한 실시예 1 또는 실시예 2의 PN 부호 발생 장치를 이동 무선 통신 시스템의 이동국 장치에 탑재함으로써 비수신시에 있어서의 이동국 장치에서의 소비 전력 삭감을 도모할 수 있다. 또한, 이동 무선 통신 시스템의 기지국 장치에 본 발명의 PN 부호 발생 장치를 구비하도록 하여도 좋다. 또한, CDMA 방식의 무선 통신을 실행하는 정보 휴대 단말이면, 본 발명의 PN 부호 발생 장치를 구비함으로써 소비 전력 삭감을 도모할 수 있다. 또한, 본 발명의 PN 부호 발생 장치를 LSI나 회로(또는 프린트 기판)에 조합시켜 이용하도록 하여도 좋다.

상기 실시예에서는, 42단의 롱 PN 부호 발생기의 설명을 하였지만, 42단 이외의 어떠한 PN 부호 발생기에도 적용할 수 있다.

**발명의 효과**

본 발명은 롱 PN 부호의 비수신시에 대부분의 시간을 오프로 하고 있어도 부호 패턴의 동기를 유지할 수 있어, 소비 전력의 삭감을 도모할 수 있는 PN 부호 발생 장치 및 방법을 제공할 수 있다

이상 본 발명자에 의해서 이루어진 발명을 상기 실시예에 따라 구체적으로 설명하였지만, 본 발명은 상기 실시예에 한정되는 것이 아니고, 그 요지를 이탈하지 않는 범위에서 여러 가지로 변경 가능한 것은 물론이다.

**(57) 청구의 범위**

**청구항 1**

PN 부호 발생 장치에 있어서,

원시다항식  $G(x)$ 의 차수에 대응한 수의 직렬로 연결된 지연 소자와, 상기 각 지연 소자의 입력단에 각각 마련된 복수의 EX-OR와, 소정의 지연 소자로부터 출력되는 피드백 부호에 대해 상기 원시다항식  $G(x)$ 의 각 차수의 계수를 각각 승산하여, 각 승산값을 각각 차수가 대응하는 EX-OR에 입력하는 승산 수단을 가지며, PN 부호를 발생하는 쉬프트 레지스터와,

제 1 시점으로부터 소정 시간 경과후의 제 2 시점에 이르기까지의 기간동안에 상기 쉬프트 레지스터를 쉬프트하지 않으면 안되는 쉬프트 회수를  $i$ 로 하여, 하기식에 근거해 마스크 다항식  $S(x)$ 를 발생하는 마스크 수단과,

(수학식)

$$S(x) = x^i \bmod G(x)$$

상기  $S(x)$ 의 차수에 대응한 EX-OR에, 상기 제 1 시점에서의 상기 쉬프트 레지스터에 저장되어 있던 부호를 고차측에서부터 입력하여 상기 쉬프트 레지스터를 쉬프트해 가서, 저차까지 입력이 끝났을 때의 상태가 상기 제 2 시점의 상태로 되도록 하는 상태 설정 수단을 포함하는 PN 부호 발생 장치.

## 청구항 2

제 1 항에 있어서,

상기 마스크 수단은,

PN 부호의 발생 동작을 정지하고나서부터 재재시하기까지의 기간동안에 상기 쉬프트 레지스터를 쉬프트하지 않으면 안되는 쉬프트 회수  $i$ 를, 재개시할 때까지 계산하는 PN 부호 발생 장치.

## 청구항 3

제 1 항에 있어서,

상기 마스크 수단은,

PN 부호의 발생 동작을 정지하고나서부터 재재시하기까지의 기간동안에 상기 쉬프트 레지스터를 쉬프트하지 않으면 안되는 쉬프트 회수  $i$ 를, 사전에 유지해 놓는 PN 부호 발생 장치.

## 청구항 4

제 1 항에 있어서,

상기 마스크 수단은,

몇개의 쉬프트 회수  $i$ 에 대해 미리 계산한 복수의 마스크 다항식  $S(x)$  또는 그 차수 정보를 보존한 보존 수단과,

상기 보존 수단으로부터 마스크 다항식  $S(x)$  또는 그 차수 정보를 선택하는 선택 수단을 포함하는 PN 부호 발생 장치.

## 청구항 5

제 1 항에 있어서,

상기 마스크 수단은,

몇개의 쉬프트 회수  $i$ 에 대해 미리 계산한 복수의 마스크 다항식  $S(x)$  또는 그 차수 정보를 보존한 보존 수단과,

제 1 시점으로부터 제 2 시점에 이르기까지의 경과 시간을  $n \times T$ ( $n$ 은 정수,  $T$ 는 단위 시간)로 하여, 수치  $n$ 에 근거해 상기 보존 수단으로부터 마스크 다항식  $S(x)$  또는 그 차수 정보를 선택하는 선택 수단을 포함하는 PN 부호 발생 장치.

## 청구항 6

제 5 항에 있어서,

상기 선택 수단은,

$n=m^i$ 로서, 수치  $i$ 를 순차적으로 증가시키면서  $m^i \times T$ 에 대응하는  $S(x)$  또는 그 차수 정보를 상기 보존 수단으로부터 선택하는 PN 부호 발생 장치.

## 청구항 7

제 1 항에 있어서,

상기 상태 설정 수단은,

상기 제 1 시점에 있어서의 상기 쉬프트 레지스터의 상태를 나타내는 상기 각 지연 소자의 기억 비트 데이터를 병렬로 보존함과 동시에, 병렬로 보존한 복수의 비트 데이터를 직렬로 출력하는 병렬/직렬 변환부와,

상기 각 EX-OR에 대응하여 마련되고, 상기 병렬/직렬 변환부로부터 출력되는 비트 데이터와 상기  $S(x)$ 의 차수와의 논리곱을 연산하여, 연산 결과를 대응하는 EX-OR에 입력하는 복수의 AND를 포함하는 PN 부호 발생 장치.

## 청구항 8

기지국 장치와의 사이에서 CDMA 방식의 무선 통신을 실행하는 이동국 장치에 있어서,

제 1 항의 PN 부호 발생 장치를 포함하는 이동국 장치.

## 청구항 9

이동국 장치와의 사이에서 CDMA 방식의 무선 통신을 실행하는 기지국 장치에 있어서,

제 1 항의 PN 부호 발생 장치를 포함하는 기지국 장치.

**청구항 10**

쉬프트 레지스터를 이용하여 PN 부호를 발생시키는 방법에 있어서,  
 상기 쉬프트 레지스터는,  
 원시다항식  $G(x)$ 의 차수에 대응한 수가 직렬로 연결된 지연 소자와,  
 상기 각 지연 소자의 입력단에 각각 마련된 복수의 EX-OR과,  
 소정의 지연 소자로부터 출력되는 피드백 부호에 대해 상기 원시다항식  $G(x)$ 의 각 차수의 계수를 각각 승산하여, 각 승산값을 각각 차수가 대응하는 EX-OR에 입력하는 승산 수단을 갖되,  
 제 1 시점으로부터 소정 시간 경과후의 제 2 시점에 이르기까지의 기간동안에 상기 쉬프트 레지스터를 쉬프트하지 않으면 안되는 쉬프트 회수를  $i$ 로 하여, 하기식에 근거해 마스크 다항식  $S(x)$ 를 발생하는 단계,  
 (수학식)

$$S(x) = x^i \text{mod} G(x)$$

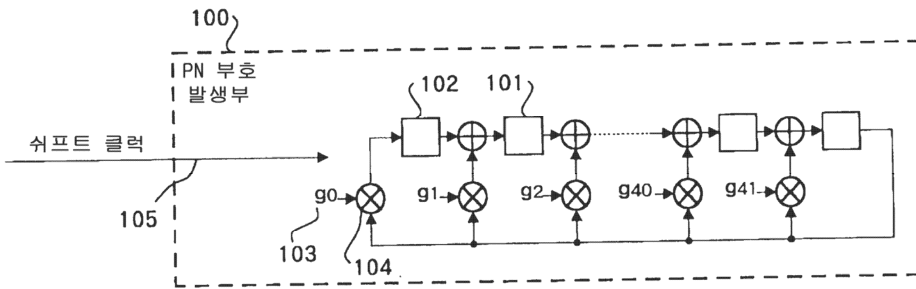
상기  $S(x)$ 의 차수에 대응한 EX-OR에, 상기 제 1 시점에서의 상기 쉬프트 레지스터의 부호를 입력하여 상기 쉬프트 레지스터의 상태를 상기 제 2 시점의 상태로 하는 단계를 포함하는 PN 부호 발생 방법.

**청구항 11**

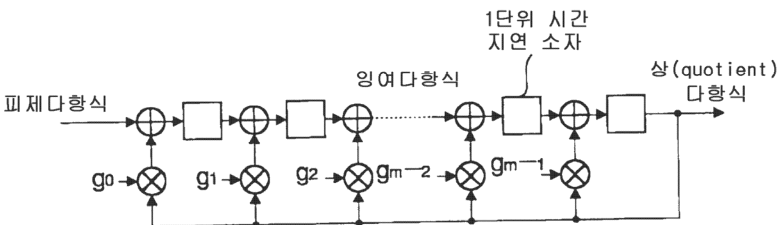
컴퓨터에 의한 판독이 가능한 매체와, 컴퓨터·프로세서에, 부호를 형성하는 복수의 비트 데이터를 쉬프트 클럭에 따라 후측으로 쉬프트시켜, 상기 부호중의 특정 차수의 비트 데이터에 원시다항식  $G(x)$ 의 각 차수의 계수를 차수가 대응하는 비트 데이터에 승산하여 새로운 부호를 발생시키는 제 1 프로그램 명령 수단과,  
 컴퓨터·프로세서에, 임의의 소정 시점에서의 상기 부호의 상태에서부터 특정 회수 쉬프트했을 때의 부호의 상태를, 쉬프트 회수를  $i$ 로 하여  $x^i \text{mod} G(x)$ 에 근거해 구하게 하는 제 2 프로그램 명령 수단과,  
 상기  $S(x)$ 의 차수에 대응한 EX-OR에, 상기 제 1 시점에서의 상기 쉬프트 레지스터에 저장되어 있던 부호를 고차측으로부터 입력하여 상기 쉬프트 레지스터를 쉬프트해 가서, 저차까지 입력이 종료되었을 때의 상태가 상기 제 2 시점의 상태로 되도록 하는 제 3 프로그램 명령 수단을 구비하되,  
 각 프로그램 명령 수단이 실행 가능한 형식으로 상기 매체에 기억되어 있어, 관련된 프로세서에 의한 실행시에 컴퓨터·메모리에 로드되어 컴퓨터를 동작시키는 컴퓨터·프로그램 제품.

**도면**

**도면1**

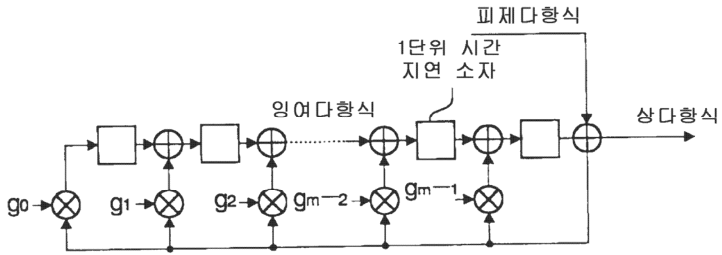


**도면2**

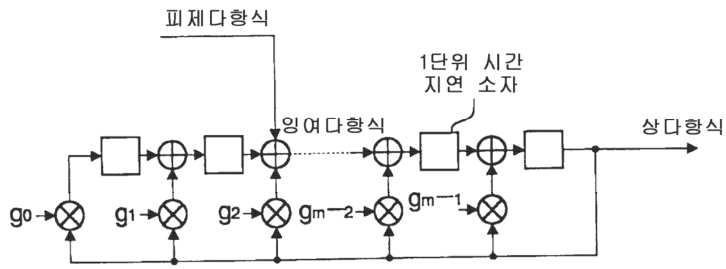




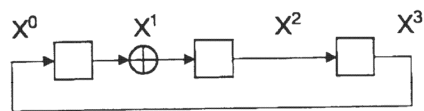
도면3



도면4

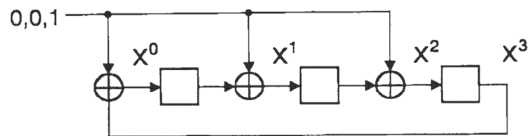


도면5



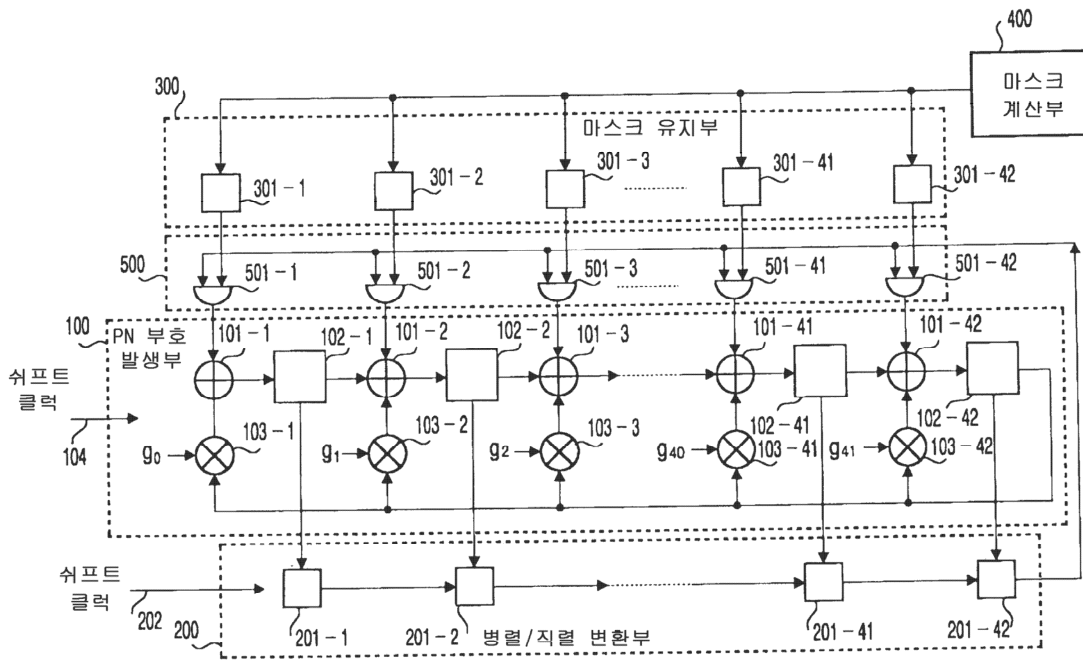
임의의 소정 시점 t의 상태	0	0	1
t+1의 상태	1	1	0
t+2의 상태	0	1	1
t+3의 상태	1	1	1
t+4의 상태	1	0	1
t+5의 상태	1	0	0
t+6의 상태	0	1	0
t+7의 상태	0	0	1

도면6

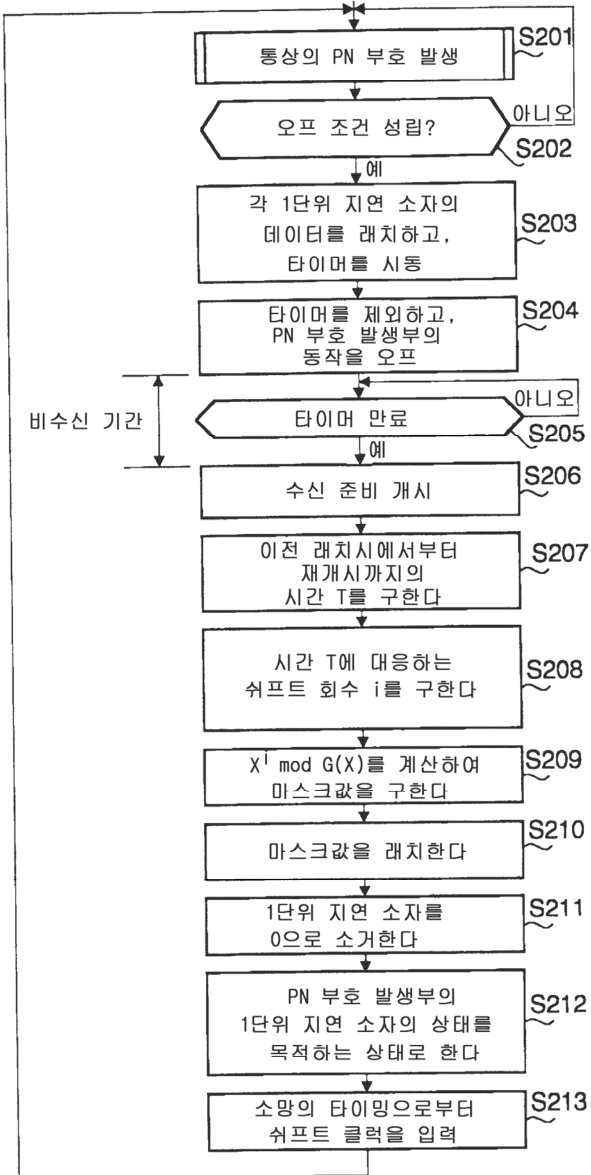


초기값	0	0	0
1을 입력	1	1	1
0을 입력	1	0	1
0을 입력	1	0	0

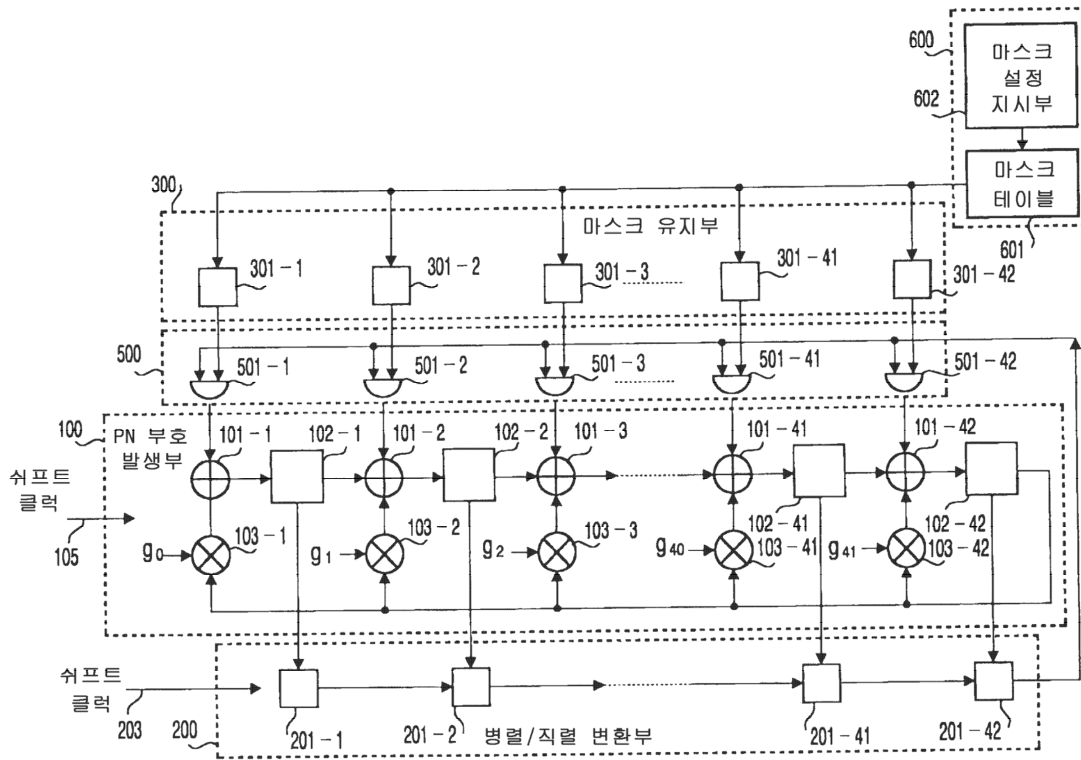
도면7



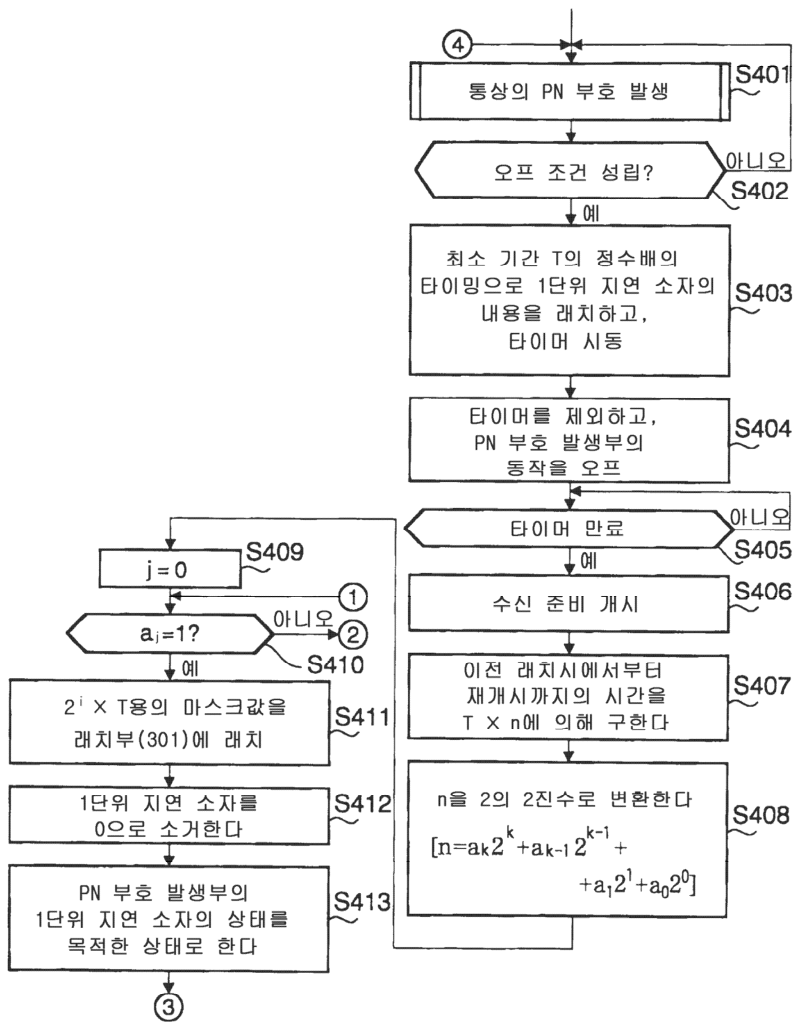
도면8



도면9



도면 10a



도면 10b

