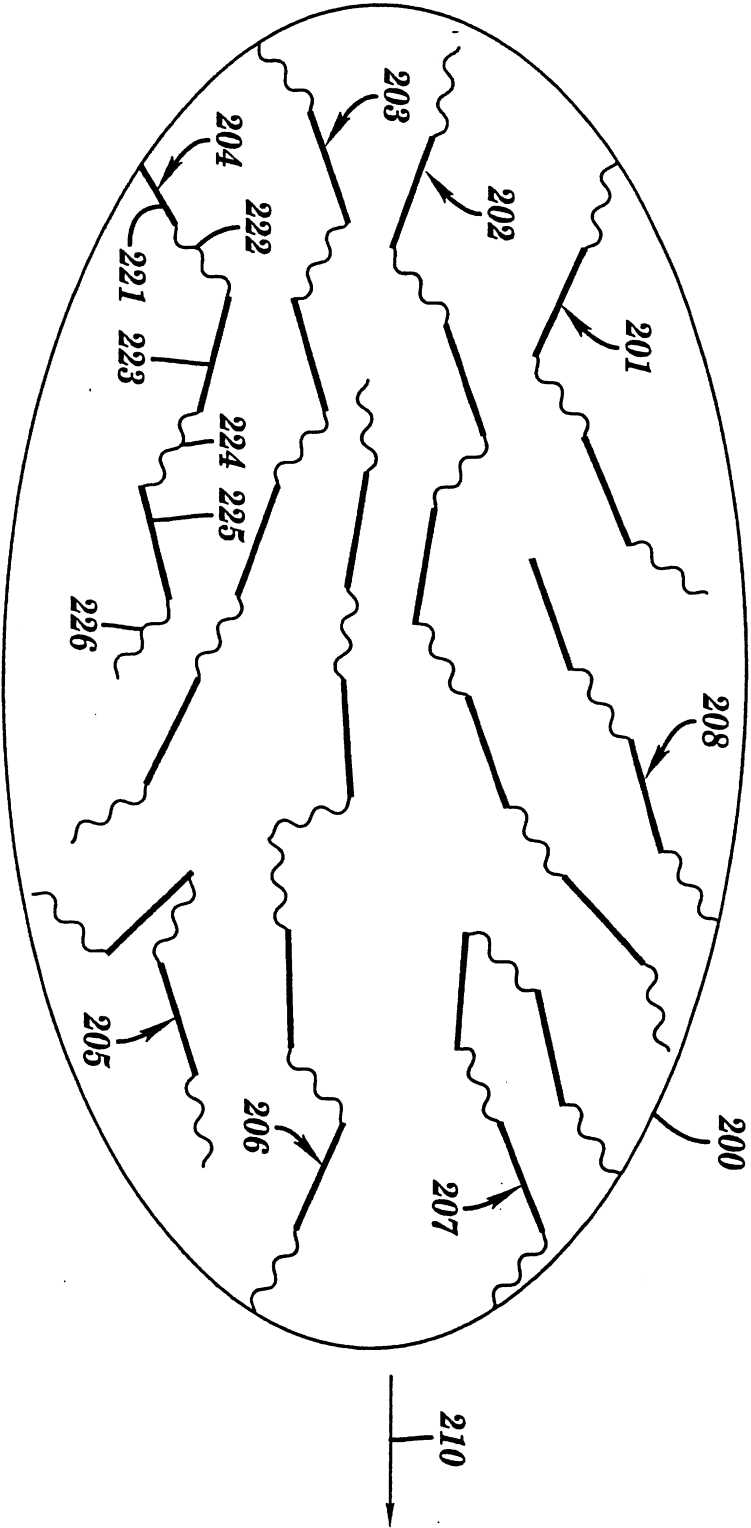
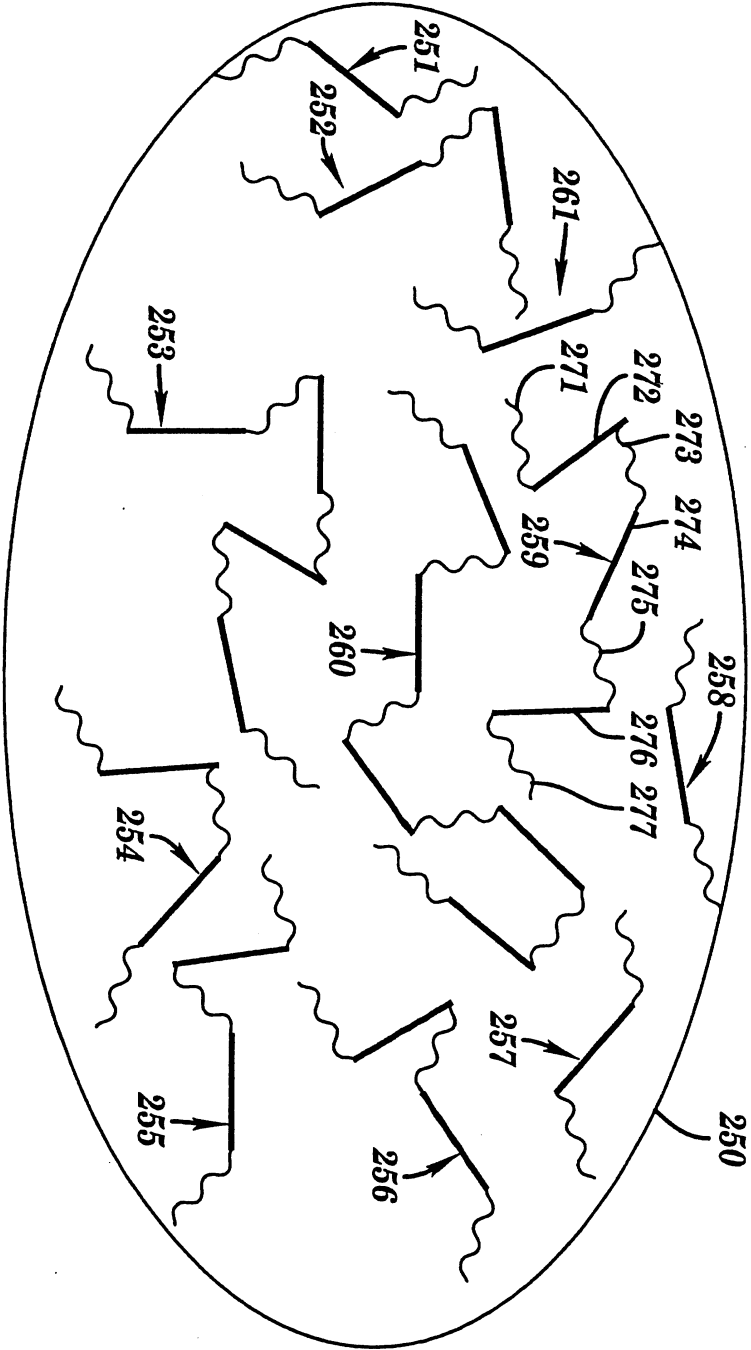


—— 高分子鏈剛性結構
~~~~ 高分子鏈半彈性結構

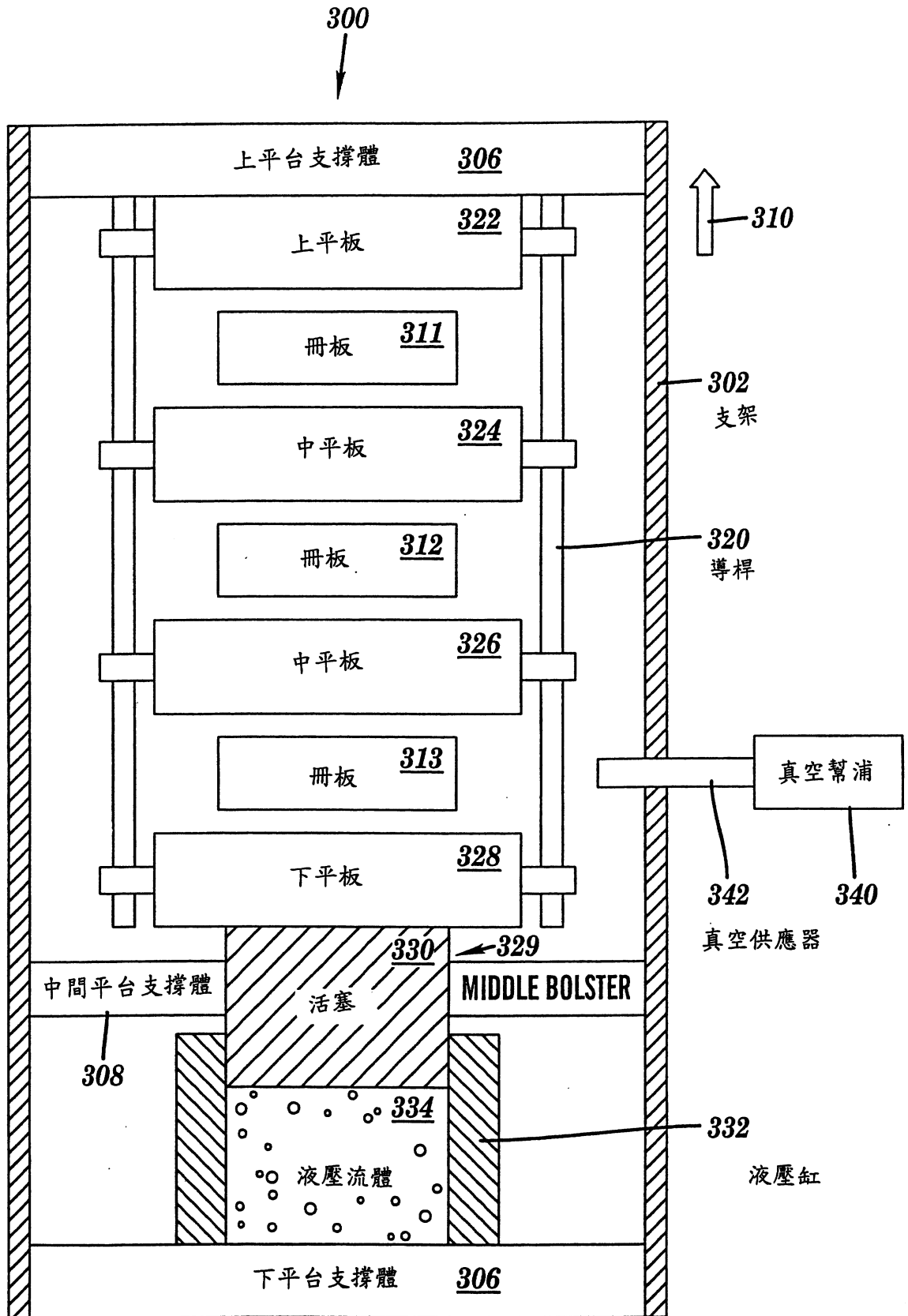


第 1 圖

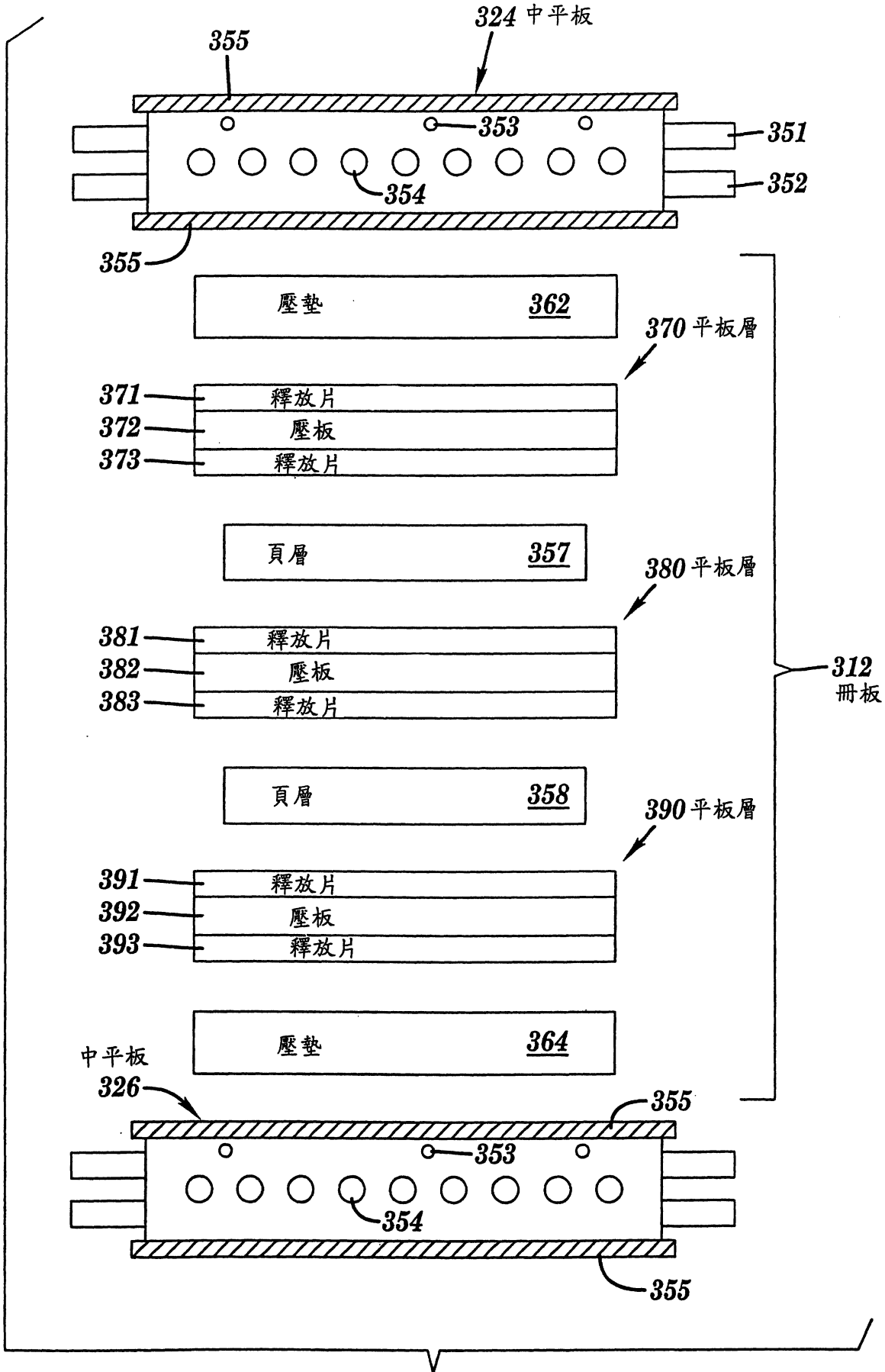
—— 高分子鏈剛性結構  
~~~~ 高分子鏈半彈性結構



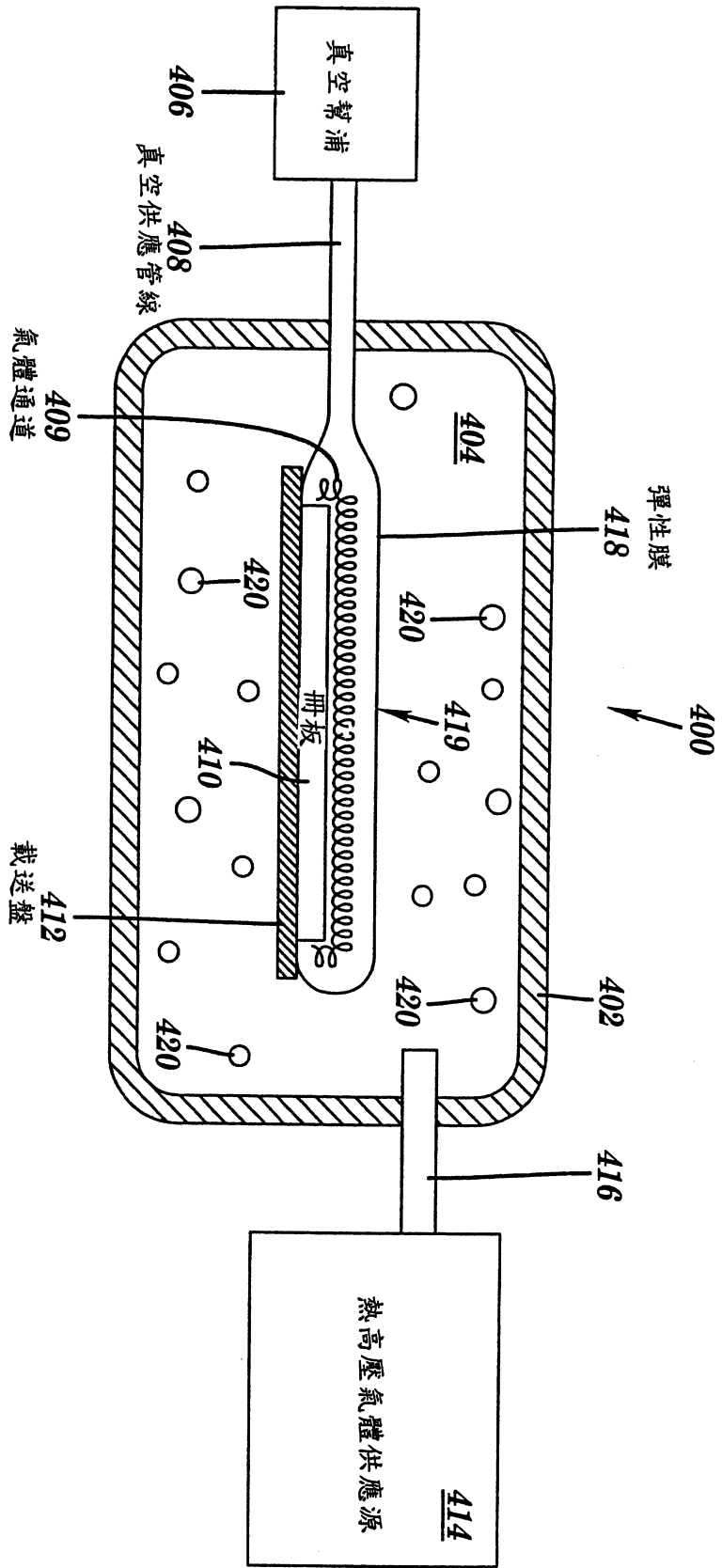
第 2 圖



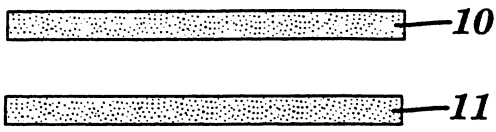
第 3 圖



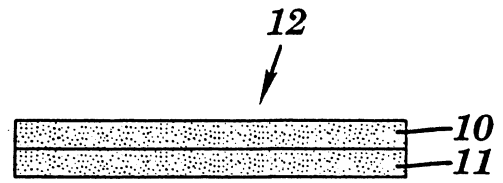
第 4 圖



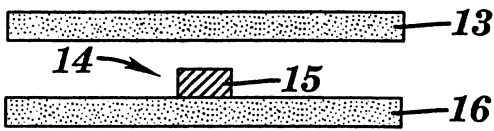
第 5 圖



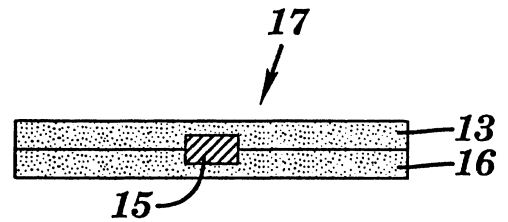
第 6A 圖



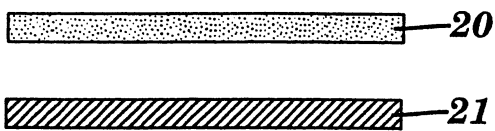
第 6B 圖



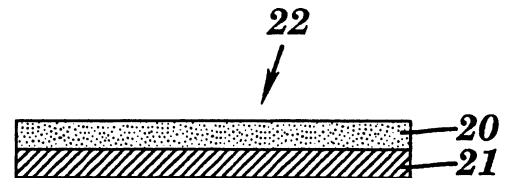
第 7A 圖



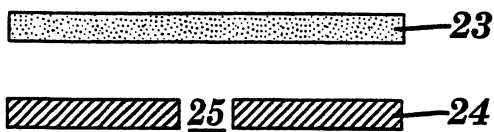
第 7B 圖



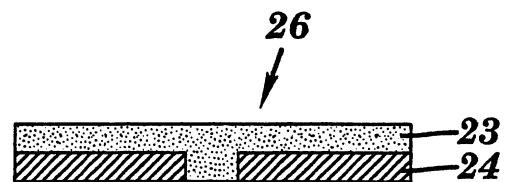
第 8A 圖



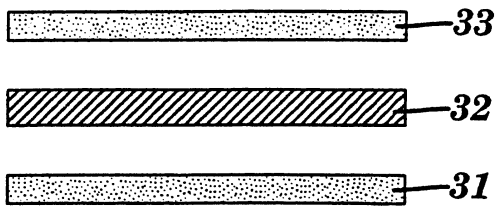
第 8B 圖



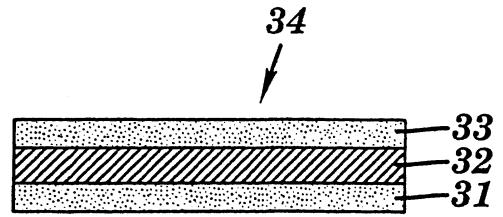
第 9A 圖



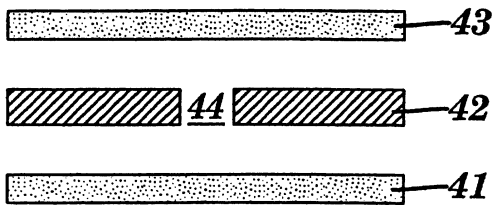
第 9B 圖



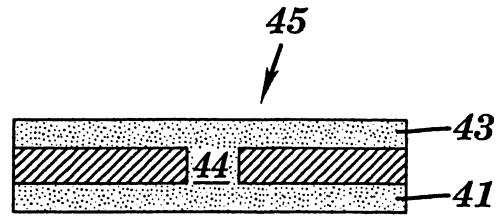
第 10A 圖



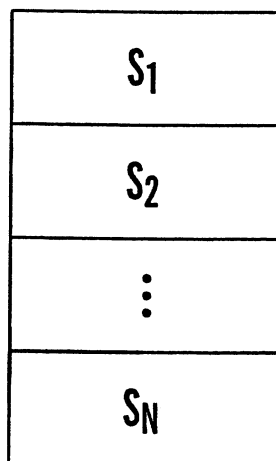
第 10B 圖



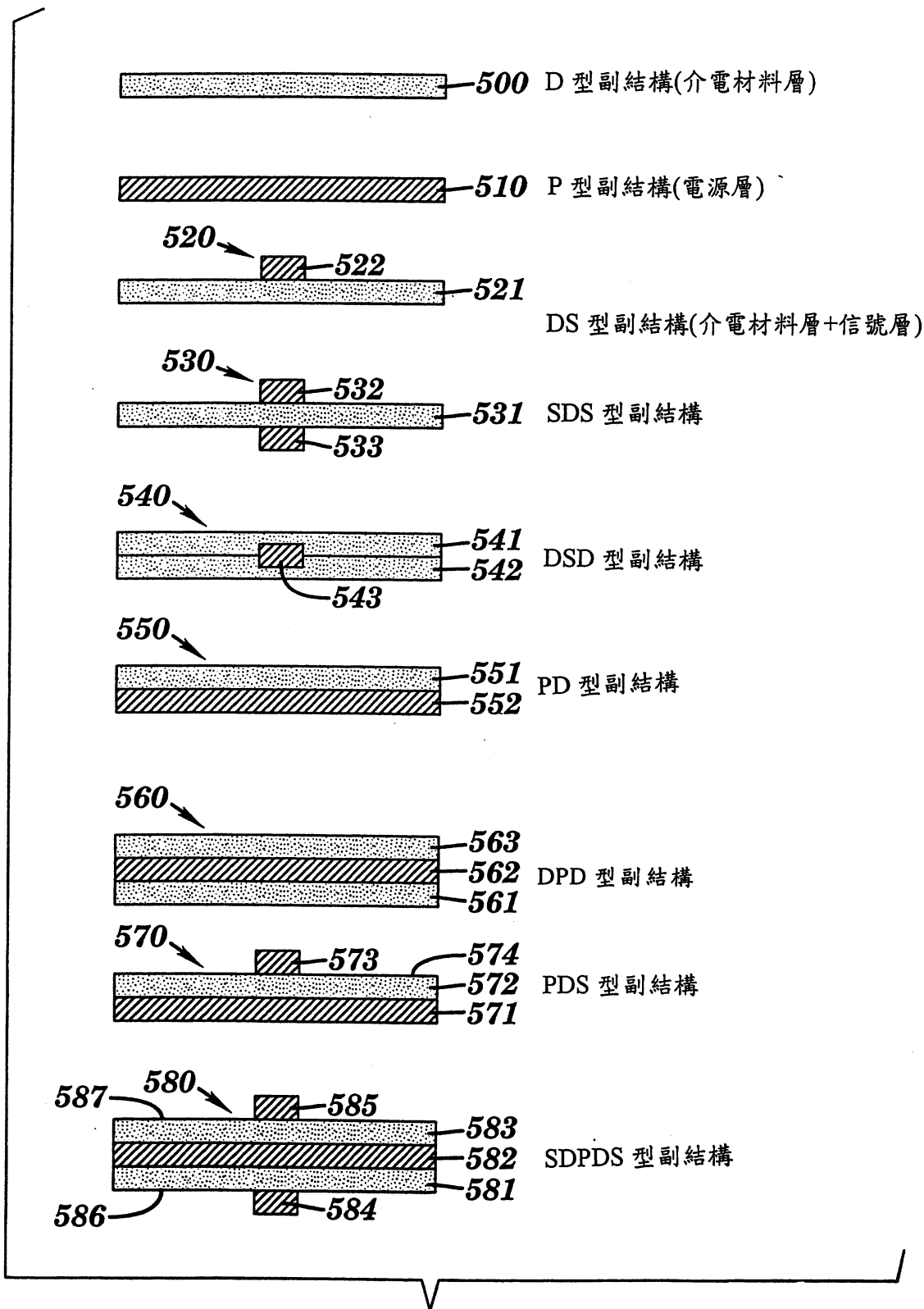
第 11A 圖



第 11B 圖



第 12 圖



第 13 圖

公告

發明專利說明書

88.5.16
補充

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：92120018

※ 申請日期：2003 年 7 月 22 日

IPC 分類：B32B7/04

一、發明名稱：(中文/英文)

液晶高分子介電薄膜之層疊黏結結構

LAMINATION OF LIQUID CRYSTAL POLYMER DIELECTRIC FILMS

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商·萬國商業機器公司

International Business Machines Corporation

代表人：(中文/英文)

傑拉德羅森瑟爾

GERALD ROSENTHAL

住居所或營業所地址：(中文/英文)

美國紐約州阿蒙市新果園路

New Orchard Road, Armonk, New York 10504, U.S.A.

國籍：(中文/英文)

美國/USA

三、發明人：(共 2 人)

姓名：(中文/英文)

1. 多納德 S. 法克/Donald S. Farquhar

2. 馬克 D. 波利克斯/Mark D. Poliks

國籍：(中文/英文)

1. 美國/USA

2. 美國/USA

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

美國；2002年10月3日；10/263,851

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於液晶高分子介電薄膜的層疊黏結以形成多層層疊黏結結構。

【先前技術】

至少包含多層層疊黏結結構之有機基板已持續發展在許多應用上。然而，能降低成本及無效率製造多層層疊黏結結構技術仍是當前業界的目標。

【發明內容】

於第一實施例中，本發明係提供一種多層結構，其至少包含：

第一層；以及

第二層，其中該第一層至少包含一第一液晶高分子(LCP)介電材料，且其中該第一層係結合第二層以使該第一液晶高分子介電材料可於不需外加黏結材料的情況下直接與該第二層結合。

於第二實施例中，本發明提供一種製造多層結構的方法，該方法至少包含以下步驟：

形成一包含堆疊N層基板之頁層，其係按規律次序堆疊以使N至少為2，其中每對緊鄰之副結構的一第一副結構至少包含一欲與該對緊鄰之副結構的一第二副結構結合之液晶高分子；以及

使該頁層處於較該頁層內該液晶高分子介電材料之最低向列至等向轉變溫度為低之一溫度一段停留時間 (dwell time)，並處於一經升高且足以使該頁層內所有液晶高分子介電材料可塑性變形之壓力下，並以不需將任何外加黏結層置於每對緊鄰的副結構之該第一副結構及該第二副結構間的方式直接層疊黏結每對緊鄰的副結構。

本發明有效的在製造多層結構上減少製程時間、製造成本，並減低介電材料層的厚度。

【實施方式】

液晶高分子(LCP)介電材料形成介電層有許多優勢，包括良好的介電特性、低成本以及良好機械特性。液晶高分子介電材料具有一些類似聚亞醯胺(高分子)的特性，如良好抗裂性、抗展性，使液晶高分子可適用在非常薄層的製程中(如電鍍等)。液晶高分子介電薄膜可提供較聚亞醯胺薄膜為優的介電特性、較佳的防水性、尺寸穩定性並降低成本。然而，無論以液晶高分子介電材料或以高分子形成之多層結構通常都需要使用黏結介電層。本發明揭露如何在不需外加介於其間的黏結層以將液晶高分子介電材料黏結另一材料層(如一金屬層或介電層)，以降低層厚、製程時間和材料成本。此外，此型式之液晶高分子介電薄膜在不用添加鹵素添加劑即具阻燃性。以此等介電材料的製成的多層合成物也不用使用鹵素便具有阻燃性。

目前已上市而可用於本發明的液晶高分子介電材料

是可表現出熱向性特徵的 BIAC 向熱性液晶高分子，其係由 W·L·Gore & Associates, Inc. 公司以片狀或滾狀方式加工製造而得，關於該 BIAC 液晶高分子的資訊可至以下網址查尋：<http://www.gore.com/electronics>。另外一上市且可用於本發明的液晶高分子介電材料是可表現出熱向性特徵的 ZYVEX LCP 向熱性液晶高分子，其係由 Rogers Corporation 公司以滾狀方式加工製造而得。一般而言，任何液晶高分子介電材料取決於應用的所需材料特性，都可能適用於本發明。

美國專利案號第 627424290(由 Onodera 等人於 2001 年所取得，下文簡稱 Onodera '242 專利)，其全部內容係合併於此作參考，該專利係揭示一種製造液晶高分子薄膜的方法，其中包括周知的向熱性液晶聚酯以及向熱性液晶聚酯氨基化合物。該液晶高分子薄膜係由 Onodera '242 專利中示於表 1 至表 4 的四個化合物級別所配製而成。合成之液晶高分子結構單元之例示係得自於 Onodera '242 專利中示於表 5 之該四個化合物級別。揭示於 Onodera '242 專利中之該液晶高分子介電材料僅為例示性，其它的液晶高分子介電材料仍屬本發明之範圍內。一般而言，任何熟習該項技術者所知的方法均可用於製造該液晶高分子介電材料。

液晶高分子介電材料可於三相之一中存在：液態結晶相(如向列、矩列、扭層)、等向相以及化學不穩態相，其中每一相對應三種溫度區，即液態結晶溫度區、等向溫度

區、化學不穩態溫度區。

在液態結晶相或液態結晶溫度區，藉著製程可使包含高分子鏈之液晶高分子介電材料的局部分子區域或範圍可方向性的排列(亦即非等向分佈)。在液態結晶相，不同分子區域可能會有不同的方向性排列，且許多分子區域僅有一些或無方向性排列，這些高分子鏈一般較不易彎曲。上述具方向性排列的局部分子區域可包括區域分子和鄰近分子群，使得該局部分子區域的空間範圍可達數千或數百埃或更少。

液晶高分子介電材料的巨觀材料特性(如熱膨脹係數(CTE)、介電常數、熱傳導等)對局部分子區域的方向性排列很敏感，且液晶高分子介電材料的材料特性也符合方向性排列為非等向性。液晶高分子介電材料的巨觀材料特性也取決於局部分子區域的形狀、尺寸、形狀分佈以及尺寸分佈。

液晶高分子介電材料是藉熟習該項技術者所熟知的技術形成方向性排列以提供液態結晶相中所欲之特性。該等技術可以包含：以指定的溫度與速度將液晶高分子介電材料展開並以 *inter alia* 法、或透過薄膜擠壓或以滾筒方向或垂直於滾筒方向伸展以將液晶高分子介電材料進行二維切變，該切變也可選擇地以強極化電場進行。

該液晶高分子介電材料將保持液態結晶相若其溫度位於液態結晶溫層範圍，亦即低於一稱為向列至等向轉變溫度(T_{NI})。因此， T_{NI} 代表一液晶高分子介電材料由液態

結晶相轉換為等向相轉換溫度。 T_{NI} 的數值依照液晶高分子介電材料之特性而定。此外，該液晶高分子介電材料的方向性排列及巨觀材料特性在液態結晶溫度範圍內將不會有實質上的改變，也不會超出該液晶溫度範圍。巨觀材料特性在液態結晶溫度範圍內的溫度變化下並不會改變，因為其液態結晶溫度範圍內沒有足夠的熱能去適應液晶高分子介電材料之高分子鏈的方向性，換言之，即克服內部分子的引力。

液晶高分子介電材料在液態結晶相內受到高壓時會塑性變形，例如，在製造鏈結時，高壓可能是因所施的標準壓力及局部不規則幾何(諸如粗糙表面、信號線、通道等所導致的應力集中)的結合。因此，如果液晶高分子介電材料在高壓下被層疊黏結至一材料層(至少包含介電材料、金屬等)，且溫度被提昇至液態結晶相的範圍內，則液晶高分子介電材料將會發生塑性變形並符合材料層表面的巨觀幾何特徵以及表面特徵(如通道)。液晶高分子介電材料在足夠壓力下且在製程期間的液態結晶相內對鄰近層的表面及表面特徵的塑性變形能力透過本發明的實驗會有意想不到的效果，其亦為本發明之基礎。藉由本發明，藉由將溫度提昇至液態結晶溫度範圍內，液晶高分子介電材料將可層疊黏結至一材料層的鄰接表面，且在足夠壓力下可引發塑性變形致使其與鄰接表面發生黏結，同時保留其巨觀的材料特性。這樣的塑性黏結製程並不需要將外加的黏結層結合至液晶高分子介電材料以與鄰接層結合。

第 1 圖為根據本發明較佳實施例描述一等向型液態結晶相內具有方位指向高分子鏈之局部分子範圍 200，範圍 200 包含具有方向性之高分子鏈 201 至 208，高分子鏈 201 至 208 平均方位指向以及整合角度大致如方位 210。該角度的整合可藉執行習知方法的任一種而得(如已知不同組合之高分子鏈可以角度整合的方式作調整)。然而，不管這些特殊定義如何定義平均角度，其方位指向的角度分佈都呈異向性使得較佳的指向係為方位 210 或接近方位 210。

在這張圖解中，每一條高分子鏈 201 至 208 係呈現剛性以及半彈性結構交替的線性鏈結。例如，高分子鏈 205 至少包含連續的結構 221 至 226，其中結構 221、223 以及 225 為剛性結構，結構 222、224 以及 226 為半彈性結構。在例子中的剛性結構是指一種反復替代之芳香徑環(如苯、聯苯、臭樟腦等)，如揭示於於美國專利案號第 6274242(由 Onodera 等人申請，參見第 1 表至第 5 表)以及美國專利案號第 5900292(由 Moriya 等人申請，參見分子式 1 至 4)。該剛性結構可具有反應性官能團(如氫氧根、銨基、羧酸基、及其化合物等)。例示的半彈性結構是指一包含重複單元之脂肪段(如氧甲基單元、氧化乙烯單元、乙烯醚單元、矽氧烷化合物單元等)的高分子主鏈結構。該半彈性結構可具有化學官能團(如氫氧根、胺基、氰酸基、羧酸以及其化合物等)。上述高分子可由兩種方式製備。第一種，鄰接之剛性及半彈性結構之末端可以化學彼此耦接以形成酯類、醚類、氨基化合物等，並連接於高分子鏈上。

第二種方式相同，但鏈接或連接段(酯類、醚類、氨基化合物等)將只能為半彈性結構。

第 1 圖中顯示每一條高分子鏈 201 至 208 呈線性鏈般之剛性以及半彈性結構交替鏈結，任何線性鏈般之剛性以及半彈性結構(如非連續交替之剛性以及半彈性結構)均位在局部分子區域內。第 1 圖中顯示每一條線性鏈般之高分子鏈 201 至 208，任何高分子鏈均在局部分子區域內。例如，一個局部分子區域也可或者包含一鏈性結構，且其包含一或多條支鏈連結至一線性鏈。同時第 1 圖顯示二維的線性鏈，該局部分子區域一般係呈三維空間指向之鏈結構。例如，任何高分子鏈 201 至 208 中的一部份可延伸於第 1 圖所描述之平面上或下。因此，第 1 圖亦可視為三維局部分子區域投射於二維表面，且該等鏈結係可延伸於該描述平面之上或下。

在等向相或等向溫度區中，處於等向列至等向轉變溫度(T_{NI})或之上的溫度係有足夠之熱能可允許高分子於該譯經高分子介電材料內擴散或移動以改變其方向性。因此當溫度由 T_{NI} 下升至 T_{NI} 上時，將使方向性以及方位指向變的更隨機。因此，如先前所描述，由於巨觀材料特性對液晶高分子介電材料內之高分子鏈的方位指向更敏感，故溫度由 T_{NI} 下升至 T_{NI} 上時一般巨觀材料特性都會有所變化。當於等向溫層範圍內將液晶高分子介電材料層疊黏結至一材料層時，該液晶高分子介電材料會變的柔軟並液化而成為該材料層表面及巨觀幾何表面的特徵，這都取決於

隨後冷卻及方向性的處理而變化。相反的，亦如先前所解釋，當於液態結晶溫層範圍內以足夠壓力將液晶高分子介電材料層疊黏結至材料層時，液晶高分子介電材料並不會流動，反而會於該材料層巨觀幾何表面以及表面出現塑性變形的特徵。本發明係教示僅於液態結晶溫層範圍內將液晶高分子介電材料層疊黏結至材料層之方法，並教示於層疊黏結製成期間保留其材料層巨觀幾何表面以及表面之特徵。液態結晶溫層中較低之溫度範圍可降低材料熔化或大區域分子重新取向的風險。另外的優點則是不需外加的黏結層即可將液晶高分子介電材料層疊黏結至材料層。

第 2 圖根據本發明較佳實施例描述等向相中具一些或沒有方向性高分子鏈之局部分子區域 250，該區域 250 包含具有方向性之高分子鏈 251 至 260，以使其平均方位指向以及整合角度除以高分子鏈 201-208 的方位指向大致為零，亦即區域 250 內並沒有較佳的方向或方位角。

每一個高分子鏈 251 至 260 已表示係為剛性以及半彈性結構交替組成的線性鏈。例如，高分子鏈 259 由連續結構 271 至 277 組成高分子體，其中，271、273、275 以及 277 為半彈性結構，且其中 272、274 及 276 為剛性結構。第 2 圖之剛性以及半彈性結構之高分子鏈分別類似於第 1 圖中之剛性以及半彈性結構，且參照第 1 圖有關於先前所討論之剛性以及半彈性結構的例示亦同樣適用於第 2 圖之剛性及半彈性結構。

第 2 圖中顯示每一條高分子鏈 251 至 260 均由剛性以

及半彈性結構交替之線性鏈結，任何剛性以及半彈性結構之線性鏈結(如非連續交替之剛性以及半彈性結構)亦位於局部分子區域內。同時第 2 圖中也顯示每一條線性鏈結構之高分子鏈 251 至 260，任何高分子鏈結構均位於局部分子區域內。舉例，一個局部分子區域也/或可能包含一鏈性結構，其具有一或許多支鏈連結至一線性鏈。第 2 圖係一二維的線性鏈表示，該局部分子區域一般具有呈三維空間指向的鏈性結構。例如，高分子鏈 251 至 260 中的任一部份均可延伸於第 2 圖所描述平面之上或下。因此，第 2 圖亦可視為是三維局部分子區域投射於二維表面，且該等鏈結係可延伸於該描述平面之上或下。

在化學不穩定相或化學不穩定溫度範圍中，即發生於溫度較向列至等相轉變溫度(T_{NI})為高的溫度，其有足夠之熱能以使液晶高分子介電質內產生化學分解。該化學不穩定相與本發明關係並不大。

本發明係揭示一種用以將液晶高分子介電材料層疊黏結到材料層上(如介電層、金屬層或其結合)之方法。如本發明之發明背景所述，下文將討論本發明之執行試驗。直至 1994 年的測試，本發明曾以習知技術方法進行液晶高分子的熔融以建立一多層結構，其利用精確的溫度控制以於熔點溫度(亦即 T_{NI})之上或之下層疊黏結該等材料，且該熔點溫度係以微差掃描熱量儀或以平板流變計所決定出。這些實驗之特色在於反覆進行所導致的黏結、層疊黏結厚度、邊緣擠出等，重要的是該些層疊黏結的物理特性。應

特別注意的是這些反覆進行所造成熱膨脹係數的變化，顯然該基底層疊黏結的特性已經改變，破壞了使用時的功效，因此需要使用黏結層方能形成多層材料。

反之，於 2002 年 6 到 9 月間的實驗已證明在將溫度降低至 T_{NI} 以下將可達到黏結而不會改變基底層疊黏結的特性。例如也可以利用 Gore BIAC 材料，其厚度為 0.002mil 且每一邊都有 $15\mu\text{m}$ 厚之銅包覆。將其銅蝕刻後，發明者量測其熱膨脹係數約為 20 至 $25\text{ppm}/^\circ\text{C}$ ，與廠商所提供相同。熱機分析儀係用於判定一平板上(經量測約 13×18 英吋大小)不同位置之熱膨脹係數。該熱膨脹於 X、Y 軸兩方向進行量測(該兩方向係與 BIAC 材料層厚方向呈直角，且其亦彼此垂直)。薄膜纖維結構及更常見之接觸式探針均可用於此量測中。

在描述這些液晶高分子之特性後，將製備多層層疊黏結。該層疊黏結包含四層到六層使用 Gore BIAC 的材料，其中包覆用之銅已被蝕刻掉。以每分鐘 15°F 的加溫速度製程將材料加到 560°F 以進行層疊黏結，並於該溫度停留約 20 到 30 分鐘，接著以每分鐘約 20°F 速度冷卻至室溫。此處所定義的製程時間，包括在申請專利範圍內者，在層疊黏結製程期間內仍將因時間間隔而使層疊黏結製程期間的部分實驗、所有層疊黏結製程包括所有製程步驟達到最高溫度(由於統計誤差以及不重要的變異，此最高溫度仍落於一合理溫度內)。應注意的是，該最高溫度 560°F 仍低於 Gore BIAC 材料之液晶轉換溫度 635°F (假設此處係等同於

T_{NI})。該層疊黏結係使用電熱式鋼板進行平板壓，整個製程中壓力均維持在 2500psi。使用不鏽鋼壓板以及銅釋放薄片，並使用四氟化聚乙烯(PTFE)及銅的插入層以於工具上或下方行成壓板。在移除這些壓力後，發明者並未發現任何介電材料於層疊黏結中溢出邊緣。

不停重複熱力學上的分析並判定 X、Y 兩方向的熱膨脹係數以層疊黏結製程處理後並未發生變化。在執行黏結測試後，以 180 度方向每分鐘拉 1 英吋，直至內層黏結強度測得超過 6 磅/英吋。

相同的層疊黏結製程係不段重複以評估能容納實際可行的電路特徵為止。此處使用一種介電層 Roger 2800 (PTFE/SiO₂ 填料)，且該介電層 Roger 2800 表面特徵包括 12μm 厚的銅形成寬度 30 至 50μm 之電路線。Gore BIAC LCP(50μm 厚)係置於該 Roger 2800 介電層表面上並以先前描述的條件進行層疊黏結。在移除並及隨後的十字切塊部分中，發現該電路特徵已完全被包覆住。如同先前般，並沒有任何介電材料於層疊黏結中溢出邊緣。黏結測試證明液晶高分子和 Roger 2800 介電材料間的內層黏結強度係超過 4 磅/英吋。

於另一實驗中，係將標準微影技術應用在銅覆蓋的液晶高分子(亦即將 15μm 的銅覆蓋於 Gore BIAC LCP)以於該銅之一表面上形成 50 至 500μm 直徑寬的孔洞圖案。Gore BIAC LCP 的第二薄片(銅已移除)將置靠於該具有孔洞的第一薄片上。如先前所描述，在重複層疊黏結製程後，將

其部份進行十字切移並判定該些孔洞已完全充滿 BIAC LCP 介電材料。同時也再次發現未有任何介電材料於層疊黏結中溢出邊緣，且該板的黏結力也都一致。

層疊黏結實驗初次是在 4" × 4" 的平板尺寸上以電熱式 75 噸壓力機於非真空下進行，該電熱式壓力機係由 PHI 股份有限公司所製造，將所得結果於真空下以 125 噸 Wabash 壓力進行使之效果加倍，最後再以 600 噸電熱式 TMP 壓力機層疊黏結為 13" × 18" 的規格。此等較大的樣本係用於制定實際製造時平板尺寸上的黏結均勻、洞填充以及物理特性。

取決於先前的實驗以及輔助分析，其將與液晶高分子介電材料的方向次序特性模組一致(如先前所述)，即在該液晶及等向中的方向會有所差異。本發明將液晶高分子介電材料層疊黏結至一材料層(如介電層、金屬層、化合層)之基本技術係執行在完全沒有落入等向溫度範圍內之液態結晶溫度範圍內的溫度 T (即 $T < T_{NI}$)，充分的加壓一段停留時間以使該液晶高分子介電材料能有效的層疊黏結至該材料層。

對於 Gore BIAC LCP 材料而言，向列至等向轉變溫度大約為 635°F。對 Gore BIA LCP 材料而言，最大的層疊黏結溫度應小於 635°F；然而，由於溫度的不確定以及環境變化，最大的製程溫度約可約為 620°F，而典型層疊黏結溫度範圍尤其包括：540°F 到 620°F 以及 545°F 到 580°F。對於 ZYVEX LCP 材料而言，向列至等向轉變溫度大約為

536°F，且其最高層疊黏結溫度應小於 536°F；然而，由於溫度的不確定以及環境變化，最高製程溫度可約為 520°F，而典型層疊黏結溫度範圍尤其包括：440°F 到 520°F 以及 465°F 到 590°F。

雖然在之前實驗中壓力係執行在 2500psi 的壓力下，然本發明使用 1000 到 3000psi 的壓力範圍亦可獲較好的黏結度。也證明均勻度的改善係與壓力的增加成比例。該壓力的有效性取決於層疊黏結製程中必須填滿之特徵的深寬比。本發明者所執行的實驗也指出 2000 到 2500psi 的壓力範圍效果特別好，這在實作上以及使用經濟上也適用在傳統製造環境下。過度壓力則會有縮短施壓工具及平板壽命的缺點。

本發明者所使用的製程時間包括將液晶高分子介電材料以一最高溫度施壓持續最少 2 到 5 分鐘，最長則到 60 分鐘。也發現長時間下雖然某些黏結均勻性會有改善，但也並未發現任何邊界壓出或溢流現象。因此，最大的製程時間對溫度和壓力而言一般至少為 2 分鐘，且較可行的製程時間範圍尤其包括：2 到 60 分鐘以及 15 到 30 分鐘。所需最短的製程時間必須確認溫度的均勻性。然而增加製程時間對填滿該些特徵的品質應較有幫助。另一方面，較短的時間對於製造而言是較方便的，並且較短製程時間可反應達成經濟的目的。然而，由層疊黏結所得特性的優點來看製程時間並未看到有任何上限。

重複執行層疊黏結兩次可增進其黏結平均勻度，並藉

著改變層疊黏結壓力中的所得物(也許轉 180°)，使低點變成高點，將使黏結均勻度更佳，特別是延著邊緣的部分。

根據液晶高分子介電材料的討論並測試進行將液晶高分子介電材料層疊黏結至材料層相關之層疊黏結技術中，用於本發明中的液晶高分子介電材料可為經排整之液晶高分子，其係因不同製程步驟造成液晶高分子介電材料的製造期間部份係以微觀液晶區域方向性為指向。較高排列的層列相(亦即方向次序及定位次序)也可能出現。雖然前面討論焦點是在液晶高分子介電材料，然本發明之層疊黏結製程亦適用於含有填料的液晶高分子材料，諸如陶瓷或有機物、微粒或似纖維者、或甚至是金屬粒子。再者，經擴展之 PTFE 作為液晶高分子介電材料之強化層亦屬於本發明之範圍。

在本發明中，液晶高分子介電材料的所欲特性係有應用屬性的，對於不同的應用而言，材料特性可包含：平面熱膨脹係數(亦即垂直於液晶高分子介電層厚度方向的熱膨脹係數)約為 10 到 25ppm/°C；介電常數約 2.5 到 3.0，楊式係數約 3 到 6 GPa，消散因子約少於 0.003，濕度於 121°C 以及 2atm 下約少 0.2%。該液晶高分子介電層厚度可根據多層內結構的所欲表現特性而有不同設計，上述厚度若有設計表現上的要求，亦可為均等的。對製造效率而言，層疊黏結一般係以一包含多頁層(multiple pages)之「冊板(book)」來執行。

接下的討論將揭露兩種執行多層層疊黏結內結合結

構(稱為頁層)的方法,稱為平板式層疊黏結器(參見第3圖至第4圖)以及壓力鍋層疊黏結器(參見第5圖)。

第3及第4圖係描述根據本發明之較佳實施例之一種用於層疊黏結包含液晶高分子介電材料之數個堆疊層的平板式層疊黏結器,在第3圖中,係包括一以支架302作結構支撐的平板式層疊黏結器300,其具有一上平台支撐體304、一中間平台支撐體308、一下平台支撐體306、一上平板322、兩個中平板324以及326、一下平板328、數個冊板311至313、導桿320、液壓系統329、真空幫浦340、真空供應器342。該等平板322、324、326、328以及冊板311至313可藉該中間平台支撐體308由下方支撐,且並以上方平台支撐體304由上方限制住。該等平板322、324、326以及328係橫向支撐並以導桿320作垂直引導。液壓系統329包含一個液壓缸322、液壓流體334、一活塞330以及一幫浦(未示出),該幫浦係藉由一耦接至幫浦之供應線來循環該液壓流體334。該液壓流體334被用來提供壓力至該等平板。該液壓流體334典型的操作壓力係於接近5000psi之範圍內。該等施於冊板的壓力係取決於該冊板相關尺寸對於液壓活塞330的直徑。本發明中,其尤其係將約1000到3000psi的壓力範圍施於冊板內的產物層。亦可藉由真空幫浦340和真空供應器342來使處理室壓力形成真空,以降低層疊黏結製程中的氧化及空孔。或者,於層疊黏結操作期間亦可省略真空幫浦340或關掉不使用。此處並未顯示用於平板之加熱或冷卻系統(其可電熱式或

液體加熱式或流體冷卻式)之供應通道或供應線。

冊板 311 係置於上平板 322 和中間平板 324 間，冊板 312 係置於中間平板 324 及中間平板 326 之間，冊板 313 係置於中間平板 326 和下平板 328 間。同時第 3 圖亦顯示冊板 311 至 313、該平板式層疊黏結器 300 可處理至少該等冊板之一者以及該上支撐體 304 以及中支撐體 308 間與許多可幾何安配般多的冊板，考慮到平板及冊板在 310 方向的厚度。冊板 311 至 313 之每一者至少包含一或多個頁層，且每一頁層至少包含多層及/或多層結構，該等多層及/或多層結構欲一起透過活塞 330 在 310 方向的移動以使得每一冊板係於該等接觸冊板兩側之平板間被壓縮(例如冊板 312 係壓縮於平板 324 和 326 間)。每一個頁層之多層或多層結構至少包含一個或多個液晶高分子介電層。在施壓行動中，活塞 330 係於 310 方向上升，使該等平板 322、324、326、328 開始與冊板 311 至 313 接觸。於層疊黏結製程期間，該等接觸冊板之平板不但以表面壓縮該等冊板，也會以熱源將每一冊板內之頁層內的液晶高分子介電層的溫度提昇，這將於下文中進行討論。

第 4 圖係表示第 3 圖中冊板 312 和平板 324 以及 326 依據本發明較佳實施例之詳細結構。冊板 312 至少包含可替換順序的數個平板層以及壓墊 362 以及 364 間的數個頁層。尤其是，該冊板 312 至少包含可交換順序的：平板層 370、頁層 357、平板層 380、頁層 358 以及平板層 390。平板層 370 至少包含一位於釋放片 371 以及 373 間的壓平

板 372。該壓平板 372 有助於壓平該頁層 357。在選擇壓平板 372 的材料有許多考量，包括其厚度、尺寸、熱膨脹特性。在許多應用中，壓平板 372 可以包含數片不銹鋼。該等釋放片 371 和 373 應該包含一材料(例如銅)以讓該等可於層疊黏結製程後易使平板層容易自頁層分離。該平板層 380 包含一位於釋放片 381 和 383 間的壓平板 382，且該壓平板 382 和該等釋放片 381 和 383 分別類似壓平板 372 和釋放片 371 和 373。該平板層 390 包含一位於釋放片 391 和 393 間的壓平板 392，且該壓平板 392 和釋放片 391 和 393 分別類似壓平板 372 和釋放片 371 和 373。該等壓熱墊 362 和 364 可包含一補強材料，以藉由補償該等頁層及釋放片中空間厚度不均勻的方式以進行更均勻的層疊黏結。

平板 324 以及 326 係是類似的結構。在平板 324 中，加熱元件 354 一般可用任何該領域所熟知的方式為之，例如以數個電阻式加熱器或一經加熱之循環流體(如油)等來加熱。導入管 351 和導出管 352 係用以使循環流體(如空氣、水等)通過平板 324 以進行冷卻。平板 324 也包含熱耦合埠 353 以利用熱耦來量測平板 324 之溫度。平板 324 係以包覆平板 355 捆覆以在壓平該冊板 312 時可平坦該冊板 312。該包覆平板 355 係為熱導體，並將由加熱元件 354 所生成的熱傳遞至冊板 312。該等包覆平板 355 應有更良好的熱傳導性，且在一些應用上亦可包含更堅硬的鋼。

第 5 圖為根據本發明較佳實施例描述用於層疊黏結包含液晶高分子介電材料之堆疊層的壓力鍋層疊黏結器。

在第 5 圖中，一層疊黏結壓力鍋 400 包含以圍牆 402 環繞的槽體 404。該槽體 404 包含一個由彈性膜 418 封住真空袋 419。一冊板 410 被放置於該真空袋 419 內。該真空袋 419 內可有不同的結構，但必須完全包覆該冊板 410，並具有一些彈性以使真空袋 419 能適應抽真空時的冊板 410(描述於 *infra*)。該真空袋 419 和該冊板 410 被隨即置於槽體 404 後並接著密封。該真空袋 419 也包含氣體通道 409 以使真空袋 419 利於將該真空袋 419 抽成真空，真空袋 419 以及所包含的冊板 410 係以一托盤 412 支撐。彈性膜 418 具有壓力限度，以與該彈性膜 418 外的槽體 404 內的加壓、加熱氣體(如氮)交界。藉著真空幫浦 406 經由一真空供應線 408 以將真空袋 419 內的空氣排出，以控制彈性膜 418 外表面和真空袋 419 間的壓力差。該經加壓、加熱的氣體 420 係藉一氣體源 414 通過氣體入口管路 416 以供應至槽體 404 內。因此，該氣體 420 係通過該經升溫及升壓之冊板 410 之媒介，以將該些頁層層疊黏結至冊板 410 內。所得之層疊黏結係與以平板層疊黏結式所得之結果相似，皆可達到垂直於冊板 410 的壓縮應力。然而，由於冊板 410 外表面缺乏剪應力，一般係使用該壓力鍋 400 來改善壓力均勻性。雖然第 5 圖僅顯示一真空袋，但本發明範圍亦同樣包括數個可位於槽體 404 內的真空袋。

對於平板式層疊黏結器和層疊黏結壓力鍋而言，溫度、壓力以及製程時間都可依據所需以將一或多層液晶高分子介電材料層疊黏結至其他材料層(將於下文進行討

論)。因此於層疊黏結製程中，該一經高分子介電材料應於等向溫度範圍內之液態結晶溫度範圍內的溫度 T (即 $T < T_{NI}$) 下，充分加壓一段停留時間以使該液晶高分子介電材料能有效的層疊黏結至該材料層。對於許多應用上，壓力在 1000 到 3000psi 將有很好的黏結效果。對最高溫度及壓力的製程時間而言，一般至少為兩分鐘，且適合的反應溫度尤其包括：2 到 60 分鐘以及 15 到 30 分鐘。

該熟習該領域者均知層疊黏結習知熱穩定介電層(如環氧基，預玻璃)，其比較結果(如黏結性和流性)均可在降低壓力下獲得。這暗示在液晶高分子中，降低壓力(也可能會有兩個因素)也許更有效，且更可降低以層疊黏結壓力鍋所進行的花費。

除了對於平板式層疊黏結器和層疊黏結壓力鍋可用於將堆疊之液晶高分子介電層層疊黏結至材料層外，其它該領域所熟知的層疊黏結壓力硬體在依照前述溫度、壓力、製程時間的條件下亦可進行上述層疊黏結。

層疊黏結製程可用於將經堆疊之液晶高分子介電材料層疊黏結至介電材料層(無論是液晶高分子介電材料或非液晶高分子介電材料)、或金屬層(如信號層、電源層、基層等)以及其信號層等。於這樣的堆疊中，應注意層與層之間的對準。每一個銅覆介電材料中心均有參考(基準的)洞以使機械銷可提供層對層的對準。該微影步驟所形成的電路特徵以及該層疊黏結製程均可利用這樣的參考洞。可使用包含具有對應孔洞且可容納銷之平板的特殊工具，此

於介電材料中心之參考洞可於微影步驟前先形成以作為參考，或者可於微影步驟後再參考電路特徵進行鑽孔。這樣的技巧允許用計算來確定銷洞的理想位置，以補償微影工程期間的某些扭曲或尺寸改變(特別是薄層)。更或者，可使用光學校準的技術，藉其可檢測出位於中心的電路特徵，並接著於層疊黏結製程中，在不依靠任何銷的情況下將該等層進行定位。

接下來的圖係描述具一或多層液晶高分子介電層之層疊黏結：第 6A 圖至第 6B 圖(合稱為「第 6 圖」)；第 7A 圖至第 7B 圖(合稱為「第 7 圖」)；第 8A 圖至第 8B 圖(合稱為「第 8 圖」)；第 9A 圖至第 9B 圖(合稱為「第 9 圖」)；第 10A 圖至第 10B 圖(合稱為「第 10 圖」)；第 11A 圖至第 11B 圖(合稱為「第 11 圖」)。對於第 6 圖至 11 圖之層疊黏結以及配合第 12 圖至第 13 圖之層疊黏結(將描述於下文)而言，係將所有介電層層疊黏結於一鄰接表面上，其中該介電層至少包含一液晶高分子介電材料，其係執行於等向溫度範圍內之液態結晶溫度範圍內的溫度 T (即 $T < T_{NI}$)，充分的加壓(如 1000 到 3000psi)一段停留時間以使該液晶高分子介電材料能有效的層疊黏結至該材料層。對於最高溫度以及壓力而言該製程時間一般應至少為 2 分鐘，較適合的製程時間尤其包含：2 到 60 分鐘以及 15 到 30 分鐘。如果多層液晶高分子介電材料層及/或多層液晶高分子介電層副結構被同時層疊黏結至互相鄰接之面，則滿足 $T < T_{NI}$ 的 T_{NI} 值將會是所有介電材料，包含前述之多

層液晶高分子介電材料以及液晶高分子介電層副結構的最低值。所有的介電層假定包含液晶高分子介電材料，結合先前溫度、壓力以及製程時間的條件都將於下文中稱為「發明的 TPD 條件」。

第 13 圖顯示一符合本發明之各種作為層疊黏結之建構塊的副結構。

在第 13 圖中，副結構 500 是一「D 型」介電層副結構，其係包含用任一種已熟知於該領域的介電材料(例如有機介電材料、陶瓷介電材料、液晶高分子介電材料、非液晶高分子介電材料等)。若副結構 500 包含一液晶高分子介電材料，則副結構 500 便為一液晶高分子「D 型」副結構。如果副結構 500 不包含液晶高分子介電材料，則副結構 500 便非一液晶高分子「D 型」副結構。

副結構 510 是一「P 型」副結構，也稱為「電源層」，其係一連續導體層(例如金屬、合金等)，也可在該連續導體層內包含一或多個孔洞(未繪出)，該等孔洞係以該領域所熟知的任一種技術(例如化學蝕刻、雷射鑽孔等)形成之。

副結構 520 是一「DS 型」副結構，其包含一「D 型」副結構 521 於一信號層 522 上。該「D 型」副結構 521 上是一包含任何該領域已熟知之介電材料類型的介電層(例如有機介電材料、陶瓷介電材料、液晶高分子介電材料、非液晶高分子介電材料等)。信號層的特徵在於包含導電電路圖層。副結構 520 可用任何習知方式形成。舉例，它可以習知方式將一連續金屬薄片(例如銅包覆介電材料)層疊

黏結至「D型」副結構 521 至或者將該連續金屬薄片電鍍(或其他沉積方式)於該「D型」副結構 521 上。接著該副結構 520 可藉微影技術將該金屬薄片圖樣化，並化學蝕刻該金屬薄片以形成信號層 522 的電路線。

副結構 530 是一「SDS型」副結構，其至少包含信號層 532 以及 533，並位於「D型」副結構 531 的相對面。該副結構 531 是一包含任何已知種類介電材料之介電層(例如有機介電材料、陶瓷介電材料、液晶高分子介電材料、非液晶高分子介電材料等)。該副結構 530 可以習知任一種技術形成。例如，該等金屬薄片可以習知的技術電鍍於該「D型」副結構 531 的相對面。接著該副結構 530 可藉微影技術圖樣化該等金屬薄片，隨後化學蝕刻該金屬薄片以形成信號層 532 和 533。

副結構 540 是一「DSD型」副結構，其至少包含一信號層 543 介於「D型」副結構 541 和「D型」副結構 542 之間。該等「D型」副結構 541 和 542 每一者皆為至少包含任一種習知介電材料之介電層(例如有機介電材料、陶瓷介電材料、液晶高分子介電材料、非液晶高分子介電材料等)。該副結構 540 可以任何習知技術形成。例如，其中一種可以該 DS 型副結構為起始(例如先前描述之「DS型」副結構 520)，接著將「D型」副結構層疊黏結於該「DS型」副結構以使該「D型」副結構層疊黏結於該「DS」副結構的信號層表面。若「D型」副結構 541 和 542 之至少一者為液晶高分子介電層，則副結構 540 可以本發明之方

式形成(如下文配合第 7 圖所將描述者)。

副結構 550 是一「PD 型」副結構，其至少包含一層疊黏結於「P 型」副結構 552 之「D 型」副結構 551。該「D 型」副結構 551 是一包含任一種習知介電材料之介電層(例如有機介電材料，陶瓷介電材料，液晶高分子介電材料，非液晶高分子介電材料等)。該副結構 550 可以任何已知的技術形成。例如，它可以購置該副結構 550 方式形成。如其它例子，它也可能如習知方式，電鍍一連續金屬薄片於該「D 型」副結構 551 上。

副結構 560 是一「DPD 型」副結構，其至少包含一 P 型副結構 562 介於「D 型」副結構 561 和「D 型」副結構 563 之間。該「D 型」副結構 561 和 563 每一者均為包含任一種習知技術形成之介電材料的介電層(例如有機介電材料、陶瓷介電材料、液晶高分子介電材料、非液晶高分子介電材料等)。該副結構 560 可以任一種習知的技術形成。例如，以一 PD 型副結構為起始(例如先前描述之「PD 型」副結構 550)，將 D 型副結構 561 層疊黏結於 P 型副結構 562 的第一表面，另一種方式可將 D 型副結構 563 層疊黏結於 P 型副結構 562 的第二表面，亦即相對於 P 型副結構 562 的第一表面。

副結構 570 為一「PDS 型」副結構，其至少包含一「P 型」副結構 571 層疊黏結於一包含信號層 573 置於「D 型」副結構 572 上之「DS 型」副結構。該「P 型」副結構 571 是層疊黏結於該「D 型」副結構 572 表面，其中該表面未

包含信號層 573。該「D 型」副結構 572 係一包含任一已知之介電材料的介電層(例如有機介電材料、陶瓷介電材料、液晶高分子介電材料、非液晶高分子介電材料等)。該副結構 570 可以任何一種已知的技術形成。例如，以一「PD 型」副結構為起始，將電源層 571 層疊黏結至「D 型」副結構 572 之第一表面，另一種方式可將信號層 573 型層於「D 型」副結構 572 之表面 574，如同先前所描述並配合於該「DS 型」副結構 520 中形成信號線 522。

副結構 580 是一「SDPDS 型」副結構，其至少包含：信號層 585 於「D 型」副結構 583 上、信號層 584 於「D 型」副結構 581 上以及「D 型」副結構 581 及 583 分別層疊黏結於 P 副結構 582 之相對面，如圖所示。該「D 型」副結構 581 以及 583 均為一包含任一種習知介電材料之介電層(例如有機介電材料、陶瓷介電材料、液晶高分子介電材料、非液晶高分子介電材料等)。該副結構 580 可以任何習知技術形成。例如，以「DPD 型」副結構為起始，將 P 型副結構 582 設於「D 型」副結構 581 和 583 之間，另一種方式係分別形成一信號層 584 以及 585 於「D 型」副結構 581 以及 582 之表面 586 以及 587，如先前所描述並配合於該「DS 型」副結構 520 中形成信號線 522。

第 6 圖至第 11 圖係描述包含一或多層液晶高分子介電層之層疊黏結結構：

第 6A 圖至第 6B 圖係描述將一液晶高分子介電層 10 層疊黏結於「D 型」副結構 11 以形成一副結構 12，其係

根據該發明的 TPD 條件形成之一實施例。該介電層 11 可包含任一種習知之介電材料(例如有機介電材料、陶瓷介電材料、液晶高分子介電材料、非液晶高分子介電材料等)。

第 7A 圖至第 7B 圖係描述將一液晶高分子介電層 13 層疊黏結於「DS 型」副結構 14 以形成副結構 17，其係根據發明的 TPD 條件形成之一實施例。該「DS」副結構 14 至少包含一信號層 15 於一介電層 16。該介電層 16 可包含習知任一種介電材料(例如有機介電材料、陶瓷介電材料、液晶高分子介電材料、非液晶高分子介電材料等)。應注意的是該副結構 17 是一「DSD 型」副結構(見第 13 圖)。

第 8A 圖至第 8B 圖係描述將一液晶高分子介電層 20 層疊黏結於電源層 21 以形成副結構 22，其係根據發明的 TPD 條件形成之一實施例。應注意的是該副結構 22 是一「PD 型」副結構(見第 13 圖)。

第 9A 圖至第 9B 圖係描述將一液晶高分子介電層 23 層疊黏結於具孔洞 25 穿通之電源層 24 以形成副結構 26，其係根據發明的 TPD 條件形成之一實施例。第 9 圖係顯示經層疊黏結製程所導致的孔洞 25，並以介電材料填充以形成液晶高分子介電層 23。應注意的是該副結構 26 是一「PD 型」副結構(見第 13 圖)。

第 10A 圖至第 10B 圖係描述將一液晶高分子介電層 31 和 33 層疊黏結到電源層 32 之相對面以形成副結構 34，其係根據發明的 TPD 條件形成之實施例。應注意的是該副結構 34 是一「DPD 型」副結構(見第 13 圖)。

第 11A 圖至第 11B 圖係描述將液晶高分子介電層 41 和 43 共同層疊黏結到具孔洞 44 穿通其中之電源層 42 的相對面，以形成副結構 45，其係根據發明之 TPD 條件形成之一實施例。第 11 圖顯示該層疊黏結製程所導致之孔洞 44，並以介電材料填充以形成介電層 41、介電層 43 或其組合。應注意的是該副結構 45 是一「DPD 型」副結構(見第 13 圖)。

第 12 圖係根據本發明較佳實施例描述順序堆疊 N 層副結構 $S_1, S_2, S_3, S_N \dots (N \geq 2)$ 以形成一層疊黏結頁層。每一該 N 層副結構均由第 13 圖所列示之任一種副結構代表，或者任一可藉層疊黏結列示於第 13 圖之結構組合所形成副結構為代表，並滿足下列條件：該 N 層副結構之每一對鄰接副結構的第一副結構至少包含液晶高分子(LCP)介電材料，需與每一對鄰接副結構的第二副結構相結合。接著該頁層至少包含：依據發明之 TPD 條件之實施例層疊黏結該順序堆疊之 N 層副結構。

應注意的是製造該等結構或副結構可包括一額外的製程步驟，尤其如：以該領域已熟知的技術鑽或電鍍盲孔(blind vias)或通孔，而該等特徵如電鍍盲孔及通孔等是為了層對層的電性連接。

雖然本發明之較佳實施例已揭露於此以作說明，其他潤飾或改變應可為熟習該項技術人士所瞭解。因此，附加之申請專利範圍均可於不悖離本發明範圍之精神下涵蓋該等潤飾或改變。

【圖式簡單說明】

第 1 圖係描述依據本發明較佳實施例之一液晶高分子(LPC)介電材料之液態結晶相具有方向性高分子鏈的局部分子區域圖。

第 2 圖係描述依據本發明較佳實施例之一液晶高分子介電材料之等向相不具有方向性高分子鏈的局步分子區域圖。

第 3 圖以及第 4 圖係說明依據本發明較佳實施例之一用於層疊黏結包含液晶高分子介電材料堆疊層的平層疊黏結器。

第 5 圖為說明依據本發明較佳實施例之一種用於層疊黏結包含液晶高分子介電材料堆疊層的層疊黏結壓力鍋。

第 6A 圖至第 6B 圖係描述依據本發明之較佳實施例將一液晶高分子介電層層疊黏結至另一液晶高分子介電層。

第 7A 圖至第 7B 圖係描述依據本發明之較佳實施例將一液晶高分子介電層層疊黏結至另一 DS 型副結構。

第 8A 圖至第 8B 圖係描述依據本發明之較佳實施例將一液晶高分子介電層層疊黏結至另一電源層。

第 9A 圖至第 9B 圖係描述依據本發明之較佳實施例將一液晶高分子介電層層疊黏結至另一具有穿孔之電源層。

第 10A 圖至第 10B 圖係描述依據本發明之較佳實施例將第一及第二液晶高分子介電層層疊黏結至一電源層之兩側。

第 11A 圖至第 11B 圖係描述依據本發明之較佳實施例將第一及第二液晶高分子介電層層疊黏結至具一穿孔之電源層的兩側。

第 12 圖係描述依據本發明較佳實施例之一經次序堆疊的副結構。

第 13 圖係描述本發明較佳實施例之一副結構表。

【元件代表符號簡單說明】

10、11、13、16、20、23、33、
31、43、41、521、531、541、542、
551、563、561、572、
581、583 液晶高分子介電層
12、26、45 副結構
14、520、587、586、574 DS 型副結構
15、522、532、533、543、573、
584、585 信號層
17、540 DSD 副結構
21、24、32、42、552、562、
571、582 電源層
22、550 PD 型副結構
25、44 孔洞

- 34、560 DPD 型副結構
- 200、250 部份分子範圍
- 201、202、203、204、205、206、207、208、
251、252、253、254、255、256、257、258、
259、260、261 高分子鏈
- 210 向量
- 221、223、225、272、274、276 剛性結構
- 222、224、226、271、273、275、277 半彈性結構
- 300 平板式層疊黏結器
- 302 支架
- 304 上平台支撐體
- 306 下平台支撐體
- 308 中間平台支撐體
- 310 層疊黏結方向
- 311-313 冊板
- 320 導桿
- 322 上平板
- 324、326 中平板
- 328 下平板
- 329 液壓系統
- 330 活塞
- 332 液壓缸
- 334 液壓流體
- 340 真空幫浦

- 3 4 2 真 空 供 應 器
- 3 5 1 導 入 管
- 3 5 2 導 出 管
- 3 5 3 熱 耦 合 埠
- 3 5 4 加 熱 元 件
- 3 5 5 包 覆 平 板
- 3 5 7 、 3 5 8 頁 層
- 3 6 2 、 3 6 4 壓 墊
- 3 7 0 、 3 8 0 、 3 9 0 板 層
- 3 7 1 、 3 7 3 、 3 8 1 、 3 8 3 、 3 9 1 、 3 9 3 釋 放 片
- 3 7 2 、 3 8 2 、 3 9 2 壓 平 板
- 4 0 0 層 疊 黏 結 壓 力 鍋
- 4 0 2 圍 牆
- 4 0 4 槽 體
- 4 0 6 真 空 幫 浦
- 4 0 8 真 空 供 應 管 線
- 4 0 9 氣 體 通 道
- 4 1 0 冊 板
- 4 1 2 托 盤
- 4 1 4 氣 體 源
- 4 1 6 氣 體 入 口 管 路
- 4 1 8 彈 性 膜
- 4 1 9 真 空 袋
- 4 2 0 加 熱 之 氣 體

| | |
|-----|-------------------|
| 500 | D 型 副 結 構 |
| 510 | P 型 副 結 構 |
| 530 | S D S 型 副 結 構 |
| 570 | P D S 型 副 結 構 |
| 580 | S D P D S 型 副 結 構 |

五、中文發明摘要：

茲提供一種多層結構及其形成方法。一頁層係以規律次序堆疊 N 層 ($N \geq 2$) 副結構的方式形成。每一對鄰接副結構之一第一副結構至少包含欲與每對該鄰接副結構之一第二副結構結合之液晶高分子介電材料 (LCP)。該頁層係處於一較該頁層內該液晶高分子介電材料之最低向列至等向轉變溫度為低之一溫度，且其製程時間及經提升之壓力係足以使該頁層內的所有液晶高分子介電材料發生塑性變形，並以不需將外加之黏結層置於每一對鄰接副結構之第一以及第二副結構間的方式層疊黏結 (laminated) 每一對鄰接之副結構。

六、英文發明摘要：

A multi-layered structure and method of formation. A page is generated by stacking N substructures ($N \geq 2$) in an ordered sequence. A first substructure of each pair of adjacent substructures comprises liquid crystal polymer (LCP) dielectric material to be bonded with a second substructure of a pair of adjacent substructures. The page is subjected to a temperature less than the lowest nematic to isotropic transition temperature of LCP dielectric material within the page. The dwell time and elevated pressure are sufficient to cause all LCP dielectric material within the page to plastically deform and laminate each pair of adjacent substructures without extrinsic adhesive layer disposed between the first and second substructures of each pair of adjacent substructures.

十、申請專利範圍：

1. 一種多層結構，其至少包含：

一第一層；以及

一第二層，其中該第一層至少包含一第一液晶高分子(LCP)介電材料，且其中該第一層係結合至該第二層，以使該第一液晶高分子介電材料不靠外加黏結材料而直接結合至該第二層；

其中，該第一液晶高分子介電材料具有之一高分子鏈性結構以及相關的方位指向實質上係與該第一層結合至該第二層之前之該第一液晶高分子介電材料所具有的該高分子鏈性結構以及相關的方位指向相同。

2. 如申請專利範圍第 1 項所述之多層結構，其中該第一液晶高分子介電材料具有之一熱膨脹係數(CTE)實質上係與該第一層結合至該第二層之前之該第一液晶高分子介電材料所具有的該熱膨脹係數相同。

3. 一種多層結構，其至少包含：

一第一層；以及

一第二層，其中該第一層至少包含一第一液晶高分子(LCP)介電材料，且其中該第一層係結合至該第二層，以使該第一液晶高分子介電材料不靠外加黏結材料而直接結合至該第二層；

其中該第二層是不包含任何液晶高分子介電材料之介

電層。

4. 如申請專利範圍第 1 項所述之多層結構，其中該第二層至少包含一第二液晶高分子介電材料，且其中該第一以及該第二液晶高分子介電材料係不靠外加黏結材料而直接相互結合。

5. 一種多層結構，其至少包含：

一第一層；以及

一第二層，其中該第一層至少包含一第一液晶高分子(LCP)介電材料，且其中該第一層係結合至該第二層，以使該第一液晶高分子介電材料不靠外加黏結材料而直接結合至該第二層；

其中該第二層至少包含一介電材料，且其中該多層結構更包含一埋設於該多層結構內部之一信號層，以使該信號層與該第一以及該第二層接觸，又其中，該信號層包括一具有導電電路之層。

6. 一種多層結構，其至少包含：

一第一層；以及

一第二層，其中該第一層至少包含一第一液晶高分子(LCP)介電材料，且其中該第一層係結合至該第二層，以使該第一液晶高分子介電材料不靠外加黏結材料而直接結合至該第二層；

其中該第二層至少包含一電源層，其係以不靠外加黏結材料的方式與該第一層之該第一液晶高分子介電材料相結合，又其中，該電源層包括一連續導體層。

7. 如申請專利範圍第 6 項所述之多層結構，其中該電源層至少包含一穿通其中之孔洞，且其中該孔洞係以該第一液晶高分子介電材料填滿。

8. 如申請專利範圍第 6 項所述之多層結構，更至少包含一第三層，該第三層包含一第二液晶高分子介電材料，其中該第三層係結合至該第二層以使該第二層夾於該第一層以及該第三層間，且其中該第二液晶高分子介電材料係不靠外加黏結材料而直接結合於該電源層。

9. 如申請專利範圍第 8 項所述之多層結構，其中該電源層至少包含一穿通其中之孔洞，且其中該孔洞係以一材料填滿，而該材料係選自於由該第一液晶高分子介電材料、該第二液晶高分子介電材料以及其結合所組成之群組。

10. 如申請專利範圍第 6 項所述之多層結構，其中該第一液晶高分子介電材料具有之一熱膨脹係數 (CTE) 實質上係與該第一層結合至該第二層之前之該第一液晶高分子介電材料所具有的該熱膨脹係數相同。

11. 如申請專利範圍第 6 項所述之多層結構，其中該第二層至少包含一第二液晶高分子介電材料，且其中該第一以及該第二液晶高分子介電材料係不靠外加黏結材料而直接相互結合。

12. 如申請專利範圍第 5 項所述之多層結構，其中該第一液晶高分子介電材料具有之一熱膨脹係數 (CTE) 實質上係與該第一層結合至該第二層之前之該第一液晶高分子介電材料所具有的該熱膨脹係數相同。

13. 如申請專利範圍第 5 項所述之多層結構，其中該第二層至少包含一第二液晶高分子介電材料，且其中該第一以及該第二液晶高分子介電材料係不靠外加黏結材料而直接相互結合。

14. 如申請專利範圍第 3 項所述之多層結構，其中該第一液晶高分子介電材料具有之一熱膨脹係數 (CTE) 實質上係與該第一層結合至該第二層之前之該第一液晶高分子介電材料所具有的該熱膨脹係數相同。

15. 一種製造一多層結構的方法，其至少包含以下步驟：

形成一頁層 (page)，其包括以一規律次序堆疊 N 層副結構以使 N 至少為 2，其中每對鄰接之副結構的一第一副結構至少包含欲與該對鄰接之副結構的一第二副結構結

合之液晶高分子 (LCP) 介電材料；以及

使該頁層處於較該頁層內之該液晶高分子介電材料的最低向列至等向轉變溫度 (nematic-to-isotropic transition temperature) 為低之一溫度一段停留時間 (dwell time)，並處於一經升高且足以使該頁層內所有液晶高分子介電材料可塑性變形之壓力下，並以不需將任何外加黏結層置於每對鄰接副結構之該第一副結構及該第二副結構間的方式層疊黏結每對鄰接的副結構。

16. 如申請專利範圍第 15 項所述之方法，其中該頁層內所有液晶高分子介電材料之該高分子鏈性結構及相關方位指向於整個該停留時間內實質上均未改變。

17. 如申請專利範圍第 15 項所述之方法，其中該頁層內所有液晶高分子介電材料的熱膨脹係數於整個該停留時間內實質上均未改變。

18. 如申請專利範圍第 15 項所述之方法，其中該經提升的壓力範圍係約介於 1000 psi 到 3000 psi。

19. 如申請專利範圍第 15 項所述之方法，其中該 N 層副結構之一第一對副結構之一第一副結構至少包含一具一第一液晶高分子介電材料之 D 型副結構，且其中該第一對副結構之一第二副結構至少包含一介電層。

20. 如申請專利範圍第 15 項所述之方法，其中該 N 層副結構之一第一對副結構之一第一副結構至少包含一具一第一液晶高分子介電材料之 D 型副結構，且其中該第一對副結構之一第二副結構至少包含一 P 型副結構。

21. 如申請專利範圍第 20 項所述之方法，其中該 P 型副結構至少包含一穿通其中之孔洞，且其中上述之使該頁層處於該溫度下一段停留時間及該壓力下的步驟至少包含將該孔洞以該第一液晶高分子介電材料填滿。

22. 如申請專利範圍第 15 項所述之方法，其中該 N 層副結構之一第一對副結構之一第一副結構至少包含一具一第一液晶高分子介電材料之 D 型副結構，其中該第一對副結構之一第二副結構至少包含一 DS 型副結構，且其中該第一以及該第二副結構係按次序排列，以使該 D 型副結構於上述之使該頁層處於該溫度下一段停留時間及該壓力下的步驟中係層疊黏結至該 DS 型副結構之一信號層上，且該 D 型副結構和該 DS 型副結構之該信號層間未有任何介於其間之外加黏結材料。

23. 如申請專利範圍第 15 項所述之方法，其中該 N 層副結構之一第一副結構至少包含一具有一第一液晶高分子介電材料之 D 型副結構，其中該 N 層副結構之一第二副結構

至少包含一 P 型副結構，其中該 N 層副結構之一第三副結構至少包含一具有一第二液晶高分子介電材料之 D 型副結構，而且其中該第一、該第二以及該第三副結構係按次序排列，以使該第一及該第三副結構於上述之使該頁層處於該溫度下一段停留時間及該壓力下的步驟中係分別層疊黏結至該第二副結構之相對面。

24. 如申請專利範圍第 23 項所述之方法，其中該 P 型副結構至少包含一穿通其中之孔洞，且其中上述之使該頁層處於該溫度下一段停留時間及該壓力下的步驟至少包含將該孔洞以一材料填滿，而該材料係選自由該第一液晶高分子介電材料、該第二液晶高分子介電材料及其結合所組成之群組。

七、指定代表圖：

(一)、本案指定代表圖為：第 1 圖。

(二)、本代表圖之元件代表符號簡單說明：

201、202、203、204 高分子鏈

205、206、207、208 高分子鏈

200 部份分子範圍

210 向量

221、223、225 剛性結構

222、224、226 彈性結構

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無