



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0092586
(43) 공개일자 2010년08월23일

(51) Int. Cl.

H01J 17/49 (2006.01)

(21) 출원번호 10-2009-0011768

(22) 출원일자 2009년02월13일

심사청구일자 없음

(71) 출원인

엘지전자 주식회사

서울특별시 영등포구 여의도동 20번지

(72) 발명자

조원기

서울 서초구 우면동 16번지 LG전자 전자기술원

송문봉

서울 서초구 우면동 16번지 LG전자 전자기술원

강남석

서울 서초구 우면동 16번지 LG전자 전자기술원

(74) 대리인

김용인, 박영복

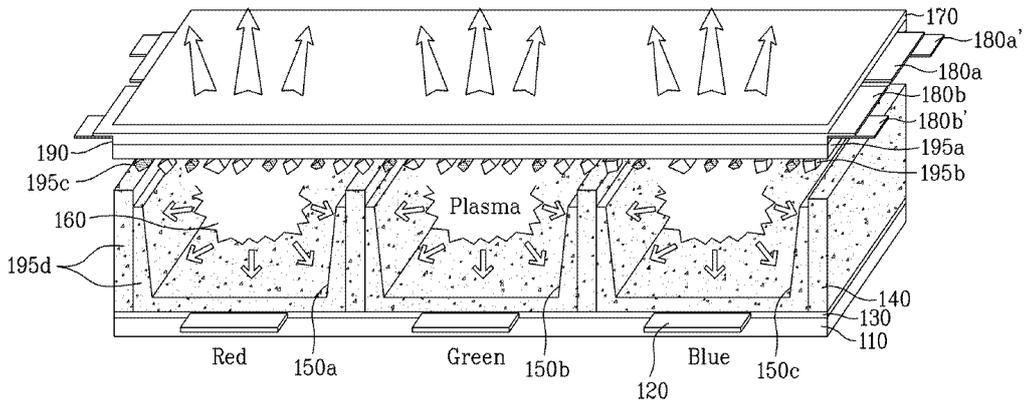
전체 청구항 수 : 총 20 항

(54) 플라즈마 디스플레이 패널 및 그 제조 방법

(57) 요약

본 발명은 방전 공간에 진하 제어제를 첨가함으로써, 방전 전압을 낮추어 플라즈마 디스플레이 패널의 전력 소모를 줄일 수 있고, 방전 효율을 향상시킬 수 있는 플라즈마 디스플레이 패널 및 그 제조 방법에 관한 것이다.

대표도



특허청구의 범위

청구항 1

복수개의 방전 전극과, 상기 방전 전극들 상에 형성된 제1 유전체 층과, 상기 제1 유전체 층 상에 형성되는 보호막을 구비한 제1 기관; 및

격벽을 사이에 두고 상기 제1 기관과 합착되며, 복수개의 어드레스 전극과, 제2 유전체 층 및 형광체 층을 구비한 제2 기관;을 포함하고,

상기 보호막 상에는 방전 전압을 낮추기 위한 전하 제어제(Charge Control Agent; 이하 'CCA') 층이 형성된 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 2

제1 항에 있어서,

상기 CCA 층은, 소수성으로 표면 개질 처리된 silica(SiO_2), alumina(Al_2O_3) 및 titania(TiO_2) 중 적어도 하나의 분말로 형성하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 3

제2 항에 있어서,

상기 CCA 층은, 분산제에 0.01 내지 10wt%의 silica(SiO_2), alumina(Al_2O_3) 및 titania(TiO_2) 중 적어도 하나를 분산시키고, 상기 silica(SiO_2), alumina(Al_2O_3) 및 titania(TiO_2) 중 적어도 하나가 분산된 유기 용매를 상기 보호막 상에 스프레이 방식으로 산포한 후 건조하여 형성하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 4

제1 항에 있어서,

상기 CCA 층의 분말 크기는, 0.1 내지 $1\mu\text{m}$ 인 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 5

제1 항에 있어서,

상기 CCA 층은, 상기 보호막 면적의 0.5 내지 25%로 형성하는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 6

제1 항에 있어서, 상기 보호막은,

상기 제1 유전체 층 상에 형성되고, 산화마그네슘(MgO) 박막으로 이루어지는 제1 보호막; 및

상기 제1 보호막 상에 형성되고, 단결정형의 MgO 파우더로 이루어지는 제2 보호막;을 포함하고,

상기 CCA 층은, 상기 제2 보호막 상에 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 7

제1 기관상에 복수개의 방전 전극들과 제1 유전체 층을 순차적으로 형성하는 단계;

상기 제1 유전체 층 상에 산화마그네슘(이하 "MgO") 박막을 포함한 보호막을 형성하는 단계;

상기 보호막 상에 방전 전압을 낮추기 위한 전하 제어제(Charge Control Agent; 이하 'CCA') 층을 형성하는 단계; 및

격벽을 사이에 두고, 복수개의 어드레스 전극이 형성된 제2 기관과 상기 제1 기관을 합착하는 단계;를 포함하여 이루어지는 플라즈마 디스플레이 패널의 제조 방법.

청구항 8

제7 항에 있어서,

상기 CCA 층은, 소수성으로 표면 개질 처리된 silica(SiO₂), alumina(Al₂O₃) 및 titania(TiO₂) 중 적어도 하나의 분말로 형성하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

청구항 9

제8 항에 있어서, 상기 CCA 층 형성 단계는,

silica(SiO₂), alumina(Al₂O₃) 및 titania(TiO₂) 중 적어도 하나의 분말을 0.01 내지 10wt% 함량으로 분산제에 혼합하여 분산시키는 단계;

상기 silica(SiO₂), alumina(Al₂O₃) 및 titania(TiO₂) 중 적어도 하나가 혼합된 유기 용매를 상기 보호막 상에 스프레이 방식으로 산포하는 단계; 및

상기 산포된 유기 용매를 건조하는 단계;를 포함하여 이루어지는 플라즈마 디스플레이 패널의 제조 방법.

청구항 10

제7 항에 있어서,

상기 CCA 층의 분말 크기는, 0.1 내지 1 μ m인 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

청구항 11

제7 항에 있어서,

상기 CCA 층은, 상기 보호막 면적의 0.5 내지 25%로 형성하는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

청구항 12

제7 항에 있어서, 상기 보호막 형성 단계는,

상기 제1 유전체 층 상에 산화마그네슘(이하 "MgO")을 포함한 제1 보호막을 형성하는 단계; 및

상기 제1 보호막 상에 단결정형의 MgO 파우더를 포함한 제2 보호막을 형성하는 단계;를 포함하고,

상기 CCA 층은, 상기 제2 보호막 상에 형성되는 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

청구항 13

복수개의 방전 전극과, 상기 방전 전극들 상에 형성된 제1 유전체 층과, 상기 제1 유전체 층 상에 형성되는 보호막을 구비한 제1 기관; 및

격벽을 사이에 두고 상기 제1 기관과 합착되며, 복수개의 어드레스 전극과, 제2 유전체 층 및 형광체 층을 구비한 제2 기관;을 포함하고,

상기 형광체 층은, 방전 전압을 낮추기 위한 전하 제어제(Charge Control Agent; 이하 'CCA') 분말이 포함된 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 14

제13 항에 있어서,

상기 CCA는, 소수성으로 표면 개질 처리된 silica(SiO₂), alumina(Al₂O₃) 및 titania(TiO₂) 중 적어도 하나의 분말인 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 15

제13 항에 있어서,

상기 CCA는, 상기 형광체 층의 형광체 대비 0.01 내지 10wt%로 함유된 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 16

제13 항에 있어서,

상기 CCA의 분말 크기는, 0.1 내지 1 μ m인 것을 특징으로 하는 플라즈마 디스플레이 패널.

청구항 17

복수개의 방전 전극이 구비된 제1 기판을 형성하는 단계; 및

격벽을 사이에 두고 상기 제1 기판과 합착되며, 상기 격벽 내에 방전 전압을 낮추기 위한 전하 제어제(Charge Control Agent; 이하 'CCA') 분말이 포함된 형광체 층이 구비된 제2 기판을 형성하는 단계;를 포함하여 이루어지는 플라즈마 디스플레이 패널의 제조 방법.

청구항 18

제17 항에 있어서,

상기 CCA는, 소수성으로 표면 개질 처리된 silica(SiO₂), alumina(Al₂O₃) 및 titania(TiO₂) 중 적어도 하나의 분말인 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

청구항 19

제17 항에 있어서,

상기 CCA는, 상기 형광체 층의 형광체 대비 0.01 내지 10wt%로 함유된 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

청구항 20

제17 항에 있어서,

상기 CCA의 분말 크기는, 0.1 내지 1 μ m인 것을 특징으로 하는 플라즈마 디스플레이 패널의 제조 방법.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 영상 표시 장치에 관한 것으로, 더욱 상세하게는 플라즈마 디스플레이 장치에 관한 것이다.

배경 기술

[0002] 멀티 미디어 시대의 도래와 함께 더 세밀하고, 더 크고, 더욱 자연색에 가까운 색을 표현해줄 수 있는 디스플레이 장치의 등장도 요구되고 있다. 그런데, 40인치 이상의 큰 화면을 구성하기에는 현재의 CRT(Cathode Ray Tube)는 한계가 있어서, LCD(Liquid Crystal Display)나 PDP(Plasma Display Panel) 및 프로젝션 TV(Television) 등이 고화질 영상의 분야로 용도확대를 위해 급속도로 발전하고 있다.

[0003] 상술한 PDP 등의 디스플레이 장치의 최대 특징은 자체 발광형인 CRT와 비교하여 얇은 두께로 제작될 수 있고, 평면의 대화면(60~80inch) 제작이 손쉬울 뿐 아니라 style이나 design 면에서 종래 CRT와는 명확히 구별이 된다.

[0004] PDP는 어드레스 전극을 구비한 하판과, 서스테인 전극쌍을 구비한 상판과 격벽으로 정의되는 방전 셀을 가지며, 상기 방전 셀 내에는 형광체가 도포되어 화면을 표시한다.

[0005] 구체적으로, 상기 상판과 하판 사이의 방전 공간 내에서 방전이 일어나면 이 때 발생된 자외선이 형광체에 입사되어 가시광선이 발생하고, 상기 가시광선에 의하여 화면이 표시된다.

발명의 내용

해결 하고자하는 과제

[0006] 본 발명의 목적은, 방전 전압을 낮추어, 플라즈마 디스플레이 패널의 전력 소모를 줄일 수 있고, 방전 효율을 향상시킬 수 있는 플라즈마 디스플레이 패널 및 그 제조 방법을 제공하는데 그 목적이 있다.

과제 해결수단

[0007] 상기 목적을 달성하기 위한 본 발명의 일 실시예에 따른 플라즈마 디스플레이 패널은, 복수개의 방전 전극과, 상기 방전 전극들 상에 형성된 제1 유전체 층과, 상기 제1 유전체 층 상에 형성되는 보호막을 구비한 제1 기관과; 격벽을 사이에 두고 상기 제1 기관과 합착되며, 복수개의 어드레스 전극과, 제2 유전체 층 및 형광체 층을 구비한 제2 기관;을 포함하고, 상기 보호막 상에는 방전 전압을 낮추기 위한 전하 제어제(Charge Control Agent; 이하 'CCA') 층이 형성된 것을 특징으로 한다.

[0008] 이때, 상기 CCA 층은 소수성으로 표면 개질 처리된 silica(SiO₂), alumina(Al₂O₃) 및 titania(TiO₂) 중 적어도 하나의 분말로 형성할 수 있다.

[0009] 즉, 상기 CCA 층은 분산제에 0.01 내지 10wt%의 silica(SiO₂), alumina(Al₂O₃) 및 titania(TiO₂) 중 적어도 하나를 분산시키고, 상기 silica(SiO₂), alumina(Al₂O₃) 및 titania(TiO₂) 중 적어도 하나가 분산된 유기 용매를 상기 보호막 상에 스프레이 방식으로 산포한 후 건조하여 형성할 수 있다.

[0010] 이때, 상기 CCA 층의 분말 크기는, 0.1 내지 1 μ m이 될 수 있고, 상기 보호막 면적의 0.5 내지 25%로 형성할 수 있다.

[0011] 또한, 상기 보호막은 상기 제1 유전체 층 상에 형성되고, 산화마그네슘(MgO) 박막으로 이루어지는 제1 보호막과; 상기 제1 보호막 상에 형성되고, 단결정형의 MgO 파우더로 이루어지는 제2 보호막;을 포함하고, 상기 CCA 층은, 상기 제2 보호막 상에 형성될 수 있다.

[0012] 또한, 본 발명의 일 실시예에 따른 플라즈마 디스플레이 패널의 제조 방법은, 제1 기관상에 복수개의 방전 전극들과 제1 유전체 층을 순차적으로 형성하는 단계와; 상기 제1 유전체 층 상에 산화마그네슘(이하 "MgO") 박막을 포함한 보호막을 형성하는 단계와; 상기 보호막 상에 방전 전압을 낮추기 위한 전하 제어제(Charge Control Agent; 이하 'CCA') 층을 형성하는 단계와; 격벽을 사이에 두고, 복수개의 어드레스 전극이 형성된 제2 기관과 상기 제1 기관을 합착하는 단계;를 포함하여 이루어진다.

[0013] 또한, 본 발명의 다른 실시예에 따른 플라즈마 디스플레이 패널은, 복수개의 방전 전극과, 상기 방전 전극들 상에 형성된 제1 유전체 층과, 상기 제1 유전체 층 상에 형성되는 보호막을 구비한 제1 기관과; 격벽을 사이에 두고 상기 제1 기관과 합착되며, 복수개의 어드레스 전극과, 제2 유전체 층 및 형광체 층을 구비한 제2 기관;을 포함하고, 상기 형광체 층은, 방전 전압을 낮추기 위한 전하 제어제(Charge Control Agent; 이하 'CCA') 분말이 포함된 것을 특징으로 한다.

[0014] 또한, 본 발명의 다른 실시예에 따른 플라즈마 디스플레이 패널의 제조 방법은, 복수개의 방전 전극이 구비된 제1 기관을 형성하는 단계와; 격벽을 사이에 두고 상기 제1 기관과 합착되며, 상기 격벽 내에 방전 전압을 낮추기 위한 전하 제어제(Charge Control Agent; 이하 'CCA') 분말이 포함된 형광체 층이 구비된 제2 기관을 형성하는 단계;를 포함하여 이루어진다.

효과

[0015] 상술한 바와 같은 본 발명에 따른 플라즈마 디스플레이 패널 및 그 제조 방법은, 방전 공간에 전하 제어제를 첨가함으로써, 방전 전압을 낮추어 플라즈마 디스플레이 패널의 전력 소모를 줄일 수 있고, 방전 효율을 향상시킬 수 있는 효과가 있다.

발명의 실시를 위한 구체적인 내용

[0016] 본 발명의 다른 목적, 특성 및 이점들은 첨부한 도면을 참조한 실시예들의 상세한 설명을 통해 명백해질 것이다.

- [0017] 이하, 상기 목적이 구체적으로 실현될 수 있는 본 발명의 바람직한 실시예가 첨부된 도면을 참조하여 설명된다.
- [0018] 첨부된 도면에서는 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타냈으며, 도면에 나타난 각 층간의 두께 비가 실제 두께 비를 나타내는 것은 아니다.
- [0019] 본 발명에 따른 플라즈마 디스플레이 패널은 보호막이 2층 구조를 이룬 것을 특징으로 한다. 이하에서, 전면 기관(170)의 제1 유전체 층(190) 상에 접하여 형성된 보호막을 제1 보호막(195a)이라 하고, 제1 보호막(195a) 상에 형성되어 방전 공간에 면접한 보호막을 제2 보호막(195b)이라 칭한다.
- [0020] 도 1은 본 발명에 따른 플라즈마 디스플레이 패널을 나타낸 일 실시예 구조도이다.
- [0021] 도 1에 도시되어 있는 바와 같이, 본 발명의 플라즈마 디스플레이 패널은 전면 기관(170) 상에 일 방향으로 통상 ITO(Indium Tin Oxide)로 이루어진 스캔 전극과 서스테인 전극(180a, 180b)과 통상 금속 재료로 이루어지는 버스전극(180a', 180b')이 형성된다.
- [0022] 그리고, 스캔 전극과 서스테인 전극 및 버스전극을 덮으면서 전면 기관(170) 상에 제1 유전체 층(190)과 보호막이 순차적으로 형성되어 이루어진다.
- [0023] 전면 기관(170)은 디스플레이 기관용 글라스의 밀링(milling) 및 클리닝(cleaning) 등의 가공을 통하여 형성된다.
- [0024] 여기서, 스캔 전극(180a)과 서스테인 전극(180b)은 ITO(Indium-Tin-Oxide) 또는 SnO₂를 스퍼터링(sputtering)에 의한 포토에칭(photoetching)법 또는 CVD에 의한 리프트 오프(lift-off)법 등으로 형성된 것이다.
- [0025] 그리고, 버스 전극(180a', 180b')은 은(Ag) 등을 포함하여 이루어진다. 또한, 스캔 전극과 서스테인 전극에는 블랙 매트릭스가 형성될 수 있는데, 저융점 유리와 흑색 안료 등을 포함하여 이루어진다.
- [0026] 그리고, 스캔 전극과 서스테인 전극 및 버스전극이 형성된 전면 기관(170) 상에는, 제1 유전체 층(190)이 형성된다. 여기서, 제1 유전체 층(190)은 투명한 저융점 유리를 포함하여 이루어지며, 구체적인 조성은 후술한다.
- [0027] 그리고, 제1 유전체 층(190) 상에는 산화 마그네슘 등으로 이루어진 보호막이 형성되어, 방전 시 (+) 이온의 충격으로부터 유전체를 보호하고, 2차 전자 방출을 증가시키기도 한다.
- [0028] 즉, 본 발명에 따른 보호막은 산화마그네슘(MgO) 박막으로 이루어진 제1 보호막(195a)과, 제1 보호막(195a) 상에 형성되고, 단결정의 MgO 파우더로 이루어진 제2 보호막(195b)으로 구성될 수 있다.
- [0029] 이때, 제1 보호막(195a) 내에 도펀트가 첨가되면 어드레스 기간의 지터 값이 줄어들게 되나, 도펀트의 함유량이 일정 값 이상으로 커지면 지터 값이 증가될 수 있다.
- [0030] 따라서, 도펀트는 지터 값이 최소화되는 범위로 도핑되는 것이 바람직하며, 최적 함량으로 제1 보호막(195a) 내에 20~500 ppm의 비율로 포함되는 것이 바람직하다. 그리고, 지터 값을 줄이기 위하여 실리콘 대신 다른 물질을 도펀트로 사용할 수도 있을 것이다.
- [0031] 상기 제1 보호막(195a)은 300~700 나노미터(nm)의 두께로 형성되는 것이 바람직하다. 만일 제1 보호막(195a)의 두께가 300 나노미터 이하이면 오방전의 가능성이 있으며, 700 나노미터 이상이면 제조 공정과 비용상의 문제점이 발생할 수 있다.
- [0032] 그리고, 제1 보호막(195a) 상에 제2 보호막(195b)이 형성되는데, 제2 보호막(195a)은 Sc가 도핑된 단결정 형태의 MgO 파우더가 있는 것을 특징으로 한다. 여기서, '크기'는 결정의 형상이 구형이면 지름을 뜻하고, 육면체이면 한 변의 길이를 의미한다.
- [0033] 제2 보호막(195b)은 제1 보호막(195a)의 표면 전체가 아니라, 일 부분에만 형성될 수 있다. 즉, 제2 보호막(195b)은 도식된 바와 같이 불 규칙적인 형상으로 형성될 수 있으며, 제1 보호막(195a)의 표면 중 0.5 내지 25%의 면적에 형성될 수 있다.
- [0034] 즉, 제2 보호막(195b)은 결과적으로 제1 보호막(195a) 상에 울퉁불퉁하게 불규칙적으로 형성되어, 보호막 전체의 표면적을 증가시켜서 이차 전자 방출을 증가시킬 수 있다.
- [0035] 상기와 같이, 제1 보호막(195a)상의 일부분에, 단결정의 MgO 파우더가 일종의 균집 형태로 형성되어 전체적으로 보호막의 표면이 평탄하지 않고 울퉁불퉁한 형상을 이루게 된다. 따라서, 플라즈마 디스플레이 패널의 가스 방전시에 자외선 이온이 보호막에 충돌하는 표면적이 증가하여 이차전자의 방출량이 증가하고, 방전개시전압을 낮

출 수 있으므로, 결과적으로 방전효율을 높이고 지터(jitter)를 감소시킨다.

- [0036] 한편, 제2 보호막(195b) 상에는 본 발명에 따라, 대전성이 큰 전하 제어제(Charge Control Agent; 이하 'CCA') 입자(195c)가 도포된다.
- [0037] 즉, 상기 제2 보호막(195b) 상에 상기 CCA 입자(195c)를 스프레이 방식으로 산포함으로써, 효율 및 휘도를 감소시키지 않으면서, 방전 공간 내에 방전 전압 저감 효과를 생성할 수 있다.
- [0038] 상기와 같은 CCA 입자(195c)는 소수성으로 표면 개질 처리된 silica(SiO₂), alumina(Al₂O₃) 및 titania(TiO₂) 중 적어도 하나의 분말로 형성할 수 있다.
- [0039] 상기 제2 보호막(195b) 상에 형성되는 CCA 입자(195c)의 세부적인 내용은 추후 상세히 설명한다.
- [0040] 한편, 배면 기관(110)의 일면에는 상기 서스테인 전극쌍과 교차하는 방향을 따라 어드레스 전극(120)이 형성되고, 상기 어드레스 전극(120)을 덮으면서 배면 기관(110)의 전면에 백색의 제2 유전체 층(130)이 형성된다.
- [0041] 제2 유전체 층(130)은 인쇄법 또는 필름 라미네이팅(laminating) 방법에 의하여 도포된 후, 소성 공정을 통하여 완성된다.
- [0042] 그리고, 제2 유전체 층(130) 위로 각 어드레스 전극(120) 사이에 배치되도록 격벽(140)이 형성된다. 이때, 격벽(140)은 스트라이프형(stripe-type), 웰형(well-type), 또는 델타형(delta-type)일 수 있고, 상기 격벽(140) 내에는 본 발명에 따른 CCA 입자(195c)가 함유될 수 있다.
- [0043] 그리고, 각각의 격벽(140) 사이에 적색(R), 녹색(G), 청색(B)의 형광체 층(150a, 150b, 150c)이 형성된다. 이때, 상기 형광체 층(150a, 150b, 150c) 내에는 본 발명에 따른 CCA 입자(195c)가 함유될 수 있다.
- [0044] 한편, 배면 기관(110) 상의 어드레스 전극(120)과 전면 기관(110) 상의 서스테인 전극쌍이 교차하는 지점이 각각 방전 셀을 구성하는 부분이 된다.
- [0045] 여기서, 현재 방전 공간에 노출된 면은 상기 전면 기관(170)의 보호막(195)과, 상기 격벽(140) 및 형광체 층(150a, 150b, 150c)이 있다.
- [0046] 따라서, 상기 격벽(140)과 형광체 층(150a, 150b, 150c)도 상기 전면 기관(170)의 제2 보호막(195b)에서와 같이, 상술한 CCA 입자(195c)가 함유됨으로써, 방전 전압을 저감시켜 플라즈마 디스플레이 패널의 전력 소모를 줄일 수 있고, 방전 효율을 향상시킬 수 있다.
- [0047] 그리고, 상기 전면 기관(170)과 배면 기관(110)이 격벽(140)을 사이에 두고 접합되는데, 기관의 외곽에 구비된 실링재를 통하여 접합된다.
- [0048] 그리고, 전면 기관(170)과 배면 기관(110)은 구동 장치와 연결되어 있다.
- [0049] 도 2는 본 발명에 따른 플라즈마 디스플레이 패널의 구동 장치와 연결부를 나타낸 도면이다.
- [0050] 도 2에 도시된 바와 같이, 본 발명에 따른 전체 플라즈마 디스플레이 장치(210)는, 패널(220)과, 상기 패널(220)에 구동 전압을 공급하는 구동 기관(230)과, 상기 패널(220)의 각각의 셀에 대한 전극들과 상기 구동 기관(230)을 연결하는 연성 기관의 일종인 테이프 캐리어 패키지(Tape Carrier Package; 이하, 'TCP')(240)로 이루어진다.
- [0051] 여기서, 패널(220)은 상술한 바와 같이 전면 기관(170)과 배면 기관(110) 및 격벽(140)을 포함하여 이루어진다.
- [0052] 그리고, 상기 패널(220)과 상기 TCP(240)의 전기적, 물리적 연결 및 상기 TCP(240)와 구동 기관(230)의 전기적, 물리적 연결은 이방성 전도 필름(Anisotropic Conductive Film, 이하, 'ACF')을 사용한다.
- [0053] ACF는 금(Au)을 코팅한 니켈(Ni)의 볼(ball)을 이용하여 만든 전도성 수지 필름이다.
- [0054] 도 3은 본 발명에 따른 테이프 캐리어 패키지의 기관 배선 구조를 나타낸 도면이다.
- [0055] 도 3에 도시된 바와 같이, TCP(240)는 패널(220)과 구동 기관(230) 사이의 결선을 담당하면서, 구동 드라이버 칩이 탑재되어 있다.
- [0056] TCP(240)는 연성 기관(242) 상에 밀집 배치된 배선(243)과, 상기 배선(243)과 연결되면서 상기 구동 기관(230)으로부터 전력을 제공받아 패널(220)의 특정 전극에 제공하는 구동 드라이버 칩(241)로 이루어져 있다.

- [0057] 여기서, 구동 드라이버 칩(241)은 저전압과 구동 제어 신호들을 인가 받아 높은 전력의 많은 신호들을 교번하면서 출력하는 구조를 가지므로, 상기 구동 기관(230) 측과 연결되는 배선은 수가 작고, 상기 패널(220)측과 연결되는 배선은 수가 많다.
- [0058] 따라서, 상기 구동 기관(230)측 공간을 통하여 상기 구동 드라이버 칩(241)의 배선을 연결하는 경우도 있다. 상기 배선(243)은 상기 구동 드라이버 칩(341)의 중심을 경계로 구분되지 않을 수도 있다.
- [0059] 도 4는 본 발명에 따른 플라즈마 디스플레이 장치의 또 다른 실시예를 모식적으로 나타낸 도면이다.
- [0060] 본 실시예에서, 패널(220)은 구동 장치와 FPC(Flexible Printed Circuit, 이하, 'FPC')(250)를 통하여 연결된다.
- [0061] 여기서, FPC(250)는 polyimide를 이용하여 내부에 패턴을 형성한 필름이다. 그리고, 본 실시예에서도 FPC(250)와 패널(220)은 ACF를 통하여 연결된다. 또한, 본 실시예에서 구동 기관(230)은 PCB 회로인 것은 당연하다.
- [0062] 여기서, 구동 장치는 데이터 드라이버와 스캔 드라이버와 서스테인 드라이버 등으로 이루어진다.
- [0063] 상기 데이터 드라이버는 어드레스 전극에 연결되어 데이터 펄스를 인가한다. 그리고, 스캔 드라이버는 스캔 전극에 연결되어 상승 램프 파형(Ramp-up), 하강 램프 파형(Ramp-down), 스캔 펄스(scan) 및 서스테인 펄스를 공급한다. 또한, 서스테인 드라이버는 공통 서스테인 전극에 서스테인 펄스와 DC 전압을 인가한다.
- [0064] 그리고, 플라즈마 디스플레이 패널은 리셋 기간, 어드레스 기간 및 서스테인 기간으로 나뉘어 구동된다.
- [0065] 리셋 기간에는 스캔 전극들에 상승 램프 파형(Ramp-up)이 동시에 인가된다. 그리고, 어드레스 기간에는 부극성 스캔 펄스(scan)가 스캔 전극들에 순차적으로 인가되며, 동시에 스캔 펄스와 동기되어 어드레스 전극들에 정극성의 데이터펄스가 인가된다. 또한, 서스테인 기간에는 스캔 전극들과 서스테인 전극들에 교번적으로 서스테인 펄스(sus)가 인가된다.
- [0066] 이하 도면을 참조하여 실시예 별로 본 발명에 따른 플라즈마 디스플레이 패널의 제조 공정에 대해 상세히 설명한다.
- [0067] <제1 실시예>
- [0068] 도 5a 내지 도 5c는 본 발명에 따른 플라즈마 디스플레이 패널의 전면 기관 제조 공정을 나타낸 제1 실시예 단면도이다.
- [0069] 본 발명의 제1 실시예는 상술한 제2 보호막(195b) 상에 CCA 입자(195c)를 도포함으로써, 방전 전압을 저감시켜, 플라즈마 디스플레이 패널의 전력 소모를 줄일 수 있고, 방전 효율을 향상시킬 수 있다.
- [0070] 이하, 도 5a 내지 도 5c를 참조하여, 본 발명의 제1 실시예에 따른 플라즈마 디스플레이 패널의 전면 기관(170) 제조 공정을 상세히 설명한다.
- [0071] 먼저, 도 5a에 도시된 바와 같이 전면 기관(170) 상에 스캔 전극(180a)과 서스테인 전극(180b)과 버스 전극(180a', 180b')을 형성한다.
- [0072] 여기서, 전면 기관(170)은 디스플레이 기관용 글래스 또는 소다라임 유리를 밀링(milling) 및 클리닝(cleaning)하여 제조된다.
- [0073] 그리고, 스캔 전극(180a)과 서스테인 전극(180b)은 ITO(Indium Tin Oxide)를 스퍼터링(sputtering)에 의한 포토에칭(photoetching)법을 이용하여 형성할 수 있다.
- [0074] 또한, 스캔 전극(180a)과 서스테인 전극(180b)은 ITO(Indium Tin Oxide)를 이온 도금법(Ion Plating) 및 진공 증착법등을 이용하여 형성할 수 있다.
- [0075] 또한, 스캔 전극(180a)과 서스테인 전극(180b)은 SnO₂를 CVD에 의한 리프트 오프(lift-off)법으로 형성할 수 있다.
- [0076] 상기 ITO(Indium Tin Oxide)를 포토에칭법을 이용하여 상기 스캔 전극(180a)과 서스테인 전극(180b)을 형성할 경우 상기 ITO를 전면 기관(170) 상에 증착하고, 상기 증착된 ITO 상에 포토레지스트를 도포 및 건조한다. 이후, 상기 포토레지스트 상에 패터닝된 포토 마스크를 올려놓고 빛을 조사하여 노광한다. 상기 노광 공정을 거친 이후, 경화되지 않은 부분을 현상한 후 에칭하여 상기 스캔 전극(180a)과 서스테인 전극(180b)을 형성한다.

- [0077] 또한, 상기 SnO₂를 리프트 오프법을 이용하여 상기 스캔 전극(180a)과 서스테인 전극(180b)을 형성할 경우 전면 기관(170) 상에 포토레지스트를 도포한 후, 상기 도포된 포토레지스트 상에 소정 패턴이 형성된 포토 마스크를 올려놓고 빛을 조사하여 노광한다. 상기 노광 공정을 거친 이후, 경화되지 않은 부분을 현상한다. 이후 상기 현상 공정을 거친 후에 SnO₂를 증착한 후 상기 포토레지스트를 박리하여 상기 스캔 전극(180a)과 서스테인 전극(180b)을 형성한다.
- [0078] 또한, 상기 스캔 전극(180a)과 서스테인 전극(180b)에는 블랙 매트릭스가 형성될 수 있는데, 저융점 유리와 흑색 안료 등을 포함하여 이루어진다.
- [0079] 상기 버스 전극(180a', 180b')은 은(Ag)을 스크린 인쇄법 또는 감광성 페이스트법등을 이용하여 형성할 수 있다.
- [0080] 또한, 상기 버스 전극(180a', 180b')은 Cr/Cu/Cr 또는 Cr/Al/Cr을 스퍼터링에 의한 포토에칭법을 이용하여 형성할 수 있다.
- [0081] 상기 스크린 인쇄법을 이용하여 상기 버스 전극(180a', 180b')을 형성할 경우 스크린 마스크를 통해 은(Ag)등의 도전성 물질 페이스트를 전면 기관(170) 상에 인쇄한 후, 건조 및 소성하여 형성한다.
- [0082] 또한, 감광성 페이스트법을 이용하여 상기 버스 전극(180a', 180b')을 형성할 경우 감광성 은(Ag)을 전면기관(170) 상에 인쇄 및 코팅한 후 건조한다. 이후, 상기 코팅된 은(Ag) 위에 소정 패턴이 형성된 포토 마스크를 올려놓고 빛을 조사하여 노광한다. 상기 노광 공정을 거친 이후, 경화되지 않은 부분을 현상한 후 다시 건조 및 소성하여 상기 버스 전극(180a', 180b')을 형성한다.
- [0083] 또한, 상기 포토에칭법을 이용하여 상기 버스 전극(180a', 180b')을 형성할 경우 상기 Cr/Cu/Cr 또는 Cr/Al/Cr을 전면 기관(170) 상에 증착하고, 상기 증착된 Cr/Cu/Cr 또는 Cr/Al/Cr 상에 포토레지스트를 도포 및 건조한다. 이후, 상기 포토레지스트 상에 소정 패턴이 형성된 포토 마스크를 올려놓고 빛을 조사하여 노광한다. 상기 노광 공정을 거친 이후, 경화되지 않은 부분을 현상한 후 에칭하여 상기 버스 전극(180a', 180b')을 형성한다.
- [0084] 상기 스캔 전극(180a)과 서스테인 전극(180b) 및 버스 전극(180a', 180b')은 방전(discharger) 전극들로써, 본 발명에 따른 플라즈마 디스플레이 패널은 ITO 물질을 사용하지 않고, 상기 버스 전극(180a', 180b')만으로 상기 스캔 전극(180a)과 서스테인 전극(180b)의 기능을 일체화한 ITO-less 구조의 방전 전극을 형성할 수도 있다.
- [0085] 이어서, 도 5b에 도시된 바와 같이 스캔 전극(180a)과 서스테인 전극(180b) 및 버스 전극(180a', 180b')이 형성된 전면 기관(170) 상에 제1 유전체 층(190)을 형성한다.
- [0086] 상기 제1 유전체 층(190)은 저융점 글라스 페이스트를 스크린 인쇄법, 코터(coater)법 및 그린 시트를 라미네이션하는 방법을 이용하여 형성할 수 있다.
- [0087] 상기 코터법은 롤(Roll) 또는 슬롯(Slot)의 두가지 방식 중 어느 하나의 방식을 이용할 수 있다.
- [0088] 이어서, 도 5c에 도시된 바와 같이 제1 유전체 층(190) 상에 보호막을 형성한다.
- [0089] 여기서, 본 발명에 따른 보호막은 제1 보호막(195a)과 제2 보호막(195b)로 이루어진다.
- [0090] 제1 보호막(195a)은 제1 유전체 층(190) 상에 형성된다. 그리고, 실리콘(Si) 등의 도펀트를 포함할 수 있다. 여기서, 제1 보호막(195a)은 화학적 기상 증착(CVD)법, 전자빔(E-beam)법, 이온 도금(Ion-plating)법, 졸겔법 및 스퍼터링법 등으로 형성될 수 있다.
- [0091] 이때, 제1 보호막(195a) 내에 실리콘이 도핑되면 어드레스 기간의 지터 값이 줄어들게 되나, 실리콘의 함유량이 일정 값 이상으로 커지면 지터 값이 증가될 수 있다. 따라서, 실리콘은 지터 값이 최소화되는 범위로 도핑되는 것이 바람직하며, 최적 함량으로 보호막 내에 20 내지 500 ppm(parts per million)의 비율로 포함되는 것이 바람직하다. 그리고, 지터 값을 줄이기 위하여 실리콘 대신 다른 물질을 도펀트로 사용할 수도 있을 것이다.
- [0092] 그리고, 제1 보호막(195a) 상에는 도시된 바와 같이 제2 보호막(195b)이 형성된다.
- [0093] 여기서, 제2 보호막(195b)은 단결정의 MgO 파우더를 포함하여 이루어진다.
- [0094] 이때, 제2 보호막(195b)은 제1 보호막(195a)의 표면 전체가 아니라, 일 부분에만 형성될 수 있다. 즉, 제2 보호막(195b)은 도시된 바와 같이 불 규칙적인 형상으로 형성될 수 있으며, 제1 보호막(195a)의 표면 중 0.5 내지

25%의 면적에 형성될 수 있다.

- [0095] 한편, 도 5의 (c)에 도시된 바와 같이, 상기 제2 보호막(195b) 상에는 본 발명에 따라, 대전성이 큰 전하 제어제(Charge Control Agent; 이하 'CCA') 입자(195c)가 도포된다.
- [0096] 즉, 상기 제2 보호막(195b) 상에 상기 CCA 입자(195c)를 스프레이 방식으로 산포함으로써, 효율 및 휘도를 감소시키지 않으면서, 방전 공간 내에 방전 전압 저감 효과를 생성할 수 있다.
- [0097] 현재, 어드레스 방전이 종료된 후, 스캔 전극(180a)과 서스테인 전극(180b)는 서로 다른 극성의 전하[일 예로, 스캔 전극(180a)은 양(+) 전하가 쌓여야 하고, 서스테인 전극(180b)은 음(-) 전하가 쌓여야함]가 쌓여야 서스테인 펄스 인가 시에, 연속적인 방전이 가능하다.
- [0098] 이때, 벽 전하는 실제 방전이 일어나기 전에 제1 유전체(190)의 스캔 전극과 서스테인 전극(180a, 180b)이 위치하는 영역에 쌓여 있다가 어드레스 전극(120)에 전압이 인가되면, 실제 방전이 일어난다. 즉, 벽 전하는 다음 방전이 일어날 때, 방전 개시 전압 바로 전까지 유지(메모리 효과)하고 있는 것이다.
- [0099] 즉, 본 발명은 상기와 같은 벽 전하의 전하를 공급하여 방전 개시 전압을 낮추기 위한 것으로, CCA 입자(195c)를 방전 공간 내의 제2 보호막(195b) 상에 도포한다.
- [0100] 상기와 같은, CCA 입자(195c)는 방전 공간 내의 불순 가스를 흡착함으로써, 제2 보호막(195b)의 표면 저항이 증가됨에 따라 벽 전하에 영향을 주어 방전 개시 전압을 낮출 수 있다.
- [0101] 또한, CCA 입자(195c)는 방전 공간 내의 제2 보호막(195b)에 전하를 갖도록 하여 전계 인가 효과에 따라 벽 전하에 영향을 주어 방전 개시 전압을 낮출 수 있다.
- [0102] 상기와 같은, CCA 입자(195c)는 무기물과 유기물의 합성으로 코어 재료인 무기물을 기반으로 하여 소수성 표면 개질을 통해 유기물을 코어 재료의 표면에 형성시킨 것이다.
- [0103] 상기 코어 재료로는 본 발명에서는 소수성으로 표면 개질 처리된 silica(SiO₂), alumina(Al₂O₃) 및 titania(TiO₂) 중 적어도 하나의 분말로 형성할 수 있고, 이 중에서 비 저항이 비교적 큰 silica(SiO₂)이 바람직하다.
- [0104] 상기와 같은 silica(SiO₂)은 이하의 과정에 의해 형성될 수 있다.
- [0105] 즉, 사염화규소인 SiCl₄와 2H₂ 및 O₂를 혼합하여 대략 500~1000℃의 열을 가하면, 본 발명에 따른 CCA 입자(195c)인 건식 실리카(Fumed silica)인 SiO₂ 및 염산인 4HCl이 형성되고, 이로 인해 silica(SiO₂)를 획득할 수 있다.
- [0106] 또한, 소듐 워터글라스인 Na₂O * 3.3SiO₂와 황산인 H₂SO₄를 혼합하여 휘저으면, 본 발명에 따른 CCA 입자(195c)인 습식 실리카(Precipitated silica)인 SiO₂와, 황산 나트륨인 Na₂SO₄ 및 물인 H₂O가 형성되고, 이로 인해 silica(SiO₂)를 획득할 수 있다.
- [0107] 또한, 상기 silica(SiO₂)은 도 8에 제시된 과정에 의해 소수성 표면 개질 처리를 할 수 있다. 이때, 도 8에 제시된 과정에 의해 본 발명에 따른 CCA 입자(195c)의 표면이 소수성 처리되면, 전하를 띠게 된다.
- [0108] 상기와 같은, CCA 입자(195c)를 분산제에 0.01 내지 10wt%의 함량으로 첨가하여 분산시키고, 상기 CCA 입자(195c)가 분산된 유기 용매를 상기 제2 보호막(195b) 상에 스프레이 방식으로 산포한다. 상기 분산제는 아크릴(acryl), 에폭시(epoxy), 우레탄(urethane), 아크릴 우레탄(acrylic urethane), 알키드(alkyd), 폴리아미드 폴리머(poly amid polymer), PCA(Poly Carboxylic Acid) 또는 이들의 혼합물을 사용한다.
- [0109] 이후, 대략 100~200℃로 건조시키면, 본 발명에 따른 방전 전압을 낮추기 위한 CCA 입자층(195c)이 형성된다.
- [0110] 이때, 상기 CCA 입자(195c)의 분말 크기는 0.1 내지 1μm이 될 수 있고, 상기 CCA 입자(195c)가 상기 제2 보호막(195b) 면적의 0.5 내지 25%를 차지하도록 산포하여 형성할 수 있다.
- [0111] <제2 실시예>
- [0112] 도 6a 내지 6f는 본 발명에 따른 플라즈마 디스플레이 패널의 배면 기판 제조 방법을 나타낸 일 실시예 공정 순

서도이다.

- [0113] 본 발명의 제2 실시예는 격벽 재료에 본 발명에 따른 CCA 입자(195d)를 혼합하여 격벽(140)을 형성함으로써, 상기 CCA 입자(195d)에 의해 방전 전압을 저감시켜, 플라즈마 디스플레이 패널의 전력 소모를 줄일 수 있고, 방전 효율을 향상시킬 수 있다.
- [0114] 먼저, 도 6a에 도시된 바와 같이, 배면 기판(110) 상에 어드레스 전극(120)을 형성한다. 여기서, 배면 기판(110)은 디스플레이 기판용 글래스 또는 소다리임 유리를 밀링(milling) 또는 클리닝(cleaning) 등의 가공을 통하여 형성한다.
- [0115] 상기 어드레스 전극(120)은 은(Ag)을 스크린 인쇄법 또는 감광성 페이스트법등을 이용하여 형성할 수 있다.
- [0116] 또한, 상기 어드레스 전극(120)은 Cr/Cu/Cr 또는 Cr/Al/Cr을 스퍼터링에 의한 포토에칭법을 이용하여 형성할 수 있다.
- [0117] 이때, 상기 스크린 인쇄법을 이용하여 상기 어드레스 전극(120)을 형성할 경우 스크린 마스크를 통해 은(Ag)등의 도전성 물질 페이스트를 상기 배면 기판(110) 상에 인쇄한 후, 건조 및 소성하여 형성한다.
- [0118] 또한, 감광성 페이스트법을 이용하여 상기 어드레스 전극(120)을 형성할 경우 감광성 은(Ag)을 배면 기판(110) 상에 인쇄 및 코팅한 후 건조한다. 이후, 상기 코팅된 은(Ag) 위에 소정 패턴이 형성된 포토 마스크를 올려놓고 빛을 조사하여 노광한다. 상기 노광 공정을 거친 이후, 경화되지 않은 부분을 현상한 후 다시 건조 및 소성하여 상기 어드레스 전극(120)을 형성한다.
- [0119] 또한, 상기 포토에칭법을 이용하여 상기 어드레스 전극(120)을 형성할 경우 상기 Cr/Cu/Cr 또는 Cr/Al/Cr을 상기 배면 기판(110) 상에 증착하고, 상기 증착된 Cr/Cu/Cr 또는 Cr/Al/Cr 상에 포토레지스트를 도포 및 건조한다. 이후, 상기 포토레지스트 상에 소정 패턴이 형성된 포토 마스크를 올려놓고 빛을 조사하여 노광한다. 상기 노광 공정을 거친 이후, 경화되지 않은 부분을 현상한 후 에칭하여 상기 어드레스 전극(120)을 형성한다.
- [0120] 도 6b를 참조하면, 제2 유전체 층(130)은 저융점 유리와 TiO₂ 등의 충전재(Filler)를 스크린 인쇄법, 코터(coater)법 및 라미네이트에 의한 그린 시트법 중 어느 하나를 이용하여 형성할 수 있다.
- [0121] 상기 코터법은 롤(Roll) 또는 슬롯(Slot)의 두가지 방식 중 어느 하나의 방식을 이용할 수 있다.
- [0122] 이어서, 도 6c 내지 6e에 도시된 바와 각각의 방전 셀을 구분하기 위한 격벽을 형성한다.
- [0123] 이때, 본 발명의 제2 실시예에 따른 격벽 재료(140a)는 모상 유리와, 필러 및 0.01 내지 10 wt%의 CCA 입자(195d)를 포함하여 이루어진다.
- [0124] 이때, 모상 유리는 PbO와 SiO₂와 B₂O₃ 및 Al₂O₃를 포함하여 이루어지고, 충전재는 TiO₂ 및 Al₂O₃를 포함하여 이루어질 수 있다.
- [0125] 또한, 본 발명의 제2 실시예에 따른 CCA 입자(195d)는 방전 공간 내의 불순 가스를 흡착함으로써, 격벽(140)의 표면 저항이 증가됨에 따라 벽 전하에 영향을 주어 방전 개시 전압을 낮출 수 있고, 방전 공간 내의 격벽(140)에 전하를 갖도록 하여 전계 인가 효과에 따라 벽 전하에 영향을 주어 방전 개시 전압을 낮출 수 있다.
- [0126] 상기와 같은, CCA 입자(195d)는 무기물과 유기물의 합성으로 코어 재료인 무기물을 기반으로 하여 소수성 표면 개질을 통해 유기물을 코어 재료의 표면에 형성시킨 것이다.
- [0127] 상기 코어 재료로는 본 발명에서는 소수성으로 표면 개질 처리된 silica(SiO₂), alumina(Al₂O₃) 및 titania(TiO₂) 중 적어도 하나의 분말로 형성할 수 있고, 이 중에서 비 저항이 비교적 큰 silica(SiO₂)이 바람직하다.
- [0128] 상기와 같은, CCA 입자(195d)가 포함된 격벽 재료(140a)에 비히클(바인더 및/또는 솔벤트 포함)을 혼합하여 본 발명에 따른 격벽 제조용 페이스트(140a)를 만든 후, 도 6c에 도시된 바와 같이, 상기 격벽 제조용 페이스트(140a)를 상기 제2 유전체 층(130) 상에 도포한 후, 일정 시간 동안 건조시킨다.
- [0129] 이후, 상기 도포 및 건조 과정을 반복적으로 수행하여 일정한 두께(예를 들면, 150-200 μ m)로 만들고, 상기 격벽 재료(140a)를 패터닝하여, 본 발명의 제2 실시예에 따른 격벽(140)을 형성한다.
- [0130] 이때, 상기 패터닝 공정은 도 9d 및 도 9e에 도시된 바와 같이, 마스크(155)를 씌우고 노광한 후, 현상하여 수

행된다.

- [0131] 즉, 어드레스 전극과 대응되는 부분에 마스크(155)를 위치시키고 노광하면, 현상 및 소성 공정 후에는 빛을 조사받은 부분만이 남아서 상기 격벽(140)을 형성한다.
- [0132] 또한, 도 6에는 도시되지 않았지만, 상기 격벽 재료(140a) 안에 CCA 입자(195d)를 포함시키지 않고, 격벽(140)을 완성한 후에, 상기 CCA 입자(195d)를 상기 완성된 격벽(140) 상에 스프레이 방식으로 산포하여 형성할 수도 있다.
- [0133] 즉, CCA 입자(195d)를 분산제에 0.01 내지 10wt%의 함량으로 첨가하여 분산시키고, 상기 CCA 입자(195c)가 분산된 유기 용매를 상기 완성된 격벽(140)에 스프레이 방식으로 산포한 후 건조하여 형성할 수도 있다.
- [0134] <제3 실시예>
- [0135] 본 발명의 제3 실시예는 형광체 페이스트에 본 발명에 따른 CCA 입자(195d)를 혼합하여 형광체 층(150)을 형성함으로써, 상기 CCA 입자(195d)에 의해 방전 전압을 저감시켜, 플라즈마 디스플레이 패널의 전력 소모를 줄일 수 있고, 방전 효율을 향상시킬 수 있다.
- [0136] 즉, 도 6f에 도시된 바와 같이, 상기 제2 유전체(130)의 영역 중 방전 공간에 접하는 영역과, 상기 격벽(140)의 측면에 형광체(150a, 150b, 150c)를 도포하여 형광체 층(150)을 형성한다.
- [0137] 즉, 상기 형광체 층(250)은 각각의 방전 셀에 따라 R,G,B의 형광체가 차례로 도포되는데, 스크린 인쇄법이나 감광성 페이스트법으로 도포된다.
- [0138] 이때, 본 발명에 따른 형광체 층(150)은 각각의 적색, 녹색 및 청색 형광 물질과, 0.01 내지 20 wt%의 CCA 입자(195d)를 포함하여 이루어진다.
- [0139] 상기 적색(R) 형광 물질로 $(Y, Gd)BO_3:Eu^{3+}$ 을 사용하고, 녹색(G) 형광 물질로는 $Zn_2SiO_4:Mn^{2+}$ 을 사용하고, 청색(B) 형광 물질로는 $BaMgAl_{10}O_{17}:Eu^{2+}$ 를 많이 사용한다.
- [0140] 본 발명의 제3 실시예에 따른 CCA 입자(195d)는 방전 공간 내의 불순 가스를 흡착함으로써, 형광체(150)의 표면 저항이 증가 됨에 따라 벽 전하에 영향을 주어 방전 개시 전압을 낮출 수 있고, 방전 공간 내의 형광체(150)에 전하를 갖도록 하여 전계 인가 효과에 따라 벽 전하에 영향을 주어 방전 개시 전압을 낮출 수 있다.
- [0141] 상기와 같은, CCA 입자(195d)는 무기물과 유기물의 합성으로 코어 재료인 무기물을 기반으로 하여 소수성 표면 개질을 통해 유기물을 코어 재료의 표면에 형성시킨 것이다.
- [0142] 상기 코어 재료로는 본 발명에서는 소수성으로 표면 개질 처리된 silica(SiO_2), alumina(Al_2O_3) 및 titania(TiO_2) 중 적어도 하나의 분말로 형성할 수 있고, 이 중에서 비 저항이 비교적 큰 silica(SiO_2)이 바람직하다.
- [0143] 상기와 같은, CCA 입자(195d)가 포함된 형광체 페이스트에 비히클(바인더 및/또는 솔벤트 포함)을 혼합하고, 상기 형광체 페이스트를 상기 격벽(140) 내의 방전 공간에 도포한 후, 건조 및 소성하여 본 발명의 제3 실시예에 따른 형광체 층(150)을 형성할 수 있다.
- [0144] 또한, 도 6에는 도시되지 않았지만, 상기 형광체 페이스트 안에 CCA 입자(195d)를 포함시키지 않고, 상기 형광체 층(150)을 완성한 후에, 상기 CCA 입자(195d)를 상기 완성된 형광체 층(150) 상에 스프레이 방식으로 산포하여 형성할 수도 있다.
- [0145] 즉, CCA 입자(195d)를 분산제에 0.01 내지 10wt%의 함량으로 첨가하여 분산시키고, 상기 CCA 입자(195c)가 분산된 유기 용매를 상기 완성된 형광체 층(150)에 스프레이 방식으로 산포한 후 건조하여 형성할 수도 있다.
- [0146] 이하, 도 7 및 표 1을 참조하여, 본 발명에 따른 CCA 입자가 포함되지 않은 PDP의 특성과 본 발명에 따른 CCA 입자가 포함된 PDP의 특성을 비교한다.
- [0147] 도 7은 본 발명에 따른 CCA 입자가 포함되지 않은 PDP와 본 발명에 따른 CCA 입자가 포함된 PDP의 보호막 및 형광체 층의 대향 전압을 나타낸 그래프이다.
- [0148] 표 1은 본 발명에 따른 CCA 입자가 포함되지 않은 PDP의 특성과 본 발명에 따른 CCA 입자가 포함된 PDP의 특성

을 나타낸 일 예이다.

표 1

[0149]

Index	CCA 종류	효율(@Vs,m)	면방전 전압	보호막 대향 전압	형광체 대향 전압
1	첨가안됨	1.655	276.4	199.8	294.6
2	SiO ₂	1.779	240.6	172.8	283.8
3	Al ₂ O ₃	1.765	244.6	174.4	278.8

[0150]

먼저, 도 7을 참조하면, 본 발명에 따른 CCA 입자가 첨가된 PDP의 경우, 종래의 CCA 입자가 첨가되지 않은 PDP 보다 보호막 대향 전압 및 형광체 대향 전압이 낮은 것을 나타내고 있다.

[0151]

따라서, 면 방전 전압은 $(V_{xy} + V_{zy})/2$ 이므로, 본 발명에 따른 CCA 입자가 첨가된 PDP가 종래의 CCA 입자가 첨가되지 않은 PDP보다 방전 전압이 낮은 것을 알 수 있다.

[0152]

또한, 표 1을 참조하면, 종래의 CCA 입자가 포함되지 않은 PDP의 경우, 효율이 '1.655'이고, 면 방전 전압이 '276.4'이고, 보호막 대향 전압이 '199.8'이고, 형광체 대향 전압이 '294.6'이다.

[0153]

이에 반해, 본 발명에 따른 alumina(Al₂O₃) CCA 입자가 첨가된 PDP의 경우, 효율이 '1.765'이고, 면 방전 전압이 '244.6'이고, 보호막 대향 전압이 '174.4'이고, 형광체 대향 전압이 '278.8'으로써, 종래의 CCA 입자가 포함되지 않은 PDP 보다, 효율이 상승되고, 면 방전 전압, 보호막 대향 전압 및 형광체 대향 전압이 저감되었음을 알 수 있다.

[0154]

또한, 본 발명에 따른 silica(SiO₂) CCA 입자가 첨가된 PDP의 경우, 효율이 '1.779'이고, 면 방전 전압이 '240.6'이고, 보호막 대향 전압이 '172.8'이고, 형광체 대향 전압이 '283.8'으로써, 종래의 CCA 입자가 포함되지 않은 PDP 보다, 효율이 상승되고, 면 방전 전압, 보호막 대향 전압 및 형광체 대향 전압이 저감되었음을 알 수 있다.

[0155]

한편, 도 5 및 도 6의 과정에 의해 완성한 전면 기관(170)을 상기 격벽(140)을 사이에 두고 상기 배면 기관(110)과 접합 및 실링하고, 내부의 불순물 등을 배기한 후, 상기 격벽(140)내의 방전 셀에 Xe+Ne 또는 Xe+He 또는 Xe+Ne+He의 방전 가스(160)를 주입한 후 봉입하면, 도 1과 같은 본 발명의 플라즈마 디스플레이 패널이 완성된다.

[0156]

이하에서, 전면 기관(170)과 배면 기관(110)의 실링 공정을 상세히 설명한다.

[0157]

상기 실링 공정은 통상적으로 스크린 인쇄법, 디스펜싱법 등으로 수행된다.

[0158]

상기 스크린 인쇄법은 패터닝된 스크린을 소정 간격 유지하여 기관 위에 놓고, 실링재 형성에 필요한 페이스트를 압착, 전사시켜서 원하는 형상의 실링재를 인쇄하는 방법이다. 스크린 인쇄법은 생산 설비가 간단하고, 재료의 이용 효율이 높은 장점이 있다.

[0159]

그리고, 상기 디스펜싱법은 스크린 마스크 제작에 사용되는 CAD 배선 데이터를 이용하여, 후막 페이스트를 공기압력을 이용하여 기관 상에 직접 토출하여 실링재를 형성하는 방법이다. 디스펜싱법은 마스크의 제작비용이 절감되고, 후막의 형상에 큰 자유도를 가질 수 있는 장점이 있다.

[0160]

도 9a는 플라즈마 디스플레이 패널의 전면 기관과 배면 기관을 합착하는 공정을 나타낸 도면이다.

[0161]

도 9b는 도 9a의 A-A'의 단면도이다.

[0162]

도시된 바와 같이, 전면 기관(170) 또는 배면 기관(110) 상에 실링재(600)가 도포된다. 구체적으로, 기관의 최외곽에서 소정 간격을 두고 동시에 인쇄되거나 디스펜싱되어 도포된다.

[0163]

이어서, 상기 실링재(600)를 소성한다. 상기 소성 과정에서, 실링재(600)에 포함된 유기물이 제거되고, 전면 기관(170)과 배면 기관(110)이 합착된다.

[0164]

그리고, 이러한 소성 공정에서 실링재(600)의 폭이 넓어지고 높이가 낮아질 수 있다.

[0165]

본 실시예에서는 실링재(600)가 인쇄 또는 도포되었으나, 실링 테이프의 형태로 형성되어 전면 기관(170) 또는 배면 기관(110)에 접착하여 사용할 수도 있다. 그리고, 에이징 공정을 통하여 소정 온도에서 보호막 등의 특성

을 향상시킨다.

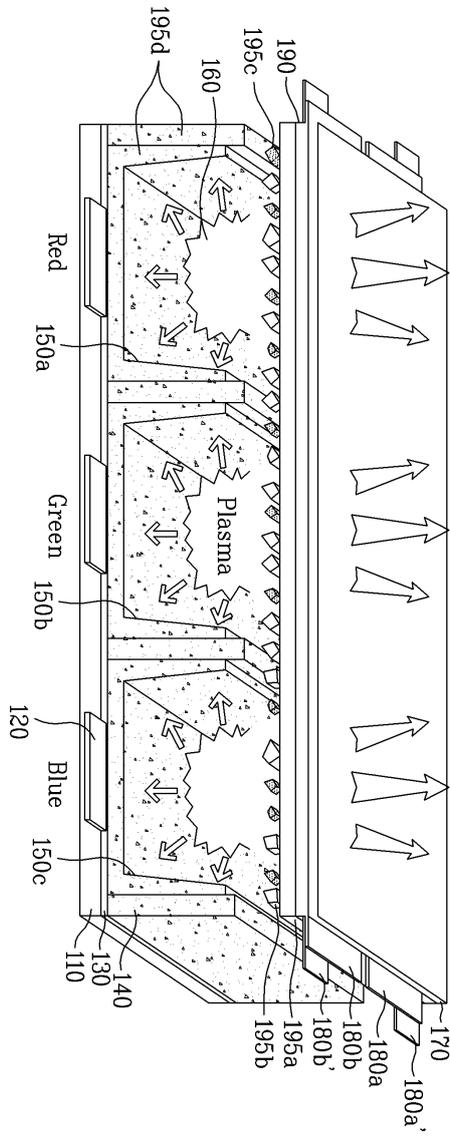
- [0166] 그리고, 전면 기관(170) 상에 전면 필터를 형성할 수 있다.
- [0167] 상기 전면 필터에는 패널에서 외부로 방사되는 전자파(Electromagnetic Interference;EMI)를 차폐하기 위한 전자파 차폐막이 구비된다. 이러한 전자파 차폐막은 전자파를 차폐하면서도 디스플레이 장치에서 요구되는 가시광 투과율을 확보하기 위하여, 도전성 물질이 특정 형태로 패터닝되기도 한다.
- [0168] 그리고, 상기 전면 필터에는 근적외선 차폐막, 색보정막 및 반사방지막 등이 형성될 수도 있다.
- [0169] 이상, 본 발명은 본 발명의 정신 및 필수적 특징을 벗어나지 않는 범위에서 다른 특정한 형태로 구체화될 수 있음은 당업자에게 자명하다. 예를 들면, 본 기술분야의 당업자에게는 전술한 실시예들을 서로 조합하여 사용하는 것도 매우 용이할 것이다.
- [0170] 따라서, 상기의 상세한 설명은 모든 면에서 제한적으로 해석되어서는 아니되고 예시적인 것으로 고려되어야 한다.
- [0171] 본 발명의 범위는 첨부된 청구항의 합리적 해석에 의해 결정되어야 하고, 본 발명의 등가적 범위 내에서의 모든 변경은 본 발명의 범위에 포함된다.

도면의 간단한 설명

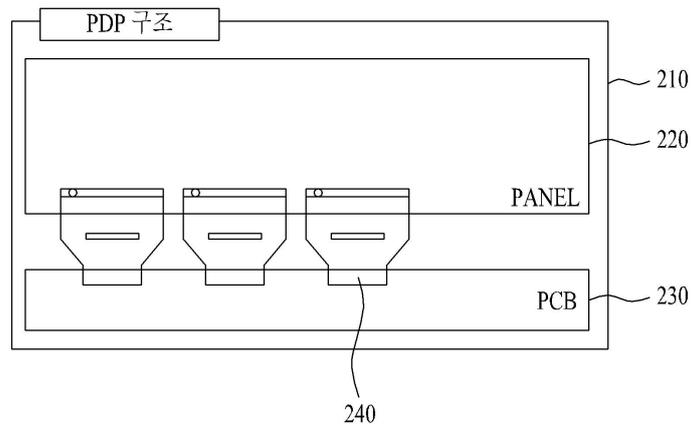
- [0172] 도 1은 본 발명에 따른 플라즈마 디스플레이 패널을 나타낸 일 실시예 구조도이다.
- [0173] 도 2는 본 발명에 따른 플라즈마 디스플레이 패널의 구동 장치와 연결부를 나타낸 도면이다.
- [0174] 도 3은 일반적인 테이프 캐리어 패키지의 기관 배선 구조를 나타낸 도면이다.
- [0175] 도 4는 본 발명에 따른 플라즈마 디스플레이 장치의 또 다른 실시예를 모식적으로 나타낸 도면이다.
- [0176] 도 5a 내지 5c는 본 발명에 따른 플라즈마 디스플레이 패널의 전면 기관 제조 방법을 나타낸 일 실시예 공정 순서도이다.
- [0177] 도 6a 내지 6f는 본 발명에 따른 플라즈마 디스플레이 패널의 배면 기관 제조 방법을 나타낸 일 실시예 공정 순서도이다.
- [0178] 도 7은 본 발명에 따른 CCA 입자가 포함되지 않은 PDP와 본 발명에 따른 CCA 입자가 포함된 PDP의 보호막 및 형광체 층의 대향 전압을 나타낸 그래프이다.
- [0179] 도 8은 본 발명에 따른 CCA 입자의 소수성 표면 개질 과정을 나타낸 설명도이다.
- [0180] 도 9a는 플라즈마 디스플레이 패널의 전면 기관과 배면 기관을 합착하는 공정을 나타낸 도면이다.
- [0181] 도 9b는 도 7a의 A-A'의 단면도이다.

도면

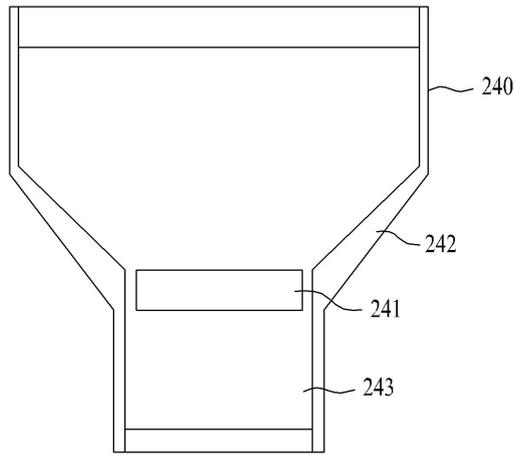
도면1



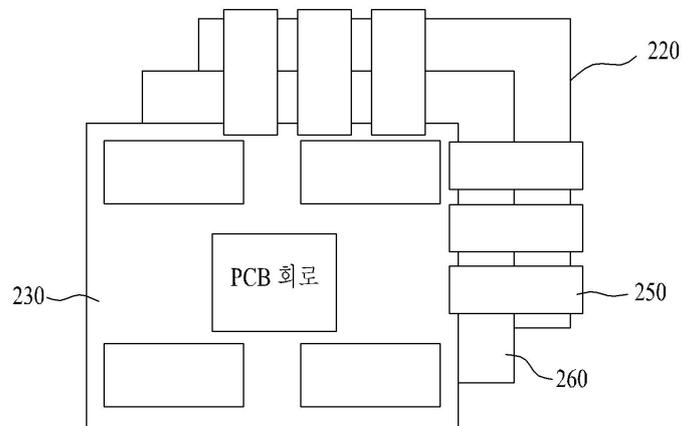
도면2



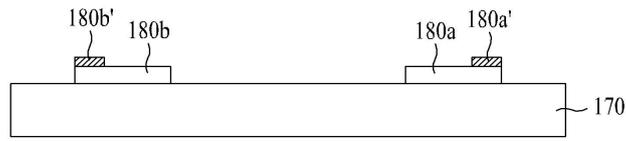
도면3



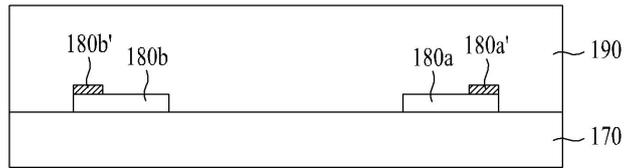
도면4



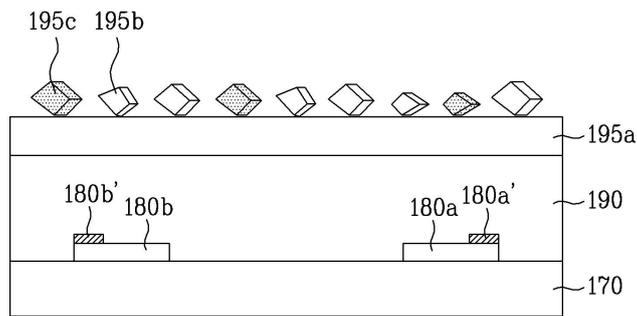
도면5a



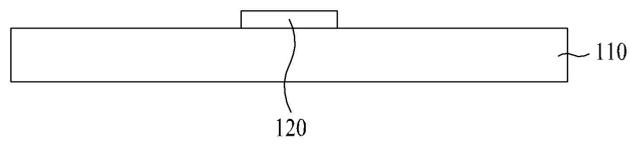
도면5b



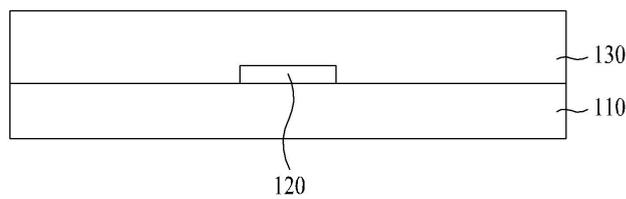
도면5c



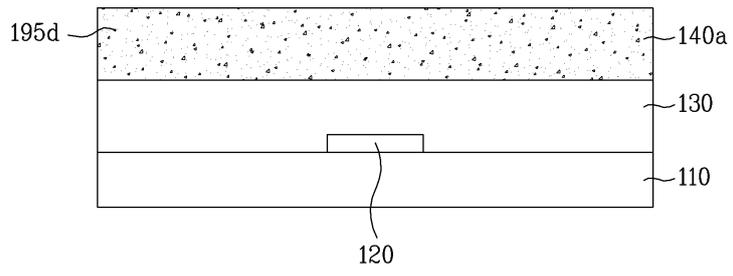
도면6a



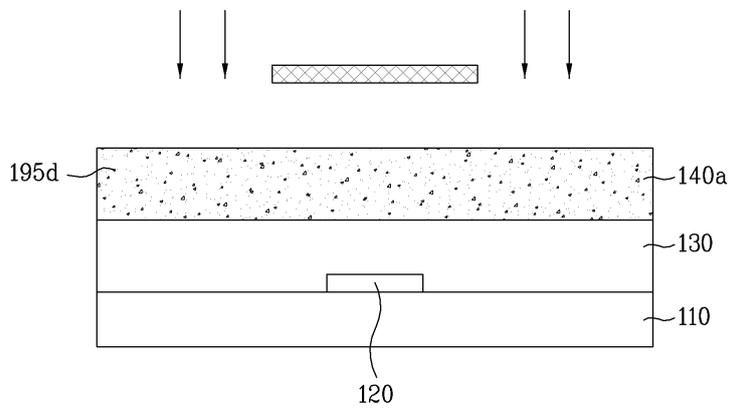
도면6b



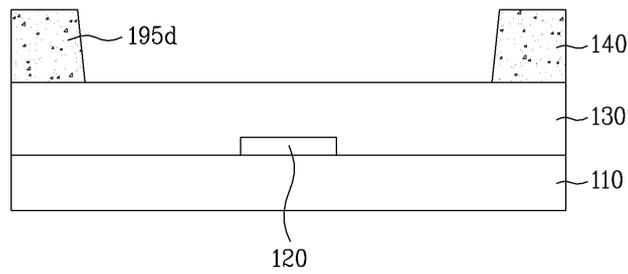
도면6c



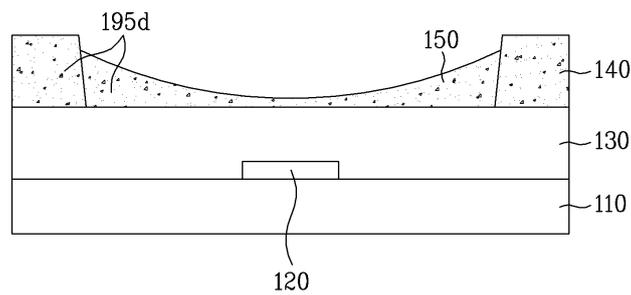
도면6d



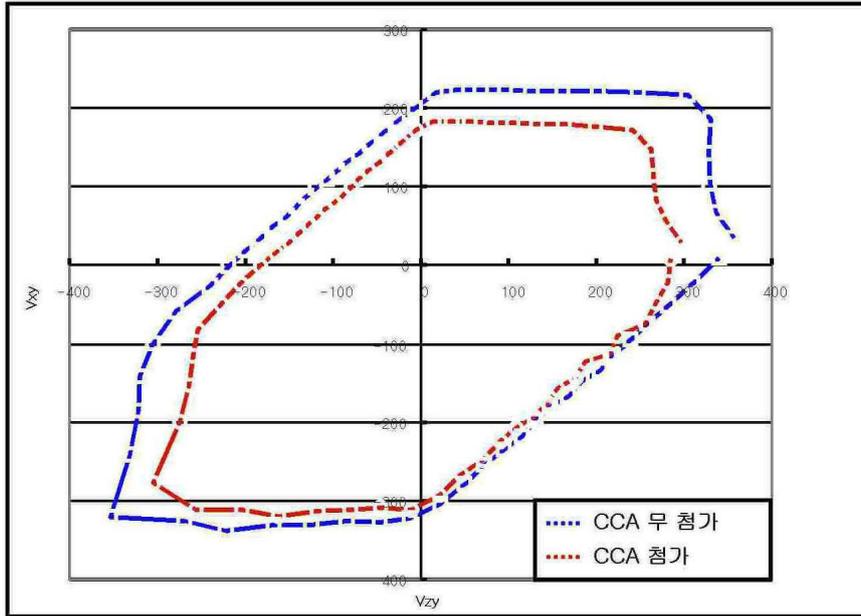
도면6e



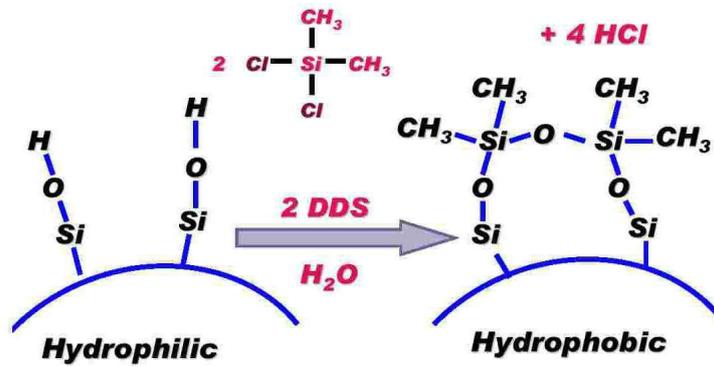
도면6f



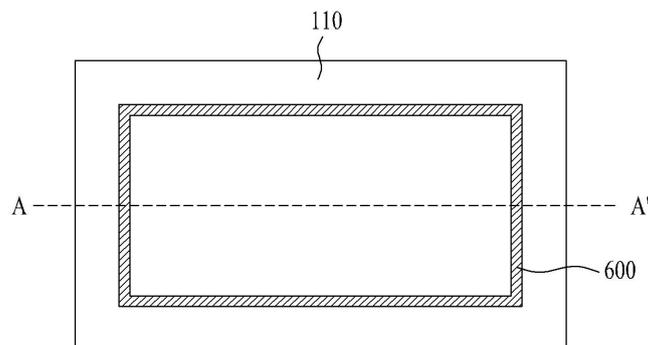
도면7



도면8



도면9a



도면9b

