



NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,  
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,  
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,  
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 国際調査報告 (条約第21条(3))

connected to source electrodes of the semiconductor elements (40L), and a relay wire (65) connected to source electrodes of the semiconductor elements (40H). The relay wires (55, 65) are connected by means of an arm connecting portion (80). The N-wire (64) has a slit (643) between the semiconductor elements (40L). The relay wire (65) has a slit (653) between the semiconductor elements (40H).

(57) 要約 : 半導体素子 (40H、40L) は、Y方向に並んでいる。2つの半導体素子 (40H) はX方向に並び、2つの半導体素子 (40L) もX方向に並んでいる。基板 (50、60) は、半導体素子 (40) を挟んでいる。基板 (50) の表面金属体 (52) は、半導体素子 (40H) のドレイン電極に接続されたP配線 (54) と、半導体素子 (40L) のドレイン電極に接続された中継配線 (55) を含む。基板 (60) の表面金属体 (62) は、半導体素子 (40L) のソース電極に接続されたN配線 (64) と、半導体素子 (40H) のソース電極に接続された中継配線 (65) を含む。中継配線 (55、65) は、アーム接続部 (80) により接続されている。N配線 (64) は、半導体素子 (40L) の間にスリット (643) を有する、中継配線 (65) は、半導体素子 (40H) の間にスリット (653) を有する。

## 明 細 書

**発明の名称**：半導体装置

### 関連出願の相互参照

[0001] この出願は、2021年5月27日に日本に出願された特許出願第2021-88992号を基礎としており、基礎の出願の内容を、全体的に、参照により援用している。

### 技術分野

[0002] この明細書における開示は、半導体装置に関する。

### 背景技術

[0003] 特許文献1は、一相分の上下アーム回路を構成する両面放熱構造のパワー半導体モジュール（半導体装置）を開示している。先行技術文献の記載内容は、この明細書における技術的要素の説明として、参照により援用される。

### 先行技術文献

#### 特許文献

[0004] 特許文献1：特開2019-68534号公報

### 発明の概要

[0005] 特許文献1の半導体装置において、上アームを構成する複数の半導体素子（IGBT）の低電位側の主電極は、単一の導体板に接続されている。下アームを構成する複数の半導体素子（IGBT）の低電位側の主電極は、単一の導体板に接続されている。このため、各半導体素子の低電位主電極（エミッタ）の電流経路のインダクタンスが小さい。したがって、半導体素子の特性ばらつき（ずれ）により生じるスイッチング時の過渡電流アンバランスを抑制する効果が損なわれる。これにより、スイッチング損失に偏りが生じる。このように並列接続された上記した観点において、または言及されていない他の観点において、半導体装置にはさらなる改良が求められている。

[0006] 開示されるひとつの目的は、スイッチング時の過渡電流アンバランスを抑制できる半導体装置を提供することにある。

[0007] ここに開示された半導体装置は、  
一相分の上下アーム回路を構成する半導体装置であって、  
高電位側の第1主電極、および、第1主電極とは板厚方向において反対の面に設けられた低電位側の第2主電極を有する複数の半導体素子であって、  
上アームを構成する上アーム素子、および、下アームを構成し、板厚方向に直交する第1方向に上アーム素子と並んで配置された下アーム素子と、  
第1絶縁基材と、上アーム素子の第1主電極に接続された第1電源配線、  
および、第1方向において第1電源配線と並んで配置され、下アーム素子の第1主電極に接続された第1中継配線を含み、第1絶縁基材の表面に配置された第1表面金属体と、第1絶縁基材の裏面に配置された第1裏面金属体と、  
を有する第1基板と、  
板厚方向において第1基板との間に複数の半導体素子を挟むように配置され、第2絶縁基材と、下アーム素子の第2主電極に接続された第2電源配線、  
および、第1方向において第2電源配線と並んで配置され、上アーム素子の第2主電極に接続された第2中継配線を含み、第2絶縁基材の表面に配置された第2表面金属体と、第2絶縁基材の裏面に配置された第2裏面金属体と、  
を有する第2基板と、  
第1方向において、上アーム素子と下アーム素子との間に配置され、第1中継配線と第2中継配線を電氣的に接続するアーム接続部と、を備え、  
複数の半導体素子は、上アーム素子および下アーム素子のうちの少なくとも一方のアーム素子を複数含み、  
複数のアーム素子は、板厚方向および第1方向に直交する第2方向に並んで配置され、  
第2表面金属体のうち、複数のアーム素子が並列接続された配線は、隣り合うアーム素子の間に形成されたスリットを有している。

[0008] 開示された半導体装置によれば、低電位側の第2主電極が接続される第2表面金属体に、スリットを設けている。スリットは、第2表面金属体のうち、複数のアーム素子が並列接続される配線において、隣り合うアーム素子の

間に設けられている。スリットは、並列接続された各アーム素子の第2主電極の電流経路を分離する。これにより、電流の合流地点が第2主電極から遠ざかる。したがって、スリットを有さない構成に較べて、各アーム素子の第2主電極の電流経路のインダクタンスを大きくすることができる。この結果、半導体素子の特性ばらつきによるスイッチング時の過渡電流アンバランスを抑制することができる。

[0009] この明細書における開示された複数の態様は、それぞれの目的を達成するために、互いに異なる技術的手段を採用する。請求の範囲およびこの項に記載した括弧内の符号は、後述する実施形態の部分との対応関係を例示的に示すものであって、技術的範囲を限定することを意図するものではない。この明細書に開示される目的、特徴、および効果は、後続の詳細な説明、および添付の図面を参照することによってより明確になる。

### 図面の簡単な説明

[0010] [図1]第1実施形態に係る半導体装置が適用される電力変換装置の回路構成を示す図である。

[図2]半導体装置を示す斜視図である。

[図3]半導体装置を示す斜視図である。

[図4]半導体装置を示す平面図である。

[図5]図4のV-V線に沿う断面図である。

[図6]図4のVI-VI線に沿う断面図である。

[図7]図4のVII-VII線に沿う断面図である。

[図8]図4のVIII-VIII線に沿う断面図である。

[図9]図8に示す領域IXを拡大した図である。

[図10]半導体装置を説明するための分解斜視図である。

[図11]ドレイン電極側の基板に半導体素子が実装された状態を示す平面図である。

[図12]ドレイン電極側の基板の回路パターンを示す平面図である。

[図13]ソース電極側の基板の回路パターンを示す平面図である。

[図14]ドレイン電極側の回路パターン、半導体素子、および端子の配置を示す図である。

[図15]ソース電極側の回路パターン、半導体素子、および端子の配置を示す図である。

[図16]参考例の電流ループを示す平面図である。

[図17]電流ループを示す平面図である。

[図18]電流ループを示す側面図である。

[図19]参考例について電流密度を示す図である。

[図20]本実施形態について電流密度を示す図である。

[図21]変形例を示す平面図である。

[図22]変形例を示す平面図である。

[図23]変形例において、ドレイン電極側の基板の回路パターンを示す平面図である。

[図24]変形例において、ソース電極側の基板の回路パターンを示す平面図である。

[図25]第2実施形態に係る半導体装置を示す断面図である。

[図26]インダクタンス $L_s$ の効果を説明するための図である。

[図27]インダクタンス $L_s$ の効果を説明するための図である。

[図28]ソース電極側の基板の回路パターンを示す平面図である。

[図29]電流経路を示す図である。

[図30]アーム接続部を示す断面図である。

[図31]ソース電極側の基板の変形例を示す平面図である。

[図32]ドレイン電極側の基板に半導体素子が実装された状態を示す平面図である。

[図33]電流経路を示す図である。

[図34]ドレイン電極側の基板の変形例を示す平面図である

[図35]電流経路を示す図である。

[図36]アーム接続部の変形例を示す断面図である。

- [図37]アーム接続部の変形例を示す断面図である。
- [図38]変形例において、ソース電極側の基板の回路パターンを示す平面図である。
- [図39]高温時の反りを示す断面図である。
- [図40]第3実施形態に係る半導体装置を示す断面図である。
- [図41]室温時の半導体装置を示す断面図である。
- [図42]高温時の半導体装置を示す断面図である。
- [図43]厚み  $T_1$ 、 $T_2$  の比と反り量との関係を示す図である。
- [図44]変形例を示す断面図である。
- [図45]変形例を示す断面図である。
- [図46]第4実施形態に係る半導体装置において、信号端子周辺を拡大した平面図である。
- [図47]図46のXLVII-XLVII線に沿う断面図である。
- [図48]ワイヤボンディングを説明する図である。
- [図49]変形例を示す断面図である。
- [図50]変形例を示す断面図である。
- [図51]変形例を示す断面図である。
- [図52]変形例を示す断面図である。
- [図53]変形例を示す平面図である。
- [図54]中継基板を示す断面図である。
- [図55]図53のLV-LV線に沿う断面図である。
- [図56]変形例を示す断面図である。
- [図57]第5実施形態に係る半導体装置を示す断面図である。
- [図58]図57に示すLVIII方向から見た平面図である。
- [図59]図57に示す領域LVIXを拡大した図である。
- [図60]図59に対して、接合材を省略した図である。
- [図61]変形例を示す平面図である。
- [図62]図61に示すLXII方向から見た平面図である。

- [図63]変形例を示す平面図である。
- [図64]変形例を示す断面図である。
- [図65]図 6 4 に示す領域LXVを拡大した図である。
- [図66]変形例を示す断面図である。
- [図67]図 6 6 に示す領域LXVIIを拡大した図である。
- [図68]変形例を示す断面図である。
- [図69]第 6 実施形態に係る半導体装置を示す断面図である。
- [図70]封止体および絶縁基材について、ガラス転移点および線膨張係数の関係を示す図である。
- [図71]参考例の反りを示す図である。
- [図72]高温時の反りを示す図である。
- [図73]第 7 実施形態に係る半導体装置を示す断面図である。
- [図74]図 7 3 の領域LXXIVを拡大した図である。
- [図75]粗化部の形成方法を示す図である。
- [図76]変形例を示す断面図である。
- [図77]変形例を示す断面図である。
- [図78]変形例を示す断面図である。
- [図79]第 8 実施形態に係る半導体装置を示す断面図である。
- [図80]図 7 9 の領域LXXXを拡大した図である。
- [図81]間隔、厚みとインダクタンスとの関係を示す図である。
- [図82]間隔<厚みの場合のシミュレーション結果を示す図である。
- [図83]間隔>厚みの場合のシミュレーション結果を示す図である。
- [図84]第 9 実施形態に係る半導体装置を示す断面図である。
- [図85]基板中心を示す平面図である。
- [図86]図 8 4 の領域LXXXVIを拡大した図である。
- [図87]寸法および角度を示す図である。
- [図88]積層体の側面図である。
- [図89]第 1 0 実施形態に係る半導体装置を示す断面図である。



- [図90]半導体素子を示す平面図である。
- [図91]図89の領域XCIを拡大した図である。
- [図92]焼結部材の配置を示す断面図である。
- [図93]接合方法を示す断面図である。
- [図94]保護膜の内周面と焼結部材との距離と下地電極の歪振幅との関係を示す図である。
- [図95]接合材であるはんだの配置を示す断面図である。
- [図96]第11実施形態に係る半導体装置を示す断面図である。
- [図97]図96の領域XCVIIを拡大した図である。
- [図98]半導体素子、焼結部材、凹凸酸化膜の配置を示す平面図である。
- [図99]図97の領域XCIXを拡大した図である。
- [図100]変形例を示す断面図である。
- [図101]半導体素子、焼結部材、凹凸酸化膜の配置を示す平面図である。
- [図102]変形例を示す断面図である。
- [図103]半導体素子、焼結部材、凹凸酸化膜の配置を示す平面図である。
- [図104]変形例を示す断面図である。
- [図105]第12実施形態に係る半導体装置を示す断面図である。
- [図106]図105の領域CVIを拡大した図である。
- [図107]下地電極、焼結層、脆弱層のヤング率、降伏応力の関係を示す図である。
- [図108]変形例を示す断面図である。
- [図109]変形例を示す断面図である。
- [図110]変形例を示す断面図である。
- [図111]第13実施形態に係る半導体装置が適用される電力変換装置の回路構成を示す図である。
- [図112]半導体装置を示す斜視図である。
- [図113]半導体装置を示す平面図である。
- [図114]ドレイン電極側の基板に半導体素子が実装された状態を示す平面図で

ある。

[図115]ドレイン電極側の基板の回路パターンを示す平面図である。

[図116]ソース電極側の基板の回路パターンを示す平面図である。

[図117]図113のCXVII-CXVII線に沿う断面図である。

[図118]図113のCXVIII-CXVIII線に沿う断面図である。

[図119]図113のCXIX-CXIX線に沿う断面図である。

[図120]図113のCXX-CXX線に沿う断面図である。

[図121]図120の領域CXXIを拡大した図である。

### 発明を実施するための形態

[0011] 以下、図面に基づいて複数の実施形態を説明する。なお、各実施形態において対応する構成要素には同一の符号を付すことにより、重複する説明を省略する場合がある。各実施形態において構成の一部分のみを説明している場合、当該構成の他の部分については、先行して説明した他の実施形態の構成を適用することができる。また、各実施形態の説明において明示している構成の組み合わせばかりではなく、特に組み合わせに支障が生じなければ、明示していなくても複数の実施形態の構成同士を部分的に組み合わせることができる。

[0012] 本実施形態の半導体装置は、たとえば、回転電機を駆動源とする移動体の電力変換装置に適用される。移動体は、たとえば、電気自動車（EV）、ハイブリッド自動車（HV）、プラグインハイブリッド自動車（PHV）などの電動車両、ドローンなどの飛行体、船舶、建設機械、農業機械である。以下では、車両に適用される例について説明する。

[0013] （第1実施形態）

まず、図1に基づき、車両の駆動システム1の概略構成について説明する。

[0014] <車両の駆動システム>

図1に示すように、車両の駆動システム1は、直流電源2と、モータジェネレータ3と、電力変換装置4を備えている。

[0015] 直流電源 2 は、充放電可能な二次電池で構成された直流電圧源である。二次電池は、たとえばリチウムイオン電池、ニッケル水素電池である。モータジェネレータ 3 は、三相交流方式の回転電機である。モータジェネレータ 3 は、車両の走行駆動源、すなわち電動機として機能する。モータジェネレータ 3 は、回生時に発電機として機能する。電力変換装置 4 は、直流電源 2 とモータジェネレータ 3 との間で電力変換を行う。

[0016] <電力変換装置>

次に、図 1 に基づき、電力変換装置 4 の回路構成について説明する。電力変換装置 4 は、電力変換回路を備えている。本実施形態の電力変換装置 4 は、平滑コンデンサ 5 と、電力変換回路であるインバータ 6 を備えている。

[0017] 平滑コンデンサ 5 は、主として、直流電源 2 から供給される直流電圧を平滑化する。平滑コンデンサ 5 は、高電位側の電源ラインである P ライン 7 と低電位側の電源ラインである N ライン 8 とに接続されている。P ライン 7 は直流電源 2 の正極に接続され、N ライン 8 は直流電源 2 の負極に接続されている。平滑コンデンサ 5 の正極は、直流電源 2 とインバータ 6 との間において、P ライン 7 に接続されている。平滑コンデンサ 5 の負極は、直流電源 2 とインバータ 6 との間において、N ライン 8 に接続されている。平滑コンデンサ 5 は、直流電源 2 に並列に接続されている。

[0018] インバータ 6 は、DC-AC 変換回路である。インバータ 6 は、図示しない制御回路によるスイッチング制御にしたがって、直流電圧を三相交流電圧に変換し、モータジェネレータ 3 へ出力する。これにより、モータジェネレータ 3 は、所定のトルクを発生するように駆動する。インバータ 6 は、車両の回生制動時、車輪からの回転力を受けてモータジェネレータ 3 が発電した三相交流電圧を、制御回路によるスイッチング制御にしたがって直流電圧に変換し、P ライン 7 へ出力する。このように、インバータ 6 は、直流電源 2 とモータジェネレータ 3 との間で双方向の電力変換を行う。

[0019] インバータ 6 は、三相分の上下アーム回路 9 を備えて構成されている。上下アーム回路 9 は、レグと称されることがある。上下アーム回路 9 は、上ア

ーム9Hと、下アーム9Lをそれぞれ有している。上アーム9Hおよび下アーム9Lは、上アーム9HをPライン7側として、Pライン7とNライン8との間で直列接続されている。上アーム9Hと下アーム9Lとの接続点は、出力ライン10を介して、モータジェネレータ3における対応する相の巻線3aに接続されている。インバータ6は、6つのアームを有している。各アームは、スイッチング素子を備えて構成されている。Pライン7、Nライン8、および出力ライン10それぞれの少なくとも一部は、たとえばバスバーなどの導電部材により構成される。

[0020] 本実施形態では、各アームを構成するスイッチング素子として、nチャンネル型のMOSFET11を採用している。各アームを構成するスイッチング素子の数は特に限定されない。ひとつでもよいし、複数でもよい。MOSFETは、Metal Oxide Semiconductor Field Effect Transistorの略称である。

[0021] 一例として、本実施形態では、各アームが2つのMOSFET11を有している。ひとつのアームを構成する2つのMOSFET11は、並列接続されている。上アーム9Hにおいて、並列接続された2つのMOSFET11のドレインが、Pライン7に接続されている。下アーム9Lにおいて、並列接続された2つのMOSFET11のソースが、Nライン8に接続されている。上アーム9Hにおいて並列接続された2つのMOSFET11のソースと、下アーム9Lにおいて並列接続された2つのMOSFET11のドレインが、相互に接続されている。並列接続された2つのMOSFET11は、共通のゲート駆動信号（駆動電圧）により、同じタイミングでオン駆動、オフ駆動する。

[0022] MOSFET11のそれぞれには、還流用のダイオード12が逆並列に接続されている。ダイオード12は、MOSFET11の寄生ダイオード（ボディダイオード）でもよいし、寄生ダイオードとは別に設けたものでもよい。ダイオード12のアノードは対応するMOSFET11のソースに接続され、カソードはドレインに接続されている。一相分の上下アーム回路9は、

ひとつの半導体装置 20 により提供される。半導体装置 20 の詳細については後述する。

[0023] 電力変換装置 4 は、電力変換回路として、コンバータをさらに備えてもよい。コンバータは、直流電圧を異なる値の直流電圧に変換する DC-DC 変換回路である。コンバータは、直流電源 2 と平滑コンデンサ 5 との間に設けられる。コンバータは、たとえばリアクトルと、上記した上下アーム回路 9 を備えて構成される。この構成によれば、昇降圧が可能である。電力変換装置 4 は、直流電源 2 からの電源ノイズを除去するフィルタコンデンサを備えてもよい。フィルタコンデンサは、直流電源 2 とコンバータとの間に設けられる。

[0024] 電力変換装置 4 は、インバータ 6 などを構成するスイッチング素子の駆動回路を備えてもよい。駆動回路は、制御回路の駆動指令に基づいて、対応するアームの MOSFET 11 のゲートに駆動電圧を供給する。駆動回路は、駆動電圧の印加により、対応する MOSFET 11 を駆動、すなわちオン駆動、オフ駆動させる。駆動回路は、ドライバと称されることがある。

[0025] 電力変換装置 4 は、スイッチング素子の制御回路を備えてもよい。制御回路は、MOSFET 11 を動作させるための駆動指令を生成し、駆動回路に出力する。制御回路は、たとえば図示しない上位 ECU から入力されるトルク要求、各種センサにて検出された信号に基づいて、駆動指令を生成する。ECU は、Electronic Control Unit の略称である。

[0026] 各種センサとして、たとえば電流センサ、回転角センサ、電圧センサがある。電流センサは、各相の巻線 3a に流れる相電流を検出する。回転角センサは、モータジェネレータ 3 の回転子の回転角を検出する。電圧センサは、平滑コンデンサ 5 の両端電圧を検出する。制御回路は、駆動指令として、たとえば PWM 信号を出力する。制御回路は、たとえばプロセッサおよびメモリを備えて構成されている。PWM は、Pulse Width Modulation の略称である。

[0027] <半導体装置>

次に、図2～図13に基づき、半導体装置について説明する。図2は、半導体装置20の斜視図である。図3は、図2同様に半導体装置20の斜視図である。図3は、内部構造を示す透過図である。図4は、半導体装置20の平面図である。図4は、内部構造を示す透過図である。図5は、図4のV-V線に沿う断面図である。図6は、図4のVI-VI線に沿う断面図である。図7は、図4のVII-VII線に沿う断面図である。図8は、図4のVIII-VIII線に沿う断面図である。図9は、図8に一点鎖線で示す領域IXを拡大した図である。

[0028] 図10は、半導体装置20を説明するための分解斜視図である。図10では、便宜上、リードフレーム94を示している。図11は、基板50に半導体素子40が実装された状態を示す平面図である。図12は、基板50において表面金属体52の回路パターンを示す平面図である。図13は、基板60において表面金属体62の回路パターンを示す平面図である。

[0029] 以下において、半導体素子（半導体基板）の板厚方向をZ方向とする。Z方向に直交し、上アーム9Hを構成する半導体素子と、下アーム9Lを構成する半導体素子の並び方向をY方向とする。Z方向およびY方向の両方向に直交する方向をX方向とする。特に断わりのない限り、Z方向から平面視した形状、換言すればX方向およびY方向により規定されるXY面に沿う形状を平面形状とする。Z方向からの平面視を、単に平面視と示すことがある。また、配置とは搭載面に限定されず、平面視において重なる位置関係にある場合に、配置と示すことがある。

[0030] 図2～図13に示すように、半導体装置20は、上記した上下アーム回路9のひとつ、つまり一相分の上下アーム回路9を構成する。半導体装置20は、封止体30と、半導体素子40と、基板50、60と、導電スペーサ70と、アーム接続部80と、外部接続端子90を備えている。

[0031] 封止体30は、半導体装置20を構成する他の要素の一部を封止している。他の要素の残りの部分は、封止体30の外に露出している。封止体30は、たとえば樹脂を材料とする。樹脂の一例は、エポキシ系樹脂である。封止体30は、樹脂を材料として、たとえばトランスファモールド法により成形

されている。このような封止体30は、封止樹脂体、モールド樹脂、樹脂成形体と称されることがある。封止体30は、たとえばゲルを用いて形成されてもよい。ゲルは、たとえば一对の基板50、60の対向領域に充填（配置）される。

[0032] 図2～図4に示すように、封止体30は平面略矩形状をなしている。封止体30は、外郭をなす表面として、一面30aと、Z方向において一面30aとは反対の面である裏面30bを有している。一面30aおよび裏面30bは、たとえば平坦面である。また、一面30aと裏面30bとをつなぐ面である側面を有している。側面は、外部接続端子90が突出する2つの側面30c、30dを含んでいる。側面30dは、X方向において側面30cとは反対の面である。

[0033] 半導体素子40は、シリコン（Si）、シリコンよりもバンドギャップが広いワイドバンドギャップ半導体などを材料とする半導体基板に、スイッチング素子が形成されてなる。ワイドバンドギャップ半導体としては、たとえばシリコンカーバイド（SiC）、窒化ガリウム（GaN）、酸化ガリウム（Ga<sub>2</sub>O<sub>3</sub>）、ダイヤモンドがある。半導体素子40は、パワー素子、半導体チップと称されることがある。

[0034] 本実施形態の半導体素子40は、SiCを材料とする半導体基板に、上記したnチャネル型のMOSFET11が形成されてなる。MOSFET11は、半導体素子40（半導体基板）の板厚方向、つまりZ方向に主電流が流れるように縦型構造をなしている。半導体素子40は、自身の板厚方向、すなわちZ方向における両面に、スイッチング素子の主電極を有している。具体的には、主電極として、一面にドレイン電極40Dを有し、一面とはZ方向において反対の面である裏面にソース電極40Sを有している。

[0035] ダイオード12が寄生ダイオードの場合、ソース電極40Sがアノード電極を兼ね、ドレイン電極40Dがカソード電極を兼ねる。ダイオード12は、MOSFET11とは別チップに構成されてもよい。ドレイン電極40Dは高電位側の主電極（第1主電極）であり、ソース電極40Sは低電位側の

主電極（第2主電極）である。以下では、ドレイン電極40D、ソース電極40Sを、主電極40D、40Sと示すことがある。

[0036] 半導体素子40は、平面略矩形状をなしている。図11に示すように、半導体素子40は、裏面においてソース電極40Sとは異なる位置に形成されたパッド40Pを有している。ソース電極40Sおよびパッド40Pは、半導体基板の裏面上に形成された図示しない保護膜から露出している。ドレイン電極40Dは、一面のほぼ全面に形成されている。ソース電極40Sは、半導体素子40の裏面の一部分に形成されている。平面視において、ドレイン電極40Dは、ソース電極40Sよりも面積が大きい。

[0037] パッド40Pは、信号用の電極である。パッド40Pは、ソース電極40Sと電氣的に分離されている。パッド40Pは、Y方向において、ソース電極40Sの形成領域とは反対側の端部に形成されている。パッド40Pは、ゲート電極用のパッドを含む。

[0038] 半導体装置20は、上記構成の半導体素子40を複数備えている。各半導体素子40の構成は、互いに共通である。複数の半導体素子40は、上アーム9Hを構成する半導体素子40Hと、下アーム9Lを構成する半導体素子40Lを含む。半導体素子40Hは、上アーム素子、半導体素子40Lは下アーム素子と称されることがある。半導体素子40H、40Lのそれぞれは、ひとつのアームを構成するアーム素子である。本実施形態の半導体装置20は、2つの半導体素子40Hと、2つの半導体素子40Lを備えている。2つの半導体素子40Hは、X方向に並んでいる。同様に、2つの半導体素子40Lは、X方向に並んでいる。半導体素子40Hと半導体素子40Lは、Y方向に並んでいる。Y方向は、半導体素子40の板厚方向であるZ方向に直交する第1方向である。X方向は、Z方向および第1方向（Y方向）に直交する第2方向である。半導体装置20は、半導体素子40Hと半導体素子40LとによるY方向に沿う列を、2列有している。

[0039] 各半導体素子40は、Z方向において互いにほぼ同じ位置に配置されている。各半導体素子40のドレイン電極40Dは、基板50に対向している。



各半導体素子40のソース電極40Sは、基板60に対向している。

[0040] 基板50、60は、Z方向において、複数の半導体素子40を挟むように配置されている。基板50、60は、Z方向において互いに少なくとも一部が対向するように配置されている。基板50、60は、平面視において複数の半導体素子40(40H、40L)のすべてを内包している。

[0041] 基板50は、半導体素子40に対して、ドレイン電極40D側に配置されている。基板60は、半導体素子40に対して、ソース電極40S側に配置されている。基板50は、後述するようにドレイン電極40Dと電氣的に接続され、配線機能を提供する。同様に、基板60は、ソース電極40Sに電氣的に接続され、配線機能を提供する。このため、基板50、60は、配線基板と称されることがある。基板50はドレイン基板と称され、基板60はソース基板と称されることがある。基板50、60は、半導体素子40の生じた熱を放熱する放熱機能を提供する。このため、基板50、60は、放熱部材と称されることがある。半導体素子40をZ方向に挟む一对の基板50、60のうち、基板50は第1基板であり、基板60は第2基板である。

[0042] 基板50は、半導体素子40と対向する対向面50aと、対向面50aとは反対の面である裏面50bを有している。基板50は、絶縁基材51と、表面金属体52と、裏面金属体53を備えている。基板50は、絶縁基材51と金属体52、53とが積層された基板である。基板60は、半導体素子40と対向する対向面60aと、対向面60aとは反対の面である裏面60bを有している。基板60は、絶縁基材61と、表面金属体62と、裏面金属体63を備えている。基板60は、絶縁基材61と金属体62、63とが積層された基板である。第1基板である基板50において、絶縁基材51は第1絶縁基材、表面金属体52は第1表面金属体、裏面金属体53は第1裏面金属体である。第2基板である基板60において、絶縁基材61は第2絶縁基材、表面金属体62は第2表面金属体、裏面金属体63は第2裏面金属体である。以下では、表面金属体52、62、および、裏面金属体53、63を、単に金属体52、53、62、63と示すことがある。

- [0043] 絶縁基材51は、表面金属体52と裏面金属体53とを電氣的に分離する。同様に、絶縁基材61は、表面金属体62と裏面金属体63とを電氣的に分離する。絶縁基材51、61は、絶縁層と称されることがある。絶縁基材51、61の材料は、樹脂、または、無機材料のセラミックである。樹脂としては、たとえばエポキシ系樹脂、ポリイミド系樹脂などを用いることができる。セラミックとしては、たとえば $Al_2O_3$  (alumina)、 $Si_3N_4$  (silicon nitride) などを用いることができる。絶縁基材51、61が樹脂の場合、基板50、60は、金属樹脂基板と称されることがある。絶縁基材51、61がセラミックの場合、基板50、60は、金属セラミック基板と称されることがある。
- [0044] 樹脂材料を用いた絶縁基材51、61の場合、放熱性、絶縁性を向上させるために、樹脂内に無機系のフィラー（無機系充填材）を含んでもよい。フィラーの添加により、線膨張係数を調整してもよい。フィラーとしては、たとえば $Al_2O_3$ 、 $SiO_2$  (silicon dioxide)、 $AlN$  (aluminum nitride)、 $BN$  (boron nitride) などを用いることができる。絶縁基材51、61は、フィラーを1種類のみ含んでもよいし、複数種類含んでもよい。
- [0045] 放熱性や絶縁性を考慮すると、樹脂系の場合、絶縁基材51、61それぞれの厚み、つまりZ方向の長さは、 $50\mu m \sim 300\mu m$ 程度が好ましい。セラミック系の場合、絶縁基材51、61の厚みは、 $200\mu m \sim 500\mu m$ 程度が好ましい。Z方向において、絶縁基材51、61の表面は内面、つまり半導体素子40側の面であり、Z方向において表面と反対の面である裏面は外面である。絶縁基材51、61は、材料構成を共通（同一）としてもよいし、互いに異ならせてもよい。本実施形態では、樹脂系の絶縁基材51、61を採用しており、材料構成は共通である。絶縁基材51、61の線膨張係数は、樹脂にフィラーを添加することで、封止体30とほぼ同じ値に調整されている。樹脂にフィラーを添加することで、絶縁基材51、61および封止体30の線膨張係数は、金属体52、53、62、63を構成する金属（Cu）に近い値となっている。

[0046] 金属体52、53、62、63は、たとえば、金属板または金属箔として提供される。金属体52、53、62、63は、CuやAlなどの導電性、熱伝導性が良好な金属を材料として形成されている。金属体52、53、62、63それぞれの厚みは、たとえば0.1mm~3mm程度である。表面金属体52は、Z方向において、絶縁基材51の表面に配置されている。裏面金属体53は、絶縁基材51の裏面に配置されている。同様に、表面金属体62は、Z方向において、絶縁基材61の表面に配置されている。裏面金属体63は、絶縁基材61の裏面に配置されている。絶縁基材51、61は、Z方向において半導体素子40との対向面である。図5~図9などに示すように、本実施形態では、表面金属体52が、裏面金属体53よりも厚い。表面金属体62が、裏面金属体63よりも厚い。ドレイン電極40D側の表面金属体52が、ソース電極40S側の表面金属体62よりも厚い。この構成に代えて、裏面金属体53、63を対応する表面金属体52、62より厚くしてもよい。表面金属体52と裏面金属体53との厚みをほぼ等しくしてもよいし、表面金属体62と裏面金属体63との厚みをほぼ等しくしてもよい。

[0047] 表面金属体52、62は、パターンニングされている。表面金属体52、62は、配線、つまり回路を提供する。このため、表面金属体52、62は、回路パターン、配線層、回路導体と称されることがある。表面金属体52、62は、金属表面に、Ni系やAuなどのめっき膜を備えてもよい。以下では、表面金属体52、62のパターンを、回路パターンと示すことがある。表面金属体52と、絶縁基材51の表面における表面金属体52の非配置領域とが、基板50の対向面50aをなしている。同様に、表面金属体62と、絶縁基材61の表面における表面金属体62の非配置領域とが、基板60の対向面60aをなしている。

[0048] たとえば、プレス加工やエッチングなどにより所定形状にパターンニングした表面金属体52、62を準備し、絶縁基材51、61と裏面金属体53、63との二層構造の積層体に密着させて、基板50、60を形成してもよい。

。表面金属体52、62、絶縁基材51、61、裏面金属体53、63の三層構造の積層体を形成した後、切削やエッチングにより、表面金属体52、62をパターニングしてもよい。

[0049] 表面金属体52は、図11などに示すように、P配線54と、中継配線55を有している。P配線54と中継配線55は、所定の間隔（ギャップ）により、電氣的に分離されている。このギャップには、封止体30が充填されている。

[0050] P配線54は、後述するP端子91Pおよび半導体素子40Hのドレイン電極40Dに接続されている。P配線54は、P端子91Pと半導体素子40Hのドレイン電極40Dとを電氣的に接続している。P配線54は、正極配線、高電位電源配線と称されることがある。中継配線55は、半導体素子40Lのドレイン電極40D、アーム接続部80、および出力端子92に接続されている。中継配線55は、アーム接続部80と半導体素子40Lのドレイン電極40Dとを電氣的に接続している。中継配線55は、半導体素子40Hのソース電極40Sおよび半導体素子40Lのドレイン電極と出力端子92とを電氣的に接続する。表面金属体52（第1表面金属体）において、P配線54は第1電源配線であり、中継配線55は第1中継配線である。

[0051] P配線54と中継配線55は、Y方向に並んで配置されている。Y方向において、P配線54は電源端子91側に配置され、中継配線55は出力端子92側に配置されている。換言すると、P配線54は封止体30の側面30cに対して近い位置に配置され、中継配線55は側面30dに対して近い位置に配置されている。

[0052] P配線54は、切り欠き540を有している。切り欠き540は、X方向を長手方向とする平面略矩形状の4辺のひとつに開口している。切り欠き540は、側面30cと対向する辺において、X方向における略中央に設けられている。P配線54は、基部541と、一对の延設部542を有している。基部541および一对の延設部542が、切り欠き540を規定している。P配線54は、平面略U字状（凹字状）をなしている。

- [0053] 基部541は、切り欠き540および延設部542よりも中継配線55側の部分であり、平面略矩形状をなしている。基部541は、平面視において半導体素子40Hに重なっている。つまり、半導体素子40Hは、基部541に配置されている。半導体素子40Hのドレイン電極40Dは、基部541に接続されている。
- [0054] 2つの延設部542は、基部541から、互いに同じ方向、具体的にはY方向であって封止体30の側面30c側に延びている。延設部542のひとつは基部541におけるX方向の一端付近に連なっており、他のひとつは、基部541の他端付近に連なっている。P配線54のU字の両端部、つまり、2つの延設部542における基部541とは反対側の端部は、Y方向において互いにほぼ同じ位置である。一对の延設部542は、X方向において切り欠き540を挟んでいる。Y方向の長さは、基部541のほうが、切り欠き540の深さおよび延設部542よりも長い。
- [0055] 中継配線55も、切り欠き550を有している。切り欠き550は、平面略矩形状の4辺のひとつに開口している。切り欠き550は、側面30dと対向する辺において、X方向における略中央に設けられている。つまり、表面金属体52において、Y方向の端部のひとつに切り欠き540が設けられ、端部の他のひとつに切り欠き550が設けられている。
- [0056] 中継配線55は、基部551と、一对の延設部552を有している。基部551および一对の延設部552が、切り欠き550を規定している。中継配線55は、平面略U字状（凹字状）をなしている。基部551は、切り欠き550および延設部552よりもP配線54側の部分であり、平面略矩形状をなしている。基部551は、平面視において半導体素子40Lに重なっている。つまり、半導体素子40Lは、基部551に配置されている。半導体素子40Lのドレイン電極40Dは、基部551に接続されている。
- [0057] 2つの延設部552は、基部551から、互いに同じ方向、具体的にはY方向であって封止体30の側面30d側に延びている。延設部552のひとつは基部551におけるX方向の一端付近に連なっており、他のひとつは、

基部551の他端付近に連なっている。中継配線55のU字の両端部、つまり、2つの延設部552における基部551とは反対側の端部は、Y方向において互いにほぼ同じ位置である。一对の延設部552は、X方向において切り欠き550を挟んでいる。Y方向の長さは、基部551のほうが、切り欠き550の深さおよび延設部552よりも長い。

[0058] 一方、表面金属体62は、図10および図13などに示すように、N配線64と、中継配線65を有している。N配線64と中継配線65は、所定の間隔（ギャップ）により、電氣的に分離されている。このギャップには、封止体30が充填されている。

[0059] N配線64は、後述するN端子91Nおよび半導体素子40Lのソース電極40Sに接続されている。N配線64は、N端子91Nと半導体素子40Lのソース電極40Sとを電氣的に接続している。N配線64は、N配線と称されることがある。中継配線65は、半導体素子40Hのソース電極40Sおよびアーム接続部80に接続されている。中継配線65は、半導体素子40Hのソース電極40Sとアーム接続部80とを電氣的に接続している。表面金属体62（第2表面金属体）において、N配線64は第2電源配線であり、中継配線65は第2中継配線である。

[0060] N配線64は、基部640と、一对の延設部641を有している。N配線64は、平面略U字状をなしている。基部640は、Y方向において中継配線65と並んで配置されている。基部640は、Y方向において側面30d側に配置されている。基部640は、X方向を長手方向とする平面略矩形状をなしている。図15に示すように、基部640は、平面視において半導体素子40Lに重なっている。つまり、半導体素子40Lは、基部640に配置されている。半導体素子40Lのソース電極40Sは、基部640に接続されている。

[0061] 2つの延設部641は、基部640から、互いに同じ方向、具体的にはY方向であって封止体30の側面30c側に延びている。延設部641のひとつは基部640におけるX方向の一端付近に連なっており、他のひとつは、

基部640の他端付近に連なっている。N配線64のU字の両端部、つまり、2つの延設部641における基部640とは反対側の端部は、Y方向において互いにほぼ同じ位置である。

[0062] 一对の延設部641は、X方向において表面金属体62の両端をなしている。一对の延設部641は、基板60の端部付近に配置されている。平面視において、一对の延設部641のそれぞれの一部が、P配線54に重なっている。Y方向の長さは、延設部641のほうが、基部640よりも長い。N配線64も、切り欠き642を有している。切り欠き642は、Y方向を長手方向とする平面略矩形状の4辺のひとつに開口している。切り欠き642は、側面30cと対向する辺において、X方向における略中央に設けられている。基部640および一对の延設部641が、切り欠き642を規定している。

[0063] 中継配線65は、上記したように、N配線64、具体的には基部640とY方向に並んで配置されている。Y方向において、中継配線65は、封止体30の側面30cに対して近い位置に配置され、基部640は側面30dに対して近い位置に配置されている。中継配線65は、X方向において一对の延設部641の間に配置されている。中継配線65は、一对の延設部641により挟まれている。中継配線65は、切り欠き642内に配置されている。中継配線65は、N配線64との間に所定の間隔（ギャップ）を有して配置されている。平面視において、中継配線65の一部はP配線54に重なり、他の一部は中継配線55に重なっている。

[0064] 図15に示すように、中継配線65は、平面視において半導体素子40Hに重なっている。つまり、半導体素子40Hは、中継配線65に配置されている。半導体素子40Hのソース電極40Sは、中継配線65に接続されている。表面金属体62の回路パターンのより詳細な例については後述する。

[0065] 裏面金属体53、63は、絶縁基材51、61により、半導体素子40を含む回路とは電氣的に分離されている。裏面金属体53、63は、金属ベース基板と称されることがある。半導体素子40の生じた熱は、表面金属体5

2、62および絶縁基材51、61を介して、裏面金属体53、63に伝わる。裏面金属体53、63は、放熱機能を提供する。本実施形態の裏面金属体53、63は、平面略矩形状をなしており、その外形輪郭が表面金属体52、62の外形輪郭とほぼ一致している。裏面金属体53、63は、絶縁基材51、61の裏面のほぼ全域に配置された、いわゆるベタ導体である。上記したように、フィラーの添加により絶縁基材51、61の線膨張係数を調整しているため、表裏でパターンを変えても反りを抑制することができる。もちろん、裏面金属体53、63を、平面視において表面金属体52、62と一致するように、パターンニングしてもよい。

[0066] 本実施形態の裏面金属体53、63は、対応する絶縁基材51、61の裏面のほぼ全域に配置されている。放熱効果をさらに高めるために、裏面金属体53、63の少なくともひとつは、封止体30から露出してもよい。本実施形態では、裏面金属体53が封止体30の一面30aから露出し、裏面金属体63が裏面30bから露出している。裏面金属体53の露出面は、一面30aと略面一である。裏面金属体63の露出面は、裏面30bと略面一である。裏面金属体53、63が、基板50、60の裏面50b、60bをなしている。

[0067] 導電スペーサ70は、半導体素子40と基板60との間に、所定の間隔を確保するスペーサ機能を提供する。たとえば導電スペーサ70は、半導体素子40のパッド40Pに、対応する信号端子93を電氣的に接続するための高さを確保する。導電スペーサ70は、半導体素子40のソース電極40Sと基板60との電気伝導、熱伝導経路の途中に位置し、配線機能および放熱機能を提供する。導電スペーサ70は、Cuなどの導電性、熱伝導性が良好な金属材料を含んでいる。導電スペーサ70は、表面にめっき膜を備えてもよい。導電スペーサ70は、平面視においてソース電極40Sとほぼ同じ大きさを有する平面略矩形状の柱状体である。

[0068] 導電スペーサ70は、ターミナル、ターミナルブロック、金属ブロック体と称されることがある。半導体装置20は、半導体素子40と同数の導電ス



ペーサ70を備えている。具体的には、4つの導電スペーサ70を備えている。導電スペーサ70は、半導体素子40に個別に接続されている。

[0069] アーム接続部80は、中継配線55、65を電氣的に接続する。つまり、アーム接続部80は、上アーム9Hと下アーム9Lとを電氣的に接続する。アーム接続部80は、Y方向において、半導体素子40Hと半導体素子40Lの間に設けられている。アーム接続部80は、平面視において中継配線55と中継配線65との重なり領域に設けられている。本実施形態のアーム接続部80は、継手部81と、後述する接合材103を備えて構成される。

[0070] 継手部81は、表面金属体52、62とは別に設けられた金属柱状体である。このような継手部81は、継手ターミナルと称されることがある。Z方向において、継手部81の端部のひとつと中継配線55との間に接合材103が介在し、端部の他のひとつと中継配線65との間に接合材103が介在している。

[0071] これに代えて、継手部81は、表面金属体52、62の少なくともひとつに一体的に連なるものでもよい。つまり、継手部81は、基板50、60の一部として表面金属体52、62と一体的に設けたものでもよい。アーム接続部80は、継手部81を備えない構成としてもよい。つまり、アーム接続部80が、接合材103のみを備える構成としてもよい。

[0072] 外部接続端子90は、半導体装置20を外部機器と電氣的に接続するための端子である。外部接続端子90は、銅などの導電性が良好な金属材料を用いて形成されている。外部接続端子90は、たとえば板材である。外部接続端子90は、リードと称されることがある。外部接続端子90は、電源端子91と、出力端子92と、信号端子93を備えている。電源端子91は、P端子91Pと、N端子91Nを備えている。P端子91P、N端子91N、および出力端子92は、半導体素子40の主電極と電氣的に接続される主端子である。信号端子93は、上アーム9H側の信号端子93Hと、下アーム9L側の信号端子93Lを備えている。

[0073] 電源端子91は、上記した電源ライン7、8に電氣的に接続される外部接

続端子90である。P端子91Pは、平滑コンデンサ5の正極端子に電氣的に接続される。P端子91Pは、正極端子、高電位電源端子と称されることがある。P端子91Pは、表面金属体52のP配線54に接続されている。つまり、P端子91Pは、上アーム9Hを構成する半導体素子40Hのドレイン電極40Dに接続されている。

[0074] P端子91Pは、P配線54におけるY方向の一端付近に接続されている。P端子91Pは、P配線54との接続部（接合部）からY方向に延び、側面30cにおいてZ方向の中央付近から封止体30の外に突出している。本実施形態の半導体装置20は、2本のP端子91Pを備えている。図11に示すように、P端子91Pのひとつは一对の延設部542のひとつに接続され、他のひとつは一对の延設部542の他のひとつに接続されている。P端子91Pは、平面視においてN端子91Nと隣り合うように、延設部542のそれぞれにおいて切り欠き540に近い位置、つまり内寄りに配置されている。2つのP端子91Pは、X方向に並んで配置されている。2つのP端子91Pは、Z方向においてほぼ同じ位置に配置されている。

[0075] N端子91Nは、平滑コンデンサ5の負極端子に電氣的に接続される。N端子91Nは負極端子、低電位電源端子と称されることがある。N端子91Nは、表面金属体62のN配線64に接続されている。つまり、N端子91Nは、下アーム9Lを構成する半導体素子40Lのソース電極40Sに接続されている。

[0076] N端子91Nは、N配線64におけるY方向の一端付近に接続されている。N端子91Nは、N配線64との接合部からY方向に延び、側面30cにおいてZ方向の中央付近から封止体30の外に突出している。半導体装置20は、2本のN端子91Nを備えている。図15などに示すように、N端子91Nのひとつは一对の延設部641のひとつに接続され、他のひとつは一对の延設部641の他のひとつに接続されている。2つのN端子91Nは、Y方向に並んで配置されている。2つのN端子91Nは、Z方向においてほぼ同じ位置に配置されている。

[0077] 2つのN端子91Nは、X方向において2つのP端子91Pの外側に配置されている。平面視において、N端子91NのひとつはP端子91Pのひとつの近傍に配置され、N端子91Nの他のひとつはP端子91Pの他のひとつの近傍に配置されている。X方向において隣り合うN端子91NとP端子91Pは、封止体30から突出した部分を含む一部分において、互いに側面が対向している。

[0078] 出力端子92は、モータジェネレータ3の対応する相の巻線3a（固定子コイル）に電氣的に接続される。出力端子92は、O端子、交流端子などと称されることがある。図3および図7に示すように、出力端子92は、基板50における表面金属体52の中継配線55に接続されている。つまり、出力端子92は、上アーム9Hと下アーム9Lとの接続点に接続されている。

[0079] 出力端子92は、中継配線55におけるY方向の一端付近に接続されている。出力端子92は、中継配線55との接合部からY方向に延び、側面30dにおいてZ方向の中央付近から封止体30の外に突出している。半導体装置20は、2本の出力端子92を備えている。出力端子92のひとつは一对の延設部552のひとつに接続され、他のひとつは一对の延設部552の他のひとつに接続されている。2つの出力端子92は、X方向に並んで配置されている。2つの出力端子92は、Z方向においてほぼ同じ位置に配置されている。

[0080] 信号端子93は、図示しない駆動回路（ドライバ）と電氣的に接続される。信号端子93Hは、ボンディングワイヤ110などの接続部材を介して、半導体素子40Hのパッド40Pに電氣的に接続されている。信号端子93Hの本数は特に限定されるものではない。信号端子93Hは、少なくとも半導体素子40Hのゲート電極に駆動電圧を印加するための端子を少なくとも含めばよい。本実施形態の半導体装置20は、2本の信号端子93Hを備えている。信号端子93Hのひとつは、ゲート電極用の端子である。ゲート電極用の信号端子93Hには、2つの半導体素子40Hのゲート電極用のパッド40Pが電氣的に接続されている。信号端子93Hは、平面視においてP

配線54の切り欠き540に重なる位置に配置されている。信号端子93Hにおいて、ボンディングワイヤ110との接合部は、表面金属体52ではなく、絶縁基材51と対向している。2本の信号端子93Hは、X方向に横並びで配置されている。

[0081] 信号端子93Hは、ボンディングワイヤ110との接合部からY方向に延び、側面30cにおいてZ方向の中央付近から封止体30の外に突出している。信号端子93Hの突出部の少なくとも一部は、電源端子91と同方向に延びている。信号端子93Hは、X方向において、2つのP端子91Pの間に配置されている。つまり、側面30cから突出する外部接続端子90は、X方向において、N端子91N、P端子91P、2本の信号端子93H、P端子91P、N端子91Nの順に配置されている。

[0082] 信号端子93Lは、ボンディングワイヤ110などの接続部材を介して、半導体素子40Lのパッド40Pに電氣的に接続されている。信号端子93Lの本数は特に限定されるものではない。信号端子93Lは、少なくとも半導体素子40Lのゲート電極に駆動電圧を印加するための端子を少なくとも含めばよい。本実施形態の半導体装置20は、4本の信号端子93Lを備えている。信号端子93Lのひとつは、ゲート電極用の端子である。ゲート電極用の信号端子93Lには、2つの半導体素子40Lのゲート電極用のパッド40Pが電氣的に接続されている。信号端子93Lは、平面視において中継配線55の切り欠き550に重なる位置に配置されている。信号端子93Lにおいて、ボンディングワイヤ110との接合部は、表面金属体52ではなく、絶縁基材51と対向している。4本の信号端子93Lは、X方向に横並びで配置されている。

[0083] 信号端子93Lは、ボンディングワイヤ110との接合部からY方向に延び、側面30dにおいてZ方向の中央付近から封止体30の外に突出している。信号端子93Lの突出部の少なくとも一部は、出力端子92と同方向に延びている。信号端子93Lは、X方向において、2つの出力端子92の間に配置されている。つまり、側面30dから突出する外部接続端子90は、

X方向において、出力端子92、4本の信号端子93L、出力端子92の順に配置されている。

[0084] 半導体素子40のドレイン電極40Dは、接合材100を介して表面金属体52に接合されている。半導体素子40のソース電極40Sは、接合材101を介して導電スペーサ70に接合されている。導電スペーサ70は、接合材102を介して表面金属体62に接合されている。継手部81は、接合材103を介して金属体52、62に接合されている。外部接続端子90のうち、主端子であるP端子91P、N端子91N、および出力端子92は、接合材104を介して対応する表面金属体52、62に接合されている。

[0085] 接合材100～104は、導電性を有する接合材である。たとえば、接合材100～104として、はんだを採用することができる。はんだの一例は、Snの他に、Cu、Niなどを含む多元系の鉛フリーはんだである。はんだに代えて、焼結銀などのシンター系の接合材を用いてもよい。P端子91P、N端子91N、および出力端子92は、接合材104を介さずに、対応する表面金属体52、62に直接的に接合されてもよい。P端子91P、N端子91N、および出力端子92は、たとえば超音波接合、摩擦攪拌接合、レーザ溶接などにより、表面金属体52、62に直接接合されてもよい。継手部81が基板50、60とは別に設けられる場合、継手部81は、表面金属体52、62に直接接合されてもよい。

[0086] 上記したように、半導体装置20では、封止体30によって一相分の上下アーム回路9を構成する複数の半導体素子40が封止されている。封止体30は、複数の半導体素子40、基板50の一部、基板60の一部、複数の導電スペーサ70、アーム接続部80、および外部接続端子90それぞれの一部を、一体的に封止している。封止体30は、基板50、60において、絶縁基材51、61および表面金属体52、62を封止している。

[0087] 半導体素子40は、Z方向において、基板50、60の間に配置されている。半導体素子40は、対向配置された基板50、60によって挟まれている。これにより、半導体素子40の熱を、Z方向において両側に放熱するこ

とができる。半導体装置 20 は、両面放熱構造をなしている。基板 50 の裏面 50 b は、封止体 30 の一面 30 a と略面一となっている。基板 60 の裏面 60 b は、封止体 30 の裏面 30 b と略面一となっている。裏面 50 b、60 b が露出面であるため、放熱性を高めることができる。

[0088] <製造方法>

次に、図 10 に基づき、半導体装置 20 の製造方法の一例について説明する。図 10 では、その後の組付けが分かり易いように、基板 50、と基板 60 とを対向させて図示している。

[0089] まず、半導体素子 40、基板 50、60、導電スペーサ 70、継手部 81、およびリードフレーム 94 をそれぞれ準備する。リードフレーム 94 は、図 10 に示すように、外部接続端子 90 を備えている。リードフレーム 94 は、金属板にプレスなどの加工を施すことで形成されている。外部接続端子 90 は、タイバー 94 a を介して外周フレーム 94 b に支持されている。

[0090] 次に、基板 50 に対して、半導体素子 40、継手部 81、および外部接続端子 90 を接合（接続）する。また、半導体素子 40 に導電スペーサ 70 を接合する。

[0091] このとき、基板 50 上に、リードフレーム 94 および半導体素子 40 を配置する。また、半導体素子 40 のソース電極 40 S 上に導電スペーサ 70 を配置する。リードフレーム 94 については、外部接続端子 90 のそれぞれの一部が平面視において基板 50 に重なるように配置する。具体的には、P 端子 91 P および N 端子 91 N が、表面金属体 52 の P 配線 54 に重なり、出力端子 92 が中継配線 55 に重なるように配置する。また、信号端子 93 H が切り欠き 540 から露出する絶縁基材 51 に重なり、信号端子 93 L が切り欠き 550 から露出する絶縁基材 51 に重なるように配置する。

[0092] そして、接合材 100 により、半導体素子 40 のドレイン電極 40 D と表面金属体 52 とを接合する。接合材 101 により、ソース電極 40 S と導電スペーサ 70 とを接合する。接合材 103 により、継手部 81 と表面金属体 52 とを接合する。接合材 104 により、P 端子 91 P および出力端子 92

と表面金属体52とを接合する。たとえば、はんだの場合、リフローによって一括で接合を行うことができる。図10は、この接合状態を示している。

[0093] 次いで、半導体素子40Hのパッド40Pと信号端子93Hとを、ボンディングワイヤ110により電氣的に接続する。同様に、半導体素子40Lのパッド40Pと信号端子93Lとを、ボンディングワイヤ110により電氣的に接続する。

[0094] 次いで、基板60を接合（接続）する。接合材102を介して、半導体素子40のソース電極40Sと表面金属体62とを接合する。接合材103を介して、継手部81と表面金属体62とを接合する。接合材104を介して、N端子91Nと表面金属体62とを接合する。たとえば、はんだの場合、リフローによって一括で接合を行うことができる。

[0095] 次いで、トランスファモールディング法により封止体30の成形を行う。図示を省略するが、本実施形態では、基板50、60が完全に被覆されるように封止体30を成形し、成形後に切削を行う。封止体30を基板50、60の裏面金属体53、63の一部ごと切削する。これにより、裏面50b、60bを露出させる。裏面50bは封止体30の一面30aと略面一となり、裏面60bは裏面30bと略面一となる。なお、裏面50b、60bを成形金型のキャビティ壁面に押し当て、密着させた状態で、封止体30を成形してもよい。この場合、封止体30を成形した時点で、裏面50b、60bが封止体30から露出する。このため、成形後の切削が不要となる。

[0096] 次いで、リードフレーム94において、タイバー94a、外周フレーム94bなどの不要部分を除去する。以上により、半導体装置20を得ることができる。

[0097] <位置関係>

次に、図14および図15に基づき、半導体素子40、表面金属体52、62の回路パターン、アーム接続部80、および回路パターンに接続される外部接続端子90の位置関係について説明する。図14は、表面金属体52の回路パターン、半導体素子40、端子の配置を示す図である。図15は、

表面金属体62の回路パターン、半導体素子40、端子の配置を示す図である。図14および図15では、便宜上、回路パターンに接続される外部接続端子90のみを図示している。図14では、表面金属体52に接続される主電極（ドレイン電極40D）が分かりやすいように、半導体素子40の配置領域にDと示している。同様に、図15では、表面金属体62に接続される主電極（ソース電極40S）が分かりやすいように、半導体素子40の配置領域にSと示している。

[0098] 図14に示す仮想線CL1は、ひとつのアームを構成する2つの半導体素子40の中点を通る仮想的な線である。仮想線CL1は、2つの半導体素子40の並び方向における中点（中央）を通り、Y方向に延びている。仮想線CL1は、たとえば2つの半導体素子40Hの中点を通る線である。半導体素子40Hに代えて、半導体素子40Lの中点を通る線としてもよい。

[0099] 図14に示すように、2つの半導体素子40Hの配置は、仮想線CL1に対して略線対称である。同様に、2つの半導体素子40Lの配置も、仮想線CL1に対して略線対称である。ここで、略線対称とは、製造ばらつき程度の誤差を許容し得る。表面金属体52の回路パターンも、仮想線CL1に対して略線対称である。つまり、P配線54および中継配線55のそれぞれが、仮想線CL1に対して略線対称である。

[0100] 中継配線55に接続されるアーム接続部80の配置も、仮想線CL1に対して略線対称である。表面金属体52に接続された外部接続端子90の配置も、仮想線CL1に対して略線対称である。つまり、2つのP端子91Pの配置も、仮想線CL1に対して略線対称である。2つの出力端子92の配置も、仮想線CL1に対して略線対称である。

[0101] 図14同様、図15にも仮想線CL1を示している。半導体素子40H、40Lの配置は、図14と同様である。図15に示すように、表面金属体62の回路パターンも、仮想線CL1に対して略線対称である。つまり、N配線64および中継配線65のそれぞれが、仮想線CL1に対して略線対称である。中継配線65に接続されるアーム接続部80の配置も、図14同様、



仮想線CL1に対して略線対称である。表面金属体62に接続された外部接続端子90である2つのN端子91Nの配置も、仮想線CL1に対して略線対称である。

[0102] <回路パターン>

次に、図15に基づき、表面金属体62の回路パターンについてさらに詳しく説明する。図15に示す一点鎖線は、それぞれの領域の境界を示している。

[0103] 上記したように、基板60の表面金属体62は、N配線64と、中継配線65を有している。N配線64は、基部640と、一对の延設部641を有している。一对の延設部641は、基部640からY方向であって封止体30の側面30c側に延びている。N配線64は、表面金属体62の外形輪郭を規定している。中継配線65は、一对の延設部641によって挟まれている。中継配線65は、N配線64の切り欠き642内に配置されている。

[0104] 図15に示すように、中継配線65は、Y方向の一端として端部650を有している。端部650は、Y方向において基部640側の端部である。一方、N配線64の基部640は、端部650との対向辺640aを有している。対向辺640aは、基部640において、一对の延設部641の間の部分である。また、基部640は、半導体素子40Lの配置領域640bを有している。配置領域640bは、図15に二点鎖線で示すように、半導体素子40Lの外形輪郭によって規定される。配置領域640bは、平面視において半導体素子40Lに重なる領域を含み、複数の半導体素子40Lを含む場合には素子間の領域も含む。素子間の領域とは、半導体素子40Lの並び方向において、半導体素子40L同士の対向領域である。

[0105] ここで、X方向の長さL1、L2、L3を、以下のように定義する。長さL1は、図15に示すように中継配線65の端部650の長さである。長さL2は、基部640の対向辺640aの長さである。長さL3は、基部640における配置領域640bの長さである。本実施形態では、 $L1 < L2 < L3$ の関係を満たしている。

- [0106] 本実施形態の中継配線65は、縮幅部651aを有している。縮幅部651aは、端部650を含む。縮幅部651aは、端部650からY方向に所定範囲の部分である。縮幅部651aのX方向の長さ、つまり幅は、端部650で最小である。縮幅部651aにおいて、任意の第1位置の幅W1は、第1位置よりも端部650から離れた第2位置の幅W2以下である。
- [0107] 縮幅部651aの幅は、たとえばY方向に所定長さごと、段階的に縮小してもよい。つまり、縮幅部651aのX方向の端部が、階段状に変化してもよい。本実施形態では、縮幅部651aのX方向の長さが、基部640に近いほど短くなっている。つまり、縮幅部651aの幅は、基部640に向けて連続的に縮小している。アーム接続部80は、縮幅部651aに配置されている。
- [0108] 中継配線65は、端部650を含む縮幅部651aのみを有してもよい。この場合、半導体素子40Hも縮幅部651aに配置される。本実施形態の中継配線65は、定幅部651bを有している。定幅部651bは、縮幅部651aに連なっており、Y方向の所定範囲にわたって幅が一定の部分である。そして、半導体素子40Hは、定幅部651bに配置されている。
- [0109] 本実施形態の中継配線65は、さらに縮幅部651cを有している。縮幅部651cは、端部650とは反対の端部652を含む。縮幅部651cは、縮幅部651aとは反対で、定幅部651bに連なっている。縮幅部651cの幅は、端部652で最小である。縮幅部651cにおいて、任意の第1位置の幅は、第1位置よりも端部652から離れた第2位置の幅以下である。本実施形態において、縮幅部651cの幅は、端部652に向けて連続的に縮小している。中継配線65において、縮幅部651a、651cは、定幅部651bから離れるほど、幅が狭くなっている。
- [0110] 本実施形態では、N配線64と中継配線65との間隔が対向領域の全域でほぼ一定である。N配線64の延設部641は、中継配線65との間隔がほぼ一定となるようにパターンニングされている。延設部641のそれぞれは、拡幅部641aと、定幅部641bと、拡幅部641cを有している。

[0111] 拡幅部641aは、基部640に連なり、基部640との境界からY方向に所定範囲の部分である。拡幅部641aのX方向の長さ、つまり幅は、基部640との境界で最大である。拡幅部641aにおいて、任意の第1位置の幅は、第1位置よりも基部640から離れた第2位置の幅以上である。本実施形態の拡幅部641aの幅は、基部640に向けて連続的に拡大している。定幅部641bは、拡幅部641aに連なり、Y方向の所定範囲にわたって幅が一定の部分である。定幅部641bは、中継配線65の定幅部651bに対向している。

[0112] 拡幅部641cは、拡幅部641aとは反対で、定幅部641bに連なっている。拡幅部641aは、縮幅部651cよりも側面30cに近い位置まで延びている。拡幅部641cは、延設部641の先端部641dを含む。拡幅部641cの幅は、先端部641dで最大である。拡幅部641cにおいて、任意の第1位置の幅は、第1位置よりも先端部641dから離れた第2位置の幅以上である。本実施形態において、拡幅部641cの幅は、縮幅部651cとの対向部分において先端部641dに向けて連続的に拡大している。拡幅部641cにおいて、対向部分よりも先端部641d側の部分は、定幅となっている。N配線64において、拡幅部641cの一部および拡幅部641aは、定幅部641bから離れるほど、幅が広がっている。

[0113] <電流経路>

次に、図16～図20に基づき、電流経路について説明する。図16は、参考例のPN電流ループを示す図である。参考例では、各要素の符号を、半導体装置20の関連する要素の符号の末尾にrを付加したものとしている。参考例の構成は、信号端子93Lrの本数と、N配線64rおよび中継配線65rのパターンが異なる点を除けば、半導体装置20とほぼ同じである。図17は、本実施形態の半導体装置20におけるPN電流ループを示す図である。図18は、半導体装置20をX方向から見た側面図において、PN電流ループを示す図である。PN電流ループとは、P端子91PからN端子91Nまでの電流経路のループ形状を指す。

[0114] インダクタンスを検討する上では、P端子91P→P配線54→半導体素子40H→中継配線65→アーム接続部80→中継配線55→半導体素子40L→N配線64→N端子91NのPN電流ループについて考慮する。このため、PN電流ループが分かりやすいように、P端子91PからN端子91Nまでを連続する実線で示している。実際は、同時にオンしないように、半導体素子40H、40Lが制御される。便宜上、半導体素子40Hのひとつと半導体素子40Lのひとつについての電流経路のみを示すが、半導体素子40Hの他のひとつと半導体素子40Lの他のひとつについても同様である。

[0115] 図19および図20は、電磁界シミュレーションの結果を示している。図19は、図18に示した参考例の電流密度を示している。図20は、図16に示した本実施形態の構成について電流密度を示している。電磁界シミュレーションの条件は、表面金属体62の回路パターンが異なる点を除けば、互いに共通とした。図19、図20では、電流密度が低いほど粗（淡色）であり、高いほど密（濃色）である。

[0116] 図16に示すように、参考例の半導体装置20rにおいて、中継配線65rは、平面略矩形状をなしている。中継配線65rの端部650rの長さは、基部640rにおける半導体素子40Lrの配置領域640brの長さとはほぼ等しい。基部640rにおける対向辺640arの長さは、配置領域640brよりも長い。このため、図16の実線矢印で示すように、平面略矩形状の半導体素子40Lrに対して、ひとつの辺400rから電流が入り、別の辺401rから電流が出る。辺400rは、中継配線65rとの対向辺である。辺401rは、2つの半導体素子40Lrが互いに対向する辺とは反対の辺である。このように、電流は、半導体素子40LrからX方向外側に流れるため、PN電流ループが大きい。図19に示すシミュレーション結果からも、電流が、半導体素子40Lrから基部640rをX方向外側に流れることが明らかである。

[0117] 一方、本実施形態の半導体装置20では、上記したように、N配線64お

よび中継配線65がパターンニングされ、半導体素子40Lと所定の位置関係を満たしている。この位置関係により、図17に示すように、N配線64（延設部641）が、平面視において半導体素子40Lのひとつの辺400の上方にも存在する。辺400は、中継配線65との対向辺である。よって、半導体素子40Lの辺400から電流が入り、同じ辺400から電流が出る。半導体素子40LからN端子91Nに向かう電流のうち、特に半導体素子40Lの近傍においてY方向成分が増加する。図20に示すシミュレーション結果からも、電流が、半導体素子40LからY方向成分を有して流れることが明らかである。

[0118] このように、N配線64を流れる電流が、中継配線65に近づき、N配線64による電流経路、つまり半導体素子40LとN端子91Nとの間の電流経路が短くなる。したがって、参考例に較べてPN電流ループが小さい。図18に示すように、PN電流ループは、Z方向においても小さい。P配線54とN配線64が、Z方向において対向している。また、中継配線55とN配線64が、Z方向において対向している。

[0119] <第1実施形態のまとめ>

主回路配線のインダクタンスが大きい場合、サージ電圧が大きくなる。耐圧を確保すべく半導体素子を厚くすると定常損失が増加する。定常損失を低減するためには、素子面積を大きくする必要がある。また、スイッチング速度を抑えることで、サージ電圧を低減することもできる。この場合、モータジェネレータへの出力が小さくなる。このように、インダクタンスが大きいと、半導体素子の体格が大きくなる、または、出力が小さくなる。

[0120] 電流が互いに逆向きに流れる部材を対向配置すると、電流により生じる磁束の打ち消し効果により、インダクタンスを低減することができる。主回路配線のPN電流ループがより小さいと、逆向きに電流が流れる部材が互いに近づき、磁束の打ち消し効果が高まるため、インダクタンスを低減することができる。

[0121] 本実施形態では、半導体素子40H、40LをY方向に並んで配置し、ア

ーム接続部80を半導体素子40H、40Lの間に配置している。主端子のうち、電源端子91(91P、91N)を同一方向に引き出している。また、Y方向において、P配線54を電源端子91側に配置し、中継配線55を反対側に配置している。Y方向において、中継配線65を電源端子91側に配置し、N配線64の基部640を反対側に配置している。そして、N配線64の延設部641を、中継配線65を挟むように電源端子91側に延ばしている。

[0122] このような構成により、PN電流ループが小さくなる。これにより、主回路配線のインダクタンスを低減することができる。たとえば、P端子91PとN端子91Nの並設により、インダクタンスを低減することができる。中継配線65とN配線64も所定の間隔を有して配置(並設)されている。これにより、インダクタンスを低減することができる。また、N配線64の延設部641がP配線54に対向している。これにより、インダクタンスを低減することができる。

[0123] 本実施形態では、基板50の表面金属体52および基板60の表面金属体62が、半導体素子40に対する配線機能を提供する。表面金属体52、62は、封止体30によって封止されている。従来のように沿面距離を確保しなくてもよいため、N配線64と中継配線65とを近づけて配置することができる。これにより、磁束打消しの効果が高まり、インダクタンスをさらに低減することができる。

[0124] また、図15に示したように、中継配線65の端部650の長さL1、基部640の対向辺640aの長さL2、基部640における半導体素子40Lの配置領域640bの長さL3が、 $L1 < L2 < L3$ の関係を満たしている。この寸法関係を満たすことで、上記したように、半導体素子40Lのひとつの辺400から電流が入り、同じ辺400から電流が出る。半導体素子40LからN端子91Nに向かう電流のうち、特に半導体素子40Lの近傍においてY方向成分が増加する。これにより、N配線64による電流経路、つまり半導体素子40LとN端子91Nとの間の電流経路が短くなり、PN

電流ループが小さくなる。よって、主回路配線のインダクタンスをさらに低減することができる。

[0125] また、電流の周波数が高いほど、表皮効果により、N配線64の延設部641と中継配線65との対向辺に、電流が集中する。これにより、PN電流ループをさらに小さくし、ひいてはインダクタンスをさらに小さくすることができる。

[0126] 本実施形態では、図15に示したように、中継配線65が縮幅部651aを有している。これにより、延設部641において、縮幅部651aと対向する部分の幅を広くすることができる。よって、表面金属体62、ひいては基板60の体格を変えることなく、通電による発熱を抑制することができる。つまり、インダクタンスを低減しつつ、発熱を抑制することができる。

[0127] 特に本実施形態では、縮幅部651aのX方向の長さが、基部640に近いほど短くなっている。つまり、縮幅部651aの幅は、基部640に向けて連続的に縮小している。中継配線65の縮幅部651aは、テーパ形状である。これにより、中継配線65と延設部641との間隔を一定としやすい。つまり、延設部641を中継配線65により近づけ、PN電流ループを小さくすることができる。また、延設部641の幅を広くし、発熱を抑制することができる。

[0128] 本実施形態では、中継配線65が、定幅部651bを有している。そして、半導体素子40Hは、定幅部651bに配置されている。縮幅部651aおよび定幅部651bを有する中継配線65は、平面視において野球のホームベースと同一または類似の形状を有している。これによれば、半導体素子40Hが縮幅部651aに配置される構成に較べて、延設部641の幅を広くすることができる。よって、表面金属体62、ひいては基板60の体格を変えることなく、通電による発熱を抑制することができる。つまり、インダクタンスを低減しつつ、発熱を抑制することができる。

[0129] 本実施形態では、半導体装置20が、2つの半導体素子40Hと、2つの半導体素子40Lを備えている。2つの半導体素子40Hは、X方向に並ん

で配置されている。同様に、2つの半導体素子40Lは、X方向に並んで配置されている。このように、半導体素子40Hと半導体素子40Lの並び方向（Y方向）に対して直交する方向（X方向）に、ひとつのアームを構成する半導体素子40を並設している。X方向において、一对の延設部641が、中継配線65を挟んでいる。これにより、電流偏りを抑制することができる。

[0130] 半導体装置20は、一对の延設部641と個別に接続するように先端が2つに分岐したひとつのN端子91Nを備えてもよい。本実施形態では、半導体装置20が2本のN端子91Nを備えており、N端子91Nは、一对の延設部641に対して個別に接続されている。これによれば、2本のN端子91Nの間に、他の外部接続端子90を配置しやすい。間に配置した外部接続端子90を避けなくてもよいので、体格を小型化することができる。

[0131] 半導体装置20は、P端子91Pをひとつのみ備えてもよい。本実施形態では、半導体装置20が、2本のP端子91Pを備えている。そして、X方向において、N端子91N、P端子91P、信号端子93H、P端子91P、N端子91Nの順に配置されている。X方向の両端側において、P端子91PとN端子91Nが並設されている。よって、PN電流ループを小さくしやすい。また、外部接続端子90がX方向に規則性をもって配置されているため、上記したように、半導体素子40、表面金属体52、62の回路パターン、および外部接続端子90について、線対称性を確保しやすくなる。これにより、電流偏りを抑制することができる。

[0132] 本実施形態では、封止体30の側面30cからP端子91PおよびN端子91Nが突出し、側面30dから出力端子92が突出している。このように、平滑コンデンサ5に接続されるP端子91PおよびN端子91Nを同一方向に引き出し、出力端子92を反対方向に引き出している。これにより、平滑コンデンサ5との接続性およびモータジェネレータ3との接続性を向上することができる。また、P端子91PとN端子91Nとの並設により、インダクタンスを低減することができる。このような端子配列により、PN電流



ループを小さくしやすい。

[0133] <変形例>

半導体素子40H、40Lのそれぞれを複数備える例として、2つずつ備える例を示したが、これに限定されない。3つ以上備えてもよい。たとえば3つの半導体素子40HがX方向に並んで配置され、3つの半導体素子40LがX方向に並んで配置された構成としてもよい。表面金属体62の回路パターンおよび半導体素子40の配置は、上記した例に限定されない。たとえば図21、図22に示すようにしてもよい。図21および図22では、便宜上、絶縁基材51よりも裏面30b側の封止体30を省略して図示している。また、基板60のうち、絶縁基材61および裏面金属体63を省略して図示している。図17同様、PN電流ループを実線矢印で示している。図21および図22では、半導体装置20が、2本の信号端子93Lを備えている。

[0134] 図21では、半導体装置20が、2つのアーム接続部80を備えている。中継配線65は、平面略矩形状をなしている。2つのアーム接続部80は、端部650の近傍で、X方向に並んで配置されている。2つの半導体素子40Lの間隔は、上記した例（図17参照）よりも大きい。半導体素子40Lの配置領域640bの長さが、上記した例よりも長い。これにより、 $L1 < L2 < L3$ の関係を満たしている。よって、半導体素子40Lの辺400から電流が入り、同じ辺400から電流が出る。このような構成としても、N配線64による電流経路が短くなり、PN電流ループを小さくすることができる。ただし、図17に示した構成のほうが、N配線64の幅、特に延設部641の幅を広くすることができる。また、図17に示す構成の場合、アーム接続部80はひとつでよい。

[0135] 図22では、半導体装置20が、半導体素子40H、40Lをそれぞれひとつのみ備えている。この例では、配置領域640bが、半導体素子40Lの外形輪郭と一致する。ひとつの半導体素子40H、40LのX方向の長さは、上記した例（図17参照）よりも長い。これにより、 $L1 < L2 < L3$

の関係を満たしている。よって、半導体素子40Lの辺400から電流が入り、同じ辺400から電流が出る。このような構成としても、N配線64による電流経路が短くなり、PN電流ループを小さくすることができる。

[0136] 外部接続端子90の配置は上記した例に限定されない。たとえば、P端子91PをX方向外側、N端子91Nを内側に配置してもよい。この場合、図23および図24に示すように、半導体素子40や回路パターンも逆となる。図23は、基板50を示している。図24は、基板60を示している。

[0137] 図23に示すように、基板50の表面金属体52の回路パターンは、図15に示した基板60の表面金属体62の回路パターンと同一である。P配線54は、図15に示したN配線64と同一のパターンである。N配線64上に半導体素子40Hが配置されている。中継配線55は、図15に示した中継配線65と同一のパターンである。中継配線55上に、半導体素子40Lおよびアーム接続部80が配置されている。

[0138] 図24に示すように、基板60の表面金属体62の回路パターンは、図14に示した基板50の表面金属体52の回路パターンと同一である。N配線64は、図14に示したP配線54と同一のパターンである。N配線64上に半導体素子40Lが配置されている。中継配線65は、図14に示した中継配線55と同一のパターンである。中継配線65上に、半導体素子40Hおよびアーム接続部80が配置されている。

[0139] 図23および図24に示す構成の場合、上記した第1と第2の関係性が逆となる。半導体素子40Lが第1素子、半導体素子40Hが第2素子である。ソース電極40Sが第1主電極、ドレイン電極40Dが第2主電極である。基板60が第1基板、基板50が第2基板である。絶縁基材61が第1絶縁基材、表面金属体62が第1表面金属体、裏面金属体63が第1裏面金属体である。絶縁基材51が第2絶縁基材、表面金属体52が第2表面金属体、裏面金属体53が第2裏面金属体である。

[0140] (第2実施形態)

この実施形態は、先行する実施形態を基礎的形態とする変形例であり、先

行実施形態の記載を援用できる。スイッチング時の過渡電流アンバランスを抑制するため、本実施形態に記載のように、複数の半導体素子が並列接続される表面金属体を所定構造としてもよい。

[0141] <半導体装置>

まず、図25に基づき、本実施形態の半導体装置20について説明する。図25は、本実施形態に係る半導体装置20を示す断面図である。図25は、図8に対応している。

[0142] 本実施形態の半導体装置20は、先行実施形態に記載の構成（図2～図15参照）と同様の構成を有している。半導体装置20は、一相分の上下アーム回路9を構成する。図25に示すように、半導体装置20は、上アーム素子である2つの半導体素子40Hを含む複数の半導体素子40と、半導体素子40をZ方向において挟むように配置された基板50、60と、封止体30を備えている。基板50の表面金属体52は、半導体素子40の高電位側の第1主電極であるドレイン電極40Dに接続されている。基板60の表面金属体62は、半導体素子40の低電位側の第2主電極であるソース電極40Sに接続されている。図示しないが、半導体装置20は、下アーム素子である2つの半導体素子40Lを備えている。

[0143] 表面金属体62は、先行実施形態同様、仮想線CL1に対して略線対称である。図25に示すように、本実施形態では、表面金属体62の中継配線65が、スリット653を有している。後述するように、N配線64は、スリット643を有している。

[0144] <過渡電流アンバランスの抑制効果>

次いで、図26および図27に基づき、スイッチング時の過渡電流アンバランスの抑制効果について説明する。図26は、ひとつのアームを構成する2つの半導体素子40（MOSFET11）の等価回路図である。図27は、電位を分かりやすく示したイメージ図（電位図）である。

[0145] 図26および図27では、並列接続されたMOSFET11のひとつをMOSFET1、他のひとつをMOSFET2と示している。ドレイン電極側

の配線（以下、ドレイン配線と示す）のインダクタンスを $L_d$ 、ソース電極側の配線（以下、ソース配線）のインダクタンスを $L_s$ と示している。ゲート電位を $V_g$ 、MOSFET1のソース電極の電位を $V_{ks1}$ 、MOSFET2のソース電極の電位を $V_{ks2}$ 、共通のソース電位を $V_s$ と示している。電位 $V_{ks1}$ と電位 $V_{ks2}$ の midpoint 電位を $V_m$ と示している。midpoint 電位 $V_m$ は一定である。 $V_m = (V_{ks1} + V_{ks2}) / 2$ である。

[0146] また、MOSFET1のゲート電圧を $V_{gs1}$ 、MOSFET2のゲート電圧を $V_{gs2}$ と示している。ターンオンによりMOSFET1に流れる電流を $I_1$ 、電流 $I_1$ が流れたときにインダクタンス $L_s$ の両端間に発生する電圧を $\Delta V_{s1}$ と示している。同様に、ターンオンによりMOSFET2に流れる電流を $I_2$ 、電流 $I_2$ が流れたときにインダクタンス $L_s$ の両端間に発生する電圧を $\Delta V_{s2}$ と示している。 $\Delta V_{s1} = L_s \times dI_1 / dt$ である。 $\Delta V_{s2} = L_s \times dI_2 / dt$ である。

[0147] MOSFET11の特性ばらつきにより、図26に示すように、電流 $I_1$ よりも大きい電流 $I_2$  ( $I_2 > I_1$ ) が流れるとする。このとき、インダクタンス $L_s$ に発生する電圧 $\Delta V_s$ は、 $\Delta V_{s1} < \Delta V_{s2}$ となる。つまり、図27に示すように、midpoint 電位 $V_m$ に対してソース電極の電位 $V_{ks2}$ が持ち上がり、電位 $V_{ks1}$ が下がる。よって、ゲート電圧 $V_{gs1} > V_{gs2}$ となる。ゲート電圧 $V_{gs2}$ を絞るため、電流 $I_2$ は小さくなる。このように、ソース配線のインダクタンス $L_s$ は、並列接続された半導体素子40 (MOSFET11) の特性ばらつきによるスイッチング時の過渡電流アンバランスを抑制する機能を有する。

[0148] しかしながら、ソース配線のインダクタンス $L_s$ が小さいと、上記した過渡電流アンバランスを抑制する機能が損なわれる。これにより、スイッチング損失に偏りが生じ、熱設計にマージンをとる必要が生じてしまう。

[0149] <基板の回路パターン>

次に、図28に基づき、本実施形態の半導体装置20における表面金属体62の回路パターンについて説明する。図28は、図15に対応している。

図28では、図15同様、接続される主電極を明確化するために、ソース電極40SをSと示している。

[0150] N配線64および中継配線65は、半導体素子40のソース電極40Sが接続されるソース配線である。N配線64は、スリット643を有する点で、先行実施形態のパターンと異なっている。同様に、中継配線65は、スリット653を有することで、先行実施形態のパターンと異なっている。スリット643、653を有する点を除けば、先行実施形態に記載の構成と同じである。

[0151] スリット643は、N配線64をその厚み方向（Z方向）に貫通している。スリット643は、基部640において2つの半導体素子40Lの対向領域に重なる位置に設けられている。対向領域とは、半導体素子40Lの並び方向において、半導体素子40Lが互いに対向する領域である。つまりスリット643は、Z方向の平面視において、下アーム素子である半導体素子40Lの間に設けられている。スリット643は、基部640において、半導体素子40Lとの電氣的な接続部の間に設けられている。スリット643は、半導体素子40Lの間から、半導体素子40H、40Lの並び方向であるY方向に延びている。スリット643は、基部640の対向辺640aに開口している。スリット643は、X方向においてN配線64の略中央位置に設けられている。

[0152] このように、スリット643は、半導体素子40Lのソース電極40SからY方向において主端子であるN端子91Nの配置側、つまり電流の流れる側に延びている。スリット643は、基部640の端部640cに開口していない。スリット643は、半導体素子40Lの対向領域の下端近傍まで設けられている。スリット643は、N配線64を半導体素子40Lのひとつが接続された領域と、他のひとつが接続された領域とに区画している。スリット643は、半導体素子40Lのソース電極40Sの電流経路、つまりソース電流経路を分離している。

[0153] スリット653は、中継配線65をその厚み方向（Z方向）に貫通してい

る。スリット653は、中継配線65において、2つの半導体素子40Hの対向領域に重なる位置に設けられている。つまりスリット653は、平面視において、半導体素子40Hの間に設けられている。スリット653は、中継配線65において、半導体素子40Hとの電気的な接続部の間に設けられている。スリット653は、半導体素子40Hの間からY方向に延びている。スリット653は、端部652に開口している。スリット653は、端部652から半導体素子40Hの間（対向領域）を横切り、アーム接続部80の近傍まで延びている。スリット653は、X方向において中継配線65の略中央位置に設けられている。

[0154] このように、スリット653は、半導体素子40Hのソース電極40SからY方向においてアーム接続部80側に延びている。スリット653は、半導体素子40Hのソース電極40Sから電流の流れる側に延びている。スリット653は、端部650に開口していない。スリット643は、アーム接続部80の手前まで設けられている。スリット653は、中継配線65を半導体素子40Hのひとつが接続された領域と、他のひとつが接続された領域とに区画している。スリット653は、半導体素子40Hのソース電極40Sの電流経路、つまりソース電流経路を分離している。

[0155] <第2実施形態のまとめ>

図29は、ソース電流経路を示している。実線矢印は半導体素子40H側のソース電流経路を示し、破線矢印は半導体素子40L側のソース電流経路を示している。上記したように、本実施形態では、低電位側の主電極であるソース電極40Sが接続される表面金属体62に、スリット643、653を設けている。

[0156] スリット643は、半導体素子40Lが並列接続されるN配線64において、隣り合う半導体素子40Lの間に設けられている。スリット643は、N配線64を区画し、各半導体素子40Lのソース電流経路を分離する。これにより、半導体素子40Lのソース電極40Sから出た電流（ソース電流）がソース電極40Sの近傍で合流するのを抑制することができる。つまり

、ソース電流の合流地点が、平面視においてソース電極40Sから遠ざかる。したがって、2つの半導体素子40L (MOSFET11) の並列回路において、ソース配線のインダクタンス $L_s$ を、スリット643を設けない構成に較べて大きくすることができる。インダクタンス $L_s$ が大きいため、2つの半導体素子40Lの特性にばらつき(ずれ)があっても、スイッチング時の過渡電流アンバランスを抑制することができる。スリット643を設けることで、半導体素子40Lの高集積化を維持したまま過渡電流アンバランスを抑制することができる。

[0157] 同様に、中継配線65がスリット653を有している。スリット653は、2つの半導体素子40Hの間に設けられている。スリット653は、中継配線65を区画し、各半導体素子40Hのソース電流経路を分離する。これにより、半導体素子40Hのソース電極40Sから出た電流(ソース電流)がソース電極40Sの近傍で合流するのを抑制することができる。つまり、ソース電流の合流地点が、平面視においてソース電極40Sから遠ざかる。したがって、2つの半導体素子40Hの並列回路において、ソース配線のインダクタンス $L_s$ を、スリット653を設けない構成に較べて大きくすることができる。インダクタンス $L_s$ が大きいため、2つの半導体素子40Hの特性にばらつき(ずれ)があっても、スイッチング時の過渡電流アンバランスを抑制することができる。スリット653を設けることで、半導体素子40Hの高集積化を維持したまま過渡電流アンバランスを抑制することができる。

[0158] 本実施形態では、スリット643が、隣り合う半導体素子40Lの間から、Y方向であってN端子91N側に延びている。スリット643は、半導体素子40Lのソース電極40Sから電流の流れる側に延びている。これにより、各半導体素子40Lのソース電流経路をより長い距離で分離することができる。したがって、半導体素子40Lの並列回路において、ソース配線のインダクタンス $L_s$ をより大きくすることができる。つまり、過渡電流アンバランスの抑制効果を高めることができる。

[0159] 同様に、スリット653が、隣り合う半導体素子40Hの間から、Y方向であってアーム接続部80側に延びている。スリット653は、半導体素子40Hのソース電極40Sから電流の流れる側に延びている。これにより、各半導体素子40Lのソース電流経路をより長い距離で分離することができる。したがって、半導体素子40Hの並列回路において、ソース配線のインダクタンス $L_s$ をより大きくすることができる。つまり、過渡電流アンバランスの抑制効果を高めることができる。

[0160] 図30は、図29のXXX-XXX線に沿う断面図である。本実施形態では、継手部81、継手部81と中継配線55を接続する接合材103、継手部81と中継配線65を接続する接合材103が、中継配線55、65を電氣的に接続するアーム接続部80を構成する。継手部81は、基板50、60とは別部材である。アーム接続部80は、半導体素子40Hのソース電極40Sに接続された中継配線65と、半導体素子40Lのドレイン電極40Dに接続された中継配線55とを、電氣的に接続する。

[0161] <変形例>

上記した例では、複数の半導体素子40が、半導体素子40H、40Lをそれぞれ2つずつ含む例を示したが、これに限定されない。半導体素子40H、40Lの一方を2つ含む、他方をひとつ含む構成としてもよい。この場合、表面金属体62の2つの配線(64、65)のうち、複数の半導体素子40が並列接続されてひとつのアームを構成する配線にスリットを設ければよい。たとえば、半導体素子40Hを2つ含む、半導体素子40Lをひとつ含む構成の場合、N配線64にスリット643を設けず、半導体素子40Hが接続される中継配線65にスリット653を設ければよい。このように、複数の半導体素子40は、半導体素子40H、40Lのうちの少なくとも一方のアーム素子を2つ含んでもよい。

[0162] 並列接続される半導体素子40の数は2つに限定されない。3つ以上の半導体素子40が並列接続されて、ひとつのアームを構成してもよい。たとえば3つの半導体素子40Hを含む構成の場合、X方向に並んで配置された3



つの半導体素子40Hに対し、平面視において隣り合う半導体素子40Hの間にスリット653をそれぞれ設ければよい。複数の半導体素子40は、半導体素子40H、40Lのうちの少なくとも一方のアーム素子を複数含めばよい。両方のアーム素子を複数含む、つまり複数の半導体素子40Hと、複数の半導体素子40Lを含んでもよい。

[0163] N端子91Nの配置は、上記した例に限定されない。たとえばP端子91Pが封止体30の側面30cから突出し、N端子91Nが側面30dから突出する構成としてもよい。この場合、N配線64のパターンは、たとえばP配線54や中継配線55に類似の形状となる。つまり、基部640から封止体30の側面30d側に、延設部641が延びる。この構成の場合にも、スリット643は、少なくとも半導体素子40Lの間に設けられればよい。また、スリット643を、半導体素子40Lの対向領域から、対向領域の外側であってN端子91N側に延びる構成とすることで、インダクタンスLsをより大きくすることができる。

[0164] 半導体素子40の間に設けるスリット643、653をひとつとしたが、これに限定されない。スリット643、653の少なくとも一方を複数としてもよい。

[0165] スリット643、653が、表面金属体62の端部のひとつに開口する例を示したが、これに限定されない。たとえば図31および図32に示す例では、スリット643が、基部640の対向辺640aから端部640cまで、Y方向に延びている。スリット643は、基部640、ひいてはN配線64を二分割している。スリット643は、半導体素子40Lの対向領域を横切っている。分割されたN配線64のひとつに半導体素子40Lのひとつが配置され、N配線64の他のひとつに半導体素子40Lの他のひとつが配置されている。同様に、スリット653は、中継配線65の端部652から端部650まで、Y方向に延びている。スリット653は、中継配線65を二分割している。分割された中継配線65のひとつに半導体素子40Hのひとつが配置され、中継配線65の他のひとつに半導体素子40Hの他のひとつ

が配置されている。

[0166] スリット643、653は互いに連なり、Y方向に延びるひとつのスリットをなしている。表面金属体62は、仮想線CL1に対して略線対称である。図33は、ソース電流経路を示している。実線矢印は半導体素子40Hのソース電流経路を示し、破線矢印は半導体素子40Lのソース電流経路を示している。上記したように、スリット643が、N配線64を二分割している。これにより、半導体素子40Lのひとつのソース電流と、他のひとつのソース電流が、基板60上において合流しない。ソース電流の合流地点がより遠ざかるため、ソース配線のインダクタンス $L_s$ をさらに大きくすることができる。

[0167] 同様に、スリット653が、中継配線65を二分割している。これにより、半導体素子40Hのソース電流と他のひとつソース電流が、基板60上において合流しない。ソース電流の合流地点がより遠ざかるため、ソース配線のインダクタンス $L_s$ をさらに大きくすることができる。以上により、過渡電流アンバランスの抑制効果を高めることができる。図31、図32、および図33は、変形例を示す図である。図31は、図28に対応している。図32は、図11に対応している。図33は、図29に対応している。

[0168] 図31～図33に示す例では、中継配線65の分割に合わせて、アーム接続部80を中継配線65と同数に分割している。アーム接続部80は、中継配線65に対して個別に接続されている。これによれば、アーム接続部80においてもソース電流が合流しないため、インダクタンス $L_s$ をより大きくすることができる。

[0169] 上記した変形例の構成において、さらに基板50の表面金属体52にスリットを設けてもよい。図34および図35に示すように、表面金属体52のうち、中継配線55は、スリット553を有している。スリット553は、中継配線55の端部551aに開口している。端部551aは、Y方向においてP配線54と対向している。スリット553は、Y方向に延び、2つに分割されたアーム接続部80を横切って、半導体素子40Lの対向領域（間

)に達している。スリット553は、半導体素子40Lの対向領域の下端近傍まで設けられている。

[0170] このような構成を採用すると、図35に示すように、一組の半導体素子40H、40Lによる第1の電流経路と、別の組の半導体素子40H、40Lによる第2の電流経路とが、半導体装置20内において、ほぼ完全に分離される。電流の合流地点は、N端子91Nの外に設けられる。このため、ソース配線のインダクタンス $L_s$ をさらに大きくすることができる。図34および図35は、変形例を示す図である。図34は、図32に対応している。図35は、図33に対応している。なお、半導体装置20は、複数のN端子91Nを接続するNバスバーを備えてもよい。この場合、Nバスバーで電流が合流する。N端子91Nを接続するNバスバーを、たとえば平滑コンデンサ5側が備えてもよい。

[0171] アーム接続部80が、継手部81と、継手部81の両端側に配置される接合材103により構成される例を示したが、これに限定されない。図36に示す例では、継手部81が、基板60と一体的に設けられている。継手部81は、中継配線65からZ方向に延びる突起部として設けられている。導電スペーサ70も、継手部81同様、突起部として表面金属体62と一体的に設けられている。

[0172] 突起部を有する表面金属体62は、たとえば異形条の金属板をプレス加工によりパターンニングし、絶縁基材61に貼り付けることで形成してもよい。突起部を有する表面金属体62は、厚Cuをエッチングすることで形成してもよい。基板60とは別部材の金属体を表面金属体62に直接接合することで形成してもよい。図36に示す構成では、中継配線65の突起部である継手部81と、継手部81の先端と中継配線55との間に介在する接合材103が、アーム接続部80を構成する。図36は、図30に対応する図である。

[0173] 図37に示す例では、継手部81を排除した構成としている。接合材103が、中継配線55、65を電氣的に接続している。接合材103が、アーム

ム接続部80を構成する。図37では、導電スペーサ70も排除しており、半導体素子40のソース電極40Sは、接合材101を介して表面金属体62に接続されている。図示を省略するが、アーム接続部80が、接合材103を備えず、継手部81のみを備える構成としてもよい。この場合、継手部81は、中継配線55、65に直接接合される。

[0174] 基板50、60の回路パターンは、上記した例に限定されない。図38に示す基板60は、図24に示した回路パターンに、スリット643、653を適用した例を示している。図38に示す例において、スリット643は、隣り合う半導体素子40Lの間に設けられている。スリット643は、半導体素子40Lの間から、Y方向であってN端子91N側、つまりソース電流の流れる側に延びている。スリット653は、隣り合う半導体素子40Hの間に設けられている。スリット653は、半導体素子40Hの間から、Y方向であってアーム接続部80側に延びている。

[0175] 本実施形態において、外部接続端子90の配置は、図示した例に限定されない。P端子91Pは、たとえばX方向の両端で、P配線54に接続されてもよい。N端子91Nは、たとえばX方向の両端でN配線64に接続されてもよい。この場合、N端子91Nは、延設部641に接続されてもよい。N配線64から延設部641を排除し、基部640に接続されてもよい。出力端子92は、たとえばX方向の両端で中継配線55に接続されてもよい。

[0176] 本実施形態に記載の構成は、第1実施形態およびその変形例に記載の構成のいずれとも組み合わせが可能である。

[0177] (第3実施形態)

この実施形態は、先行する実施形態を基礎的形態とする変形例であり、先行実施形態の記載を援用できる。半導体素子の熱を効果的に逃がすため、本実施形態に記載のように、半導体素子よりも上方の厚みと下方の厚みとが所定の関係を満たすようにしてもよい。

[0178] <高温時の反り>

鋭意検討により、樹脂を材料とする絶縁基材51、61を採用し、フィラ

一の添加によって線膨張係数を金属体52、53、62、63に近づけても、図39に示すように半導体装置20に反りが生じ得ることが明らかとなった。図39は、半導体素子40の動作時、つまり高温時の半導体装置20の状態を示している。図中の一点鎖線は、反りの方向を示す参考線である。

[0179] 図39に示す構成は、先行実施形態（図5参照）に記載の構成と同様である。図39では、便宜上、外部接続端子90を省略して図示している。図39では、半導体装置20と冷却器120の熱交換部121とが、所定方向であるZ方向に並んで配置されている。熱交換部121は、半導体装置を挟むように、Z方向において半導体装置20の両側に配置されている。熱交換部121のそれぞれと半導体装置20の間には、シリコングルなどの熱伝導部材130が配置されている。冷却器120は、熱交換部121の流路内に冷媒が流通することで、半導体装置20を冷却する。流路に流す冷媒としては、水やアンモニアなどの相変化する冷媒や、エチレングリコール系などの相変化しない冷媒を用いることができる。熱伝導部材130は、サーマルインターフェイス材料（TIM）と称されることがある。熱伝導部材130は、熱交換部121と半導体装置20との対向面に追従し、対向面間の隙間を埋める。

[0180] 上記したように、半導体素子40において、高電位側の主電極であるドレイン電極40Dのほうが、低電位側の主電極であるソース電極40Sよりも電極面積が大きい。また、ソース電極40Sと基板60との間には導電スペーサ70が介在するのに対し、ドレイン電極40Dと基板50との間には導電スペーサ70が介在しない。つまり、熱抵抗は、半導体素子40から基板50への伝熱経路のほうが、半導体素子40から基板60への伝熱経路よりも小さい。このような構成の半導体装置20においては、基板50側への放熱を効果的に行うことが求められる。

[0181] 図39に示すように基板50側が凹、基板60側が凸となる反りが生じると、露出面である基板50の裏面50bと熱交換部121との対向距離が長くなり、介在する熱伝導部材130が厚くなる。これにより、基板50と熱

交換部 121 との間の熱抵抗が増大し、半導体装置 20 と冷却器 120（熱交換部 121）と間で熱伝達（熱交換）し難くなる。半導体素子 40 の熱を効果的に逃がす、つまり半導体装置 20 を効率よく冷やすには、図 39 に示す反りの状態は好ましいものではない。図 39 では、半導体装置 20 の両面側に冷却器 120（熱交換部 121）を配置する両面冷却構造の例を示した。しかしながら、Z 方向において基板 50 側にのみ冷却器 120 を配置した片面冷却構造についても、同様の課題がある。

[0182] <半導体装置の構造>

鋭意検討により、半導体装置 20 において半導体素子 40 よりも基板 50 側の部分の厚みと基板 60 側の部分の厚みとの大小関係により、半導体装置 20 の反りを制御できることが明らかとなった。本実施形態の半導体装置 20 は、この知見に基づいた構成を有している。図 40 は、本実施形態の半導体装置 20 を示す断面図である。図 40 では、半導体装置 20 に反りのない理想的な状態を示している。

[0183] 本実施形態の半導体装置 20 は、先行実施形態に記載の構成（図 2～図 13 参照）と同様の構成を有している。図 40 では、図 39 同様、半導体装置 20 とともに、冷却器 120 の熱交換部 121 と、熱伝導部材 130 を示している。つまり、図 40 は、半導体装置 20、冷却器 120、および熱伝導部材 130 を備える半導体モジュール 140 を示している。半導体モジュール 140 は、一例として、一对の熱交換部 121 にて半導体装置 20 を挟む両面冷却構造を有している。半導体装置 20 は、所定方向である Z 方向において冷却器 120（熱交換部 121）と並んで配置されている。冷却器 120 は、半導体装置 20 の両側に配置されている。

[0184] 裏面金属体 53、63 は、基板 50、60 の裏面 50b、60b として、封止体 30 から露出している。冷却器 120 の熱交換部 121 のひとつは、封止体 30 の一面 30a および裏面 50b に対向配置され、熱交換部 121 の他のひとつは封止体 30 の裏面 30b および裏面 60b に対向配置されている。半導体装置 20 と熱交換部 121 との対向面間には、熱伝導部材 13

0がそれぞれ配置されている。熱伝導部材130は、半導体装置20および熱交換部121に密着している。

[0185] 半導体装置20は、半導体素子40よりも基板50側の厚み $T_1$ と、半導体素子40よりも基板60側の厚み $T_2$ とが $T_1 \geq T_2$ の関係を満たすように構成されている。その他の構成については、先行実施形態（図5参照）に記載の構成と同様である。厚み $T_1$ は、接合材101、導電スペーサ70、接合材102、および基板60のそれぞれの厚みのトータルの厚みである。厚み $T_2$ は、接合材100および基板50のそれぞれの厚みのトータルの厚みである。 $T_1 \geq T_2$ の関係を満たすため、基板50は、基板60よりも厚い。基板50は、導電スペーサ70よりも厚い。基板50において、金属体52、53は絶縁基材51よりも厚い。基板60において、金属体62、63は、絶縁基材61よりも厚い。厚みの関係を除く部分の構成は、第1実施形態に記載の構成と同様である。

[0186] <シミュレーション結果>

図41～図43は、熱応力シミュレーションの結果を示している。図41は、図40に示した半導体装置20の室温（RT）時の状態を示している。図42は、図40に示した半導体装置20の高温時の状態を示している。高温時とは、通電により半導体素子40が発熱しているとき、つまり半導体素子40の動作時である。図41および図42に示すように、高温時には半導体装置20に反りが生じる。本実施形態では、上記したように $T_1 \geq T_2$ の関係を満たしているため、図42に破線矢印で示すように、基板50側の膨張量のほうが基板60側の膨張量よりも大きい。金属体52、53、62、63を構成するCuの線膨張係数をもっとも大きく、基板50が厚いからである。これにより、第1基板である基板50側に凸、第2基板である基板60側に凹の反りが生じる。図42中の一点鎖線は、反りの方向を示す参考線である。

[0187] 図43は、厚み $T_1$ 、 $T_2$ の比と、高温時における反り量の関係を示している。このシミュレーションにおいて、半導体素子40、導電スペーサ70

、および接合材100、101、102については同一（共通）とし、基板50および基板60の厚みを調整して、厚み比 $T1 : T2$ が所定値となるように調整した。材料構成については、同一（共通）とした。図43に示す縦軸は反り量を示しており、任意単位（a. u.）である。反り量は、0（ゼロ）よりも上方の場合に基板50側に凸、基板60側に凹の反りであることを示し、0（ゼロ）よりも下方の場合に基板50側に凹、基板60側に凸の反りであることを示している。 $T1 : T2$ は、 $1 : 2$ 、 $1 : 1.3$ 、 $1 : 1.5$ の4水準とした。

[0188] 図43に示すように、 $T1 : T2 = 1 : 2$ の場合、基板50側に凹、基板60側に凸の反りが生じ、基板60側に凸の反り量が4水準の中で最大であった。 $T1 : T2 = 1 : 1.3$ の場合、基板50側に凹、基板60側に凸の反りが生じ、基板60側に凸の反り量は $T1 : T2 = 1 : 2$ よりも小さくなった。 $T1 : T2 = 1 : 1$ にすると、基板50側に凸、基板60側に凹の反りに転じた。 $T1 : T2 = 1.5 : 1$ にすると、基板50側に凸、基板60側に凹の反りが生じ、基板50側に凸の反り量が4水準の中で最大であった。

[0189] このように、 $T1 < T2$ の場合には、基板50側に凹、基板60側に凸の反りが生じ、 $T1 \geq T2$ の場合には、基板50側に凸、基板60側に凹の反りを生じることが明らかとなった。つまり、 $T1 \geq T2$ の関係を満たすことで、高温時に生じる反りを、基板50側に凸、基板60側に凹の反りに制御できることが明らかとなった。また、 $T1$ に対して $T2$ が大きいほど基板60側に凸の反り量が大きくなり、 $T2$ に対して $T1$ が大きいほど基板50側に凸の反り量が大きくなることが明らかとなった。

[0190] <第3実施形態のまとめ>

本実施形態では、半導体装置20が、上記した厚み $T1 \geq$ 厚み $T2$ の関係を満たしている。半導体素子40と基板50との間に導電スペーサ70を介さない側の厚み $T1$ が、半導体素子40と基板60との間に導電スペーサ70を介する側の厚み $T2$ 以上である。これにより、半導体素子40の動作時



(高温時)において、半導体装置20に、基板50側に凸、基板60側に凹の反りが生じる。よって、放熱性に対する寄与率が高い基板50側における半導体装置20と冷却器120(熱交換部121)との対向距離を、厚み $T_1 < T_2$ の関係を満たす構成に較べて狭くすることができる。対向距離が狭くなるため、半導体装置20と冷却器120との間の熱抵抗が小さくなる。これにより、半導体素子40の生じた熱を半導体装置20の外部に効率よく逃がすことができる。換言すれば、半導体装置20の冷却効率を高めることができる。

[0191] 具体的には、半導体装置20と冷却器120との間に介在する熱伝導部材130の厚みが、厚み $T_1 < T_2$ の関係を満たす構成に較べて薄くなる。これにより、半導体装置20と冷却器120との間の熱抵抗が小さくなり、半導体装置20と冷却器120との間で熱交換しやすくなる。よって、半導体素子40の生じた熱を半導体装置20の外部に効率よく逃がすことができる。

[0192] 本実施形態では、裏面金属体53が封止体30から露出している。裏面金属体53が封止体30により覆われる構成に較べて、放熱性を高めることができる。同様に、裏面金属体63が封止体30から露出している。裏面金属体63が封止体30により覆われる構成に較べて、放熱性を高めることができる。

[0193] <変形例>

両面放熱構造の例を示したが、これに限定されない。半導体装置20は、主として基板50側から効率よく熱を逃がしたい。よって、半導体装置20に対し、Z方向において基板50側のみに冷却器120(熱交換部121)を配置してもよい。このような片面放熱構造においても、 $T_1 \geq T_2$ の関係を満たすことで高温時に基板50側に凸の反りとなる。これにより、半導体装置20と冷却器120との間の熱抵抗を小さくなる。よって、半導体素子40の生じた熱を効率よく逃がすことができる。

[0194] 裏面金属体53、63の両方が、封止体30から露出する例を示したが、

これに限定されない。たとえば裏面金属体53のみが露出する構成としてもよい。

[0195] 半導体装置20が、上アーム9Hを構成する半導体素子40Hと、下アーム9Lを構成する半導体素子40を備える例を示したが、これに限定されない。アームのひとつを構成する半導体素子40のみを備えてもよい。半導体装置20は、たとえばひとつの半導体素子40のみを備えてもよい。半導体装置20は、半導体素子40と、半導体素子40を挟むように配置された一对の基板50、60と、半導体素子40と基板60との間に介在する導電スペーサ70を備えればよい。

[0196] 基板50において、金属体52、53の厚みの関係については特に言及しなかった。たとえば図44に示すように、表面金属体52を裏面金属体53より厚くしてもよい。半導体素子40の第1主電極であるドレイン電極40Dは表面金属体52に接合されている。表面金属体52と半導体素子40との間の熱抵抗は小さい。半導体素子40に近い表面金属体52を厚くすることで、半導体素子40の生じた熱を効果的に拡散させることができる。つまり、半導体素子40の熱を、効率よく逃がすことができる。図44は、変形例を示す断面図である。図44は、図41に対応している。

[0197] 図44に示すように、表面金属体62を裏面金属体63より厚くしてもよい。半導体素子40に近い表面金属体62を厚くすることで、半導体素子40の生じた熱を効果的に拡散させることができる。

[0198] 上記したように、両面に主電極を有する半導体素子40の熱は、主として熱抵抗の小さい基板50側に伝わる。このため、図45に示すように、表面金属体62を裏面金属体63より薄くしてもよい。これにより、基板60の厚みを薄くし、ひいては半導体装置20の体格を小型化することが可能となる。厚い金属体が不要となるため、コストを低減することもできる。図45は、変形例を示す断面図である。図45は、図44に対応している。図45では、表面金属体52が裏面金属体53よりも厚く、表面金属体62が裏面金属体63よりも薄い。よって、半導体素子40の熱を効率よく逃がしつつ

、体格小型化や低コスト化を図ることができる。

[0199] 本実施形態に記載の構成は、第1実施形態、第2実施形態、および変形例に記載の構成のいずれとも組み合わせが可能である。

[0200] (第4実施形態)

この実施形態は、先行する実施形態を基礎的形態とする変形例であり、先行実施形態の記載を援用できる。接続信頼性を高めるため、本実施形態に記載のように、基板と信号端子とが所定の位置関係を満たすようにしてもよい。

[0201] <半導体装置>

まず、図46および図47に基づき、本実施形態の半導体装置20について説明する。図46は、本実施形態に係る半導体装置20において、信号端子93の周辺を示している。図46では、基板50と信号端子93との位置関係を示すために、半導体装置20の要素の一部を省略して図示している。図47は、図46のXLVII-XLVII線に沿う断面図である。図46および図47では、一例として、下アーム9L側の信号端子93Lについて説明する。

[0202] 本実施形態の半導体装置20は、先行実施形態に記載の構成(図2~図13参照)と同様の構成を有している。図46に示すように、半導体装置20は、2つの半導体素子40Lを備えている。半導体素子40Lは、一面に第1主電極であるドレイン電極40Dを有し、裏面に第2主電極であるソース電極40Sと信号用のパッド40Pを有している。半導体装置20は、信号端子93Lを4本備えている。各信号端子93Lは、Y方向に延設されて、封止体30の側面30dから外部に突出している。4本の信号端子93Lは、Z方向の平面視において出力端子92の間でX方向に並んで配置されている。

[0203] <信号端子の形状および配置>

次に、図46および図47に基づき、信号端子93の形状および配置などについて説明する。

[0204] 図46に示すように、各信号端子93Lは、平面視において基板50に重

なる重なり部930と、基板50に重ならない非重なり部931を有している。重なり部930は、Z方向において基板50に対向している。

[0205] 重なり部930は、信号端子93Lにおいて、半導体素子40L側の端部から所定範囲の部分である。非重なり部931は、重なり部930を除く部分である。重なり部930は、ドレイン電極40Dが電氣的に接続される基板50のうち、絶縁基材51に重なっている。重なり部930の全域が絶縁基材51に重なっている。重なり部930は、絶縁基材51において表面金属体52から露出する露出部510に重なっている。このように、信号端子93Lは、基板50上まで延設されている。つまり、信号端子93Lは、平面視において基板50に重なる位置まで差し込み配置されている。

[0206] 4本のうち、2本の信号端子93Lは、重なり部930は、主部930aと、突出部930bを有している。他の2本の信号端子93Lは、突出部930bを有していない。主部930aは、信号端子93Lの主たる延設方向であるY方向に延びている。突出部930bは、主部930aに連なっており、主部930aから突出している。突出部930bは、主部930aとは異なる方向に延びている。突出部930bは、分枝部と称されることがある。主部930aの平面形状は、平面略L字状、略Y字状、略T字状など多様な形状を採用できる。図46に示す例では、信号端子93Lのひとつが平面略L字状をなし、信号端子93Lの他のひとつが平面略T字状をなしている。

[0207] 先行実施形態（図11参照）に記載したように、表面金属体52の中継配線55は、切り欠き550を有している。信号端子93Lの重なり部930は、絶縁基材51において、切り欠き550から露出する部分に重なっている。4本の信号端子93Lは、平面視において出力端子92の間でX方向に並んで配置されている。各信号端子93Lは、タイバー痕93aを有している。タイバー痕93aは、先行実施形態に記載（図10参照）したように、リードフレーム94のタイバー94aを切除する際に、信号端子93Lの側面に残る痕跡である。タイバー痕93aは、切断痕と称されることがある。

各信号端子93Lは、X方向における両側面にタイバー痕93aを有している。タイバー痕93aは、非重なり部931において、封止体30の外部位置に設けられている。

[0208] 各信号端子93Lは、図47に示すように、接合部93bと、先端部93cと、屈曲部93dと、延設部93eを有している。接合部93bは、接続部材であるボンディングワイヤ110が接合された部分である。接合部93bは、好ましくは、XY平面に略平行な部分を含む。接合部93bが、信号端子93Lにおいて絶縁基材51（露出部510）の表面にもっとも近い部分である。本実施形態の接合部93bは、絶縁基材51の表面に対して浮いている。接合部93bは、絶縁基材51に接触しておらず、接合部93bの下面と絶縁基材51の表面との隙間には、封止体30が入り込んで隙間を埋めている。ボンディングワイヤ110は、ソース電極40Sと同一面に形成されたパッド40Pと信号端子93Lとを電氣的に接続している。

[0209] 先端部93cは、接合部93bよりも先端側、つまり半導体素子40（40L）側の部分である。先端部93cは、接合部93bよりも上方、つまりZ方向において絶縁基材51の表面から離れた位置に配置されている。先端部93cは、接合部93bから離れるほど上方に持ち上がっている。先端部93cは、ZY断面においてR形状を有している。屈曲部93dは、接合部93bと、接合部93bよりも後端側の部分である延設部93eとの間に設けられている。屈曲部93dは、延設部93eを接合部93bよりも上方、つまり絶縁基材51の表面から離れた位置とするように屈曲している。屈曲部93dは、曲げ加工により、信号端子93の他の部分、具体的には接合部93b、先端部93c、および延設部93eよりも断面積が小さい。つまり細い。延設部93eは、接合部93bよりも後端側の部分である。延設部93eは、Y方向に延び、封止体30の内外にわたって配置されている。

[0210] 接合部93b、先端部93c、屈曲部93dの少なくとも一部は、上記した重なり部930に含まれる。延設部93eの少なくとも一部は、非重なり部931に含まれる。本実施形態では、延設部93eの全域が非重なり部9

31に含まれている。各信号端子93Lは、プレス打ち抜きにより形成されている。信号端子93Lにおいて、絶縁基材51との対向面がプレスR面93fであり、対向面の裏面が打ち抜きによりバリの生じるバリ面93gである。上記以外の構成は、第1実施形態に記載の構成と同様である。

[0211] <ボンディングワイヤの接続方法>

次に、図48に基づき、上記した構造の信号端子93とボンディングワイヤ110との接続方法について説明する。図48は、ワイヤボンディングを説明する図である。図48に示す符号111は、信号端子93Lを押さえる治具である。符号112は、超音波接合用のツールである。ツール112は、超音波接合装置と称されることがある。図48に示す一点鎖線は、治具111に押されて撓んだ信号端子93Lの位置を示している。

[0212] 図48に示すように、まず、信号端子93Lの重なり部930が絶縁基材51に重なるように位置決めし、ワイヤ110aを接合する部分にセットする。そして、治具111によりZ方向に加圧して信号端子93Lを弾性変形させ、重なり部930を絶縁基材51の表面に接触させる。治具111は、信号端子93Lの重なり部930またはその近傍を押さえる。

[0213] そして、信号端子93Lが絶縁基材51に接触した状態で、ツール112により超音波接合を行う。絶縁基材51によって信号端子93Lを受けするため、受け治具を別途用意しなくてもよい。超音波接合が完了してツール112および治具111を信号端子93Lから離すと、弾性変形状態から解放されて加圧前の位置に戻る。信号端子93Lは、リードフレーム94の一部である。信号端子93Lはタイバー94aによって外周フレーム94bに支持されているため、加圧力が解放されると元の位置に戻る。

[0214] 以上においては、信号端子93Lを例に説明した。しかしながら、上記構成を上アーム9H側の信号端子93Hに適用してもよい。信号端子93H、93Lがともに、上記構成を有してもよい。先行実施形態に記載の構成(図11参照)では、信号端子93H、93Lのそれぞれが、絶縁基材51の露出部に重なっている。表面金属体52のP配線54は切り欠き540を有し

ており、信号端子93Hは切り欠き540から露出する絶縁基材51の表面に重なっている。

[0215] <第4実施形態のまとめ>

本実施形態では、信号端子93(93L)が、絶縁基材51の露出部510に重なっている。しかしながら、信号端子93は、露出部510に対して非接合である。つまり、信号端子93は、絶縁基材51、ひいては基板50に固定されていない。これにより、信号端子93は、半導体装置20を構成する各要素の公差内での寸法ばらつき、各要素を組み付ける際の組付けばらつきなどを吸収することができる。したがって、封止体30の成形時において、信号端子93における半導体素子40との電気的な接続部(接合部)に応力が集中するのを抑制することができる。この結果、接続信頼性の高い半導体装置20を提供することができる。

[0216] 本実施形態では、信号端子93を、基板50に重なる位置まで、つまり基板50上まで、差し込んで配置している。このような配置を採用することで、Y方向において信号端子93が半導体素子40(40L)のパッド40Pに近づく。よって、基板50と重ならない位置のみに信号端子93を配置する構成に較べて、接続部材であるボンディングワイヤ110の長さを短くすることができる。ボンディングワイヤ110の長さを短くできるため、トランスファモールディング法などによる封止体30の成形時において、ワイヤ流れ、ワイヤ流れによる短絡、ワイヤの断線などが生じるのを抑制することができる。

[0217] 本実施形態では、信号端子93の重なり部930が、絶縁基材51の露出部510の表面に対して浮いている。そして、重なり部930の下面と露出部510の表面との間に、封止体30が介在している。封止体30は、接合部93bと露出部510との間にも介在している。これによれば、板厚方向において製造ばらつきが大きくても、ばらつきを吸収することができる。また、信号端子93が絶縁基材51の上方に位置するため、裏面金属体53との絶縁距離を確保しやすくなる。

- [0218] 本実施形態では、表面金属体52が、切り欠き550（540）を有している。切り欠き550は、Z方向に直交する一方向であるY方向の端部に開口している。そして、信号端子93の重なり部930は、切り欠き550から露出する露出部510の表面に重なっている。このように、基板50の表面金属体52に切り欠き550を設けることで、表面金属体52と信号端子93との絶縁距離を確保しつつ、基板50の体格の増大を抑制することができる。
- [0219] 本実施形態では、信号端子93の非重なり部931は、タイバー痕93aを有している。上記したように、信号端子93Lは、リードフレーム94の一部であり、タイバー94aによって外周フレーム94bに支持されている。したがって、加圧によって信号端子93を撓ませて絶縁基材51の露出部510に接触させ、この接触状態で超音波接合によりボンディングワイヤ110を接合することができる。そして、接合完了後に加圧力を開放することで、元の位置に戻る。
- [0220] 本実施形態では、信号端子93が、接合部93bと延設部93eの間に屈曲部93dを有している。屈曲部93dにより、延設部93eは、Z方向において接合部93bよりも露出部510（絶縁基材51）から離れた位置に配置されている。このように屈曲部93dを有することで、Z方向の体格増大を抑制しつつ、信号端子93と裏面金属体53との絶縁距離を確保することができる。
- [0221] 本実施形態では、信号端子93が先端部93cを有している。先端部93cは、Z方向において接合部93bよりも露出部510（絶縁基材51）から離れている。これにより、上記した接合時（超音波接合時）などにおいて、信号端子93の先端が絶縁基材51に傷をつけるのを抑制することができる。つまり、絶縁性能が低下するのを抑制することができる。特に本実施形態では、先端部93cが接合部93bから離れるほど上方に持ち上がっているため、先端部93cが絶縁基材51により接触し難い。また、先端部93cがZY断面においてR形状を有しているため、仮に接触したとしても絶縁



基材51に傷がつくのを抑制することができる。

[0222] 対向面がバリ面93gの場合、絶縁基材51に傷がつき、絶縁性能が低下する虞がある。本実施形態では、露出部510との対向面側がプレスR面93fとなり、対向面の裏面側がバリ面93gとなるように、信号端子93が構成されている。これにより、絶縁基材51の絶縁性能が低下するのを抑制することができる。

[0223] <変形例>

信号端子93と露出部510との非接合の構成は、上記した例に限定されない。たとえば図49では、信号端子93の重なり部930が、露出部510の表面との間に封止体が入り込まない程度のわずかな高さの隙間を有して、絶縁基材51上に浮いている。封止体30は、重なり部930の下面と露出部510の表面との間に空隙31を有している。信号端子93は、絶縁基材51（露出部510）に固定されていない。したがって、図47に示した構成と同等の効果を奏することができる。図49は、変形例を示す断面図であり、図47に対応している。

[0224] 図50では、信号端子93の重なり部930が、露出部510の表面に接触している。信号端子93は、絶縁基材51（露出部510）に接触はしているものの、固定されていない。したがって、図47に示した構成と同等の効果を奏することができる。図50は、変形例を示す断面図であり、図47に対応している。なお、接合部93bの下面の一部が絶縁基材51に接触し、他の一部が非接触の配置としてもよい。

[0225] 図47に示した例では、基板60が、平面視において信号端子93と重ならないように配置されていた。つまり、信号端子93の上方には基板60が配置されていなかった。このような配置を採用すると、基板60の体格を小さくすることができる。また、表面金属体62と信号端子93との絶縁距離を確保しやすくなる。しかしながら、信号端子93と基板60の位置関係は、図47に示す例に限定されない。たとえば図51に示すように、信号端子93の重なり部930が、基板60とも重なっている。基板60の表面金属

体62は、平面視において重なり部930および絶縁基材51の露出部510と重なっている。これによれば、放熱性を向上することができる。図51は、変形例を示す断面図であり、図47に対応している。

[0226] 図52では、図51に対して、表面金属体62を、信号端子93の重なり部930と重ならないようにパターンニングしている。絶縁基材61および裏面金属体63は、重なり部930の上方に位置している。これによれば、表面金属体62を小さくすることで、表面金属体62と信号端子93との絶縁距離を確保しやすくなる。裏面金属体63が大きいため、放熱性を高めることができる。図52は、変形例を示す断面図であり、図47に対応している。

[0227] 信号端子93を基板50上に差し込むことで、ボンディングワイヤ110（接続部材）の長さを短くできる例を示した。これに代えて、図53～図55に示す中継基板150を用いることで、ボンディングワイヤ110の長さを短くしてもよい。図53は、変形例を示す平面図であり、図46に対応している。図53では、基板50、信号端子93、および中継基板150の位置関係を示すために、半導体装置20の要素の一部を省略して図示している。図54は、中継基板を示す断面図である。図55は、図53のLV-LV線に沿う断面図である。ここでは、一例として、中継配線55および信号端子93Lを示すが、P配線54および信号端子93Hについても同様の構成を採用することができる。

[0228] 半導体装置20は、中継基板150をさらに備えている。図53および図55に示すように、中継基板150は、基板50の表面金属体52（中継配線55）上に配置されている。図54に示すように、中継基板150は、絶縁基材151と、絶縁基材151に配置された導体部152を有している。導体部152の一部は、配線機能を提供する。中継基板150は、プリント基板、配線基板と称されることがある。

[0229] 導体部152は、ランド152a、152bを有している。ランド152a、152bは、中継基板150の一面に露出している。具体的には、絶縁

基材151の一面151a上に設けられたソルダレジスト153から露出している。ランド152aは、ボンディングワイヤ110を介して、パッド40Pに電氣的に接続されている。信号端子93は、平面視において基板50と重なっている。信号端子93は、ランド152bに接続されている。

[0230] 導体部152は、ランド152a、152b以外の配線152cおよびビア導体152dを有している。配線152cの少なくとも一部は、絶縁基材151の内部に配置された内層配線である。ランド152aとランド152bとは、配線152cおよびビア導体152dを介して電氣的に接続されている。複数のランド152aは、2つの半導体素子40のゲート電極用のパッド40Pに個別に接続された2つのランド152aを含む。ゲート電極用の2つのランド152aは、配線152cおよびビア導体152dを介して、ゲート電極用のひとつのランド152bに電氣的に接続されている。

[0231] このように、中継基板150を用いると、ボンディングワイヤ110の接続対象（ランド152a）をパッド40Pに近づけることができる。これにより、パッド40Pと信号端子93とを電氣的に接続するボンディングワイヤ110の長さを短くすることができる。また、中継基板150内において配線152cを自由に引き回すことができる。これにより、半導体素子40が並列接続される構成において、ボンディングワイヤ110が交差するのを回避することができる。したがって、封止体30の成形時にワイヤ同士の接触が生じるのを抑制することができる。また、プリント基板の微細配線技術により、図47に示した構成と同程度の体格小型化を図ることができる。

[0232] 導体部152は、さらに固定用ランド152eを有している。固定用ランド152eは、中継基板150を基板50に固定するためのランドである。固定用ランド152eは、電氣的な接続機能、つまり配線機能を提供しない。固定用ランド152eは、絶縁基材151の裏面151bに配置されている。固定用ランド152e（中継基板150）は、接合材154を介して、表面金属体52に接合されている。接合材154としては、たとえばはんだを用いることができる。

- [0233] このように、中継基板150を表面金属体52に固定するため、ワイヤボンディングを安定して行うことができる。接合材154として、Niボール入りのはんだを用いてもよい。この場合、Niボールにより、接合材154の厚みを制御することができる。また、中継基板150の傾きを抑制することができる。
- [0234] 導体部152が提供する配線機能は、絶縁基材151により表面金属体52と電氣的に分離されている。たとえば絶縁基材151は、Z方向において、導体部152が配置されない非配置領域151cと、導体部152が配置された配置領域151dを有してもよい。Z方向において、非配置領域151cは、絶縁基材151の中央に設けられており、両面側の表層に配置領域151dが設けられている。非配置領域151cは、コア層と称されることがある。このように、絶縁基材151が非配置領域151cを有することで、一面151a側に配置された、配線機能を提供する導体部152を、固定用ランド152e、ひいては表面金属体52と電氣的に分離することができる。
- [0235] ソルダレジスト153は、封止体30との密着性が低い。また、熱応力による封止体30の剥離は、中継基板150の外周端を起点に進展する。たとえば絶縁基材151は、ソルダレジスト153から露出する露出部151eを有してもよい。露出部151eは、絶縁基材151の一面151aにおいて外周縁部に設けられる。絶縁基材151は、ソルダレジスト153に較べて封止体30に対する密着性が高い。露出部151eにおいて、封止体30は、中継基板150に密着する。これにより、中継基板150に対する封止体30の剥離を抑制することができる。外周縁部において封止体30が密着するため、ソルダレジスト153から露出する、ランド152a、152bなどの導体部152を保護することができる。
- [0236] 図55に示すように、信号端子93(93L)は、第1延設部93hと、第2延設部93iと、屈曲部93jを有している。第1延設部93hおよび第2延設部93iはY方向に延びている。第1延設部93hは、封止体30

の内部に配置されている。第2延設部93iは、封止体30の内外にわたって配置されている。屈曲部93jは、第1延設部93hと第2延設部93iとの間に設けられている。第1延設部93hは屈曲部93jよりも先端側の部分であり、第2延設部93iは屈曲部93jよりも後端側の部分である。

[0237] 信号端子93は、突起部93kを有してもよい。突起部93kは、信号端子93の先端付近に設けられている。突起部93kは、第1延設部93hから、Z方向であってランド152b側に突出している。突起部93kは、ランド152bに接合されている。信号端子93において、第1延設部93hの先端部および突起部93kは、Z方向の平面視においてランド152bと重なる。第1延設部93hの先端部と突起部93kの連なる部分は厚肉部であり、信号端子93の他の部分は薄肉部である。このように突起部93kを設けることで、信号端子93（第1延設部93h）が表面金属体52から遠ざかるため、表面金属体52との間に絶縁距離が確保しやすくなる。

[0238] 図56は、図54とは別の例を示している。図56は、図54に対応している。図56では、中継基板150が絶縁基材51の露出部510に固定されている。この場合、接合材154および中継基板150の厚みにより、信号端子93と裏面金属体53との絶縁距離を確保することができる。接合材154として、上記したNiボール入りのはんだを用いると所定厚を確保できるため、絶縁距離を確保しやすくなる。また、中継基板150の傾きを抑制することができる。

[0239] 表面金属体52（中継配線55）は、たとえば図46に示したように切り欠き550を有することで、絶縁基材51を露出させる。たとえば表面金属体52は、面取り部554を有してもよい。面取り部554は、切り欠き550を規定する端面のうち、半導体素子40と中継基板150とを結ぶ仮想的な直線が交わる面に少なくとも設けられる。面取り部554は、端面の上端に設けられる。これにより、ボンディングワイヤ110と表面金属体52との絶縁距離を確保することができる。

[0240] 半導体装置20が、ソース電極40Sと電氣的に接続される基板60を備

える例を示した。つまり、一对の基板50、60を備える両面放熱構造の半導体装置20の例を示した。しかしながら、これに例に限定されない。ドレイン電極40D（第1主電極）が接続される基板50のみを備える、片面放熱構造の半導体装置20にも適用が可能である。裏面金属体53、63の両方が、封止体30から露出する例を示したが、これに限定されない。

[0241] 半導体装置20が、上アーム9Hを構成する半導体素子40Hと、下アーム9Lを構成する半導体素子40を備える例を示したが、これに限定されない。アームのひとつを構成する半導体素子40のみを備えてもよい。半導体装置20は、たとえばひとつの半導体素子40のみを備えてもよい。

[0242] 本実施形態に記載の構成は、第1実施形態、第2実施形態、第3実施形態、および変形例に記載の構成のいずれとも組み合わせが可能である。

[0243] （第5実施形態）

この実施形態は、先行する実施形態を基礎的形態とする変形例であり、先行実施形態の記載を援用できる。絶縁信頼性の確保と体格小型化とを両立するため、本実施形態に記載のように、接合材を介した金属部材と表面金属体との接続部を所定構造としてもよい。

[0244] <半導体装置>

まず、図57に基づき、本実施形態の半導体装置20について説明する。図57は、図5に対応している。

[0245] 本実施形態の半導体装置20は、先行実施形態に記載の構成（図2～図13参照）と同様の構成を有している。図57に示すように、半導体装置20は、半導体素子40（40H、40L）と、半導体素子40をZ方向において挟むように配置された基板50、60と、封止体30を備えている。基板50の表面金属体52は、半導体素子40の主電極であるドレイン電極40Dに接続されている。表面金属体52は、接合材104を介して、主端子であるP端子91P、出力端子92に接続されている。基板60の表面金属体62は、半導体素子40の主電極であるソース電極40Sに電氣的に接続されている。表面金属体62は、接合材104を介して、主端子であるN端子

91N（図示せず）に接続されている。封止体30は、半導体素子40、基板50、60、主端子それぞれの一部、および接合材104を封止している。

[0246] <主端子の接合構造>

次に、図57～図60に基づき、主端子の接合構造について説明する。図58は、図57の出力端子92の周辺をLVIII方向から見た平面図である。図58では、明確化のために、一部ハッチングを付している。図59は、図57に一点鎖線で示す領域LVIXを拡大した図である。図60は、図59から接合材104を排除した状態を示す図である。図59および図60では、便宜上、封止体30を省略して図示している。

[0247] 図57に示すように、主端子であるP端子91Pおよび出力端子92の基板50との接合構造が、先行実施形態に記載の構成（図5参照）とは異なる。図示しないが、主端子であるN端子91Nの接合構造も異なる。その他の構成については、先行実施形態に記載の構成と同様である。以下では、出力端子92を例に説明する。接合材104は、接合時に金属表面を濡れ拡がる。一例として、接合材104は、はんだである。

[0248] 図57に示すように、基板50は、Y方向において端部50c、50dを有している。端部50cは封止体30の側面30c側の端部であり、端部50dは側面30d側の端部である。出力端子92は、基板50の端部50dを跨いで、Y方向に延びている。Z方向の平面視において、出力端子92の一部は、表面金属体52（中継配線55）と重なっており、他の一部は重なっていない。図58～図60に示すように、出力端子92は、対向面920と、収容部921を有している。

[0249] 対向面920は、出力端子92の下面のうち、Z方向において基板50の表面金属体52（中継配線55）と対向する部分である。対向面920は、マクロ的には平坦面であり、理想的には全面で表面金属体52の上面52aに接触する。対向面920は、ミクロ的には表面に微小な凹凸を有しており、少なくとも一部が上面52aに接触する。対向面920は、メタルタッチ

面と称されることがある。対向面920は、平面視において、表面金属体52の端部52bと重なる位置からY方向に所定範囲の部分である。端部52bは、Y方向において封止体30の側面30d側の端面（側面）であり、上面52aに連なっている。端部52bは、端部50dの一部をなしている。対向面920は、平面略矩形状をなしている。

[0250] 収容部921は、対向面920に隣接して設けられ、接合材104の収容空間を提供する。たとえば収容部921は、対向面920に対して上面52aから離れる方向に凹んだ凹部である。凹部である収容部921は、Z方向成分を含む面であり、対向面920に連なる側面921aと、側面921aに連なる底面921bを有している。側面921aは、たとえばZ方向に略平行な面である。収容部921は、Y方向において出力端子92の先願側の側面である先端面922に開口している。収容部921は、X方向において出力端子92の両側の側面923、924に開口している。収容部921は、Y方向において出力端子92の先端面922から所定の範囲に設けられている。収容部921は、平面略矩形状をなしている。収容部921は、Y方向においてX方向と並んで設けられている。

[0251] 出力端子92は、対向面920を表面金属体52に接触させた状態で、接合材104を収容部921内に収容している。接合材104は、収容部921内だけに配置されてもよいし、図59に示すように、接合材104の一部が収容部921の外に配置されてもよい。図59では、接合材104が先端面922に対してフィレットを形成している。出力端子92は、収容部921に配置された接合材104を介して、表面金属体52に接続（接合）されている。

[0252] <主端子の接合方法>

出力端子92と表面金属体52との接合構造は、たとえば以下のようにして形成される。収容部921に接合材104（はんだ）が配置された状態で、対向面920が上面52aに強く接触するように、出力端子92における対向面920の上方部分をZ方向であって基板50側に加圧する。対向面9



20が上面52aに強く接触した状態で、リフローを行う。このため、リフロー時に接合材104は、対向面920側に濡れ拡がらないか、濡れ拡がったとしても、対向面920の表面の微小凹凸の凹に入り込む程度である。

[0253] <第5実施形態のまとめ>

本実施形態では、金属部材である出力端子92の対向面920が、表面金属体52の上面52aに接触（メタルタッチ）する。これにより、收容部921から対向面920側への接合材104の溢れを抑制することができる。これにより、意図せぬ方向への接合材104の濡れ拡がりを抑制し、絶縁信頼性を確保することができる。また、単一の部材である出力端子92に、收容部921と対向面920の両方を持たせている。この結果、絶縁信頼性と体格の小型化を両立できる半導体装置20を提供することができる。

[0254] 基板50を備える構成では、接合材104が、表面金属体52の端部52b（端面）、ひいては絶縁基材51上に濡れ拡がると、表面金属体52と同電位の部分が広がり、裏面金属体53との距離が近くなる。接合材104は、裏面金属体53に接触する虞もある。本実施形態では、対向面920が、收容部921よりも基板50の端部50d、つまり表面金属体52の端部52bに近い位置に設けられている。対向面920を端部52b側に配置することで、接合材104が、出力端子92および／または表面金属体52の表面を濡れ拡がり、端部52b、ひいては絶縁基材51まで到達するのを抑制することができる。これにより、体格を増大せずに、絶縁信頼性を高めることができる。

[0255] 上記したように、対向面および收容部を備える金属部材は、他の主端子であるP端子91P、N端子91Nにも適用することができる。P端子91Pは、接合材104を介して、基板50の表面金属体52（P配線54）に接続される。P端子91Pの対向面が表面金属体52に接触することで、P端子91Pの收容部から対向面側への接合材104の溢れを抑制することができる。図57に示すように、対向面を基板50の端部50c側に設けることで、接合材104が、表面金属体52の端部や絶縁基材51上に濡れ拡がる

のを抑制できる。

[0256] N端子91Nは、接合材104を介して、基板60の表面金属体62（N配線64）に接続される。N端子91Nの対向面が表面金属体62に接触することで、N端子91Nの収容部から対向面側への接合材104の溢れを抑制することができる。また、対向面を、図57に示す基板60の端部60c側に設けることで、接合材104が、表面金属体62の端部や絶縁基材61上に濡れ拡がるのを抑制できる。端部60cは、Y方向において封止体30の側面30c側の端面（側面）である。

[0257] <変形例>

対向面920と収容部921の配置は、上記した例に限定されない。たとえば図61および図62に示す構成を採用してもよい。図61は変形例を示す平面図であり、図58に対応している。図62は、図61に示すLXII方向から見た平面図である。この例では、収容部921が、側面923、924には開口せず、先端面922のみに開口している。収容部921は、側面である先端面922に開口921cを有している。

[0258] 対向面920は、第1対向部920aと、第2対向部920bを有している。第1対向部920aは、収容部921に対して開口921cとは反対側に設けられている。出力端子92の延設方向であるY方向において、第1対向部920aは、収容部921に隣接している。第2対向部920bは、X方向において収容部に隣接している。図61および図62に示す例では、対向面920が、一对の第2対向部920bを有している。一对の第2対向部920bは、X方向において収容部921を挟んでいる。対向面920は、平面略コの字状（略U字状）をなしている。対向面920が収容部921に対して三方に配置されているため、接合材104の収容部921からの溢れ方向を、開口921c側の一方向に制限することができる。これにより、絶縁信頼性をさらに高めることができる。

[0259] なお、対向面920が、第2対向部920bをひとつのみを備える構成としてもよい。この場合、対向面920は、平面略L字状をなす。対向面92

0が收容部921に対して二方に配置されているため、接合材104の收容部921からの溢れ方向を、図58の配置に対して制限することができる。これにより、絶縁信頼性を高めることができる。

[0260] 收容部921が、出力端子92の側面に開口する例を示したが、これに限定されない。また、收容部921の平面形状は、略矩形状に限定されない。たとえば図63に示すように、側面に開口を有さない收容部921を備えてもよい。図63は変形例を示す平面図であり、図58に対応している。図63において、收容部921は、平面略円形状をなしている。收容部921は、出力端子92の下面に開口する孔である。図63に示す收容部921は、未貫通の孔である。未貫通孔である收容部921は、上記した收容部921と同様に、対向面920に連なる側面921aと底面921bを有する。これに代えて、出力端子92の上面に開口する貫通孔を採用してもよい。貫通孔である收容部921は、底面921bを有さず、側面921aを有する。

[0261] 対向面および收容部を備える金属部材は、主端子に限定されない。たとえば図64および図65に示すように、上下アーム回路9を構成する半導体装置20において、継手部81に、対向面および收容部を設けてもよい。図64は変形例を示す断面図であり、図57に対応している。図65は、図64に一点鎖線で示す領域LXVを拡大した図である。図65では、便宜上、封止体30を省略して図示している。

[0262] 先行実施形態に記載したように、半導体装置20は、上アーム9Hを構成する第1半導体素子である半導体素子40Hと、下アーム9Lを構成する第2半導体素子である半導体素子40Lを備えている。継手部81は、半導体素子40Hのソース電極40Sと、半導体素子40Lのドレイン電極40Dを電氣的に接続している。継手部81は、Z方向に延びる金属柱状体である。継手部81の端部81aは、接合材103を介して、基板50の第1配線である中継配線55に接続されている。端部81aとは反対の端部81bは、接合材103を介して、基板60の第3配線である中継配線65に接続されている。表面金属体52は、中継配線55との間に所定の間隔を有して設

けられた第2配線であるP配線54を有している。表面金属体62は、中継配線65との間に所定の間隔を有して設けられた第4配線であるN配線64を有している。

[0263] 図64および図65に示す例では、継手部81の端部81a、81bのそれぞれに、対向面810および收容部811を設けている。対向面810および收容部811の構成は、上記した対向面920および收容部921と同様である。端部81aにおいて、対向面810は、表面金属体52（中継配線55）の上面52aに対向している。対向面810は、上面52aに接触している。收容部811は、対向面810に対して凹んだ凹部である。收容部811は、対向面810に連なる側面811aと、底面811bを有している。收容部811は、接合材103を收容している。

[0264] 対向面810および收容部811は、Y方向に並んで設けられている。対向面810は、中継配線55とP配線54を隔てる配線間ギャップ52G側、つまり継手部81が接続された中継配線55とは別の配線であるP配線54に近い位置に設けられている。收容部811は、Y方向において継手部81の側面812に開口しており、側面812とは反対の側面813には開口していない。收容部811は、側面812のみに開口してもよいし、側面812に隣接する2つの側面を含む3つの側面に開口してもよい。

[0265] このように、継手部81の対向面810が、表面金属体52に接触（メタルタッチ）する。これにより、收容部811から対向面810側への接合材103の溢れを抑制することができる。よって、絶縁信頼性と体格の小型化を両立できる半導体装置20を提供することができる。

[0266] また、接合材103が、表面金属体52の配線間ギャップ52G内に濡れ拡がると、中継配線55と同電位の部分が広がり、P配線54との距離が近くなる。接合材103は、P配線54に接触する虞もある。これに対し、上記した例では、対向面810が、收容部811よりもP配線54、つまり配線間ギャップ52Gに近い位置に設けられている。これにより、接合材103が、配線間ギャップ52Gに到達するのを抑制することができる。よって

、体格を増大せずに、絶縁信頼性を高めることができる。

[0267] 端部81bの構成は、端部81a側と同様である。端部81bにおいて、対向面810は、表面金属体62（中継配線65）の上面62aに対向している。対向面810は、上面52aに接触している。収容部811は、凹部である。収容部811は、接合材103を収容している。対向面810および収容部811は、Y方向に並んで設けられている。対向面810は、中継配線65とN配線64を隔てる配線間ギャップ62G側、つまり継手部81が接続された中継配線65とは別の配線であるN配線64に近い位置に設けられている。収容部811は、Y方向において継手部81の側面813に開口しており、側面812には開口していない。収容部811は、側面813のみに開口してもよいし、側面813に隣接する2つの側面を含む3つの側面に開口してもよい。

[0268] このように、継手部81の対向面810が、表面金属体62に接触（メタルタッチ）する。これにより、収容部811から対向面810側への接合材103の溢れを抑制することができる。よって、絶縁信頼性と体格の小型化を両立できる半導体装置20を提供することができる。また、対向面810が、収容部811よりもN配線64、つまり配線間ギャップ62Gに近い位置に設けられている。これにより、接合材103が、配線間ギャップ62Gに到達するのを抑制することができる。よって、体格を増大せずに、絶縁信頼性を高めることができる。

[0269] 上記した例では、金属部材の対向面による表面金属体の接触により、接合材の溢れを抑制した。この構成に、レーザ照射により形成される凹凸酸化膜をさらに追加することで、溢れを抑制する機能を高めてもよい。一例を、図66および図67に示す。図66は、図65に対応する断面図であり、便宜上、封止体30を省略している。図67は、図66に一点鎖線で示す領域LXV IIを拡大した図であり、表面金属体52のみを図示している。

[0270] 図66に示す例では、継手部81に対応して、表面金属体52、62のそれぞれに凹凸酸化膜520、620を設けている。以下では、凹凸酸化膜5

20を例に説明する。図67に示すように、表面金属体52は、母材521と、母材521の表面上に設けられた金属膜522および凹凸酸化膜520を有している。母材521は、表面金属体52の主たる部分をなしている。母材521は、たとえばCu系の材料を用いて形成されている。金属膜522は、母材521よりもはんだに対する濡れ性が高い材料を含んで形成されている。金属膜522は、上面52aの全域に形成されている。本実施形態の金属膜522は、母材521の表面の全域に形成されている。凹凸酸化膜520は、上面52aにおいて局所的に形成されている。

[0271] 凹凸酸化膜520は、金属膜522にレーザ光を照射することで、上面52aにおいて金属膜522上に局所的に形成されている。金属膜522は、Ni（ニッケル）を主成分とする下地膜と、Au（金）を主成分とする上地膜を有している。本実施形態では、下地膜として、P（リン）を含む無電解Niめっき膜を採用している。接合材103がはんだの場合、凹凸酸化膜520から露出する金属膜522のうち、接合材103が接触する部分の上地膜（Au）は、リフロー時にはんだ中に拡散する。金属膜522のうち、凹凸酸化膜520が形成される部分の上地膜（Au）は、凹凸酸化膜520を形成する際にレーザ光の照射により除去される。凹凸酸化膜520は、Niを主成分とする酸化物の膜である。たとえば、凹凸酸化膜520を構成する成分のうち、80%が $Ni_2O_3$ 、10%がNiO、10%がNiとなっている。

[0272] 金属膜522の表面の凹部523は、パルス発振のレーザ光の照射により形成される。1パルスごとに、ひとつの凹部523が形成される。凹凸酸化膜520は、レーザ光の照射により、金属膜522の表層部分が溶融、気化し、蒸着することで形成される。凹凸酸化膜520は、金属膜522由来の酸化膜である。凹凸酸化膜520は、金属膜522の主成分の金属（Ni）の酸化物の膜である。凹凸酸化膜520は、凹部523を有する金属膜522の表面の凹凸に倣って形成されている。凹凸酸化膜520の表面には、凹部523の幅よりも細かいピッチで凹凸が形成されている。すなわち、非常

に微細な凹凸（粗化部）が形成されている。

[0273] このような凹凸酸化膜520は、以下に示す工程により、形成することができる。まず、母材521上に金属膜522が形成された表面金属体52の上面52aに対して、パルス発振のレーザ光を照射し、金属膜522の表面を溶融および蒸発させる。パルス発振のレーザ光は、エネルギー密度が $0\text{ J}/\text{cm}^2$ より大きく $100\text{ J}/\text{cm}^2$ 以下で、パルス幅が $1\text{ }\mu\text{秒}$ 以下となるように調整される。この条件を満たすには、YAGレーザ、YVO<sub>4</sub>レーザ、ファイバレーザなどを採用することができる。たとえばYAGレーザの場合、エネルギー密度が $1\text{ J}/\text{cm}^2$ 以上であればよい。無電解Niめっきの場合、たとえば $5\text{ J}/\text{cm}^2$ 程度でも金属膜522を加工することができる。

[0274] このとき、レーザ光の光源と表面金属体52とを相対的に移動させることにより、レーザ光を走査し、複数の位置に順に照射する。レーザ光を照射し、金属膜522の表面を溶融、気化させることで、金属膜522の表面には、凹部523が形成される。金属膜522のうち、レーザ光を照射した部分の平均厚みは、レーザ光を照射しない部分の平均厚みよりも薄くなる。また、レーザ光のスポットに対応して形成される複数の凹部523は連なり、たとえば鱗状となる。スポットとは、1パルスによる照射範囲である。たとえば、X方向において隣り合うレーザ光のスポットが一部重なるとともに、Y方向において隣り合うレーザ光のスポットが一部重なるように、レーザ光を走査する。

[0275] 次に、溶融した金属膜522の部分を凝固させる。具体的には、溶融して気化した金属膜522を、レーザ光が照射された部分やその周辺部分に蒸着させる。このように、溶融して気化した金属膜522を蒸着させることにより、金属膜522の表面上に凹凸酸化膜520を形成する。

[0276] 図66において、凹凸酸化膜520は、表面金属体52の上面52aのうち、平面視において継手部81の收容部811と重なる第1領域524には設けられていない。凹凸酸化膜520は、対向面810と重なる第2領域525に選択的に設けられている。表面金属体62および凹凸酸化膜620の

構成は、表面金属体52および凹凸酸化膜520と同様である。凹凸酸化膜620は、表面金属体62の上面62aのうち、平面視において継手部81の收容部811と重なる第1領域624には設けられていない。凹凸酸化膜620は、対向面810と重なる第2領域625に選択的に設けられている。

[0277] 酸化膜（凹凸酸化膜520、620）は、金属膜に較べて、接合材103に対する濡れ性が低い。凹凸酸化膜520、620は、表面に微細な凹凸を有しているため、接合材103との接触面積が小さくなり、接合材103の一部は表面張力によって球状になる。つまり、接触角が大きくなる。これにより、接合材103に対する濡れ性が低い。したがって、凹凸酸化膜520、620による濡れ性低下の効果と、対向面810による接触の効果により、接合材103が対向面810と第2領域525、625の間を通過し難い。これにより、接合材103の溢れをより効果的に抑制することができる。凹凸酸化膜520、620の形成には、上記したようにレーザ光を用いるため、パターンニングが容易である。

[0278] 図68に示すように、凹凸酸化膜520、620を、周辺領域526、626に設けてもよい。周辺領域526は、平面視において第2領域525の周辺の領域であって、第1領域524を除く領域である。周辺領域626は、平面視において第2領域625の周辺の領域であって、第1領域624を除く領域である。万が一、接合材103が継手部81の対向面810の直下を通過したとしても、凹凸酸化膜520、620にて堰き止めることができる。また、凹凸酸化膜520、620の表面には、非常に微細な凹凸が形成されているため、封止体30が絡みつき、アンカー効果が生じる。また、封止体30との接触面積が増える。よって、表面金属体52、62の封止体30に対する密着力を高めることができる。

[0279] なお、凹凸酸化膜520、620を、第2領域525、625と周辺領域526、626に設けてもよい。凹凸酸化膜520、620の一方のみを設けてもよい。凹凸酸化膜520、620を、金属部材である主端子、つまり



P端子91P、N端子91N、出力端子92との接合部に用いてもよい。

[0280] 半導体装置20が、ソース電極40S（第2主電局）と電氣的に接続される基板60を備える例を示した。つまり、一对の基板50、60を備える両面放熱構造の半導体装置20の例を示した。しかしながら、これに例に限定されない。ドレイン電極40D（第1主電極）が接続される基板50のみを備える、片面放熱構造の半導体装置20にも適用が可能である。一对の基板50、60を備える半導体装置20において、基板50、60の一方と金属部材との接合部のみに、上記構造を適用してもよい。裏面金属体53、63の両方が、封止体30から露出する例を示したが、これに限定されない。

[0281] 半導体装置20が半導体素子40H、40Lを備える例を示したが、これに限定されない。アームのひとつを構成する半導体素子40のみを備えてもよい。半導体装置20は、たとえばひとつの半導体素子40のみを備えてもよい。

[0282] 本実施形態に記載の構成は、第1実施形態、第2実施形態、第3実施形態、第4実施形態、および変形例に記載の構成のいずれとも組み合わせが可能である。

[0283] （第6実施形態）

この実施形態は、先行する実施形態を基礎的形態とする変形例であり、先行実施形態の記載を援用できる。半導体装置の信頼性を高めるため、本実施形態に記載のように、封止体の物性と絶縁基材の物性とが所定の関係を満たすようにしてもよい。

[0284] <半導体装置および放熱構造>

図69に基づき、本実施形態の半導体装置20およびその放熱構造について説明する。図69は、本実施形態に係る半導体装置20を示す断面図である。図69は、図5の一部分を拡大した図である。図69では、便宜上、外部接続端子90を省略している。

[0285] 本実施形態の半導体装置20は、先行実施形態に記載の構造（図2～図13参照）と同様の構造を有している。図69に示すように、半導体装置20

は、半導体素子40（40H）と、半導体素子40をZ方向において挟むように配置された基板50、60と、封止体30を備えている。基板50の表面金属体52は、半導体素子40の主電極であるドレイン電極40Dに接続されている。基板60の表面金属体62は、半導体素子40の主電極であるソース電極40Sに接続されている。裏面金属体53、63は、封止体30から露出している。絶縁基材51、61は、樹脂を含んでいる。封止体30は樹脂を含んでいる。図示しないが、半導体装置20は、半導体素子40Lを備えている。

[0286] 図69では、半導体装置20とともに、冷却器120の熱交換部121と、放熱ゲルなどの熱伝導部材130を示している。つまり、図69は、半導体装置20、冷却器120、および熱伝導部材130を備える半導体モジュール140を示している。半導体モジュール140は、一例として、一对の熱交換部121にて半導体装置20を挟む両面冷却構造を有している。半導体装置20は、所定方向であるZ方向において冷却器120（熱交換部121）と並んで配置されている。冷却器120は、半導体装置20の両側に配置されている。

[0287] 裏面金属体53、63は、基板50、60の裏面50b、60bとして、封止体30から露出している。冷却器120の熱交換部121のひとつは、封止体30の一面30aおよび裏面50bに対向配置され、熱交換部121の他のひとつは封止体30の裏面30bおよび裏面60bに対向配置されている。半導体装置20と熱交換部121との対向面間には、熱伝導部材130がそれぞれ配置されている。熱伝導部材130は、半導体装置20および熱交換部121に密着している。

[0288] <ガラス転移点の関係>

次に、図69および図70に基づき、封止体30と絶縁基材51、61のガラス転移点の関係について説明する。

[0289] 図70は、封止体30のガラス転移点 $T_{gs}$ 、線膨張係数 $\alpha_s$ と、絶縁基材51、61のガラス転移点 $T_{gi}$ 、線膨張係数 $\alpha_i$ の関係の一例を示す図

である。図70は、縦軸が線膨張係数 $\alpha$ 、横軸が温度を示している。図70において、実線が封止体30の線膨張係数 $\alpha_s$ 、破線が絶縁基材51、61の線膨張係数 $\alpha_i$ を示している。線膨張係数 $\alpha_s$ のうち、 $\alpha_{1s}$ は、ガラス転移点 $T_{gs}$ よりも低い温度における線膨張係数、つまり $\alpha_1$ 領域の線膨張係数を示している。 $\alpha_{2s}$ は、ガラス転移点 $T_{gs}$ よりも高い温度における線膨張係数、つまり $\alpha_2$ 領域の線膨張係数を示している。線膨張係数 $\alpha_i$ についても同様であり、 $\alpha_{1i}$ は $\alpha_1$ 領域の線膨張係数を示し、 $\alpha_{2i}$ は $\alpha_2$ 領域の線膨張係数を示している。

[0290] 図69に示すように、封止体30は、半導体素子40に密着している。絶縁基材51、61は、接合材100、101、102や表面金属体52、62を介して半導体素子40と熱的に接続されている。このため、半導体素子40の動作時（発熱時）において、封止体30における半導体素子40の周辺位置MP1の温度は、絶縁基材51、61において半導体素子40と重なる位置MP2、MP3の温度よりも高い。このように、封止体30のほうが絶縁基材51、61よりも高温となる。

[0291] 封止体30の温度がガラス転移点 $T_{gs}$ を超えるとヤング率が小さくなり、封止体30の封止機能が低下する。封止機能の低下により、熱応力がドレイン電極40D、ソース電極40S、それらの接合部に集中し、クラック等が生じる虞がある。つまり、接続信頼性が低下する虞がある。これに対し、本実施形態では、図70に示すように、 $T_{gs} > T_{gi}$ の関係を満たしている。

[0292] <線膨張係数の関係>

次に、図70～図72に基づき、封止体30と絶縁基材51、61の線膨張係数の関係について説明する。図71および図72は、半導体装置20の反りを示すイメージ図である。図71および図72では、半導体装置20を構成する樹脂要素のみ、つまり、封止体30と絶縁基材51、61のみを図示している。

[0293] 半導体素子40の動作時（発熱時）において、封止体30の線膨張係数 $\alpha$

sが絶縁基材51、61の線膨張係数 $\alpha_i$ よりも大きいと、図71に破線矢印で示すように、封止体30の膨張量が絶縁基材51、61の膨張量よりも大きくなる。つまり、Z方向の中央で膨張量が大きくなり、両端で膨張量が小さくなる。したがって、Z方向の両端が凹んだ凹形状となる。

[0294] 本実施形態では、図70に示すように、 $\alpha_i > \alpha_s$ の関係を満たしている。具体的には、 $\alpha_1$ 領域において $\alpha_{1i} > \alpha_{1s}$ の関係を満たし、 $\alpha_2$ 領域において $\alpha_{2i} > \alpha_{2s}$ の関係を満たしている。上記したように、 $T_{gs} > T_{gi}$ の関係を満たしているため、使用温度範囲の全域において $\alpha_i > \alpha_s$ の関係を満たしている。このため、半導体素子40の動作時（発熱時）において、図72に破線矢印で示すように、絶縁基材51、61の膨張量が封止体30の膨張量よりも大きくなる。つまり、Z方向の中央で膨張量が小さくなり、両端で膨張量が大きくなる。したがって、図72に示すように、半導体装置20の形状は、Z方向の両端に凸となる。

[0295] <第6実施形態のまとめ>

本実施形態によれば、封止体30のガラス転移点 $T_{gs}$ が、絶縁基材51、61のガラス転移点 $T_{gi}$ よりも大きい。これにより、半導体素子40の動作時に、より高い温度となる封止体30について、温度がガラス転移点 $T_{gs}$ を超え難くなる。封止体30の温度は、ガラス転移点 $T_{gs}$ を超えないか、超えてもわずかである。したがって、封止体30のヤング率が小さくなり、封止機能が低下するのを抑制することができる。封止機能の低下を抑制できるため、主電極であるドレイン電極40D、ソース電極40S、その接合部に応力が集中するのを抑制することができる。つまり、接続信頼性を高めることができる。

[0296] 封止体30のガラス転移点 $T_{gs}$ を、絶縁基材51、61のガラス転移点 $T_{gi}$ とほぼ等しくしてもよい。 $T_{gs} < T_{gi}$ に較べて、発熱時により高温となる封止体30の温度が、ガラス転移点 $T_{gs}$ を超え難くなる。

[0297] また、絶縁基材51、61の線膨張係数 $\alpha_i$ が、封止体30の線膨張係数 $\alpha_s$ よりも大きい。これにより、半導体素子40の動作時に、絶縁基材51

、61の膨張量が、封止体30の膨張量よりも大きくなる。つまり、Z方向の中央において膨張量が小さく、両端において膨張量が大きくなる。これにより、半導体装置20にZ方向において外側に凸の反りが生じる。よって、半導体装置20と冷却器120（121）との対向距離が狭くなり、半導体装置20と冷却器120との間の熱抵抗が小さくなる。具体的には、熱伝導部材130の厚みが薄くなり、熱抵抗が小さくなる。半導体素子40の熱を効率よく逃がすことができるため、半導体素子40が過熱状態となるのを抑制することができる。つまり、放熱性を高めることができる。

[0298] 絶縁基材51、61の線膨張係数 $\alpha_i$ を、封止体30の線膨張係数 $\alpha_s$ とほぼ等しくしてもよい。この場合、Z方向の中央と両端とで膨張量がほぼ等しくなり、Z方向の両端が凹んだ凹形状となるのを抑制することができる。つまり、凹形状となることで半導体装置20と冷却器120との間の熱抵抗が増大するのを抑制することができる。

[0299] このように、 $T_{gs} \geq T_{gi}$ 、かつ、 $\alpha_i \geq \alpha_s$ の関係を満たすことで、信頼性の高い半導体装置20を提供することができる。

[0300] <変形例>

一对の基板50、60を備える両面放熱構造の半導体装置20の例を示したが、これに限定されない。ドレイン電極40D（第1主電極）が接続される基板50のみを備える、片面放熱構造の半導体装置20にも適用が可能である。

[0301] 半導体装置20が半導体素子40H、40Lを備える例を示したが、これに限定されない。アームのひとつを構成する半導体素子40のみを備えてもよい。半導体装置20は、たとえばひとつの半導体素子40のみを備えてもよい。

[0302] 本実施形態に記載の構成は、第1実施形態、第2実施形態、第3実施形態、第4実施形態、第5実施形態、および変形例に記載の構成のいずれとも組み合わせが可能である。

[0303] （第7実施形態）

この実施形態は、先行する実施形態を基礎的形態とする変形例であり、先行実施形態の記載を援用できる。封止体の剥離を抑制するため、本実施形態に記載のように、表面金属体を所定の構造としてもよい。

[0304] <半導体装置>

図73は、本実施形態に係る半導体装置20を示す断面図である。図73は、図8に対応している。

[0305] 本実施形態の半導体装置20は、先行実施形態に記載の構成（図2～図13参照）と同様の構成を有している。図73に示すように、半導体装置20は、2つの半導体素子40（40H）と、半導体素子40をZ方向において挟むように配置された基板50、60と、封止体30を備えている。基板50の表面金属体52は、接合材100を介して、半導体素子40の主電極であるドレイン電極40Dに接続されている。基板60の表面金属体62は、接合材102を介して、半導体素子40の主電極であるソース電極40Sに電氣的に接続されている。封止体30は、半導体素子40、基板50、60、および接合材100、102を封止している。基板50、60のうち、裏面金属体53、63は、封止体30から露出している。図示しないが、半導体装置20は、2つの半導体素子40Lを備えている。

[0306] 図73に示すように、表面金属体52、62は、粗化部527、627と、非粗化部528、628を有している。

[0307] <凹凸酸化膜>

次に、図74および図75に基づき、粗化部527を構成する凹凸酸化膜520について詳細に説明する。図74は、図73の領域LXXIVを拡大した図である。図75は、粗化部の形成方法を示す図である。

[0308] 表面金属体52、62は、第5実施形態の変形例に記載した構成（図66および図67参照）と同様に、凹凸酸化膜520、620を有している。凹凸酸化膜520、620は、表面金属体52、62の表面において粗化部527、627を提供する。表面金属体52、62の表面のうち、凹凸酸化膜520、620が形成されていない部分は、非粗化部528、628を提供

する。以下では、表面金属体52を例に説明する。

[0309] 図74に示すように、表面金属体52は、母材521と、母材521の表面上に設けられためっき膜522pおよび凹凸酸化膜520を有している。母材521は、表面金属体52の主たる部分をなしている。母材521は、たとえばCu系の材料を用いて形成されている。めっき膜522pは、はんだなどの接合材100に対する濡れ性が母材521よりも高い材料を含んで形成されている。めっき膜522pは、表面金属体52の上面52aの全域と側面52cの全域に形成されている。側面52cは、表面金属体52において、上面52aと、絶縁基材51に対向する下面52dとをつなぐ面である。

[0310] 凹凸酸化膜520は、第5実施形態の変形例に記載したように、めっき膜522pにレーザ光を照射することで形成される。本実施形態では、表面金属体52の上面52aおよび側面52cにレーザ光を照射する。凹凸酸化膜520が提供する粗化部527は、上面52aにおいて非粗化部528を除く部分である。粗化部527は、一例として、側面52cの全域に形成されている。表面金属体52の端部において、粗化部527は、側面52cから上面52aにわたって連続的に設けられている。粗化部527は、上面52aの一部と側面52cに設けられている。粗化部527は、上面52aの縁部のみに設けられてもよい。非粗化部528は、上面52aの一部に設けられており、接合材100の配置領域（接合領域）を少なくとも含む。非粗化部528は、接合領域のみに設けられてもよいし、接合領域以外の領域を含んでもよい。粗化部527は、側面52cの少なくとも一部に設けられる。粗化部527は、側面52cの一部のみに設けられてもよい。たとえば、凹凸酸化膜520が絶縁基材51に接触しないように、粗化部527は、側面52cの一部のみに設けられてもよい。

[0311] 本実施形態のめっき膜522pは、Ni（ニッケル）を主成分とする下地膜と、Au（金）を主成分とする上地膜を有している。具体的には、下地膜として、P（リン）を含む無電解Niめっき膜を採用している。接合材10

0がはんだの場合、凹凸酸化膜520から露出するめっき膜522pのうち、接合材100が接触する部分の上地膜(Au)は、リフロー時にはんだ中に拡散する。めっき膜522pのうち、凹凸酸化膜520が形成される部分の上地膜(Au)は、凹凸酸化膜520を形成する際にレーザー光の照射により除去される。凹凸酸化膜520は、Niを主成分とする酸化物の膜である。凹凸酸化膜520は、表面金属体52の端部において、側面52cから上面52aにわたって連続的に設けられている。

[0312] 第5実施形態の変形例に記載したように、凹凸酸化膜520は、レーザー光の照射により、めっき膜522pの表層部分が溶融、気化し、蒸着することで形成される。凹凸酸化膜520は、めっき膜522p由来の酸化膜である。凹凸酸化膜520は、めっき膜522pの主成分の金属(Ni)の酸化物の膜である。凹凸酸化膜520の表面には、常に微細な凹凸(粗化部)が形成されている。凹凸酸化膜520は、表面が連続して凹凸をなしている。

[0313] 本実施形態において、表面金属体52は、上面52aにおける面積よりも下面52dにおける面積のほうが大きい。このため、図74に示すように、下面52dが、上面52aに対して迫り出している。つまり、Z方向の平面視において、側面52cの少なくとも一部が上面52aの外側に位置している。よって、図75に示すように、レーザー光をZ方向に照射することで、上面52aおよび側面52cに凹凸酸化膜520を形成することができる。

[0314] <第7実施形態のまとめ>

表面金属体52の上面52aおよび側面52cにめっき膜522pを設けた構成では、熱応力によって、表面金属体52の端部、つまり、側面52cから封止体30の剥離が生じやすい。これに対し、本実施形態では、非粗化部528を除く上面52aの部分と側面52cに、粗化部527を設けている。これにより、表面金属体52の側面52cにおける封止体30との密着力が、粗化部527を設けない構成に比べて高い。したがって、表面金属体52の側面52cにおいて、封止体30の剥離が生じるのを抑制することができる。剥離の抑制により、表面金属体52における接合材100などの接



合部に、熱応力が集中するのを抑制することができる。この結果、信頼性の高い半導体装置 20 を提供することができる。

[0315] 表面金属体 62 は、表面金属体 52 と同様の構成を有している。表面金属体 62 は、非粗化部 628 を除く上面 62a の部分と側面 62c に、粗化部 627 を有している。これにより、表面金属体 62 の側面 62c において、封止体 30 の剥離が生じるのを抑制することができる。

[0316] 本実施形態では、粗化部 527、627 が、側面 52c、62c と上面 52a、62a とにわたって連続的に設けられている。これにより、表面金属体 52、62 の端部近傍において、封止体 30 の剥離が生じるのを抑制することができる。

[0317] 粗化部 527、627 を形成する粗化処理としては、粗化めっき、サンドブラスト、薬液処理などが可能である。本実施形態では、レーザ粗化を採用している。めっき膜にレーザ光を照射することで、凹凸酸化膜 520、620 が形成される。表面金属体 52、62 は、粗化部 527、627 に凹凸酸化膜 520、620 を有している。

[0318] 凹凸酸化膜 520、620 の表面は、連続した凹凸をなしており、封止体 30 が絡みついてアンカー効果を生じる。また、封止体 30 との接触面積が増える。よって、粗化部 527、627 において封止体 30 に対する密着力を高めることができる。また、凹凸酸化膜 520、620 は、めっき膜（めっき膜 522p）に較べて、接合材 100、102 に対する濡れ性が低い。凹凸酸化膜 520、620 は、表面に微細な凹凸を有しているため、接合材 100、102 との接触面積が小さくなり、接合材 100、102 の一部は表面張力によって球状になる。つまり、接触角が大きくなる。したがって、接合材 100、102 が溢れるのを抑制することができる。このように、凹凸酸化膜 520、620 を採用することで、封止体 30 に対する密着力を高めるとともに、接合部からの接合材 100、102 の溢れを抑制することができる。

[0319] 本実施形態では、表面金属体 52、62 の面積が、下面 52d、62d に

において上面52a、62aよりも大きい。下面52d、62dが、上面52a、62aに対して迫り出している。よって、側面52c、62cに対して、Z方向から物理的な粗化を行いやすい。上記したレーザ粗化の場合、レーザ光をZ方向に照射することで、上面52a、62aだけでなく側面52c、62cにも、凹凸酸化膜520、620を形成することができる。

[0320] <変形例>

表面金属体52、62の側面形状は、上記した例に限定されない。プレス加工、エッチング、切削などによって表面金属体52、62をパターニングする際に、側面を所定形状に加工することができる。図76は、側面形状の変形例を示す断面図である。図76では、一例として表面金属体52を示しており、便宜上、めっき膜522pを省略して図示している。図示を省略するが、表面金属体62についても同様の構成を採用することができる。

[0321] 図76に示す例では、表面金属体52が、Z方向に略平行な側面52cを有している。つまり、表面金属体52の面積が、Z方向においてほぼ一定である。このような表面金属体52を物理的に粗化するには、たとえば上面52aと側面52cとで粗化を分けて行えばよい。レーザ粗化の場合、上面52aに対するレーザ光の照射方向とは異なる方向、たとえばZ方向に対して傾いた方向から、側面52cに対してレーザ光を照射する。これにより、側面52cに凹凸酸化膜520を設けることができる。

[0322] 図77は、側面形状の変形例を示す断面図であり、図76に対応している。図77に示す例では、表面金属体52のZ方向に直交する面積が、下面52dに近づくほど大きくなっている。側面52cは、R形状をなしている。この場合、平面視において側面52cの全域が上面52aの外側に位置する。したがって、側面52cに対するZ方向からの物理的な粗化、たとえばレーザ粗化を、図75に示した構成よりも行いやすい。

[0323] 図78は、側面形状の変形例を示す断面図であり、図76に対応している。図78に示す例でも、表面金属体52のZ方向に直交する面積が、下面52dに近づくほど大きくなっている。表面金属体52は、たとえばZY平面

において略台形状をなしている。この場合も、平面視において側面52cの全域が上面52aの外側に位置するため、側面52cをZ方向から物理的に粗化しやすい。

[0324] 一对の基板50、60を備える両面放熱構造の半導体装置20の例を示したが、これに限定されない。ドレイン電極40D（第1主電極）が接続される基板50のみを備える、片面放熱構造の半導体装置20にも適用が可能である。一对の基板50、60を備える構成において、基板50、60の一方のみに、上記した側面を含む粗化部の構造を適用してもよい。

[0325] 半導体装置20が半導体素子40H、40Lを備える例を示したが、これに限定されない。アームのひとつを構成する半導体素子40のみを備えてもよい。半導体装置20は、たとえばひとつの半導体素子40のみを備えてもよい。

[0326] 本実施形態に記載の構成は、第1実施形態、第2実施形態、第3実施形態、第4実施形態、第5実施形態、第6実施形態、および変形例に記載の構成のいずれとも組み合わせが可能である。

[0327] （第8実施形態）

この実施形態は、先行する実施形態を基礎的形態とする変形例であり、先行実施形態の記載を援用できる。インダクタンスの低減のため、本実施形態に記載のように、表面金属体の厚みと配線の間隔とが所定の関係を満たすようにしてもよい。

[0328] <半導体装置>

まず、図79に基づき、本実施形態に係る半導体装置20、特に表面金属体52、62の回路パターンについて説明する。図79は、本実施形態に係る半導体装置20を示す断面図である。図79では、先行実施形態に記載の構成（図8参照）の一部分を図示している。

[0329] 本実施形態の半導体装置20は、先行実施形態に記載の構成（図2～図13参照）と同様の構成を有している。図79に示すように、半導体装置20は、半導体素子40（40H）と、半導体素子40をZ方向において挟むよ

うに配置された基板50、60と、封止体30を備えている。基板50の表面金属体52は、半導体素子40の主電極であるドレイン電極40Dに電氣的に接続されている。基板60の表面金属体62は、半導体素子40の主電極であるソース電極40Sに電氣的に接続されている。封止体30は、半導体素子40、基板50、60、および接合材100、102を封止している。基板50、60のうち、裏面金属体53、63は、封止体30から露出している。図示しないが、半導体装置20は、下アーム9Lを構成する半導体素子40Lを備えている。

[0330] <配線間隔と厚みの関係>

次に、図79および図80に基づき、配線間隔と厚みとの関係について説明する。図80は、図79の領域LXXXを拡大した図である。図80では、基板60のみを図示している。

[0331] 表面金属体52、62は、先行実施形態に記載の構成（図65参照）と同様に、配線間ギャップ52G、62Gを有している。図79および図80に示すように、配線間ギャップ62Gは、隣り合うN配線64と中継配線65とを隔てている。配線間ギャップ62Gは、表面金属体62において、電位が異なる配線の間にはけられた所定の空隙である。

[0332] 図80に示すように、本実施形態では、N配線64と中継配線65との間隔L10が、表面金属体62の厚みT10以下（ $L10 \leq T10$ ）である。間隔L10は、配線間ギャップ62Gの長さ、つまりN配線64と中継配線65とのパターン間距離である。図79および図80では、表面金属体62における間隔L10と厚みT10が、 $L10 < T10$ の関係を満たしている。図示を省略するが、表面金属体52を備える基板50は、基板60と同様の構成を有している。表面金属体52において、P配線54と中継配線55との間隔L10は、表面金属体52の厚みT10以下（ $L10 \leq T10$ ）である。

[0333] <シミュレーション結果>

図81～図83は、電磁界シミュレーションの結果を示している。図81

は、シミュレーション結果を、長さ（間隔、厚み）とインダクタンスとの関係にまとめた図である。測定点の丸（○）は、間隔 $L_{10}$ を1.5 mmで固定したときの、厚み $T_{10}$ の3つの水準（0.3 mm、1.5 mm、2.5 mm）の結果を示している。図中の実線は、間隔 $L_{10}$ を固定したときの、厚み $T_{10}$ の変化にともなうインダクタンスの変化を示している。測定点の四角（□）は、厚み $T_{10}$ を1.5 mmで固定したときの、間隔 $L_{10}$ の3つの水準（0.5 mm、1.5 mm、2.5 mm）の結果を示している。図中の破線は、厚み $T_{10}$ を固定したときの、間隔 $L_{10}$ の変化にともなうインダクタンスの変化を示している。図81に示す横軸の長さは、間隔 $L_{10}$ を固定の場合に厚み $T_{10}$ の長さを示し、厚み $T_{10}$ を固定の場合に間隔 $L_{10}$ の長さを示す。

[0334] 図82は、 $L_{10} > T_{10}$ の場合のシミュレーション結果を示す図である。図82は、図81に示す第1条件C1、具体的には間隔 $L_{10} = 1.5$  mm、厚み $T_{10} = 0.3$  mmのときのシミュレーション結果を示している。図83は、 $L_{10} < T_{10}$ の場合のシミュレーション結果を示す図である。図83は、図81に示す第2条件C2、具体的には間隔 $L_{10} = 1.5$  mm、厚み $T_{10} = 2.5$  mmのときのシミュレーション結果を示している。シミュレーションにおいて、間隔 $L_{10}$ と厚み $T_{10}$ 以外の条件は共通である。

[0335] 図81に示す結果より、 $L_{10} \leq T_{10}$ の関係を満たす範囲において、インダクタンスを低減できることが明らかである。特に、 $L_{10} < T_{10}$ の関係を満たす範囲において、インダクタンスを効果的に低減できることが明らかである。

[0336] 図82に示すように、 $L_{10} > T_{10}$ の場合、電流は、N配線64の延設部641において幅方向に分散しているものの、表面金属体62（基板60）の端部側に偏って流れる。このため、先行実施形態に記載したPN電流ループ（図17参照）が大きい。延設部421を流れる電流経路が中継配線65に対して遠いため、逆方向成分の電流による磁束の打ち消し効果が弱まる

。図82は、 $L10 \leq T10$ の関係を満たす場合に較べて、インダクタンスが大きくなることを示している。

[0337] 図83に示すように、 $L10 < T10$ の場合、電流は、延設部641の幅方向において中継配線65側の端部に偏って流れる。このため、PN電流ループが小さい。延設部421を流れる電流経路が中継配線65に対して近いこと、逆方向成分の電流による磁束の打ち消し効果が強まる。図83は、 $L10 > T10$ の関係を満たす場合に較べて、インダクタンスが小さくなることを示している。

[0338] <第8実施形態のまとめ>

本実施形態では、表面金属体52が、第1配線であるP配線54と、第1配線とは電位の異なる第2配線である中継配線55を有している。そして、P配線54と中継配線55との間隔L10と、表面金属体52の厚みT1とが、 $L10 \leq T10$ の関係を満たしている。同様に、表面金属体62が、第1配線であるN配線64と、第1配線とは電位の異なる第2配線である中継配線65を有している。そして、N配線64と中継配線65との間隔L10と、表面金属体62の厚みT1とが、 $L10 \leq T10$ の関係を満たしている。

[0339]  $L10 \leq T10$ の関係を満たすと、隣り合う配線の間隔が狭いため、第1配線に流れる電流による磁束と、第2配線に流れる電流による磁束との打ち消し効果が高まり、インダクタンスを低減することができる。また、表面金属体が厚いため、電流経路の断面積が大きくなり、インダクタンスを低減することができる。以上により、本実施形態の半導体装置20は、インダクタンスを低減することができる。特に、 $L1 < T10$ の関係を満たすと、上記した効果が高まり、インダクタンスをより効果的に低減することができる。

[0340] <変形例>

一对の基板50、60を備える両面放熱構造の半導体装置20の例を示したが、これに限定されない。ドレイン電極40D（第1主電極）が接続される基板50のみを備える、片面放熱構造の半導体装置20にも適用が可能で

ある。一对の基板50、60を備える構成において、表面金属体52、62の一方のみが上記した $L10 \leq T10$ の関係を満たすようにしてもよい。つまり、半導体素子の主電極と電氣的に接続される少なくともひとつの基板において、表面金属体が第1配線と第2配線を有し、 $L10 \leq T10$ の関係を満たせばよい。また、第1配線であるN配線64と、第1配線とは電位の異なる第2配線である中継配線65との対向領域のすべてにおいて、 $L10 \leq T10$ の関係を満たす例を示したが、これに限定されない。対向領域の少なくとも一部において、 $L10 \leq T10$ の関係を満たせばよい。第1配線であるP配線54と、第1配線とは電位の異なる第2配線である中継配線55との対向領域についても同様である。

[0341] 半導体装置20が半導体素子40H、40Lを備える例を示したが、これに限定されない。アームのひとつを構成する半導体素子40のみを備えてもよい。半導体装置20は、たとえばひとつの半導体素子40のみを備えてもよい。

[0342] 本実施形態に記載の構成は、第1実施形態、第2実施形態、第3実施形態、第4実施形態、第5実施形態、第6実施形態、第7実施形態、および変形例に記載の構成のいずれとも組み合わせが可能である。

[0343] (第9実施形態)

この実施形態は、先行する実施形態を基礎的形態とする変形例であり、先行実施形態の記載を援用できる。放熱性および信頼性の向上のため、本実施形態に記載のように、基板の側面形状を所定形状にしてもよい。

[0344] <半導体装置>

まず、図84に基づき、本実施形態に係る半導体装置20について説明する。図84は、図5に対応する断面図である。図84では、便宜上、外部接続端子90の図示を省略している。

[0345] 本実施形態の半導体装置20は、先行実施形態に記載の構成(図2~図13参照)と同様の構成を有している。図84に示すように、半導体装置20は、半導体素子40(40H、40L)と、半導体素子40をZ方向におい

て挟むように配置された基板50、60と、封止体30を備えている。基板50の表面金属体52は、半導体素子40の主電極であるドレイン電極40Dに電氣的に接続されている。基板60の表面金属体62は、半導体素子40の主電極であるソース電極40Sに電氣的に接続されている。封止体30は、半導体素子40、基板50、60、および接合材100、102を封止している。

[0346] <基板>

次に、図84～図86に基づき、基板50、60について説明する。図85は、基板の中心を示す平面図である。図85は、図12に対応している。図86は、図84に一点鎖線で示す領域LXXXVIを拡大した図である。以下において、「内側」、「外側」とは、Z方向の平面視における基板50、60の中心50sc、60scを基準位置とする相対的な位置関係を示す。中心に近い側が内側、遠い側が外側である。図85では、一例として、基板50の中心50scを示している。図84は断面図であるが、説明の都合上、中心50sc、60scを示している。

[0347] 本実施形態の基板50、60において、絶縁基材51、61は、樹脂を含む。表面金属体52、62は、絶縁基材51、61の表面51a、61aに配置されている。表面金属体52、62は、先行実施形態に記載したようにパターンニングされている。これにより、絶縁基材51、61は、表面金属体52、62から露出する露出部510、610を有している。第1露出部である絶縁基材51の露出部510と、第2露出部である絶縁基材61の露出部610は、Z方向の平面視において少なくとも一部が互いに重なっている。露出部510、610は、オーバーラップしている。つまり、露出部510の少なくとも一部は、Z方向において露出部610と対向している。

[0348] 裏面金属体53、63は、絶縁基材51、61の裏面51b、61bに配置されている。裏面金属体53、63は、封止体30から露出している。裏面金属体53、63において、絶縁基材51との対向面53a、63aとは反対の面が、露出面53b、63bとなっている。露出面53bは、封止体



30の一面30aに対して略面一で露出している。露出面63bは、封止体30の裏面30bに対して略面一で露出している。露出面53b、63bは、基板50、60の裏面50b、60bをなしている。封止体30は、第1面である一面30aおよび裏面30bに連なる第2面として、側面30eを有している。側面30eは、Y方向の側面30c、30dを含むとともに、X方向の側面も含む。側面30eは、すべての側面を含む。第2面である側面30eは、成形時の型抜きのために、Z方向に対して傾斜するテーパ面である。側面30eは、抜き勾配を有している。先行実施形態では、便宜上、抜き勾配を省略して図示している。側面30eは、Z方向の略中央付近に屈曲部分を有し、屈曲部分から一面30a、裏面30bに近づくほど、Z方向の平面視において半導体素子40に近づく。つまり、平面視において、屈曲部分が外側、一面30aおよび裏面30bが内側の位置関係である。以下では、封止体30の一面30a、裏面30bを第1面30a、30bと称することがある。

[0349] 図84および図86に示すように、基板50、60は、積層体500、600を有している。積層体500は、絶縁基材51と裏面金属体53との二層構造の積層体である。同様に、積層体600は、絶縁基材61と裏面金属体63との二層構造の積層体である。積層体500、600において、絶縁基材51、61の表面51a、61aと裏面金属体53、63の露出面53b、63bとをつなぐ側面は、いわゆるVカット形状をなしている。積層体500、600の側面は、上端である表面51a、61a、および、下端である露出面53b、63bに対して、中央部分が外側に凸の形状をなしている。

[0350] 積層体500、600の側面は、第1傾斜部501、601と、第2傾斜部502、602と、中間部503、603を有している。まず、積層体500について説明する。

[0351] 第1傾斜部501は、表面51aから所定範囲の部分である。第1傾斜部501は、平面視において中心50scとの距離が表面51a側の上端にお

いてもっとも近く、下端において上端側より離れた傾斜を有している。つまり、第1傾斜部501において、下端は上端の外側に位置している。図85に示すように、第1傾斜部501は、基板50の縁部に設けられている。第1傾斜部501は、表面金属体52を取り囲むように、環状をなしている。

[0352] 本実施形態において、第1傾斜部501は、Z方向において表面51aから離れるほど、平面視において中心50scから離れる傾斜を有している。つまり、積層体500は、第1傾斜部501を含む上部において、表面51aでZ方向に直交する面積がもっとも小さく、表面51aから離れるほど面積が大きい。第1傾斜部501の傾斜は、製造上のばらつきを許容し得る。第1傾斜部501は、マクロ的に、上記した傾斜を有する。第1傾斜部501は、テーパ面である。

[0353] 第2傾斜部502は、露出面53bから所定範囲の部分である。第2傾斜部502は、平面視において中心50scとの距離が露出面53b側の下端においてもっとも近く、上端において下端側より離れた傾斜を有している。つまり、第2傾斜部502において、上端は下端の外側に位置している。第2傾斜部502は、第1傾斜部501同様、基板50の縁部に設けられている。第2傾斜部502は、裏面金属体53を取り囲むように、環状をなしている。

[0354] 本実施形態において、第2傾斜部502は、Z方向において露出面53bから離れるほど、平面視において中心50scから離れる傾斜を有している。つまり、積層体500は、第2傾斜部502を含む下部において、露出面53bで面積がもっとも小さく、露出面53bから離れるほど面積が大きい。第2傾斜部502の傾斜は、製造上のばらつきを許容し得る。第2傾斜部502は、マクロ的に、上記した傾斜を有する。第2傾斜部502は、テーパ面である。第1傾斜部501を順テーパとすると、第2傾斜部502は逆テーパである。

[0355] 中間部503は、第1傾斜部501と第2傾斜部502とに連なっている。中間部503は、第1傾斜部501と第2傾斜部502とをつなぐ部分で

あり、Z方向に所定の長さを有している。中間部503は、積層体500の側面の頂点部分である。積層体500の側面は、中間部503において中心50scからもっとも離れている。中間部503は、平面視において積層体500の最外部である。積層体500は、中間部503において、Z方向に直交する面積がもっとも大きい。中間部503において、積層体500の面積は、ほぼ一定である。第1傾斜部501は、中間部503から離れるほど、平面視における中心50scとの距離が短い。第2傾斜部502は、中間部503から離れるほど、平面視における中心50scとの距離が短い。

[0356] 積層体600は、積層体500と同様の構成を有している。第1傾斜部601は、表面61aから所定範囲の部分である。第1傾斜部601は、平面視において中心60scとの距離が表面61a側の上端においてもっとも近く、下端において上端より離れた傾斜を有している。つまり、第1傾斜部601において、下端は上端の外側に位置している。第1傾斜部601は、基板60の縁部に設けられている。第1傾斜部601は、表面金属体62を取り囲むように、環状をなしている。

[0357] 本実施形態において、第1傾斜部601は、Z方向において表面61aから離れるほど、平面視において中心60scから離れる傾斜を有している。つまり、積層体600は、第1傾斜部601を含む上部において、表面61aでZ方向に直交する面積がもっとも小さく、表面61aから離れるほど面積が大きくなっている。第1傾斜部601の傾斜は、製造上のばらつきを許容し得る。第1傾斜部601は、マクロ的に、上記した傾斜を有する。第1傾斜部601は、テーパ面である。

[0358] 第2傾斜部602は、露出面63bから所定範囲の部分である。第2傾斜部602は、平面視において中心60scとの距離が露出面63b側の下端においてもっとも近く、上端において下端より離れた傾斜を有している。つまり、第2傾斜部602において、上端は下端の外側に位置している。第2傾斜部602は、第1傾斜部501同様、基板60の縁部に設けられている。第2傾斜部602は、裏面金属体63を取り囲むように、環状をなしてい

る。

[0359] 本実施形態において、第2傾斜部602は、Z方向において露出面63bから離れるほど、平面視において中心60scから離れる傾斜を有している。つまり、積層体600は、第2傾斜部602を含む下部において、露出面63bで面積がもっとも小さく、露出面63bから離れるほど面積が大きい。第2傾斜部602の傾斜は、製造上のばらつきを許容し得る。第2傾斜部602は、マクロ的に、上記した傾斜を有する。第2傾斜部602は、テーパ面である。第1傾斜部601を順テーパとすると、第2傾斜部602は逆テーパである。

[0360] 中間部603は、第1傾斜部601と第2傾斜部602とに連なっている。中間部603は、第1傾斜部601と第2傾斜部602とをつなぐ部分であり、Z方向に所定の長さを有している。中間部603は、積層体600の側面の頂点部分である。積層体600の側面は、中間部603において中心60scからもっとも離れている。中間部603は、平面視において積層体600の最外部である。積層体600は、中間部603においてもっとも面積が大きい。中間部603において、積層体600の面積は、ほぼ一定である。第1傾斜部601は、中間部603から離れるほど、平面視における中心60scとの距離が短い。第2傾斜部602は、中間部603から離れるほど、平面視における中心60scとの距離が短い。

[0361] <寸法および角度>

次に、図87に基づいて、積層体500、600の寸法や角度について説明する。図87は、図86に対応する図であり、寸法や角度を示している。以下では、積層体500を例に説明する。

[0362] 図87に示す長さL11は、平面視において第1傾斜部501の長さ、つまり環状をなす第1傾斜部501の幅である。長さL12は、平面視において第2傾斜部502の長さ、つまり環状をなす第2傾斜部502の幅である。長さL21は、Z方向において第1傾斜部501の長さ、つまり第1傾斜部501の高さである。長さL22は、Z方向において第2傾斜部502の

長さ、つまり第2傾斜部502の高さである。長さL23は、Z方向において中間部503の長さ、つまり中間部503の高さである。長さL24は、Z方向において絶縁基材51の長さ、つまり絶縁基材51の厚みである。長さL25は、Z方向において裏面金属体53の長さ、つまり裏面金属体53の厚みである。

[0363] 角度R1は、第1傾斜部501において、半導体素子40の板厚方向であるZ方向に対する裏面金属体53の傾斜角である。角度R2は、第2傾斜部502において、Z方向に対する裏面金属体53の傾斜角である。角度R3は、第1傾斜部501において、Z方向に対する絶縁基材51の傾斜角である。角度R4は、裏面金属体53の露出面53bに対する第2傾斜部502の傾斜角である。角度R5は、封止体30の一面30aに対する側面30eの傾斜角である。

[0364] 図87に示すように、本実施形態では、第2傾斜部502の長さが第1傾斜部501の長さよりも短い。つまり、 $L11 > L12$ の関係を満たしている。角度R1は $0^\circ < R1 \leq 45^\circ$ の関係を満たし、角度R2は $0^\circ < R2 < 45^\circ$ の関係を満たしている。角度R1は $45^\circ$ に近いほど、半導体素子40の生じた熱を効果的に拡散することができる。角度R2は $45^\circ$ に近いほど、後述するように熱抵抗を小さくすることができる。

[0365] さらに、第1傾斜部501が絶縁基材51から裏面金属体53にわたって設けられ、第2傾斜部502は裏面金属体53に設けられている。つまり、 $L21 > L24$ 、 $L22 < L25$ の関係を満たしている。中間部503を備える構成において、中間部503は、裏面金属体53に設けられている。つまり、 $L24 < (L24 + L25 - L23) / 2$ の関係を満たしている。

[0366] さらに、第1傾斜部501が絶縁基材51から裏面金属体53にわたって設けられる構成において、裏面金属体53の傾斜角と絶縁基材51の傾斜角とがほぼ等しい。つまり、 $R1 = R3$ の関係を満たしている。

[0367] さらに、裏面金属体53の露出面53bに対する第2傾斜部502の傾斜角が、封止体30の一面30a（第1面）に対する側面30e（第2面）の

傾斜角よりも小さい。つまり、 $R4 < R5$  の関係を満たしている。説明を省略するが、積層体600も、積層体500と同様の構成を有している。

[0368] <積層体の製造方法>

次に、上記した積層体500の製造方法の一例について説明する。まず、樹脂を含む絶縁基材51と裏面金属体53との二層構造の母基板を形成する。次いで、ブレードにより、絶縁基材51の表面51aと露出面53bの両側から、同時に切断（Vカット）する。この切断では、母基板を完全に切り離さずに、第1傾斜部501と第2傾斜部502を形成する。母基板において、隣り合う積層体500は、中間部503でつながった状態となる。そして、隣り合う積層体500を中間部503で分離する（切り離す）ことで、Vカット形状の側面を有する積層体500を得ることができる。

[0369] 図88は、上記した製造方法により得られる積層体500の側面図である。ブレードを用いた切断（切削）により、第1傾斜部501は、周方向に沿う切削痕501aを有している。同様に、第2傾斜部502は、周方向に沿う切削痕502aを有している。隣り合う積層体500を中間部503で分離するため、中間部503は凹凸部503aを有している。説明を省略するが、積層体600も、積層体500と同様の方法により形成される。

[0370] <第9実施形態のまとめ>

本実施形態では、積層体500、600の側面が第1傾斜部501、601と第2傾斜部502、602を有している。つまり側面は、屈曲形状（略V字状）をなしている。これにより、露出面53b、63bとの界面を起点として封止体30に生じた剥離が第2傾斜部502、602に沿って進展したとしても、屈曲形状により、第1傾斜部501、601への進展を抑制することができる。したがって、表面金属体52、62、半導体素子40、表面金属体52、62と半導体素子40などとの接合部へ、剥離が進展するのを抑制することができる。つまり、上記した表面金属体52、62や半導体素子40などに熱応力が集中し、接続信頼性などが低下するのを抑制することができる。よって、信頼性を確保することができる。

[0371] 第2傾斜部502、602を有するため、上記した剥離が生じたときに、裏面金属体53、63が封止体30から抜け落ちる（落下する）のを抑制することもできる。

[0372] 熱は、理想的には45度の角度で拡がる。本実施形態では、積層体500、600が、Z方向において半導体素子40側に第1傾斜部501、601を有している。これにより、半導体素子40の生じた熱が、屈曲部分よりも上方、つまり第1傾斜部501、601に対応する部分において拡散する。一方、第2傾斜部502、602を有することで、第2傾斜部502、602に対応する部分の伝熱経路は、第1傾斜部501、601に対応する部分の伝熱経路よりも狭い。伝熱経路が狭いことで熱抵抗が大きくなる。本実施形態では、第2傾斜部502、602の長さL12を第1傾斜部501、601の長さL11よりも短くする（ $L11 > L12$ ）。これにより、 $L11 \leq L12$ を満たす構成に較べて、第2傾斜部502、602のZ方向の長さL22を短くし、ひいては屈曲部分よりも下方における熱抵抗を小さくすることができる。つまり、積層体500、600の上方部分で拡散した熱を露出面53b、63bから効率よく放熱することができる。以上より、本実施形態の半導体装置20は、放熱性を高めつつ信頼性を確保することができる。

[0373] 第1傾斜部501、601を絶縁基材51、61に設け、第2傾斜部502、602を裏面金属体53、63に設けてもよい。第1傾斜部501、601を絶縁基材51、61に設け、第2傾斜部502、602を絶縁基材51、61と裏面金属体53、63とにわたって設けてもよい。本実施形態では、第1傾斜部501、601を絶縁基材51、61と裏面金属体53、63とにわたって設け、第2傾斜部502、602を裏面金属体53、63に設けている。つまり、屈曲部分が、裏面金属体53、63内に存在する。したがって、露出面53b、63bとの界面を起点として封止体30に生じた剥離が第2傾斜部502、602に沿って進展したとしても、剥離が絶縁基材51、61との界面まで進展するのを抑制することができる。これにより

、熱応力が絶縁基材51、61に集中し、絶縁信頼性が低下するのを抑制することができる。つまり、信頼性をさらに高めることができる。

[0374] 第1傾斜部501、601と第2傾斜部502、602とが連なる構成としてもよい。本実施形態では、第1傾斜部501、601と第2傾斜部502、602との間に、中間部503、603を設けている。この構成では、中間部503、603が屈曲部分をなす。中間部503、603を設けることで、上記したように、絶縁基材51、61の表面51a、61aと、裏面金属体53、63の露出面53b、63bの両方から同時に切断（切削）しても、ブレード同士の接触を避けることができる。また、中間部503、603を裏面金属体53、63に設けるため、上記同様、剥離が絶縁基材51、61との界面まで進展するのを抑制することができる。

[0375] 第1傾斜部501、601が絶縁基材51、61から裏面金属体53、63にわたって設けられる構成において、裏面金属体53、63の傾斜角R1と絶縁基材51、61の傾斜角R3とを異ならせてもよい。たとえば $R1 < R3$ の場合、樹脂を含む絶縁基材51、61の端部に熱応力が集中するため、絶縁性能が低下する虞がある。 $R1 > R3$ の場合、絶縁基材51、61と裏面金属体53、63との界面に熱応力が集中し、界面剥離が生じる虞がある。本実施形態では、傾斜角R1と傾斜角R3をほぼ等しい角度（ $R1 = R3$ ）にする。つまり、第1傾斜部501、601において絶縁基材51、61の傾斜面と裏面金属体53、63の傾斜面とが略面一で連なる。絶縁基材51、61の傾斜面と裏面金属体53、63の傾斜面とが連続し、ひとつの平坦面をなす。これにより、封止体30、絶縁基材51、61、および裏面金属体53、63の三重点に熱応力が集中するのを抑制することができる。

[0376] 露出面53b、63bに対する第2傾斜部502、602の傾斜角R4を、封止体30の第1面30a、30bに対する側面30e（第2面）の傾斜角R5以上としてもよい。本実施形態では、傾斜角R4を傾斜角R5より小さくしている（ $R4 < R5$ ）。先行実施形態に記載（たとえば図72参照）したように、半導体素子40の発熱時には、半導体装置20に反りが生じる



。上記したように、放熱性の高い反り形状となる構成を採用すると、Z方向に凸の反りにより、裏面金属体53、63と封止体30との界面に剥離が生じやすくなる。R4<R5の関係を満たす構成とすることで、剥離が生じても、裏面金属体53、63が封止体30から抜け落ちるのを抑制することができる。

[0377] 本実施形態では、第1露出部である絶縁基材51の露出部510と、第2露出部である絶縁基材61の露出部610とが、Z方向の平面視において互いに重なる。これにより、第1基板である基板50の表面金属体52と第2基板である基板60の表面金属体62との配置のアンバランスを抑制し、ひいては半導体装置20の反りのアンバランスを抑制することができる。反りが偏ることで変形が大きい側で、裏面金属体53、63と封止体30との界面剥離が生じやすくなるのを抑制することができる。

[0378] 本実施形態では、第1傾斜部501および第2傾斜部502が、周方向に沿う切削痕501a、502aを有する。切削痕501a、502aを有することでアンカー効果が生じ、封止体30との密着力が高まる。これにより、積層体500、600から封止体30が剥離するのを抑制することができる。なお、第1傾斜部501および第2傾斜部502の一方のみに、周方向に沿う切削痕を設けてもよい。本実施形態では、中間部503も凹凸部503aを有するため、アンカー効果による剥離抑制が期待できる。

[0379] <変形例>

一对の基板50、60を備える両面放熱構造の半導体装置20の例を示したが、これに限定されない。ドレイン電極40D（第1主電極）が接続される基板50のみを備える、片面放熱構造の半導体装置20にも適用が可能である。一对の基板50、60を備える構成において、基板50、60の一方のみに、上記した構造（Vカット形状）を適用してもよい。

[0380] 半導体装置20が半導体素子40H、40Lを備える例を示したが、これに限定されない。アームのひとつを構成する半導体素子40のみを備えてもよい。半導体装置20は、たとえばひとつの半導体素子40のみを備えても

よい。

[0381] 本実施形態に記載の構成は、第1実施形態、第2実施形態、第3実施形態、第4実施形態、第5実施形態、第6実施形態、第7実施形態、第8実施形態、および変形例に記載の構成のいずれとも組み合わせが可能である。

[0382] (第10実施形態)

この実施形態は、先行する実施形態を基礎的形態とする変形例であり、先行実施形態の記載を援用できる。接続信頼性を高めるために、本実施形態に記載のように、接合材である焼結部材を所定の配置にしてもよい。

[0383] <半導体装置>

まず、図89に基づき、本実施形態に係る半導体装置20について説明する。図89は、図5に対応する断面図である。図89では、便宜上、外部接続端子90の図示を省略している。

[0384] 本実施形態の半導体装置20は、先行実施形態に記載の構成(図2~図13参照)と同様の構成を有している。図89に示すように、半導体装置20は、半導体素子40(40H、40L)と、半導体素子40をZ方向において挟むように配置された配線部材である基板50、60と、封止体30を備えている。第1配線部材である基板50の表面金属体52は、半導体素子40の第1主電極であるドレイン電極40Dに接続されている。第2配線部材である基板60の表面金属体62は、第2配線部材である導電スペーサ70を介して、半導体素子40の第2主電極であるソース電極40Sに接続されている。封止体30は、半導体素子40、基板50、60、および導電スペーサ70を封止している。ソース電極40Sと導電スペーサ70とは、接合材101である焼結部材101Aにより接合されている。

[0385] <半導体素子>

次に、図90および図91に基づき、半導体素子40について説明する。図90は、半導体素子40(40H)を示す平面図である。図91は、図89の領域XCIを拡大した図である。図91は、図90のXCI-XCI線に対応する断面図である。図91では、半導体素子40Hを例示しているが、半導体素

子40Lも同様の構成を有しているため、以下では半導体素子40として説明する。

[0386] 半導体素子40は、上記したように、スイッチング素子が形成された半導体基板41を有している。半導体基板41は、平面略矩形状をなしている。ドレイン電極は半導体基板41の一面に設けられ、ソース電極40Sおよびパッド40Pは半導体基板41の裏面に設けられている。ソース電極40Sは、多層構造をなしている。ソース電極40Sは、下地電極42と、接続電極43を有している。パッド40Pも、ソース電極40Sと同様の構成を有している。

[0387] 半導体素子40は、さらに保護膜44を有している。保護膜44は、ソース電極40Sの周縁部を覆うように、半導体基板41の裏面上に設けられた絶縁膜である。絶縁膜の材料として、たとえばポリイミド、シリコン窒化膜などを採用することができる。保護膜44は、ソース電極40Sにおける接続領域を規定する開口部440を有している。開口部440は、ソース電極40Sを接合可能に露出させる。保護膜44は、パッド40Pにおける接続領域を規定する開口部441を有している。開口部440、441は、いずれも保護膜44をZ方向に貫通する貫通孔である。ソース電極40S（接続電極43）のうち、保護膜44の開口部440から露出する部分が、焼結部材101Aとの間に接合部を形成する。

[0388] 本実施形態の保護膜44は、ポリイミドを材料としている。保護膜44は、下地電極42の後述する周縁部420を覆っている。保護膜44は、たとえば半導体基板41の外周端から所定範囲のスクライブ領域には設けられていない。開口部440の開口形状、すなわち開口部440を規定する保護膜44の内周面442は、平面略矩形状をなしている。内周面442は、内周端、開口端と称されることがある。

[0389] 下地電極42は、多層構造のソース電極40Sにおいて、半導体基板41に隣接して形成された金属層である。下地電極42は、下部電極、下層電極、配線電極、下地層、第1金属層などと称されることがある。下地電極42

は、半導体基板41の裏面に接続している。下地電極42は、たとえばAl（アルミニウム）を主成分とする材料を用いて形成されている。本実施形態では、AlSi、AlSiCuなどのAlSi系の合金を材料とする。

[0390] 下地電極42は、平面視において、半導体基板41の図示しない素子領域（アクティブ領域）を内包しつつ、そし素子領域を取り囲む外周領域上まで延設されている。下地電極42の周縁部420は、平面略矩形環状をなしている。周縁部420は、保護膜44によって覆われている。

[0391] 接続電極43は、下地電極42上に積層配置されている。接続電極43は、上地電極、上部電極、上層電極、上地層、第2金属層とも称される。接続電極43は、焼結部材101Aとの接合のために、Au（金）、Ag（銀）、Pt（プラチナ）、Pd（パラジウム）などの貴金属を少なくとも含む。接続電極43は、貴金属とともに、卑金属を含んでもよい。

[0392] 本実施形態の接続電極43は、Ni（ニッケル）を含む。Niは、下地電極42を構成するAl合金よりも硬い。接続電極43は、Niと貴金属、たとえばAuまたはAgを含む。接続電極43は、たとえばめっき法によって多層に形成される。接続電極43の貴金属の少なくとも一部は、接合時において焼結部材101Aに拡散する。

[0393] 接続電極43は、保護膜44の開口部440において、下地電極42に積層配置されている。接続電極43の外周端は、全周で保護膜44の内周面442に接触している。

[0394] <接合構造>

次に、図90～図92に基づいて、半導体素子40の接合構造について説明する。図90では、焼結部材101Aの外周端を破線で示し、導電スペーサ70の外周端を二点鎖線で示している。図92は、焼結部材101Aの配置を示す断面図である。図92は、図91に対応している。以下において、「内側」、「外側」とは、半導体素子40の中心を基準位置とする相対的な位置関係を示す。中心に近い側が内側、遠い側が外側である。

[0395] 本実施形態では、基板60と導電スペーサ70が、ソース電極40Sに電

氣的に接続される配線部材（第2配線部材）である。図90および図91に示すように、焼結部材101Aは、半導体素子40のソース電極40Sと導電スペーサ70との間に介在している。焼結部材101Aは、ソース電極40Sと導電スペーサ70を接合している。

[0396] 焼結部材101Aは、AgまたはCuを材料とする。焼結部材101Aは、Ag粒子またはCu粒子による焼結体である。焼結部材101Aは、はんだに較べて低温での接合が可能である。図92に示すように、焼結部材101Aは、保護膜44の内周面442との間に所定の距離L30を有して配置されている。図90～図92に示すように、焼結部材101Aは、内周面442よりも内側に配置されている。焼結部材101Aは、たとえば平面略矩形状をなしている。焼結部材101Aの外周端は、全周で保護膜44に非接触である。つまり、保護膜44の内周面442は、平面視において焼結部材101Aを内包している。

[0397] 導電スペーサ70は、焼結部材101Aとの接合面に、図示しない金属膜を有している。金属膜は、接続電極43同様、貴金属を少なくとも含む。本実施形態では、金属膜がNiと貴金属、たとえばAuまたはAgを含むめっき膜である。

[0398] 図90～図92に示すように、導電スペーサ70は、内周面442よりも内側に配置されている。導電スペーサ70は、たとえば平面略矩形状をなしている。導電スペーサ70の外周端は、平面視において焼結部材101Aの外周端よりも外側、もしくは、ほぼ一致するように配置されている。つまり、導電スペーサ70は、平面視において焼結部材101Aを内包、もしくは、焼結部材101Aとほぼ一致するように配置されている。本実施形態では、導電スペーサ70が焼結部材101Aを内包している。

[0399] <接合方法>

次に、図93に基づき、上記した接合構造の形成方法、つまり接合方法について説明する。図93は、接合方法を示す断面図である。図93は、図91に対応している。

[0400] 本実施形態では、焼結部材101Aを形成するために、焼結シート105を用いる。焼結シート105は、焼結フィルムと称されることがある。焼結シート105は、AgまたはCuを含んでいる。図93に示すように、焼結シート105を、半導体素子40のソース電極40S（接続電極43）上に配置する。焼結シート105は、平面視において保護膜44に接触しない所定のサイズを有している。

[0401] 次いで、焼結シート105上に導電スペーサ70を配置する。そして、加熱しながら、図示しない加圧装置で導電スペーサ70側から加圧する。これにより、焼結シート105は接続電極43と導電スペーサ70との対向面間で押し広げられて厚みが薄くなるとともに、焼結して焼結部材101Aとなる。焼結部材101Aが保護膜44の内周面442、導電スペーサ70に対して、上記した所定の位置関係となるように、焼結シート105のサイズが決定される。

[0402] <シミュレーション結果>

図94は、熱応力シミュレーションの結果を示している。このシミュレーションでは、室温と150℃を交互に繰り返すパワーサイクル試験において、下地電極42に発生する歪振幅を測定した。図94は、上記した距離L30と歪振幅との関係を示している。図94において、距離L30が0（ゼロ）は、平面視において保護膜44の内周面442に一致する位置である。距離L30がマイナスの数値は内周面442から内側への距離を示し、プラスの数値は外側への数値を示している。

[0403] 図94に示すように、距離L30が5μm以上において、下地電極42に発生する歪振幅がほぼ0（ゼロ）となることが明らかとなった。本実施形態では、この知見に基づき、所定距離L30を5μmとしている。

[0404] <第10実施形態のまとめ>

図95は、接合材101として、はんだ101Bを用いた接続構造を示している。図95は、図93に対応している。はんだ101Bの場合、はんだ101Bをリフローして接合を行う。接合時において、溶融したはんだ10

1 Bは接続電極4 3の表面上を濡れ拡がる。このため、図9 5に一点鎖線で示すように、封止体3 0、ソース電極4 0 S（接続電極4 3）、はんだ1 0 1 B（接合材1 0 1）の三重点が形成される。三重点には、線膨張係数の差に基づく熱応力が集中する。熱応力は、下地電極4 2において、接続電極4 3の外周端の直下部分に集中する。よって、下地電極4 2にクラックが生じたり、ひいては半導体基板4 1にダメージが生じる虞がある。

[0405] 本実施形態では、はんだ1 0 1 Bに代えて、焼結部材1 0 1 Aを採用している。焼結部材1 0 1 Aは、融点よりも低い温度の加熱により形成される。焼結部材1 0 1 Aは、接合時においてははんだ1 0 1 Bのように溶融状態にならない。焼結部材1 0 1 Aは、はんだ1 0 1 Bに較べると接続電極4 3や導電スペーサ7 0に対する濡れ性が低い。このため、焼結部材1 0 1 Aは、接合時において接続電極4 3の表面や導電スペーサ7 0の表面を、はんだ1 0 1 Bのように濡れ拡がらない。

[0406] 焼結部材1 0 1 Aは、所定の位置に保持しやすいため、保護膜4 4の内周面4 4 2との間に所定の距離L 3 0を有して配置することができる。これにより、封止体3 0、ソース電極4 0 S（接続電極4 3）、焼結部材1 0 1 A（接合材1 0 1）の三重点が形成されない。したがって、熱応力の集中を抑制し、接続信頼性の高い半導体装置2 0を提供することができる。また、焼結部材1 0 1 Aは、はんだ1 0 1 Bより熱伝導率が高い。これにより、放熱性を高めることもできる。

[0407] 距離L 3 0は特に限定されない。焼結部材1 0 1 Aは、少なくとも内周面4 4 2に対して離れていればよい。本実施形態では、焼結部材1 0 1 Aと保護膜4 4の内周面4 4 2との距離L 3 0を5  $\mu$ m以上としている。これによれば、熱応力による下地電極4 2の歪振幅を効果的に低減することができる。つまり、接続信頼性をさらに高めることができる。

[0408] 平面視において、導電スペーサ7 0と焼結部材1 0 1 Aとの位置関係は特に限定されない。たとえば平面視において焼結部材1 0 1 Aが導電スペーサ7 0からはみ出してもよい。上記したように、焼結部材1 0 1 Aは、加熱・

加圧によりA g粒子またはC u粒子が焼結して形成される。導電スペーサ70からはみ出した部分は加圧されないため、焼結せずに残り、導電性の異物として落下する虞がある。つまり、短絡等が生じる虞がある。

[0409] 本実施形態では、平面視において、保護膜44の内周面442が導電スペーサ70を内包し、導電スペーサ70が焼結部材101Aと一致もしくは焼結部材101Aを内包する。これにより、導電スペーサ70を介して焼結前の焼結部材101A（焼結シート105）の全域に圧をかけることができる。したがって、焼結部材101Aと保護膜44との接触を避けつつ、焼結残りが生じるのを抑制することができる。

[0410] <変形例>

焼結部材101Aを形成するために焼結シート105を用いる例を示したが、これに限定されない。たとえば溶剤中にA g粒子やC u粒子を分散させた焼結ペーストを用いてもよい。焼結シート105のほうが、焼結ペーストよりも所定位置に保持しやすい。

[0411] ソース電極40Sが接続される第2配線部材が、配線板である基板60と、導電スペーサ70を備える例を示したが、これに限定されない。導電スペーサ70に代えて、表面金属体62に凸部を設けてもよい。つまり、第2配線部材が、導電スペーサ70を備えず、基板60のみを備える構成としてもよい。この場合、焼結部材101Aは、表面金属体62の凸部の先端面とソース電極40S（接続電極43）との間に介在する。

[0412] 第1配線部材として基板50の例を示したがこれに限定されない。基板50に代えて、金属板（リードフレーム）を採用してもよい。第2配線部材として基板60の例を示したがこれに限定されない。基板60に代えて、金属板（リードフレーム）を採用してもよい。第2配線部材は、金属板と導電スペーサ70を有してもよいし、導電スペーサ70に代えて、金属板に凸部を設けてもよい。

[0413] 半導体装置20が半導体素子40H、40Lを備える例を示したが、これに限定されない。アームのひとつを構成する半導体素子40のみを備えても



よい。半導体装置 20 は、たとえばひとつの半導体素子 40 のみを備えてもよい。

[0414] 本実施形態に記載の構成は、第 1 実施形態、第 2 実施形態、第 3 実施形態、第 4 実施形態、第 5 実施形態、第 6 実施形態、第 7 実施形態、第 8 実施形態、第 9 実施形態、および変形例に記載の構成のいずれとも組み合わせが可能である。

[0415] (第 11 実施形態)

この実施形態は、先行する実施形態を基礎的形態とする変形例であり、先行実施形態の記載を援用できる。放熱性を高めるために、本実施形態に記載のように、主電極と配線部材との接合部に焼結部材を用いてもよい。

[0416] <半導体装置>

まず、図 96 に基づき、本実施形態に係る半導体装置 20 について説明する。図 96 は、図 5 に対応する断面図である。図 96 では、便宜上、外部接続端子 90 の図示を省略している。

[0417] 本実施形態の半導体装置 20 は、先行実施形態に記載の構成（図 2～図 13 参照）と同様の構成を有している。図 96 に示すように、半導体装置 20 は、半導体素子 40（40H、40L）と、半導体素子 40 を Z 方向において挟むように配置された配線部材である基板 50、60 と、封止体 30 を備えている。基板 50 の表面金属体 52 は、半導体素子 40 の第 1 主電極であるドレイン電極 40D に接続されている。基板 60 の表面金属体 62 は、導電スペーサ 70 を介して、半導体素子 40 の第 2 主電極であるソース電極 40S に接続されている。封止体 30 は、半導体素子 40、基板 50、60、および導電スペーサ 70 を封止している。ドレイン電極 40D と基板 50 の表面金属体 52 とは、接合材 100 である焼結部材 100A により接合されている。

[0418] <焼結部材および凹凸酸化膜の配置>

次に、図 97～図 99 に基づき、半導体素子 40 に対する焼結部材 100A および凹凸酸化膜 520 の配置について説明する。図 97 は、図 96 の領

域XCVIIを拡大した図である。図98は、半導体素子40、焼結部材100A、および凹凸酸化膜520の位置関係を示す平面図である。図99は、図97の領域XCVIXを拡大した図である。

[0419] 図97および図98に示すように、表面金属体52の上面52aは、実装部529aと、外周部529bと、中間部529cを有している。凹凸酸化膜520は、実装部529aには設けられず、外周部529bおよび中間部529cに設けられている。

[0420] 実装部529aは、Z方向の平面視において半導体素子40（ドレイン電極40D）と重なる部分を含み、焼結部材100Aを介してドレイン電極40Dが接合される部分である。外周部529bは、平面視において半導体素子40の外周端402よりも外側の部分を含み、半導体素子40を取り囲む部分である。中間部529cは、実装部529aと外周部529bの間の部分であり、実装部529aを取り囲んでいる。本実施形態では、実装部529aは、平面視において半導体素子40（ドレイン電極40D）とほぼ一致している。中間部529cは平面略矩形環状をなしており、中間部529cの内周端は半導体素子40の外周端402とほぼ一致している。中間部529cは、その全域が平面視において半導体素子40の外側に位置している。

[0421] 図97～図99に示すように、基板50の表面金属体52は、先行実施形態に記載した構成（図67および図74参照）と同様に、凹凸酸化膜520を有している。図99に示すように、表面金属体52は、母材521と、母材521の表面上に設けられた金属膜522および凹凸酸化膜520を有している。

[0422] 本実施形態の金属膜522は、Niを主成分とする下地膜と、焼結部材100Aとの接合が可能な貴金属、たとえばAuやAgを主成分とする上地膜を有している。具体的には、下地膜として、Pを含むNiめっき膜とAuめっき膜を採用している。金属膜522の上面52aのうち、外周部529bには、複数の凹部523が形成されている。実装部529a及び中間部529cには、凹部523が形成されていない。凹部523が形成されていない

部分において、金属膜522の膜厚は、たとえば10 $\mu$ m程度である。つまり、レーザ光の照射前の膜厚が、10 $\mu$ m程度である。凹部523は、パルス発振のレーザ光の照射により形成されている。1パルスごとに1つの凹部523が形成されている。外周部529bにおいて、金属膜522の表面は、複数の凹部523により鱗状をなしている。外周部529bはレーザ光の照射エリアであり、実装部529a及び中間部529cは非照射エリアである。

[0423] 凹凸酸化膜520は、金属膜522上に形成されている。凹凸酸化膜520は、実装部529aには形成されず、実装部529aの周囲の部分である外周部529bおよび中間部529cに形成されている。先行実施形態に記載したように、凹凸酸化膜520は、金属膜522にレーザ光を照射することで形成されている。凹凸酸化膜520は、レーザ光の照射により形成されたレーザ照射膜である。凹凸酸化膜520の主成分は、金属膜522の主成分金属の酸化物である。

[0424] 外周部529b、つまりレーザ光の照射エリアにおいて、凹凸酸化膜520の平均膜厚は10nm~数百nmとされている。凹凸酸化膜520は、凹部523を有する金属膜522の表面の凹凸に倣って形成されている。また、凹凸酸化膜520の表面には、凹部523の幅よりも細かいピッチで凹凸が形成されている。すなわち、非常に微細な凹凸（粗化部）が形成されている。換言すれば、複数の凸部520a（柱状体）が、細かいピッチで形成されている。たとえば凸部520aの平均幅は1nm~300nm、凸部520a間の平均間隔は1nm~300nmである。また、凸部520aの平均高さは、10nm~数百nmである。

[0425] 凹凸酸化膜520は、金属膜522にレーザ光を照射し、金属膜522の表層の溶融および蒸着により形成されるため、レーザ光の照射エリアである外周部529bだけでなく、外周部529bの周辺（近傍）にも形成される。本実施形態では、レーザ光の非照射エリアのうち、中間部529cの全域に凹凸酸化膜520が形成されており、実装部529aには凹凸酸化膜52

0が形成されていない。全域に凹凸酸化膜520を有する中間部529cの幅は、たとえば0.2mm~0.3mmである。

[0426] 中間部529cにおける凹凸酸化膜520の平均膜厚は、直接的にレーザー光が照射されるわけではないため、外周部529bにおける凹凸酸化膜520の平均膜厚よりも薄く、且つ、自然酸化膜よりも厚くされている。具体的には、0.1nm~10nmである。また、凹凸酸化膜520の表面の凸部520aの高さも、外周部529bより低くされている。具体的には、0.1nm~10nmである。なお、凸部520aの平均幅および平均間隔は、外周部529bと同程度である。

[0427] このように、凹凸酸化膜520は、厚膜部520Xと、薄膜部520Yを有している。厚膜部520Xは、凹凸酸化膜520のうち、レーザー光の照射エリア、つまり外周部529bに設けられた部分である。薄膜部520Yは、凹凸酸化膜520のうち、レーザー光の非照射エリア、つまり中間部529cに設けられた部分である。薄膜部520Yは、厚膜部520Xよりも凹凸酸化膜520の膜厚が薄く、凸部520aの高さが低い。厚膜部520Xは、外周部529bに設けられている。薄膜部520Yは、中間部529cに設けられている。

[0428] 厚膜部520Xは、薄膜部520Yよりも凸部520aの高が高いため、封止体30が絡みつき、アンカー効果が生じる。また、封止体30との接触面積が増える。これにより、封止体30は、外周部529bに密着している。厚膜部520Xは、粗化部、密着部と称されることがある。

[0429] 焼結部材100Aは、先行実施形態に記載の焼結部材101Aと同様に、AgまたはCuを材料とする。焼結部材100Aは、Ag粒子またはCu粒子による焼結体である。焼結部材100Aは、はんだに較べて低温での接合が可能である。焼結部材100Aは、焼結シートまたは焼結ペーストを加熱・加圧することで形成される。焼結部材100Aは、平面視において半導体素子40の外周端402よりも外側にはみ出している。焼結部材100Aは、平面視において実装部529aおよび中間部529cと重なるように配置

されている。本実施形態において、焼結部材100Aの外周端は、中間部529cの外周端とほぼ一致している。焼結部材100Aは、平面視において実装部529aの全域および中間部529cの全域と重なっている。

[0430] <第11実施形態のまとめ>

上記したように、中間部529cは、凹凸酸化膜520の薄膜部520Yを有している。薄膜部520Yを有することで、はんだに対する中間部529cの濡れ性は、実装部529aよりも低い。これにより、はんだは、実装部529aから中間部529c側に濡れ拡がり難い。

[0431] 本実施形態では、はんだに代えて、焼結部材100Aを用いる。焼結部材100Aは、融点よりも低い温度の加熱により形成される。焼結部材100Aは、接合時においてははんだのように溶融状態にならない。焼結部材100Aは、接合時において表面金属体52の表面を、はんだのように濡れ拡がらない。

[0432] 焼結部材100Aは、加圧焼結時にドレイン電極40Dと表面金属体52との対向面間において押し拡げられる。押し拡げられることで、焼結部材100Aは、実装部529aだけでなく中間部529c上にも配置される。焼結部材100Aは、濡れ拡がるのではなく、加圧によって押し拡げられて薄膜部520Yに接触する。これにより、焼結部材100Aと実装部529aとの接合部だけでなく、焼結部材100Aと中間部529cとの接触部分も放熱経路として機能する。この結果、放熱性の高い半導体装置20を提供することができる。また、焼結部材100Aは、はんだより熱伝導率が高い。これにより、放熱性を高めることもできる。

[0433] また、薄膜部520Yの凸部520aの高さは、厚膜部520Xよりも低い。つまり、封止体30に対する中間部529cの密着力は、外周部529bよりも低い。これにより、封止体30は、中間部529cに密着し難い。本実施形態では、焼結部材100Aが中間部529cに接触している。焼結部材100Aは、上面52aにおいて密着力の低い部分を覆っている。したがって、半導体素子40の周辺（近傍）で封止体30が上面52aから剥離

するのを抑制することができる。これにより、熱応力が焼結部材100Aの接合部やドレイン電極40Dに集中するのを抑制し、ひいては接続信頼性を高めることができる。

[0434] 本実施形態では、中間部529cの全体が、半導体素子40よりも外側に位置している。これによれば、焼結部材100Aと実装部529aとの接合部を大きくすることができる。また、半導体素子40の外側に位置する焼結部材100Aと中間部529cとの接触部分も放熱経路として機能する。したがって、放熱性をより高めることができる。

[0435] <変形例>

焼結部材100Aが、中間部529cの全域と重なる例を示したが、これに限定されない。焼結部材100Aは、中間部529cの少なくとも一部と重なればよい。つまり、焼結部材100Aは、凹凸酸化膜520の薄膜部520Yの少なくとも一部に接触すればよい。これにより、放熱経路を拡大し、放熱性を高めることができる。

[0436] 中間部529cの配置は上記した例に限定されない。中間部529cは、幅方向の一部のみが半導体素子40よりも外側に位置してもよい。中間部529cの幅方向の少なくとも一部を半導体素子40よりも外側に設けると、接合部を拡大するとともに、放熱経路を拡大することができる。よって、放熱性を高めることができる。

[0437] また、中間部529cは、幅方向の少なくとも一部が半導体素子40の外周端402よりも内側に位置してもよい。これによれば、焼結部材100Aが薄膜部520Y（中間部529c）に接触することで放熱性を高めつつ、外周部529bの位置を半導体素子40に近づけることができる。つまり、半導体素子40の周辺において封止体30の剥離が生じるのを抑制することができる。

[0438] 図100および図101に示す例では、中間部529cが、平面視において半導体素子40の外周端402を跨いでいる。つまり、中間部529cの幅方向の一部は外周端402よりも外側に位置し、他の一部は外周端402

よりも内側に位置している。焼結部材100Aは、平面視において実装部529aの全域および中間部529cの全域と重なっている。これによれば、上記したように、放熱性を高めつつ、半導体素子40の周辺において封止体30の剥離が生じるのを抑制することができる。図100および図101は、変形例を示す図である。図100は図97に対応し、図101は図98に対応している。

[0439] 図102および図103に示す例では、中間部529cの外周端が、平面視において半導体素子40の外周端402とほぼ一致している。焼結部材100Aの外周端も、平面視において半導体素子40の外周端402とほぼ一致している。これによれば、平面視において半導体素子40に隣接して外周部529b（厚膜部520X）が位置する。よって、中間部529cへの焼結部材100Aの接触により放熱性を高めつつ、半導体素子40の周辺において封止体30の剥離が生じるのを、より効果的に抑制することができる。図102および図103は、変形例を示す図である。図102は図97に対応し、図103は図98に対応している。

[0440] 図104に示す例では、外周部529bの一部が、平面視において半導体素子40と重なっている。中間部529cは、半導体素子40の外周端402よりも内側に位置している。図104は、変形例を示す図である。図104は、図98に対応している。この場合、焼結部材100Aは、薄膜部520Yのみに接触してもよい。焼結部材100Aは、薄膜部520Yと、厚膜部520Xにおける半導体素子40の直下部分とに、接触してもよい。

[0441] 凹凸酸化膜520を、ドレイン電極40Dが接続される表面金属体52のみに設ける例を示したが、これに限定されない。表面金属体52に加えて、ソース電極40Sが接続される導電スペーサ70の側面、および／または、基板60の表面金属体62に設けてもよい。上記したように、凹凸酸化膜520の厚膜部520Xは、封止体30との密着力を高める機能と、接合材であるはんだの濡れ拡がりを抑制する機能を提供する。凹凸酸化膜520は、はんだの溢れを抑制したい場所や、封止体30との密着力を高めたい場所に

設けるとよい。

[0442] 配線部材として基板50の例を示したがこれに限定されない。基板50に代えて、金属板（リードフレーム）を採用してもよい。また、基板60に代えて、金属板（リードフレーム）を採用してもよい。導電スペーサ70に代えて、ソース電極40S側の金属板に凸部を設けてもよい。

[0443] 半導体装置20が半導体素子40H、40Lを備える例を示したが、これに限定されない。アームのひとつを構成する半導体素子40のみを備えてもよい。半導体装置20は、たとえばひとつの半導体素子40のみを備えてもよい。

[0444] 本実施形態に記載の構成は、第1実施形態、第2実施形態、第3実施形態、第4実施形態、第5実施形態、第6実施形態、第7実施形態、第8実施形態、第9実施形態、第10実施形態、および変形例に記載の構成のいずれとも組み合わせが可能である。

[0445] （第12実施形態）

この実施形態は、先行する実施形態を基礎的形態とする変形例であり、先行実施形態の記載を援用できる。主電極に生じるクラックを抑制するために、本実施形態に記載のように、接合材である焼結部材を多層構造にしてもよい。

[0446] <半導体装置>

まず、図105に基づき、本実施形態に係る半導体装置20について説明する。図105は、図7（の一部）に対応する断面図である。図105では、便宜上、外部接続端子90およびボンディングワイヤ110の図示を省略している。

[0447] 本実施形態の半導体装置20は、先行実施形態に記載の構成（図2～図13参照）と同様の構成を有している。図105に示すように、半導体装置20は、半導体素子40（40H）と、半導体素子40をZ方向において挟むように配置された配線部材である基板50、60と、封止体30を備えている。半導体素子40は、半導体基板41の一面に第1主電極であるドレイン



電極40Dを有し、裏面に第2主電極であるソース電極40Sを有している。ドレイン電極40Dは高電位側の主電極であり、ソース電極40Sは低電位側の主電極である。ソース電極40Sは、パッド40Pと同じ面に設けられている。

[0448] 第1配線部材である基板50の表面金属体52は、ドレイン電極40Dに接続されている。第2配線部材である基板60および導電スペーサ70は、ソース電極40Sに接続されている。封止体30は、半導体素子40、基板50、60、および導電スペーサ70を封止している。図示しないが、半導体装置20は、半導体素子40Lを備えている。

[0449] ドレイン電極40Dと基板50の表面金属体52とは、先行実施形態に記載の構成(図97参照)と同様に、接合材100である焼結部材100Aにより接合されている。ソース電極40Sと導電スペーサ70とは、接合材101である多層接合材101Cにより接合されている。

[0450] <多層接合材およびその周辺構造>

次に、図106および図107に基づき、多層接合材101Cおよびその周辺構造について説明する。図106は、図105の領域CVIを拡大した図である。図106では、便宜上、パッドの図示を省略している。図107は、下地電極42、焼結層106、脆弱層107のヤング率、降伏応力の関係を示す図である。図107に示す歪-応力線図において、実線は脆弱層107、破線は焼結層106、一点鎖線は下地電極42を示している。

[0451] 先行実施形態に記載の構成(図91参照)と同様に、ソース電極40Sは、半導体基板41上に形成された下地電極42と、下地電極42上に形成された接続電極43を有している。下地電極42は、AlSi、AlSiCuなどのAlSi系の合金を材料とする。接続電極43は、多層接合材101Cとの接合のために、貴金属を少なくとも含む。接続電極43は、たとえばAuまたはAgとNiを含むめっき膜である。

[0452] 導電スペーサ70は、Cuなどの金属を含み、導電スペーサ70の主たる部分をなす母材71と、母材71の表面に形成された金属膜72を有してい

る。金属膜72は、多層接合材101Cとの接合のために、貴金属を少なくとも含む。金属膜72は、たとえばAuまたはAgとNiを含むめっき膜である。金属膜72は、たとえば半導体素子40との対向面を含む接合面に設けられている。

[0453] 多層接合材101Cは、焼結層106と、脆弱層107を有している。焼結層106は、先行実施形態に記載した焼結部材101Aと同様の構成を有している。焼結層106は、Ag粒子またはCu粒子の加圧焼結体である。脆弱層107は、熱応力が作用したときにソース電極40S、特に下地電極42よりも先にクラックが生じるように、意図的に強度が低くされている。

[0454] 図107に示すように、焼結層106のヤング率 $YM2$ は、下地電極42のヤング率 $YM1$ より若干小さい。しかしながら、焼結層106の降伏応力 $YS2$ は、下地電極42の降伏応力 $YS1$ よりも十分に大きい。焼結層106の降伏歪は、下地電極42の降伏歪よりも大きい。一方、脆弱層107のヤング率 $YM3$ は、下地電極42のヤング率 $YM1$ よりも小さい。さらに脆弱層107の降伏応力 $YS3$ は、下地電極42の降伏応力 $YS1$ よりも小さい。脆弱層107のヤング率 $YM3$ は、焼結層106のヤング率 $YM2$ よりも小さい。脆弱層107の降伏応力 $YS3$ は、焼結層106の降伏応力 $YS2$ よりも小さい。

[0455] 本実施形態の脆弱層107は、焼結層106と同じ種類の粒子（たとえばAg粒子）による焼結体である。脆弱層107は、焼結層106よりも低い加圧力で焼結された低圧焼結体である。脆弱層107は、たとえば加圧せずに焼結された無加圧焼結体である。低い加圧力での焼結により、脆弱層107は、焼結層106よりも粒子の間の空隙が大きい。脆弱層107は、焼結層106に較べて疎である。

[0456] 脆弱層107は、Ag粒子またはCu粒子による焼結体である。脆弱層107の熱伝導率は、 $200\text{W}/\text{m}\cdot\text{K}$ 以上である。脆弱層107よりも密である焼結層106の熱伝導率は、脆弱層107よりも大きい。

[0457] 図106に示すように、多層接合材101Cは、半導体素子40の板厚方

向であるZ方向において、両端に焼結層106を有し、焼結層106の間に脆弱層107を有する三層構造をなしている。焼結層106上に脆弱層107が積層され、脆弱層107上に焼結層106が積層されている。焼結層106のひとつはソース電極40Sの接続電極43に接合し、焼結層106の他のひとつは導電スペーサ70の金属膜72に接合している。脆弱層107は、Z方向において焼結層106により挟まれている。脆弱層107は上記したように低圧焼結体であるため、脆弱層107の厚みは、たとえば焼結層106それぞれの厚みよりも厚い。

[0458] <第12実施形態のまとめ>

先行実施形態に記載したように、ソース電極40S、特に下地電極42には、熱応力が集中しやすい。また、接合材101を介した接合構造において、接合材101として焼結部材のみを用いると、焼結部材はソース電極40Sよりも降伏応力に到達し難いため、熱応力がソース電極40S（下地電極42）に集中しやすい。

[0459] 本実施形態では、ソース電極40Sと導電スペーサ70を接合する接合材101が、多層接合材101Cである。多層接合材101Cは、焼結層106と脆弱層107を有している。脆弱層107は、ヤング率および／または降伏応力がソース電極40S（下地電極42）よりも小さい。これにより、熱応力が脆弱層107に集中する。たとえばソース電極40Sにクラックが生じる前に、脆弱層107にクラックが生じる。したがって、素子ダメージを抑制することができる。

[0460] 本実施形態では、図107に示したように、ヤング率および降伏応力の両方について、脆弱層107がソース電極40S（下地電極42）よりも小さい。これにより、素子ダメージを効果的に抑制することができる。

[0461] また、多層接合材101C（接合材101）が焼結体を含む。焼結体の熱伝導率は、はんだに較べて十分に高い。したがって、放熱性を高めることができる。

[0462] 本実施形態では、脆弱層107が、焼結層106と同じ種類の粒子による

焼結体である。脆弱層107は、焼結層106よりも粒子の間の空隙が大きい。脆弱層107は、焼結層106よりも低い加圧力で形成された焼結体である。加圧力を変えることで、焼結層106と脆弱層107を形成することができる。よって、構成を簡素化することができる。

[0463] 本実施形態では、多層接合材101Cが三層構造をなしている。多層接合材101Cは、両端に焼結層106を有し、焼結層106の間に脆弱層107を有している。焼結層106のひとつがソース電極40Sとの間に接合部を形成し、焼結層106の他のひとつが第2配線部材である導電スペーサ70との間に接合部を形成する。よって、ソース電極40S、導電スペーサ70との接合性を確保しつつ、素子ダメージを抑制することができる。

[0464] <変形例>

脆弱層として、焼結層106よりも低い加圧力で焼結された脆弱層107の例を示したが、これに限定されない。焼結体である脆弱層107に代えて、図108に示すように、非焼結体である脆弱層108を採用してもよい。脆弱層108は、たとえばAlを含む。Alを含む脆弱層108は、ヤング率および/または降伏応力がソース電極40S（下地電極42）よりも小さい。よって、脆弱層107と同様に、素子ダメージを抑制することができる。なお、Alを含む脆弱層108の熱伝導率も、 $200\text{W}/\text{m}\cdot\text{K}$ 以上である。図108は、変形例を示す断面図であり、図106に対応している。

[0465] 多層接合材101Cが三層構造の例を示したが、これに限定されない。たとえば四層以上の構造としてもよい。また、図109に示すように、二層構造としてもよい。多層接合材101Cは、導電スペーサ70側に焼結層106を有し、ソース電極40S側に脆弱層107を有している。このように、脆弱層107を、半導体素子40に対して近い位置に配置している。よって、素子ダメージを抑制する効果を高めることができる。図109は、変形例を示す断面図であり、図106に対応している。

[0466] 図110に示す例では、多層接合材101Cは、ソース電極40S側に焼結層106を有し、導電スペーサ70側に脆弱層107を有している。加圧

焼結体であり、脆弱層 107 よりも放熱性に優れる焼結層 106 を半導体素子 40 に対して近い位置に配置している。よって、放熱性を高めることができる。図 110 は、変形例を示す断面図であり、図 106 に対応している。

[0467] ソース電極 40S が接続される第 2 配線部材が、配線板である基板 60 と、導電スペーサ 70 を備える例を示したが、これに限定されない。導電スペーサ 70 に代えて、表面金属体 62 に凸部を設けてもよい。つまり、第 2 配線部材が、導電スペーサ 70 を備えず、基板 60 のみを備える構成としてもよい。この場合、多層接合材 101C は、表面金属体 62 の凸部の先端面とソース電極 40S（接続電極 43）との間に介在する。

[0468] 第 1 配線部材として基板 50 の例を示したがこれに限定されない。基板 50 に代えて、金属板（リードフレーム）を採用してもよい。第 2 配線部材として基板 60 の例を示したがこれに限定されない。基板 60 に代えて、金属板（リードフレーム）を採用してもよい。第 2 配線部材は、金属板と導電スペーサ 70 を有してもよいし、導電スペーサ 70 に代えて、金属板に凸部を設けてもよい。

[0469] 半導体装置 20 が半導体素子 40H、40L を備える例を示したが、これに限定されない。アームのひとつを構成する半導体素子 40 のみを備えてもよい。半導体装置 20 は、たとえばひとつの半導体素子 40 のみを備えてもよい。

[0470] 本実施形態に記載の構成は、第 1 実施形態、第 2 実施形態、第 3 実施形態、第 4 実施形態、第 5 実施形態、第 6 実施形態、第 7 実施形態、第 8 実施形態、第 9 実施形態、第 10 実施形態、第 11 実施形態、および変形例に記載の構成のいずれとも組み合わせが可能である。

[0471] （第 13 実施形態）

この実施形態は、先行する実施形態を基礎的形態とする変形例であり、先行実施形態の記載を援用できる。本実施形態に記載のように、ひとつの半導体素子 40 により各アームを構成してもよい。

[0472] <電力変換装置>

まず、図111に基づき、半導体装置20が適用される電力変換装置4の回路構成について説明する。図111は、電力変換装置4の等価回路を示す図である。

[0473] 図111に示す電力変換装置4も、車両の駆動システム1に用いられる。電力変換装置4の構成は、先行実施形態に記載の構成（図1参照）とほぼ同じである。異なる点は、各アームが、ひとつのMOSFET11のみを有している。一相分の上下アーム回路9は、2つのMOSFET11により構成される。一相分の上下アーム回路9は、ひとつの半導体装置20により提供される。

[0474] <半導体装置>

次に、図112～図121に基づき、半導体装置について説明する。図112は、半導体装置20の斜視図である。図113は、半導体装置20を示す平面図である。図113は、内部構造を示す透過図である。図114は、基板50に半導体素子40が実装された状態を示す平面図である。図114では、図10では、便宜上、リードフレーム94を示している。図115は、基板50の回路パターンを示す平面図である。図115では、基板50に半導体素子40および継手部81を実装した状態を示している。図115では、表面金属体52に接合されるP端子91P、出力端子92、およびガイドフレーム94cについても破線で図示している。

[0475] 図116は、基板60の回路パターンを示す平面図である。図116では、表面金属体62に接合される半導体素子40、継手部81、およびN端子91Nについても破線で図示している。図117は、図113のCXVII-CXVII線に沿う断面図である。図118は、図113のCXVIII-CXVIII線に沿う断面図である。図119は、図113のCXIX-CXIX線に沿う断面図である。図120は、図113のCXX-CXX線に沿う断面図である。図121は、図120に一点鎖線で示す領域CXXIを拡大した図である。

[0476] 本実施形態でも、先行実施形態同様、半導体素子40（半導体基板）の板厚方向をZ方向とし、半導体素子40H、40Lの並び方向をY方向とする

。Z方向およびY方向の両方向に直交する方向をX方向とする。特に断わりがない限り、Z方向から平面視した形状、換言すればX方向およびY方向により規定されるXY面に沿う形状を平面形状とする。以下において、「内側」、「外側」とは、半導体素子40の中心を基準位置とする相対的な位置関係を示す。中心に近い側が内側、遠い側が外側である。

[0477] 本実施形態の半導体装置20は、先行実施形態同様、上下アーム回路9のひとつ、つまり一相分の上下アーム回路9を構成する。半導体装置20は、先行実施形態に記載の構成（図2～図13参照）と同様の要素を備えている。図112～図121に示すように、半導体装置20は、封止体30と、半導体素子40と、基板50、60と、導電スペーサ70と、アーム接続部80と、外部接続端子90を備えている。以下では、主に、先行実施形態に記載の構成とは異なる部分について説明する。

[0478] 封止体30は、先行実施形態同様、半導体装置20を構成する他の要素の一部を封止している。図112および図113に示すように、封止体30は平面略矩形状をなしている。封止体30は、Z方向において、一面30aと裏面30bを有している。一面30aと裏面30bをつなぐ側面は、外部接続端子90が突出する2つの側面30f、30gを含んでいる。側面30gは、X方向において側面30fとは反対の面である。

[0479] 半導体素子40は、半導体基板に、スイッチング素子が形成されてなる。本実施形態の半導体素子40は、先行実施形態同様、SiCを材料とする半導体基板に、nチャネル型のMOSFET11が形成されてなる。半導体素子40は、主電極として、一面にドレイン電極40Dを有し、裏面にソース電極40Sを有している。半導体素子40は、裏面にパッド40Pを有している。

[0480] 半導体素子40は、上アーム9Hを構成するひとつの半導体素子40Hと、下アーム9Lを構成するひとつの半導体素子40Lを含む。半導体素子40H、40Lの構成は、互いに共通である。図113および図114に示すように、半導体素子40H、40Lは、Y方向に並んでいる。各半導体素子

40は、Z方向において互いにほぼ同じ位置に配置されている。各半導体素子40のドレイン電極40Dは、基板50に対向している。各半導体素子40のソース電極40Sは、基板60に対向している。

[0481] 基板50、60は、Z方向において、複数の半導体素子40を挟むように配置されている。基板50、60は、Z方向において互いに少なくとも一部が対向するように配置されている。基板50、60は、平面視において複数の半導体素子40(40H、40L)のすべてを内包している。

[0482] 基板50は、ドレイン電極40D側に配置されている。基板60は、ソース電極40S側に配置されている。基板50は、ドレイン電極40Dと電氣的に接続され、配線機能を提供する。基板60は、ソース電極40Sに電氣的に接続され、配線機能を提供する。基板50、60は、半導体素子40の生じた熱を放熱する放熱機能を提供する。

[0483] 基板50は、絶縁基材51と、表面金属体52と、裏面金属体53を備えている。基板60は、絶縁基材61と、表面金属体62と、裏面金属体63を備えている。基板60は、絶縁基材61と金属体62、63とが積層された基板である。以下では、表面金属体52、62、および、裏面金属体53、63を、単に金属体52、53、62、63と示すことがある。

[0484] 絶縁基材51は、表面金属体52と裏面金属体53とを電氣的に分離する。同様に、絶縁基材61は、表面金属体62と裏面金属体63とを電氣的に分離する。本実施形態では、樹脂系の絶縁基材51、61を採用しており、材料構成は共通である。

[0485] 金属体52、53、62、63は、たとえば、金属板または金属箔として提供される。表面金属体52、62は、パターンニングされている。表面金属体52、62は、金属表面に、Ni系やAuなどのめっき膜を備えてもよい。以下では、表面金属体52、62のパターンを、回路パターンと示すことがある。表面金属体52は、先行実施形態同様、P配線54と、中継配線55を有している。P配線54と中継配線55は、所定の間隔(ギャップ)により、電氣的に分離されている。このギャップには、封止体30が充填され



ている。

[0486] P配線54は、P端子91Pおよび半導体素子40Hのドレイン電極40Dに接続されている。P配線54は、P端子91Pと半導体素子40Hのドレイン電極40Dとを電氣的に接続している。P配線54は、X方向を長手方向とする平面略矩形状をなしている。中継配線55は、半導体素子40Lのドレイン電極40D、アーム接続部80、および出力端子92に接続されている。中継配線55は、平面略矩形状をなしている。

[0487] P配線54と中継配線55は、Y方向に並んで配置されている。半導体素子40Lは、中継配線55においてY方向の一端側、具体的にはP配線54に遠い側に偏って実装されている。アーム接続部80を構成する継手部81は、中継配線55においてY方向の他端側、具体的にはP配線54に近い側に偏って実装されている。P端子91Pは、P配線54においてX方向の一端付近に接続されている。出力端子92は、中継配線55においてX方向の一端付近に接続されている。P端子91Pおよび出力端子92は、半導体素子40に対してX方向の同じ側に配置されている。

[0488] 表面金属体62は、先行実施形態同様、N配線64と、中継配線65を有している。N配線64と中継配線65は、所定の間隔（ギャップ）により、電氣的に分離されている。このギャップには、封止体30が充填されている。N配線64は、N端子91Nおよび半導体素子40Lのソース電極40Sに接続されている。中継配線65は、半導体素子40Hのソース電極40Sおよびアーム接続部80に接続されている。

[0489] N配線64は、基部644と、延設部645を有している。N配線64は、平面略L字状をなしている。基部644は、平面略矩形状をなしている。基部644は、平面視において半導体素子40Lを内包している。延設部645は、平面略矩形状をなす基部644のひとつの辺に連なっている。延設部645は、基部644における中継配線65との対向辺からY方向において基部654側に延びている。

[0490] 中継配線65は、基部654と、延設部655を有している。中継配線6

5は、平面略L字状をなしている。基部654は、平面略矩形状をなしている。基部654は、平面視において半導体素子40Hを内包している。延設部655は、平面略矩形状をなす基部654のひとつの辺に連なっている。延設部655は、基部654におけるN配線64との対向辺から、Y方向において基部644側に延びている。延設部655の少なくとも一部は、平面視において中継配線55と重なっている。

[0491] N配線64と中継配線65は、Y方向に並んで配置されている。基部644、654は、Y方向に並んでいる。半導体素子40Lのソース電極40Sは、基部644に電氣的に接続されている。半導体素子40Hのソース電極40Sは、基部654に電氣的に接続されている。延設部645、655は、X方向に並んでいる。N端子91Nは、延設部645に接続されている。継手部81は、延設部655に接続されている。

[0492] 裏面金属体53、63は、絶縁基材51、61により、表面金属体52、62と電氣的に分離されている。本実施形態の裏面金属体53、63は、絶縁基材51、61の裏面のほぼ全域に配置された、いわゆるベタ導体である。裏面金属体53は封止体30の一面30aから露出し、裏面金属体63は裏面30bから露出している。裏面金属体53の露出面は、一面30aと略面一である。裏面金属体63の露出面は、裏面30bと略面一である。

[0493] 導電スペーサ70は、半導体素子40のソース電極40Sと基板60との間に介在する。導電スペーサ70は、半導体素子40のソース電極40Sに個別に接続されている。半導体装置20は、2つの導電スペーサ70を備えている。導電スペーサ70のひとつは、半導体素子40Hのソース電極40Sと中継配線65とを電氣的に接続する。導電スペーサ70の他のひとつは、半導体素子40Lのソース電極40SとN配線64とを電氣的に接続する。

[0494] アーム接続部80は、中継配線55、65を電氣的に接続する。アーム接続部80は、Y方向において、半導体素子40Hと半導体素子40Lの間に設けられている。アーム接続部80は、平面視において中継配線55と中継

配線 65（延設部 655）との重なり領域に設けられている。本実施形態の  
アーム接続部 80 は、先行実施形態同様、継手部 81 と、接合材 103 を備  
えて構成される。継手部 81 は、金属柱状体である。Z 方向において、継手  
部 81 の端部のひとつと中継配線 55 との間に接合材 103 が介在し、端部  
の他のひとつと中継配線 65 との間に接合材 103 が介在している。

[0495] これに代えて、継手部 81 は、表面金属体 52、62 の少なくともひとつ  
に一体的に連なるものでもよい。つまり、継手部 81 は、基板 50、60 の  
一部として表面金属体 52、62 と一体的に設けたものでもよい。アーム接  
続部 80 は、継手部 81 を備えない構成としてもよい。つまり、アーム接続  
部 80 が、接合材 103 のみを備える構成としてもよい。

[0496] 外部接続端子 90 は、電源端子 91 と、出力端子 92 と、信号端子 93 を  
備えている。電源端子 91 は、P 端子 91 P と、N 端子 91 N を備えている  
。以下では、P 端子 91 P、N 端子 91 N、および出力端子 92 を主端子 9  
1 P、91 N、92 と示すことがある。信号端子 93 は、上アーム 9H 側の  
信号端子 93 H と、下アーム 9L 側の信号端子 93 L を備えている。

[0497] P 端子 91 P は、P 配線 54 における X 方向の一端付近に接続されてい  
る。P 端子 91 P は、P 配線 54 との接続部 91 a から X 方向の外側に延びて  
いる。P 端子 91 P のうち、接続部 91 a を含む一部分が封止体 30 により  
覆われ、残りの部分が封止体 30 から突出している。P 端子 91 P は、側面  
30 f において Z 方向の中央付近から封止体 30 の外に突出している。

[0498] N 端子 91 N は、N 配線 64 における X 方向の一端付近に接続されてい  
る。N 端子 91 N は、N 配線 64 との接続部 91 b から X 方向の外側に延びて  
いる。N 端子 91 N のうち、接続部 91 b を含む一部分が封止体 30 により  
覆われ、残りの部分が封止体 30 から突出している。N 端子 91 N は、側面  
30 f において Z 方向の中央付近から封止体 30 の外に突出している。

[0499] 出力端子 92 は、中継配線 55 における X 方向の一端付近に接続されてい  
る。出力端子 92 は、中継配線 55 との接続部 92 a から X 方向の外側に延  
びている。出力端子 92 のうち、接続部 92 a を含む一部分が封止体 30 に

より覆われ、残りの部分が封止体30から突出している。出力端子92は、側面30fにおいてZ方向の中央付近から封止体30の外に突出している。

[0500] 3本の主端子91P、91N、92は、Y方向に並んで配置されている。主端子91P、91N、92は、Y方向においてP端子91P、N端子91N、出力端子92の順に配置されている。電源端子91であるP端子91PとN端子91Nは、封止体30から突出した部分を含む一部分において、互いに側面が対向している。

[0501] 信号端子93は、ボンディングワイヤ110などの接続部材を介して、対応する半導体素子40のパッド40Pに電氣的に接続されている。信号端子93Hは、ボンディングワイヤ110を介して半導体素子40Hのパッド40Pに接続されている。信号端子93Lは、ボンディングワイヤ110を介して半導体素子40Lのパッド40Pに接続されている。信号端子93は、X方向であって外側に延び、側面30gにおいてZ方向の中央付近から封止体30の外に突出している。信号端子93は、X方向において主端子91P、91N、92とは反対側に延びている。

[0502] リードフレーム94は、先行実施形態に記載した構成同様、外部接続端子90と、タイバー94aと、外周フレーム94bを備えている。本実施形態のリードフレーム94は、ガイドフレーム94cをさらに備えている。先行実施形態に記載したように、タイバー94aおよび外周フレーム94bは、半導体装置20の製造過程において、不要部分として除去される。一方、ガイドフレーム94cは、半導体装置20の要素として外部接続端子90とともに残る。

[0503] リードフレーム94は、図114に示すように、2つのガイドフレーム94cを備えている。ガイドフレーム94cのひとつは、P端子91Pに連なっている。ガイドフレーム94cは、不要部分を削除する前の状態で、P端子91Pと外周フレーム94bとをつないでいる。ガイドフレーム94cの他のひとつは、出力端子92に連なっている。ガイドフレーム94cは、不要部分を削除する前の状態で、出力端子92と外周フレーム94bとをつな

いでいる。

- [0504] 図114、図119～図121に示すように、ガイドフレーム94cは、接続部940と、第1連結部941と、第2連結部942を有している。接続部940は、ガイドフレーム94cにおいて、表面金属体52との接続部分である。P端子91Pに連なるガイドフレーム94cは、P配線54に接続されている。具体的には、接続部940は、P配線54において、P端子91Pの接続部位とは反対の端部であって、Y方向において中継配線55とは反対側の端部付近に接続されている。接続部940は、平面略矩形状をなすP配線54の四隅のひとつに接続されている。
- [0505] 第1連結部941は、P端子91Pと接続部940とを連結する。第1連結部941は、P端子91Pの接続部91aから、X方向であって側面30g側に延びている。第1連結部941は、平面視においてP配線54（表面金属体52）と重なっていない。第1連結部941は、表面金属体52の外側で、表面金属体52の外周端に沿って延びている。第2連結部942は、接続部940と外周フレーム94bとを連結する。第2連結部942は、接続部940からX方向であって外側に延びている。
- [0506] 出力端子92に連なるガイドフレーム94cは、中継配線55に接続されている。具体的には、接続部940は、中継配線55において、出力端子92の接続部位とは反対の端部であって、Y方向においてP配線54とは反対側の端部付近に接続されている。接続部940は、平面略矩形状をなす中継配線55の四隅のひとつに接続されている。
- [0507] 第1連結部941は、出力端子92と接続部940とを連結する。第1連結部941は、出力端子92の接続部92aから、X方向であって側面30g側に延びている。第1連結部941は、平面視において中継配線55（表面金属体52）と重なっていない。第1連結部941は、表面金属体52の外側で、表面金属体52の外周端に沿って延びている。第2連結部942は、接続部940と外周フレーム94bとを連結する。第2連結部942は、接続部940からX方向であって外側に延びている。

[0508] ガイドフレーム94cは、主端子91P、91N、92と同様の接続構造（接合構造）が可能である。ガイドフレーム94cは、たとえば接合材104を介して表面金属体52に接続される。接合材104としては、先行実施形態に記載したように、はんだや焼結部材を用いることができる。ガイドフレーム94cは、接合材104を介さずに、表面金属体52に直接的に接合されてもよい。たとえば超音波接合、摩擦攪拌接合、レーザ溶接などにより、表面金属体52に直接接合されてもよい。

[0509] 上記したように、本実施形態の半導体装置20では、封止体30によって一相分の上下アーム回路9を構成する複数の半導体素子40が封止されている。封止体30は、複数の半導体素子40、基板50の一部、基板60の一部、複数の導電スペーサ70、アーム接続部80、および外部接続端子90それぞれの一部を、一体的に封止している。封止体30は、基板50、60において、絶縁基材51、61および表面金属体52、62を封止している。

[0510] 半導体素子40は、Z方向において、基板50、60の間に配置されている。半導体素子40は、対向配置された基板50、60によって挟まれている。これにより、半導体素子40の熱を、Z方向において両側に放熱することができる。半導体装置20は、両面放熱構造をなしている。基板50の裏面50bは、封止体30の一面30aと略面一となっている。基板60の裏面60bは、封止体30の裏面30bと略面一となっている。裏面50b、60bが露出面であるため、放熱性を高めることができる。

[0511] <第13実施形態のまとめ>

本実施形態に記載の構成は、先行実施形態に記載した種々の構成のうち、一部を除く構成との組み合わせが可能である。上記一部とは、表面金属体の一对の延設部のそれぞれに電源端子を接続する構成（図15および図23参照）と、並列接続された複数の半導体素子を分けるように表面金属体にスリットを設ける構成（図28など参照）である。つまり、本実施形態に記載の構成は、第1実施形態のその他、第3実施形態、第4実施形態、第5実施形

態、第6実施形態、第7実施形態、第8実施形態、第9実施形態、第10実施形態、第11実施形態、第12実施形態、および変形例に記載の構成のいずれとも組み合わせが可能である。

[0512] 半導体装置20が導電スペーサ70を備える例を示したが、これに限定されない。導電スペーサ70に代えて、表面金属体62に凸部を設けてもよい。

[0513] ドレイン電極40Dに接続される配線部材として基板50の例を示したがこれに限定されない。基板50に限定されない構成においては、基板50に代えて、金属板（リードフレーム）を採用してもよい。ソース電極40Sに接続される配線部材として基板60の例を示したがこれに限定されない。基板60に限定されない構成においては、基板60に代えて、金属板（リードフレーム）を採用してもよい。

[0514] （他の実施形態）

この明細書および図面等における開示は、例示された実施形態に制限されない。開示は、例示された実施形態と、それらに基づく当業者による変形態様を包含する。たとえば、開示は、実施形態において示された部品および／または要素の組み合わせに限定されない。開示は、多様な組み合わせによって実施可能である。開示は、実施形態に追加可能な追加的な部分をもつことができる。開示は、実施形態の部品および／または要素が省略されたものを包含する。開示は、ひとつの実施形態と他の実施形態との間における部品および／または要素の置き換え、または組み合わせを包含する。開示される技術的範囲は、実施形態に記載に限定されない。開示されるいくつかの技術的範囲は、請求の範囲の記載によって示され、さらに請求の範囲の記載と均等の意味および範囲内でのすべての変更を含むものと解されるべきである。

[0515] 明細書および図面等における開示は、請求の範囲の記載によって限定されない。明細書および図面等における開示は、請求の範囲に記載された技術的思想を包含し、さらに請求の範囲に記載された技術的思想より多様で広範な技術的思想に及んでいる。よって、請求の範囲の記載に拘束されることなく

、明細書および図面等の開示から、多様な技術的思想を抽出することができる。

[0516] ある要素または層が「上にある」、「連結されている」、「接続されている」または「結合されている」と言及されている場合、それは、他の要素、または他の層に対して、直接的に上に、連結され、接続され、または結合されていることがあり、さらに、介在要素または介在層が存在していることがある。対照的に、ある要素が別の要素または層に「直接的に上に」、「直接的に連結されている」、「直接的に接続されている」または「直接的に結合されている」と言及されている場合、介在要素または介在層は存在しない。要素間の関係を説明するために使用される他の言葉は、同様のやり方で（例えば、「間に」対「直接的に間に」、「隣接する」対「直接的に隣接する」など）解釈されるべきである。この明細書で使用される場合、用語「および／または」は、関連する列挙されたひとつまたは複数の項目に関する任意の組み合わせ、およびすべての組み合わせを含む。

[0517] 空間的に相対的な用語「内」、「外」、「裏」、「下」、「低」、「上」、「高」などは、図示されているような、ひとつの要素または特徴の他の要素または特徴に対する関係を説明する記載を容易にするためにここでは利用されている。空間的に相対的な用語は、図面に描かれている向きに加えて、使用または操作中の装置の異なる向きを包含することを意図することができる。例えば、図中の装置をひっくり返すと、他の要素または特徴の「下」または「真下」として説明されている要素は、他の要素または特徴の「上」に向けられる。したがって、用語「下」は、上と下の両方の向きを包含することができる。この装置は、他の方向に向いていてもよく（90度または他の向きに回転されてもよい）、この明細書で使用される空間的に相対的な記述子はそれに応じて解釈される。

[0518] 車両の駆動システム1は、上記した構成に限定されない。たとえば、モータジェネレータ3をひとつ備える例を示したが、これに限定されない。複数のモータジェネレータを備えてもよい。電力変換装置4が、電力変換回路と



してインバータ6を備える例を示したが、これに限定されない。たとえば、複数のインバータを備える構成としてもよい。少なくともひとつのインバータと、コンバータを備える構成としてもよい。コンバータのみを備えてもよい。

[0519] 半導体素子40が、スイッチング素子としてMOSFET11を有する例を示したが、これに限定されない。たとえば、IGBTを採用することもできる。IGBTは、Insulated Gate Bipolar Transistorの略称である。

## 請求の範囲

### [請求項1]

一相分の上下アーム回路（9）を構成する半導体装置であって、  
高電位側の第1主電極（40D）、および、前記第1主電極とは板厚方向において反対の面に設けられた低電位側の第2主電極（40S）を有する複数の半導体素子（40）であって、上アームを構成する上アーム素子（40H）、および、下アームを構成し、前記板厚方向に直交する第1方向において前記上アーム素子と並んで配置された下アーム素子（40L）と、

第1絶縁基材（51）と、前記上アーム素子の前記第1主電極に接続された第1電源配線（54）、および、前記第1方向において前記第1電源配線と並んで配置され、前記下アーム素子の前記第1主電極に接続された第1中継配線（55）を含み、前記第1絶縁基材の表面に配置された第1表面金属体（52）と、前記第1絶縁基材の裏面に配置された第1裏面金属体（53）と、を有する第1基板（50）と、

前記板厚方向において前記第1基板との間に前記複数の半導体素子を挟むように配置され、第2絶縁基材（61）と、前記下アーム素子の前記第2主電極に接続された第2電源配線（64）、および、前記第1方向において前記第2電源配線と並んで配置され、前記上アーム素子の前記第2主電極に接続された第2中継配線（65）を含み、前記第2絶縁基材の表面に配置された第2表面金属体（62）と、前記第2絶縁基材の裏面に配置された第2裏面金属体（63）と、を有する第2基板（60）と、

前記第1方向において、前記上アーム素子と前記下アーム素子との間に配置され、前記第1中継配線と前記第2中継配線を電氣的に接続するアーム接続部（80）と、を備え、

前記複数の半導体素子は、前記上アーム素子および前記下アーム素子のうちの少なくとも一方のアーム素子を複数含み、

前記複数のアーム素子は、前記板厚方向および前記第1方向に直交する第2方向に並んで配置され、

前記第2表面金属体のうち、前記複数のアーム素子が並列接続された配線は、隣り合う前記アーム素子の間に形成されたスリット（643、653）を有している、半導体装置。

[請求項2] 前記スリットは、隣り合う前記アーム素子の間から、前記第1方向であって前記アーム素子から電流の流れる側に延びている、請求項1に記載の半導体装置。

[請求項3] 前記スリットは、前記第1方向に延び、前記配線を分割している、請求項2に記載の半導体装置。

[請求項4] 前記複数の半導体素子は、前記上アーム素子を複数含み、  
前記第2中継配線は、前記スリットである第1スリット（653）によって複数に分割され、

前記アーム接続部は、前記配線と同数に分割されて、前記配線に個別に接続されている、請求項3に記載の半導体装置。

[請求項5] 前記複数の半導体素子は、前記下アーム素子を、前記上アーム素子と同数含み、

前記第1中継配線は、前記第1スリットと同数の第2スリット（553）を有し、

前記第2スリットは、隣り合う前記アーム接続部の間から隣り合う前記下アーム素子の間まで延びている、請求項4に記載の半導体装置。

[請求項6] 前記複数の半導体素子は、前記上アーム素子および前記下アーム素子のうちの少なくとも一方のアーム素子を2つ含む、請求項1に記載の半導体装置。

[請求項7] 前記複数の半導体素子は、前記上アーム素子を2つ含み、  
前記第2中継配線に形成された前記スリット（653）は、隣り合う前記上アーム素子の間から前記第1方向であって前記アーム接続部

側に延びている、請求項6に記載の半導体装置。

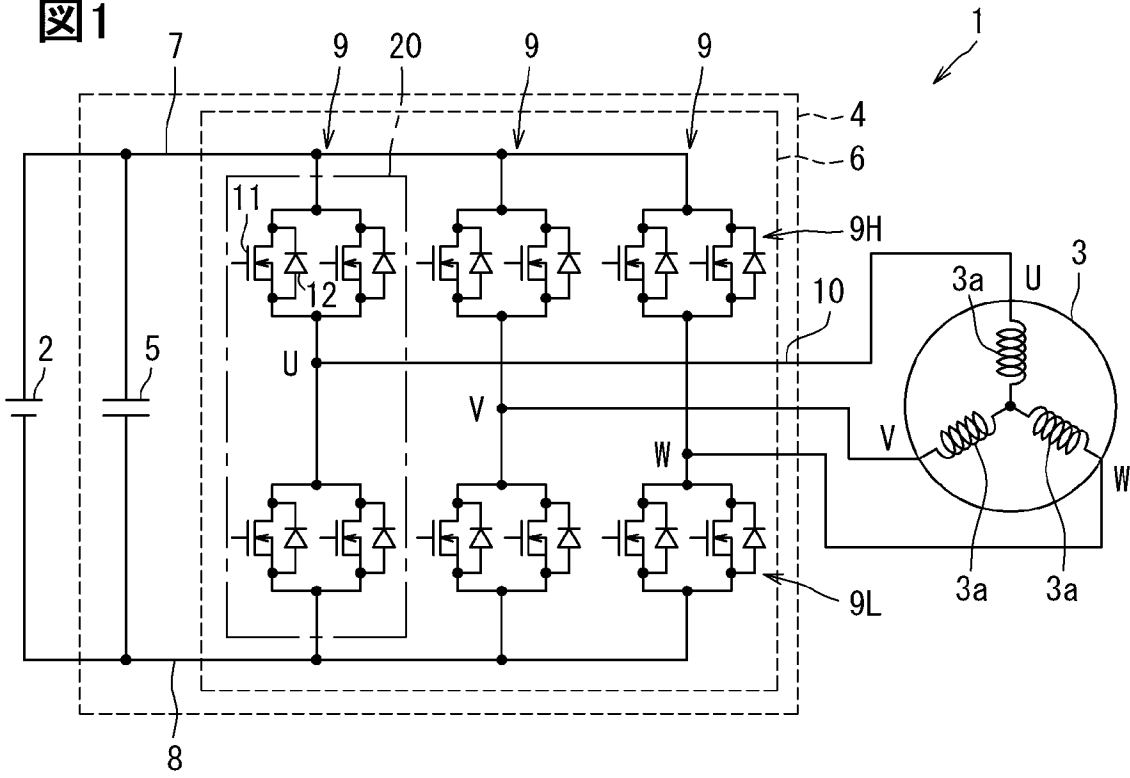
[請求項8]

前記第2電源配線に接続された主端子(91N)をさらに備え、  
前記複数の半導体素子は、前記下アーム素子を2つ含み、

前記第2電源配線に形成された前記スリット(643)は、隣り合う前記下アーム素子の間から前記第1方向であって前記主端子側に延びている、請求項6に記載の半導体装置。

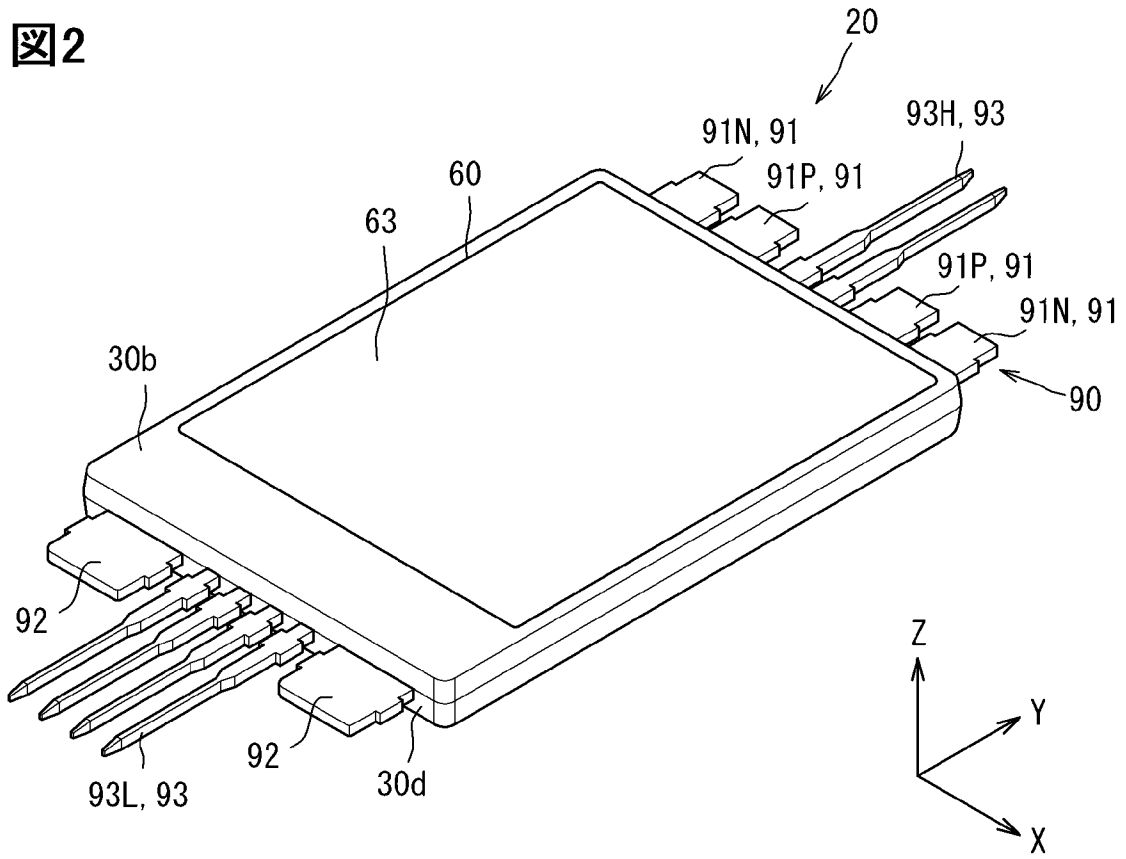
[図1]

図1



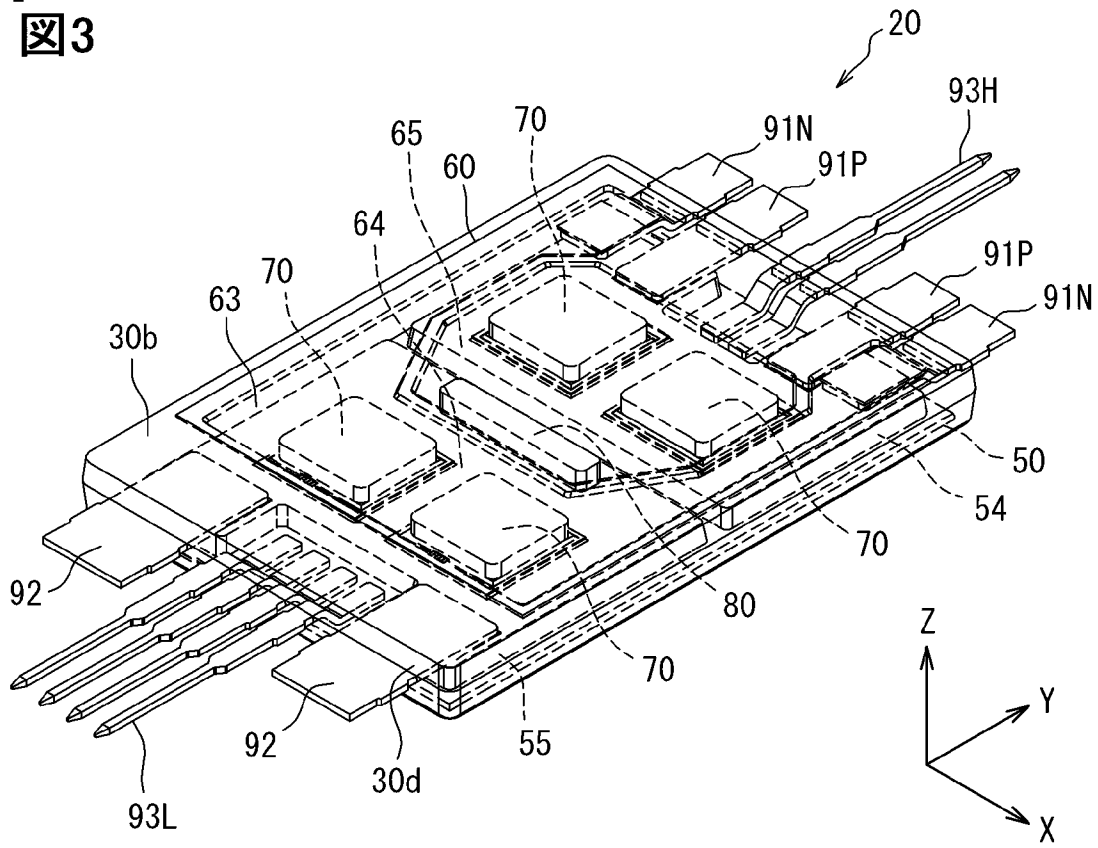
[図2]

図2



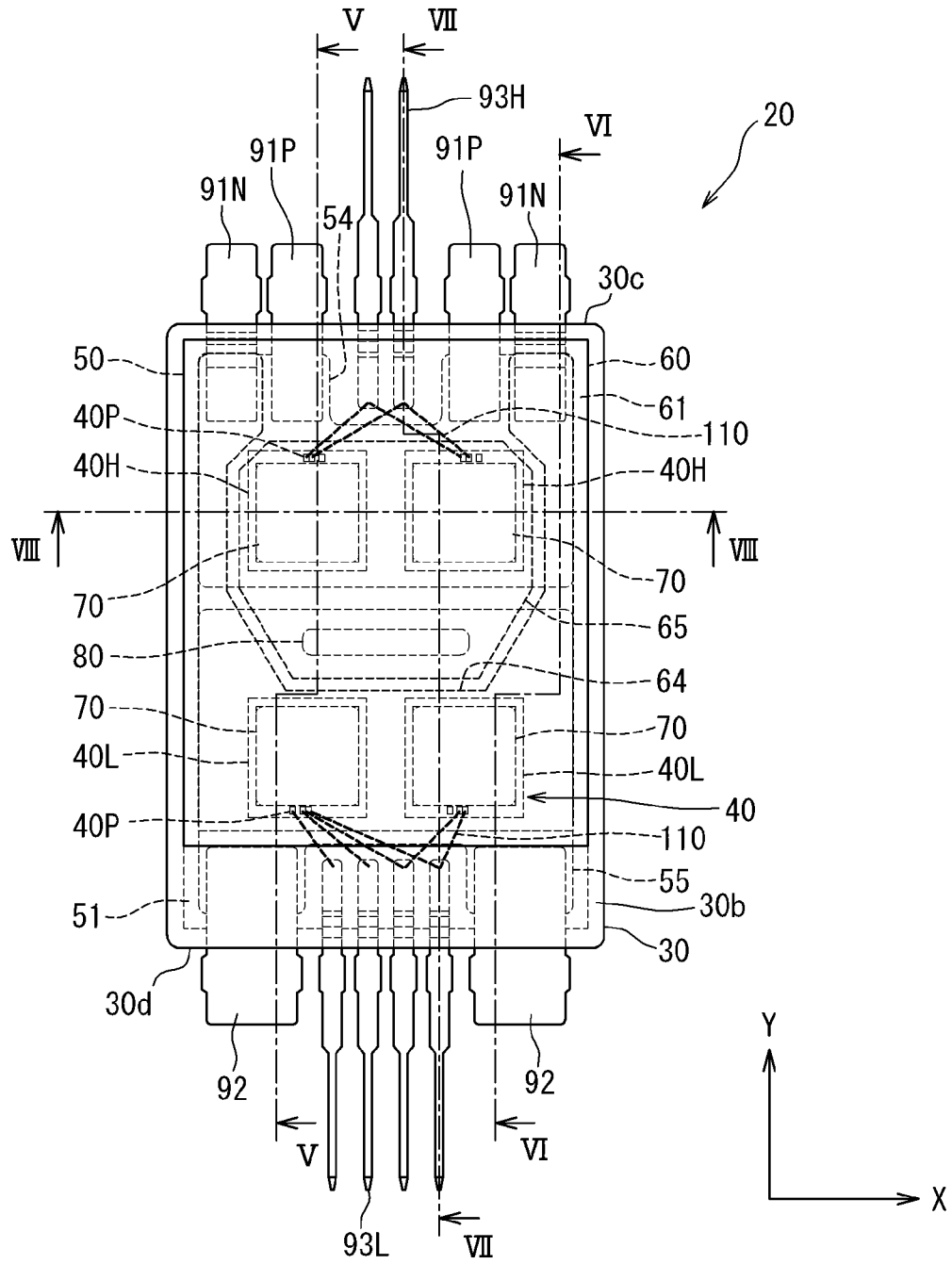
[図3]

図3



[図4]

図4

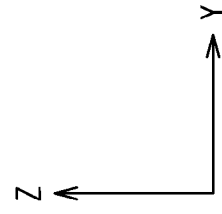
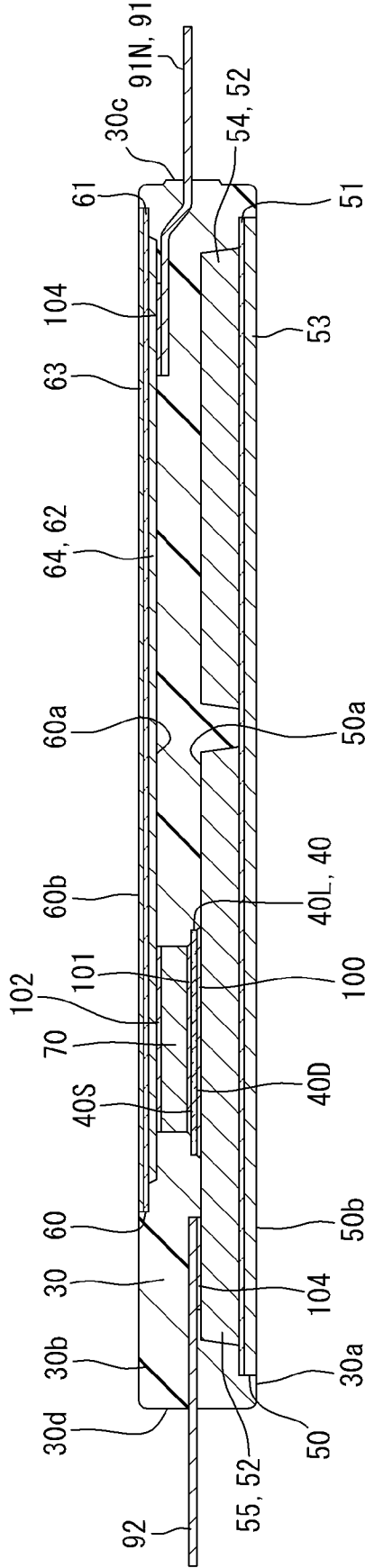






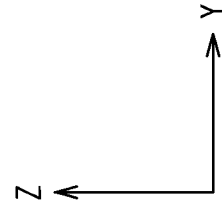
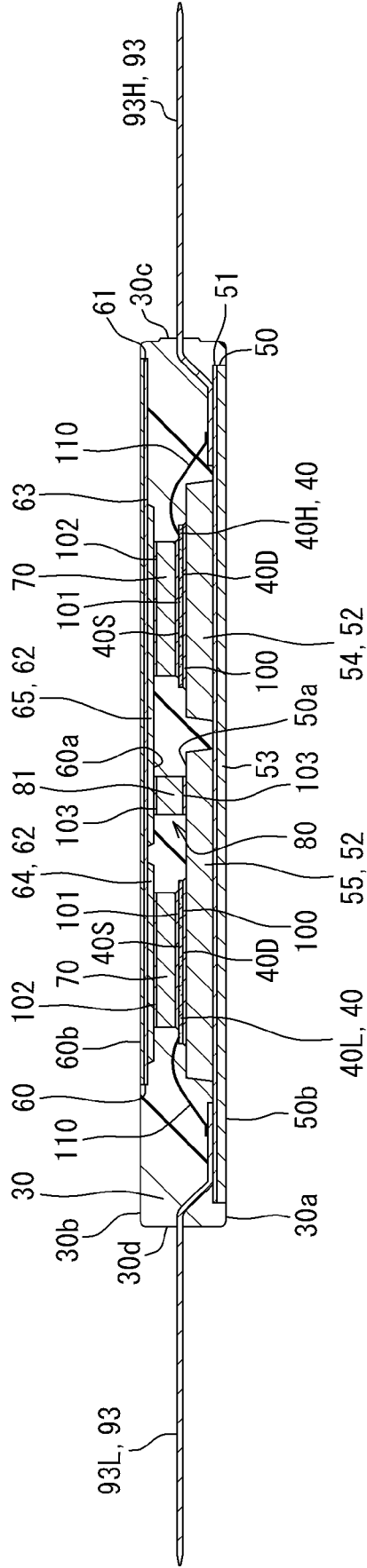
[図6]

図6



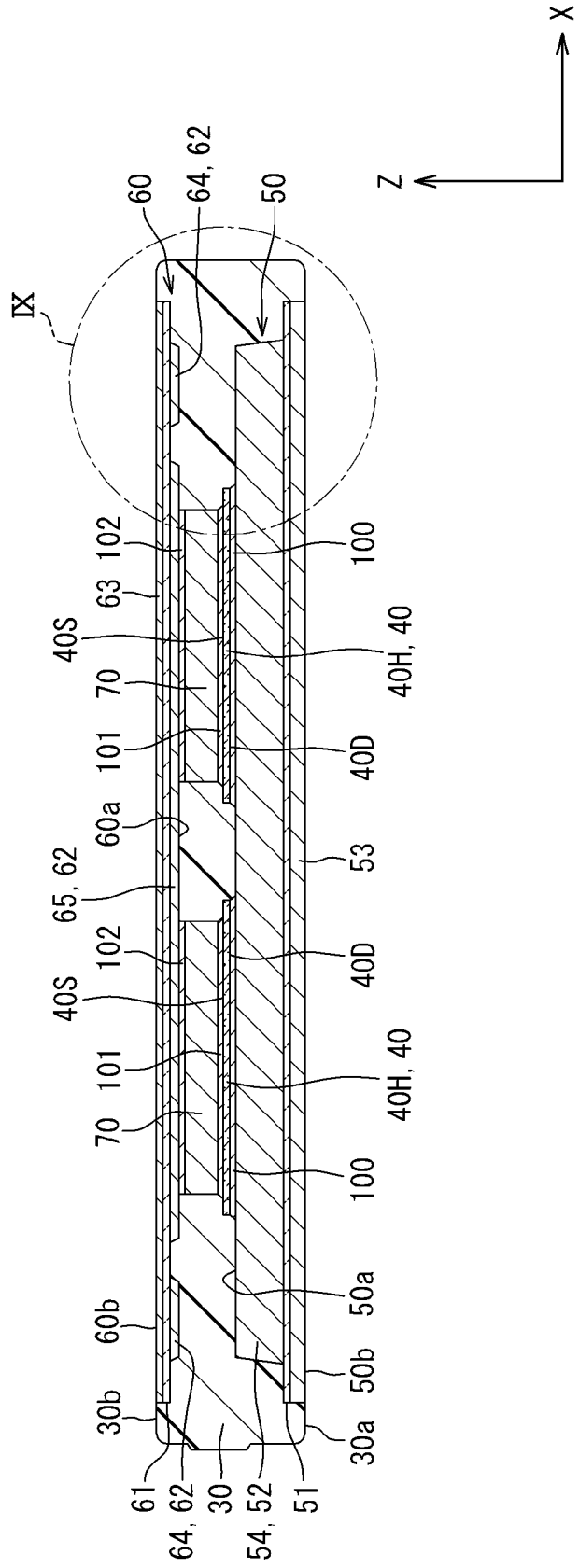
[図7]

図7



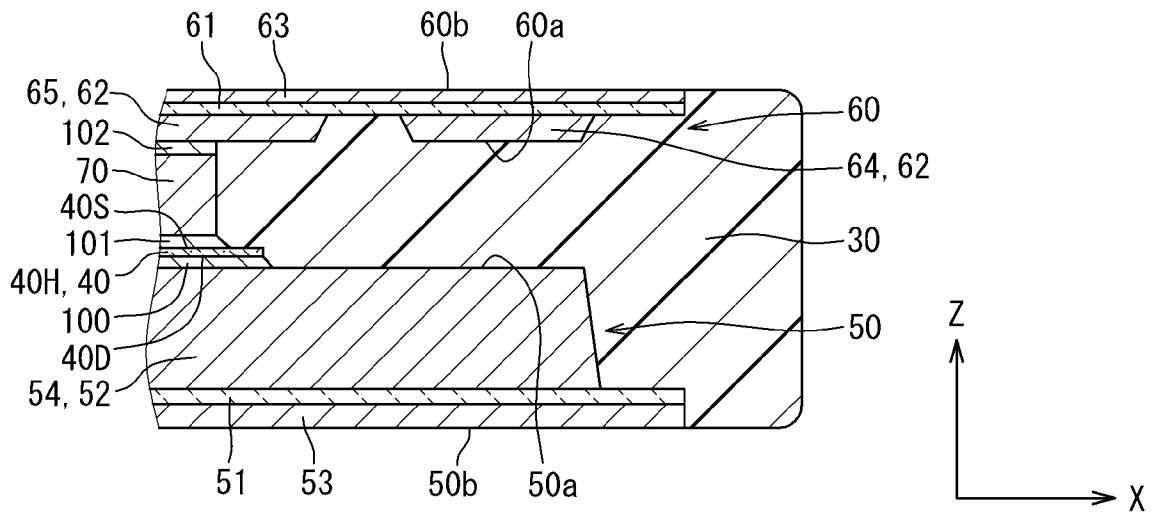
[図8]

8



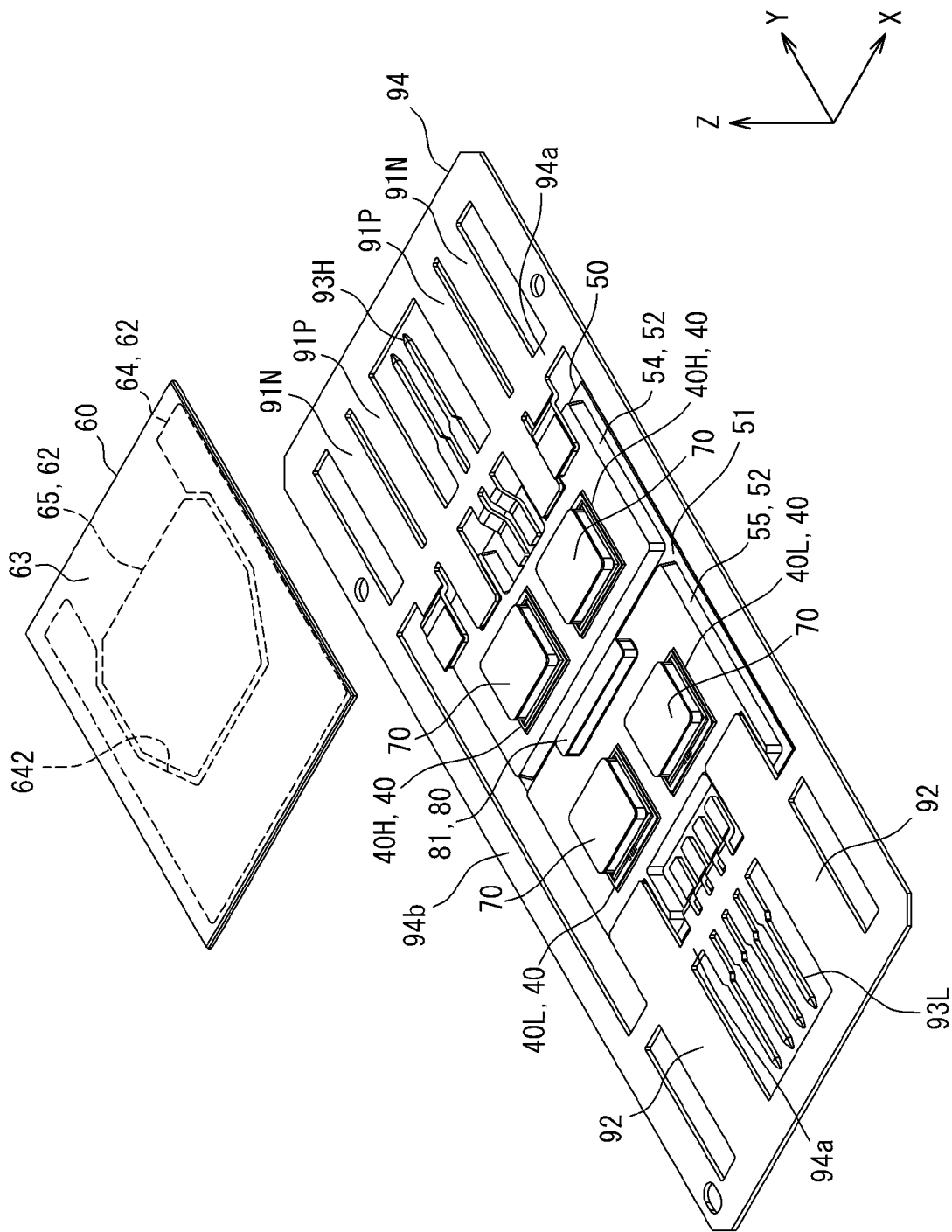
[図9]

図9



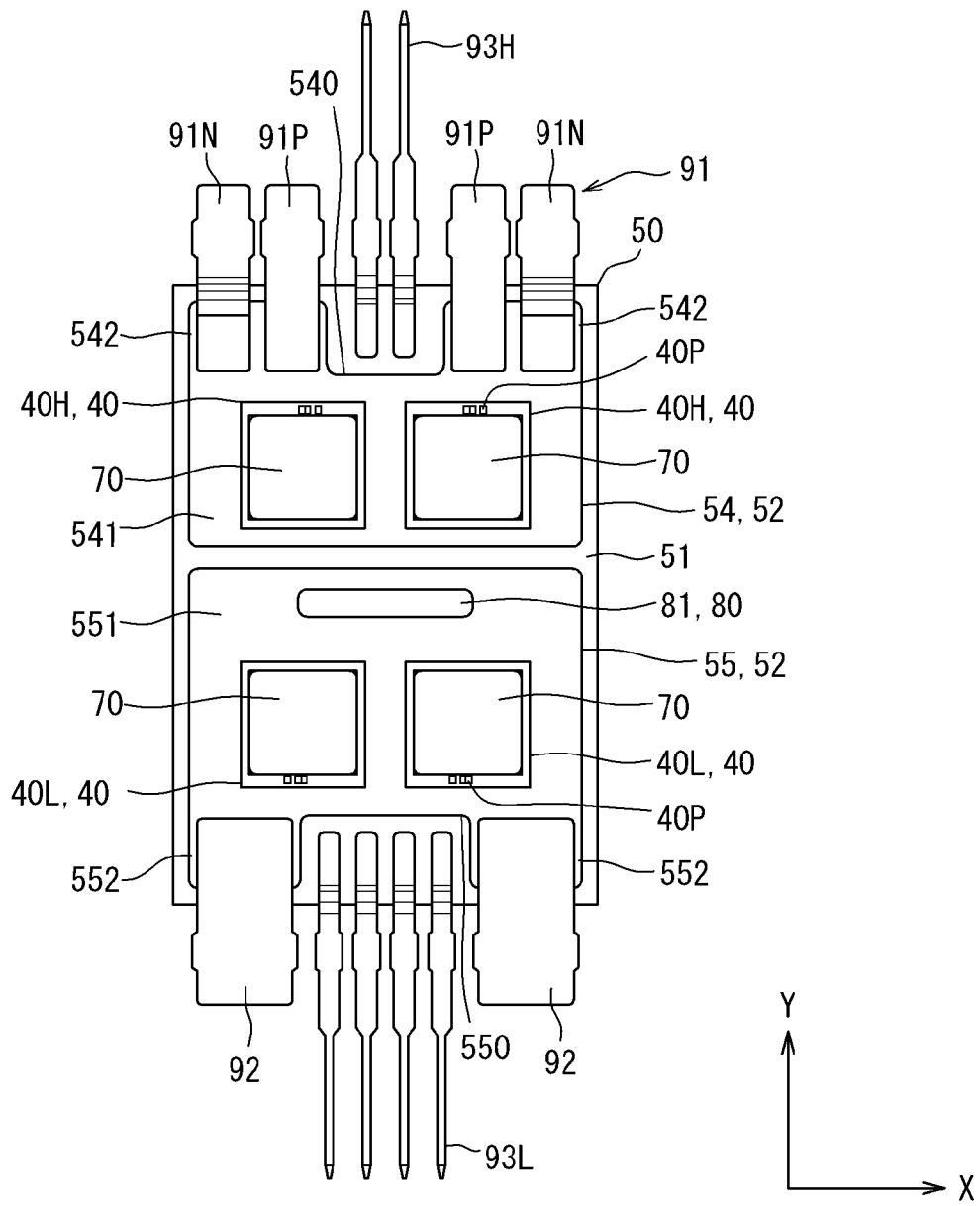
[図10]

図10



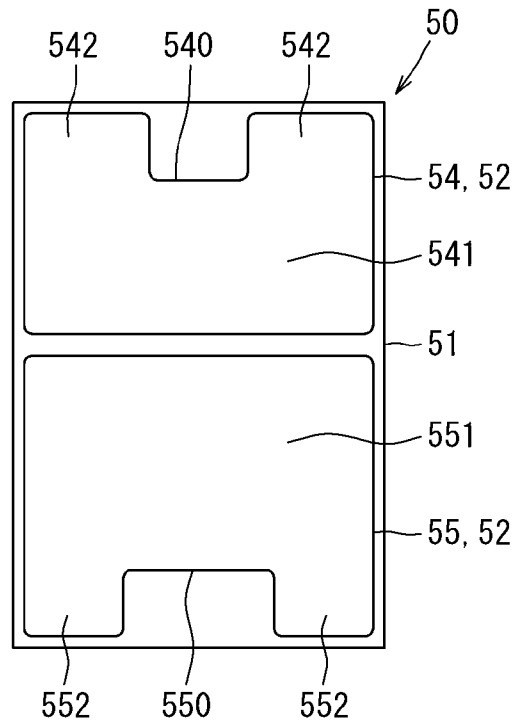
[図11]

図11



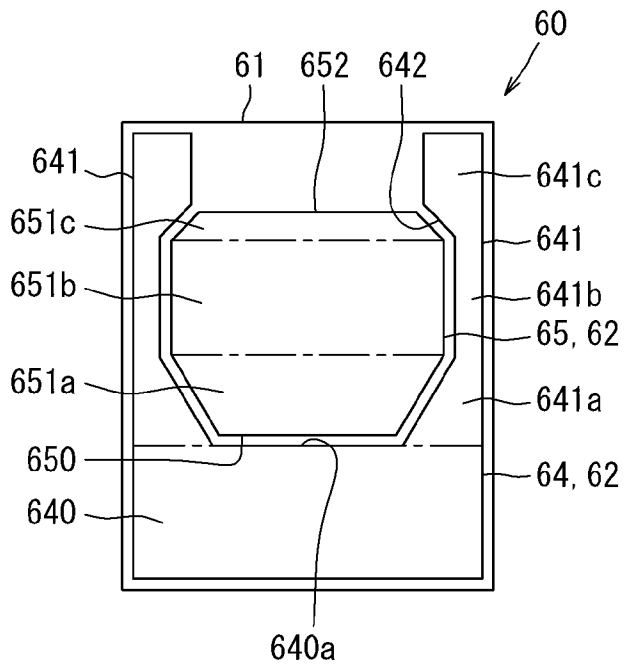
[図12]

図12



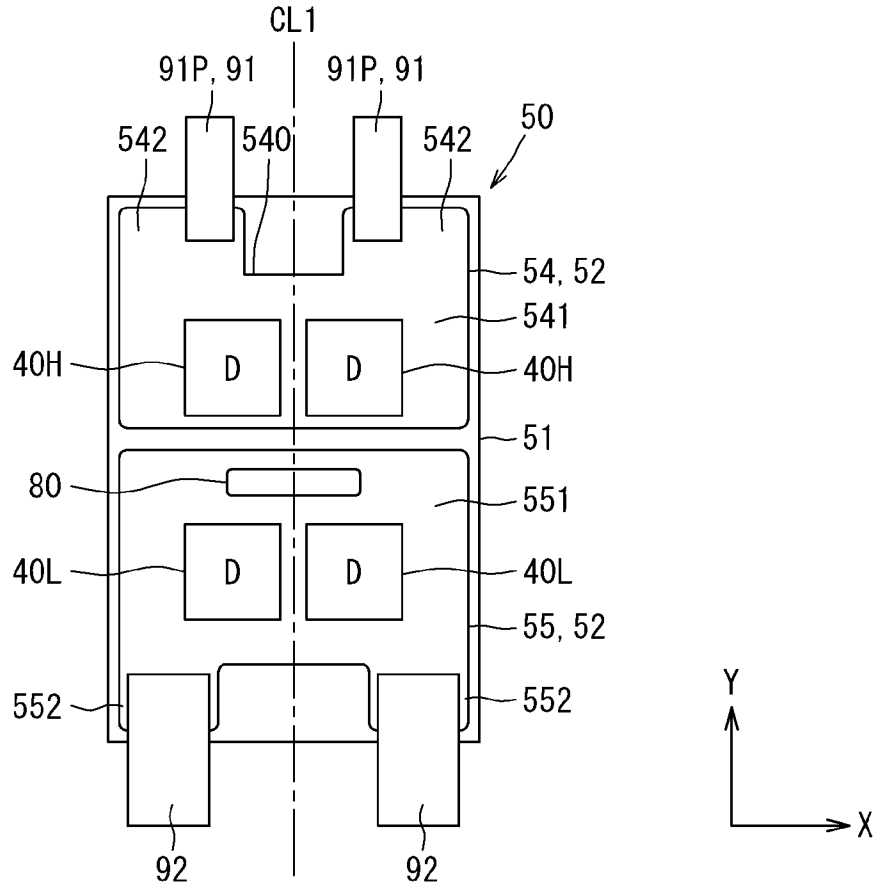
[図13]

図13



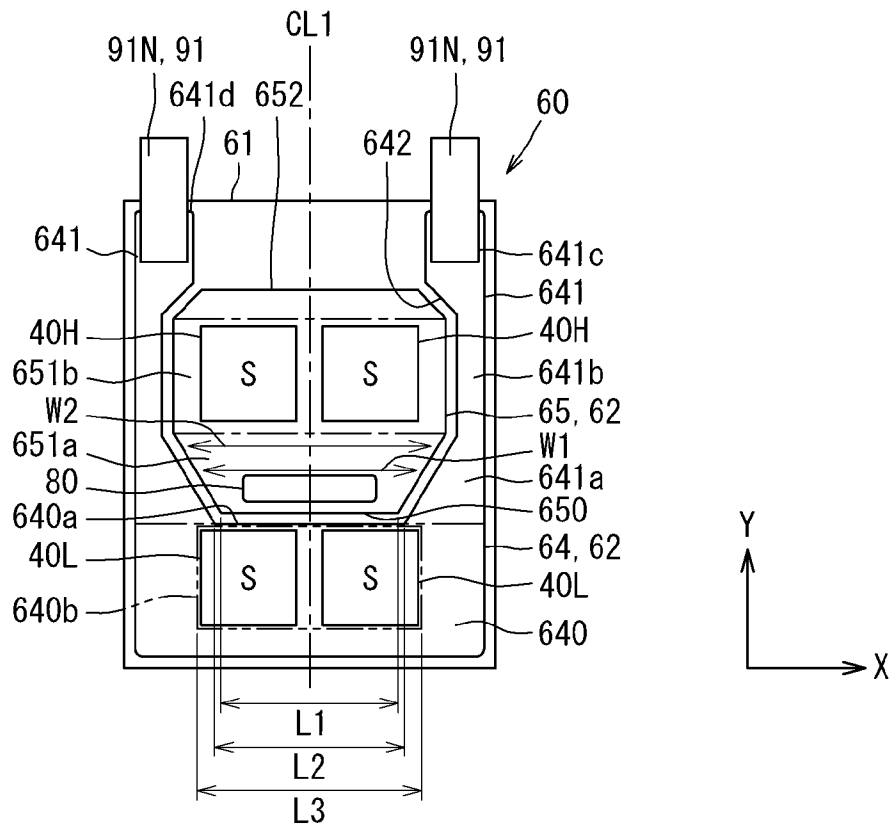
[図14]

図14



[図15]

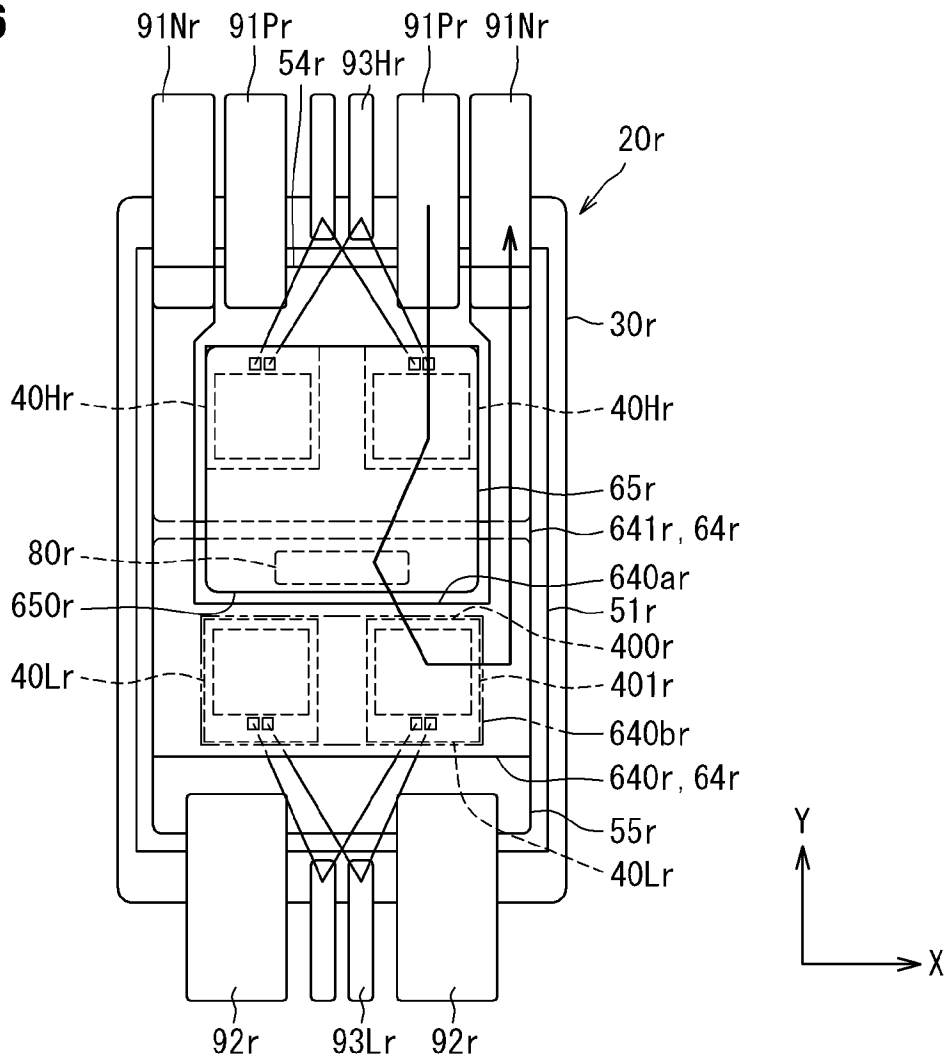
図15





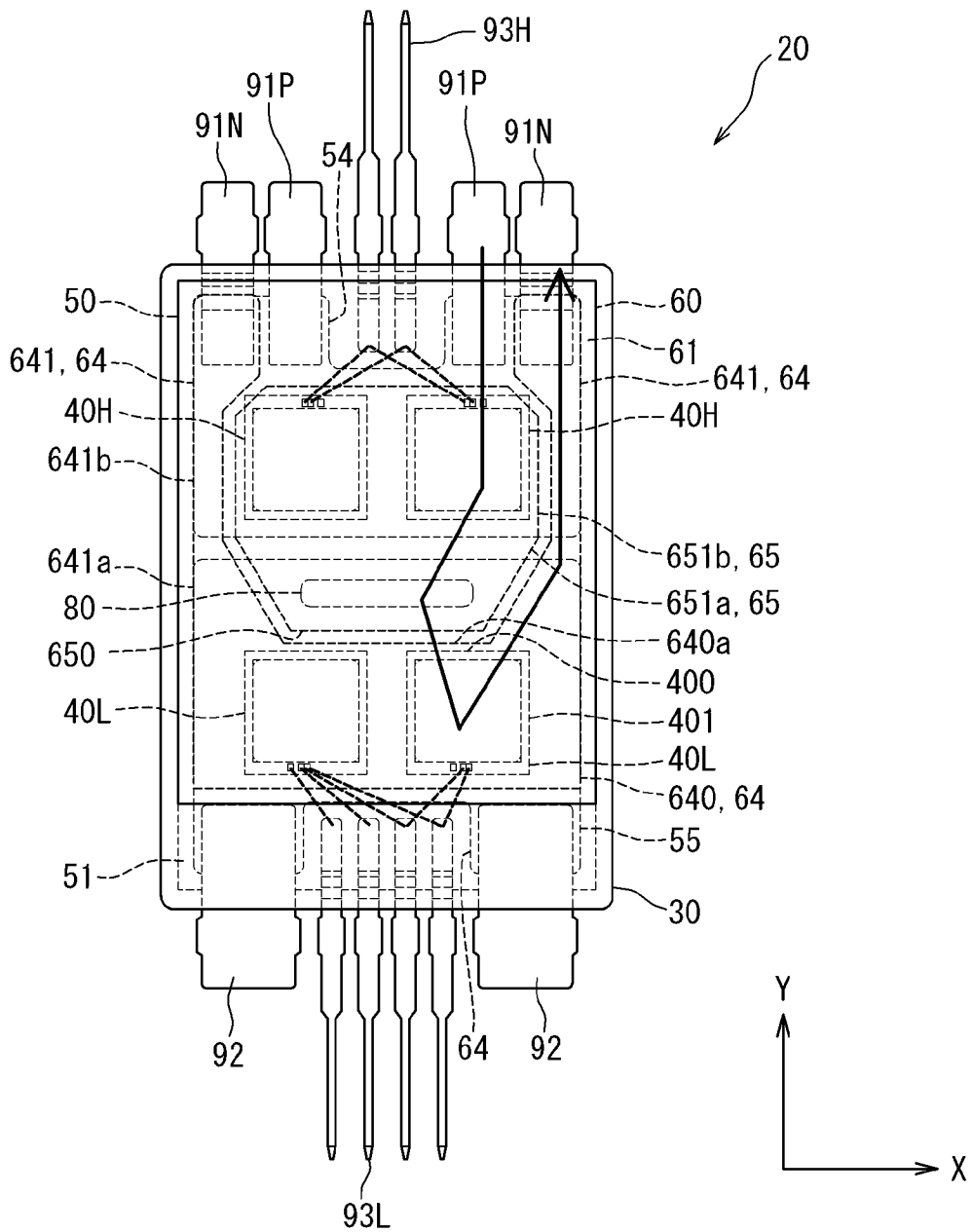
[図16]

図16



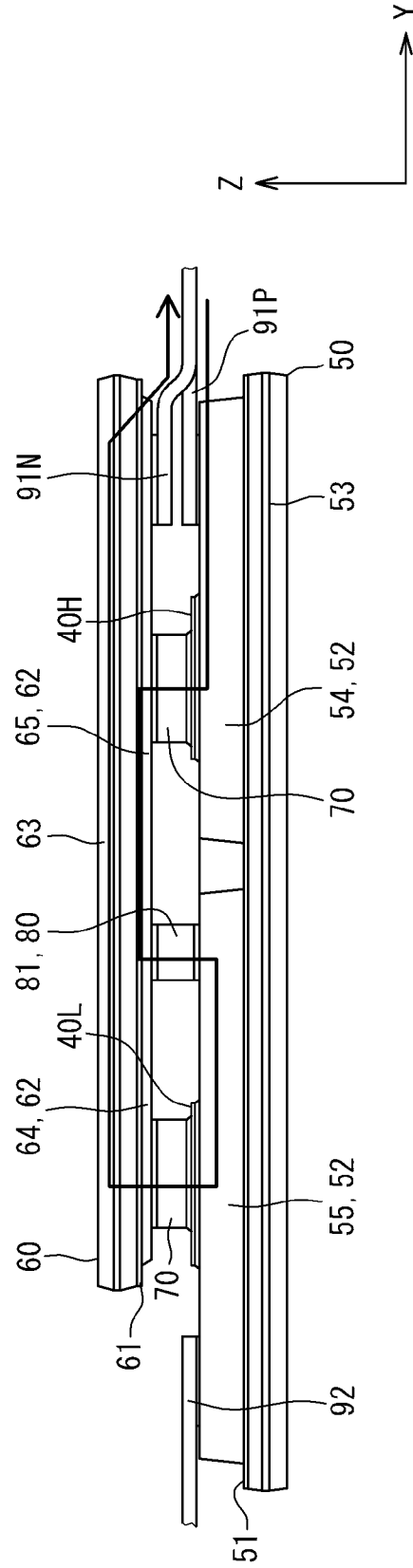
[図17]

図17



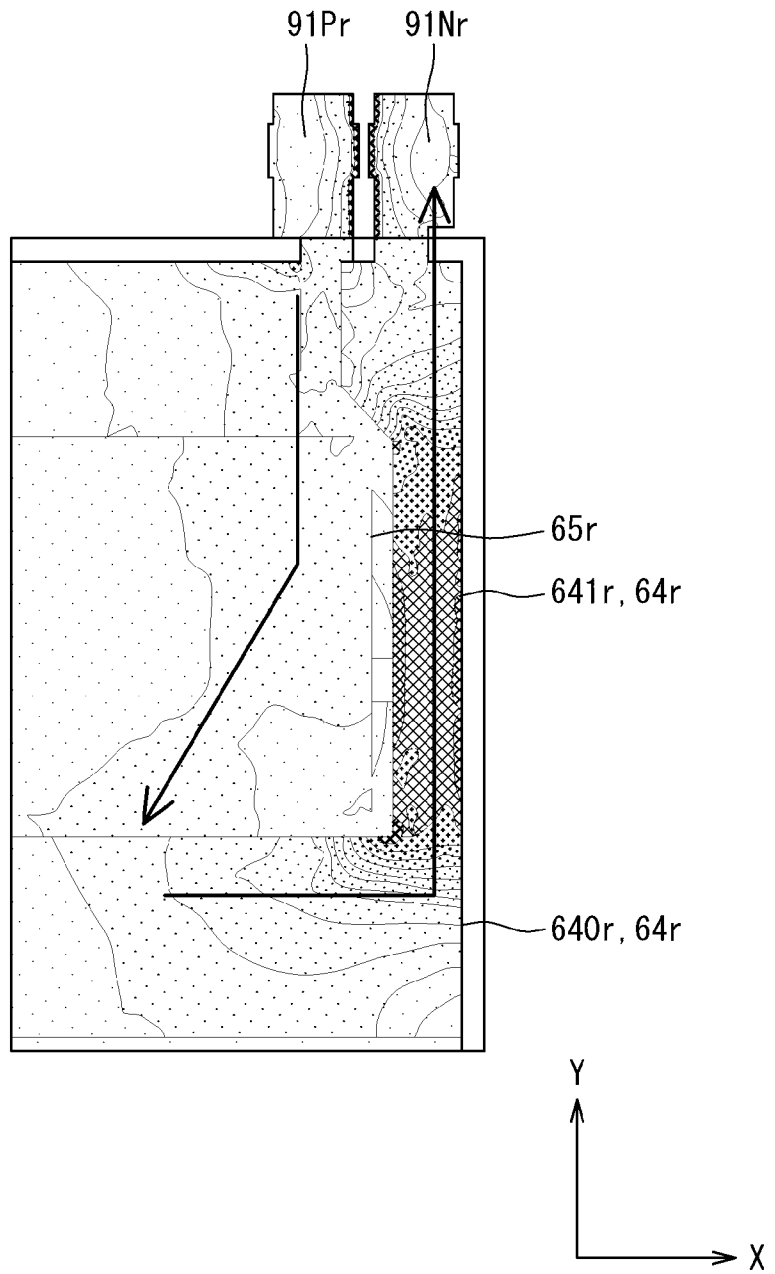
[図18]

図18



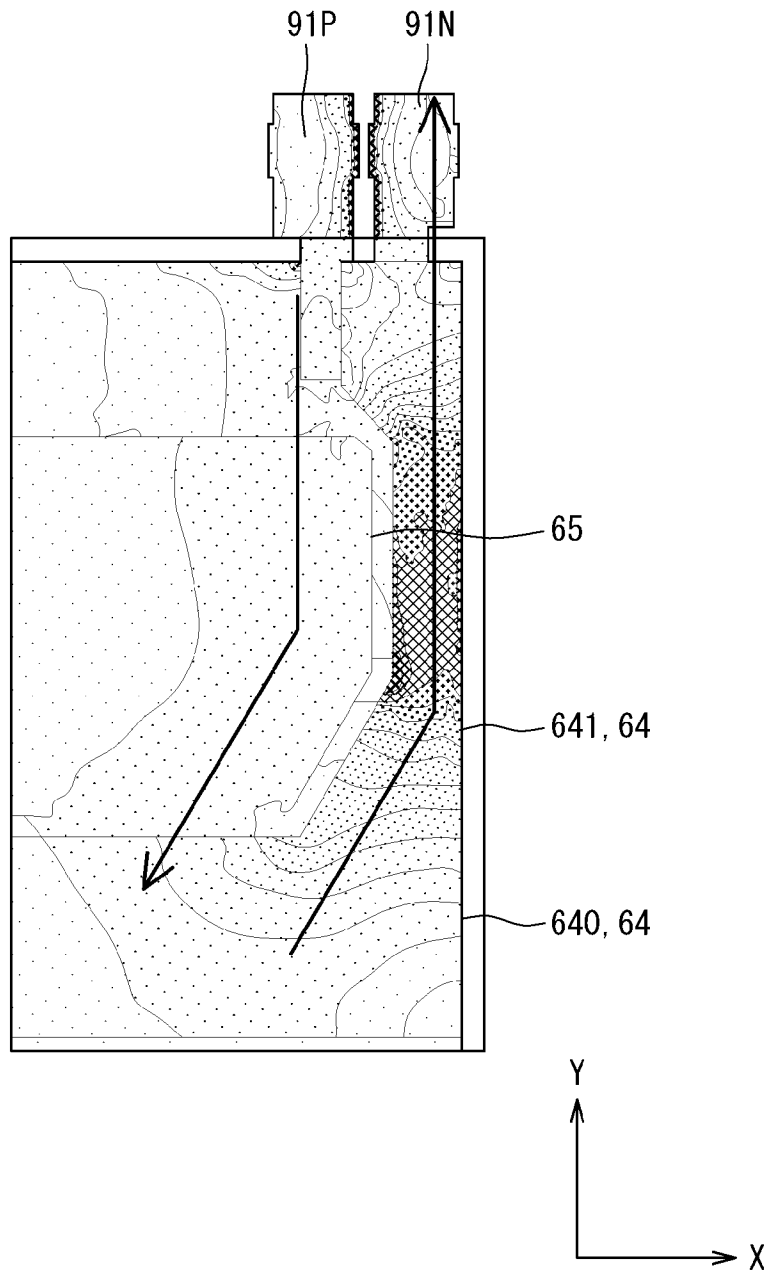
[図19]

図19



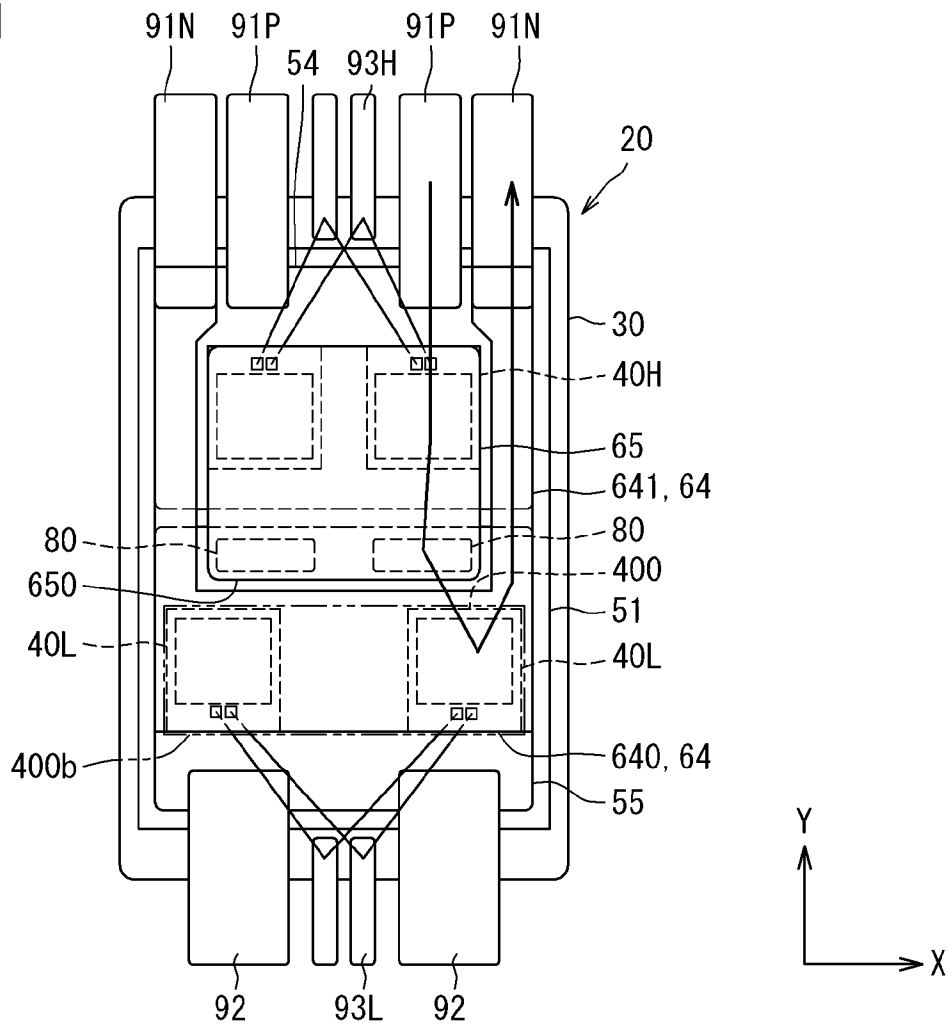
[図20]

図20



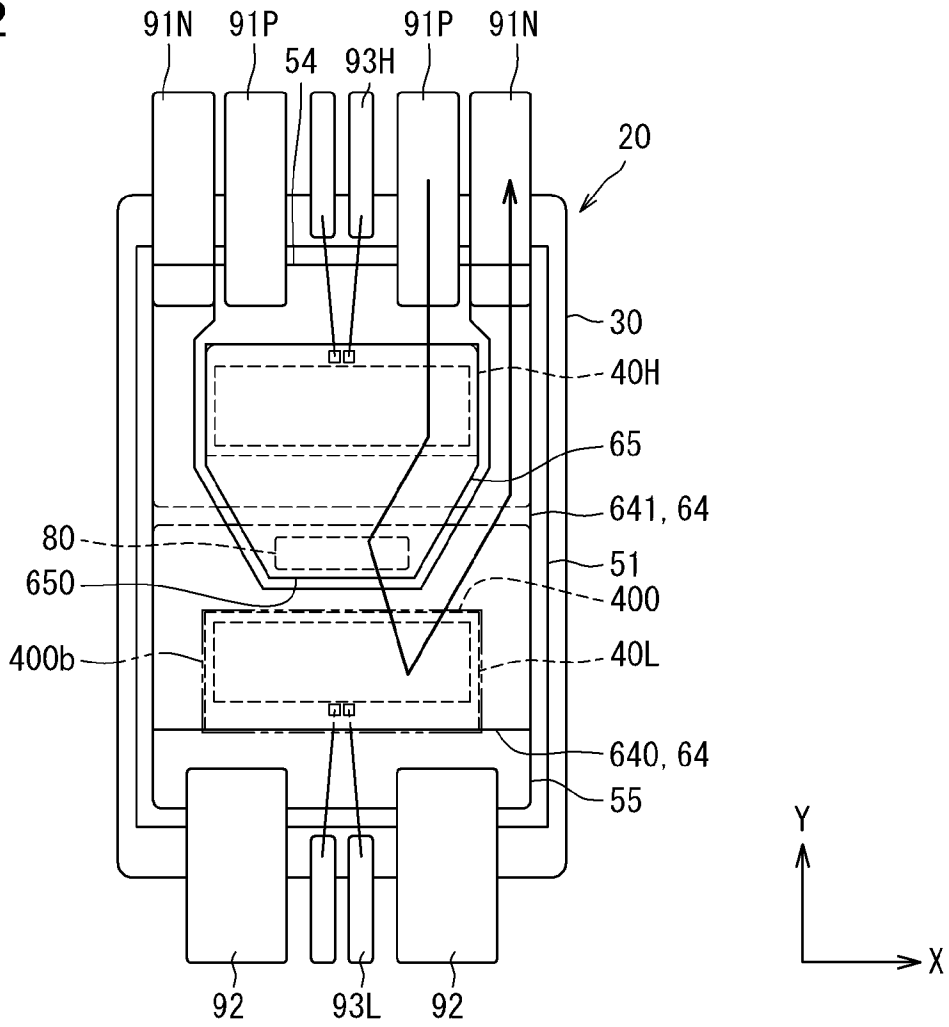
[図21]

図21



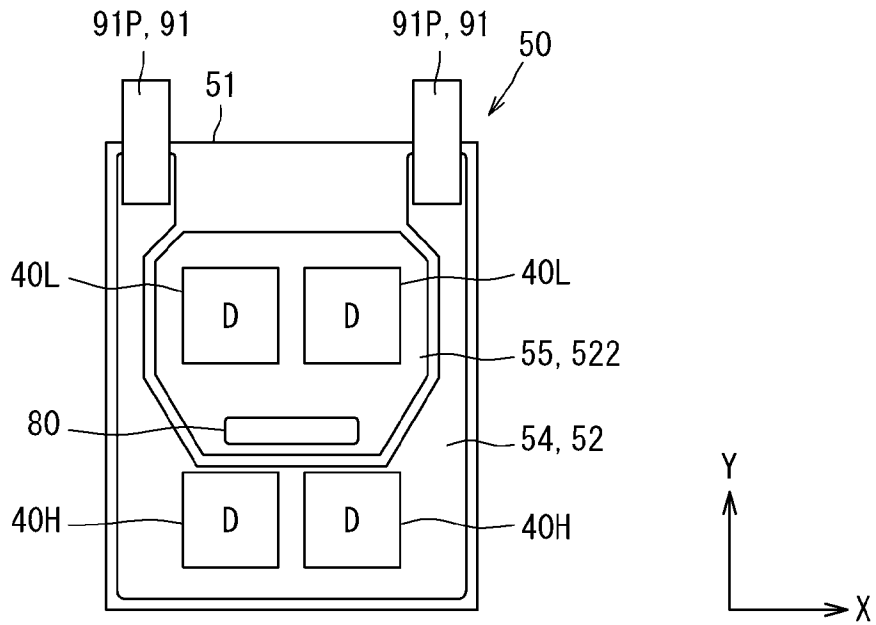
[図22]

図22



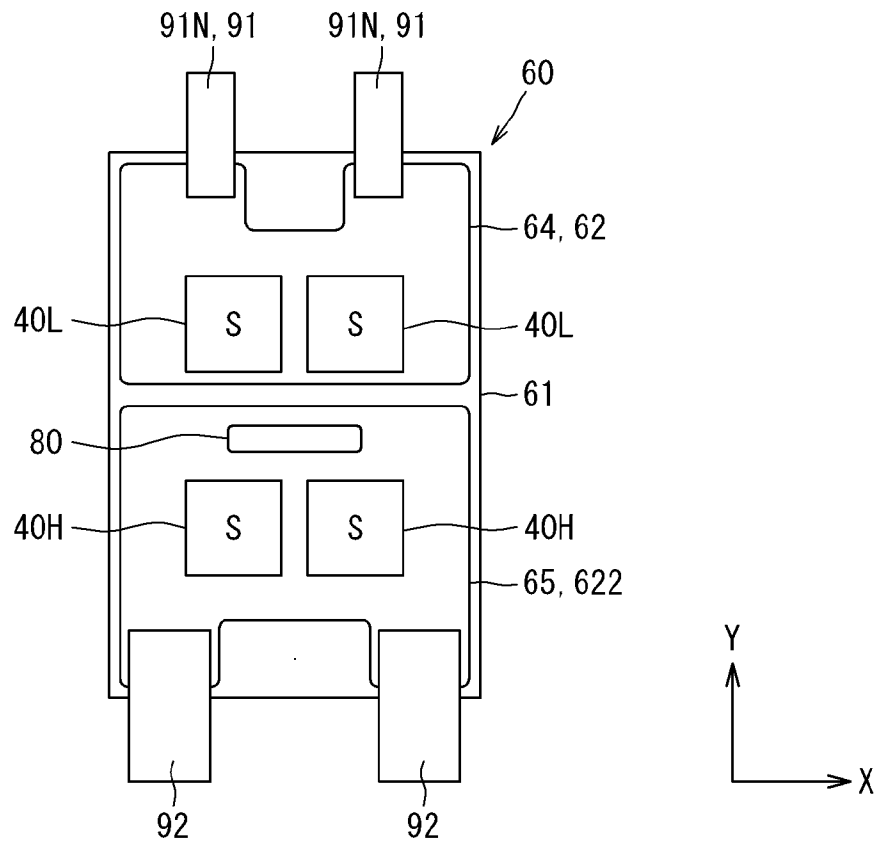
[図23]

図23



[図24]

図24



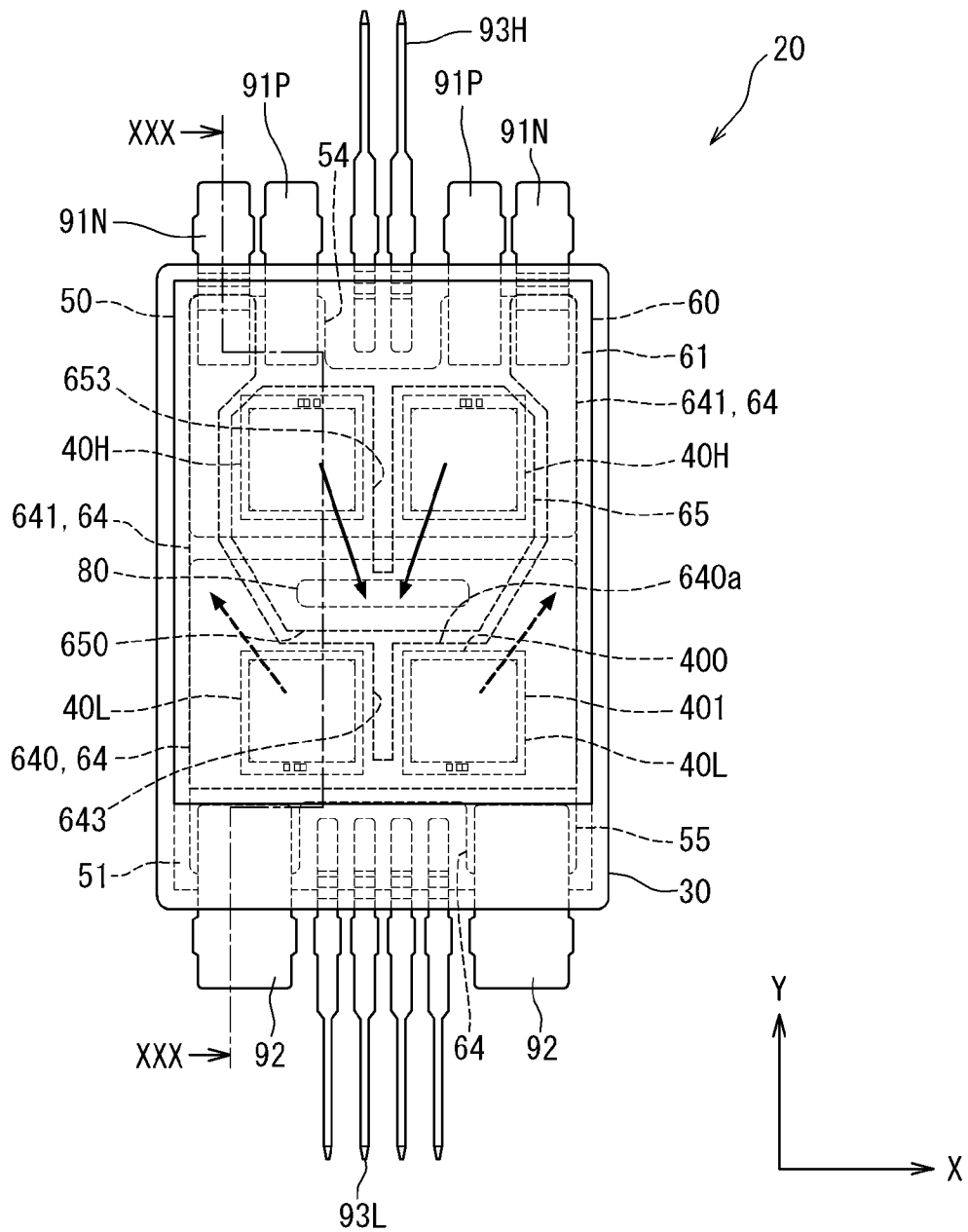






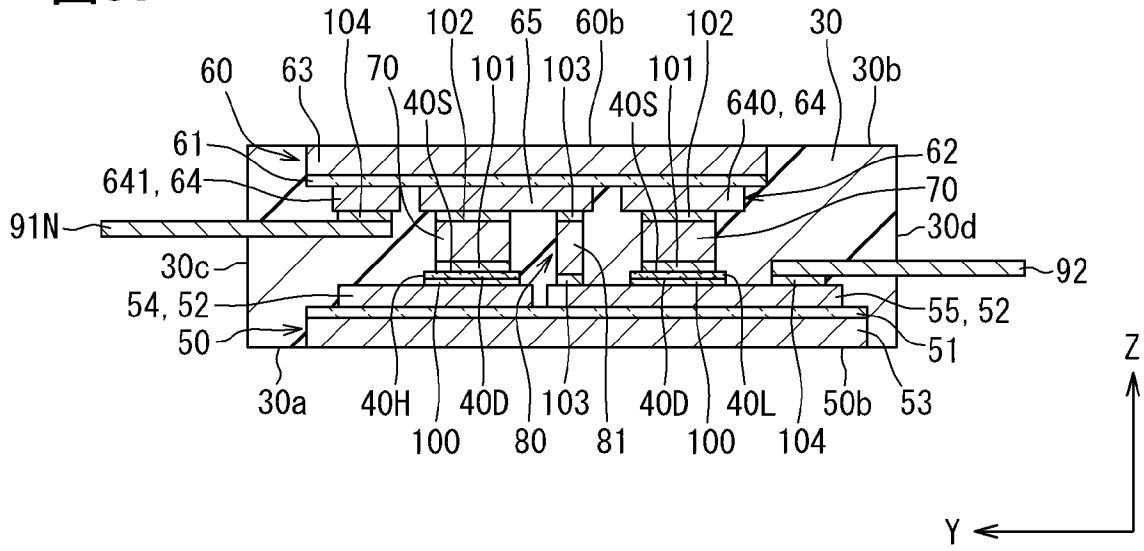
[図29]

図29



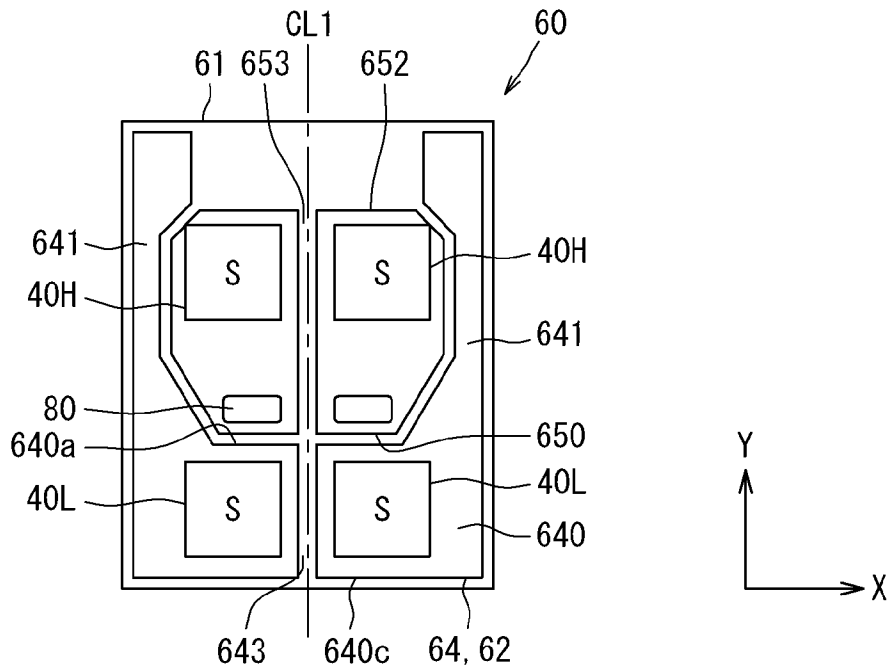
[図30]

図30



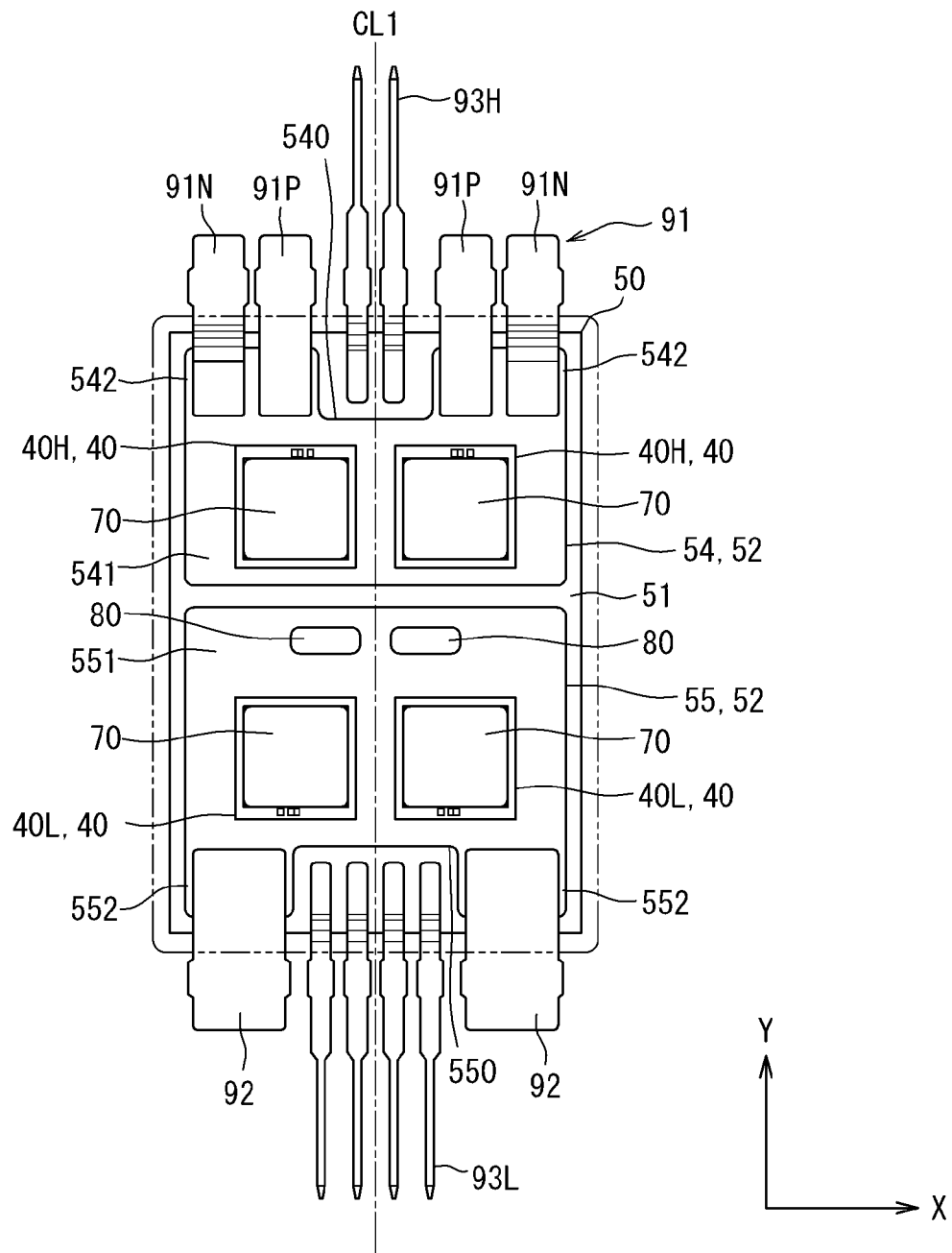
[図31]

図31



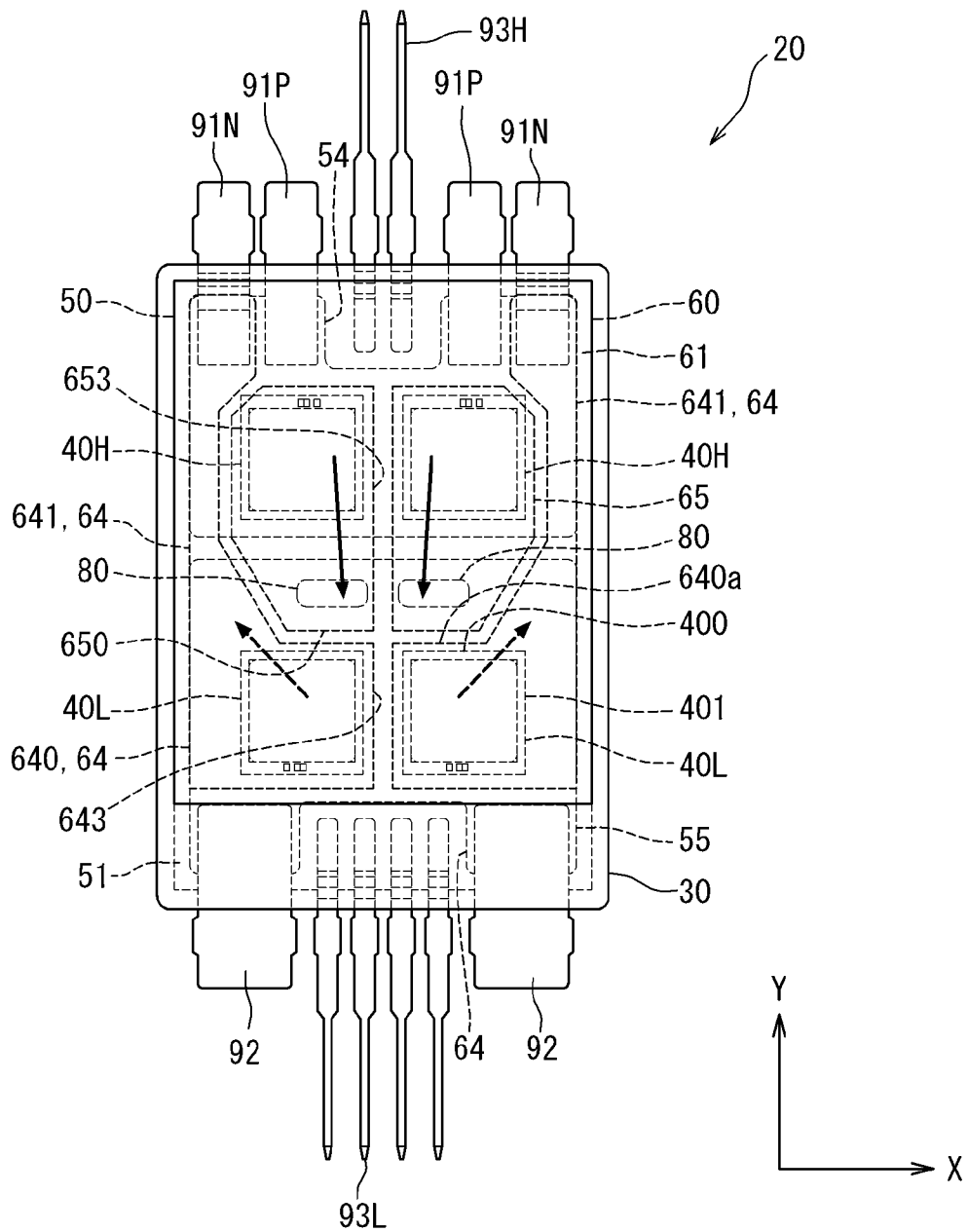
[図32]

図32



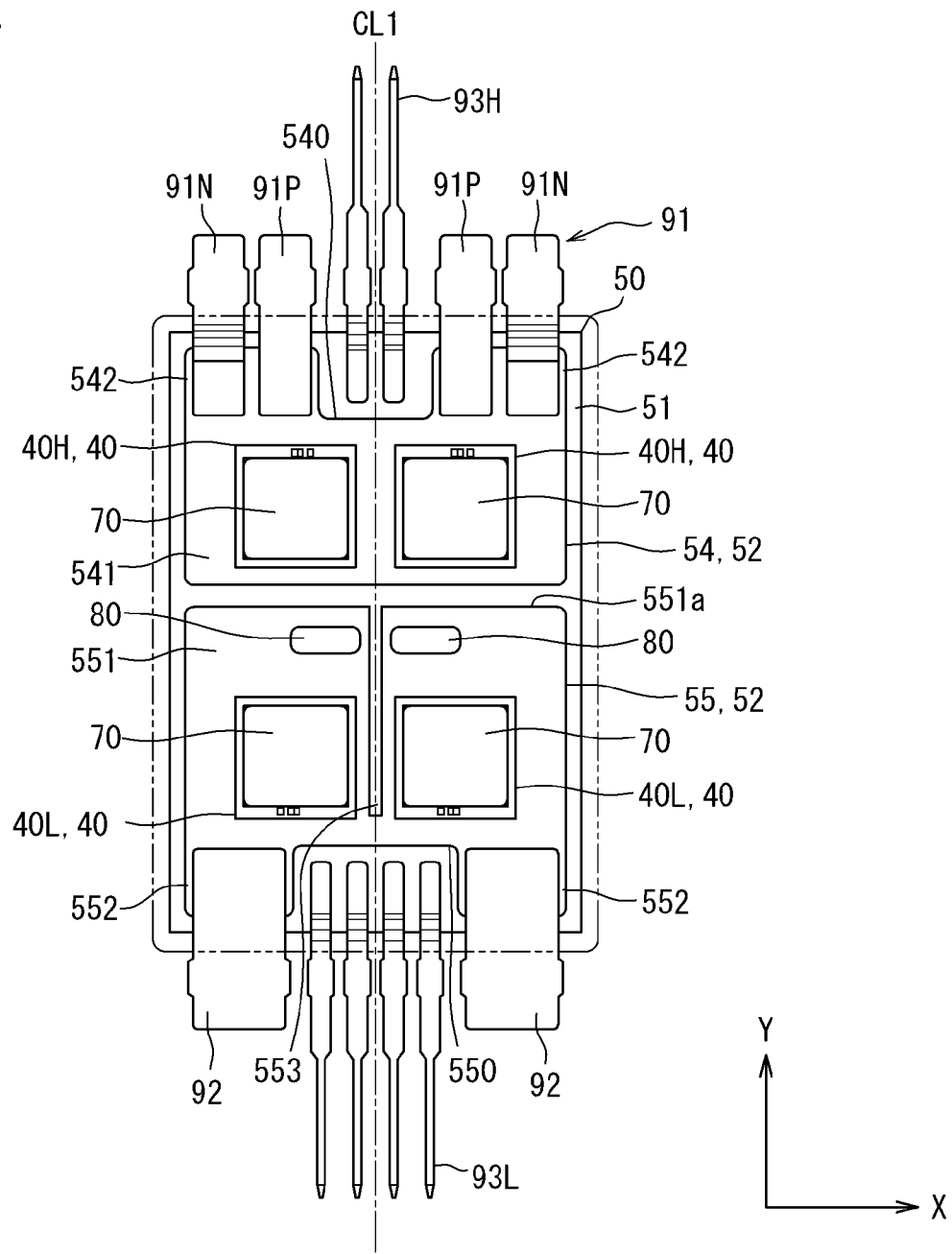
[図33]

図33



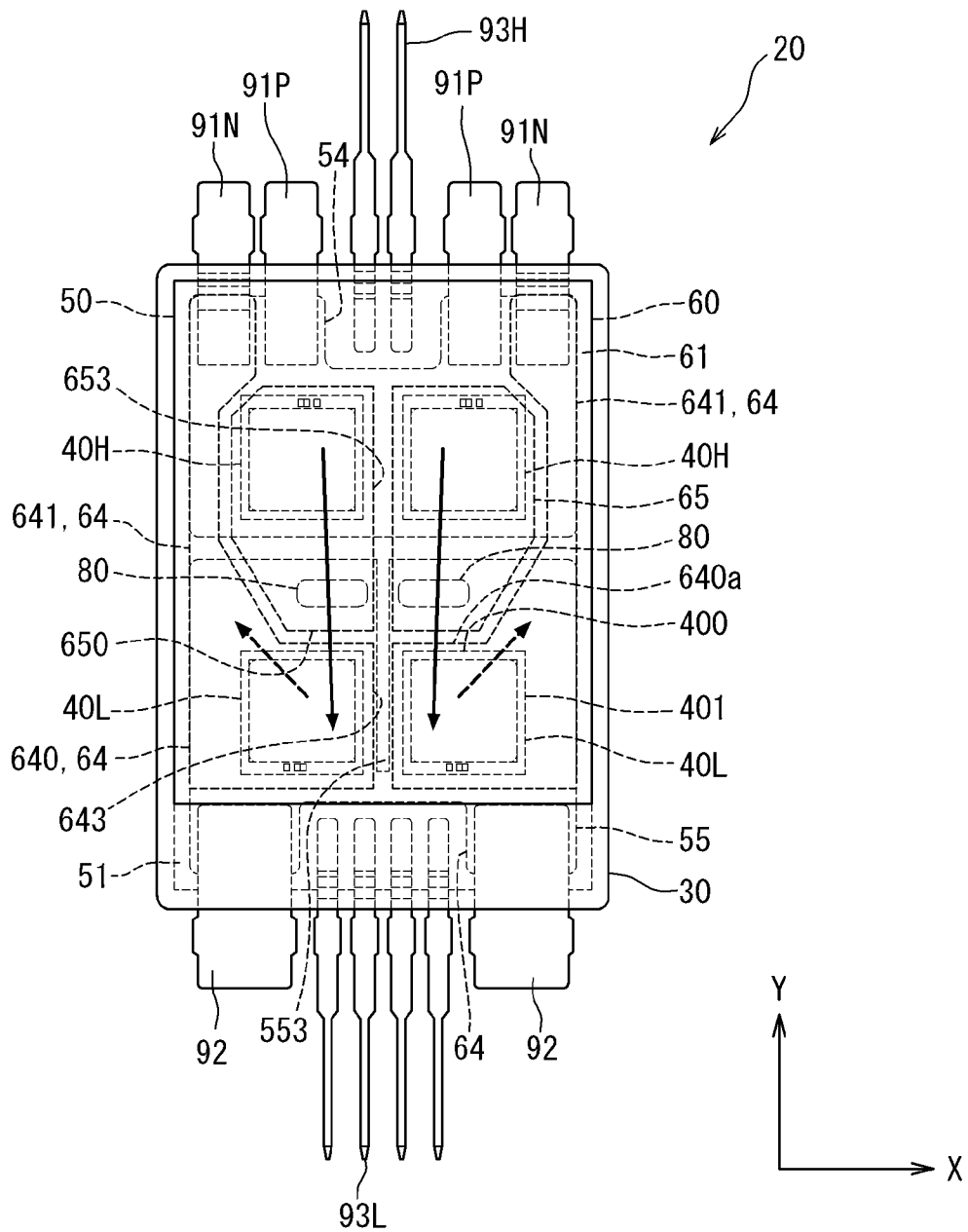
[図34]

図34



[図35]

図35

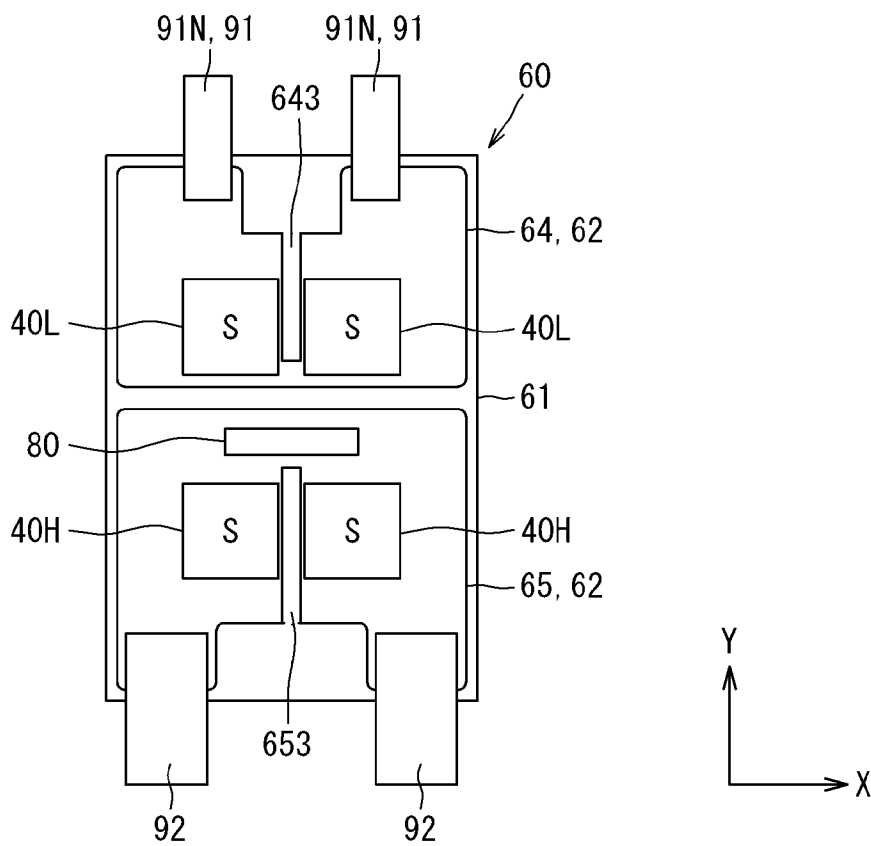






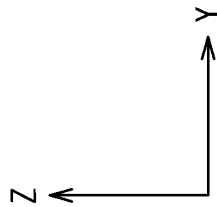
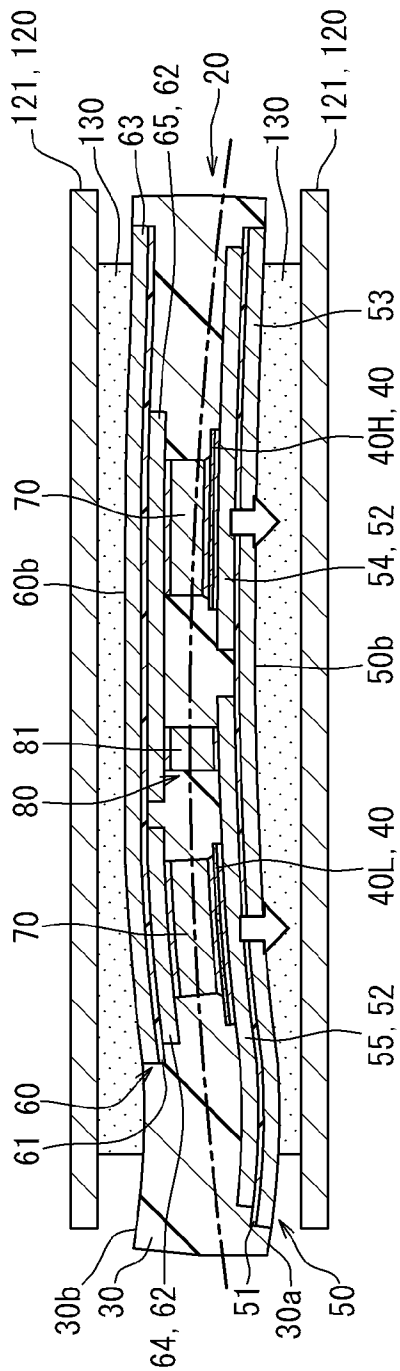
[図38]

図38



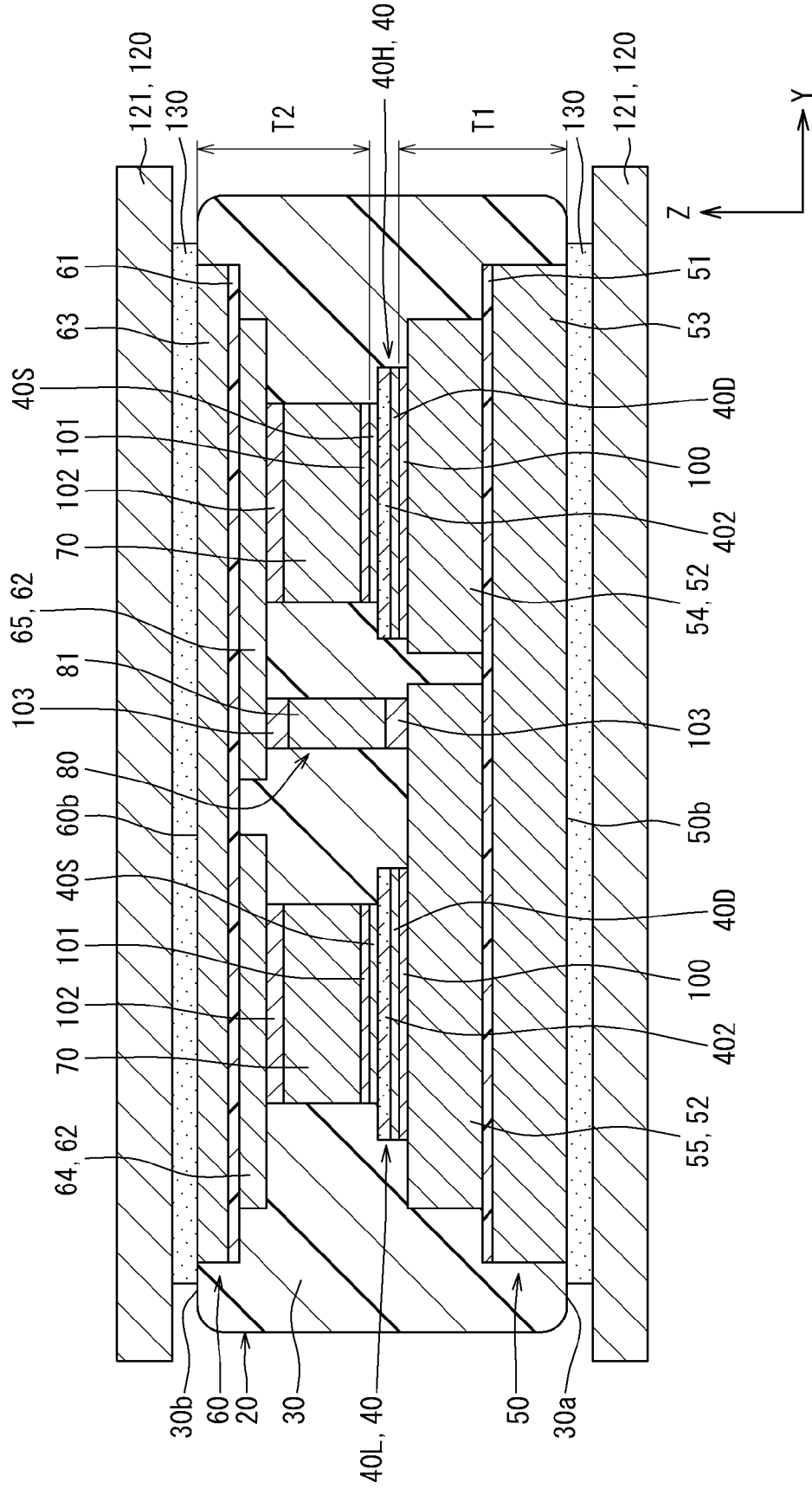
[図39]

図39



[図40]

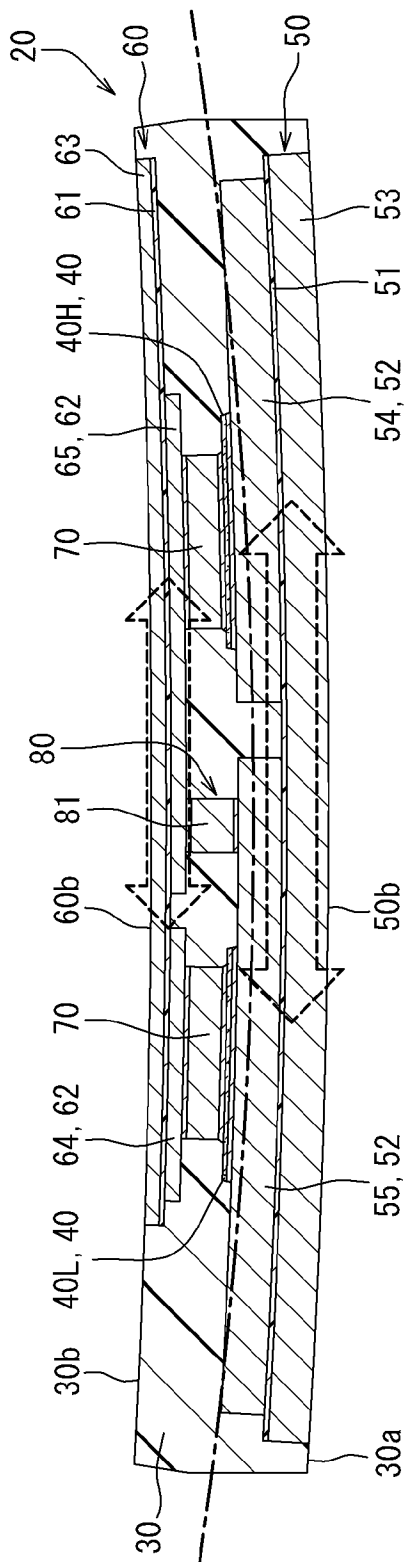
図40





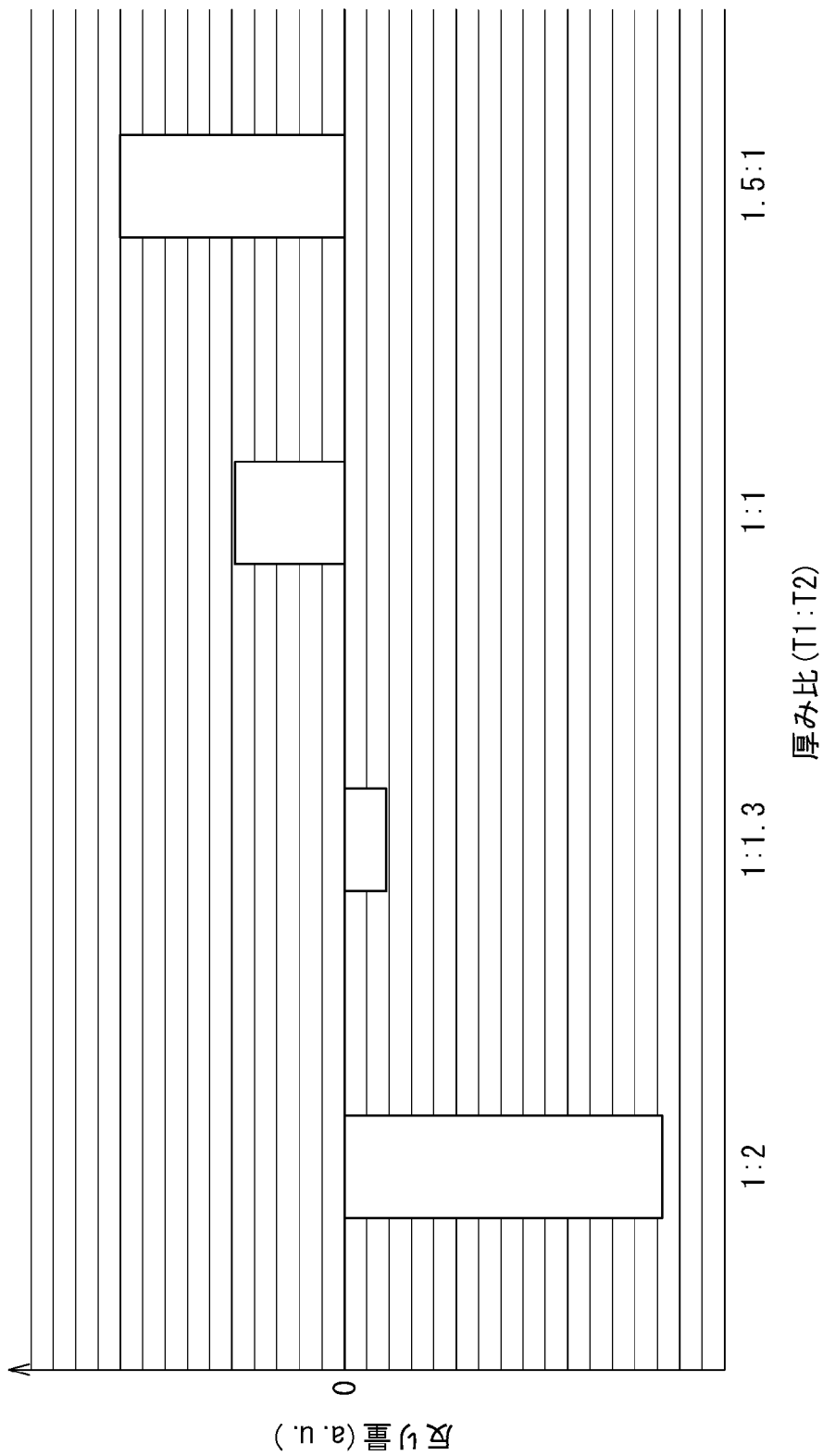
[図42]

42



[図43]

図43



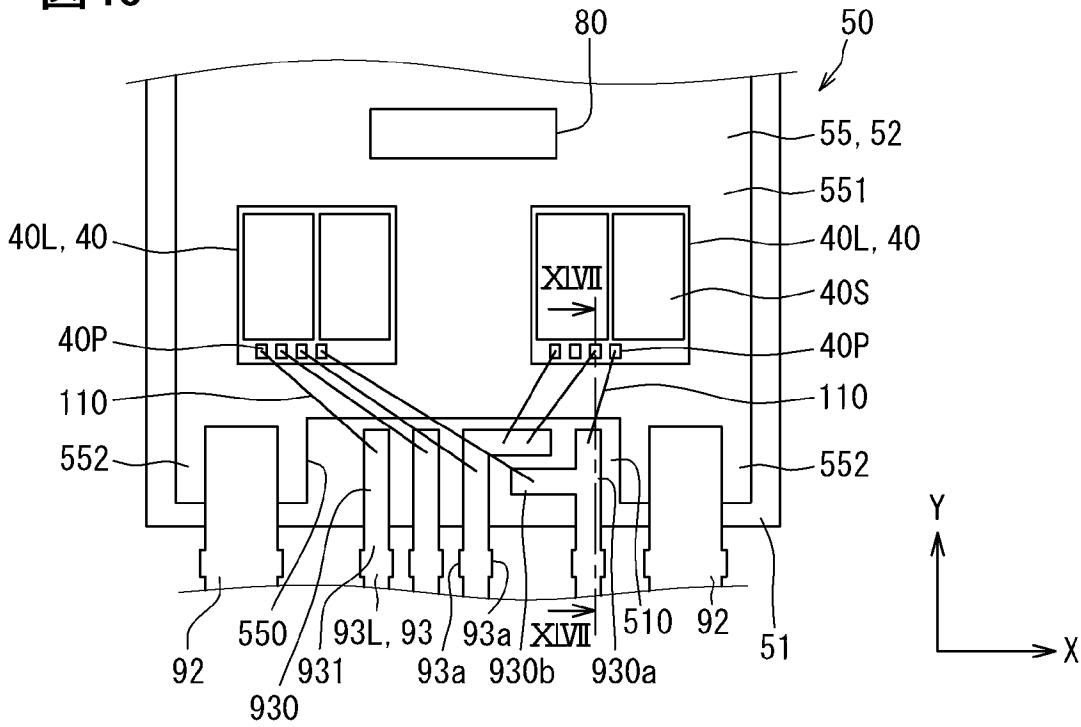






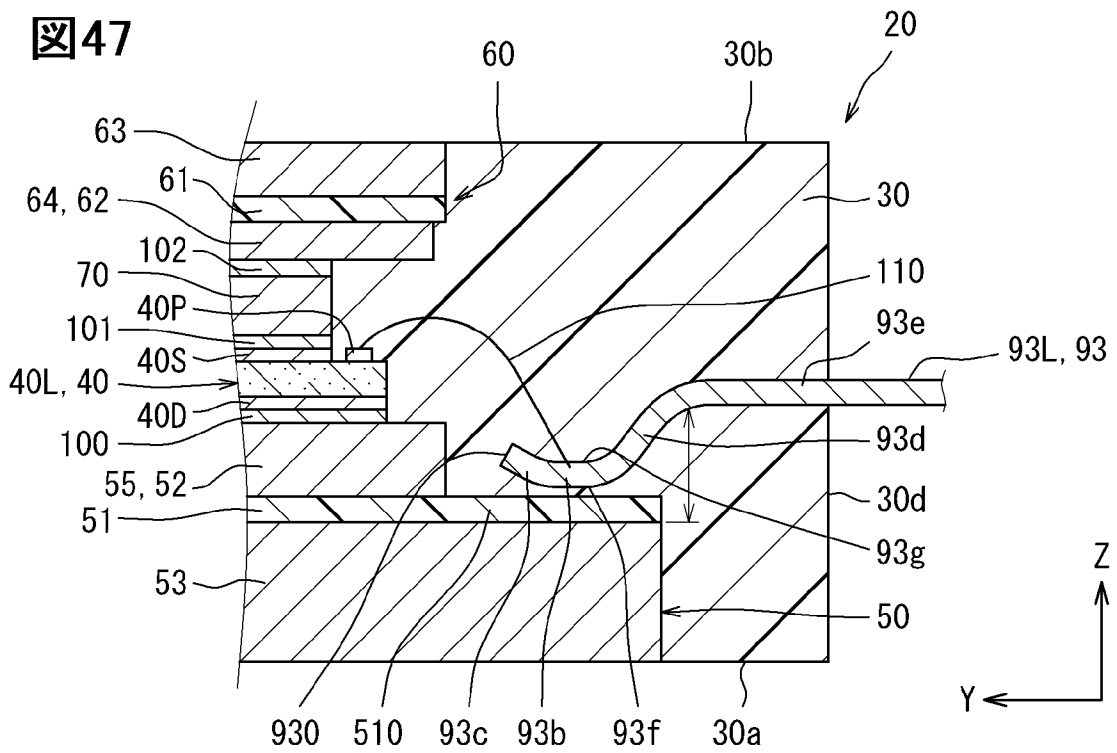
[図46]

図46



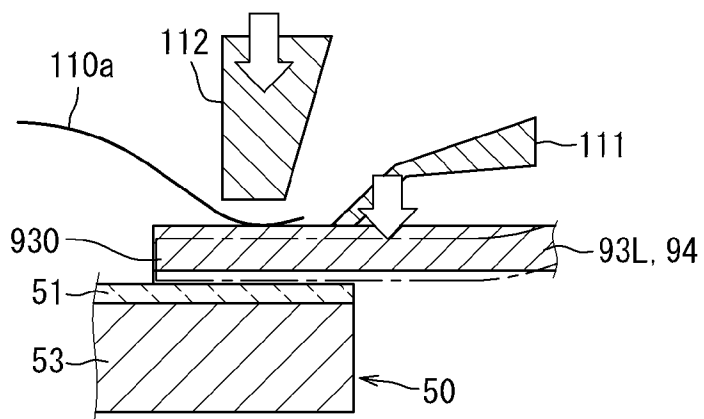
[図47]

図47



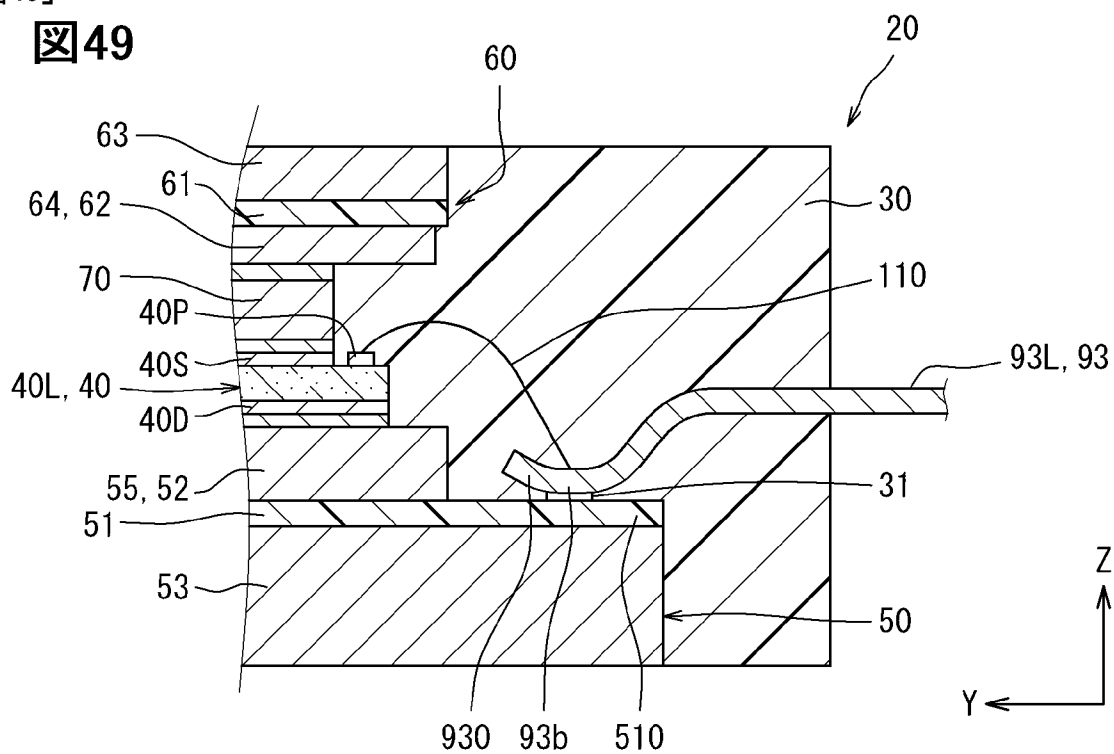
[図48]

図48



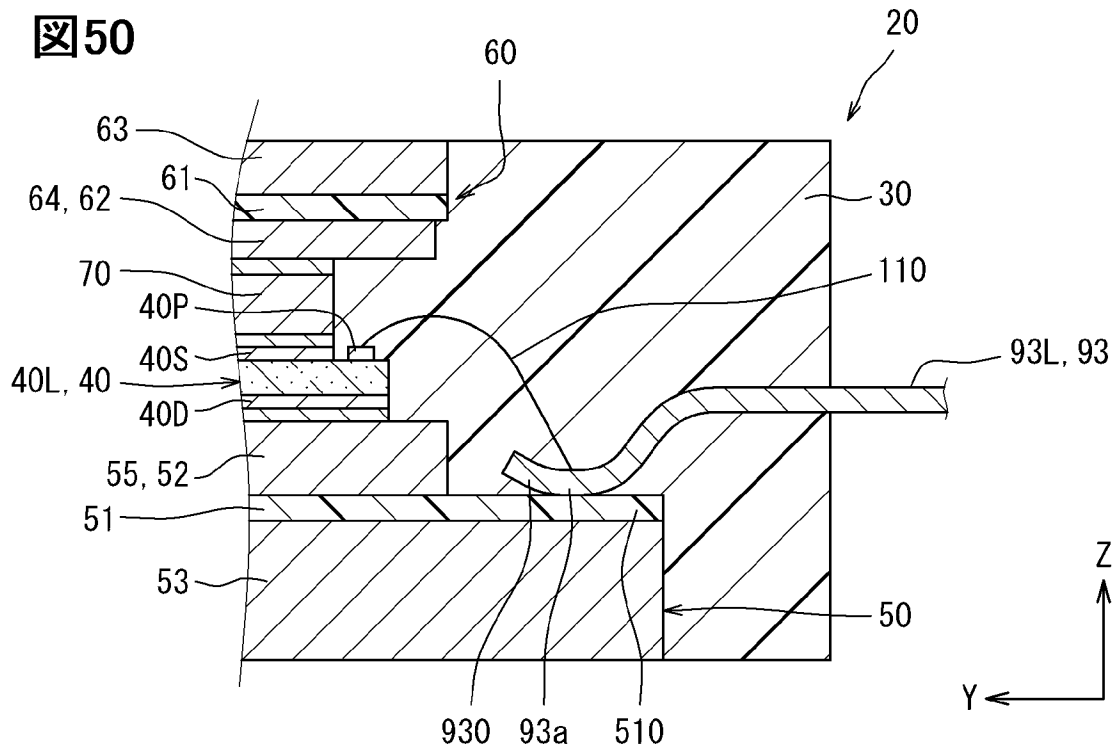
[図49]

図49



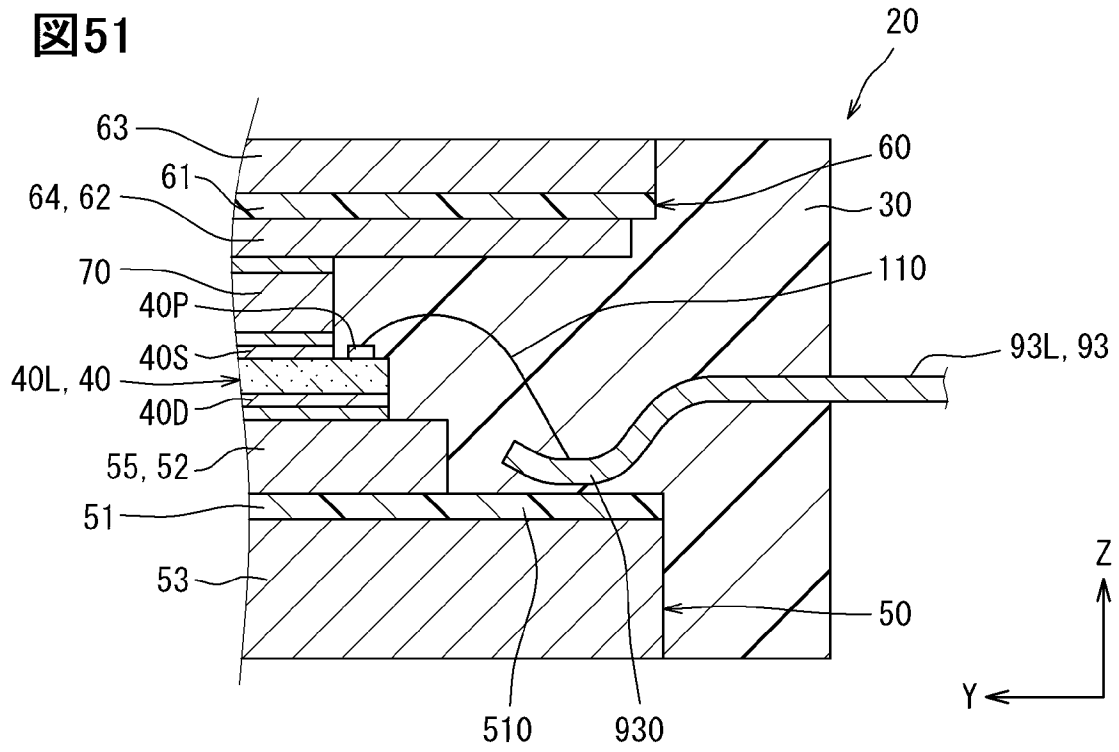
[図50]

図50



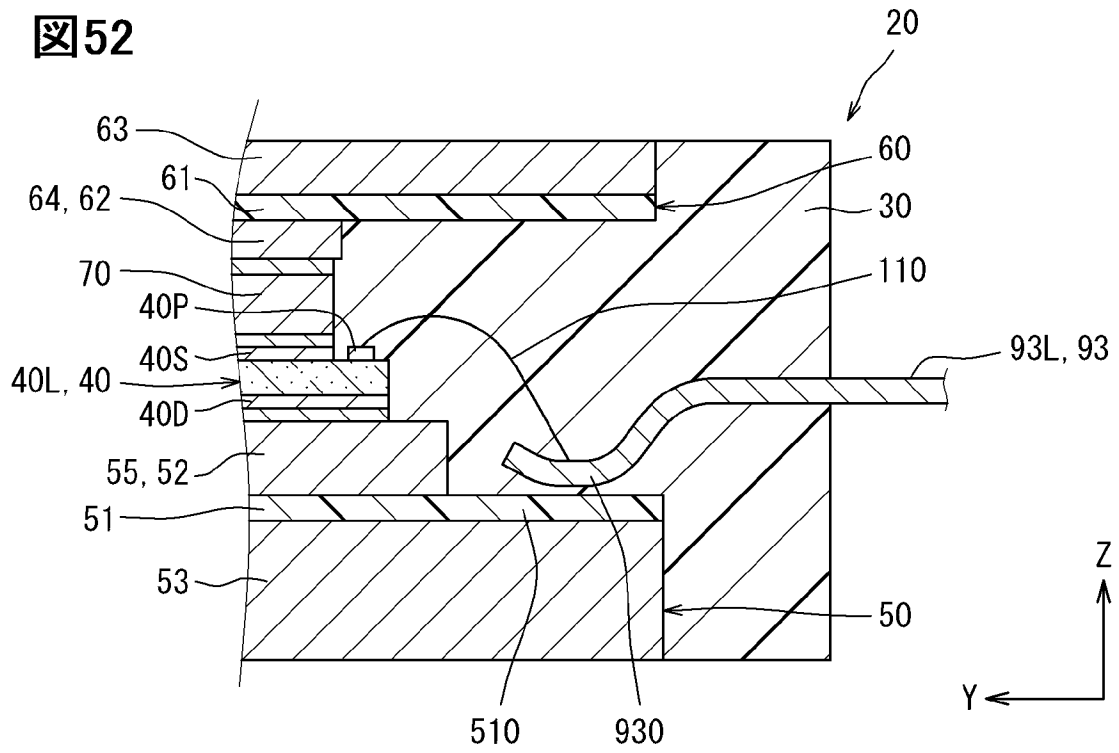
[図51]

図51



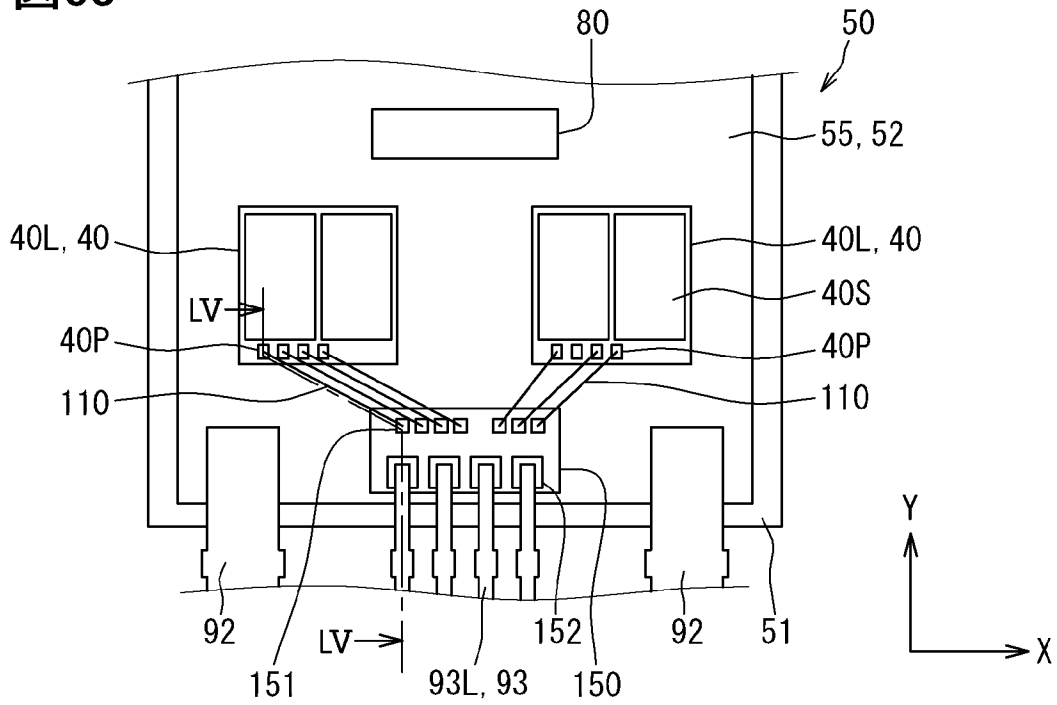
[図52]

図52



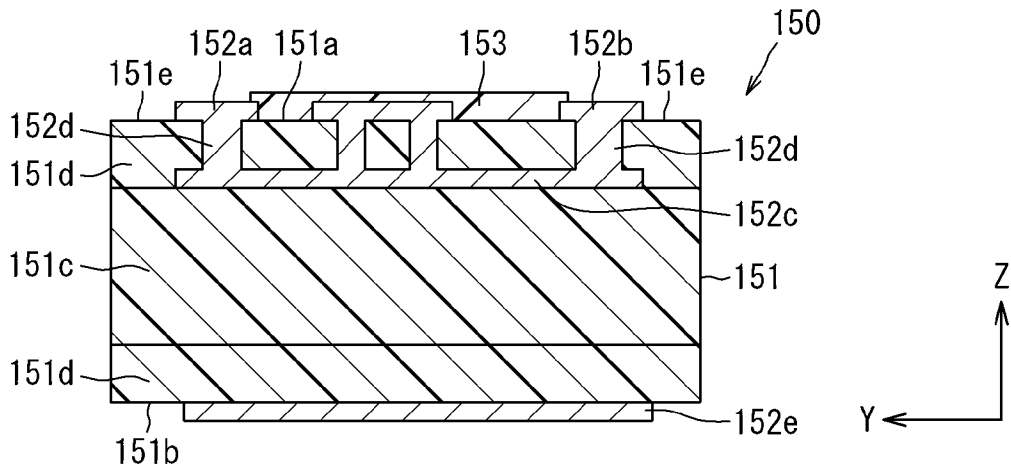
[図53]

図53



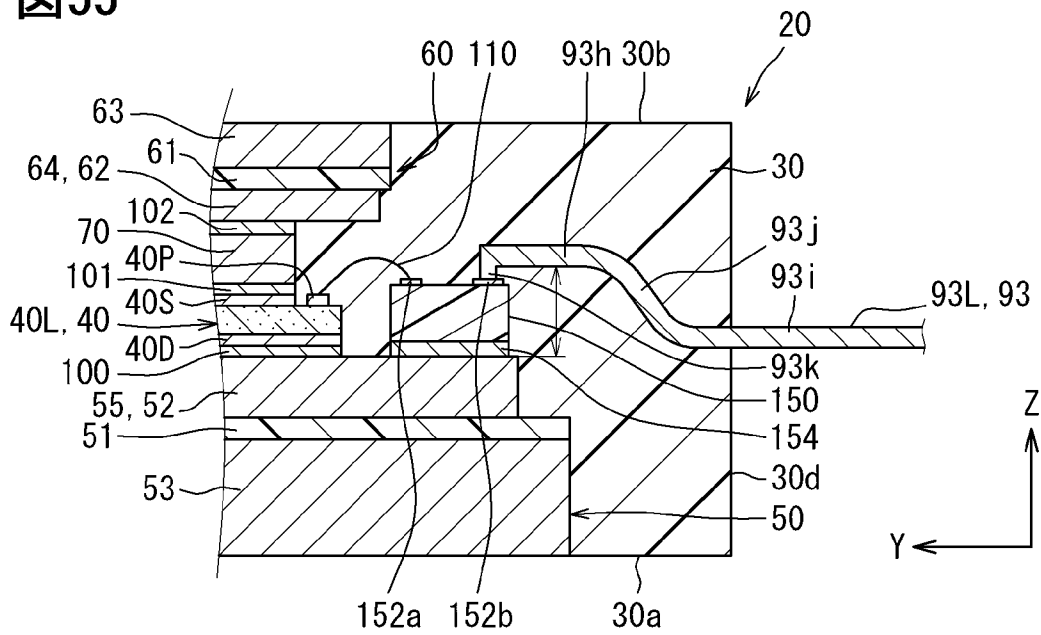
[図54]

図54



[図55]

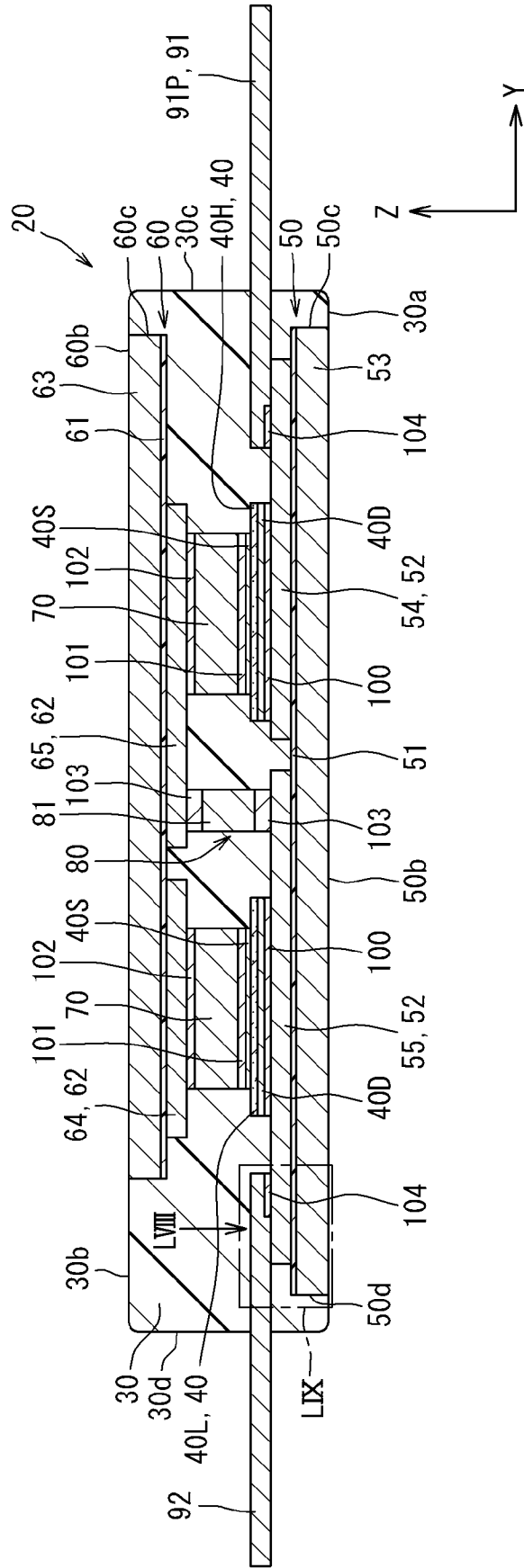
図55





[図57]

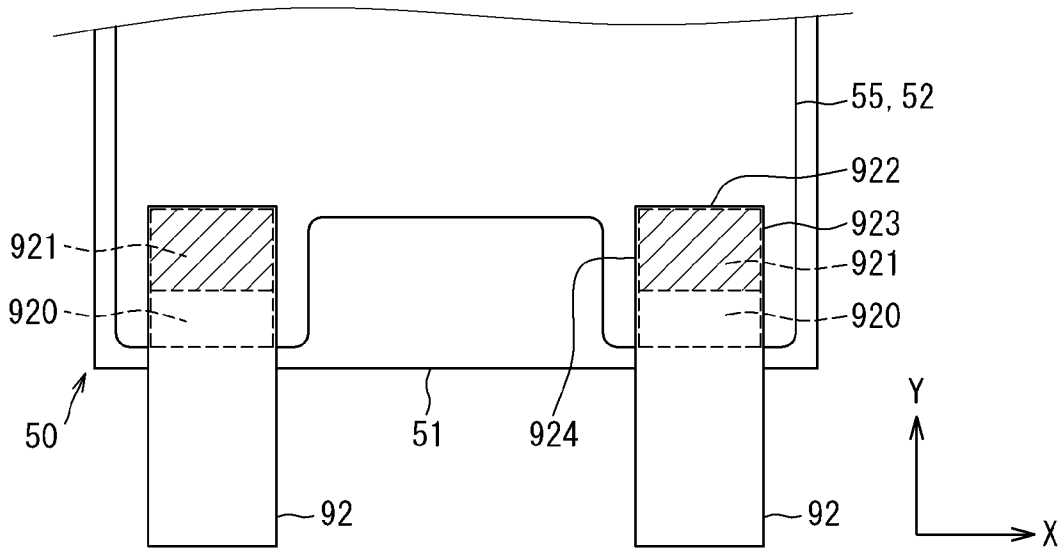
図57





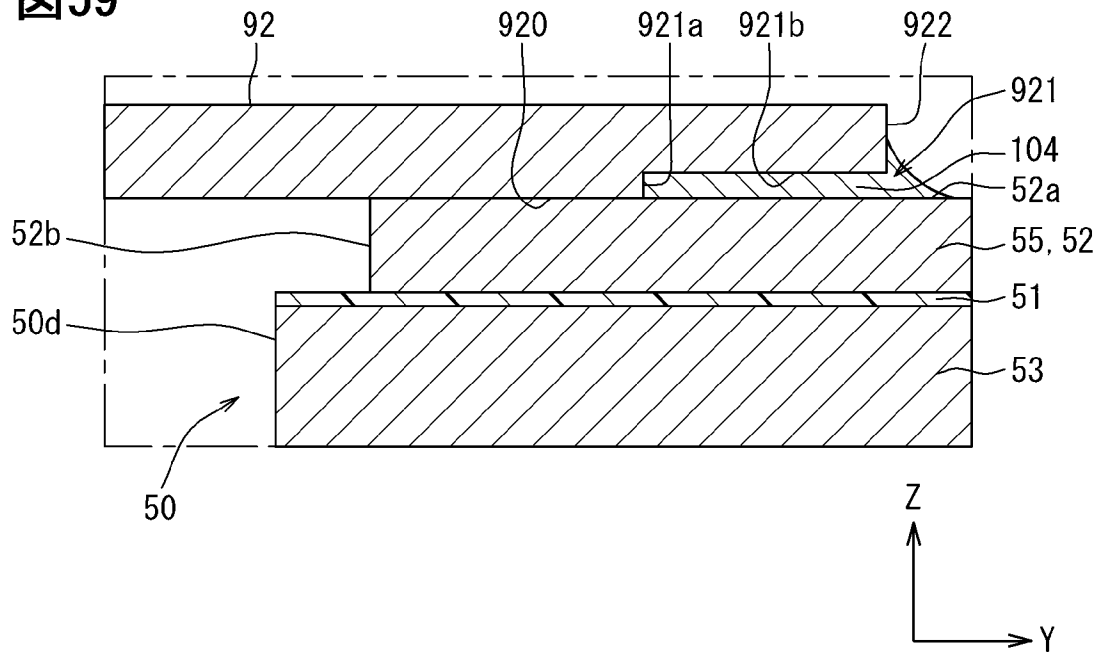
[図58]

図58



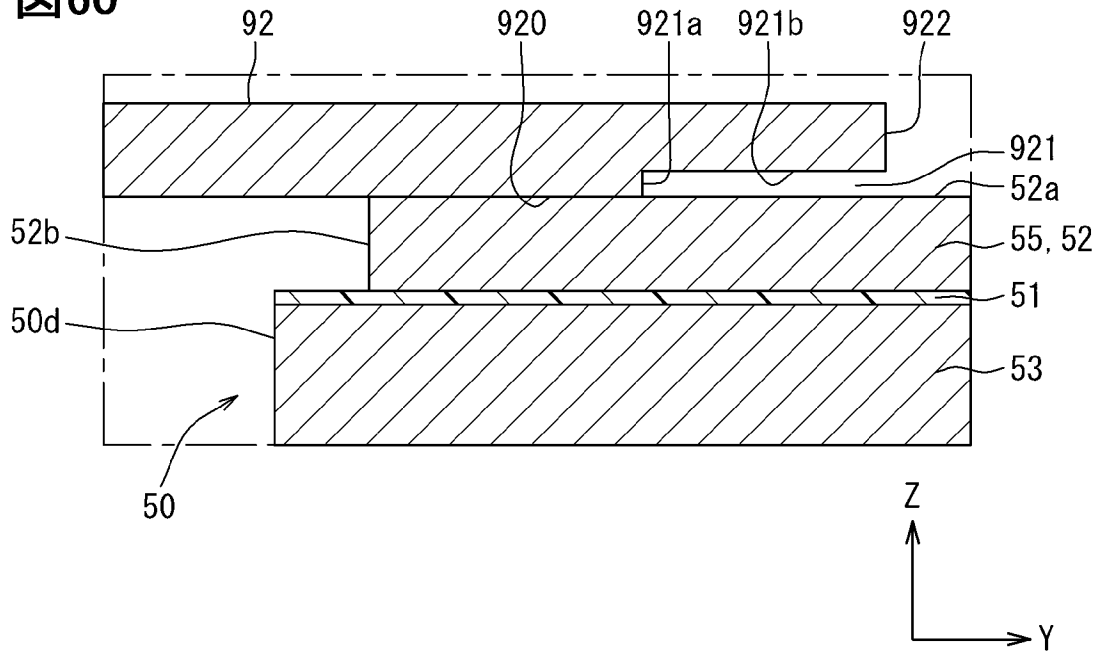
[図59]

図59



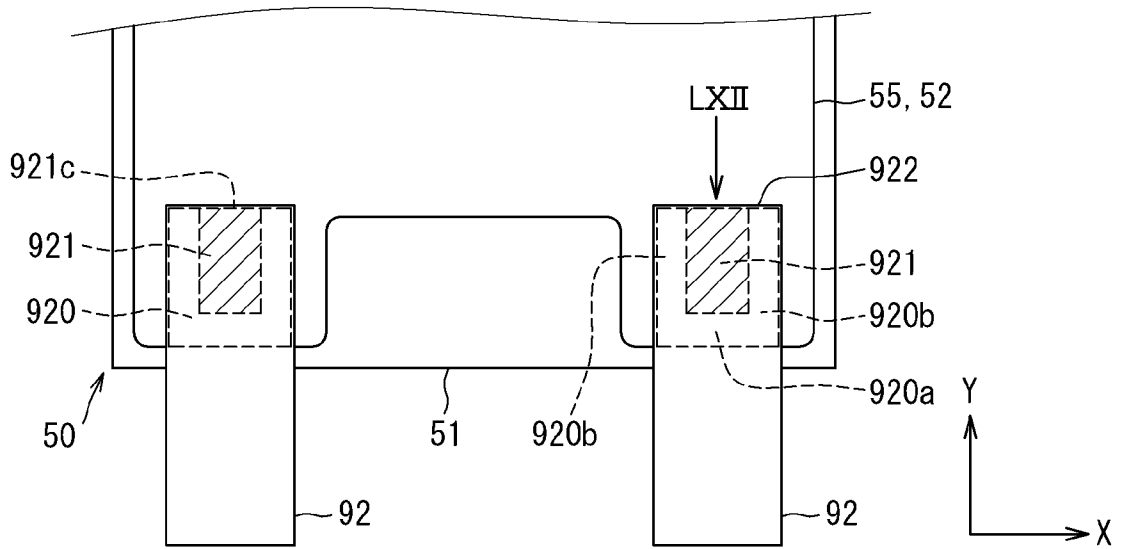
[図60]

図60



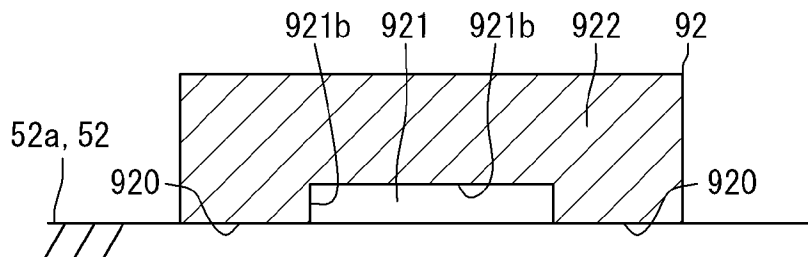
[図61]

図61



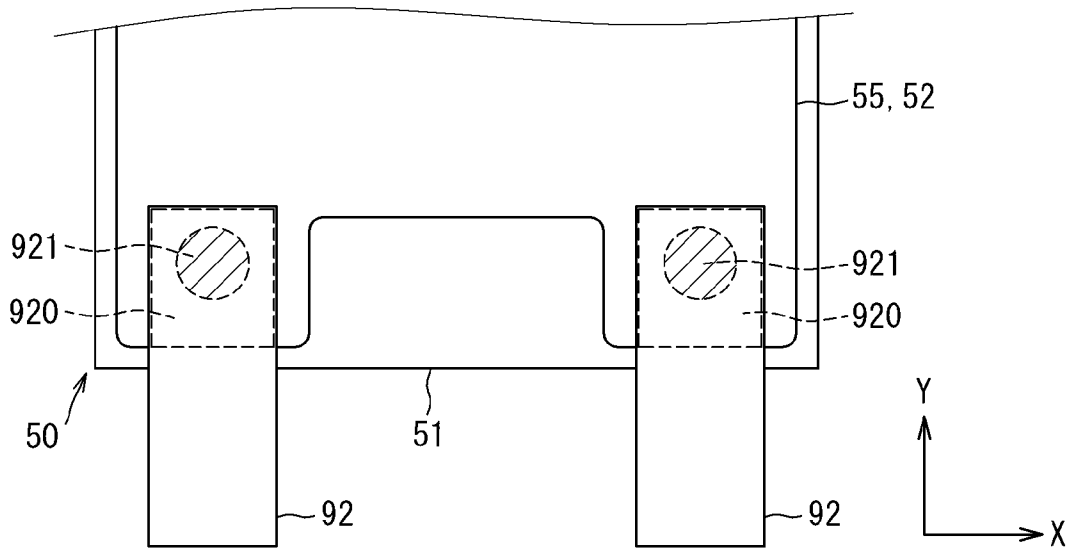
[図62]

図62



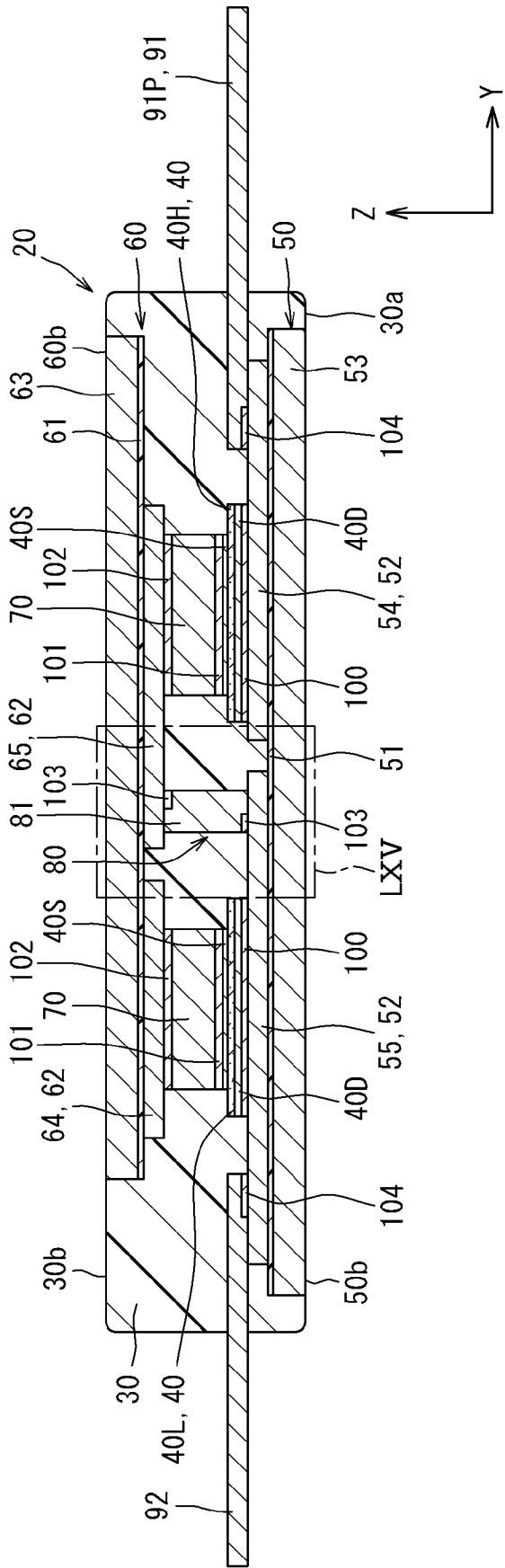
[図63]

図63



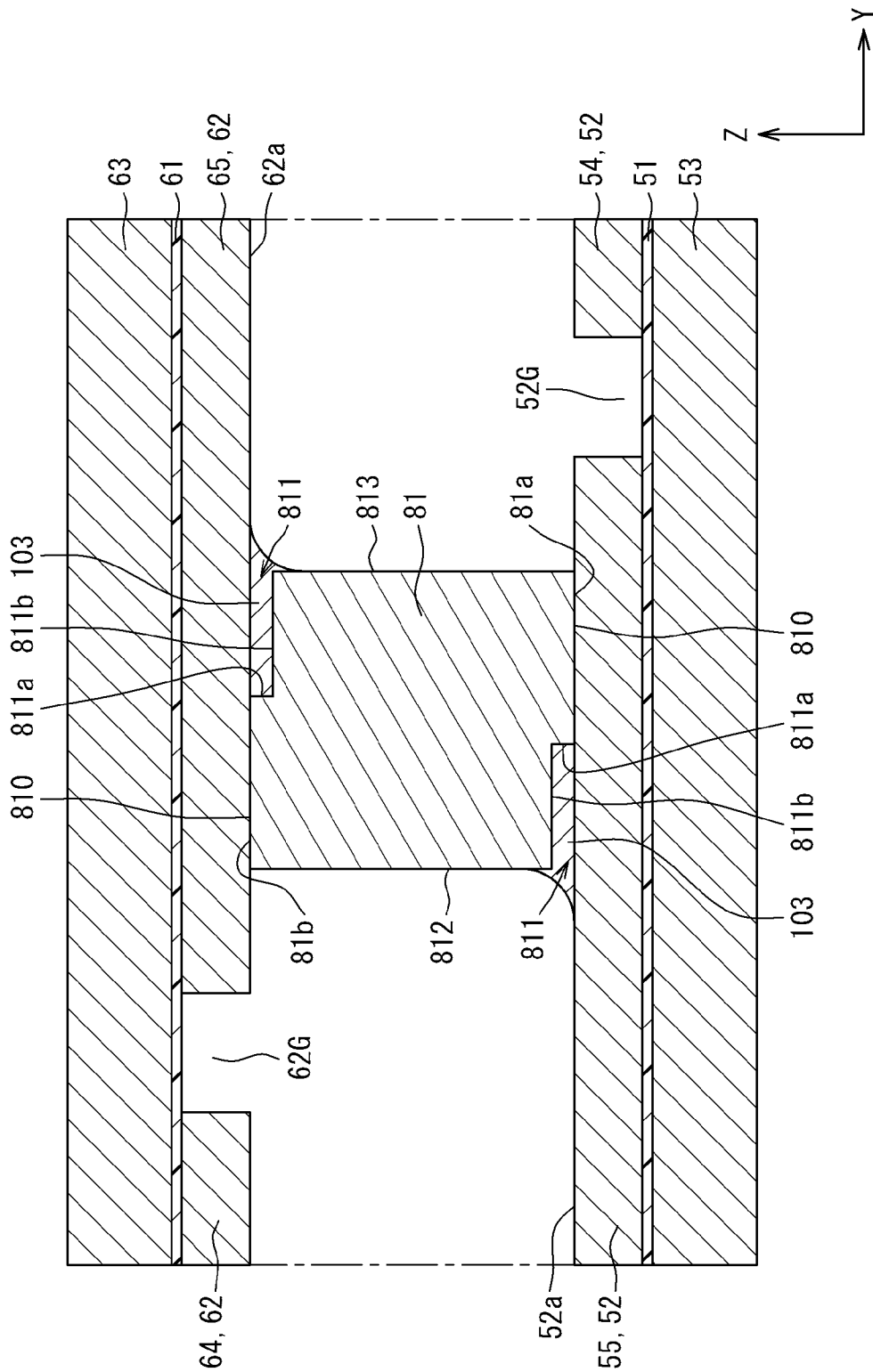
[図64]

図64



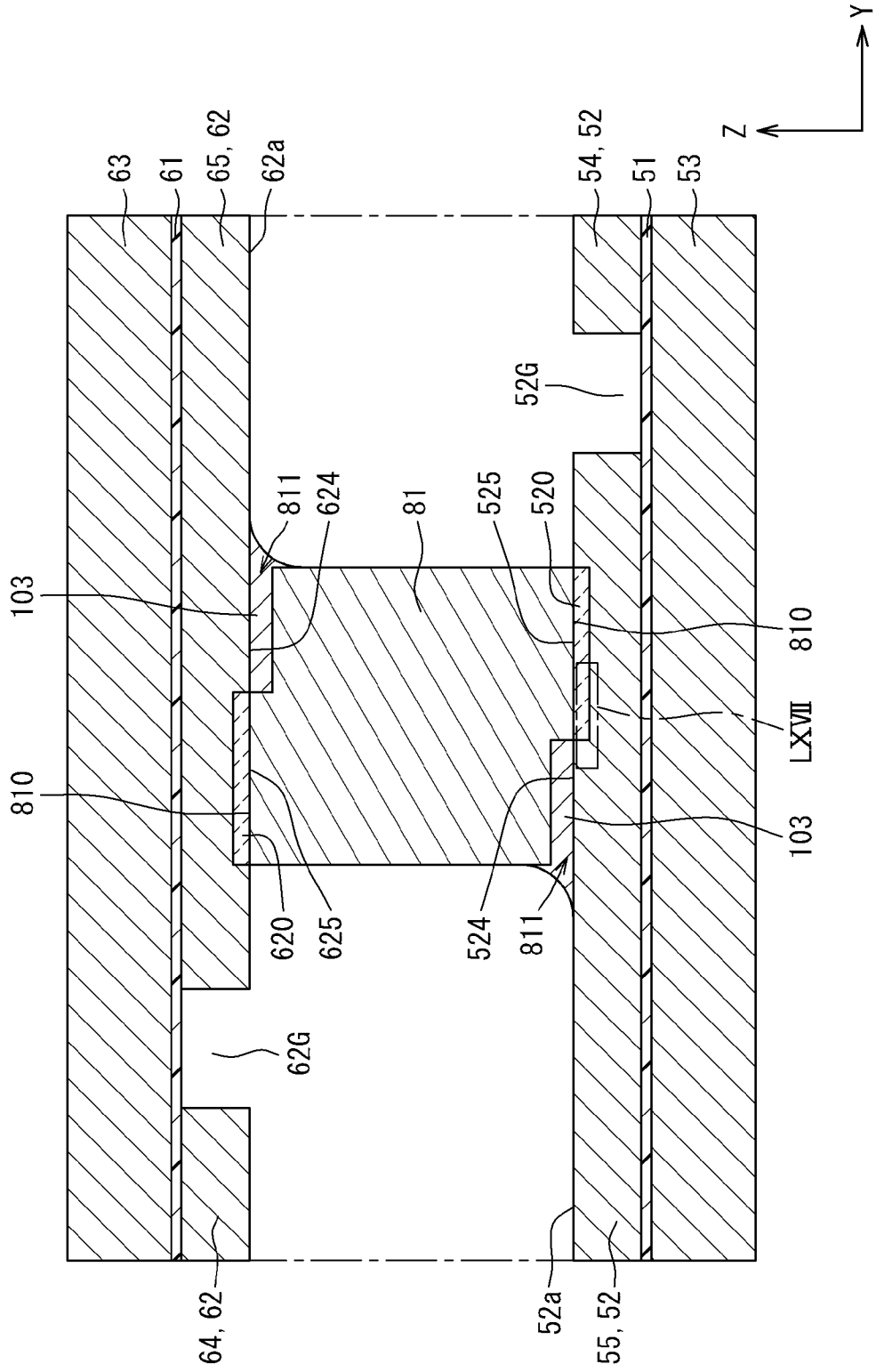
[図65]

図65



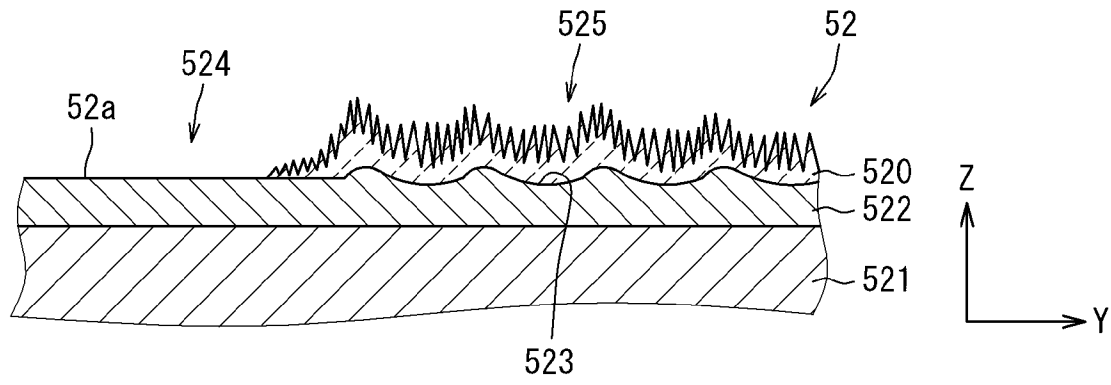
[図66]

図66



[図67]

図67

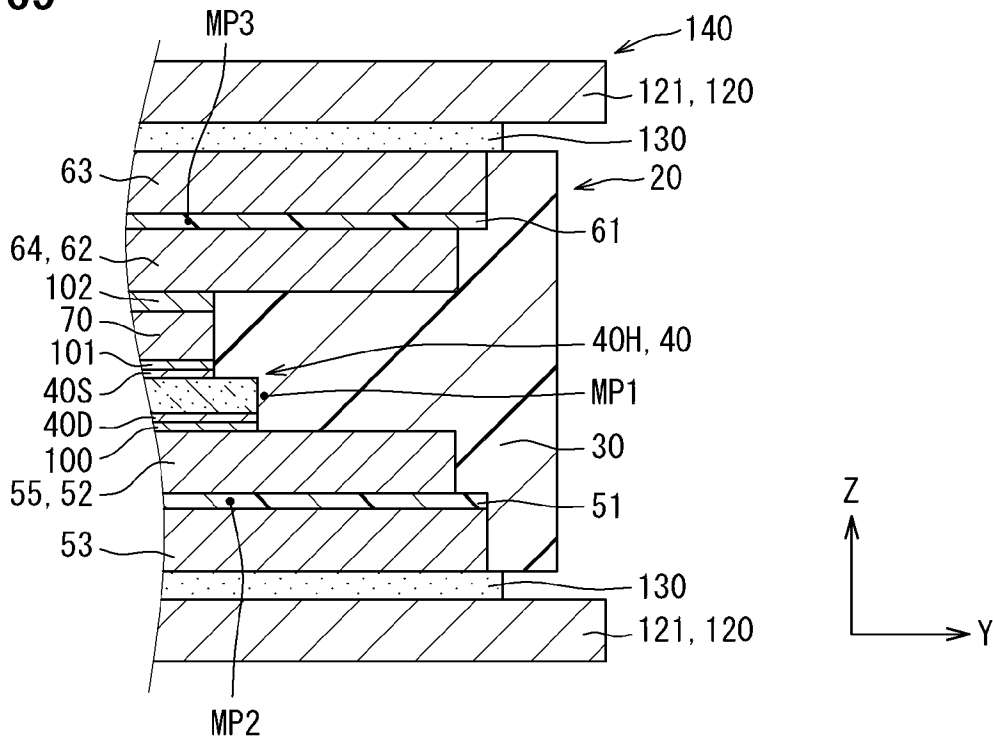






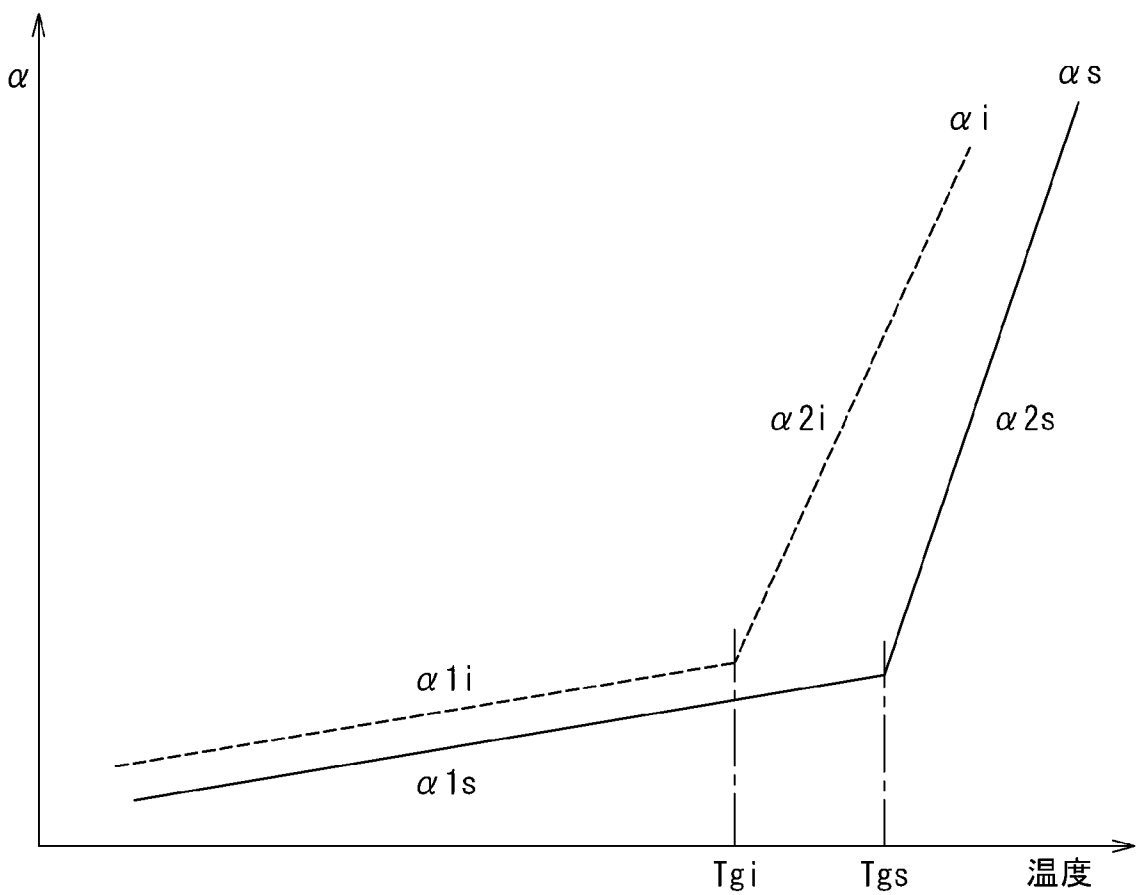
[図69]

図69



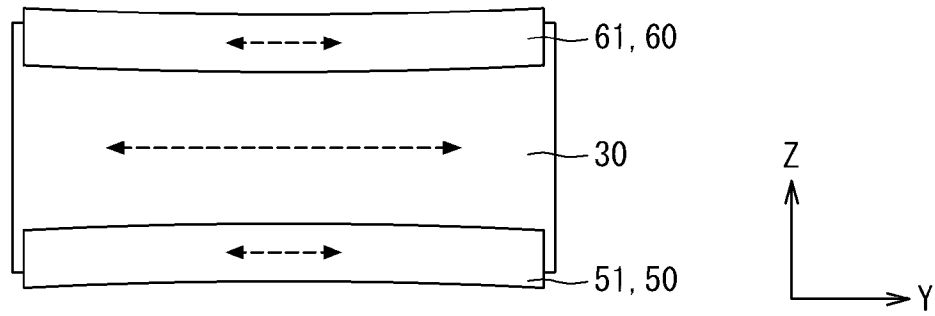
[図70]

図70



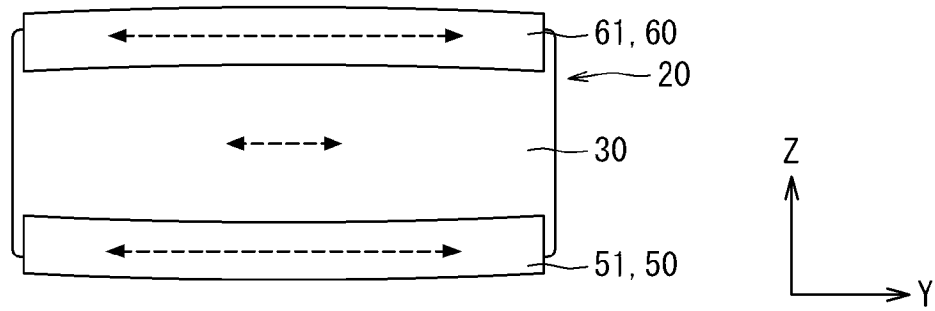
[図71]

図71



[図72]

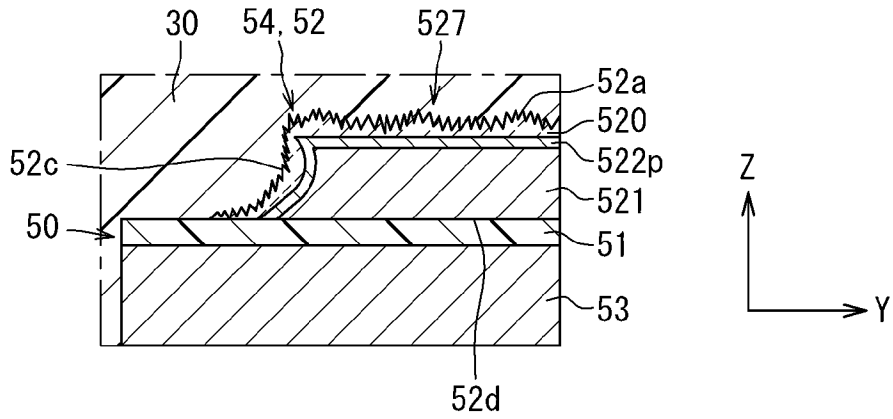
図72





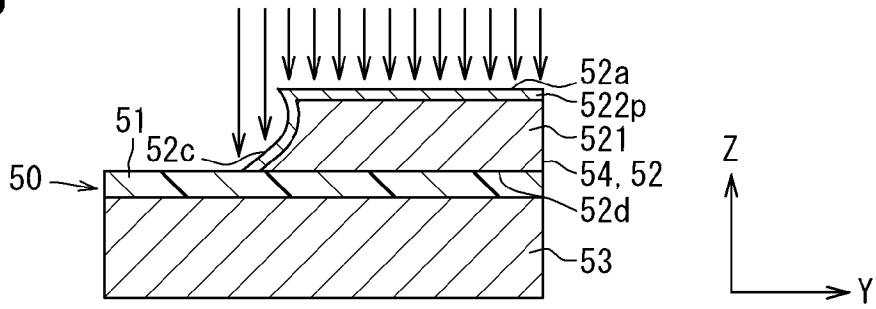
[図74]

図74



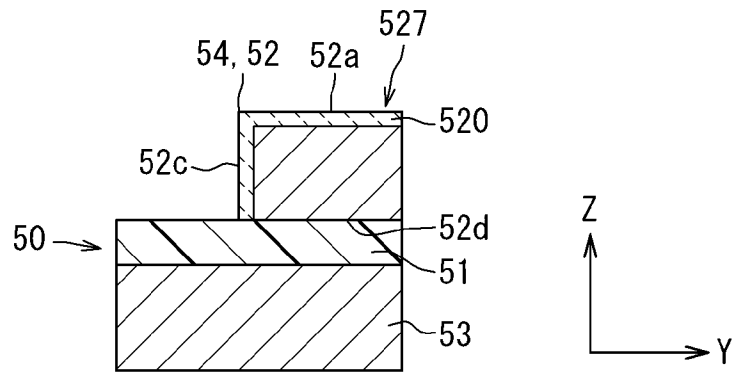
[図75]

図75



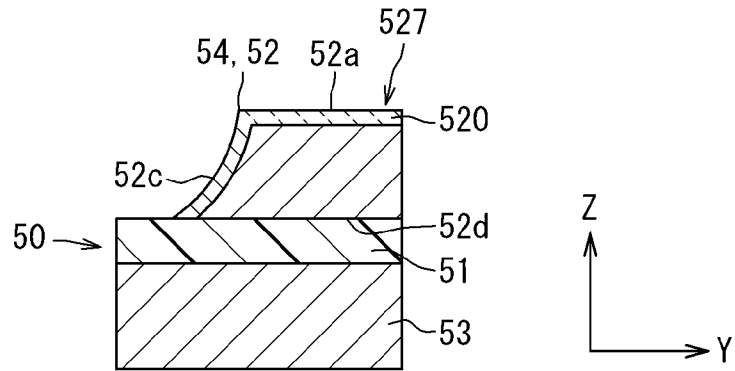
[図76]

図76



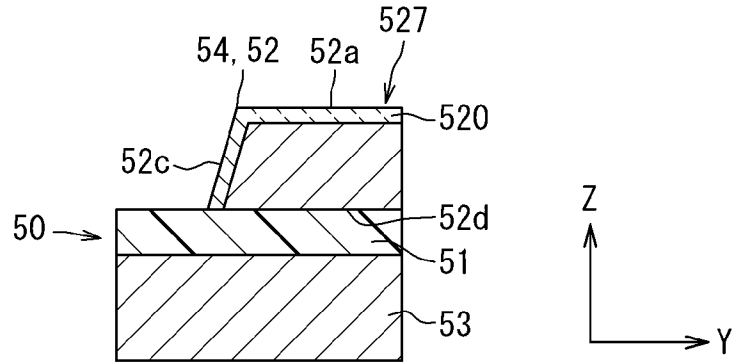
[図77]

図77



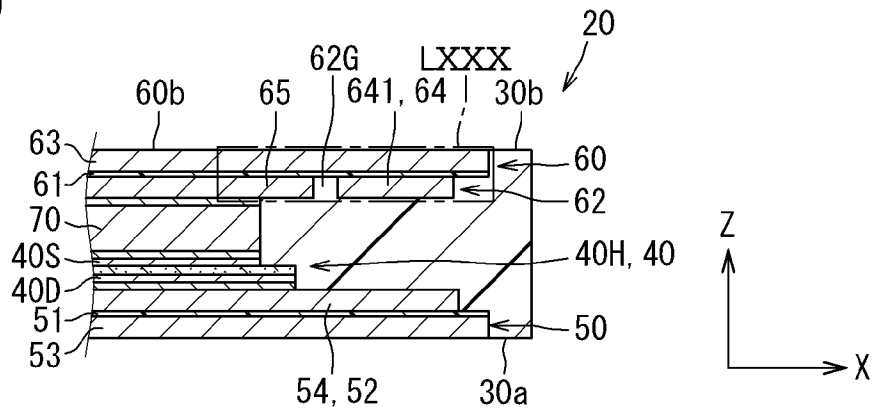
[図78]

図78



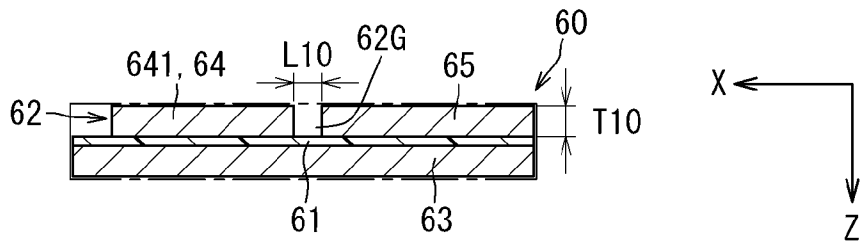
[図79]

図79



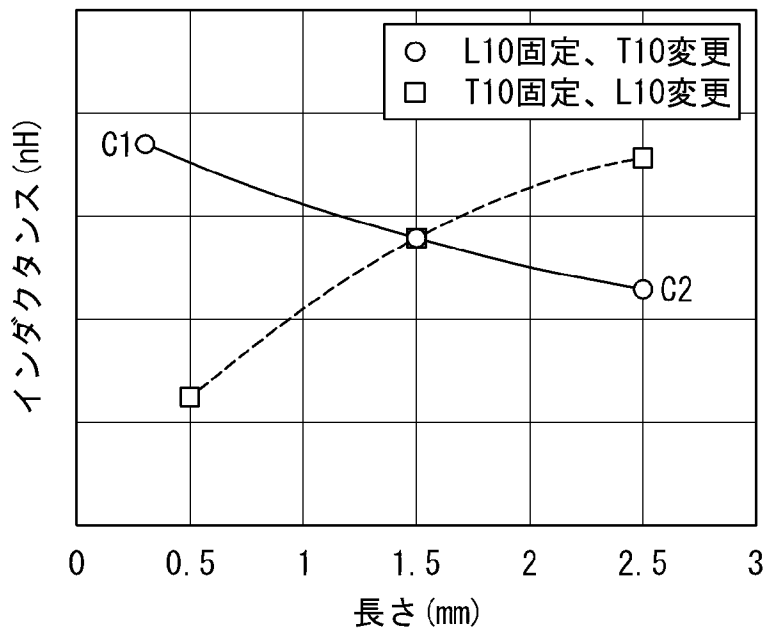
[図80]

図80



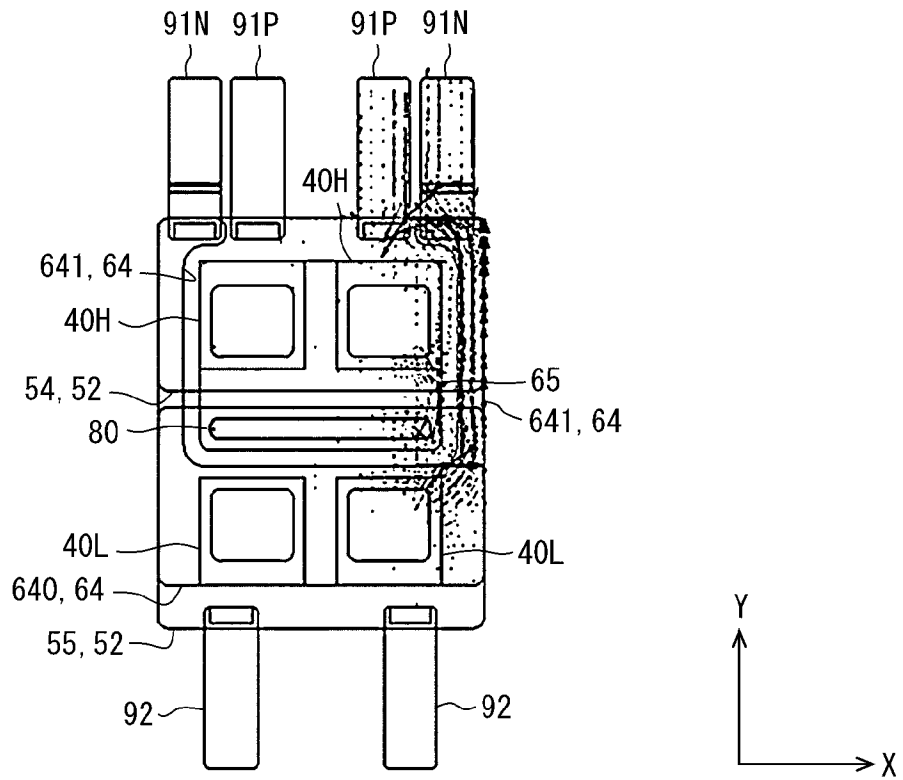
[図81]

図81



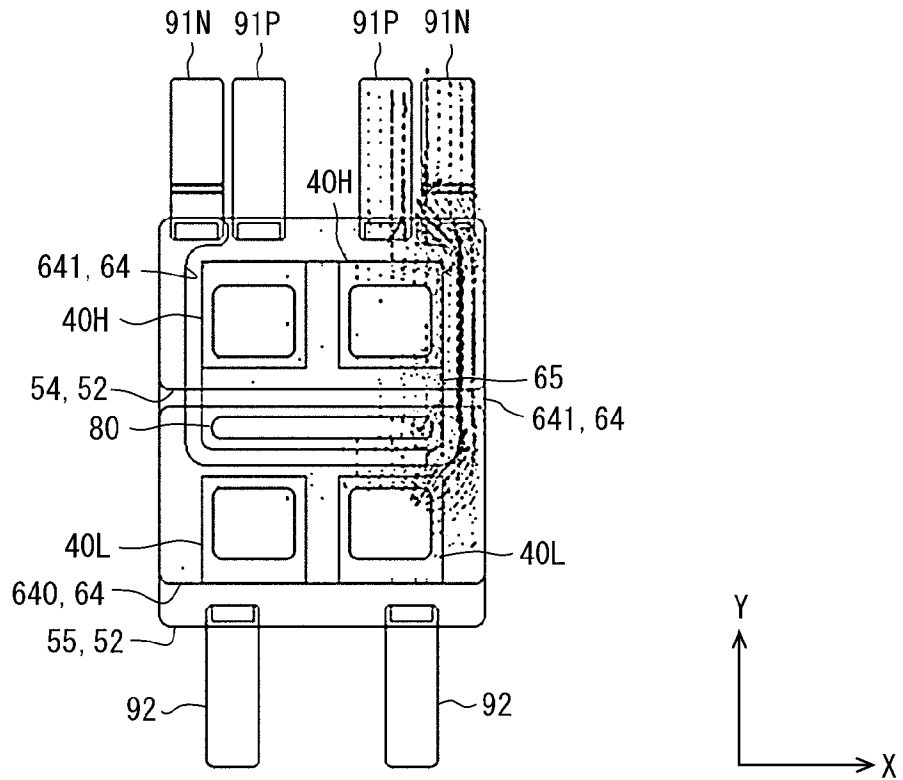
[図82]

図82



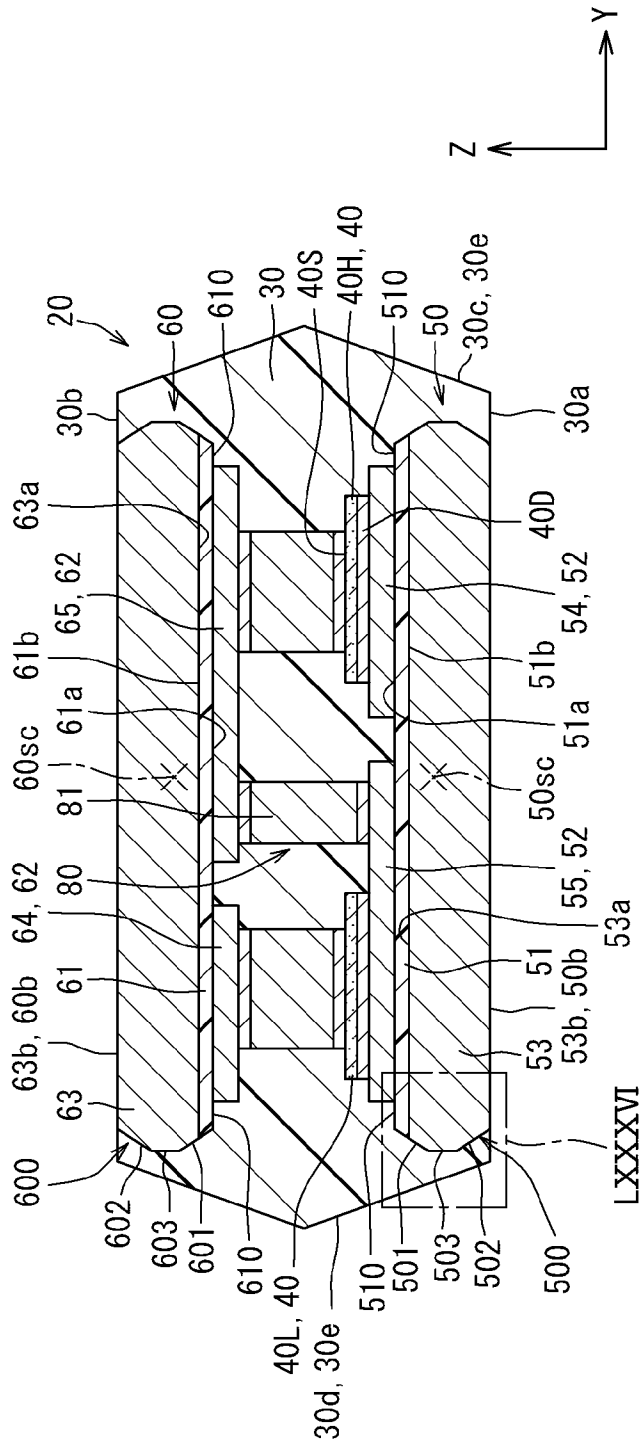
[図83]

図83



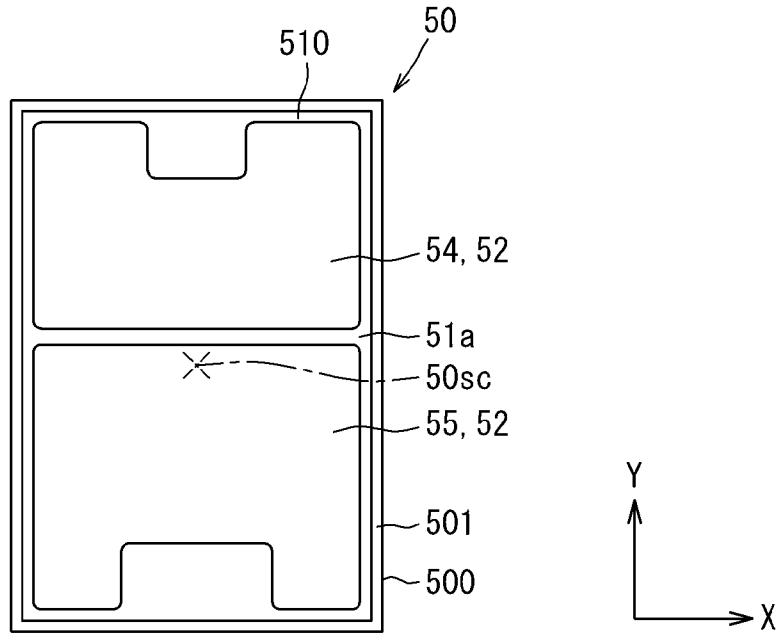
[図84]

図84



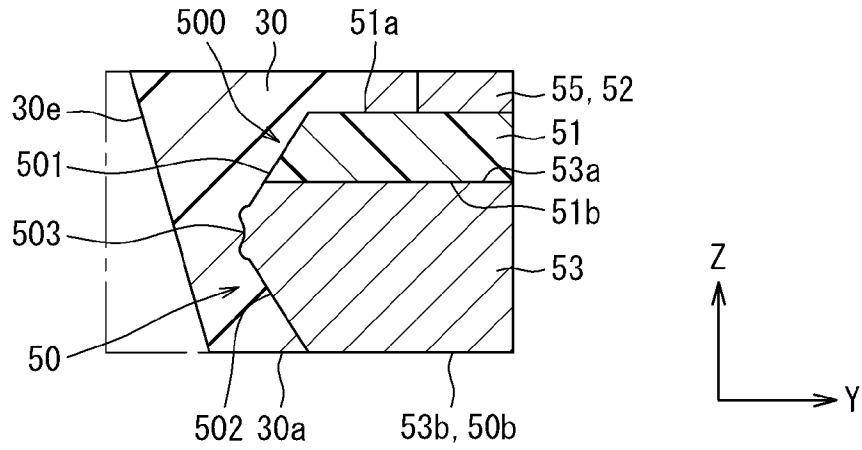
[図85]

図85



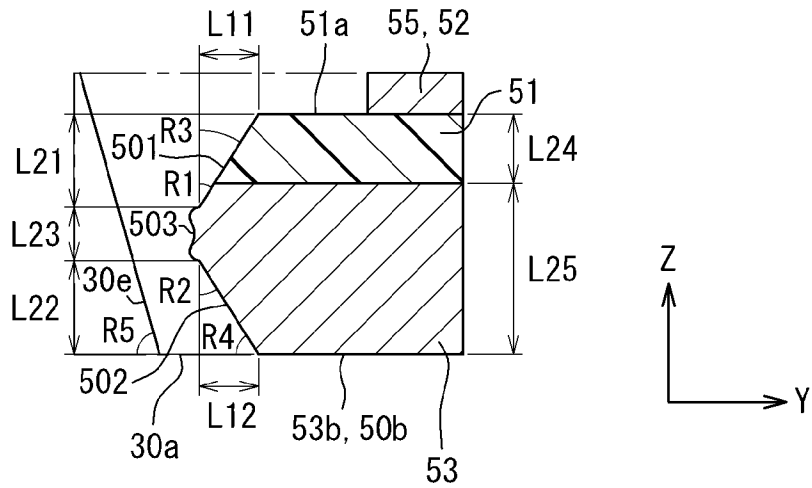
[図86]

図86



[図87]

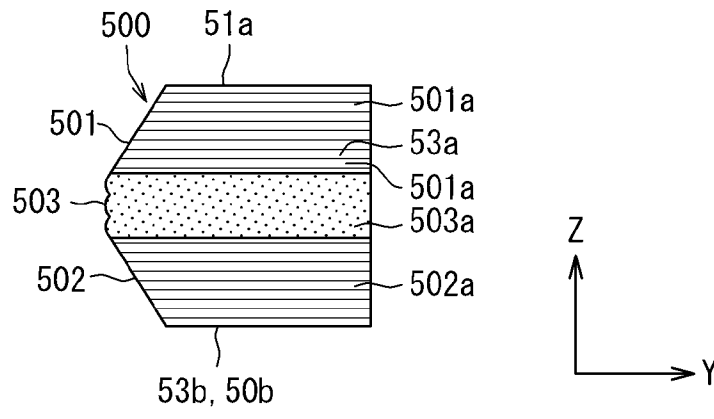
図87





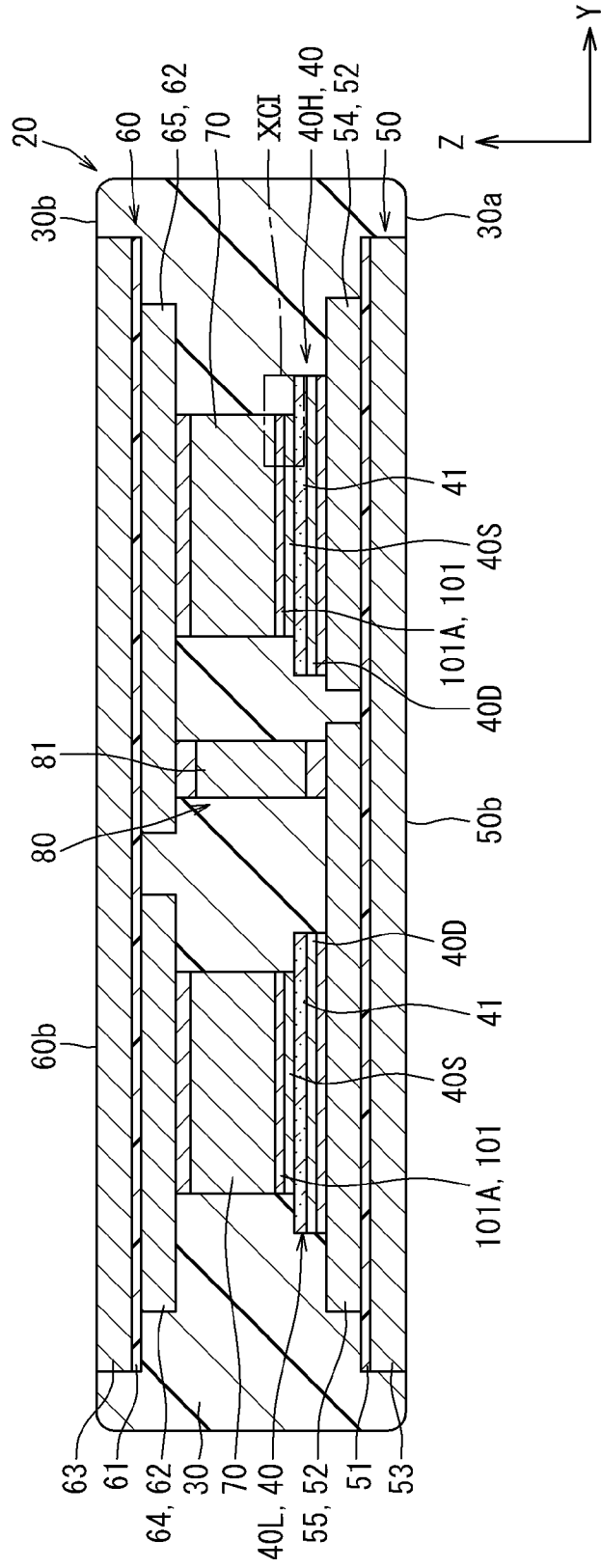
[図88]

図88



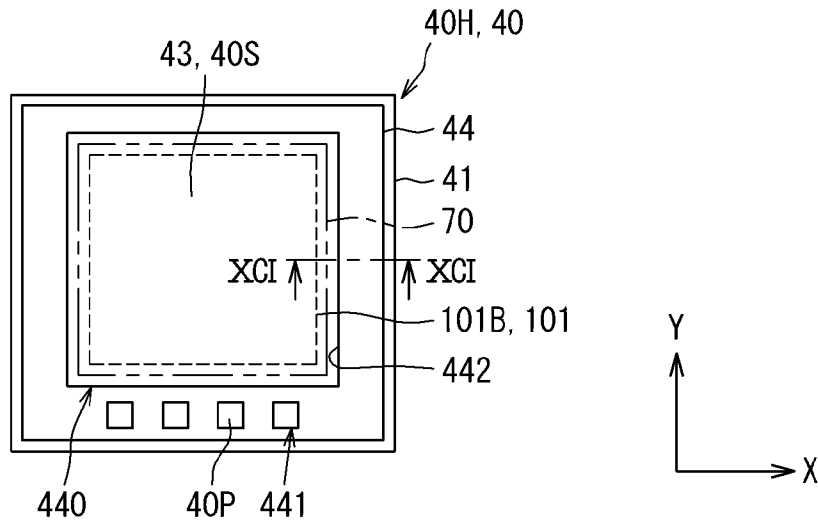
[図89]

図89



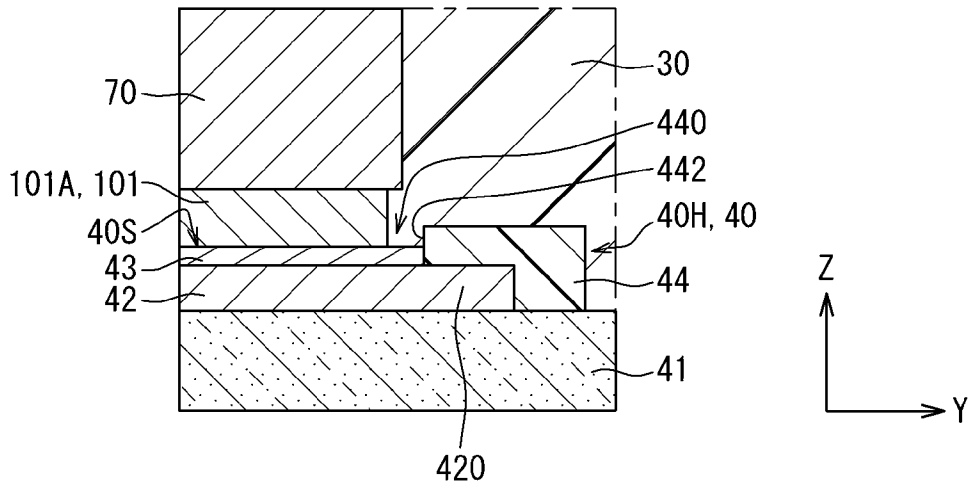
[図90]

図90



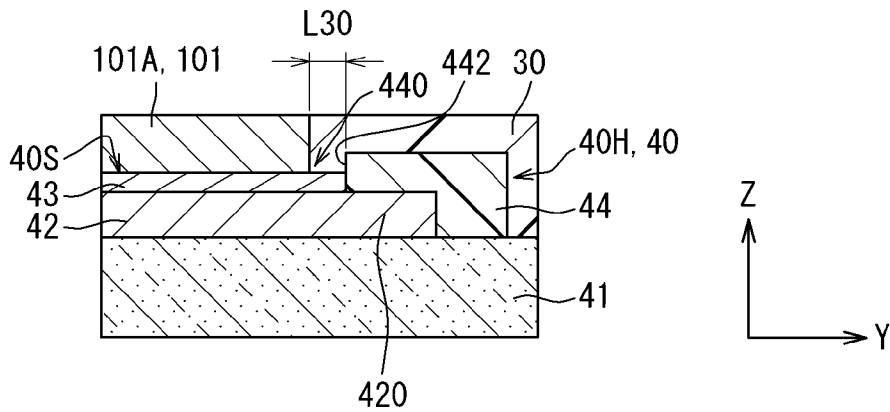
[図91]

図91



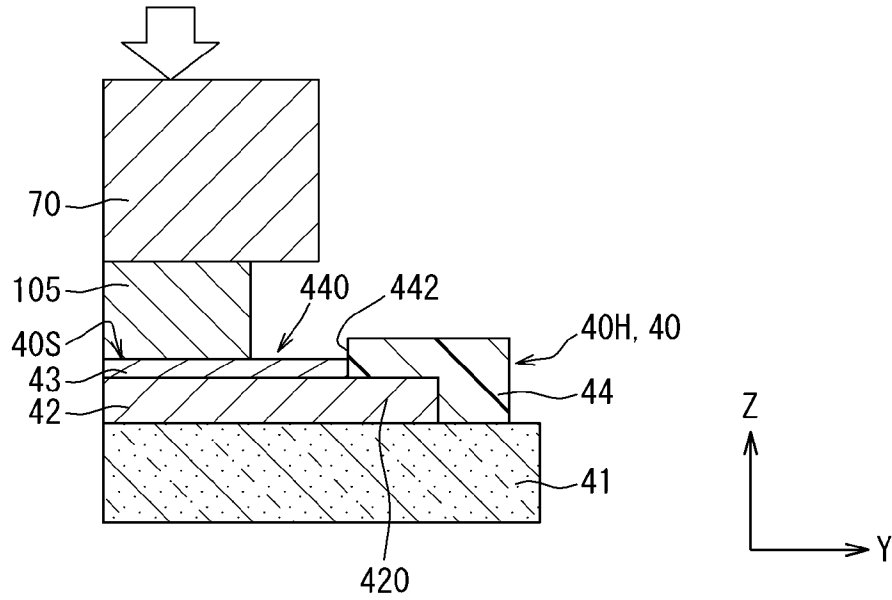
[図92]

図92



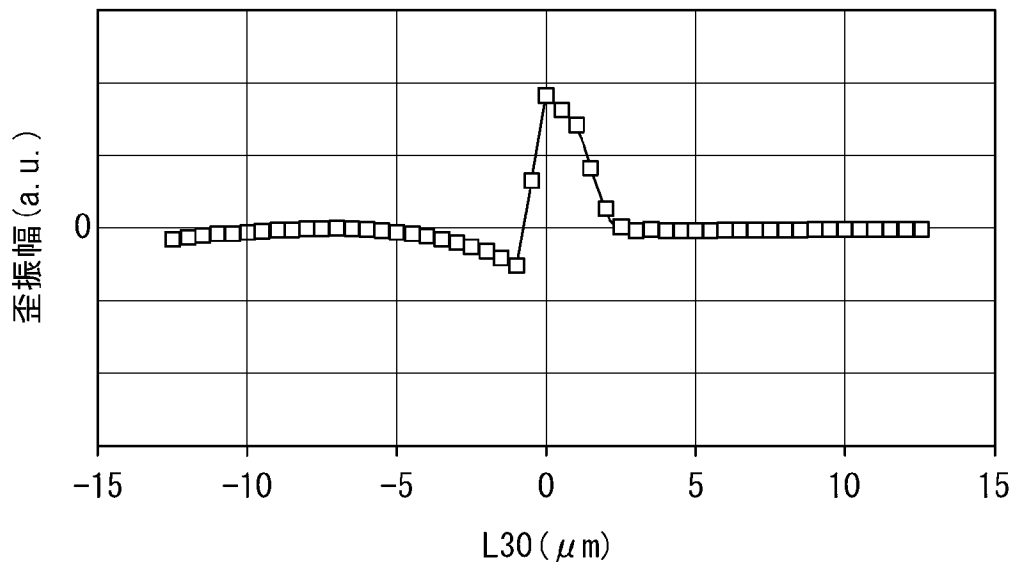
[図93]

図93



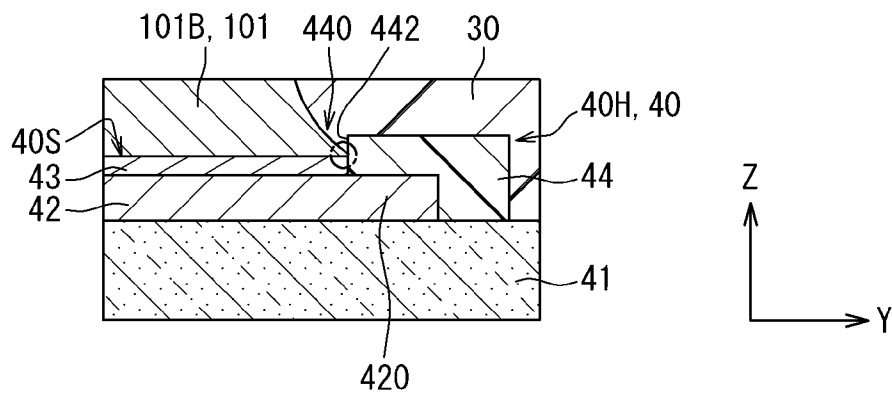
[図94]

図94



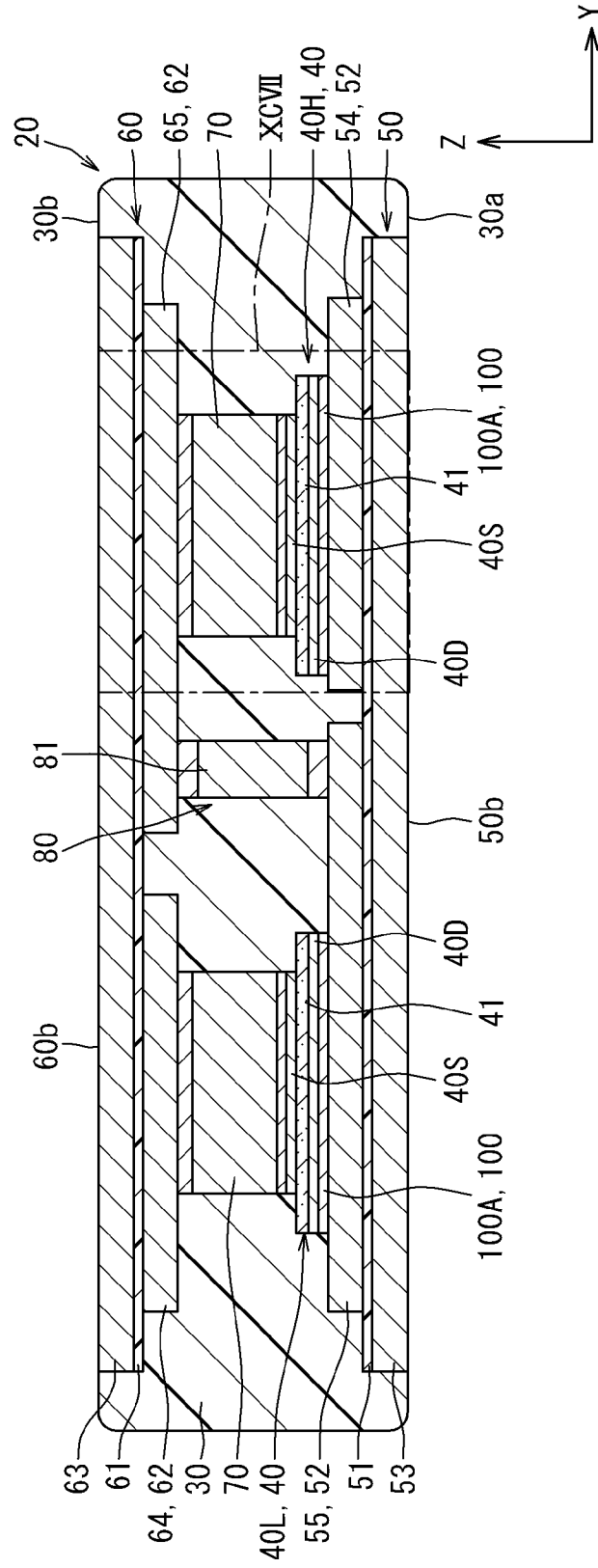
[図95]

図95



[図96]

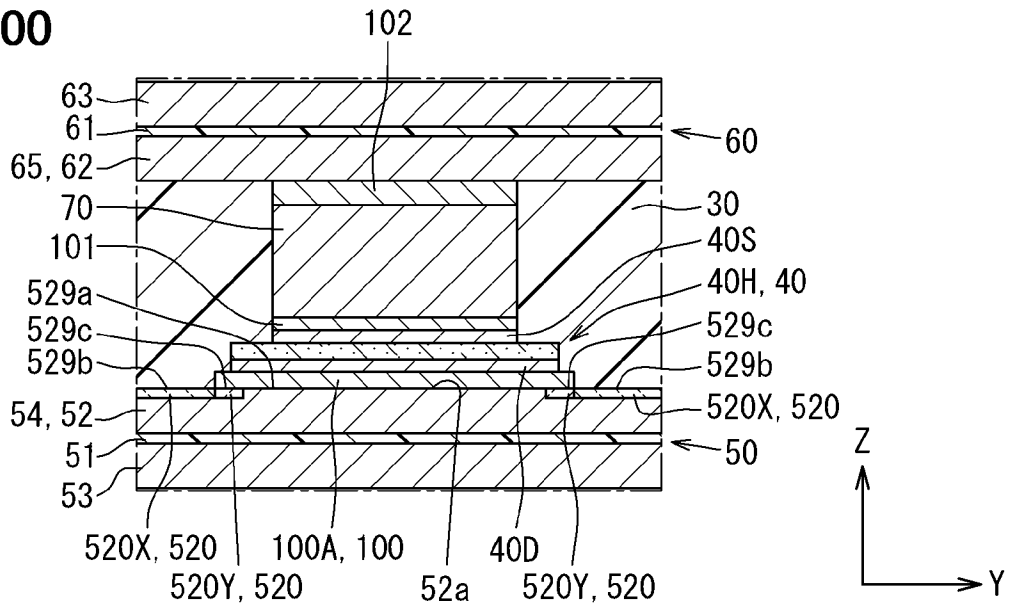
図96





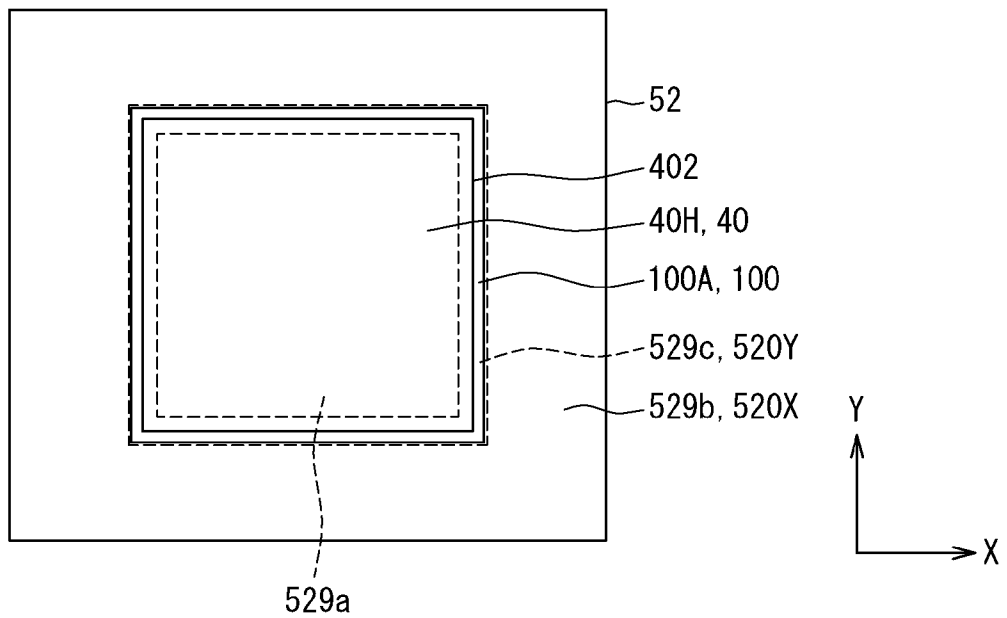
[図100]

図100



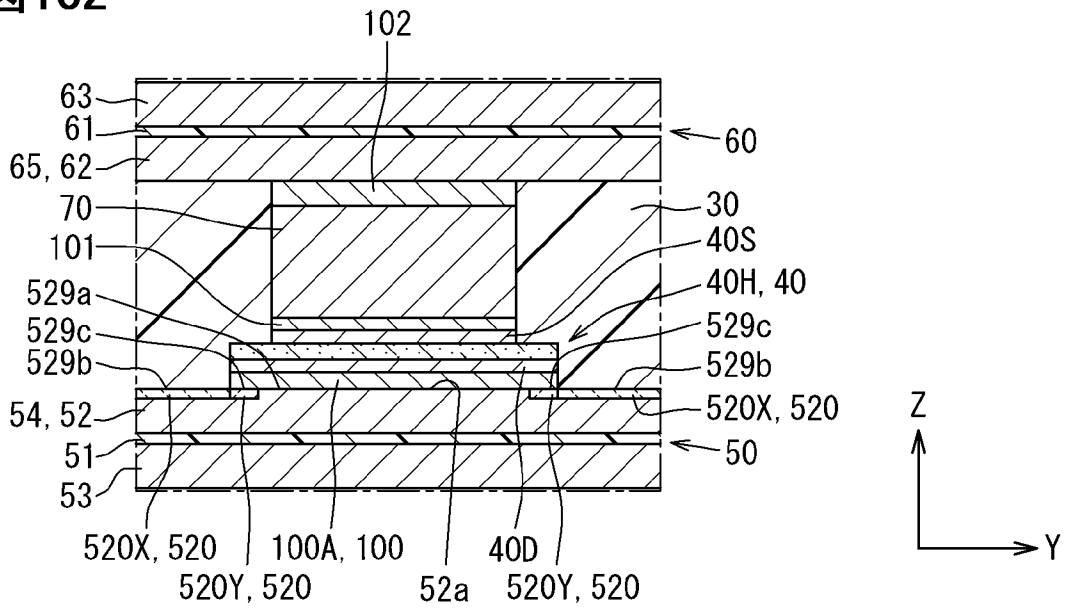
[図101]

図101



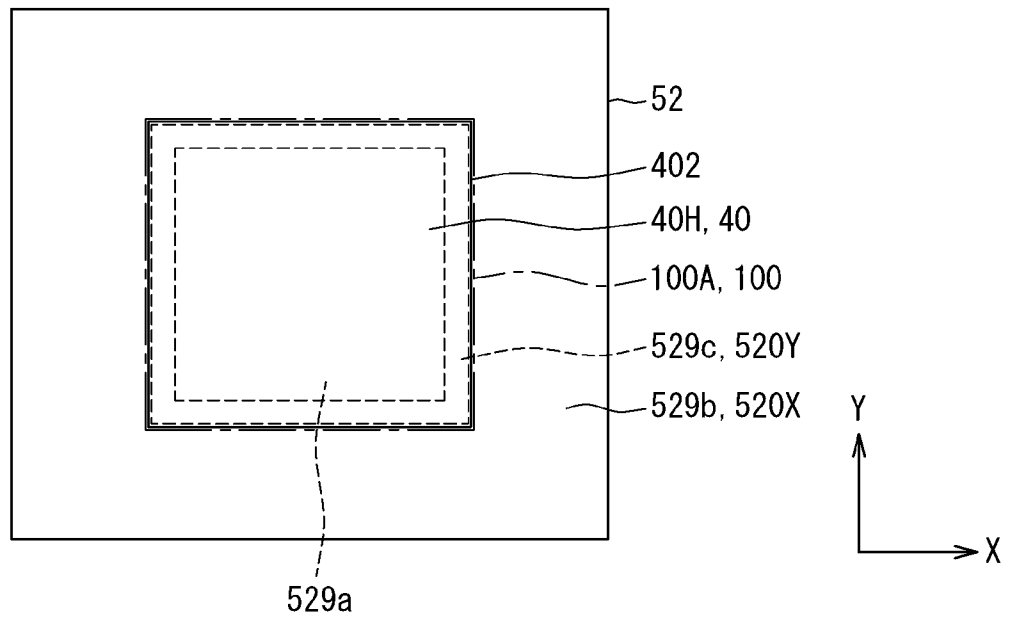
[図102]

図102



[図103]

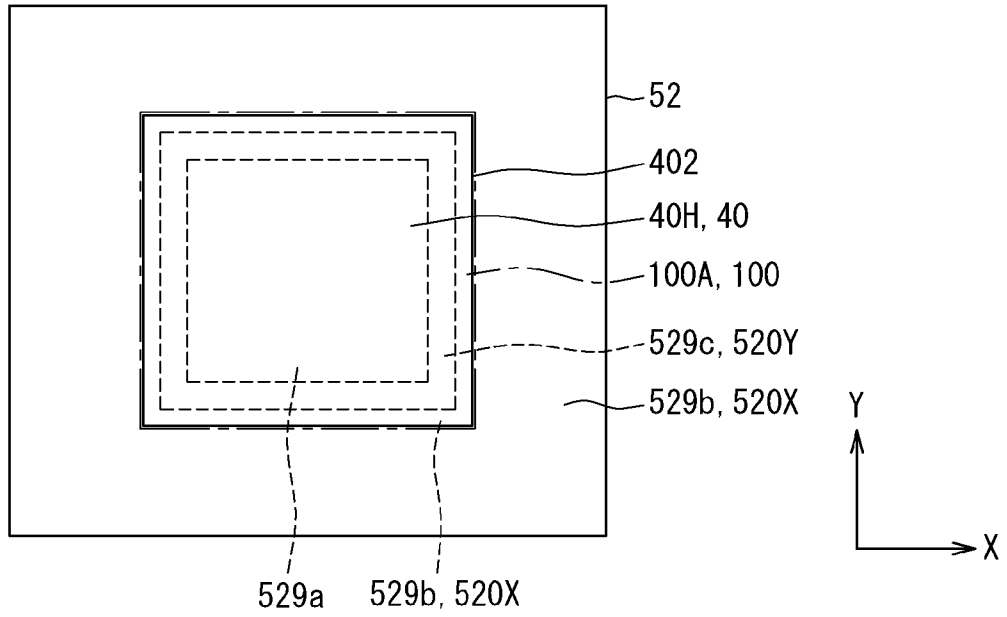
図103





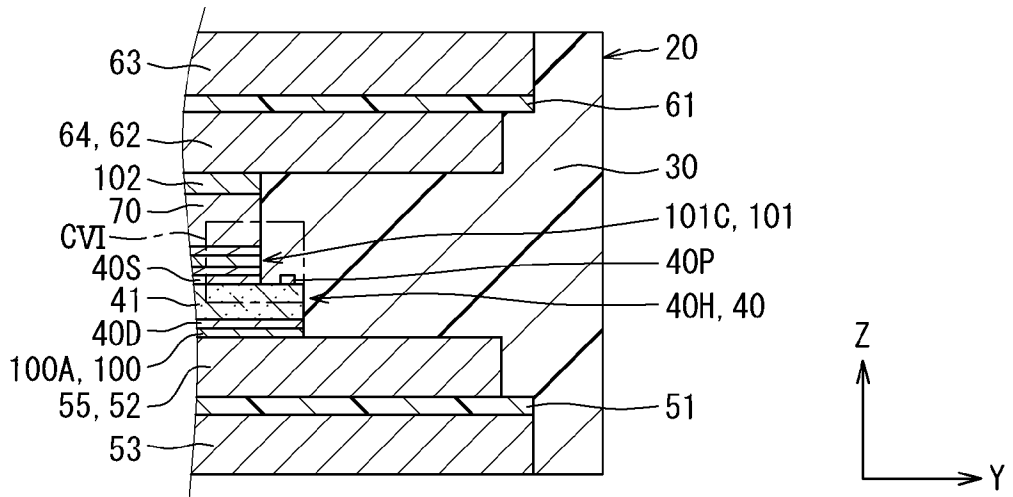
[図104]

図104



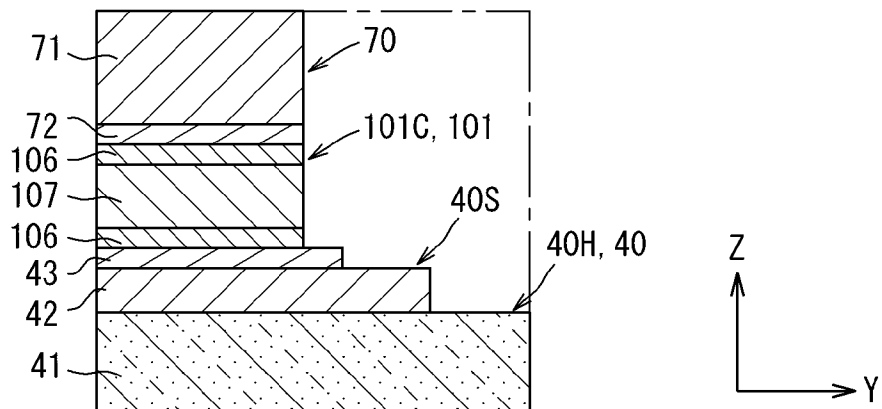
[図105]

図105



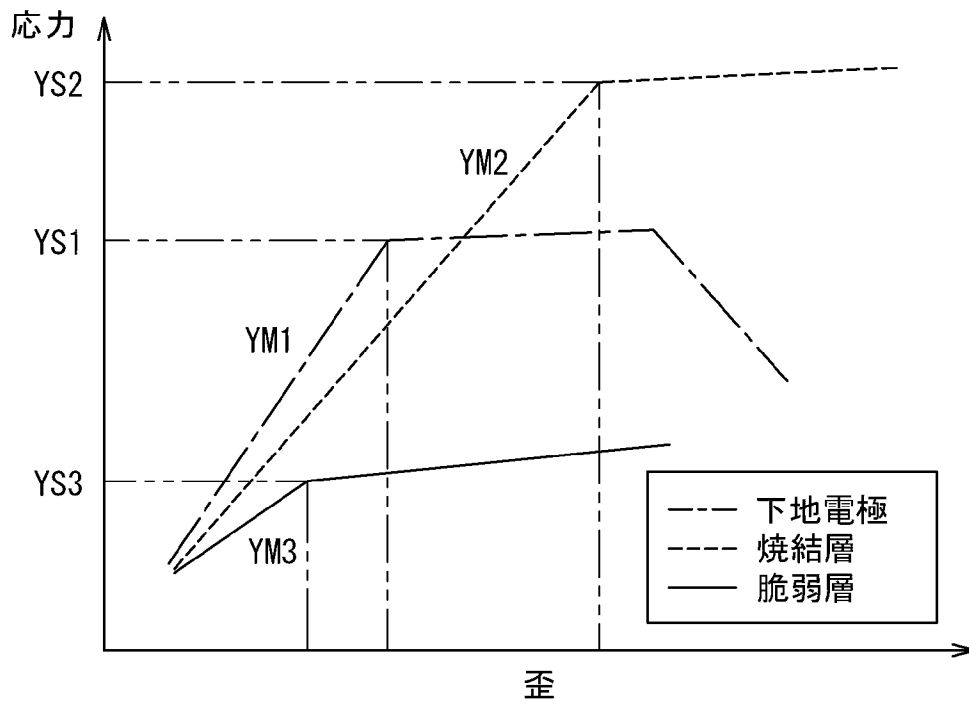
[図106]

図106



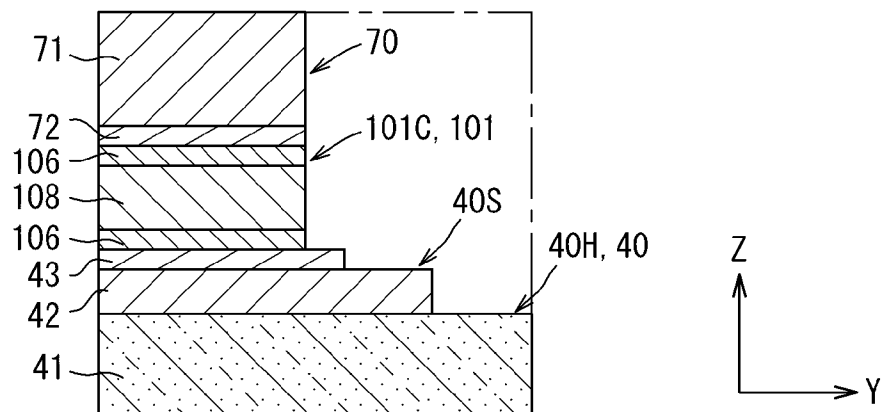
[図107]

図107



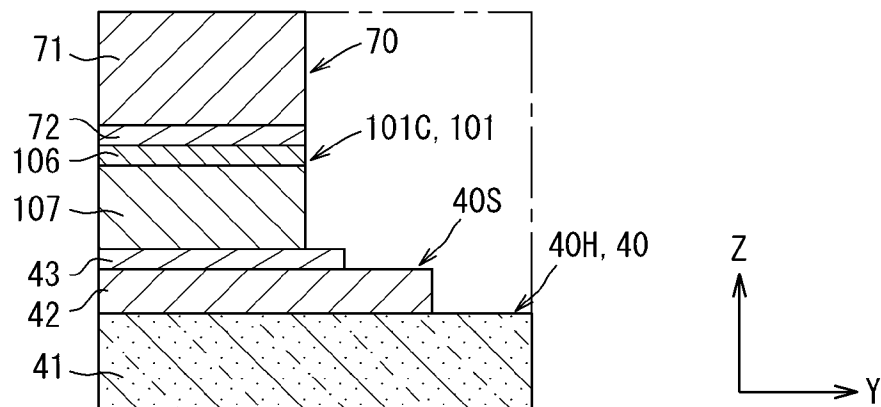
[図108]

図108



[図109]

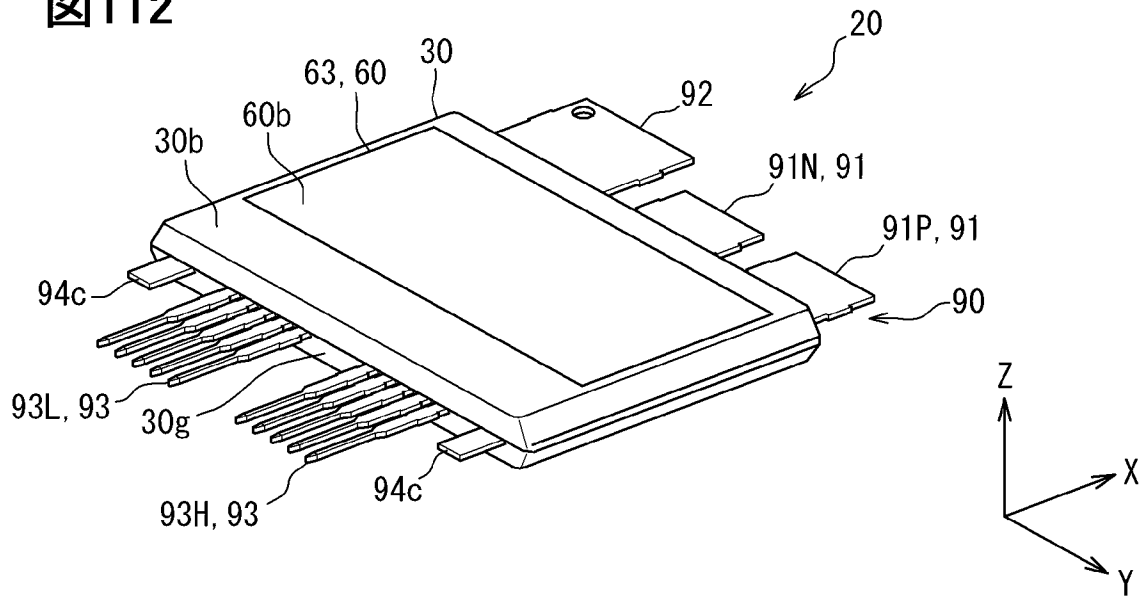
図109





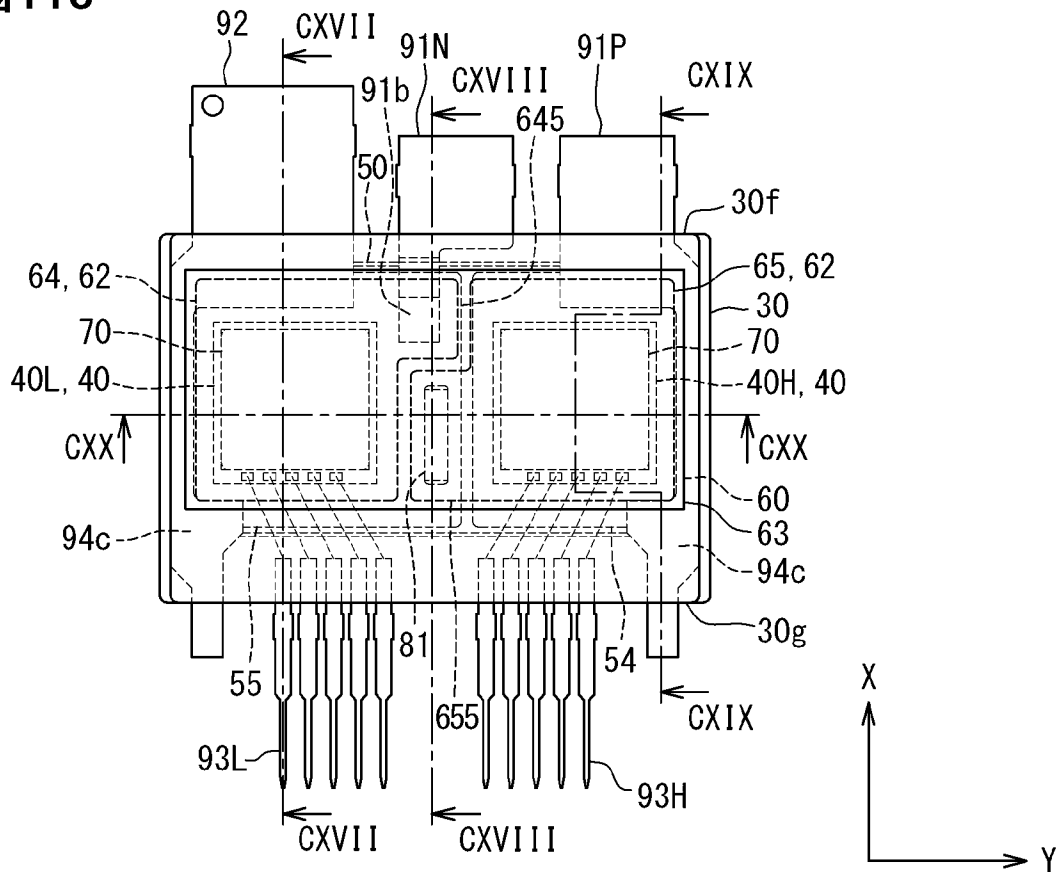
[図112]

図112



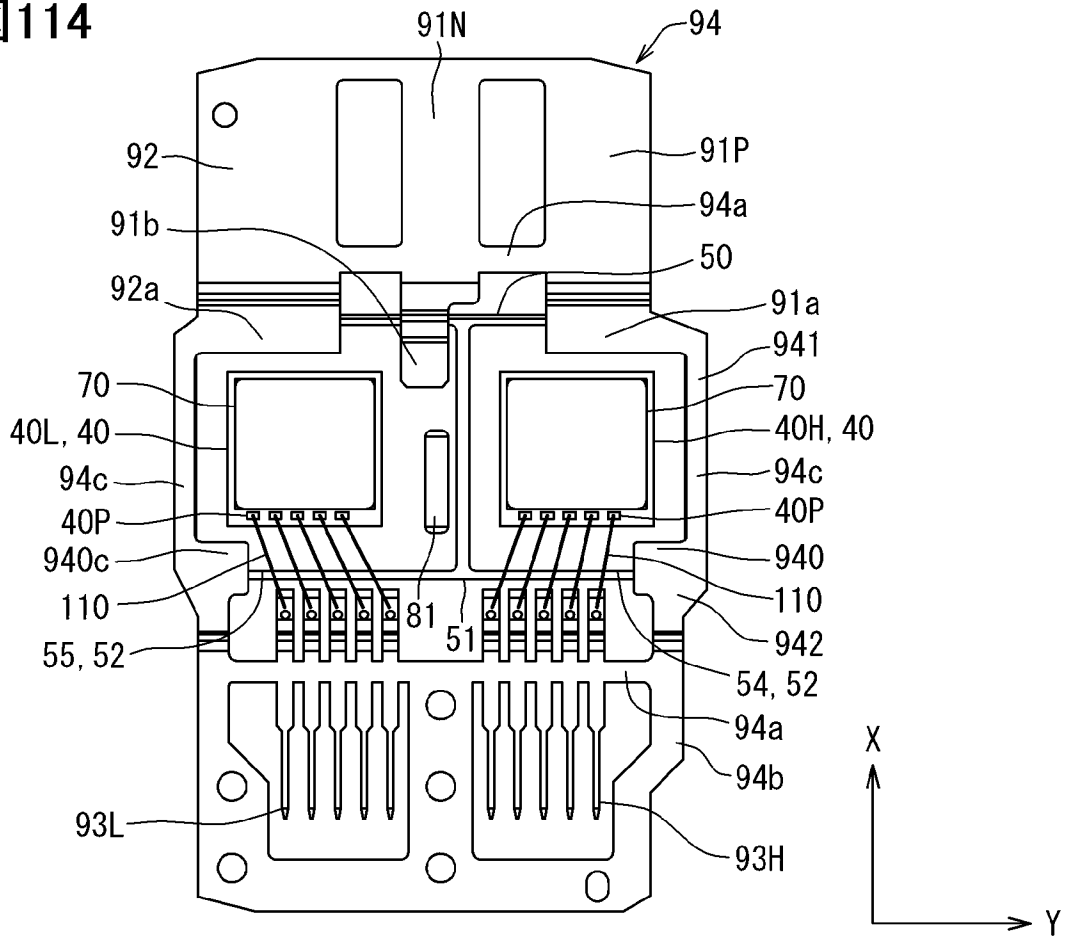
[図113]

図113



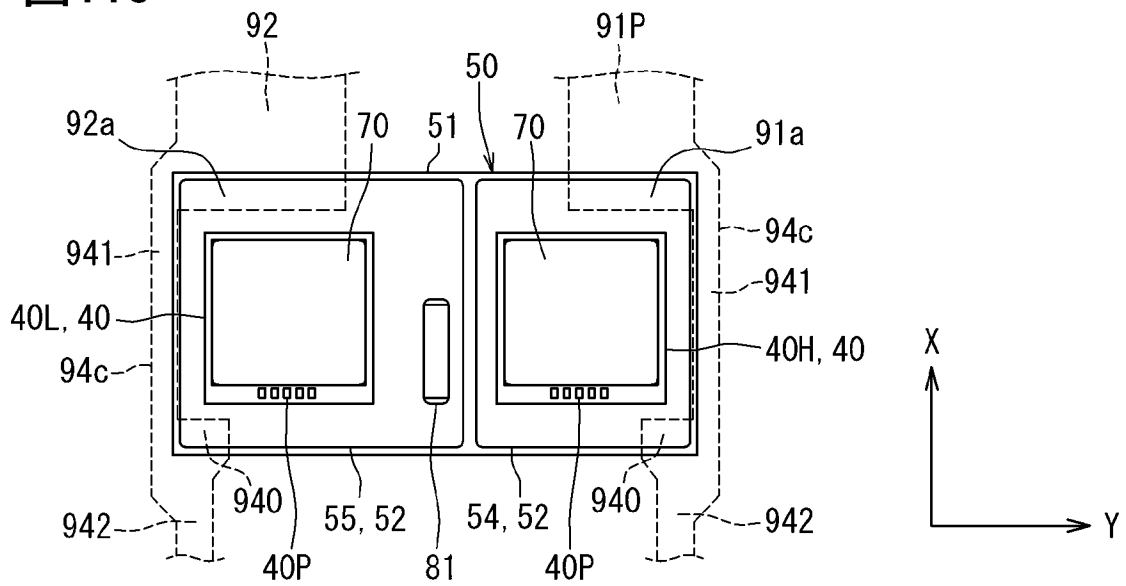
[図114]

図114



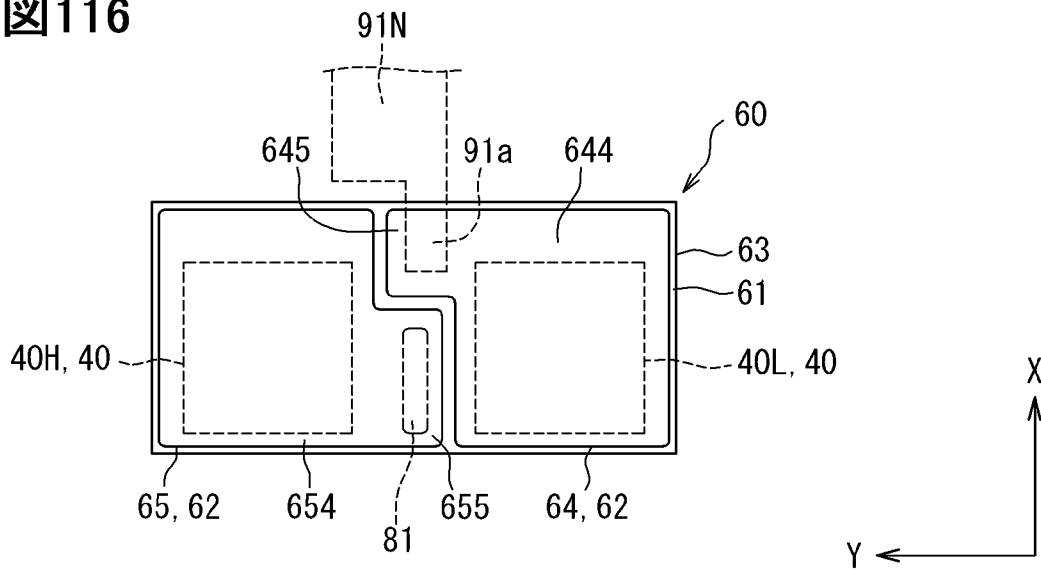
[図115]

図115



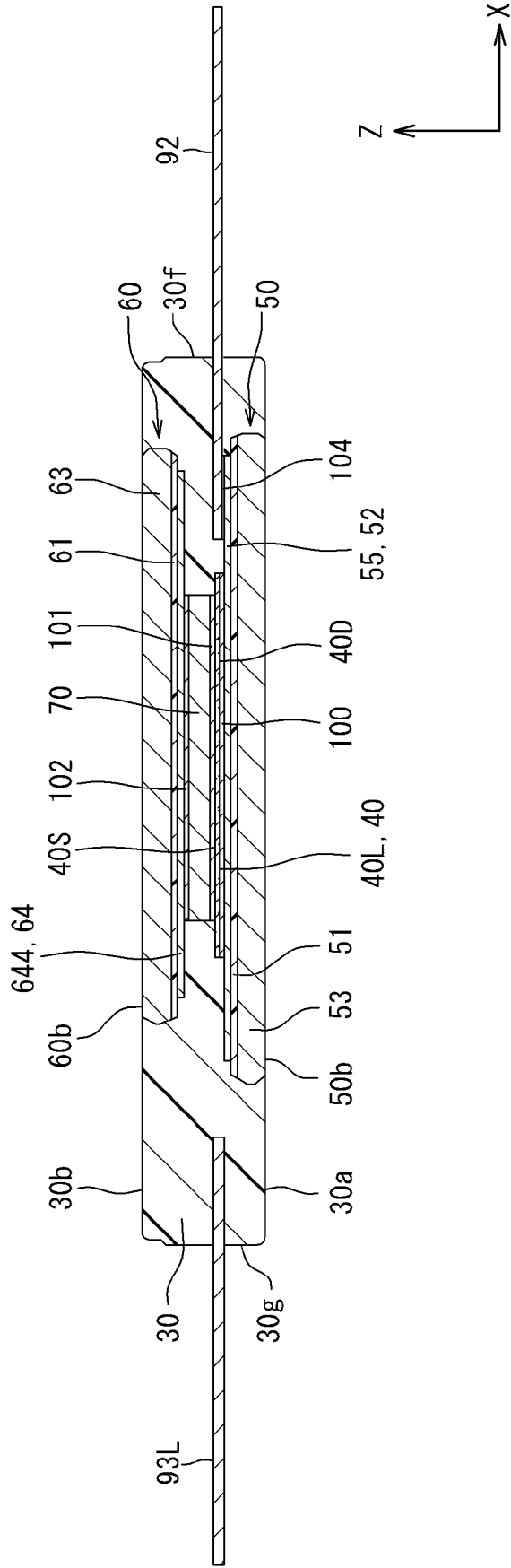
[図116]

図116



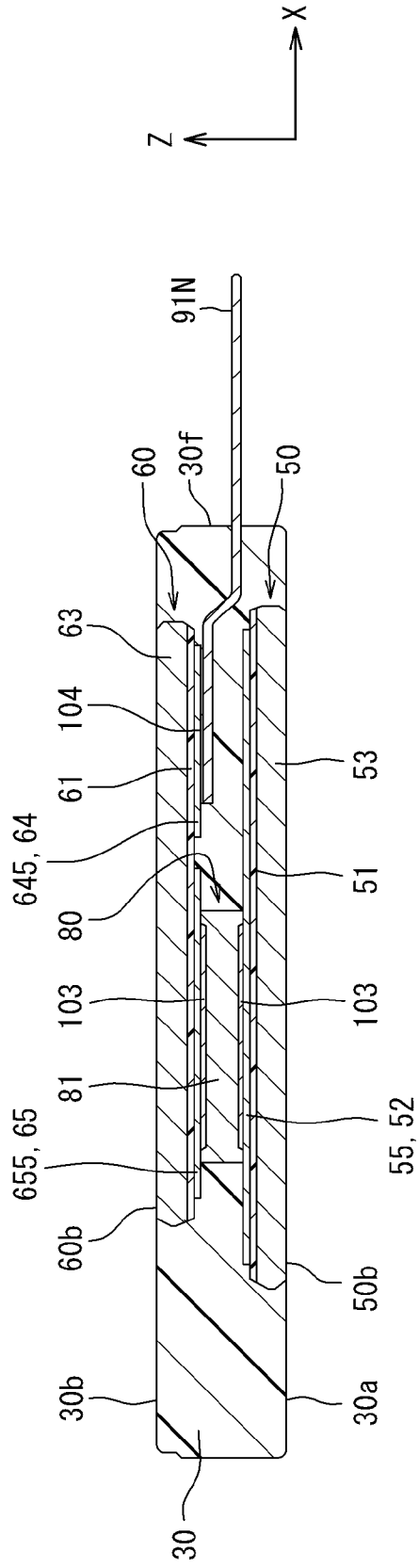
[図117]

図117



[図118]

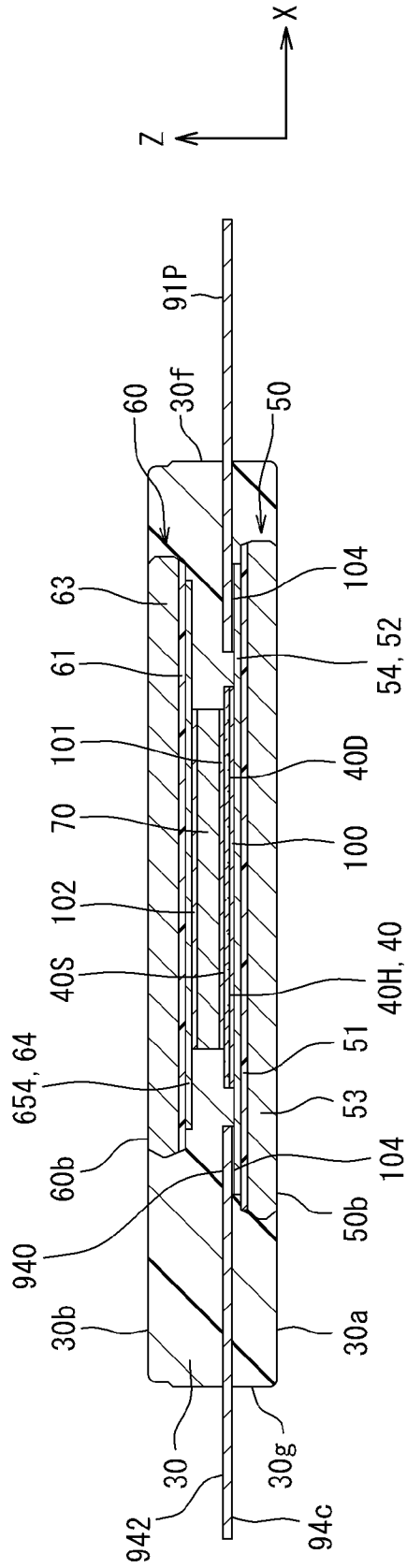
図118





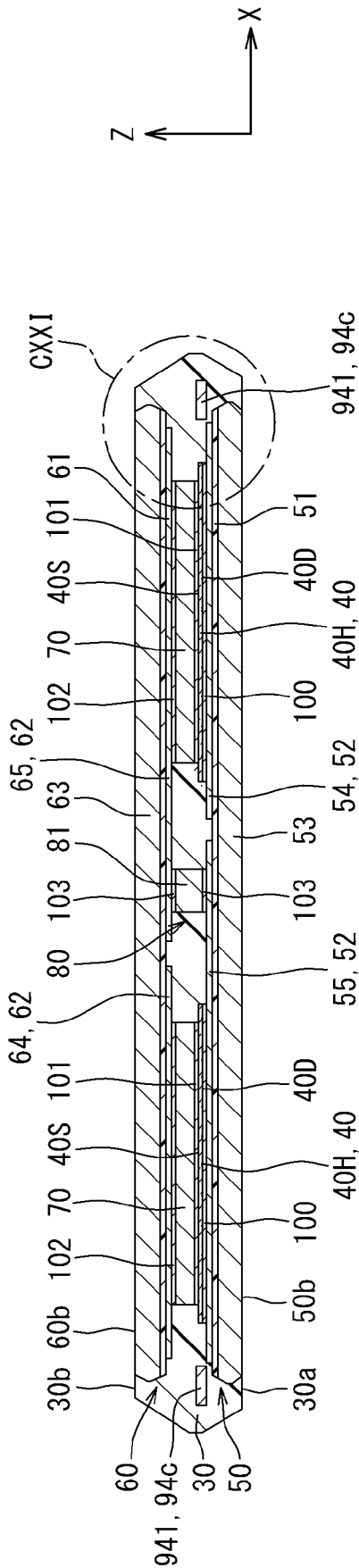
[図119]

図119



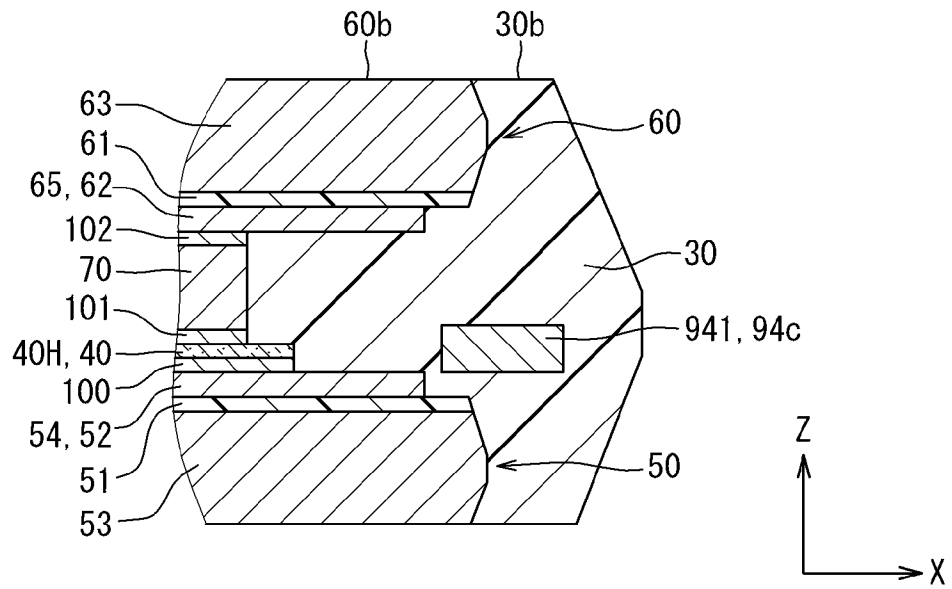
[図120]

図120



[図121]

図121



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/018372

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<i>H01L 23/29</i> (2006.01)i; <i>H01L 23/48</i> (2006.01)i; <i>H01L 25/07</i> (2006.01)i; <i>H01L 25/18</i> (2006.01)i FI: H01L25/04 C; H01L23/48 P; H01L23/36 A		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H01L23/29; H01L23/48; H01L25/07; H01L25/18		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2022 Registered utility model specifications of Japan 1996-2022 Published registered utility model applications of Japan 1994-2022		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2013/179547 A1 (PANASONIC INTELLECTUAL PROPERTY MANAGEMENT CO., LTD.) 05 December 2013 (2013-12-05) paragraphs [0001]-[0088], fig. 4, 5	1, 6
A	entire text, all drawings	2-5, 7-8
Y	JP 2016-162777 A (DENSO CORP.) 05 September 2016 (2016-09-05) paragraphs [0030]-[0044], fig. 2	1, 6
A	entire text, all drawings	2-5, 7-8
A	JP 2020-013987 A (DELTA ELECTRONICS (SHANGHAI) CO., LTD.) 23 January 2020 (2020-01-23) entire text, all drawings	1-8
A	JP 2012-146760 A (CALSONIC KANSEI CORP.) 02 August 2012 (2012-08-02) entire text, all drawings	1-8
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search <b>20 July 2022</b>		Date of mailing of the international search report <b>02 August 2022</b>
Name and mailing address of the ISA/JP <b>Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan</b>		Authorized officer  Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No. <b>PCT/JP2022/018372</b>
---

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO 2013/179547 A1	05 December 2013	US 2015/0155797 A1 paragraphs [0001]-[0106], fig. 4, 5	
JP 2016-162777 A	05 September 2016	(Family: none)	
JP 2020-013987 A	23 January 2020	US 2020/0027807 A1 entire text, all drawings	
JP 2012-146760 A	02 August 2012	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 23/29(2006.01)i; H01L 23/48(2006.01)i; H01L 25/07(2006.01)i; H01L 25/18(2006.01)i FI: H01L25/04 C; H01L23/48 P; H01L23/36 A		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L23/29; H01L23/48; H01L25/07; H01L25/18 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2022年 日本国実用新案登録公報 1996-2022年 日本国登録実用新案公報 1994-2022年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	WO 2013/179547 A1 (パナソニックIPマネジメント株式会社) 05.12.2013 (2013-12-05) [0001]-[0088], 図4, 5 全文, 全図	1, 6 2-5, 7-8
Y A	JP 2016-162777 A (株式会社デンソー) 05.09.2016 (2016-09-05) [0030]-[0044], 図2 全文, 全図	1, 6 2-5, 7-8
A	JP 2020-013987 A (台達電子企業管理(上海)有限公司) 23.01.2020 (2020-01-23) 全文, 全図	1-8
A	JP 2012-146760 A (カルソニックカンセイ株式会社) 02.08.2012 (2012-08-02) 全文, 全図	1-8
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	国際調査報告の発送日	
20.07.2022	02.08.2022	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官）  庄司 一隆 5F 1215  電話番号 03-3581-1101 内線 3516	

国際調査報告  
 パテントファミリーに関する情報

国際出願番号

PCT/JP2022/018372

引用文献			公表日	パテントファミリー文献			公表日
WO	2013/179547	A1	05.12.2013	US	2015/0155797	A1	
				[0001]-[0106], 図4, 5			
JP	2016-162777	A	05.09.2016	(ファミリーなし)			
JP	2020-013987	A	23.01.2020	US	2020/0027807	A1	
				全文, 全図			
JP	2012-146760	A	02.08.2012	(ファミリーなし)			