

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3585168号

(P3585168)

(45) 発行日 平成16年11月4日(2004.11.4)

(24) 登録日 平成16年8月13日(2004.8.13)

(51) Int. Cl.⁷

F I

G09G 5/377
G06T 3/00
G09G 5/00
G09G 5/14

G09G 5/36 520N
G06T 3/00 300
G09G 5/00 550X
G09G 5/14 C

請求項の数 8 (全 32 頁)

(21) 出願番号 特願2001-143768 (P2001-143768)
(22) 出願日 平成13年5月14日(2001.5.14)
(65) 公開番号 特開2002-229555 (P2002-229555A)
(43) 公開日 平成14年8月16日(2002.8.16)
審査請求日 平成13年5月14日(2001.5.14)
(31) 優先権主張番号 特願2000-362960 (P2000-362960)
(32) 優先日 平成12年11月29日(2000.11.29)
(33) 優先権主張国 日本国(JP)

(73) 特許権者 398034168
株式会社アクセル
東京都千代田区飯田橋4-8-13 タカ
ラビル
(74) 代理人 100101982
弁理士 久米川 正光
(72) 発明者 柴田 高幸
東京都千代田区飯田橋4-8-13 タカ
ラビル6階 株式会社アクセル内

審査官 後藤 亮治

最終頁に続く

(54) 【発明の名称】 画像処理装置

(57) 【特許請求の範囲】

【請求項1】

複数のソース画像データを格納する画像メモリと、前記画像メモリに格納されたソース画像データに対応して、該ソース画像データ毎の該画像メモリにおけるソースアドレス、画像表示装置の画面における表示アドレス、及び表示優先度を含むアトリビュートデータを格納するアトリビュートメモリと、

複数のソース画像データが重なるとき、下部のソース画像データの重なり部分を除き、該ソース画像データを分割画像データに分割し、生成された分割表示アドレスをテンポラリメモリに書き込む処理を行うアトリビュート変換回路と、

前記分割画像データの分割アドレスから、画像メモリにおけるソースアドレスを算出し、
該ソースアドレスを前記アトリビュートコントローラへ出力するソースアドレス算出回路と、

このソースアドレスに基づき、前記画像メモリから、ソース画像データの画素データを読み出す画像メモリコントローラと、

前記画像メモリコントローラが読み出すソース画像データの画素データを、表示バッファに書き込むとともに、この画素データ毎の表示優先度を内部のプライオリティメモリへ書き込むアトリビュートコントローラと、

前記アトリビュートデータに基づき、ソース画像データの各画素データが半透明色であるか否かを検出する半透明色処理回路と

を具備し、前記半透明色処理回路が、半透明色の一の画素データと、この一の画素データ

10

20

の下部に位置する、前記表示バッファに書き込まれている他の画素データとに基づき、半透明色の下部の画像を表現する新たな画素データを求める半透明演算を行い、前記アトリビュートコントローラがこの新しい画素データを、前記表示バッファにおける前記他の画素データの位置に書き込むことを特徴とする画像処理装置。

【請求項 2】

前記半透明色処理回路が、上記重なり部分において、半透明色以外のソース画像データの画素データが前記表示バッファに書き込まれた後、表示優先度の低いソース画像データから順に、上記半透明演算を行うことを特徴とする請求項 1 記載の画像表示装置。

【請求項 3】

前記アトリビュートコントローラが、前記プライオリティメモリに記憶されている表示優先度に基づき、半透明のソース画像データより低い表示優先度の画素データを前記表示バッファから抽出し、抽出された画素データに対して上記半透明演算を行うことを特徴とする請求項 1 または請求項 2 に記載の画像表示装置。

10

【請求項 4】

前記アドレス算出回路が、前記アトリビュートデータに基づき、前記分割画像データの表示アドレスを、ソースアドレスに変換することを特徴とする請求項 1 から請求項 3 のいずれかに記載の画像表示装置。

【請求項 5】

前記アトリビュートコントローラが、前記重なり部分の上部のソース画像データが透過色である場合、その透過色であるドットの下部の分割画像データにおけるドットを表示バッファに転送させる処理を、順次高い表示優先度のソース画像データから低い優先度のソース画像データに対して行うことを特徴とする請求項 1 から請求項 4 のいずれかに記載の画像処理装置。

20

【請求項 6】

前記アトリビュートコントローラが前記各分割画像データを表示バッファに転送するとき、前記アトリビュート変換回路が前記テンポラリメモリ内の分割画像データの表示優先度の高い順に再分割するソース画像データを選択し、この選択されたソース画像データと、このソース画像データより表示優先度の高いソース画像データとの重なり部分を検出し、この重なり部分に基づき再分割を行うことを特徴とする請求項 1 から請求項 5 のいずれかに記載の画像処理装置。

30

【請求項 7】

前記アトリビュート変換回路が、前記重なり部分を、前記選択されたソース画像データの新たな分割画像データとし、この新たな分割画像データの表示アドレスを生成して、前記テンポラリメモリに書き込むことを特徴とする請求項 1 から請求項 6 のいずれかに記載の画像処理装置。

【請求項 8】

前記テンポラリメモリが前記表示アドレスを格納する複数のテーブルを有し、前記アトリビュート変換回路が、この各テーブル毎に、順次、再分割される新たな分割画像データに対応させ、対応するテーブルに、分割画像データの表示アドレスを格納することを特徴とする請求項 1 から請求項 7 のいずれかに記載の画像処理装置。

40

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、画像メモリに蓄積された複数の画像データを合成して画面に表示させる画像処理装置に係わるものである。

【0002】

【従来の技術】

近年、マイクロコンピュータやメモリが低価格化されてきたことにより、家庭電化製品やゲーム等において画像処理が可能となり、表示画面に多様の画像が表示されるようになっている。

50

上述した画像処理において、複数の画像データを合成して作成した1画面を時系列に表示させて、動画像を形成する手法がある。

ここで用いられる従来の画像処理装置は、1つのアトリビュートが示すソース画像データを、このソース画像データの表示情報であるアトリビュートデータに基づき、表示バッファの表示領域に全て書き込む。

このとき、上記画像処理装置は、表示優先度の低いソース画像データから順に、画像の合成に用いられる全てのソース画像に対して繰り返し行ない、表示させる全体の画像を構成する。

【0003】

以下、図9を用いて上述の画像の合成処理について簡単に説明する。

10

描画回路6dは、ソース画像データを蓄積している画像メモリ6cから必要な複数のソース画像データを読み出し、これらのソース画像データのアトリビュートデータを、アトリビュートメモリ6aから読み出す。

このとき、描画回路6dは、アトリビュートメモリ6aから、ソース画像データatt1~att4までのデータを読み出し、画像の合成を行うとする。

ここで、各ソース画像データのプライオリティ、すなわち、表示優先順位は、ソース画像データatt1~att4の順に高くなっているとする。

このため、描画回路6dは、アトリビュートメモリ6aからソース画像データatt1~att4の順に読み出して、表示バッファ6b上においてソース画像データの合成処理を行うので、ソース画像データatt4を最も上位に表示させる。

20

【0004】

このとき、描画回路6dは、ソース画像データatt1の画像メモリ6cにおいて描画されているアドレス値を、表示画面上においてソース画像データatt1を描画する位置を示すアドレス値に変換して、ソース画像データatt1を表示バッファ6bに一時的に格納する。

次に、描画回路6dは、ソース画像データatt2を画像メモリ6cから読みだし、上述したソース画像データatt1と同様の処理を行う。

このとき、表示バッファ6bにおける斜線部1において、ソース画像データatt1の画像データの上に、ソース画像データatt2の画像データが上書きされ、下部の斜線部1のソース画像データatt1の画像データは消失してしまう。

30

【0005】

そして、描画回路6dは、続けて、ソース画像データatt3~att4までの、ソース画像データの合成処理を行ない、表示バッファ6bにおいてバッファ全体の画像を構成する。また、上述のソース画像データatt1とソース画像データatt2との関係と同様に、表示バッファ6bにおけるソース画像データatt1の斜線部2~3の画像データは、上書きされ、下部の斜線部2~3のソース画像データatt1の画像データは消失してしまう。

このとき、斜線部1~3に示す、表示優先度の高いソース画像データにより上書きされ、表示されないソース画像データatt1の画像データも、画像メモリ6cから読み出され、表示バッファ6bに書き込みを行うため、画像メモリ6cや表示バッファ6bに対して無駄なアクセスを行う欠点があった。

40

上記欠点の対策としては、描画回路6dが、各ソース画像データのアトリビュートデータに基づいて、予め、より表示優先度の高いソース画像データと重なるソース画像データを、この重なる部分を除去する形状に分割し、表示バッファ6bにおいてデータが上書きされ、消失してしまう画像データの部分を予め削除してしまう手法が考えられる。すなわち、描画回路6dは、消失してしまう部分の画像データを画像メモリ6cから読み出す処理、及び表示バッファ6bに書き込む処理を省略し、無駄なアクセスを防止し、全体の処理速度を向上させる。

【0006】

【発明が解決しようとする課題】

50

しかしながら、上述した予め上書きされる部分を削除する手法は、優先度の高いソース画像データが半透明色の部分を有している場合においても、操作者が意識して半透明色の画素データから構成されるソース画像データの合成処理を行わないと、優先度の低いソース画像データが上記半透明色の部分と重なる画素データを削除してしまう問題がある。

すなわち、半透明色の画素データの下部の画素データは、優先度が低くても、半透明色の色の影響を受けた状態で表示されなければならないデータであり、上書きされてしまっ

ては合成に必要な画素データが失われてしまうこととなる。
本発明はこのような背景の下になされたもので、表示優先度の高いソース画像データにより上書きされ表示されない画像データを予め検出し、画像メモリや表示バッファに対する無駄なアクセスを行わず、かつ表示優先度が高くても半透明色の部分の下部に位置する優先度の低い画像データを半透明色の色の影響を受けた状態で表示させる画像処理装置を提供する。

10

【0007】

【課題を解決するための手段】

本発明の画像表示装置は、複数のソース画像データを格納する画像メモリと、前記画像メモリに格納されたソース画像データに対応して、該ソース画像データ毎の該画像メモリにおけるソースアドレス、画像表示装置の画面における表示アドレス、及び表示優先度を含むアトリビュートデータを格納するアトリビュートメモリと、複数のソース画像データが重なる時、下部のソース画像データの重なり部分を除き、該ソース画像データを分割画像データに分割し、生成された分割表示アドレスをテンポラリメモリに書き込む処理を行うアトリビュート変換回路と、前記分割画像データの分割アドレスから、画像メモリにおけるソースアドレスを算出し、該ソースアドレスを前記アトリビュートコントローラへ出力するソースアドレス算出回路と、このソースアドレスに基づき、前記画像メモリから、ソース画像データの画素データを読み出す画像メモリコントローラと、前記画像メモリコントローラが読み出すソース画像データの画素データを、表示バッファに書き込むとともに、この画素データ毎の表示優先度を内部のプライオリティメモリへ書き込むアトリビュートコントローラと、前記アトリビュートデータに基づき、ソース画像データの各画素データが半透明色であるか否かを検出する半透明色処理回路とを具備し、前記半透明色処理回路が、半透明色の一の画素データと、この一の画素データの下部に位置する、前記表示バッファに書き込まれている他の画素データとに基づき、半透明色の下部の画像を表現する新たな画素データを求める半透明演算を行い、前記アトリビュートコントローラがこの新しい画素データを、前記表示バッファにおける前記他の画素データの位置に書き込むことを特徴とする。

20

30

【0008】

本発明の画像表示装置は、複数のソース画像データを格納する画像メモリと、前記画像メモリからソース画像データを読み出す画像メモリコントローラと、前記画像メモリコントローラが読み出すソース画像データを一時蓄積する表示バッファと、前記画像メモリに格納されたソース画像データに対応して、該ソース画像データ毎の該画像メモリにおけるソースアドレス、画像表示装置の画面における表示アドレス、及び表示優先度を含むアトリビュートデータを格納するアトリビュートメモリと、前記アトリビュートメモリからアトリビュートデータを読み出すアトリビュートコントローラと、複数のソース画像データが重なる時、下部のソース画像データの重なり部分を除き、該ソース画像データを分割画像データに分割するアトリビュート変換回路と、前記分割画像データの画像メモリにおける分割された分割画像データのソースアドレスを算出し、該ソースアドレスを前記アトリビュートコントローラへ出力するソースアドレス算出回路と、前記アトリビュートデータに基づき、ソース画像データが半透明色であるか否かを検出する半透明色処理回路とを具備し、前記半透明色処理回路が、半透明色の一の画素データと、この一の画素データの下部に位置する、前記表示バッファに書き込まれている他の画素データとに基づき、半透明色の下部の画像を表現する新たな画素データを求める半透明演算を行い、アトリビュートコントローラがこの新しい画素データを、前記表示バッファにおける前記他の画素データ

40

50

の位置に書き込むことを特徴とする。

【0009】

本発明の画像表示装置は、前記半透明色処理回路が、上記重なり部分において、半透明色以外のソース画像データの画素データが前記表示バッファに書き込まれた後、表示優先度の低いソース画像データから順に、上記半透明演算を行うことを特徴とする。

本発明の画像表示装置は、前記アトリビュートコントローラが、前記プライオリティメモリに記憶されている表示優先度に基づき、半透明のソース画像データより低い表示優先度の画素データを前記表示バッファから抽出し、抽出された画素データに対して上記半透明演算を行うことを特徴とする。

本発明の画像表示装置は、前記アドレス算出回路が、前記アトリビュートデータに基づき、前記分割画像データの表示アドレスを、ソースアドレスに変換することを特徴とする。

10

【0010】

本発明の画像表示装置は、前記アトリビュートコントローラが、前記重なり部分の上部のソース画像データが透過色である場合、その透過色であるドットの下部の分割画像データにおけるドットを表示バッファに転送させる処理を、順次高い表示優先度のソース画像データから低い優先度のソース画像データに対して行うことを特徴とする。

本発明の画像表示装置は、前記アトリビュートコントローラが前記各分割画像データを表示バッファに転送するとき、前記アトリビュート変換回路が前記テンポラリメモリ内の分割画像データの表示優先度の高い順に再分割するソース画像データを選択し、この選択されたソース画像データと、このソース画像データより表示優先度の高いソース画像データとの重なり部分を検出し、この重なり部分に基づき再分割を行うことを特徴とする。

20

本発明の画像表示装置は、前記アトリビュート変換回路が、前記重なり部分を、前記選択されたソース画像データの新たな分割画像データとし、この新たな分割画像データの表示アドレスを生成して、前記テンポラリメモリに書き込むことを特徴とする。

本発明の画像表示装置は、前記テンポラリメモリが前記表示アドレスを格納する複数のテーブルを有し、前記アトリビュート変換回路が、この各テーブル毎に、順次、再分割される新たな分割画像データを対応させ、対応するテーブルに、分割画像データの表示アドレスを格納することを特徴とする。

【0011】

【発明の実施の形態】

30

以下、図面を参照して本発明の実施形態について説明する。

<第1の実施形態>

図1は本発明の第1(及び第2)の実施形態による画像処理装置の構成を示すブロック図である。この図において、画像メモリ2aは、RAM(Random Access Memory)で構成されており、複数のソース画像データが非圧縮状態で格納されている。すなわち、画像メモリ2aには、ソース画像データの各ドットに対応する画素データが格納されている。

ここで、ソース画像データは、例えば、画像メモリ2a内に記憶されたソース画像データ構成の概念を示す図2における、ソース画像データAtt-A, Att-D, Att-B, Att-E及びAtt-Cの様に、1つのウィンドウ(矩形の領域)内に画像を描画する各ドット毎の画素データが記述された構成となっている。

40

また、上記ソース画像データは、画像メモリ2aにおいて、ディスプレイ2dの表示画面に表示された場合のアドレスと相対的に等しいソースアドレスにより、すなわち、水平・垂直ともに実際に表示画面に表示される画像領域と同様の矩形形状のアドレス範囲(アドレスの幅が一致している)に記憶されている。

【0012】

アトリビュートメモリ2iには、画像処理装置から垂直同期信号が入力される毎に、1フレーム(1画面)に画像表示される合成画像を形成するデータ、すなわち、画像の合成に使用する各ソース画像データ毎の画像メモリ2aにおけるデータ領域を示すソースアドレス、ディスプレイ2dの画面上における領域を示す表示アドレス、表示優先度、半透明色

50

のソース画像データであることを示す半透明色データ等を含むアトリビュートデータ等が格納される。ここで、表示優先度とは、複数のソース画像データを合成したときに重なり合う部分において表示される順番を示している。このため、値が高いほど上部に表示され、その下部のソース画像データの画素データは上書きされて削除されてしまう。

ここで、上記ソースアドレスは、各々、ソース画像データの水平方向の領域を示すスタートアドレス x_s 及びエンドアドレス x_e と、ソース画像データの垂直方向の領域の開始を示すスタートアドレス y_s から構成され、ソース画像データの領域内の画素データ毎にアクセスが可能に設定されている。

例えば、ソース画像アドレス $A_{tt} - A$ のソースアドレスは、水平方向の領域の範囲として、スタートアドレス x_1 からエンドアドレス $x_3 - 1$ が設定され、垂直方向の領域の範囲としてスタートアドレス y_1 が設定されている。

【0013】

また、上記表示アドレスは、ソース画像データの垂直方向の領域を示すスタートアドレス h_s 及びエンドアドレス h_e と、ソース画像データの水平方向を示すスタートアドレス v_s 及びエンドアドレス v_e とから構成され、領域内の画素データ毎にアクセスが可能に設定されている。

例えば、ソース画像アドレス $A_{tt} - A$ の表示アドレスは、水平方向のアドレスの領域の範囲として、スタートアドレス h_4 からエンドアドレス $h_8 - 1$ が設定され、また、垂直方向のアドレスの領域の範囲として、スタートアドレス v_3 からエンドアドレス $v_7 - 1$ が設定されている。

このとき、アトリビュートコントローラ $2k$ は、アトリビュートデータにおける半透明データに基づき、半透明色でないソース画像データ ($a_{tt} - A$ 、 $a_{tt} - B$ 及び $a_{tt} - C$) を検出し、これらの画像処理を行い、半透明色のソース画像データ ($a_{tt} - D$ 及び $a_{tt} - E$) の画像処理を、半透明色でないソース画像データの処理が終了した後に行う。

【0014】

透過色及び半透明色処理回路 $2r$ は、アトリビュートデータの有する半透明色であるか否かのデータに基づき、各ソース画像データが半透明であるか否かを検出する。

すなわち、アトリビュートコントローラ $2k$ は、表示優先度の高い順にソース画像データの画素データの読み出しを行うが、透過色及び半透明色処理回路 $2r$ の検出結果に基づき、ソース画像データの画素データが半透明色であることを検出すると、このソース画像データをスキップして使用せず、半透明色でないソース画像データの画素データを、順次、画像メモリ $2a$ から読み出す。

垂直カウンタ $2h$ は、ディスプレイ $2d$ から走査信号が入力される毎にインクリメントされ、計数結果として、ディスプレイ $2d$ の表示画面上の走査信号の出力される走査線の位置 (アドレス、例えば、垂直方向のアドレス $v_0 \sim v_z$ 等) を示す垂直ポインタ v を出力する。この垂直ポインタ v がインクリメントされる毎に、表示画面上に表示される画素データの出力される走査線が、順次選択される。

【0015】

アトリビュートコントローラ $2k$ は、上記垂直ポインタ v の示すアドレスが、アトリビュートメモリ $2i$ に記憶された各々のソース画像データの表示アドレスにおける垂直方向の領域を示すスタートアドレス v_s からエンドアドレス v_e までの範囲にあるか否かの判定を行い、表示バッファ $2e$ または表示バッファ $2f$ に転送する画素データの有無を検出し、ソース画像データ毎に、検出信号 v_{vld} をアトリビュート変換回路 $2m$ へ出力している。

水平カウンタ $2n$ は、表示装置の表示画面における水平方向のアドレスを示す水平ポインタ h を、インクリメントして、順次アトリビュート変換回路 $2m$ へ出力している。ここで、水平ポインタ h は、垂直ポインタ v の示す位置の走査線の各ドットのアドレスを示しており、インクリメントされることにより、各ドットのアドレスを選択する。

【0016】

10

20

30

40

50

アトリビュート変換回路 2 m は、各ソースデータ毎の検出信号 $v v l d$ 、水平方向のスタートアドレス $h s$ 及びエンドアドレス $h e$ と、水平カウンタ 2 n から出力される水平ポインタ h との値により、ポインタ v の示す走査線における各ソース画像データの表示優先度を比較し、この比較結果からもっとも上位に表示される（表示優先度の高い）ソース画像データを選択してソース画像データの番号及びエンドアドレスを T M P メモリ 2 o へ書き込む。

このとき、アトリビュート変換回路 2 m は、複数のソース画像データが重なるとき、例えば、垂直ポインタ $v 2$ から $v 3 - 1$ の間で、ソース画像データ $A t t - C$ の上にソース画像 $A t t - B$ が重なって表示される場合、下部のソース画像データの $A t t - C$ がソース画像データ $A t t - B$ との重なり部分を除いて、2つの分割画像データ $A t t - C : 1$ 及び $A t t - C : 2$ に分割する。

10

すなわち、アトリビュート変換回路 2 m は、下部（表示優先度の低い）のソース画像データの、上部（表示優先度の高い）のソース画像データとの重なり部分の領域を除いて、この下部のソース画像データを複数の分割画像データに分割する。

【 0 0 1 7 】

このとき、アトリビュート変換回路 2 m は、スタートアドレス $h 1$ 及びエンドアドレス $h 1 0 - 1$ の領域を有するソース画像データ $A t t - C$ を分割後に、分割画像データ $A t t - C : 1$ に新たなスタートアドレス $h 1$ 及びエンドアドレス $h 3 - 1$ を求め、分割画像データ $A t t - C : 2$ に新たなスタートアドレス $h 9$ 及びエンドアドレス $h 1 0 - 1$ を求めて、これら分割画像データの表示アドレス（分割表示アドレス）を T M P メモリ 2 o にソ

20

ース画像データを示す番号と共に記憶する。
ソースアドレス算出回路 2 l は、アトリビュートデータに基づき、T M P メモリ 2 o に格納されている表示されるソース画像データの番号と、その表示アドレスの範囲とから、分割画像データの画像メモリにおけるソースアドレスを算出し、このソースアドレスをアトリビュートコントローラ 2 k へ出力する。

【 0 0 1 8 】

例えば、ソースアドレス算出回路 2 l は、垂直アドレス $v 3$ において、分割画像データ $A t t - C : 1$ の表示アドレスであるスタートアドレス $h 1$ （ソース画像データがアドレス $h - 1$ まで無いため）及びエンドアドレス $h 3 - 1$ を、ソースアドレスであるスタートアドレス $x 1$ 及びエンドアドレス（ $x 1 + h 3 - 1 - h 1$ ）として算出（演算）して出力す

30

る。
アトリビュートコントローラ 2 k は、ソースアドレス算出回路 2 l の求めたソースアドレスに基づき、分割画像データのスタートアドレス $y s$ から水平ポインタ h をインクリメントすることにより、垂直ポインタ v と水平ポインタ h の示すアドレスの画素データを、画像メモリ 2 a から画像メモリコントローラ 2 b を介して順次読み込み、表示バッファコントローラ 2 j を介して表示バッファ 2 e または表示バッファ 2 f にこの画素データを書き込む。

【 0 0 1 9 】

ここで、ソースアドレス算出回路 2 l は、アトリビュートデータにおけるソースアドレスと表示アドレスとの関係に基づき、ソース画像データの表示アドレスをソースアドレスに

40

変換する。
例えば、ソースアドレス算出回路 2 l は、ソース画像データ $a t t 1$ において、垂直ポインタ v が垂直方向のアドレス $v 3$ を示しているとき、このアドレス $v 3$ をソースアドレスにおける垂直方向のアドレス $y 1$ へ変換し、水平ポインタ h が水平方向のアドレス $h 1$ を示しているとき、このアドレス $h 1$ を水平方向のアドレス $x 1$ へ変換する。

画像メモリコントローラ 2 b は、アトリビュートコントローラ 2 k から入力される垂直方向のアドレス及び水平方向のアドレスに基づき、垂直ポインタ及び水平ポインタ h がインクリメントして、順次、画像メモリ 2 a から合成に利用されるソース画像データのドット単位の画素データを読み出し、表示バッファコントローラ 1 d を介して、順次、表示バッファ 2 e または表示バッファ 2 f の表示アドレスに対応した位置に、読み出された画素デ

50

ータを書き込む。

【0020】

表示バッファ2 eには、表示画面の1フレームにおける偶数番号の走査線に対応する、すなわちディスプレイ2 dの表示画面上において、垂直ポインタvが示す走査線における水平ポインタhの取りうる全てのドットの画素データが一時的に蓄積される。また、表示バッファ2 fには、表示画面の1フレームにおける奇数番号の走査線に対応する、すなわちディスプレイ2 dの表示画面上において、垂直ポインタvが示す走査線における水平ポインタhの取りうる全てのドットの画素データが一時的に蓄積される。例えば、偶数アドレスの走査線に一方の表示バッファ2 eが画素データを出力しているとき、他方の表示バッファ2 fには次に画像装置の奇数アドレスに出力する画素データが書き込まれている。ここで、表示バッファ2 e及び表示バッファ2 fは、各々ディスプレイ2 dの表示画面において、水平方向に配置された各ドットと対応したアドレスを有するメモリから構成されており、各アドレスにおけるデータ記憶のビット数は画素データのビット数に対応している。

10

【0021】

透過色及び半透明色処理回路2 rは、アトリビュートコントローラ2 kが画素データを画像メモリ2 aから読み出す毎に、アトリビュートメモリ2 iにおいて対応する画素データの透過色か否かを示すデータに基づき、読み出された画素データが、透過色であるか否かを検出し、検出結果をアトリビュートコントローラ2 k内のマークメモリにマークデータとして記憶させる。このとき、透過色及び半透明色処理回路2 rは、検出するドットの画素データが透過色で無い場合、すなわち表示画面に表示する場合、マークデータをこのドットの位置を示すアドレスに対応させて上記マークメモリに書き込む(マークデータを添付する)。

20

すなわち、アトリビュートコントローラ2 kは、画像メモリ2 aから読み出した上記画素データを、表示バッファ2 eまたは表示バッファ2 fの対応するアドレスに書き込む。ここで、マークメモリは、「垂直ポインタvの示すアドレスの走査線における水平ポインタhの取りうる範囲(ディスプレイ2 dの表示画面の水平方向)のドット数×1ビット」の容量を有しており、各ビットのアドレスと表示バッファのアドレスとは対応している。一方、透過色及び半透明色処理回路2 rは、画素データが透過色である場合、すなわち、表示画面に表示しない場合、この画素データのドットに対してマークメモリにマークデータを書き込まず、かつアトリビュートコントローラ2 kも読み出した画素データを表示バッファ(表示バッファ2 eまたは表示バッファ2 f)に書き込まない。

30

【0022】

つまり、アトリビュートコントローラ2 kは、透過色及び半透明色処理回路2 rが読み出した画素データが透過色であることを検出した場合、読み出した画素データを、表示バッファに転送しない(すなわち、使用せずに削除する)。

詳細に説明すると、アトリビュートコントローラ2 kは、マークメモリにおいてマークデータが書き込まれていない位置を確認し、この位置のアドレスに対応する画像メモリ2 aのアドレスから画像データを読み出す毎に、この画素データが透過色であるか否かの判定を透過色及び半透明色処理回路2 rにおいて行う。

40

アトリビュートコントローラ2 kは、透過色及び半透明色処理回路2 rにおける判定の結果、読み出した画像データが透過色で無いことが検出された場合、読み出した画素データを、表示バッファに書き込む。

【0023】

このとき、透過色及び半透明色処理回路2 rは、画素データが書き込まれた表示バッファのアドレスに対応するマークメモリのアドレスに、新たにマークデータを書き込み、マークメモリのデータ内容を更新する。

すなわち、アトリビュートコントローラ2 kは、画素データが透過色であるか否かの透過色及び半透明色処理回路2 rの判定結果に基づき、表示バッファに画素データを書き込むか否かの判断を、各ドット毎に、各ソース画像データにおける画素データ全てに対して行

50

い、表示優先度の高い順に表示バッファに書き込む処理を、マークメモリの全てのアドレスにマークデータが書き込まれるまで、または、垂直ポインタ v の示す走査線に存在する、全ての半透明色でない画素データのソース画像データに対して繰り返して行う。

このとき、アトリビュートコントローラ $2k$ は、マークデータが書き込まれているマークメモリのアドレスに対応するアドレスの画素データを、画像メモリ $2a$ から読み出す処理自体を行わない。

【0024】

また、各表示バッファに画素データを書き込む毎に、アトリビュートコントローラ $2k$ の内部に設けられたプライオリティメモリに、この画素データの属するソース画像データの表示優先度のデータを書き込む。

ここで、上記プライオリティメモリは、「垂直ポインタ v の示すアドレスの走査線における水平ポインタ h の取りうる範囲(ディスプレイ $2d$ の表示画面の水平方向)のドット数 \times 表示優先度を示すビット数」の容量を有しており、各ドットのアドレスと、表示バッファのアドレスとは対応している。

アトリビュートコントローラ $2k$ は、マークメモリの全てのアドレスにマークデータが書き込まれた場合、または、垂直ポインタ v の示す走査線に存在する全ての半透明色でない画素データのソース画像データの処理が終了した場合、半透明色のソース画像データの処理を開始する。

そして、アトリビュートコントローラ $2k$ は、プライオリティメモリに書き込まれている表示優先度のデータと、半透明色のソース画像データの表示優先度とに基づき、画像メモリ $2a$ から画素データを読み出す。このとき、アトリビュートコントローラ $2k$ は、アトリビュートデータに基づき、半透明色である画素データのソース画像データを、表示優先度の低い順番に行う。

【0025】

アトリビュートコントローラ $2k$ は、プライオリティメモリに書き込まれている表示優先度のデータに基づき、半透明色のソース画像データを読み込むときに、このソース画像データより表示優先度の低いソース画像データと重なる部分の画素データのみを、画像メモリ $2a$ から読み出す。

ここで、アトリビュートコントローラ $2k$ は、半透明色のソース画像データの画素データを読み込むときに、ポインタ h をインクリメントし、順次、1ドットづつ全ての画素データを画像メモリから読み出し、画素データを1ドット読み出す毎に、読み出した画素データの表示優先度と、この画素データのアドレスに対応してプライオリティメモリに書き込まれている表示優先度とを比較する構成とすることも可能である。

【0026】

このとき、アトリビュートコントローラ $2k$ は、読み出した画素データの表示優先度が、プライオリティメモリに書き込まれている表示優先度に対して高いときのみ、読み出した画素データを透過色及び半透明色処理回路 $2r$ へ出力する。

そして、透過色及び半透明色処理回路 $2r$ は、上述の2つの構成のいずれかにより、アトリビュートコントローラ $2k$ が読み出した(抽出した)半透明色の画素データと、この画素データに重なる表示バッファの対応するアドレスの画素データとに基づき半透明色演算を行う。そして、透過色及び半透明色処理回路 $2r$ は、表示バッファの画素データを、半透明色を通して見た状態の(半透明色の色及び透明度により、下部の画像を表現する色のデータを有する)画素データに変換し、演算した結果の画素データを新たな画素データとして、アトリビュートコントローラ $2k$ へ出力する。

【0027】

これにより、アトリビュートコントローラ $2k$ は、透過色及び半透明色処理回路 2 から入力される半透明色演算の結果の画像データを、半透明色演算を行うために読み出した画像データのアドレスに上書きする。

このとき、透過色及び半透明色処理回路 2 は、半透明色として選択されたソース画像データにおいて、画像メモリ $2a$ から読み出された画素データが透過色である場合、半透明色

10

20

30

40

50

演算を行わずに、透過色であることをアトリビュートコントローラ 2 k へ通知する。そして、アトリビュートコントローラ 2 k は、この通知を受けると、透過色と検出された画素データに対応する表示バッファのアドレスに上書きを行わない。

そして、アトリビュートコントローラ 2 k は、ディスプレイ 2 d の走査信号が入力される毎に、ディスプレイ 2 d の画面上における垂直ポインタ v の示す走査線に表示されるソース画像データとして、表示バッファ 2 e または表示バッファ 2 f からディスプレイ 2 d へ出力する。

このとき、アトリビュートコントローラ 2 k は、奇数アドレスの走査線に表示する画素データが表示バッファ 2 f に書き込まれていると、この奇数アドレスの 1 つ前の偶数アドレスの走査線の各ドットに対して、表示バッファ 2 e に記憶されている画素データが出力される。また、ここで用いられる 1 つ前の走査線のアドレスは、垂直カウンタ 2 h の出力する垂直ポインタ v の示すアドレスから「1」を差し引いた結果として表示送出コントローラ 2 c へ出力される。表示送出コントローラ 2 c は、表示バッファ 2 e から出力される画素データを、ディスプレイ 2 d の表示画面における、1 ラインディレイ 2 g の出力するアドレスに対応する走査線のドットに書き込む。これにより、ディスプレイ 2 d は、合成された画像の表示を行う。

【0028】

次に、図 1 ~ 図 8 を参照し、第 1 の実施形態の動作例を説明する。図 4 ~ 図 8 は、マークメモリ、プライオリティメモリ及び表示バッファの各々に、マークデータ、表示優先度データ、画素データが記憶される遷移を示す概念図である。すなわち、図 4 ~ 図 8 は、ディスプレイ 2 d へ転送される画素データが、表示バッファ 2 e または 2 f に形成される流れを示す概念図である。図 4 ~ 図 8 から判るように、横軸がアドレス値を示しており、マークメモリ、プライオリティメモリ及び表示バッファのアドレス値は対応している。

ここで、図 1 の画像メモリ 2 a には、図 2 に示すソース画像データ A t t - A , A t t - D , A t t - B , A t t - E 及び A t t - C が記憶されており、アトリビュートメモリ 2 i には図 3 の画像を合成するアトリビュートデータが格納されているとする。

また、表示優先度は、ソース画像データ A t t - A が最も高く、続いて、ソース画像データ A t t - D , A t t - B , A t t - E の順に低くなり、ソース画像データ a t t - C が最も低いとする。各ソース画像データの表示優先度のデータは、ソース画像データ A t t - A が「5」で、ソース画像データ A t t - D が「4」で、ソース画像データ A t t - B が「3」で、ソース画像データ A t t - E が「2」で、ソース画像データ A t t - C が「1」である。表示優先度は、数字の大きい方が高く設定されている。

【0029】

アトリビュートメモリ 2 i には、ディスプレイ 2 d から垂直同期信号が入力されると、表示画面において次に表示される図 3 に示す画像のアトリビュートデータが転送され、格納される。

そして、垂直カウンタ 2 h は、走査信号が入力される毎に、インクリメントして計数値をアトリビュートコントローラ 2 k へ出力する。

これにより、アトリビュートコントローラ 2 k は、垂直カウンタ 2 h からの計数値から求められる表示画面上の垂直ポインタ v の値が、各ソース画像データの垂直方向の領域を示すスタートアドレスからエンドアドレスまでの範囲内にあるか否かの判定を行う。

ここで、アトリビュートコントローラ 2 k は、垂直ポインタ v がソース画像アドレスのスタートアドレス v 1 となると、すなわち、垂直ポインタ v の値がアドレス v 1 となると、ソース画像データ A t t - C のデータ領域の範囲となったことを検出する。

【0030】

これにより、アトリビュートコントローラ 2 k は、アトリビュート変換回路 2 m に対して、検出信号 v v 1 d を出力する。

そして、アトリビュート変換回路 2 m は、検出信号 v v 1 d の入力処理により、分割処理を開始するが、ソース画像データ A t t - C が他のソース画像データと重なり合っていないため、ソース画像アドレス A t t - C の分割を行わない。

10

20

30

40

50

次に、アトリビュートコントローラ 2 k は、ソースアドレス算出回路 2 l に対して、表示画像データのアドレス領域を、表示アドレスからソースアドレスへ変換する処理を指示する。

そして、ソースアドレス算出回路 2 l は、アトリビュートデータにおけるソース画像データ A t t - C の表示アドレスとソースアドレスとの関係に基づき、アドレス v 1 をアドレス y 5 に変換し、かつ、水平ポインタ h の示す水平方向のアドレス h 1 をアドレス x 1 に変換する。

【 0 0 3 1 】

また、透過色及び半透明色処理回路 2 r は、アトリビュートコントローラ 2 k が上記ソースアドレスに基づき、画像メモリ 2 a から順次読み出される、垂直ポインタ y 2 におけるスタートアドレス x 1 からエンドアドレス x 6 までの画素データを、透過色が否かの検出を行う。

10

ここで、透過色及び半透明色処理回路 2 r は、スタートアドレス x 1 からエンドアドレス x 6 までの画素データが全て透過色であるので、アトリビュートコントローラ 2 k 内のマークメモリにマークデータを書き込まない。

したがって、アトリビュートコントローラ 2 k は、ポインタ v 1 に対応する走査線のドットに表示する画素データが無いことを検出し、画像メモリ 2 a から読み出したスタートアドレス x 1 からエンドアドレス x 6 までの画素データを、表示バッファ 2 f に書き込まない（ポインタ v の示す v 1 は奇数アドレスの走査線あるため）。

【 0 0 3 2 】

20

次に、垂直カウンタ 2 h が走査信号の入力により順次インクリメントされ、計数値の垂直ポインタ v がアドレス v p の位置の偶数アドレスの走査線となったとする。

このとき、アトリビュートデータにおいて、ソース画像データ A t t - A , A t t - B 及び A t t - C が重なり合っている。このため、アトリビュート変換回路 2 m は、アトリビュートコントローラ 2 k の出力する検出信号 v v l d の入力に基づき、各ソース画像データの重なり合った部分の分割を行う。

アトリビュート変換回路 2 m は、図 4 において示すように、表示優先度を考慮して、ソース画像データ A t t - A を分割せず、ソース画像データ A t t - B をソース画像データ A t t - A により、分割画像データ A t t - B 1 及び分割画像データ A t t - B 2 へ 2 分割し、同様に、ソース画像データ A t t - C をソース画像データ A t t - B により、分割画像データ A t t - C 1 及び分割画像データ A t t - C 2 へ 2 分割する。

30

ここで、図 4 ~ 図 8 において、白抜きの長方形で示されている領域が画像表示（描画）されるドット（画素データが透過色でない）の部分を示し、実線で示されている領域が画像表示されないドット（画素データが透過色である）の部分を示している。

【 0 0 3 3 】

そして、図 4 に示す様に、アトリビュート変換回路 2 m は、分割画像データ A t t - B 1 , 分割画像データ A t t - B 2 , 分割画像データ A t t - C 1 及び分割画像データ A t t - C 2 各々の分割後のスタートアドレス h s 及びエンドアドレス h e を求め、この結果を T M P メモリ 2 o へ格納する。

例えば、アトリビュート変換回路 2 m は、分割画像データ A t t - B 1 の範囲を示すスタートアドレス h s 及びエンドアドレス h e を、スタートアドレス h 3 及びエンドアドレス h 4 - 1 とし、分割画像データ A t t - B 2 の水平方向の範囲を示すスタートアドレス及びエンドアドレスを、スタートアドレス h 8 及びエンドアドレス h 9 - 1 として T M P メモリ 2 o へ格納する。

40

また、アトリビュート変換回路 2 m は、分割画像データ A t t - C 1 の範囲を示すスタートアドレス h s 及びエンドアドレス h e を、スタートアドレス h 0 及びエンドアドレス h 3 - 1 とし、分割画像データ A t t - C 2 の範囲を示すスタートアドレス h s 及びエンドアドレス h e を、スタートアドレス h 9 及びエンドアドレス h 1 0 - 1 として T M P メモリ 2 o へ格納する。

【 0 0 3 4 】

50

そして、ソースアドレス算出回路21は、TMPメモリ20に記憶されている、分割後の分割画像データAtt-C1の範囲を示すスタートアドレスh3及びエンドアドレスh4-1から、アトリビュートデータに基づき、分割画像データAtt-C1の画像メモリ2aにおける水平方向の範囲を示すスタートアドレスxs及びエンドアドレスxeを、各々スタートアドレスx1, エンドアドレス(x1+h4-1-h3)と演算する。

また、ソースアドレス算出回路21は、分割後の分割画像データAtt-C2の範囲を示すスタートアドレスh9及びエンドアドレスh10-1から、アトリビュートデータに基づき、分割画像データatt-B2の画像メモリ1aにおける水平方向の範囲を示すスタートアドレス及びエンドアドレスを、各々スタートアドレス(x1+h9-h1), エンドアドレス(x1+h10-1-h1)と演算する。

同様に、ソースアドレス算出回路21は、TMPメモリ20に記憶されているアドレスに基づき、分割画像データatt-B1及び分割画像データatt-B2の画像メモリ2aでの範囲を示すスタートアドレスhs及びエンドアドレスheを、各々スタートアドレスx1, エンドアドレス(x1+h4-1-h1)及びスタートアドレス(x1+h8-h1), エンドアドレス(x1+h9-1-h1)と演算する。

【0035】

また、ソースアドレス算出回路21は、ソース画像データAtt-A及び分割後の各分割画像データの垂直ポインタvの示すアドレスvpから、アトリビュートデータに基づき、ソース画像データAtt-A及び分割後の上記各分割画像データの画像メモリ2aにおける垂直方向のアドレスを求める。

例えば、ソースアドレス算出回路21は、ソース画像データAtt-Aの垂直方向のアドレスvpに対応する垂直方向のアドレスをアドレス(y1+vp-v3)と演算し、同様に、分割画像データAtt-B1, 分割画像データAtt-B2のアドレスvpに対応するアドレスをアドレス(y3+vp-v2)と演算し、分割画像データAtt-C1及び分割画像データAtt-C2のアドレスvpに対応する垂直方向のアドレスをアドレス(y5+vp-v1)と演算する。

【0036】

そして、アトリビュートコントローラ2kは、この時点で、より高い表示優先度を有する画像データと重ならない分割画像データAtt-C1, Att-B1, Att-B2, Att-C2と、ソース画像データAtt-Aの各々のアドレスvp及びポインタhとで選択されるドットの画素データを、ポインタhの値をインクリメントして画像メモリ2aから、順次読み出す。

このとき、透過色及び半透明色処理回路2rは、読み出した分割画像データにおける各ドットの画素データが透過色が否かの判定を行う。

そして、透過色及び半透明色処理回路2rは、アトリビュートコントローラ2kの読み出した画素データにおいて、透過色でない画像データのドットが分割画像データAtt-C1のアドレスh11~アドレスh3-1までのドットの画素データと、ソース画像データAtt-Aのアドレスh41~アドレスh42-1までのドットの画素データとであることを検出し、マークメモリに各ドットのアドレスに対応させマークデータを書き込む。

また、アトリビュートコントローラ2kは、プライオリティメモリに各ドットのアドレスに対応させ表示優先度のデータ「5」を書き込む。

これにより、アトリビュートコントローラ2kは、表示バッファ2eに対して、垂直ポインタvpの位置における分割画像データAtt-C1の水平方向のアドレスh11~アドレスh3-1までのドットの画素データと、ソース画像データAtt-Aの水平方向のアドレスh41~アドレスh42-1までのドットの画素データとを書き込む。

【0037】

次に、図5に示すように、アトリビュートコントローラ2kは、マークメモリにおいてマークデータが書き込まれていない水平ポインタhのアドレスがあることを検出し、マークデータの書き込まれていないアドレスにおいて、ソース画素データAtt-Aの次に表示優先度の高いソース画素データAtt-Bの垂直ポインタvpの位置のドットの画素デー

10

20

30

40

50

タを表示バッファ2 e に転送するための前処理を開始する。

アトリビュートコントローラ2 k は、表示バッファ2 e に画素データを転送する処理を行うため、マークメモリにマークデータが記載されておらず、ソース画像データA t t - A の下部にあるアドレスh 4 からアドレスh 4 1 - 1 までのドットに対応するソース画素データA t t - B の画素データを、ポインタh の値を上記のアドレスの範囲において各々インクリメントして、画像メモリ2 a から順次読み出す。

そして、透過色及び半透明色処理回路2 r は、上記ドットの画素データが透過色か否かの判定を行い、透過色でない画像データのドットがアドレスh 4 4 からアドレスh 4 1 - 1 までのドットの画素データとであることを検出し、マークメモリに各ドットのアドレスに対応させてマークデータを書き込む。

10

また、アトリビュートコントローラ2 k は、プライオリティメモリに各ドットのアドレスに対応させ表示優先度のデータ「3」を書き込む。

これにより、アトリビュートコントローラ2 k は、変更されたマークメモリのマークデータのアドレス、すなわち、垂直ポインタv の示すアドレスv p の位置におけるソース画像データA t t - B のアドレスh 4 4 ~ アドレス4 1 - 1 までのドットの画素データを表示バッファ2 e の対応する位置に書き込む。

【0038】

次に、図6に示すように、アトリビュートコントローラ2 k は、マークメモリにおいてマークデータが書き込まれていない水平ポインタh のアドレスがあることを検出し、マークデータの書き込まれていないアドレスにおいて、ソース画素データA t t - B の次に表示優先度の高いソース画素データA t t - C の垂直ポインタv p の位置のドットの画素データを表示バッファ2 e に転送するための前処理を開始する。

20

アトリビュートコントローラ2 k は、表示バッファ2 e に転送する処理を行うため、マークメモリにマークデータが記載されておらず、ソース画像データA t t - A 及びA t t - B の下部にあるアドレスh 3 からアドレスh 4 4 - 1 までと、アドレスh 4 2 からアドレスh 9 - 1 までのドットに対応するソース画素データA t t - C の画素データを、ポインタh の値を上記のアドレスの範囲において各々インクリメントする毎に画像メモリ2 a から読み出す。

【0039】

そして、透過色及び半透明色処理回路2 r は、上記ドットの画素データが透過色か否かの判定を行い、透過色でない画像データのドットがアドレスh 3 からアドレスh 3 1 - 1 までと、アドレスh 4 5 からアドレスh 4 4 - 1 までと、アドレスh 4 2 からアドレスh 4 6 - 1 までとのドットの画素データであることを検出し、マークメモリに各ドットのアドレスに対応させマークデータを書き込む。

30

また、アトリビュートコントローラ2 k は、プライオリティメモリに各ドットのアドレスに対応させ表示優先度のデータ「1」を書き込む。

これにより、アトリビュートコントローラ2 k は、変更されたマークメモリのマークデータのアドレス、すなわち、垂直ポインタv の示すアドレスv p の位置におけるソース画像データA t t - C のアドレスh 3 からアドレスh 3 1 - 1 までと、アドレスh 4 5 からアドレスh 4 4 - 1 までと、アドレスh 4 2 からアドレスh 4 6 - 1 までとのドットの画素データを表示バッファ2 e の対応する位置に書き込む。

40

そして、アトリビュートコントローラ2 k は、ソース画像データが重なり合う部分において、マークメモリにおけるマークデータの有無に基づき、上述した書き込み処理を、アトリビュートデータにおける表示優先度を判定することにより、表示優先度が最も高いソース画像データから最も表示優先度の低いソース画像データの順に、全ての半透明色でない画素データから構成されるソース画像データに対して行う。

【0040】

次に、アトリビュートコントローラ2 k は、全ての半透明色でないソース画像データA t t - A , A t t - B , A t t - C の画像処理が終了したことを検出すると、半透明色の画素データで構成されたソース画像データA t t - D , A t t - E を用いた画像処理を行う

50

このとき、アトリビュートコントローラ 2 k は、半透明色のソース画像データの画像処理において、表示優先度の低いソース画像データ A t t - E を用いた半透明色演算から開始する。

図 7 において、アトリビュートコントローラ 2 k は、上述したソース画像データ A t t - A 等の画素データの読み込み処理と同様に、ソースアドレス算出回路 2 l が、アトリビュートデータにおける表示アドレスから算出するソースアドレスにより、画像メモリコントローラ 2 j を介して、ソース画像データ A t t - E の画素データを画像メモリ 2 a から、順次読み出す。

また、このとき、アトリビュート変換回路 2 m は、プライオリティメモリに記憶されている表示優先度のデータに基づき、ソース画像データ A t t - E の分割を行う。 10

すなわち、アトリビュート変換回路 2 m は、スタートアドレス h 2 からストップアドレス h 7 - 1 の領域を有するが、表示優先度がデータ「2」なので、表示優先度のデータが「3」～「5」の部分（アドレス h 4 4 からアドレス h 4 2 - 1 の範囲）が表示されないため、部分画像データ A t t - E 1 と部分画像データ A t t - E 2 との 2 つに分割される。

【 0 0 4 1 】

そして、アトリビュート変換回路 2 m は、分割して生成した部分画像データ A t t - E 1 と部分画像データ A t t - E 2 とのスタートアドレス h s 及びスタートアドレス h e を各々、スタートアドレス h 2 , エンドアドレス h 4 4 - 1 と、スタートアドレス h 4 2 , エンドアドレス h 7 - 1 と求め、T M P メモリ 2 o へ、部分画像データに対応させて記憶させる。 20

次に、ソースアドレス算出回路 2 l は、T M P メモリ 2 o に記憶されている部分画像データ A t t - E 1 のスタートアドレス h 2 , エンドアドレス h 4 4 - 1 を、アトリビュートデータに基づき、画像メモリ 2 a のソースアドレスにおけるスタートアドレス x 1 , エンドアドレス (x 1 + h 4 4 - 1 - h 2) に変換し、アトリビュートコントローラ 2 k へ出力する。

これにより、アトリビュートコントローラ 2 k は、水平ポインタ h をスタートアドレス x 1 , エンドアドレス (x 1 + h 4 4 - 1 - h 2) の間でインクリメントさせ、順次画像メモリ 2 a から画素データを読み出す。

そして、透過色及び半透明色処理回路 2 r は、画素データを読み出す毎に、アトリビュートコントローラ 2 k の読み出した画素データが透過色か否かの判定を行う。 30

【 0 0 4 2 】

このとき、透過色及び半透明色処理回路 2 r は、アドレス x 1 からアドレス (x 1 + h 4 4 - 1 - h 2) までのアドレスから読み出された画素データが全て透過色データあることを検出し、アトリビュートコントローラ 2 k へ通知する。

これにより、アトリビュートコントローラ 2 k は、半透明色演算を行わず、表示バッファ 2 e に対するアクセスを行わない。

次に、ソースアドレス算出回路 2 l は、T M P メモリ 2 o に記憶されている部分画像データ A t t - E 2 のスタートアドレス h 4 2 , エンドアドレス h 7 - 1 を、アトリビュートデータに基づき、画像メモリ 2 a のソースアドレスにおけるスタートアドレス (x 1 + h 4 2 - h 2) , エンドアドレス (x 1 + h 7 - 1 - h 2) に変換し、アトリビュートコントローラ 2 k へ出力する。 40

次に、アトリビュートコントローラ 2 k は、水平ポインタ h をスタートアドレス (x 1 + h 4 2 - h 2) , エンドアドレス (x 1 + h 7 - 1 - h 2) の間でインクリメントさせ、順次画像メモリ 2 a から画素データを、順次読み出す。

このとき、透過色及び半透明色処理回路 2 r は、表示アドレスにおいて、アドレス h 4 2 からアドレス h 4 7 - 1 までが画素データが透過色でなく半透明色なので、この範囲でデータが読み出される毎に、読み出された画素データと、表示バッファ 2 e におけるこの画素データに対応するアドレスの画素データとの、色のデータにより半透明色演算を行う。

【 0 0 4 3 】

そして、アトリビュートコントローラ 2 k は、画像メモリ 2 a から読み出されたソース画像データ A t t - E の画素データと、表示バッファ 2 e から読み出された画素データとの半透明色演算を行い、結果として得られた画素データ (C + E) を、この画素データを読み出した表示バッファ 2 e におけるアドレスに上書きする。

このとき、アトリビュートコントローラ 2 k は、プライオリティメモリにおいて、半透明色演算の行われた画素データ (C + E) に対応するアドレスの表示優先度を、ソース画像データ A t t - E のデータ「 2 」に書き換える。

また、透過色及び半透明色処理回路 2 r がアドレス h 4 7 からアドレス h 7 - 1 までの範囲から読み出される画素データを、透過色として検出するため、アトリビュートコントローラ 2 k は、表示バッファ 2 e に対するアクセスを行わない。

10

【 0 0 4 4 】

次に、図 8 において、アトリビュートコントローラ 2 k は、ソース画像データ A t t - E の画像処理が終了した後、次に表示優先度の高いソース画像データ A t t - D の画像処理を行う。

このとき、アトリビュート変換回路 2 m は、プライオリティメモリに記憶されている表示優先度のデータに基づき、ソース画像データ A t t - D の分割を行う。

すなわち、アトリビュート変換回路 2 m は、スタートアドレス h 2 からストップアドレス h 7 - 1 の領域を有するが、表示優先度がデータ「 4 」なので、表示優先度のデータが「 5 」の部分 (アドレス h 4 1 からアドレス h 4 2 - 1 の範囲) の下部が表示されないため、部分画像データ A t t - D 1 に分割される。

20

そして、アトリビュート変換回路 2 m は、分割して生成した部分画像データ A t t - D 1 のスタートアドレス h s 及びスタートアドレス h e を各々、スタートアドレス h 5 , エンドアドレス h 4 1 - 1 と求め、TMPメモリ 2 o へ、部分画像データ A t t - D 1 に対応させて記憶させる。

【 0 0 4 5 】

次に、ソースアドレス算出回路 2 l は、TMPメモリ 2 o に記憶されている部分画像データ A t t - D 1 のスタートアドレス h 5 , エンドアドレス h 4 1 - 1 を、アトリビュートデータに基づき、画像メモリ 2 a のソースアドレスにおけるスタートアドレス x 1 , エンドアドレス (x 1 + h 4 1 - 1 - h 5) に変換し、アトリビュートコントローラ 2 k へ出力する。

30

これにより、アトリビュートコントローラ 2 k は、水平ポインタ h をスタートアドレス x 1 , エンドアドレス (x 1 + h 4 1 - 1 - h 5) の間でインクリメントさせ、順次画像メモリ 2 a から画素データを読み出す。

そして、透過色及び半透明色処理回路 2 r は、画素データを読み出す毎に、アトリビュートコントローラ 2 k の読み出した画素データが透過色か否かの判定を行う。

このとき、透過色及び半透明色処理回路 2 r は、アドレス x 1 からアドレス (x 1 + h 4 3 - 1 - h 2) までのアドレスから読み出された画素データが全て透過色データあることを検出し、アトリビュートコントローラ 2 k へ通知する。

【 0 0 4 6 】

これにより、アトリビュートコントローラ 2 k は、半透明色演算を行わず、表示バッファ 2 e に対するアクセスを行わない。

40

次に、ソースアドレス算出回路 2 l は、表示アドレスにおいて、表示アドレスにおいて、アドレス h 4 3 からアドレス h 4 1 - 1 までが画素データが透過色でなく半透明色なので、この範囲でデータが読み出される毎に、読み出された画素データと、表示バッファ 2 e におけるこの画素データに対応するアドレスの画素データとの、色のデータにより半透明色演算を行う。

(このとき、上述したように、アトリビュートコントローラ 2 k は、半透明色のソース画像データを分割せずに、水平ポインタ h をインクリメントさせ、スタートアドレス h 5 からエンドアドレス h 6 - 1 の間の全ての画素データを、画像メモリ 2 a から 1 ドットづつ読み出し、順次、透過色及び半透明色のいずれかであるかの判定を、透明色及び半透明色

50

処理回路 2 r に行わせる構成を用いることも可能である。

【 0 0 4 7 】

そして、アトリビュートコントローラ 2 k は、透過色及び半透明色処理回路 2 r が読み出した画素データを半透明色と判定した場合、この読み出した画素データの表示優先度とプライオリティメモリの対応するアドレスの表示優先度とを比較して、読み出した画素データがプライオリティメモリの優先度より高い場合に、この読み出した画素データに対する半透明色演算を行うようにしてもよい。

そして、アトリビュートコントローラ 2 k は、画像メモリ 2 a から読み出されたソース画像データ A t t - D の画素データと、表示バッファ 2 e から読み出された画素データとの半透明色演算を行い、結果として得られた画素データ (B + D) を、この画素データを読み出した表示バッファ 2 e におけるアドレスに上書きする。

10

このとき、アトリビュートコントローラ 2 k は、プライオリティメモリにおいて、半透明色演算の行われた画素データ (B + D) に対応するアドレスの表示優先度を、ソース画像データ A t t - D のデータ「 4 」に書き換える。

そして、アトリビュートコントローラ 2 k は、ソース画像データが重なり合う部分において、プライオリティメモリにおける表示優先度のデータに基づき、上述した半透明色演算処理を、アトリビュートデータにおける表示優先度を判定することにより、表示優先度が低いソース画像データから表示優先度の高いソース画像データの順に、全ての半透明色の画素データから構成されるソース画像データに対して行う。

【 0 0 4 8 】

20

上述したように、アトリビュートコントローラ 2 k は、複数のソース画像データを合成して画像を生成するときに、複数のソース画像データの重なり部分が生じると、これらのソース画像データが半透明色の画素データで構成されているかいないかの判定を行い、半透明色の画素データで構成されていない第 1 のソース画像データのグループと、半透明色の画素データで構成された第 2 のソース画像データとのグループとに分け、この上記第 1 のソース画像データのグループの画像処理の後に、上記第 2 のソース画像データのグループの画像処理を行う。

また、アトリビュートコントローラ 2 k は、上記第 1 のソース画像データのグループの画像処理において、複数のソース画像データの重なり部分において、上部の (表示優先度の高い) ソース画像データの画素データが透過色であり、かつ、この透過色のドットの下部の (表示優先度の低い) ソース画像データの画素データが透過色でない場合、この下部のドットの画素データを表示バッファ 2 e または表示バッファ 2 f に転送する処理を、最も高い表示優先度を有するソース画像データから最も低い表示優先度のソース画像データまで、重なりあった部分を有する全てのソース画像に対して行う。

30

【 0 0 4 9 】

なお、上述の第 1 の実施形態の構成において、アトリビュートコントローラ 2 k におけるマークラムに対するアクセス速度と、表示バッファ 2 e 及び 2 f に対するアクセス速度とが同様であると、すでにマークメモリに書き込まれているマークデータの書き込まれたドットのアドレスを確認する時間と、表示バッファ 2 e 及び 2 f に画素データを書き込む時間とが重なるため、マークメモリへのアクセスタイムを表示バッファ 2 e 及び 2 f に対するアクセスタイムに対して高速化し、マークメモリにおいてマークデータが連続して書き込まれている領域をスキップして検出することが必要である。

40

また、アトリビュートコントローラ 2 k は、上記第 2 のソース画像データのグループの画像処理において、表示優先度の低いソース画像データから、表示優先度の高いソース画像データの順に、表示バッファに書き込まれたデータとの半透明色演算処理を、透過色及び半透明色処理回路 2 r に対して行わせる。

このとき、アトリビュートコントローラ 2 k は、半透明演算処理の行われた表示バッファの画素データを、半透明色演算の結果として得られた画素データにより上書きする。

【 0 0 5 0 】

以上の動作を垂直カウンタの値が表示アドレスの垂直ポインタ v の取りうる範囲、すなわ

50

ち表示画面の走査線数分を繰り返し、すべての走査線の描画を完了することで1画面(1フレーム)の画像が構成される。

なお、上述した第1の実施形態では、説明のために、ソース画像データの数を5として説明したが、同様の回路をソースデータの数だけ用意することで、合成に使用するソース画像データの数を適時増加させることが可能である。

また、1走査線の時間内にソース画像データの分割処理と描画(表示メモリへの書き込み)とを同時に完了する様にしているが、さらに1走査線分のディレイ、及びTMPメモリ2oと同容量のTMPメモリを設けることで、ソース画像データの分割処理をディスプレイ2dへの表示の2走査線分前に行い、描画を1走査線分前のタイミングで行うようにしても良い。

10

上述したように、表示画面に表示される図2の画像を合成するソース画像データにおいて、複数のソース画像データの重なり領域に関して、表示優先度が低いソース画像データの画像メモリ2aに対するアクセスは、上部にあるソース画像データが透過色の画素データを有する以外には行われず、表示バッファに対するアクセスは、画素データが書き込まれたアドレスに対して、マークメモリのマークデータが検出されることでスキップされ、以降行われないうえに重ね書きによる無駄なアクセスが生じず、ソース画像データの合成にかかる時間を削減することができる。

【0051】

また、上述した第1の実施形態では、説明のために、画像メモリ1aにおけるソース画像データのサイズと、表示画面に画像表示される画像のサイズとを同一として説明を行っている。

20

しかしながら、第1の実施形態の画像処理装置は、水平方向及び垂直方向の寸法の拡大または縮小が行われ、画像メモリ2aにおけるソース画像データのサイズと、表示バッファ2e及び2fに転送されるソース画像データ(表示画面に表示される画像)のサイズが異なる場合にも、各サイズの比率に基づき、表示画面におけるソース画像データの表示領域と画像メモリ2aのアドレスとから、必要となるソース画像データの画像メモリ2aにおけるアドレスを算出することが可能である。このため、本願発明の画像処理装置は、水平方向及び垂直方向またはいずれかの拡大及び縮小機能を有した画像処理装置に対しても応用することが可能である。

【0052】

30

第1の実施形態による画像処理装置は、表示優先度の高いソース画像データにおける画素データが半透明色である場合、低い表示優先度のソース画像データから順にバッファ2e及び2fの画素データに対して、半透明色演算を行うため、ソース画像データAtt-A, Att-B, Att-C, Att-D及びAtt-Eの重ね合わせにおいて、使用者が特に意識することなく、半透明色を通した風景等、例えば色ガラスを通して見るキャラクタが自然に近い状態で合成画像を生成できる。

また、画像処理装置は、半透明色の画素データから構成されていないソース画像データの合成処理を行った後に、この合成から得られた画像の画素データに対して、表示優先度の低い半透明色の画素データを用いた半透明色演算を行うため、半透明色のソース画像データより優先度の低いソース画像データの画素データを誤って削除することなく、操作者が意識せずに半透明色のソース画像データを含む複数のソース画像データの合成処理を行うことが可能となる。

40

さらに、第1の実施形態による画像処理装置は、半透明色の画素データと、表示バッファにおいて、この画素データと重なる位置のアドレスに記憶されている画素データとの半透明色演算を行うときに、プライオリティメモリに書き込まれた表示優先度に基づき、半透明色の画素データより低い表示優先度の画素データを表示バッファから読み出すため、半透明色演算が必要ないアドレスの画素データの読み出し、及び表示バッファへの演算結果の書き込み等のアクセスを省くことができるため、半透明色のあるソース画像データを含んだ画像合成処理を高速化することが可能である。

【0053】

50

加えて、第1の実施形態による画像処理装置は、複数のソース画像データを合成して画像を生成するとき、各ソース画像データの重なりあった部分に基づき、ソース画像データを分割画像データに分割し、各表示優先度の高いものから表示バッファ2e及び2fに書き込んでいくため、画像表示(描画)されるドットの画素データのみを、表示バッファに書き込むこととなり、画像メモリ2a及び表示バッファに対するアクセス回数を削減することができ、画像表示される画像を合成により生成する速度を高速化することが可能である。

これにより、第1の実施形態による画像処理装置は、半透明色の画素データから構成されていない3つのソース画像データデータatt-A, att-B及びatt-Cにおいて、表示優先度の低いソース画像データを順に表示バッファ1cに重ね書きしていく手法と同様の画像が得られるとともに、重ね書きした場合に消えてしまう下部のドットのデータの読み出しを画像メモリ1aから読み出すことが無く、無駄なアクセス時間(アクセス回数)を削減し、画像の合成処理を高速化する効果がある。

また、さらに、第1の実施形態による画像処理装置は、表示優先度の高いソース画像データにおける画素データが透過色である場合、この画素データの下部に位置する次に表示優先度の高いソース画像データのドットの画素データを表示バッファ2e及び2fに書き込むため、ソース画像データAtt-A, Att-B及びAtt-Cの重ね合わせにおいて、使用者が特に意識することなく、かつ、透過色の表示優先度の高いソース画像データの下部にあるソース画像データの画素データを削除すること無く合成画像を表示することが可能となり、背景に対するキャラクタの合成画像などが容易に合成できる効果がある。

【0054】

<第2の実施形態>

次に、本発明の第2の実施形態による画像処理装置の説明を行う。

第2の実施形態による画像処理装置の構成は、図1に示す第1の実施形態による画像処理装置の構成と同様である。

以下の説明において、図1の画像メモリ2aには、図2に示すソース画像データAtt-A, Att-B, Att-C, Att-D, Att-Eが格納されているとする。

第1及び第2の実施形態の異なる点は、アトリビュート変換回路2mがアトリビュート変換回路3mに、TMPメモリ2oがTMPメモリ3oへ変更されている点である。

アトリビュート変換回路3mは、アトリビュートコントローラ2kが画像メモリ2aから、走査線単位で画素データを読み出し表示バッファ(2eまたは2f)へ転送するとき、または、表示バッファへの書き込みの終了後に、ソース画像データの分割画像データの再分割を行う。

TMPメモリ3oは、内部に複数のテーブル(以下に示すテーブル31及び32等の複数のテーブル)の記憶領域を有しており、処理中に再分割後の分割画像データの表示アドレスを順次書き込んで行き、垂直同期信号の入力タイミングでリセットされる。

また、以下に示すTMPメモリ3oにおける各テーブルの表示アドレスの記憶形式は、図3に示すTMPメモリ2oと同様である。

以下の説明において、画像メモリ2aに格納されているソース画像データAtt-A~Att-Eの表示優先度は、従来例及び第1の実施形態と同様に、ソース画像データAtt-C, Att-E, Att-B, Att-D, Att-Aの順に高くなっている(ソース画像データAtt-Aが最も高く、ソース画像データAtt-Cが最も低い)とする。

【0055】

また、第1の実施形態と第2の実施形態とにおける同様な機能の構成要素には同一の符号を付け説明を省略し、第2の実施形態において、アトリビュートコントローラ2k, アトリビュート変換回路3m及びTMPメモリ3oの構成及び動作の説明を、第1の実施形態のアトリビュート回路2m, TMPメモリ2o, アトリビュートコントローラ2kに追加された機能のみとし、アトリビュート変換回路3m及びTMPメモリ3oにおける第1の実施形態のアトリビュート回路2m, TMPメモリ2oと同様な機能についての説明を、第1の実施形態におけるアトリビュート回路2m, TMPメモリ2o各々の説明を参照す

10

20

30

40

50

ることとして省略する。

特に、第2の実施形態において、他のソース画像データと重なり合う、半透明色のソース画像データ、例えばソース画像データAtt-D, Att-Eに基づく半透明演算を含めた半透明色処理に対しては、第1の実施形態における処理と同様であり、第1の実施形態の説明において詳細に記述されているため、以下の第2の実施形態に対する説明では触れない。

以下、順次、アトリビュート変換回路3m及びTMPメモリ3oの詳細な説明を行う。

【0056】

アトリビュート変換回路3mは、垂直カウンタ2hがインクリメントされる毎に、すなわち、垂直ポインタvが新たな走査線のアドレスを示したとき、画像処理の最初の段階において、アトリビュート変換回路2mがTMPメモリ3oへ表示アドレスを記憶させた第1の実施形態の処理と同様に、ソース画像データの表示優先度に基づき、これらソース画像データを分割画像データに分割し、その各分割画像データの表示アドレスをTMPメモリ3oのテーブル31に、第1の実施形態で図3を用いて説明した、TMPメモリ2oへの表示アドレスの書き込みと同様に記憶させる。

ここで、アトリビュート変換回路3mは、各ソース画像データの分割後の分割画像データの表示アドレス(スタートアドレスhs及びエンドアドレスhe)の算出を、図3に示すディスプレイ2dでの表示において、各ソース画像データの重なり合いの組み合わせの異なる、垂直ポインタvの示す走査線のアドレスの範囲毎に行う。

そして、アトリビュートコントローラ2kは、TEMメモリ3o内のテーブル31に示される、ディスプレイ2dに表示される実質的な表示画像データである各分割画像データの表示アドレスに基づき、水平カウンタ2nのインクリメント動作毎に、表示バッファ2e(または表示バッファ2f)へ、画像メモリ2aから読み出す画素データを書き込む。この表示バッファへの画素データの書き込みを行っているとき、または表示バッファへの書き込みの終了後に、アトリビュート変換回路3mは、TEMメモリ3oのテーブル31に記憶されている、各分割画像データの表示アドレスの再構成、すなわち表示優先度に従い、各ソース画像データを分割して生成した分割画像データの再分割を行う。

【0057】

ここで、アトリビュートコントローラ2kが、TMPメモリ3oのテーブル31に格納されている各分割画像データの表示アドレスに対応して、画像メモリ2aから画素データの読み出しを行っているとき、アトリビュート変換回路3mは、テーブル31において(すなわち、各ソースアドレスの重なり合いの組み合わせの異なる、図3に示すディスプレイ2dの走査線のアドレスの範囲毎に)、再分割するソース画像データAtt-Bより高い、すなわち最も表示優先度の高いソース画像データAtt-Aの分割画像データ(実際には、分割されていないソース画像データAtt-A)のアドレス領域と、次に表示優先度の高いソース画像データAtt-Bとの重なり部分の検出を行う。

【0058】

このとき、アトリビュート変換回路3mは、アトリビュートメモリ2iにおける各ソース画像データの表示アドレスに基づき、テーブル31において、ソース画像データAtt-Bのスタートアドレスhsとエンドアドレスheとの間(ディスプレイ2dにおける表示アドレスの範囲)で、このソース画像データAtt-Bと重なるソース画像データAtt-Aの領域があるか否かの判定を、表示画面の走査線における各ソース画像データのスタートアドレスhs及びエンドアドレスheの示す範囲における重なり部分の検出により行う。

すなわち、アトリビュート変換回路3mは、ソース画像データAtt-Bの表示アドレスの範囲において、ソース画像データAtt-Bのスタートアドレスhsとソース画像データAtt-Aのスタートアドレスhsとの比較を行い、ソース画像データAtt-Bの方がソース画像データAtt-Aより小さいスタートアドレスhsであれば、重なり部分の開始アドレスをソース画像データAtt-Aのスタートアドレスhsの数値とし、一方、ソース画像データAtt-Bの方がソース画像データAtt-Aより大きいスタートアド

10

20

30

40

50

レスhsであれば、重なり部分の開始アドレスをソース画像データAtt-Bのスタートアドレスhsの数値とする。

【0059】

また、アトリビュート変換回路3mは、ソース画像データAtt-Bの表示アドレスの範囲において、ソース画像データのエンドアドレスheとソース画像データAtt4のエンドアドレスheとの比較を行い、ソース画像データAtt-Bの方がソース画像データAtt-Aより大きいエンドアドレスhsであれば、重なり部分の終端アドレスをソース画像データAtt-Aのエンドアドレスheの数値とし、一方、ソース画像データAtt-Bの方がソース画像データAtt-Aより小さいエンドアドレスheであれば、重なり部分の終端アドレスをソース画像データAtt-Bのエンドアドレスheの数値とする。

10

これにより、アトリビュート変換回路3mは、上記開始アドレスと上記終端アドレスとで示される領域を重なり部分として検出する。

そして、アトリビュート変換回路3mは、上記重なり部分を、ソース画像データAtt-Bの新たな分割画像データとする。

これにより、アトリビュート変換回路3mは、上記重なり部分の領域を、ソース画像データAtt-Bの新たな分割画像データとし、新たな部分画像データの生成された表示アドレス、すなわち上記開始アドレス(表示アドレスにおけるスタートアドレス)と上記終端アドレス(表示アドレスにおけるエンドアドレス)との範囲を、ソース画像データAtt-Bの新たな分割画像データの表示アドレスとして、TMPメモリ3o内のテーブル32へ格納する。

20

したがって、このとき、TMPメモリ内のテーブル32には、ソース画像データAtt-Bの新たな分割画像データの表示アドレス(スタートアドレスhs及びエンドアドレスhe)のみが記憶されている。

【0060】

すなわち、アトリビュートコントローラ2kが各分割画像データを表示バッファ2E(または表示バッファ2f)に転送するとき、アトリビュート変換回路3mは、TMPメモリ3oのテーブル31における表示アドレスの再構成を行う(再分割を行う)ソース画像データAtt-Bと、このソース画像データAtt-Bより表示優先度の高いソース画像データAtt-Aとの重なり部分を、新たなソース画像データAtt-Bの分割画像データとすることにより、ソース画像データAtt-Bの再分割、すなわちソース画像データAtt-Bの部分画像データに対して表示アドレスの再構成を行う。

30

また、アトリビュート変換回路3mは、TMPメモリ3o内のテーブル31において、ソース画像データAtt-Bの新たな分割画像データの表示アドレスに対応する領域を、ソース画像データAtt-Bの画素データの領域とする。

【0061】

すなわち、アトリビュート変換回路3mは、TMPメモリ3o内のテーブル31の部分画像データの表示アドレス、及び各ソース画像データの表示アドレスにおいて検出された、ソース画像データAtt-Aにおけるソース画像データAtt-Bとの重なり部分を、TMPメモリ3o内のテーブル31におけるソース画像データAtt-Bの新たな分割画像データの領域とする。

40

これにより、TMPメモリ3o内のテーブル31においては、ソース画像データAtt-Bの全ての表示アドレスの領域が示され、ソース画像データAtt-Bと重なっていないソース画像データAtt-Aの領域が新たに分割画像データとして残り、他の分割画像データの表示アドレスに対する範囲の変更は無い。

次に、アトリビュートコントローラ2kが、バッファ2e(または2f)に画素データを転送するため、TMPメモリ3oのテーブル32に格納されている再分割により生成された表示アドレスに対応して、画像メモリ2aから画素データを読み出しているとき、アトリビュート変換回路3mは、テーブル31において、次に再分割を行うソース画像データAtt-Cより表示優先度の高いソース画像データAtt-A, Att-Bの分割画像データの表示アドレスの範囲と、再分割を行うソース画像データAtt-Cとの重なり部分

50

を検出し、上述したソース画像データ A t t - B の再分割処理と同様に各ソース画像データ A t t - C の再分割処理を行う。

【 0 0 6 2 】

このバッファ 2 e (または 2 f) に画素データを転送するとき、水平カウンタ 2 n は、テーブル 3 2 の表示アドレスの範囲内においてカウント動作を行う。

すなわち、アトリビュートコントローラ 2 k は、新たに生成された分割画像データの表示アドレスの範囲のみの画素データを、バッファ 2 e (または 2 f) へ対しての書き込み処理を行うこととなり、マークメモリにおけるマークデータの書かれていない全ての画素データを、画像メモリ 2 a から読み出すわけではないので、読み出し時間を短縮することができる。

10

したがって、アトリビュートコントローラ 2 k は、第 1 の実施形態と同様に表示アドレスに対応して画像メモリ 2 a から画素データの読み出し処理を行うが、再分割処理により順次変更される T M P メモリ 3 o の各テーブルに基づいた読み出しを行うため、実質的に、表示バッファ 2 e (または表示バッファ 2 f) に対して、再分割して新たに生成される分割画像データの上部にあるソース画像データの透過色の領域に、再分割されたソース画像データの分割画像データの画素データを書き込む制御を行うこととなる。

【 0 0 6 3 】

すなわち、アトリビュート変換回路 3 m は、順次、再分割の処理を行うとき、再分割の対象となるソース画像データを、T M P メモリ 3 o 内に最初に生成したテーブル 3 1 の中で、2 番目に高い表示優先度のソース画像データから順番に選択し、再分割するソース画像データとする。

20

そして、アトリビュート変換回路 3 m は、T M P メモリ 3 o における最初に作成された、表示優先度に対応して生成された各分割画像データの表示バッファが記載されたテーブル 3 1 に基づき、選択された再分割するソース画像データの表示アドレスと、この再分割するソース画像データより表示優先度の高いソース画像データの表示アドレスとを比較して、選択された再分割するソース画像データの表示アドレスと、この再分割するソース画像データより表示優先度の高いソース画像データとの重なり部分の領域を検出する。

第 2 の実施形態において、アトリビュートコントローラ 2 k 及びアトリビュート変換回路 3 m は、ディスプレイ 2 d の対応する垂直ポインタ V の指し示す走査線に存在するソース画像データにおいて、すなわち、この走査線に存在しないソース画像データに対する処理を行わずに、上述したソース画像データの再分割処理を、アトリビュートメモリ 2 i における各ソース画像データの表示アドレスに基づき、ディスプレイ 2 d に表示される走査線毎に、すなわち T M P メモリ 3 o のテーブル 3 1 に存在する最も低い表示優先度のソース画像データの処理が終了するまで、高い表示優先度のソース画像データ毎に順次行う。

30

【 0 0 6 4 】

次に、図 1 ~ 図 8 を参照し、第 2 の実施形態の動作例を説明する。ここで、図 1 の画像メモリ 2 a には、図 2 に示すソース画像データ A t t - A , A t t - B , A t t - C , A t t - D 及び A t t - E が記憶されており、アトリビュートメモリ 2 i には図 3 の画像を合成するアトリビュートデータが格納されているとする。

アトリビュートメモリ 2 i には、第 1 の実施形態の画像処理装置と同様に、ディスプレイ 2 d に供給される垂直同期信号が入力され、垂直カウンタ 2 h が出力する垂直ポインタ v がインクリメントされる毎に、ディスプレイ 2 d の 1 フレームに画像表示される合成画像を形成するデータ、すなわち、画像の合成に使用する各ソース画像データの画像メモリにおけるソースアドレス、ディスプレイ 2 d (画像表示装置)の画面上における表示位置を示す表示アドレス、表示優先度、半透明色であるか否かなどを含むアトリビュートデータなどが格納される。

40

また、表示優先度は、ソース画像データ A t t - A が最も高く、以下、ソース画像データ A t t - D , A t t - B , A t t - E の順に高く、ソース画像データ A t t - C が最も低いとする。

【 0 0 6 5 】

50

アトリビュートメモリ 2 i には、ディスプレイ 2 d から垂直同期信号が入力されると、表示画面に次に表示される図 2 に示す画像のアトリビュートデータが転送され、格納される。

そして、垂直カウンタ 2 h は、走査信号が入力される毎に、インクリメントして計数値を垂直ポインタ v として、アトリビュートコントローラ 2 k へ出力する。

このとき、アトリビュートコントローラ 2 k は、アトリビュートメモリ 2 i のアトリビュートデータに基づき、半透明色でないソース画像データ A t t - A , A t t - B 及び A t t - C に対する表示バッファ (2 e または 2 f) への書き込み処理から開始する。

これにより、アトリビュートコントローラ 2 k は、垂直カウンタ 2 h からの計数値から求められる表示画面の垂直ポインタ v の値が、各ソース画像データの垂直方向の領域を示すスタートアドレスからエンドアドレスまでの範囲内にあるか否かの判定を行う。

ここで、アトリビュートコントローラ 2 k は、垂直ポインタ v がソース画像アドレスのスタートアドレス v 1 となると、すなわち、垂直ポインタ v の値がアドレス v 1 となると、ソース画像データ A t t - C のデータ領域の範囲となったことを検出する。

【 0 0 6 6 】

これにより、アトリビュートコントローラ 2 k は、アトリビュート変換回路 3 m に対して、検出信号 v v 1 d を出力する。

そして、アトリビュート変換回路 3 m は、検出信号 v v 1 d の入力処理により、分割処理を開始するが、アトリビュートデータに基づき、ソース画像データ A t t - C が他のソース画像データと重なり合っていないことを検出し、ソース画像アドレス A t t - C の分割を行わない。

次に、アトリビュートコントローラ 2 k は、ソースアドレス算出回路 2 l に対して、表示画像データのアドレス領域を、TMPメモリ 3 o のテーブル 3 1 に示される、ディスプレイ 2 d における表示位置を示す表示アドレスから、画像メモリ 2 a における記憶位置を示すソースアドレスへ変換する処理を指示する。

そして、ソースアドレス算出回路 2 l は、アトリビュートデータにおけるソース画像データ A t t - B の、表示アドレスとソースアドレスとの関係に基づき、表示アドレスのアドレス v 1 (図 3) を、ソースアドレスのアドレス y 5 (図 2) に変換し、かつ、水平ポインタ h の示す水平方向の表示アドレスのアドレス h 1 を、ソースアドレスのアドレス x 1 に変換する。

【 0 0 6 7 】

また、透過色及び半透明色処理回路 2 r は、アトリビュートコントローラ 2 k が上記ソースアドレスに基づき、画像メモリ 2 a から順次読み出される、垂直ポインタ y 2 におけるスタートアドレス x 1 からエンドアドレス x 6 までの画素データを、透過色が否かの検出を行う。

ここで、透過色及び半透明色処理回路 2 r は、スタートアドレス x 1 からエンドアドレス x 6 までの画素データが全て透過色であるので、アトリビュートコントローラ 2 k 内のマークメモリにマークデータを書き込まない。

したがって、アトリビュートコントローラ 2 k は、ポインタ v 1 に対応する走査線のドットに表示する画素データが無いことを検出し、画像メモリ 2 a から読み出したスタートアドレス x 1 からエンドアドレス x 6 までの画素データを、表示バッファ 2 e に書き込まない (ポインタ v の示す v 0 は偶数アドレスの走査線であるため) 。

【 0 0 6 8 】

次に、垂直カウンタ 2 h が走査信号の入力により順次インクリメントされ、計数値の垂直ポインタ v がアドレス v p の位置の奇数アドレスの走査線となったとする。

アトリビュート変換回路 3 m は、このアドレス v p の位置において、アトリビュートメモリ 2 i のデータから、ソース画像データ A t t - A ~ A t t - C の画像が全て重なり合っていることを検出する。

このため、アトリビュート変換回路 3 m は、アトリビュートコントローラ 2 k の出力する検出信号 v v 1 d の入力に基づき、各ソース画像データの重なり合った部分の分割を行う

10

20

30

40

50

。アトリビュート変換回路 3 m は、図 4 において示すように、表示優先度を考慮して、ソース画像データ $A_{tt} - A$ を分割せず、ソース画像データ $A_{tt} - B$ をソース画像データ $A_{tt} - A$ により、分割画像データ $A_{tt} - B_1$ 及び分割画像データ $A_{tt} - B_2$ へ 2 分割し、同様に、ソース画像データ $A_{tt} - C$ をソース画像データ $A_{tt} - B$ により、分割画像データ $A_{tt} - C_1$ 及び分割画像データ $A_{tt} - C_2$ へ 2 分割する。

ここで、図 4 ~ 図 8 において、白抜きの長方形で示されている領域が画像表示（描画）されるドット（画素データが透過色でない）の部分を示し、実線で示されている領域が画像表示されないドット（画素データが透過色である）の部分を示している。

【0069】

そして、図 4 に示す様に、アトリビュート変換回路 3 m は、分割画像データ $A_{tt} - B_1$ 、分割画像データ $A_{tt} - B_2$ 、分割画像データ $A_{tt} - C_1$ 及び分割画像データ $A_{tt} - C_2$ 各々の分割後のスタートアドレス h_s 及びエンドアドレス h_e を求め、この結果を TMP メモリ 3 o のテーブル 3 1 へ格納する。

例えば、アトリビュート変換回路 3 m は、分割画像データ $A_{tt} - B_1$ の範囲を示すスタートアドレス h_s 及びエンドアドレス h_e を、スタートアドレス h_3 及びエンドアドレス $h_4 - 1$ とし、分割画像データ $A_{tt} - B_2$ の水平方向の範囲を示すスタートアドレス及びエンドアドレスを、スタートアドレス h_8 及びエンドアドレス $h_9 - 1$ として TMP メモリ 3 o のテーブル 3 1 へ格納する。

また、アトリビュート変換回路 3 m は、分割画像データ $A_{tt} - C_1$ の範囲を示すスタートアドレス h_s 及びエンドアドレス h_e を、スタートアドレス h_1 及びエンドアドレス $h_3 - 1$ とし、分割画像データ $A_{tt} - C_2$ の範囲を示すスタートアドレス h_s 及びエンドアドレス h_e を、スタートアドレス h_9 及びエンドアドレス $h_{10} - 1$ として TMP メモリ 3 o のテーブル 3 1 へ格納する。

【0070】

そして、ソースアドレス算出回路 2 1 は、TMP メモリ 3 o のテーブル 3 1 に記憶されている、分割後の分割画像データ $A_{tt} - C_1$ の範囲を示すスタートアドレス h_3 及びエンドアドレス $h_4 - 1$ から、アトリビュートデータに基づき、分割画像データ $A_{tt} - C_1$ の画像メモリ 2 a における水平方向の範囲を示すスタートアドレス x_s 及びエンドアドレス x_e を、各々スタートアドレス x_1 、エンドアドレス $(x_1 + h_4 - 1 - h_3)$ と演算する。

また、ソースアドレス算出回路 2 1 は、分割後の分割画像データ $A_{tt} - C_2$ の範囲を示すスタートアドレス h_9 及びエンドアドレス $h_{10} - 1$ から、アトリビュートデータに基づき、分割画像データ $A_{tt} - B_2$ の画像メモリ 1 a における水平方向の範囲を示すスタートアドレス及びエンドアドレスを、各々スタートアドレス $(x_1 + h_9 - h_1)$ 、エンドアドレス $(x_1 + h_{10} - 1 - h_1)$ と演算する。

同様に、ソースアドレス算出回路 2 1 は、TMP メモリ 3 o のテーブル 3 1 に記憶されているアドレスに基づき、分割画像データ $A_{tt} - B_1$ 及び分割画像データ $A_{tt} - B_2$ の画像メモリ 2 a での範囲を示すスタートアドレス h_s 及びエンドアドレス h_e を、各々スタートアドレス x_1 、エンドアドレス $(x_1 + h_4 - 1 - h_1)$ 及びスタートアドレス $(x_1 + h_8 - h_1)$ 、エンドアドレス $(x_1 + h_9 - 1 - h_1)$ と演算する。

【0071】

また、ソースアドレス算出回路 2 1 は、ソース画像データ $A_{tt} - A$ 及び分割後の各分割画像データの垂直ポイント v の示すアドレス v_p から、アトリビュートデータに基づき、ソース画像データ $A_{tt} - A$ 及び分割後の上記各分割画像データの画像メモリ 2 a における垂直方向のアドレスを求める。

例えば、ソースアドレス算出回路 2 1 は、ソース画像データ $A_{tt} - A$ の垂直方向のアドレス v_p に対応する垂直方向のアドレスをアドレス $(y_1 + v_p - v_3)$ と演算し、同様に、分割画像データ $A_{tt} - B_1$ 、分割画像データ $A_{tt} - B_2$ のアドレス v_p に対応するアドレスをアドレス $(y_3 + v_p - v_2)$ と演算し、分割画像データ $A_{tt} - C_1$ 及び

10

20

30

40

50

分割画像データ $A_{tt} - C_2$ のアドレス v_p に対応する垂直方向のアドレスをアドレス ($y_5 + V_p - v_1$) と演算する。

【0072】

そして、アトリビュートコントローラ 2_k は、この時点で、より高い表示優先度を有する画像データと重ならない分割画像データ $A_{tt} - C_1$, $A_{tt} - B_1$, $A_{tt} - B_2$, $A_{tt} - C_2$ と、ソース画像データ $A_{tt} - A$ の各々のアドレス v_p 及びポインタ h とで選択されるドットの画素データを、ポインタ h の値をインクリメントして画像メモリ 2_a から、順次読み出す。

このとき、透過色及び半透明色処理回路 2_r は、読み出した分割画像データにおける各ドットの画素データが透過色が否かの判定を行う。

10

そして、透過色及び半透明色処理回路 2_r は、アトリビュートコントローラ 2_k の読み出した画素データにおいて、透過色でない画像データのドットが分割画像データ $A_{tt} - C_1$ のアドレス $h_{11} \sim$ アドレス h_{3-1} までのドットの画素データと、ソース画像データ $A_{tt} - A$ のアドレス $h_{41} \sim$ アドレス h_{42-1} までのドットの画素データとであることを検出し、マークメモリに各ドットのアドレスに対応させマークデータを書き込む。

また、アトリビュートコントローラ 2_k は、プライオリティメモリに各ドットのアドレスに対応させ、各画素データの表示優先度のデータ「5」, 「1」を書き込む。

これにより、アトリビュートコントローラ 2_k は、表示バッファ 2_e に対して、垂直ポインタ v_p の位置における分割画像データ $A_{tt} - C_1$ の水平方向のアドレス $h_{11} \sim$ アドレス h_{3-1} までのドットの画素データと、ソース画像データ $A_{tt} - A$ の水平方向のアドレス $h_{41} \sim$ アドレス h_{42-1} までのドットの画素データとを書き込む。

20

【0073】

また、このとき、アトリビュート変換回路 3_m は、テーブル 3_1 の表示アドレスに対応して、アトリビュートコントローラ 2_k が画素データを画像メモリ 2_a から読み出すとき、テーブル 3_1 のなかで2番目に表示優先度の高いソース画像データ、すなわちソース画像データ $A_{tt} - C$ を、再分割するソース画像データとして選択する。

そして、アトリビュート変換回路 3_m は、この選択されたソース画像データ $A_{tt} - B$ と重なり合う、このソース画像データ $A_{tt} - B$ より表示優先度の高いソース画像データ $A_{tt} - A$ の領域を検出し、この重なり合う領域を、ソース画像データ $A_{tt} - B$ の新たな分割画像データとすることで再分割を行う。

30

これにより、アトリビュート変換回路 3_m は、再分割後のソース画像データ $A_{tt} - B$ の新たな分割画像データの表示アドレスの範囲(スタートアドレス h_s とエンドアドレス h_e との範囲)を、TMPメモリ 3_o 内のテーブル 3_2 へ書き込む(格納する)。

このとき、アトリビュート変換回路 3_m は、テーブル 3_1 において2番目に表示優先度の高いソース画像データ $A_{tt} - B$ の表示範囲、すなわちスタートアドレス $h_3 \sim$ エンドアドレス $h_9 - 1$ の範囲で、ソース画像データ $A_{tt} - B$ より表示優先度の高いソース画像データ $A_{tt} - A$ の領域の検出を開始する。

ここで、アトリビュート変換回路 3_m は、ソース画像データ $A_{tt} - A$ の表示アドレスの範囲が上述したソース画像データ $A_{tt} - B$ の表示アドレスの領域に含まれていることを検出する。

40

【0074】

すなわち、アトリビュート変換回路 3_m は、ソース画像データ $A_{tt} - A$ のスタートアドレス h_4 がソース画像データ $A_{tt} - B$ のスタートアドレス h_3 より大きく、ソース画像データ $A_{tt} - A$ のエンドアドレス $h_8 - 1$ がソース画像データ $A_{tt} - B$ のエンドアドレス $h_9 - 1$ より小さいことを検出する。

これにより、アトリビュート変換回路 3_m は、ソース画像データ $A_{tt} - A$ とソース画像データ $A_{tt} - B$ との重なり部分のアドレス h_4 からアドレス $h_8 - 1$ までの領域を、ソース画像データ $A_{tt} - B$ の新たな分割画像データ $A_{tt} - B_3$ とする。

そして、アトリビュート変換回路 3_m は、ソース画像データ $A_{tt} - B$ の新たな分割画像データとして、表示アドレスの範囲がスタートアドレス $h_4 \sim$ エンドアドレス $h_8 - 1$ の

50

分割画像データ A t t - B 3 を生成し、この表示アドレスの範囲を T M P メモリ 3 o 内のテーブル 3 2 に書き込む。

このとき、アトリビュート変換回路 3 m は、図 4 に示すように、T M P メモリ 3 o 内のテーブル 3 1 における各分割画像データの表示アドレスの範囲において、ソース画像データ A t t - A がソース画像データ A t t - B と重なっている部分（分割画像データ A t t - B 3 の表示アドレス範囲）を、分割画像データ A t t - B 3 と置換する（分割画像データ A t t - B 3 の領域を上書きする）。

これにより、実質的に、図 5 に示す上記テーブル 3 1 には、ソース画像データ A t t - B（分割画像データ A t t - B 1, A t t - B 2, A t t - B 3 の表示アドレスの範囲が加算されたもの）の表示アドレスの範囲と、分割画像 A t t - C 1 及び分割画像データ a c c - C 2 の表示アドレスの範囲とが記憶されている。

10

【 0 0 7 5 】

次に、アトリビュートコントローラ 2 k は、図 5 に示すマークメモリの状態において、マークデータが書き込まれていない水平ポインタ h のアドレスがあることを検出し、マークデータの書き込まれていないアドレスに対応する表示バッファ 2 f のアドレスに、画素データを書き込む処理を開始する。

そして、アトリビュートコントローラ 2 k は、テーブル 3 2 に書き込まれている分割画像データ A t t - B 3 の表示アドレスの範囲の画素データを、テーブル 3 2 の表示アドレスの範囲、すなわち分割画像データ A t t - B 3 の表示アドレスの範囲（スタートアドレス h 4 ~ エンドアドレス h 8 - 1 まで）において、水平カウンタ 2 n の出力するポインタ h に対応する表示アドレス毎に、画像メモリ 2 a から読み出す。

20

このとき、水平カウンタ 2 n は、テーブル 3 2 の分割画像データ A t t - B 3 の表示アドレスの範囲内、すなわちスタートアドレス h 4 ~ エンドアドレス h 8 - 1 の範囲においてカウント動作を行う。

そして、アトリビュートコントローラ 2 k は、マークメモリにマークデータが記載されていない表示アドレスを検出する毎に、ソースアドレス算出回路 2 l がこのテーブル 3 2 の表示アドレスから変換したソースアドレスに基づき、このソースアドレスに対応するドットの画素データを画像メモリ 2 a から読み出し、この画素データを表示バッファ 2 f の上記表示アドレスに対応するアドレスに書き込む処理を行う。

【 0 0 7 6 】

30

このとき、アトリビュートコントローラ 2 k は、上記ドットの画素データが画像メモリ 2 a から読み出される毎に、透過色及び半透明色処理回路 2 r により、この読み出された画素データが透過色か否かの判定を行い、透過色でないと判定された画素データのみを、表示バッファ 2 f の上記表示アドレスに対応するアドレスに書き込む。

そして、アトリビュートコントローラ 2 k は、マークメモリに対して、画素データが書き込まれた表示バッファ 2 f のアドレスに対応するアドレスにマークデータを書き込む。

また、アトリビュートコントローラ 2 k は、プライオリティメモリに各ドットのアドレスに対応させ、各画素データの表示優先度のデータ「3」を書き込む。

これにより、アトリビュートコントローラ 2 k は、変更されたマークメモリのマークデータのアドレス、すなわち、垂直ポインタ v の示すアドレス v p の位置におけるソース画像データ A t t - B のアドレス h 4 4 ~ アドレス h 4 1 - 1 までのドットの画素データを表示バッファ 2 f の対応する位置に書き込む。

40

【 0 0 7 7 】

また、このとき、アトリビュート変換回路 3 m は、アトリビュートコントローラ 2 k が画素データを画像メモリ 2 a から読み出しを行っているとき、テーブル 3 1 において再分割を行う 3 番目に表示優先度の高いソース画像データ、すなわちソース画像データ A t t - C の画素データと重なり合う、ソース画像データ A t t - C より表示優先度の高いソース画像データ A t t - A, A t t - B の領域（実際にはソース画像データ A t t - B のみ）を、ソース画像データ A t t - C の新たな分割画像データの領域に変更し、ソース画像データ A t t - C の再分割を行い、再分割後の新たな分割画像データ A t t - C 3 の表示ア

50

ドレスの範囲をスタートアドレスh3～エンドアドレスh9-1として、TMPメモリ30内のテーブル33へ書き込む。

【0078】

すなわち、アトリビュート変換回路3mは、テーブル31において、3番目に表示優先度の高いソース画像データAtt-Cの表示アドレスの範囲のスタートアドレスh0～エンドアドレスh5-1のあいだにある、ソース画像データAtt-Cより表示優先度の高いソース画像データAtt-A, Att-Bまたはこれらの分割画像データの領域の検出を開始する。

ここで、アトリビュート変換回路3mは、上述したソース画像データAtt-Bの再分割のときと同様に、ソース画像データAtt-Bがソース画像データAtt-Cの表示アドレスの範囲(アドレスh3～アドレスh9-1の範囲)にあることを検出し(重なり合う部分を検出し)、この重なり部分の領域を、ソース画像データAtt-Cの新たな分割画像データAtt-C3の表示アドレスの範囲とする。

そして、アトリビュート変換回路3mは、図9に示すように、TMPメモリ30内のテーブル31における各分割画像データの表示アドレスの範囲において、ソース画像データAtt-Bがソース画像データAtt-Cと重なっている部分(分割画像データAtt-C3の表示アドレス範囲)を、分割画像データAtt-C3と置換する(分割画像データAtt-C3の領域を上書きする)。

これにより、実質的に、図9に示す上記テーブル31には、ソース画像データAtt-C(分割画像データAtt-C1, Att-C2, Att-C3の表示アドレスの範囲が加算されたもの)の表示アドレスの範囲のみが記憶されている。

【0079】

次に、アトリビュートコントローラ2kは、図9に示すマークメモリの状態において、マークデータが書き込まれていない水平ポインタhのアドレスがあることを検出し、マークデータの書き込まれていないアドレスに対応する表示バッファ2fのアドレスに、画素データを書き込む処理を開始する。

そして、アトリビュートコントローラ2kは、テーブル33に書き込まれている分割画像データの画素データを、水平カウンタ2nの出力するポインタhに対応する表示アドレス毎に読み出す。

このとき、水平カウンタ2nは、テーブル32の分割画像データAtt-C3の表示アドレスの範囲内、すなわちスタートアドレスh3～エンドアドレスh9-1の範囲においてカウント動作を行う。

そして、アトリビュートコントローラ2kは、マークメモリにマークデータが記載されていない表示アドレスを検出する毎に、ソースアドレス算出回路21がこの表示アドレスから変換したソースアドレスに基づき、このソースアドレスに対応するドットの画素データを画像メモリ2aから読み出し、この画素データを表示バッファ2fの上記表示アドレスに対応するアドレスに書き込む処理を行う。

【0080】

このとき、アトリビュートコントローラ2kは、上記ドットの画素データが画像メモリ2aから読み出される毎に、透過色及び半透明色処理回路2rにより、この読み出された画素データが透過色か否かの判定を行い、透過色でないと判定された画素データのみを、表示バッファ2fの上記表示アドレスに対応するアドレスに書き込む。

そして、アトリビュートコントローラ2kは、マークメモリに対して、画素データが書き込まれた表示バッファ2fのアドレスに対応するアドレスにマークデータを書き込む。

また、アトリビュートコントローラ2kは、プライオリティメモリに各ドットのアドレスに対応させ、各画素データの表示優先度のデータ「1」を書き込む。

【0081】

これにより、アトリビュートコントローラ2kは、変更されたマークメモリのマークデータのアドレス、すなわち、垂直ポインタvの示すアドレスvpの位置における部分画像データAtt-C3のアドレスh45～アドレス45-1, アドレスh42～アドレスh4

10

20

30

40

50

7 - 1の各範囲のドットの画素データを表示バッファ2 fの対応する位置に書き込む。
また、このとき、アトリビュート変換回路3 mは、テーブル3 1においてソース画素データが最も低い表示優先度であることを検出することにより、アトリビュートコントローラ2 kが画素データを画像メモリ2 aから読み出すとき、テーブル3 2のなかで再分割するソース画像データが無い場合、ソース画像データA t t - A , A t t - B , A t t - Cの領域の抽出を行わない。

また、最も表示優先度の低いソース画像データに達しない場合でも、マークメモリの全てのアドレスにデータが書き込まれれば、アトリビュートコントローラ2 kは、表示バッファ2 fに対する、半透明色でないソース画像データの各画素データの書き込みを終了する。

10

【0082】

次に、アトリビュートコントローラ2 kは、全ての半透明色で無いソース画像データA t t - A , A t t - B及びA t t - Cの画像処理が終了したことを検出すると、半透明色の画素データで構成されたソース画像データA t t - D及びA t t - Eを用いた画像処理を行う。これ以降の、半透明色のソース画像データを用いた画像処理は、第1の実施形態に記述と同様のため、説明を省略する。

また、この半透明のソース画像データの画像処理を行うとき、アトリビュート変換回路3 mは、表示優先度に基づき、半透明色のソース画像データを分割画像データとした場合にも、TMPメモリ3 oの対応するテーブルに、分割後の表示アドレス(分割表示アドレス)を書き込むこととなる。

20

そして、半透明色のソース画像データの画像処理が終了した後、新たな画像処理が開始される。

すなわち、垂直カウンタ2 hは、ディスプレイ2 dから次の走査信号が入力されると、インクリメントされ、計数結果として、ディスプレイ2 dの表示画面上の走査信号の出力される走査線の位置を示す垂直ポインタvをV 2 3 + 1として出力する。

これにより、アトリビュートコントローラ2 kは、次の走査線の画素データの書き込みを表示バッファ2 eに対して行う。

そして、本願発明の画像処理装置は、上述した処理を繰り返すことにより、ディスプレイ2 dに、画像メモリ2 aに記憶されているソース画像データを重ね合わせた画像の表示を行う。

30

【0083】

上述したように、第2の実施形態によるアトリビュートコントローラ2 kは、第1の実施形態の効果に加えて、複数のソース画像データを合成して画像を生成するとき、各走査線毎において、順次、テーブル3 1 , 3 2 , 3 3の各分割画像データの表示アドレスに対応して、画像メモリ2 aから画素データを読み出し、表示バッファにこの画素データの書き込みを行うとき、アトリビュートメモリ2 iで2番目に表示優先度の高いソース画像データから順に、複数のソース画像データのなかから再分割するソース画像データを選択し、この再分割する画像データと、このソース画像データより高い表示優先度を有するソース画像データとの重なり部分を検出し、この重なり部分を再分割するソース画像データの新たな分割画像データとして、再分割処理を行い、順次TMPメモリ3 o内の各テーブルに書き込んでいくことにより、複数のソース画像データの合成により生じる重なり部分において、上部の(表示優先度の高い)ソース画像データの画素データが透過色である場合、このドットの画素データを表示バッファ2 eまたは表示バッファ2 fに転送する処理を、マークメモリのマークデータ及び上記各テーブルの表示アドレスに基づき行うため、画像メモリ2 aから必要以上の画素データを読むことなく、下部にあるソース画像データの透過色でない画素データを、表示バッファ2 e(または2 f)に対して書き込みことが可能なため、従来のように表示バッファにおける画素データの重ね書きを防止することで、画像メモリ2 aに対する不必要なアクセスを削減し、画像メモリ2 aから画素データを読み出す回数を減少させることができ、ソース画像データの合成にかかる時間を削減することができる。

40

50

【 0 0 8 4 】

なお、上述の第2の実施形態の構成においても、第1の実施形態と同様に、アトリビュートコントローラ2kにおけるマークラムに対するアクセス速度と、表示バッファ2e及び2fに対するアクセス速度とが同様であると、すでにマークメモリに書き込まれているマークデータの書き込まれたドットのアドレスを確認する時間と、表示バッファ2e及び2fに画素データを書き込む時間とが重なるため、マークメモリへのアクセスタイムを表示バッファ2e及び2fに対するアクセスタイムに対して高速化し、マークメモリにおいてマークデータが連続して書き込まれている領域をスキップして検出することが必要である。

【 0 0 8 5 】

以上の動作を垂直カウンタの値が表示アドレスの垂直ポインタvの取りうる範囲、すなわち表示画面の走査線数分を繰り返し、すべての走査線の描画を完了することで1画面(1フレーム)の画像が構成される。

なお、上述した第2の実施形態では、説明のために、ソース画像データの数を4及び3として説明したが、同様の回路をソースデータの数だけ用意することで、合成に使用するソース画像データの数を適時増加させることが可能である。

また、1走査線の時間内にソース画像データの分割処理と描画(表示メモリへの書き込み)とを同時に完了する様にしているが、さらに1走査線分のディレイ、及びTMPメモリ3oと同容量のTMPメモリを設けることで、ソース画像データの分割処理をディスプレイ2dへの表示の2走査線分前に行い、描画を1走査線分前のタイミングで行うようにしても良い。

上述したように、図2の表示画面に表示される画像を合成するソース画像データにおいて、斜線で示す重なり領域に関して、表示優先度が低いソース画像データの画像メモリ2aに対するアクセスは、上部にあるソース画像データが透過色の画素データを有する以外には行われず、表示バッファに対するアクセスは、画素データが書き込まれたアドレスに対して、マークメモリのマークデータが検出されることでスキップされ、以降行われぬために重ね書きによる無駄なアクセスが生じず、ソース画像データの合成にかかる時間を削減することができる。

【 0 0 8 6 】

また、上述した第2の実施形態では、説明のために、画像メモリ2aにおけるソース画像データのサイズと、表示画面に画像表示される画像のサイズとを同一として説明を行っている。

しかしながら、第1の実施形態と同様に、第2の実施形態の画像処理装置は、水平方向及び垂直方向の寸法の拡大または縮小が行われ、画像メモリ2aにおけるソース画像データのサイズと、表示バッファ2e及び2fに転送されるソース画像データ(表示画面に表示される画像)のサイズが異なる場合にも、各サイズの比率に基づき、表示画面におけるソース画像データの表示領域と画像メモリ2aのアドレスとから、必要となるソース画像データの画像メモリ2aにおけるアドレスを算出することが可能である。このため、本願発明の画像処理装置は、水平方向及び垂直方向またはいずれかの拡大及び縮小機能を有した画像処理装置に対しても応用することが可能である。

【 0 0 8 7 】

また、第2の実施形態による画像処理装置は、複数のソース画像データを合成して画像を生成するとき、各ソース画像データの重なりあった部分に基づき、アトリビュート変換回路3mがソース画像データを分割及び再分割してTMPメモリ3oの各テーブルに書き込んだ各々の分割画像データの表示アドレスにより、表示バッファ2eまたは2fに書き込んでいくため、再分割された分割画像データの表示アドレスの範囲のみのドットの画素データを、画像メモリ2aから読み出して表示バッファに書き込むこととなり、画像メモリ2a及び表示バッファに対するアクセス回数を削減することができ、画像表示される画像を合成により生成する速度を高速化することが可能である。

これにより、第2の実施形態による画像処理装置は、3つのソース画像データデータAt

10

20

30

40

50

t - A , A t t - B 及び A t t - C において、表示優先度の低いソース画像データから順に、画素データを表示バッファ 1 c に重ね書きしていく従来の手法と同様の画像が得られるとともに、重ね書きした場合に消えてしまう下部のドットのデータの読み出しを画像メモリ 2 a から読み出すことが無く、無駄なアクセス時間（アクセス回数）を削減し、画像の合成処理を高速化する効果がある。

さらに、第 2 の実施形態による画像処理装置は、表示優先度の高いソース画像データにおけるドットの画素データが透過色である場合、順次、このドットの下部に位置する次に表示優先度の高いソース画像データのドットの画素データを表示バッファ 2 e 及び 2 f に書き込むため、ソース画像データ A t t - A , A t t - B 及び A t t - C の重ね合わせにおいて、使用者が特に意識することなく、透過色の表示優先度の高いソース画像データの下部にあるソース画像データの画素データを削除すること無く表示することが可能となり、背景に対するキャラクタの合成画像などが容易に合成できる効果がある。

【 0 0 8 8 】

以上、本発明の実施形態を図面を参照して詳述してきたが、具体的な構成はこの実施形態に限られるものではなく、本発明の要旨を逸脱しない範囲の設計変更等があっても本発明に含まれる。

例えば、第 1 及び第 2 の実施形態における表示バッファ 2 e 及び 2 f に代え、表示画面に表示される 1 フレームの合成画像の全ての画素データを格納できるフレームメモリを設け、重なりあうソース画像データの部分の処理を行いつつ画像メモリ 2 a から画素データを読み込み、表示する合成画像をこのフレームメモリ上に生成する構成を第 3 の実施形態とする。このとき、生成された合成画像は、水平同期信号が入力される毎にディスプレイ 2 d へ出力される。

この第 3 の実施形態において、フレームメモリへのデータの書き込み以外の動作は、上述した第 1 及び第 2 の実施形態の画像処理装置と同様である。

この第 3 の実施形態によれば、第 1 及び第 2 の実施形態と同様の効果が得られる。

【 0 0 8 9 】

【発明の効果】

本発明の画像処理装置によれば、表示優先度の高いソース画像データにおける画素データが半透明色である場合、低い表示優先度のソース画像データから順にバッファ 2 e 及び 2 f の画素データに対して、半透明色演算を行うため、半透明色の画素データから構成されるソース画像データを含む複数のソース画像データの重ね合わせにおいて、使用者が特に意識することなく、半透明色を通した風景等、例えば色ガラスを通して見るキャラクタが自然に近い状態で合成画像を生成できる。

【図面の簡単な説明】

【図 1】本発明の第 1 及び第 2 の実施形態による画像処理装置の構成を示すブロック図である。

【図 2】表示装置に表示される画像データを示す概念図である。

【図 3】図 1 の画像メモリ 2 a に書き込まれる画像を示す概念図である。

【図 4】第 1 及び第 2 の実施形態の画像処理装置の動作例を説明する概念図である。

【図 5】第 1 及び第 2 の実施形態の画像処理装置の動作例を説明する概念図である。

【図 6】第 1 及び第 2 の実施形態の画像処理装置の動作例を説明する概念図である。

【図 7】第 1 及び第 2 の実施形態の画像処理装置の動作例を説明する概念図である。

【図 8】第 1 及び第 2 の実施形態の画像処理装置の動作例を説明する概念図である。

【図 9】従来例による画像処理装置の構成を示す概念図である。

【符号の説明】

2 a	画像メモリ	2 b	画像メモリコントローラ
2 c	表示送出コントローラ	2 d	ディスプレイ
2 e , 2 f	表示バッファ	2 g	1 ラインディレイ
2 h	垂直カウンタ	2 i	アトリビュートメモリ
2 j	表示バッファコントローラ	2 k	アトリビュートコントローラ

10

20

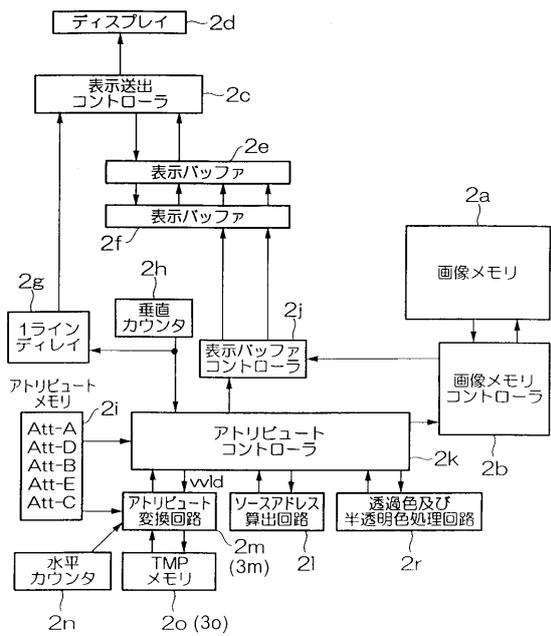
30

40

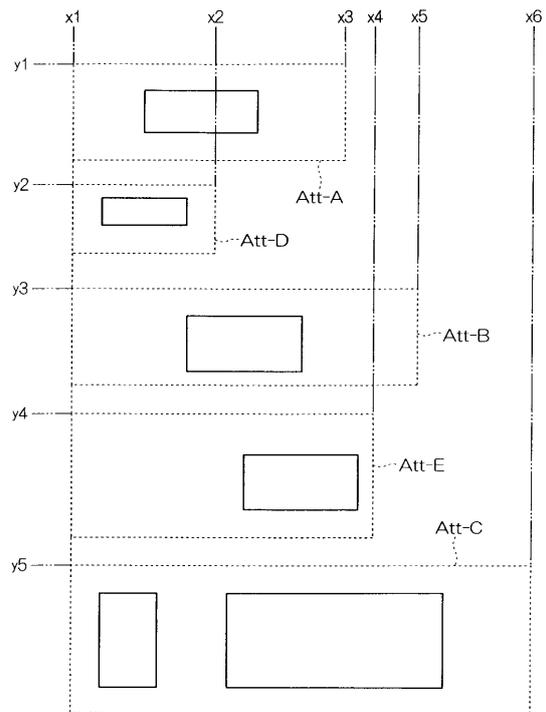
50

- 2 l ソースアドレス算出回路 2 m , 3 m アトリビュート変換回路
- 2 n 水平カウンタ 2 o , 3 o T M P メモリ
- 2 r 透過色及び半透明色処理回路

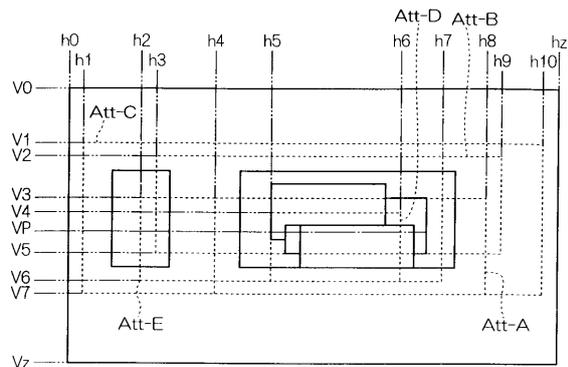
【 図 1 】



【 図 2 】



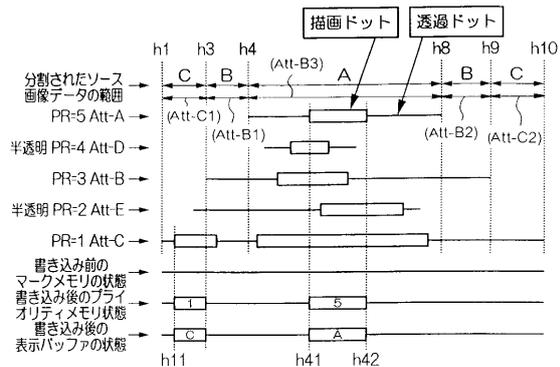
【 図 3 】



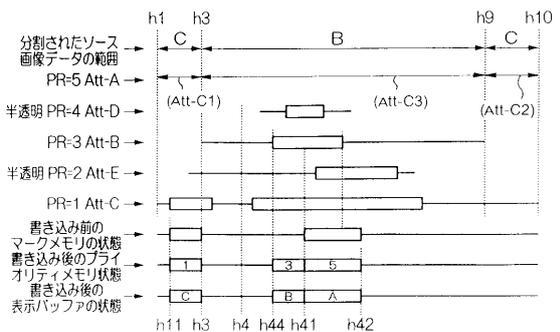
ソース画像データ名	垂直方向アドレス領域	水平方向アドレス領域
Att-A	V3~V7-1	h4~h8-1
Att-B	V2~V5-1	h3~h9-1
Att-C	V1~V7-1	h1~h10-1
Att-D	V4~V6-1	h5~h6-1
Att-E	V1~V6-1	h2~h7-1

(スタートアドレスVs (スタートアドレスhs ~エンドアドレスVe) ~エンドアドレスhe)
 ※ A(最上部)/D/B/E/C(最下部)の順に重なっている

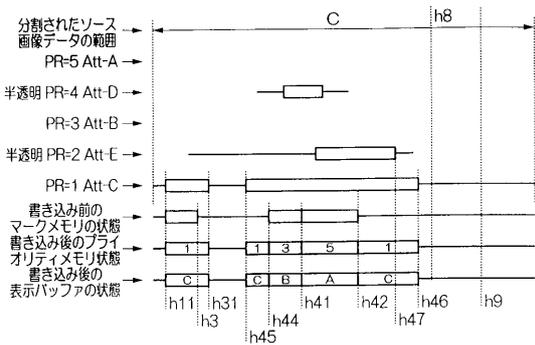
【 図 4 】



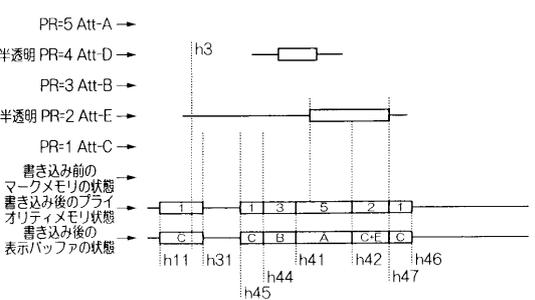
【 図 5 】



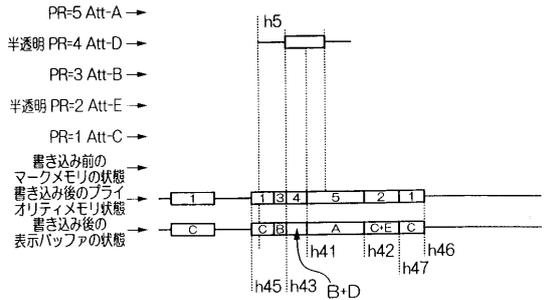
【 図 6 】



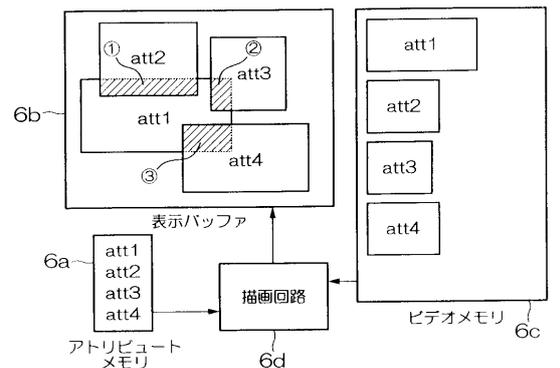
【 図 7 】



【 図 8 】



【 図 9 】



フロントページの続き

- (56)参考文献 特開平03 - 223791 (JP, A)
特開平11 - 039502 (JP, A)
特開2000 - 020049 (JP, A)
特開昭62 - 291692 (JP, A)
特開昭61 - 147292 (JP, A)
特開平11 - 156023 (JP, A)
特開2001 - 075549 (JP, A)

(58)調査した分野(Int.Cl.⁷, DB名)

G09G 5/00 - 5/42
G06F 3/14 - 3/153