

[19] 中华人民共和国国家知识产权局

[51] Int. Cl<sup>7</sup>

H05K 3/46

H05K 3/02

H05K 3/16



# [12] 发明专利申请公开说明书

[21] 申请号 200410079796.0

[43] 公开日 2005年5月4日

[11] 公开号 CN 1612678A

[22] 申请日 1999.7.22

[21] 申请号 200410079796.0

分案原申请号 99809113.8

[30] 优先权

[32] 1998.7.23 [33] JP [31] 222449/1998

[71] 申请人 东洋钢板株式会社

地址 日本东京

[72] 发明人 西条谨二 吉田一雄 大泽真司

[74] 专利代理机构 中国国际贸易促进委员会专利商  
标事务所

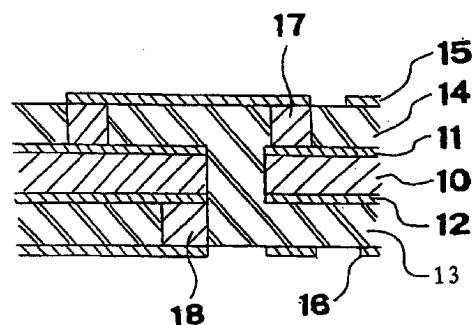
代理人 王以平

权利要求书2页 说明书7页 附图4页

[54] 发明名称 多层印刷电路板及其制造方法

[57] 摘要

提供一种制造多层印刷电路板和低成本包层板的方法。将用于形成导体层(10、17、18)的铜箔层(19、24、33)和用于形成蚀刻停止层(11、12)的镍镀层(20、21)交替层叠并压紧,形成用于印刷电路板的包层板(34)。有选择性地蚀刻用于印刷电路板的包层板(34)以制造基板。在该基板表面上形成外导体层(15、16)并制作图形。导体层(10、15、16)通过由蚀刻铜箔层(19、24、33)和镍镀层(20、21)而形成的柱状导体(17、18)实现电连接,制成多层印刷电路板。



I S S N 1 0 0 8 - 4 2 7 4

1. 一种多层印刷电路板，其中包括：

通过选择性蚀刻用于印刷电路板的包含铜/镍/铜/镍/铜层的包层板而形成的具有内导体层的基板；

在所述基板表面上形成的包括树脂的绝缘层和包括淀积铜的外导体层，

所述外导体层被构图；且

通过插入经蚀刻在所述基板中形成的柱状导体实现内导体层和外导体层的电连接。

2. 一种多层印刷电路板的制造方法，包括：

a. 形成多层包层板，该板包括第一铜层/第一镍层/第二铜层/第二镍层/第三铜层；

b. 在第一铜层上形成光刻胶膜，将所述光刻胶膜曝光，并显影所述光刻胶膜；

c. 选择性地蚀刻第一铜层以形成柱状导体作为外铜层；

d. 在第一镍层上形成光刻胶膜，曝光并显影所述光刻胶膜，并用树脂涂覆第一镍层以形成第一绝缘层；

e. 通过蚀刻第一镍层、第二铜层和第二镍层来形成内导体层；

f. 利用树脂涂覆所述内导体层的表面，以形成第二绝缘层，并抛光第二绝缘层，使得所述柱状导体的顶部被露出；

g. 利用铜来涂覆树脂的表面以形成外导体层；

h. 对所述外导体层制作图形。

3. 一种如权利要求2所述的多层印刷电路板的制造方法，其特征在于：

所述包层板是在一铜箔和镍箔或镍镀层的接触表面在真空室预先活化处理之后，通过层叠所述铜箔和所述镍箔或镍镀层，并以0.1-3%压缩率将两者冷压接合而形成的，并且在该情况下，

所述活化处理按如下执行：

- 
- ①在  $1 \times 10^{-1}$ - $1 \times 10^{-4}$  兆的超低压不活泼气体气氛中;
  - ②电极 A 和绝缘固定的电极 B 之间的辉光-放电充电交流电流为 1-50MHz, 电极 A 包括分别电接地的具有接触表面的所述铜箔和所述镍镀层;
  - ③溅射蚀刻;
  - ④暴露在由所述辉光放电产生的等离子体中的电极面积不大于电极 B 面积的 1/3.

## 多层印刷电路板及其制造方法

本申请是第 99809113.8 号,发明名称为“用于印刷电路板的包层板、使用该包层板的多层印刷电路板及其制造方法”的中国专利申请的分案申请。

### 技术领域

本发明涉及用于大规模半导体集成电路的多层印刷电路板及其制造方法。

### 背景技术

这些年,已经要求高度集成的布线板以满足对半导体器件集成度更高、管脚更多和重量更轻的需求。为了满足这些需求,已经对增加电路板的层数和提高电路集成度作了大量的研究和开发。

作为一种增加层数的方法,所谓的内部构建 (build-up) 法已经开发并得广泛应用。该方法包括层叠绝缘层和电路层,通过光刻绝缘层、形成通路孔并在其表面上形成电镀层来完成这些层之间的连接。在一些情况下,用激光形成通路孔。

日本专利特开平 8-264971 公开了使用内部构建法制造多层印刷电路板的方法。以下参照图 9 来简单解释该申请的制造方法。

首先,第一树脂层 53 在区域 52 内形成,该区域 52 在具有内导体图形 50 的内部板 51 上没有形成任何图形。第一树脂层 53 形成得使内导体图形 50 侧面和第一树脂层 53 之间存在规定的间隙 54。其次,通过涂敷形成包含绝缘层的第二树脂层 55,随后除去硬化的树脂。第二树脂层 55 填充间隙 54 并覆盖内导体图形 50 和第一树脂层 53。接着,在第二树脂层 55 上形成粘附层 56,再粗糙化。之后,通过无电镀在粘附层 56 上形成外导体图形 57。

然而，上述由内部构建法形成的多层印刷电路板有以下问题需要解决。

即，在上述方法中，当通过在具有内导体图形 50 的内部板两侧层叠外导体图形 57 来制造多层印刷电路板时，要求复杂的工艺，例如形成第一树脂层 53、通过涂敷形成第二树脂层 55 并随后除去硬化树脂、以及形成粘附层 56。因此，使用内部构建方法不能使多层印刷电路板成本降低。

还有另一种制造多层印刷电路板的方法，其中金属薄膜通过蒸发形成。然而，该方法有这样的问题：当膜较薄时（几  $\mu\text{m}$ ），容易产生孔，而当膜较厚时（10  $\mu\text{m}$  或更大），生产率下降，成本增加。

本发明旨在解决这些问题。本发明目的是生产制造成本低且有优良特性的用于印刷电路板的包层板、以及使用该包层板的多层印刷电路板及其制造方法。

### 发明内容

根据本发明第 1 方面的用于印刷电路板的包层板特征在于：它是通过以 0.1-3% 压缩率压力接合铜箔和镍箔来制造的，其中所述包层板是包含铜/镍/铜/镍/铜层的五层板。

根据本发明第 2 方面的用于印刷电路板的包层板特征在于：它是通过以 0.1-3% 压缩率压力接合其一侧或两侧具有镍镀层的铜箔与另一铜箔或与其一侧具有镍镀层的铜箔的，其中所述包层板是包含铜/镍/铜/镍/铜层的五层板。

根据本发明第 3 方面的用于印刷电路板的包层板特征在于：它是包含铜/镍/铜/镍/铜层的五层板。

根据本发明第 4 方面的多层印刷电路板，其特征在於它包括：

通过有选择性蚀刻根据本发明第 1 或 2 方面的用于印刷电路板的包层板而形成的具有内导体层的基板；

在所述基板表面上形成的绝缘层和外导体层；

所述外导体层被构图；且

通过插入经蚀刻而在所述基板中形成的柱状导体而实现内导体层和外导体层的电连接。

根据本发明第5方面的多层印刷电路板的制造方法，其特征在于包括以下工序：

通过层叠用作导体层的铜箔和用作蚀刻停止层的镍箔或镍镀层，并同时以0.1-3%压缩率压力接合两者而形成用于印刷电路板的包层板；

通过选择性蚀刻所述多层包层板来制作基板；

在所述基板表面上形成绝缘层和外导体层；

对所述外导体层制作图形；以及

通过插入经蚀刻而在所述基板中形成的柱状导体实现内导体层和外导体层的电连接。

根据本发明第6方面的制造方法，其特征在于：

所述用于印刷电路板的包层板是在所述铜箔和所述镍箔或镍镀层的接触表面在真空室预先活化处理之后，通过层叠所述铜箔和所述镍箔或镍镀层，并以0.1-3%压缩率冷压接合两者而形成的，并且在该情况下，所述活化处理按如下执行：

①在 $1 \times 10^{-1}$ - $1 \times 10^{-4}$ 托的超低压不活泼气体气氛中；

②电极A和其它绝缘固定的电极B之间的辉光-放电充电交流为1-50MHz，电极A包括分别电接地的具有接触表面的所述铜箔和所述镍镀层；

③溅射蚀刻；

④暴露在由所述辉光放电产生的等离子体中的电极面积不大于电极B面积的1/3。

根据本发明，提供了一种多层印刷电路板的制造方法，包括：

a. 利用其中设置有镍层的铜层形成多层包层板，该板包括第一铜层/第一镍层/第二铜层/第二镍层/第三铜层；

b. 在第一铜层上形成光刻胶膜，将所述光刻胶膜曝光，并显影所述光刻胶膜；

c. 选择性地蚀刻第一铜层以形成柱状导体作为外铜层；

- d. 形成在第一镍层上形成光刻胶膜，曝光并显影所述光刻胶膜，并用树脂涂覆第一镍层以形成第一绝缘层；
- e. 通过蚀刻第一镍层、第二铜层和第二镍层来形成内导体层；
- f. 利用树脂涂覆所述内导体层的表面，以形成第二绝缘层，并抛光第二绝缘层，使得所述柱状导体的顶部被露出；
- g. 利用铜来涂覆树脂的表面以形成外导体层；
- h. 对所述外导体层制作图形。

#### 附图说明

- 图 1 示出本发明的多层印刷电路板制造方法的实施例的说明图。  
图 2 示出本发明的多层印刷电路板制造方法的实施例的说明图。  
图 3 示出本发明的多层印刷电路板制造方法的实施例的说明图。  
图 4 示出本发明的多层印刷电路板制造方法的实施例的说明图。  
图 5 示出本发明的多层印刷电路板制造方法的实施例的说明图。  
图 6 示出本发明的多层印刷电路板制造方法的实施例的说明图。  
图 7 示出本发明的多层印刷电路板制造方法的实施例的说明图。  
图 8 示出包层金属板的制造设备的前剖视图。  
图 9 示出常规多层印刷电路板的前剖视图。

#### 具体实施方式

以下参照附图表示的实施例具体地解释本发明。

首先，参照图 7 解释作为本发明实施例的多层印刷电路板的结构。

如图 7 所示，基板芯通过把包含镍镀层的蚀刻停止层 11、12（厚度  $0.5-3\ \mu\text{m}$ ）键合到包含铜箔的内导体层 10（厚度  $10-100\ \mu\text{m}$ ）的两侧而形成。在内导体层 10 两侧形成包含铜镀层的外导体层 15、16（厚度  $10-100\ \mu\text{m}$ ），内导体层 10 中间插有包含树脂的绝缘层 13、14。基板通过用包含铜的柱状导体 17、18（厚度  $10-100\ \mu\text{m}$ ）把内导体层 10 和外导体层 15、16 电连接起来。并且，多层印刷电路板通过在外导体层 15、16 的表面制作图形而形成。

其次，解释上述多层印刷电路板的制造方法。

首先，通过在铜箔 19（厚度 10-100  $\mu\text{m}$ ）两侧上形成将成为蚀刻停止层 11、12 的镍镀层 20、21 来制备镀镍铜箔 22，当多层印刷电路板完成时铜箔 19 为内导体层（见图 1）。

如图 8 所示，镀镍铜箔 22 绕在包层板制造设备的反绕轮（rewinding reel）23 上，同时把将成为柱状导体 17 的铜箔 24 绕在反绕轮 25 上。

镀镍铜箔 22 和铜箔 24 同时从反绕轮 23、25 上解开，它们部分绕在凸出地安装在蚀刻室 26 中的电极轮 27、28 上，然后它们在蚀刻室 26 中用溅射-蚀刻处理活化。

在此情形中，活化处理按如下执行：

- ①在  $1 \times 10^{-1}$ - $1 \times 10^{-4}$  托的超低压不活泼（inert）气体气氛中；
- ②电极 A 和其它绝缘固定的电极 B 之间的辉光-放电充电交流电流为 1-50MHz，电极 A 包括分别电接地的具有接触表面的镀镍铜箔 22 和铜箔 24；
- ③溅射蚀刻；
- ④暴露在由所述辉光放电产生的等离子体中的电极面积不大于电极 B 面积的 1/3。

此后，它们通过安装在真空室 29 中的滚动单元 30 进行冷压接合，随后具有 3 个分层结构的用于印刷电路板的包层板 31 绕反绕轮 32 拉紧。

然后，具有 3 个分层结构的用于印刷电路板的包层板 31 再次绕在反绕轮 23 上，同时把将成为柱状导体 18（见图 1）的铜箔 33 绕在反绕轮 25 上。包层板 31 和铜箔 33 分别从反绕轮 23、25 上同时解开，它们部分绕在凸出地安装在蚀刻室 26 中的电极轮 27、28 上，然后它们在蚀刻室 26 中用溅射-蚀刻处理活化。

在此情形中，活化处理也按如下执行：

- ①在  $1 \times 10^{-1}$ - $1 \times 10^{-4}$  托的超低压不活泼气体气氛中；
- ②电极 A 和其它绝缘固定的电极 B 之间的辉光-放电充电交流电流为 1-50MHz，电极 A 包括分别电接地的具有接触表面的用于印刷电路板的包层板 31 和铜箔 33；



③ 溅射蚀刻；

④ 暴露在由所述辉光放电产生的等离子体中的电极面积不大于电极 B 面积的 1/3，由此用于印刷电路板的包层板 34 具有 5 层结构。

进一步地，以铜/镍/铜/镍/铜的次序、由铜层作为顶层和底层并且中间插有镍层作为中间层而形成的多层包层板可以使用上述设备通过重复压力接合来制造。

而且，多层包层板可通过单次压力接合形成：安装 3 个或更多上述反绕轮、在这些轮上制备铜箔和镍箔并同时从 3 个或更多的这些反绕轮提供箔。

然后，在用于印刷电路板的包层板 34 切成需要的尺寸之后，根据参照图 2-7 进行解释的下述工艺制造多层印刷电路板。

首先，光刻胶膜 35、36 在如图 2 所示的铜箔 24、33 上形成之后，把它们曝光和显影。

接着，有选择性地蚀刻铜箔 24、33 以便使除了柱状导体 17、18 之外的部分被除去，如图 3 所示。

随后，在镍镀层 20 上形成光刻胶膜 37，之后，把它们曝光和显影，进而把树脂 38 涂覆在镍镀层 21 表面上以便形成绝缘层 14，如图 4 所示。

然后，通过使用加有过氧化氢的氯化铁或硫酸蚀刻镍镀层 20、铜箔 19、镍镀层 21 而形成内导体层 10，如图 5 所示。

此后，在内导体层 10 的表面上涂覆树脂 39 以便形成绝缘层 13，把树脂表面抛光以获得均匀的表面，如图 6 所示。在此情况下，柱状导体 17 的顶部应被露出。

然后，在把树脂表面 38、39（见图 6）粗糙化之后，在粗糙表面上通过无电镀铜或电解镀铜而形成外导体层 16、15。接着，对外导体层 15、16 制作图形。由此形成电路。

如上所述，在根据本发明第 1-3 任一方面的用于印刷电路板的包层板中，用于印刷电路板的包层板是通过压力接合铜箔和镍箔、或压力接合层叠状态的在其一侧或两侧上有镍镀层的铜箔和其它铜箔或在其一

侧上有镍镀层的铜箔来制造，因此，在蒸发制造中由于可避免产生孔而提高了用于印刷电路板的包层板的质量，并且因依靠压力接合层叠的箔而能降低制造成本。进一步地，可通过把接合面应力控制到低水平来保证接合面的平面度，因为压力接合有较低的压缩率 0.1-3%，并且因不需要恢复可成形性的热处理，在界面上不会生成任何合金，所以，使用这些用于印刷电路板的包层板可以制造具有优良的选择性蚀刻能力的多层印刷电路板。

在根据本发明第 4 方面的多层印刷电路板的制造方法中，通过选择性地蚀刻上述用于印刷电路板的包层板以形成基板时，在其表面上制作图形，并且导体层之间的电连接通过插入经蚀刻而在所述导体层中形成的柱状导体来完成，这样，具有高度集成电路的多层印刷电路板就可有效和经济地制造。

在根据本发明第 5 方面的多层印刷电路板的制造方法中，通过层叠用作导体层的铜箔和用作蚀刻停止层的镍镀层，并同时压力接合两者来形成用于印刷电路板的包层板，接着通过有选择性地蚀刻多层包层板来制造基板，然后，通过树脂涂覆、电镀并制作图形来制造该基板，而且所述导体层之间的电连接通过插入经蚀刻而在导体层中形成的柱状导体来完成，由此制成多层印刷电路板，这样，具有高度集成电路的多层印刷电路板就可有效和经济地制造。

在根据本发明第 6 方面的多层印刷电路板的制造方法中，当通过在真空室预先活化处理铜箔和镍镀层的接触表面，随后层叠铜箔和所述镍镀层，然后以 0.1-3% 压缩率冷压接合两者而形成多层包层板时，可通过把接合面应力控制到低水平来保证接合面的平面度，并且因不需要恢复可成形性的热处理，故在界面上不会生成任何合金，所以，可以用这些多层包层板制造具有优良的选择性蚀刻能力的多层印刷电路板。

图 1

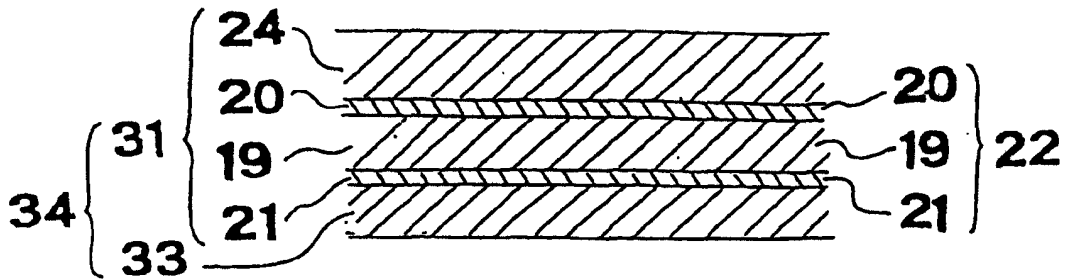


图 2

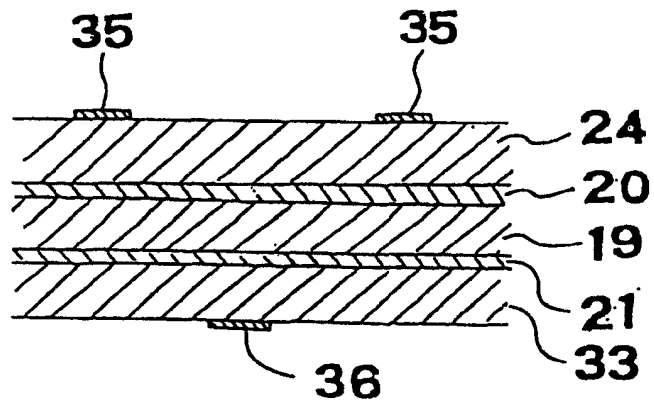
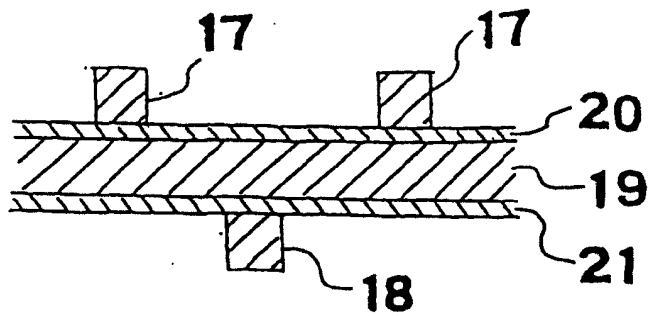


图 3



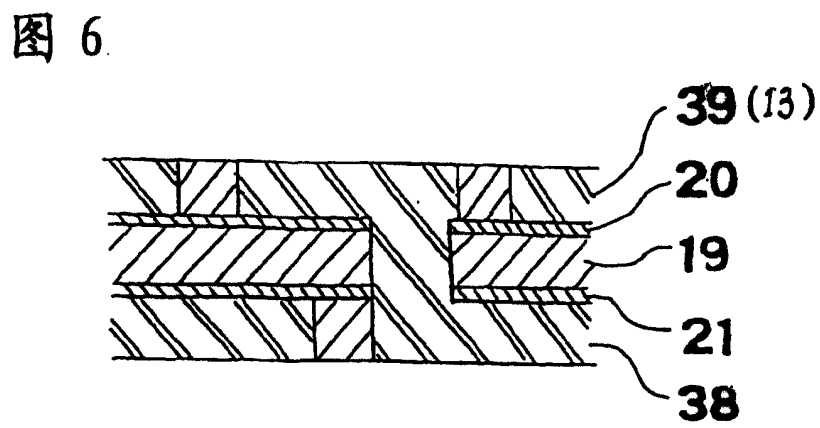
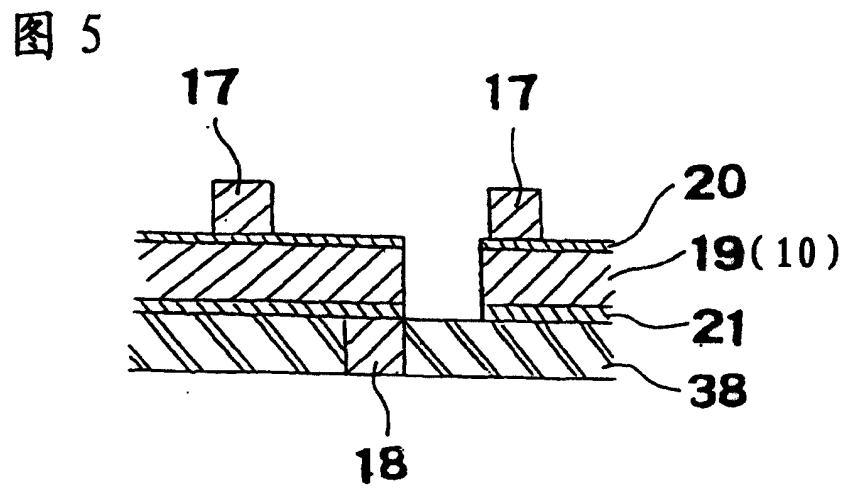
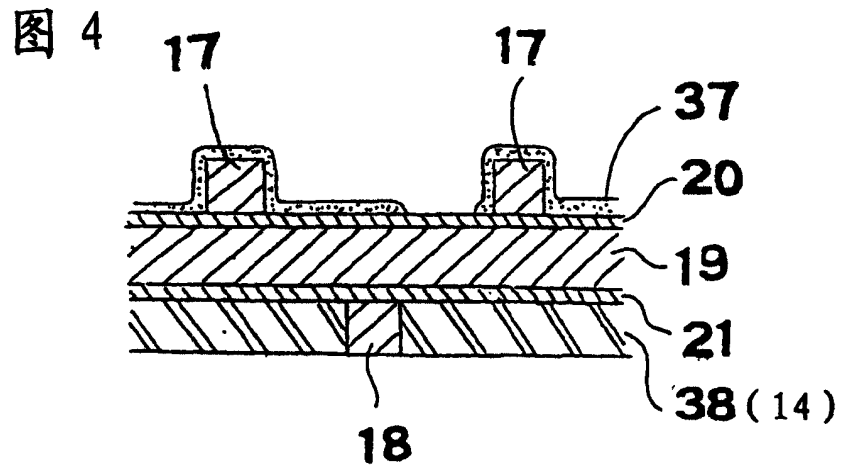




图 9

