



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2012-0065754
(43) 공개일자 2012년06월21일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01)

(21) 출원번호 10-2010-0127039

(22) 출원일자 2010년12월13일
심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

신형범

대구광역시 달서구 조암로6길 20, 108동 704호
(월성동, 월성푸르지오)

김주한

대구광역시 북구 동천로24길 12, 202동 803호 (동천동, 부영그린타운)

(74) 대리인

특허법인네이트

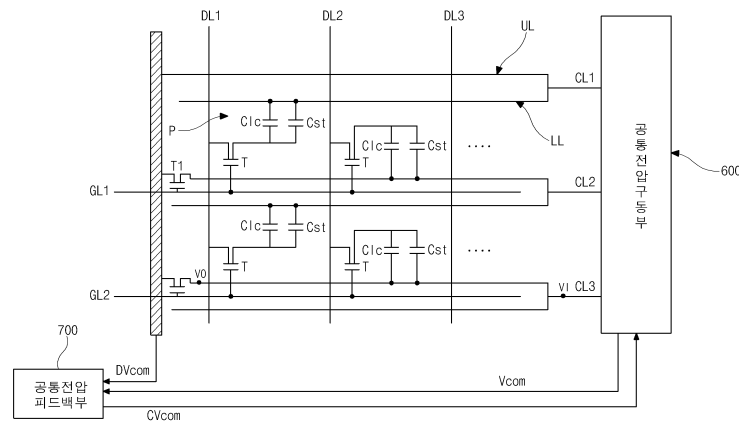
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 **횡전계형 액정표시장치 및 그 구동방법**

(57) 요약

본 발명은, 다수의 행라인과 열라인을 따라 매트릭스 형태로 배치되며, 각각은 스위칭트랜지스터와 횡전계를 형성하는 화소전극 및 공통전극을 포함하는 다수의 화소와, 각각은 상기 행라인에 위치하는 상기 화소에 연결되는 다수의 게이트배선과, 각각은 상기 열라인에 위치하는 상기 화소에 연결되는 다수의 데이터배선과, 각각은 서로 이웃하는 상기 행라인에 상기 열라인 단위로 교대로 위치하는 상기 화소의 공통전극에 연결되는 다수의 공통배선을 포함하는 액정패널과; 상기 액정패널을 통과한 검출공통전압을 전달 받는 피드백부와; 상기 공통배선에 공통전압을 인가하는 공통전압구동부와; 상기 검출공통전압에 대응하여 보상공통전압을 생성하여 상기 공통전압구동부에 전달하는 공통전압피드백부를 포함하는 액정표시장치를 제공한다.

대표도 - 도4



특허청구의 범위

청구항 1

다수의 행라인과 열라인을 따라 매트릭스 형태로 배치되며, 각각은 스위칭트랜지스터와 횡전계를 형성하는 화소전극 및 공통전극을 포함하는 다수의 화소와, 각각은 상기 행라인에 위치하는 상기 화소에 연결되는 다수의 게이트배선과, 각각은 상기 열라인에 위치하는 상기 화소에 연결되는 다수의 데이터배선과, 각각은 서로 이웃하는 상기 행라인에 상기 열라인 단위로 교대로 위치하는 상기 화소의 공통전극에 연결되는 다수의 공통배선을 포함하는 액정패널과;

상기 액정패널을 통과한 검출공통전압을 전달 받는 피드백바와;

상기 공통배선에 공통전압을 인가하는 공통전압구동부와;

상기 검출공통전압에 대응하여 보상공통전압을 생성하여 상기 공통전압구동부에 전달하는 공통전압피드백부를 포함하는 액정표시장치.

청구항 2

제 1 항에 있어서,

상기 공통전압구동부와 상기 피드백바는 상기 액정패널을 사이에 두고 서로타측에 위치하는 액정표시장치.

청구항 3

제 1 항에 있어서,

상기 공통배선과 상기 피드백바와 상기 게이트배선은 서로 연결되는 액정표시장치.

청구항 4

제 3 항에 있어서,

상기 공통배선과 상기 피드백바와 상기 게이트배선은 서로 연결하는 트랜지스터를 더욱 포함하고,
상기 트랜지스터의 게이트전극은 상기 게이트배선과 연결되고,
상기 트랜지스터의 소스전극은 상기 공통배선과 연결되고,
상기 트랜지스터의 드레인전극은 상기 피드백바와 연결되는 액정표시장치.

청구항 5

제 1 항에 있어서,

상기 공통배선은,

상기 서로 이웃하는 행라인 중 전단의 행라인에 위치하는 화소와 연결되는 전단배선과;

상기 서로 이웃하는 행라인 중 후단의 행라인에 위치하는 화소와 연결되는 후단배선

을 포함하는 액정표시장치.

청구항 6

제 1 항에 있어서,
상기 피드백바는 상기 진단배선과 연결되는
액정표시장치.

청구항 7

제 2 항에 있어서,
상기 게이트배선은, 상기 진단배선 및 후단배선 사이에 위치하며, 서로 중첩되지 않는 액정표시장치.

청구항 8

다수의 행라인과 열라인을 따라 매트릭스 형태로 배치되며, 각각은 스위칭트랜지스터와 횡전계를 형성하는 화소전극 및 공통전극을 포함하는 다수의 화소를 포함하는 액정패널을 포함하는 액정표시장치 구동방법에 있어서,

각각이 상기 행라인에 위치하는 상기 화소에 연결되는 다수의 게이트배선에 게이트전압을 순차적으로 인가하는 단계와;

상기 게이트전압의 인가에 동기하여, 각각이 상기 열라인을 위치하는 상기 화소에 연결되는 다수의 데이터배선에 대응되는 데이터전압을 인가하는 단계와;

각각이 서로 이웃하는 상기 행라인에 상기 열라인 단위로 교대로 위치하는 상기 화소의 공통전극에 연결되는 다수의 공통배선에 보상공통전압에 대응하여 생성된 공통전압을 순차적으로 반전시키면서 인가하는 단계를 포함하고,

상기 보상공통전압을 생성하는 단계는,

- ㄱ) 상기 액정패널을 통과한 검출공통전압을 검출하는 단계와;
- ㄴ) 상기 공통전압과 상기 검출공통전압을 비교하는 단계를 포함하는

액정표시장치 구동방법.

청구항 9

제 8항에 있어서,
상기 공통배선에 인가되는 공통전압은,
상기 공통배선과 연결되며 상기 이웃하는 행라인 중 전단의 행라인에 위치하는 화소에 인가되는 게이트전압에 동기하는
액정표시장치 구동방법.

청구항 10

제 8 항에 있어서,
상기 공통배선은,

상기 서로 이웃하는 행라인 중 전단의 행라인에 위치하는 화소와 연결되는 전단배선과;
 상기 서로 이웃하는 행라인 중 후단의 행라인에 위치하는 화소와 연결되는 후단배선
 을 포함하는 액정표시장치 구동방법.

청구항 11

제 10 항에 있어서,

상기 게이트배선은, 상기 전단배선 및 후단배선 사이에 위치하며, 서로 중첩되지 않는 액정표시장치 구동방법.

명세서

기술분야

[0001] 본 발명은 액정표시장치에 관한 것으로서, 보다 상세하게는, 횡전계형 액정표시장치의 공통전압의 스윙에 관한 것이다.

[0002]

배경기술

[0003] 정보화 사회가 발전함에 따라 화상을 표시하기 위한 표시장치에 대한 요구가 다양한 형태로 증가하고 있으며, 근래에는 액정표시장치(LCD : liquid crystal display), 플라즈마표시장치(PDP : plasma display panel), 유기전계발광소자 (OLED : organic light emitting diode)와 같은 여러가지 평판표시장치(flat display device)가 활용되고 있다.

[0004] 이들 평판표시장치 중에서, 액정표시장치는 소형화, 경량화, 박형화, 저전력 구동의 장점을 가지고 있어 현재 널리 사용되고 있다. 한편, 다수의 화소가 매트릭스형태로 배치되고, 이들 화소 각각에 스위칭트랜지스터가 형성된 액티브 매트릭스 타입 액정표시장치가 현재 널리 사용되고 있다.

[0005] 이와 같은 액정표시장치에는 통상 TN(Twisted Nematic) 액정이 주로 적용되어 왔다. 그런데, TN 액정표시장치는 공통전극과 화소전극이 수직전계에 의해 액정이 구동되기 때문에 상하좌우의 시야각에 따라 광투과율이 달라지는 특성이 나타나 대면적의 액정표시장치를 제작 하는데 제한이 있었다.

[0006] 전술한 바와 같은 문제를 해결하기 위하여 횡전계에 의해 액정을 구동시키는 횡전계형(In-Plane Switching : IPS) 액정표시장치가 제안되었다.

[0007] 횡전계형 액정표시장치는 수직전계의 의해 액정이 구동되는 액정표시장치에 비해 콘트라스트(Contrast), 그레이 인버전(Gray Inversion) 및 컬러 쉬프트(Color Shift) 등의 시야각 특성을 향상시킬 수 있으므로, 광시야각을 확보 할수 있게 되어 대면적의 액정표시장치의 제작에 널리 사용되고 있다.

[0008] 도 1은 일반적인 횡전계형 액정표시장치의 액정 패널(20)을 개략적으로 도시한 도면이다.

[0009] 도시한 바와 같이, 액정패널(20)에는, 횡라인(row line)방향을 따라 연장된 다수의 게이트배선(GL1 내지 GL3)과, 종라인(column line)방향을 따라 연장된 다수의 데이터배선(DL1 내지 DL3)과, 액정패널(20) 상에 횡방향으로 게이트배선(GL)과 교대로 배열된 다수의 공통배선(CL1 내지 CL3)이 형성되어 있다. 그리고, 게이트배선(GL)과 데이터배선(DL)이 서로 교차하여 화소(P)가 정의된다. 화소(P) 내에는, 게이트배선(GL) 및 데이터배선(DL)과 연결된 스위칭박막트랜지스터(T)가 형성되어 있다. 스위칭박막트랜지스터(T)는 화소전극과 연결되어 있다. 각 화소(P)는 화소전극과 횡전계를 형성하는 공통전극을 포함한다. 공통전극은 공통배선(CL)에 전기적으로 접속된다. 또한, 공통전극은 공통배선(CL)을 통해 전달되는 공통전압을 인가받게 된다. 이때, 공통배선(CL)의 일측은 공통적으로 연결되어 있어 모든 공통배선(CL)을 통해 동일한 공통전압이 인가된다. 화소전극과 공통전극 사이에 횡전계가 형성되어 액정을 구동하게 된다.

[0010] 화소전극과 공통전극 그리고 이들 전극 사이에 위치하는 액정은 액정커패시터(C1c)를 구성하게 된다. 한편, 각 화소(P)에는, 스토리지커패시터(Cst)가 더욱 구성되며, 이는 화소전극에 인가된 데이터전압을 다음 프레임

까지 저장하는 역할을 하게 된다.

- [0011] 게이트배선(GL)에는 펄스형태의 턴온전압, 즉 게이트 전압이 순차적으로 인가된다. 이에 따라, 스위칭박막트랜지스터(T)는 턴온되며, 이에 동기하여 데이터전압이 화소전극에 공급된다.
- [0012] 한편, 액정패널(20)의 액정에 지속적으로 일정한 전계가 인가될 경우에 액정이 열화되고, 직류전압 성분으로 인해 잔상이 발생하는 결과를 초래한다. 따라서, 액정의 열화를 방지하고, 직류전압 성분을 제거하기 위해서 공통전압을 기준으로 데이터전압을 고전위 전압과 저전위 전압을 반복되도록 인가하는데, 이와 같은 구동방식을 인버전(Inversion) 방식이라고 한다. (이하, 설명의 편의를 위해, 저전위 전압을 (-)(부극성)전압으로, 고전위 전압은 (+)(정극성)전압으로 칭한다.)
- [0013] 인버전 구동방식은 프레임 인버전 방식과, 라인 인버전 방식과, 도트 인버전 방식이 있다.
- [0014] 인버전 구동방식 중, 도트 인버전 방식은 플리커(Flicker)나 크로스토크(Crosstalk)와 같은 화면 왜곡에 대한 억제력이 다른 인버전 방식에 비해 뛰어나기 때문에 최근에는 도트 인버전 방식이 적용된 액정표시장치가 주로 제작되고 있다.
- [0015] 도 2는 도트 인버전 방식에서 화소(P)의 전압과형을 나타낸 예시도이다.
- [0016] 도 2와 같이, 도트 인버전 방식의 경우, 공통전압(Vcom)은 일정한 레벨의 직류전압으로 유지된다. 데이터전압(Vdata)은, 서로 인접하는 화소(P)별로 공통전압(Vcom)을 기준으로, 정극성 전압과 부극성 전압이 번갈아가며 인가되며, 매 프레임 단위로 공통전압(Vcom)을 기준으로 정극성 전압과 부극성 전압이 번갈아가며 인가된다.
- [0017] 즉, 도트 인버전 방식을 구동하기 위해서, 공통전압(Vcom)은 일정한 레벨의 정전압으로 인가되므로, 데이터전압(Vdata)의 전압레벨을 변동시켜야 한다. 따라서, 공통전압(Vcom)에 비해 소정 전압 레벨 이상으로 데이터전압(Vdata)을 인가해야 하고, 데이터전압(Vdata)을 공통전압(Vcom)을 기준으로 정극성과 부극성으로 스윙(Swing)시켜야 하므로, 데이터전압(Vdata)의 진폭(d)(정극성 전압과 부극성 전압의 차이 = 2 x 액정구동전압(Vp))의 제공에 소비전력이 비례하게 된다. 따라서 소비전력이 증가하게 되는 문제점이 있다.
- [0018] 기술한 문제점을 해결하기 위하여, 공통전압(Vcom)을 반전시켜 구동하는 횡전계형 방식 액정표시장치가 제작되고 있다.
- [0019] 그러나, 공통전압(Vcom)은 액정패널(20)을 통과함으로써, 액정패널(20)에 형성되는 저항 등의 요인에 의해서 공통전압 강하 현상이 발생하는데 일반적으로 이를 보상하지 않고 공통전압(Vcom)을 인가함으로써, 액정패널(20)이 안정적으로 구동되지 못하는 문제점이 있다.
- [0020] 이에 따라, 액정패널(20)의 화질이 저하되고, 소비전력이 증가하는 문제점이 있다.
- [0021]

발명의 내용

해결하려는 과제

- [0022] 본 발명은, 화질을 개선 할 수 있는 횡전계형 액정표시장치 및 그 구동방법을 재현하는데 그 과제가 있다.
- [0023] 더욱이, 공통전압을 보상함으로써, 액정패널에 안정적인 공통전압을 인가하고, 이에 따라 소비전력을 절감하는 횡전계형 액정표시장치 및 그 구동방법을 재현하는데 그 과제가 있다.
- [0024]

과제의 해결 수단

- [0025] 기술한 바와 같은 과제를 달성하기 위해, 다수의 행라인과 열라인을 따라 매트릭스 형태로 배치되며, 각각은 스위칭트랜지스터와 횡전계를 형성하는 화소전극 및 공통전극을 포함하는 다수의 화소와, 각각은 상기 행라인에 위치하는 상기 화소에 연결되는 다수의 게이트배선과, 각각은 상기 열라인에 위치하는 상기 화소에 연결되는 다수의 데이터배선과, 각각은 서로 이웃하는 상기 행라인에 상기 열라인 단위로 교대로 위치하는 상기 화소의 공통전극에 연결되는 다수의 공통배선을 포함하는 액정패널과; 상기 액정패널을 통과한 검출공통전압을 전달 받는 피드백부와; 상기 공통배선에 공통전압을 인가하는 공통전압구동부와; 상기 검출공통전압에 대응하여 보상공통전압을 생성하여 상기 공통전압구동부에 전달하는 공통전압피드백부를 포함하는 액정표시장치를

제공한다.

- [0026] 상기 공통전압구동부와 상기 피드백바는 상기 액정패널을 사이에 두고 서로타측에 위치한다.
- [0027] 상기 공통배선과 상기 피드백바와 상기 게이트배선은 서로 연결된다.
- [0028] 상기 공통배선과 상기 피드백바와 상기 게이트배선은 서로 연결하는 트랜지스터를 더욱 포함하고, 상기 트랜지스터의 게이트전극은 상기 게이트배선과 연결되고, 상기 트랜지스터의 소스전극은 상기 공통배선과 연결되고, 상기 트랜지스터의 드레인전극은 상기 피드백바와 연결된다.
- [0029] 상기 공통배선은, 상기 서로 이웃하는 행라인 중 전단의 행라인에 위치하는 화소와 연결되는 전단배선과; 상기 서로 이웃하는 행라인 중 후단의 행라인에 위치하는 화소와 연결되는 후단배선을 포함한다.
- [0030] 상기 피드백바는 상기 전단배선과 연결된다.
- [0031] 상기 게이트배선은, 상기 전단배선 및 후단배선 사이에 위치하며, 서로 중첩되지 않는다.
- [0032] 다수의 행라인과 열라인을 따라 매트릭스 형태로 배치되며, 각각은 스위칭트랜지스터와 횡전계를 형성하는 화소전극 및 공통전극을 포함하는 다수의 화소를 포함하는 액정패널을 포함하는 액정표시장치 구동방법에 있어서, 각각이 상기 행라인에 위치하는 상기 화소에 연결되는 다수의 게이트배선에 게이트전압을 순차적으로 인가하는 단계와; 상기 게이트전압의 인가에 동기하여, 각각이 상기 열라인을 위치하는 상기 화소에 연결되는 다수의 데이터배선에 대응되는 데이터전압을 인가하는 단계와; 각각이 서로 이웃하는 상기 행라인에 상기 열라인 단위로 교대로 위치하는 상기 화소의 공통전극에 연결되는 다수의 공통배선에 보상공통전압에 대응하여 생성된 공통전압을 순차적으로 반전시키면서 인가하는 단계를 포함하고, 상기 보상공통전압을 생성하는 단계는, ㄱ)상기 액정패널을 통과한 검출공통전압을 검출하는 단계와; ㄴ)상기 공통전압과 상기 검출공통전압을 비교하는 단계를 포함하는 액정표시장치 구동방법을 제공한다.
- [0033] 상기 공통배선에 인가되는 공통전압은, 상기 공통배선과 연결되며 상기 이웃하는 행라인 중 전단의 행라인에 위치하는 화소에 인가되는 게이트전압에 동기한다.
- [0034] 상기 공통배선은, 상기 서로 이웃하는 행라인 중 전단의 행라인에 위치하는 화소와 연결되는 전단배선과; 상기 서로 이웃하는 행라인 중 후단의 행라인에 위치하는 화소와 연결되는 후단배선을 포함한다.
- [0035] 상기 게이트배선은, 상기 전단배선 및 후단배선 사이에 위치하며, 서로 중첩되지 않는다.
- [0036]

발명의 효과

- [0037] 본 발명에 따른 IPS 액정표시장치는, 각각의 행라인별로 서로 교번하는 다수의 공통전압을 구동하고, 매 프레임마다 공통전압을 스윙하는 바, 데이터전압의 진폭 감소에 의한 소비전력을 절감 할 수 있다.
- [0038] 더욱이, 액정패널을 통과함으로써 발생하는 공통전압 강하 현상을 보상한 공통전압을 인가함으로써 액정패널을 보다 안정적으로 구동할 수 있는 효과를 제공한다.
- [0039]

도면의 간단한 설명

- [0040] 도 1은 종래의 횡전계형 액정표시장치를 나타낸 개략적인 단면도
- 도 2는 종래의 횡전계형 액정표시장치의 공통전압과 데이터전압의 관계를 나타낸 타이밍도
- 도 3은 본 발명의 실시예에 따른 횡전계형 액정표시장치를 나타낸 개략적인 단면도
- 도 4는 본 발명의 실시예에 따른 횡전계형 액정표시장치의 액정패널의 화소를 나타낸 개략적인 단면도
- 도 5는 본 발명의 실시예에 따른 횡전계형 액정표시장치의 게이트 배선 및 공통배선에 인가되는 전압신호를 나타낸 타이밍도
- 도 6은 본 발명의 실시예에 따른 횡전계형 액정표시장치의 데이터 전압의 인가 및 화면 디스플레이의 구현 방법
- 도 7는 본 발명의 또 다른 실시예에 따른 횡전계형 액정표시장치의 게이트 배선 및 공통배선에 인가되는 전압

신호를 나타낸 타이밍도

발명을 실시하기 위한 구체적인 내용

- [0041] 이하, 도면을 참조하여 본발명의 실시예를 설명한다.
- [0042] 도 3은 본발명의 실시예에 따른 횡전계형 액정표시장치를 개략적으로 도시한 도면이고, 도 4은 도 3의 액정패널을 도시한 도면이고, 도 5는 본 발명의 실시예에 따른 횡전계형 액정표시장치의 게이트 배선 및 공통배선에 인가되는 전압신호를 나타낸 타이밍도이다.
- [0043]
- [0044] 도시한 바와 같이, 본발명의 실시예에 따른 액정표시장치(100)는, 액정패널(200)과, 피드백바(feedback bar : FB)와, 백라이트(800)와, 구동회로부(D)를 포함한다.
- [0045]
- [0046] 액정패널(200)에는, 횡라인(row line)방향을 따라 연장된 다수의 게이트배선(GL)과, 종라인(column line)방향을 따라 연장된 다수의 데이터배선(DL)이 위치한다. 더욱이, 액정패널(200)은 횡방향으로 게이트배선(GL)을 사이에 두고, 이중 배선(dual line) 형태로 구성된 다수의 공통배선(CL)을 포함한다. 게이트배선(GL)과 데이터배선(DL)이 서로 교차하여, 매트릭스 형태의 화소(P)를 정의한다.
- [0047]
- [0048] 각 화소(P)는, 스위칭박막트랜지스터(T)와, 화소전극과, 공통전극과, 액정커패시터(C1c)와, 스토리지커패시터(Cst)를 포함한다.
- [0049] 스위칭박막트랜지스터(T)는 게이트배선(GL)과 데이터배선(DL)의 교차부에 형성된다. 또한, 행라인의 화소(P)들의 스위칭박막트랜지스터(T)는 동일한 게이트배선(GL)에 연결되어 있다. 화소전극은 스위칭박막트랜지스터(T)에 연결되며, 공통전극은 대응되는 공통배선(CL)에 연결된다. 화소전극과 공통전극은 동일한 기판에 형성되어 횡전계를 형성하여, 이들 사이에 위치하는 액정을 구동하게 된다. 액정커패시터(C1c)는 화소전극과 공통전극 그리고 이들 전극 사이에 위치하는 액정에 의해 구성된다. 스토리지커패시터(Cst)는 화소전극에 인가된 데이터전압을 다음 프레임까지 저장하는 역할을 한다.
- [0050]
- [0051] 피드백바(FB)는, 액정패널(200)의 일 측에 위치하여 공통배선(CL)으로부터 액정패널(200)을 통과한 공통전압(Vcom)을 전달 받는다. 이를 위해, 피드백바(FB)는 예를 들면, 공통전압(Vcom)이 인가되는 단의 타 측에 형성될 수 있다.
- [0052] 구체적으로 설명하면, 공통전압(Vcom)이 액정패널(200)의 일 측으로 인가될 경우, 피드백바(FB)는 액정패널(200)의 타 측에 형성된다.
- [0053] 도 1을 참조하여 보다 구체적으로 예를 들면, 공통전압(Vcom)이 액정패널(200)의 일 측인 우측으로 인가되면, 피드백바(FB)는 액정패널(200)의 좌측에 형성된다.
- [0054] 또한, 액정패널(200)의 데이터배선(DL)과 평행하게 열라인 방향으로 연장되도록 형성된다.
- [0055]
- [0056] 백라이트(800)는, 빛을 액정패널(200)에 공급하는 역할을 하게 된다. 백라이트(700)로서, 냉음극관형광램프(Cold Cathode Fluorescent Lamp : CCFL), 외부전극형광램프(External Electrode Fluorescent Lamp : EEFL), 발광다이오드(Light Emitting Diode : LED) 등이 사용될 수 있다.
- [0057]
- [0058] 구동회로부(D)는, 타이밍제어부(300)와, 게이트구동부(400)와, 데이터구동부(500)와, 공통전압구동부(600)와, 공통전압피드백부(800)를 포함할 수 있다.
- [0059]
- [0060] 여기서, 타이밍제어부(300)는, TV시스템이나 비디오카드와 같은 외부시스템으로부터 영상데이터신호(RGB)와,

수직동기신호(Vsync)와 수평동기신호(Hsync)와 클럭신호(CLK)와 데이터인에이블신호(DE) 등의 제어신호(TCS)를 입력 받게 된다. 한편, 도시하지는 않았지만, 이와 같은 신호들은, 타이밍제어부(310)에 구성된 인터페이스(interface)를 통해 입력될 수 있다.

- [0061] 또한, 타이밍제어부(300)는 입력된 제어신호(TCS)를 사용하여, 게이트구동부(400)를 제어하기 위한 게이트제어신호(GCS)와 데이터구동부(500)를 제어하기 위한 데이터제어신호(DCS)를 생성할 수 있다.
- [0062] 또한, 타이밍제어부(300)는, 외부의 시스템으로부터 영상데이터신호(RGB)를 전달받고, 이를 정렬하여 데이터구동부(500)에 전달하게 된다.
- [0063] 더욱이, 공통전압구동부(600)를 제어하기 위한 공통제어신호(CCS)를 생성하고, 또한, 공통전압피드백부(700)를 제어하기 위한 피드백제어신호(FCS)를 생성한다.
- [0064]
- [0065] 데이터구동부(500)는, 타이밍제어부(300)로부터 공급된 데이터제어신호(DCS)에 응답하여, 영상데이터신호(RGB)에 대응되는 데이터전압을 생성한다. 또한, 생성된 데이터전압을 해당 데이터배선(DL)에 출력한다.
- [0066] 따라서, 데이터구동부(330)는, 입력된 디지털포맷(digital format)의 영상데이터신호(RGB)에 대해, 감마전압을 이용하여 그 계조레벨에 대응되는 계조전압을 데이터전압으로서 출력할 수 있게 된다. 이처럼, 데이터구동부(500)는, 디지털포맷의 영상데이터신호(RGB)를, 아날로그포맷(analog format)의 영상데이터로 출력하게 된다. 이와 같이 출력된 데이터전압은 해당 데이터배선(DL)에 인가되어, 해당 화소(P)에 입력된다.
- [0067]
- [0068] 게이트구동부(400)는, 게이트제어신호(GCS)에 응답하여 다수의 게이트배선(GL)에 게이트전압을 순차적으로 인가할 수 있다. 예를 들면, 매 프레임 동안 다수의 게이트배선(GL)을 순차적으로 선택하고, 선택된 게이트배선(GL)에 대해 게이트전압을 출력하게 된다. 게이트전압에 의해, 해당 행라인에 위치하는 스위칭박막트랜지스터(T)는 턴온된다. 한편, 다음 프레임의 스캔시까지의 게이트배선(GL)에 턴오프전압이 공급되어, 스위칭박막트랜지스터(T)는 턴오프 상태를 유지하게 된다.
- [0069] 게이트구동부(400)는, IC 형태로 제작하여 액정패널(200)에 연결되거나, 액정패널(200)에 직접 형성될 수 있다. 게이트구동부(400)가 직접 액정패널(200)에 형성되는 방식은, 소위 GIP(Gate In Panel)방식이라고 불리워진다. 이와 같은 GIP방식에서는, 스위칭박막트랜지스터(T)와 게이트배선(GL)과 데이터배선(DL)을 포함하는 어레이소자를 액정패널(200)에 형성하는 과정에서, 게이트구동부(400)가 액정패널(200)에 직접 형성 될 수 있게 된다.
- [0070]
- [0071] 공통전압구동부(600)는, 공통제어신호(CCS)에 응답하여 공통배선(CL)에 대응하는 공통전압(Vcom)을 출력하게 된다.
- [0072] 이때, 공통전압피드백부(700)로부터 보상공통전압(CVcom)을 전달 받고, 대응하는 공통전압(Vcom)을 생성하여 공통배선(CL)으로 출력하게 된다.
- [0073]
- [0074] 공통전압피드백부(700)는, 피드백제어신호(FCS)에 응답하여 공통전압(Vcom)을 보상하기 위한 보상공통전압(CVcom)을 생성하고 이를 공통전압구동부(600)에 전달한다.
- [0075] 이때, 공통전압피드백부(700)는, 피드백부(FB)로부터 검출공통전압(DVcom)을 전달받고, 이에 대응하는 보상공통전압(CVcom)을 생성한다. 이에 대해서는 차후에 보다 상세하게 설명한다.
- [0076]
- [0077] 이하, 도 4 및 도 5를 참조하여, 본 발명의 횡전계형 액정표시장치 및 그 구동방법에 대해 보다 상세하게 설명한다.
- [0078] 공통배선(CL)은 두 개의 이웃하는 행라인에 위치하는 화소(P)들과 열라인 단위로 교대로 연결된다.
- [0079] 예를 들면, 제 2 공통배선(CL2)은, 제 1 행라인의 화소(P)들 중 홀수(또는 짝수) 번째 열에 위치하는 화소(P)들과 연결되며, 또한 제 2 행라인의 화소(P)들 중 짝수(또는 홀수) 번째 열에 위치하는 화소(P)와 연결된

다.

- [0080] 한편, 제 1 공통배선(CL1)은, 제 1 행라인에 위치한 화소(P)들 중 제 2 공통배선(CL2)에 연결되지 않은 화소(P)들과 연결된다. 한편, 도시하지는 않았지만, 마지막에 위치하는 공통배선(예를 들면, 제 n+1 번째 공통배선)은, 그 전단에 위치하는 공통배선(예를 들면, n 번째 공통배선)에 연결되지 않은 화소(P)들과 연결된다.
- [0081] 전술한 바와 같은 방식으로, 공통배선(CL)과 화소(P)의 연결관계가 이루어 질 수 있다.
- [0082]
- [0083] 이하, 공통배선(CL)과 화소(P)의 연결관계를 보다 상세하게 살펴본다.
- [0084] 전단배선(UL)은 이웃하는 두 개의 행라인 중 전단 행라인에 위치한 화소(P)와 연결된다. 후단배선(LL)은 이웃하는 두 개의 행라인 중 후단 행라인에 위치한 화소(P)와 연결된다. 예를 들면, 제 2 공통배선(CL2)의 전단배선(UL)은 제1 행라인에 위치한 화소(P)들과 연결되고, 후단배선(LL)은 제 2 행라인에 위치한 화소(P)들과 연결된다.
- [0085] 상기 전단배선(UL)과 후단배선(LL)은 일 측에서 서로 연결될 수 있다. 예를 들면, 게이트구동부(400)가 형성되지 않은 일 측에서 서로 연결될 수 있다.
- [0086] 한편, 게이트 배선(GL)과 공통배선(CL)은 서로 중첩되지 않도록 하는 것이 바람직하다. 구체적으로, 전단배선(UL)과 후단배선(LL) 사이에 게이트 배선(GL)이 평행하게 연장되며, 전단배선(UL)과 후단배선(LL)이 연결되는 부분은 게이트배선(GL)의 끝 단과 이격 되도록 형성하는 것이 바람직하다.
- [0087] 이는, 게이트배선(GL)과 공통배선(CL)이 서로 중첩되는 부분에서 발생하는 정전 용량 커플링(Capacitive Coupling) 효과를 방지하기 위함이다. 이를 통해서 공통전압(Vcom) 왜곡 현상을 줄이고 공통구동부(600)로부터 각각의 공통배선(CL)으로 안정적인 공통전압(Vcom)을 공급할 수 있다.
- [0088] 한편, 첫 번째 공통배선(CL1)과 마지막 번째 공통배선은, 전단배선(UL)과 후단배선(LL)과 같은 이중 배선 구조를 갖지 않을 수 있다. 예를 들면, 이들은 단일 배선의 형태로 구성될 수 있다.
- [0089]
- [0090] 도 5는, 본 발명의 실시예에 따른 횡전계형 액정표시 장치를 구동하기 위한 신호들의 타이밍도이다.
- [0091]
- [0092] 본 발명의 실시예에서는, 제 n(n은 자연수) 번째 게이트배선(GL)에 인가되는 게이트전압에 동기되어, 제 n + 1 번째 공통배선에 극성이 반전된 공통전압(Vcom)을 출력한다. 예를 들면, 제 2 공통배선(CL2)의 공통전압(Vcom)은, 제 1 게이트배선(GL1)에 인가되는 게이트전압에 동기되어 부(-)극성 전압에서 정(+극성 전압으로 반전된다.
- [0093] 이에 따라, 공통배선(CL)들에는, 1 수평주기(1H)만큼의 시간차를 두고 순차적으로 공통전압(Vcom)이 출력된다. 또한 후단의 공통배선의 공통전압(Vcom)은, 전단의 공통배선의 공통전압(Vcom)과 반대되는 극성을 갖도록 출력된다. 예를 들면, 제 1 공통배선(CL1)의 공통전압(Vcom)의 극성이 (+)에서 (-)으로 반전 된 후, 1H 지연 후에, 제 2 공통배선(CL2)의 공통전압(Vcom)의 극성이 (-)에서 (+)로 반전된다. 그리고, 제 3 공통배선(CL3)의 공통전압(Vcom) 극성은 (+)에서 (-)로 반전된다.
- [0094] 또한, 공통배선(CL)에 공급되는 공통전압(Vcom)은 일정한 주기로 극성이 반전된다. 예를 들면, 제 1 공통배선(CL1)에 부(-)극성의 공통전압(Vcom)이 인가되면, 예를 들어, 1 프레임 후에 정(+극성의 공통전압(Vcom)이 인가될 것이다.
- [0095] 즉, 본 발명의 경우, 공통구동부(600)가 공통전압(Vcom)을 순차적으로 출력한다. 따라서, 행라인들의 커플링 지속시간이 균일하게 되므로, 점진적인 상하 휘도차가 해결되는 효과가 더욱 있다.
- [0096] 또한, 본 발명의 실시예는, 도 5 및 6에 도시한 바와 같이, 데이터 전압(Vdata) 인가 뿐만 아니라 액정패널 상에서의 구현 또한 도트 인버전 방식으로 이루어진다. 이로 인해, 라인 인버전 방식임에 의해 발생하는 라인 플리커 현상과, 수평 분할 현상과, 수평 크로스토크 현상이 해결 될 수 있다.
- [0097]
- [0098] 여기서, 공통전압구동부(600)는, 보상공통전압(CVcom)에 대응하여 공통전압(Vcom)을 생성하고, 공통배선(CL)

에 출력한다. 보상공통전압(CVcom)이 보상된 공통전압(Vcom)을 인가한다.

- [0099] 구체적으로 설명하면, 액정패널(200)을 통과한 공통전압(Vcom)은 공통배선(CL)의 저항 등에 의해서, 액정패널(200)에 처음 인가한 공통전압(Vcom)보다 낮은 값을 갖게 된다.
- [0100] 다시 도 4를 참조하여 구체적으로 예를 들면, 공통전압(Vcom)이 액정패널(200)의 우측에서 인가된 경우, 액정패널(200)의 우측의 공통전압(Vcom)보다 액정패널(200)을 통과한 액정패널(200)의 좌측의 공통전압(Vcom)은 낮은 값을 갖는다.
- [0101] 즉, 공통전압출력단(V0)의 공통전압(Vcom)은 공통전압입력단(VI)의 공통전압(Vcom)보다 낮은 값을 갖는다. 여기서, 공통전압입력단(VI)은 예를 들면, 공통전압(Vcom)이 액정패널(200)을 통과하기 전인 액정패널(200)의 우측 부분을 나타내고, 공통전압출력단(V0)은 공통전압(Vcom)이 액정패널(200)을 통과한 후인 액정패널(200)의 좌측 부분을 나타낸다.
- [0102] 따라서, 액정패널(200)을 통과함으로써 발생하는 공통전압(Vcom) 강하를 보상하여 공통전압(Vcom)을 인가함으로써, 액정패널(200)을 안정적으로 구동하여야 한다.
- [0103] 즉, 보상공통전압(CVcom)은, 예를 들면, 공통전압입력단(VI)과 공통전압출력단(V0)의 차이 전압으로서, 액정패널(200)을 안정적으로 구동하기 위하여, 액정패널(200)을 통과함으로써 발생하는 공통전압 강하를 보상하기 위한 전압이다.
- [0104]
- [0105] 이하, 보상공통전압(CVcom)을 생성하는 방법에 대해서 보다 상세하게 설명한다.
- [0106] 먼저, 전술한 바와 같이, 공통전압피드백부(700)는, 피드백제어신호(FCS)에 응답하여 공통전압(Vcom)을 보상하기 위한 보상공통전압(CVcom)을 생성하고 이를 공통전압구동부(600)에 전달한다.
- [0107] 또한, 공통전압피드백부(700)는, 피드백바(FB)로부터 검출공통전압(DVcom)을 전달받고, 이에 대응하는 보상공통전압(CVcom)을 생성한다. 여기서, 공통전압피드백부(700)는, 예를 들면 공통전압구동부(800)로부터 액정패널(200)에 인가한 공통전압(Vcom)을 전달받고, 이를 보상공통전압(CVcom)을 생성하기 위한 기준전압으로서 이용할 수 있다.
- [0108]
- [0109] 보다 구체적으로 설명하면, 피드백바(FB)는 공통배선(CL)을 구성하는 전단배선(UL)과 후단배선(LL) 중 어느 하나의 배선과 연결되어, 액정패널(200)의 통과한 공통전압(Vcom)을 검출한다. 즉, 공통전압출력단(V0)의 공통전압을 검출하여 검출공통전압(DVcom)을 생성하게 된다. .
- [0110] 도 4를 참조하여 구체적으로 예를 들면, 피드백바(FB)는 전단배선(UL)과 연결될 수 있다.
- [0111] 또한, 피드백바(FB)는, 예를 들면, 게이트배선(GL)과 연결된다. 이는 다수의 게이트배선(GL)이 순차적으로 턴온 될 시, 해당 게이트배선(GL)에 대응하는 공통배선(CL)에 공통전압(Vcom)이 인가되는데, 이에 대응하여 공통전압출력단(V0)의 공통전압(Vcom)을 검출하기 위함이다.
- [0112] 즉, 게이트배선(GL)이 순차적으로 턴온 될 시, 대응하는 공통전압출력단(V0)의 공통전압(Vcom)을 전달 받기 위함이다.
- [0113]
- [0114] 이때, 다수의 게이트배선(GL)과 대응하는 공통배선(CL)과 피드백바(FB)를 연결하기 위하여 예를 들면 트랜지스터(transistor)를 사용할 수 있다.
- [0115] 여기서, 게이트배선(GL)과, 공통배선(CL)과, 피드백바(FB)를 연결하기 위한 트랜지스터를 제 1 트랜지스터(T1)로 칭한다.
- [0116] 구체적으로 설명하면, 제 1 트랜지스터(T1)는, 다수의 게이트배선(GL)에 각각 형성될 수 있다.
- [0117] 여기서, 제 1 트랜지스터(T1)의 게이트전극은 게이트배선(GL)에 연결되는데, 이는 해당 게이트배선(GL)에 예를 들면, 게이트하이전압이 인가 될 때 제 1 트랜지스터(T1)를 턴온하기 위함이다.
- [0118] 제 1 트랜지스터(T1)의 소스(source)전극은 예를 들면 공통배선(CL)과 연결되고, 제 1 트랜지스터(T1)의 드레인(drain)전극은 예를 들면 피드백바(FB)와 연결된다. 이에 따라, 다수의 게이트배선(GL)이 순차적으로 턴온

될 때, 대응하는 제 1 트랜지스터(T1)도 턴 온 됨으로써, 공통전압출력단(VO)의 공통전압(Vcom)을 피드백바(FB)로 전달할 수 있다.

- [0119] 즉, 피드백바(FB)는, 액정패널(200)을 통과한 공통전압(Vcom)을 검출하여 공통전압피드백부(700)에 전달한다.
- [0120] 여기서, 도시하지는 않았으나, 제 1 공통배선(CL1)의 예를 들면 전단배선(UL)도 피드백바(FB)와 연결되어, 액정패널(200)을 통과한 공통전압(Vcom)이 공통전압피드백부(700)에 전달된다.
- [0121]
- [0122] 공통전압피드백부(700)는, 공통전압구동부(600)로부터 공통전압(Vcom)을 전달 받는다. 여기서, 공통전압(Vcom)은 액정패널(200)을 통과하기 전의 공통전압(Vcom)을 말한다.
- [0123] 또한, 공통전압피드백부(700)는, 공통전압구동부(600)로부터 전달받은 공통전압(Vcom)과, 피드백바(FB)로부터 전달받은 검출공통전압(DVcom)에 대응하여 보상공통전압(CVcom)을 생성하고, 이를 공통전압구동부(700)에 전달한다.
- [0124] 구체적으로 설명하면, 전술한 바와 같이 보상공통전압(CVcom)은 예를 들면, 공통전압입력단(VI)의 공통전압(Vcom)과 공통전압출력단(VO)의 공통전압(Vcom)의 차이 전압이다.
- [0125] 따라서, 보상공통전압(CVcom)은, 예를 들면, 공통전압구동부(600)로부터 전달 받은 공통전압(Vcom)과 피드백바(FB)로부터 전달 받은 검출공통전압(DVcom)의 차이 전압을 구함으로써 생성될 수 있다.
- [0126]
- [0127] 또한, 생성된 보상공통전압(CVcom)은 공통전압구동부(600)로 전달된다.
- [0128] 이때, 보상공통전압(CVcom)은, 공통전압구동부(600)에서 예를 들면 다음 프레임의 공통전압(Vcom)을 생성할 시에 이용된다.
- [0129] 구체적으로 예를 들면, 공통전압구동부(600)로부터 전달 받은 현재 프레임의 공통전압(Vcom)과, 피드백바(FB)로부터 전달 받은 현재 프레임의 검출공통전압(DVcom)을 이용하여 보상공통전압(CVcom)을 생성한다. 즉, 액정패널(200)에 의해서 발생하는 공통전압 강하 정도를 판단하게 된다. 공통전압 강하 정도 즉, 보상공통전압(CVcom)을 다음 프레임에서 인가되는 공통전압(Vcom)을 생성시에 이용하여, 공통전압 강하 정도를 보상하게 된다.
- [0130]
- [0131] 이를 위해서, 예를 들면, 공통전압구동부(600)은 전달 받은 보상공통전압(CVcom)을 한 프레임 동안 저장하기 위하여 EEPROM 등의 저장 메모리를 포함할 수 있다.
- [0132] 또 다른 예로서, 공통전압피드백부(600)는, 생성된 보상공통전압(CVcom)을 공통전압구동부(600)에서 다음 프레임의 공통전압(Vcom)을 생성시에 보상공통전압(CVcom)을 전달할 수 있다. 이를 위하여, 공통전압피드백부(600)는 생성된 보상공통전압(Cvcom)을 한 프레임 동안 저장하기 위한 EEPROM 등의 저장 메모리를 포함할 수 있다.
- [0133] 전술한 바와 같은 예를 본발명의 일예로서, 설계자에 의해서 다양하게 설계될 수 있음은 당업자에게 자명하다.
- [0134]
- [0135] 즉, 본발명의 실시예에서는, 예를 들면, 현재 프레임에서 액정패널(200)에 인가된 공통전압(Vcom)과 검출보상전압(DVcom)을 이용하여 보상공통전압(CVcom)을 생성하고, 이를 다음 프레임에서 액정패널(200)에 인가되는 공통전압(Vcom) 생성시에 이용된다.
- [0136]
- [0137] 이하, 본발명의 실시예에 따른 데이터전압의 인가 방법에 대해서 살펴본다.
- [0138] 본 발명의 실시예에서는, 임의의 화소(P)에 극성이 반전된 형태의 데이터전압과 공통전압(Vcom)이 공급된다. 예를 들면, 임의의 화소(P)에 정(+)극성의 데이터 전압이 인가 될 때, 해당 공통배선에는 부(-)극성의 공통전압(Vcom)이 인가된다. 그리고, 임의의 화소(P)에 부(-)극성의 데이터 전압이 인가 될 때, 해당 공통배선에는 정(+)극성의 공통전압(Vcom)이 인가된다.

[0139] 따라서, 데이터구동부(500)의 출력 폭을 줄일 수 있는 바, 소비전력을 절감하는 효과가 있다.

[0140] 본 발명의 또 다른 실시예로, 도 7 에서 도시한 바와 같이, 공통전압(Vcom) 및 데이터전압(Vdata)의 타이밍을 조절하여, 수직 2 도트 인버전 방식으로 액정표시장치를 구동할 수 있다. 수직 2 도트 인버전 방식으로 구동하는 경우에는, 소비전력 및 발열을 보다 더 개선할 수 있는 효과가 있다.

[0141]

[0142] 전술한 본 발명의 실시예는 본 발명의 일예로서, 본 발명의 정신에 포함되는 범위 내에서 자유로운 변형이 가능하다. 따라서, 본 발명은, 첨부된 특허청구범위 및 이와 등가되는 범위 내에서의 본 발명의 변형을 포함한다.

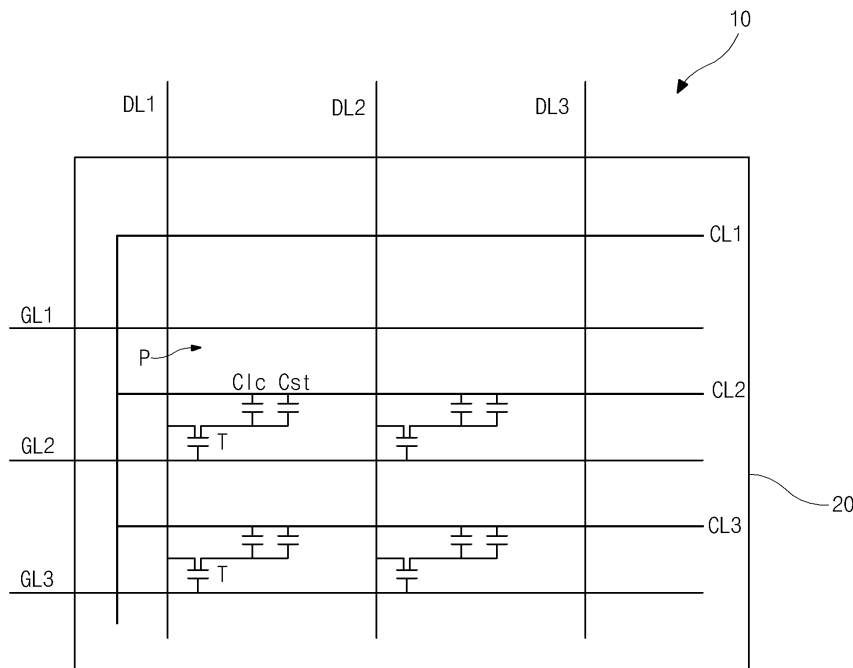
[0143]

부호의 설명

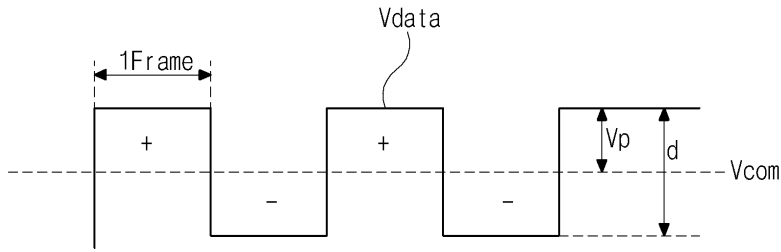
- [0144] 100 : 횡전계형 액정표시장치 200 : 액정패널
 400 : 게이트구동부 500 : 데이터구동부 600 : 공통전압구동부
 700: 공통전압피드백부
 FB : 피드백바
 CL : 공통배선 UL : 전단배선 LL : 후단배선
 Vcom : 공통전압 Vdata : 데이터전압

도면

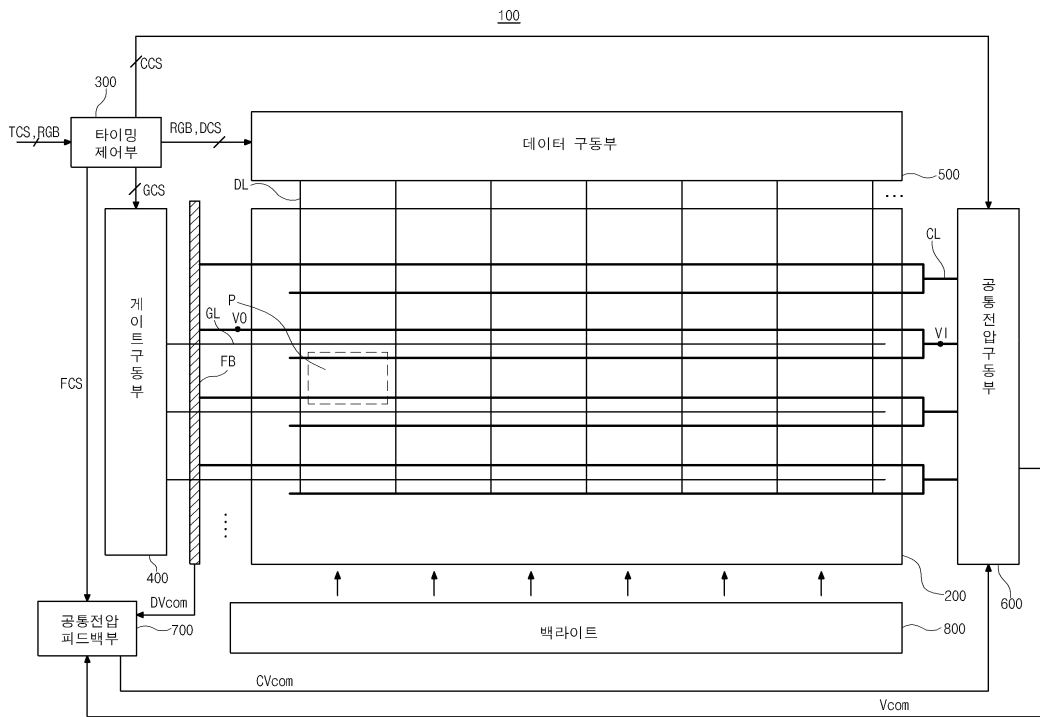
도면1



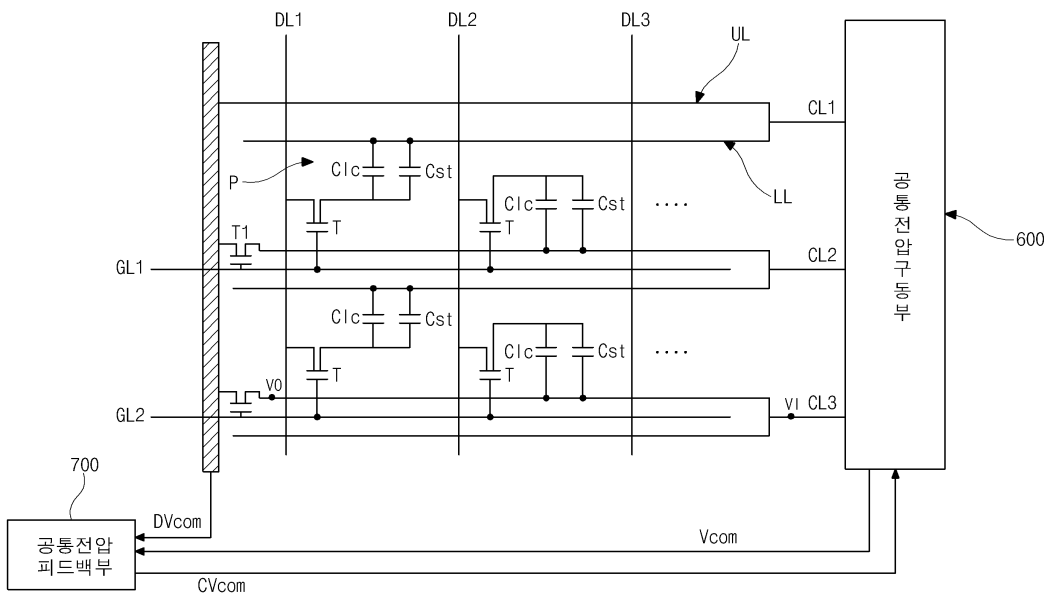
도면2



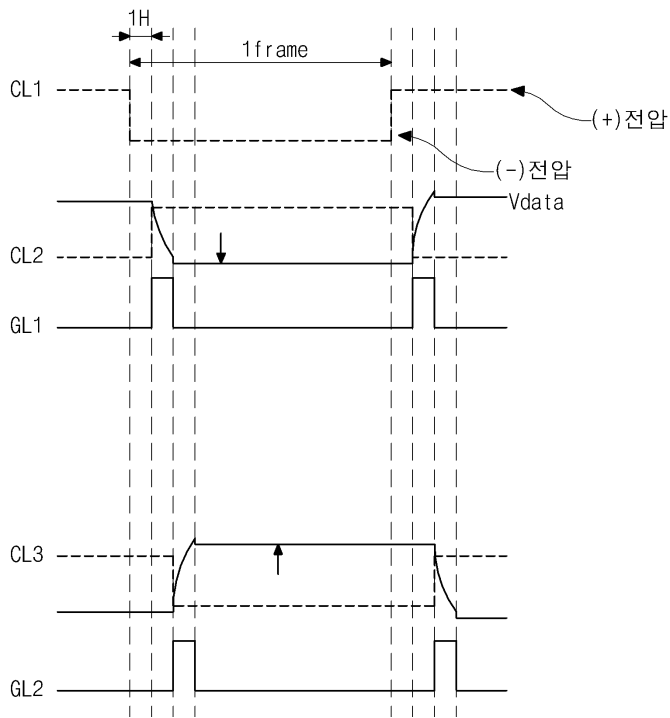
도면3



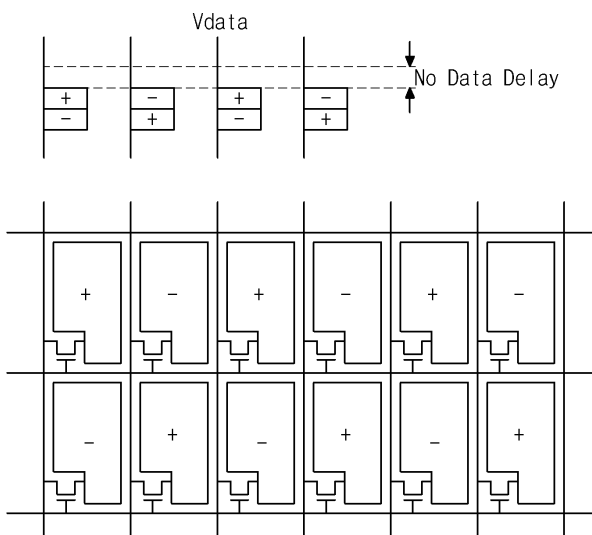
도면4



도면5



도면6



도면7

