



[B] (11) **KUULUTUSJULKAISU** 60472
UTLÄGGNINGSSKRIFT

C (45) Patentti myönnetty 11 01 1982
Patent meddelat

(51) Kv.lk.³/Int.Cl.³ H 04 B 3/04

SUOMI-FINLAND

(FI)

Patentti- ja rekisterihallitus
Patent- och registerstyrelsen

(21) Patentihakemus — Patentansöknin 750451
(22) Hakemispäivä — Ansökningsdag 18.02.75
(23) Alkuperäpäivä — Giltighetsdag 18.02.75
(41) Tullut julkiseksi — Blivit offentlig 20.08.75
(44) Nähtävöksiapanon ja kuul.julkaisun pvm. —
Ansökan utlagd och utl.skriften publicerad 30.09.81
(32)(33)(31) Pyydetty etuoikeus — Begärd prioritet 19.02.74

Saksan Liittotasavalta-Föbundsrepubliken
Tyskland(DE) P 2407954.7

- (71) Siemens Aktiengesellschaft, Berlin/München, DE; Wittelsbacherplatz 2,
D-8000 München 2, Saksan Liittotasavalta-Föbundsrepubliken Tyskland(DE)
- (72) Josef Dömer, Hohenschäftlarn, Saksan Liittotasavalta-Föbundsrepubliken
Tyskland(DE)
- (74) Berggren Oy Ab
- (54) PCM-regeneraattori - PCM-regenerator

Keksintö kohdistuu PCM-regeneraattoriin, jossa on tulomuuntaja, joka amplitudierottajan kautta on yhdistetty sekä vaihediskriminaattoriin että aikaerottajaan, johon aikaerottajaan on liitetty sekä pulssivahvistin että pulssimuokkaaja ja jonka vaihediskriminaattoriin on alipäästösuodattimen kautta yhdistetty tahtigeneraattori, jonka ulostulosta on yhteys aikaerottajaan ja vaihediskriminaattoriin.

Tämäntapaiset laitteet ovat tunnettuja. Julkaisussa "Nachrichtenübertragung", Hölzler und Thierbach, Springer-Verlag Berlin, Heidelberg, New York, 1966, sivut 498-503, erikoisesti kuviossa 18 sivulla 498 on selitetty tällainen regeneraattori, jonka tahtigeneraattori on reaktanssilla viritetty ja joka antaa värähtelyä taajuudella noin 90 MHz. Muita tämäntapaisia laitteita on selitetty lehdessä Technische Rundschau, n:o 9, 5.3.1971 sivuilla 9, 11 ja 13, DT-AS 1 961 950 ja DT-OS 2 004 036.

PCM-tekniikan laajentuessa esiintyy välttämättömyytenä tarve siirtää suurempi lukumäärä puhekanavia yhdellä PCM-siirtovälillä. Tämä vaatii

vastaavia laitteita, erikoisesti linjaregeneraattoreita, jotka voivat käsitellä hyvin suuria bittimääriä. Jotta tällöin voitaisiin pitää tarvittava laitteisto kohtuuden rajoissa, esiintyy samanaikaisesti vaatimus rakentaa mahdollisimman suuri osa PCM-laitteista integroitua tekniikkaa käyttäen. Tämä on tunnetuilla laitteilla nykyisen tekniikan mukaan mahdollista vain rajoitetussa laajuudessa.

Keksinnön tehtävänä on näin ollen kehittää PCM-regeneraattorikytkentä, joka soveltuu suurten bittimäärien käsittelyyn, siis joka soveltuu suuremmille taajuuksille ja joka mahdollistaa suurimman osan integroitua tekniikkaa käyttäen. Tällöin täytyy regeneraattorikytkennän voida työstää \sin^2 -puoliaaltosignaalin, jota pääasiassa käytetään tulosignaalinä, korkeammilla bittiluvuilla, koska vääristymän korjaus tällä signaalimuodolla varmentaa järjestelmän epäherkkyyden mahdollisimman suuressa mitassa häiriövaikutuksia, kuten termistä kohinaa ja ylikuulumista vastaan. Lisäksi on huomattava, että siirtoreitillä olevien regeneraattorien syötön tapahtuessa viestikaapelia pitkin, jokaisella näistä regeneraattoreista saa olla vain määrätty, maksimaalinen virrankulutus.

Tehtävä ratkaistaan keksinnön mukaisesti siten, että amplitudierottimessa on signaalitie positiivisille ja toinen signaalitie negatiivisille signaaleille ja kumpikin näistä molemmista signaaleista muodostuu emitterikytkennässä käytetystä kulloinkin kahden transistorin muodostamasta differenssivahvistimesta ja joiden kanta kulloinkin on yhdistetty tulomuuntajan toisiopuoleiseen liitäntään, jossa kulloinkin toisen differenssivahvistimen ulostulo on yhdistetty suoraan aikaerottimen sisääntuloon ja takaisinkytkentädiodin kautta aikaerottimen vastaavaan ulostuloon ja molempien differenssivahvistimien kollektorit keskenään ja zenerdiodin kautta virtageneraattorin ensimmäiseen sisäänmenoon, että vaihediskriminaattorissa on kaksi D-flip-floppia ja yksi virtageneraattori ja kummankin flip-flopin ohjausliitäntä on kulloinkin kytketty amplitudierottajan kulloisenkin differenssivahvistimen ulostuloon, että molempien D-flip-floppien D-sisäänmenot ovat yhdistetyt runkoon ja niiden Q-ulostulot kulloinkin yhdistetyt diodin kautta vastukseen, joka on yhdistetty virtageneraattorin toiseen sisäänmenoon, että virtavahvistin käsittää zenerdiodin kautta ensimmäiseen virranvahvistinsisäänmenoon yhdistetyn ja kahdesta npn-transistorista muodostuvan differenssivahvistimen, jonka ulostulo on yhdistetty virtavahvistinulostuloon ja että virtavahvistimessa

on emitterikytkennässä käytetty ja pnp-transistorista muodostuva vahvistinaste, jonka sisäänmeno on yhdistetty toiseen virtavahvistus-sisäänmenoon, jonka ulostulo on liitetty virtavahvistimen ulostuloon, että virtavahvistimen ulostulo on alipäästösuodattimen kautta yhdistetty tahtigeneraattorina toimivan, sinänsä tunnetun ohjatun kideoskillaattorin sisäänmenoon ja antaa tahtivärähtelyn suorakaidekorjaimen kautta aikaerottimeen ja tämän kautta molempien D-flip-floppien kellotuloihin.

Keksintö käyttää hyväkseen tietoa, että kyllästämättömässä käytössä työskentelevät transistoroidut kytkentäportaavat omaavat suhteellisen pienen virrankulutuksen ja että ne työskentelevät hyvin suuriin taajuuksiin saakka tyydyttävästi. Keksinnön edut ovat varsinkin siinä, että pitkälle ulottuvan integroitavuuden ansiosta ja TTL-kytkentöjen suoran ohjausmahdollisuuden tähden sovitustasteiden poisjääminen mahdollistaa kaikenkaikkiaan huomattavasti pienentyneen rakenneosa-tarpeen.

Jos regeneraattorikytkennän sisäänmenossa esiintyy vain yhden ainoan napaisuuden binäärisiä impulsseja, siis sellaisia ns. RZ-tyyppiä, saavutetaan keksinnön edelleenkehityksen kautta vieläkin pienempi osien tarve sikäli, että binääristen signaalien käsittelyä varten voidaan käyttää yksinkertaistettua amplitudierotinta, jossa on vain kahden transistorin muodostama differenssivahvistin, ja että tarvitaan yksinkertaistettu vaihediskriminaattori, joka sisältää vain yhden D-flip-floppin, jonka Q-ulostulo, ilman diodien väliinkytkentää on yhdistetty vastuksen kautta virtageneraattorin toiseen sisäänmenoon ja että tarvitaan yksinkertaistettu aikaerotin, joka sisältää vain yhden virtatien.

Keksintöä selostetaan seuraavassa viitaten piirustuksiin. Tällöin esittää

kuvio 1 PCM-regeneraattorin lohkokytkentää kaksinapaisia signaaleja varten,

kuvio 1a korjatun PCM-signaalin silmädiagramman PCM-regeneraattorin sisäänmenossa kuvioden 1 ja 2 mukaan,

kuvio 1b regeneroidun PCM-signaalin silmädiagrammaa PCM-regeneraattorin ulostulossa kuvioden 1 ja 2 mukaan,

kuvio 2 keksinnön mukaisen PCM-regeneraattorin yksityiskohtaista kyt-

kentäkaavaa,
 kuvio 3 PCM-regeneraattorin ensimmäistä impulssidiagrammaa kuvion 2 mukaan, PCM-sanaa "1-1-1-1-0" varten,
 kuvio 4 toista impulssidiagrammaa kuvion 2 mukaista PCM-sanaa "0-1-1-0" varten,
 kuvio 5 vaihediskriminaattorin ominaiskäyrää ilman takaisinkytkentädiodeja PCM-sanaa "0-1-1-0" varten ja
 kuvio 6 vaihediskriminaattorin ominaiskäyrää takaisinkytkentädiodeineen samaa PCM-sanaa varten.

Kuviossa 1 esitetty lohkokaavio käsittää keksinnön mukaisen PCM-regeneraattorin olennaiset osat. PCM-regeneraattorin tulopuolelle johdettu PCM-signaali 1 esiintyy tavallisesti \sin^2 -puoliaaltojen muodossa ja on esitetty kuviossa 1a. Esitys kuvion 1a mukaisesti on tehty silmädiagrammana ja se esittää päällekkäin kirjoitettuna, ajan funktiona kaikki määrättyssä kohdassa mahdolliset käyrämuodot, ts. kaikki mahdolliset muutokset bitistä toiseen, esim."1":stä "0":aan, "1":stä "-1":een jne.

PCM-generaattorin sisäänmenoon on yhdistetty tulomuuntaja, jonka toisiokäämissä on väliulosotto. Tulomuuntajan toisiokäämin molemmat liitännät ovat yhdistetyt amplitudierottimen AE molempiin sisäänmenoihin, joihin täten tuodaan PCM-signaalit. Amplitudierottimen AE esittää kynnysarvokytkintä, jonka kuviossa 1a arvoille +S ja -S merkityt kynnykset on asetettu puolelle positiivisesta ja puolelle negatiivisesta signaalin huippujännitteestä. Amplitudierottimessa AE tasasuunnataan positiiviset ja negatiiviset impulssit ja ne ovat käytettävissä erotettuina "+" ja "-"-merkityissä ulostuloissa sekä keskenään yhdistettynä ulostulossa "+-". Amplitudierottimen AE kaikki kolme ulostuloa ovat yhdistetyt vaihediskriminaattorin PD sisäänmenoihin, joka vertaamalla näitä tuotuja signaaleja suorakaidekorjaimesta RF saatuun tahtisignaaliin muodostaa säätöjännitteen, joka alipäästösuodattimen TPF kautta johdetaan tahtigeneraattoriin TG. Tahtigeneraattorissa TG on taajuuteen vaikuttavassa piirissä jännitteestä riippuva kapasitanssi, niin että tuotu jännite aiheuttaa tahtigeneraattorin antaman sinivärähtelyn taajuuden muutoksen. Tahtigeneraattorin ulostuloon on yhdistetty suorakaidekorjaimen RF sisäänmeno, joka muuttaa tuodut sinivärähtelyt suorakulmavärähtelyksi, tahtipulssiksi, jotka viedään vaihediskriminaattorille PD ja aikaerottimeen ZE. Täten syntyy suljettu säätöpiiri periaatteen "phased-locked-loop"

mukaisesti. Aikaerotin ZE saa amplitudierottimeen yhdistetyistä kahdesta, + ja - ulostulosta erikseen positiiviset ja negatiiviset impulssit ja antaa nämä, riippuen tuodusta suorakulmaisesta tahtivärsäntelystä kulloisenkin bitin keskiaikana, erikseen positiivisinä ja negatiivisinä impulsseina pulssivahvistimen PV molempiin sisäänmenoihin. Pulssivahvistimessa PV tapahtuu erikseen positiivisten ja negatiivisten impulssien vahvistus ja jälkeenytketyssä pulssikorjaimessa PF, jota on kuvattu muuntajalla, jolla on alipäästösuodattimen luonne, tapahtuu vahvistettujen impulssien muuttaminen sini-puoliaalloiksi.

Kuviossa 1b on esitetty toisena silmädiagrammana pulssimuotoilijan PF antama regeneroitu PCM-signaali, joka on käytettävissä siirtoa varten seuraavalla reittivälillä.

Kuvio 2 esittää yksityiskohtaisena kytkentäkaavana erilliset, kuvioista 1 tunnetut kytkentäkohdat. Välittömästi PCM-sisäänmenoon on liitetty tulomuuntaja, johon amplitudinerotin AE liittyy. Amplitudinerotin AE muodostuu 4:stä npn-transistorista T1...T4, jotka on kulloinkin koottu kahdeksi differenssivahvistimeksi (T1 + T2, T3 + T4). Toisiopuoleisesta tulomuuntajan EÜ välitosta asetetaan molemmista vastuksista R1, R2 muodostetun jännitteenjakajan avulla tulotransistorien T1, T3 toimintapiste. Molempien tulotransistorien T1, T3 kollektorit ovat yhdistetyt toisiinsa ja amplitudierottimen AE ulostuloon (+ -) kombinoituja positiivisia ja negatiivisia impulsseja varten; lisäksi johdetaan näihin kollektoreihin vastuksen R3 kautta käyttöjännite. Molempien differenssivahvistimien ulostulopuoleisten transistorien T2, T4 kollektoreista on erillisesti otettavissa tuodun PCM-signaalin positiiviset ja negatiiviset impulssit. Nämä kollektorit ovat sen vuoksi kulloinkin liitetyt aikaerottimen ZE ja vaihediskriminaattorin PD vastaavaan sisäänmenoon A, B ja lisäksi kulloinkin vastuksen kautta käyttöjännitteeseen. Kun molemmat tulopuolisten transistorien kannat ovat jännitteenjakajan kautta negatiivisessa etujännitteessä ja täten on asetettu yhteisesti amplitudikyynnys positiivisille ja negatiivisille impulsseille, ovat molempien lähtöpuoleisten transistorien kannat liitetyt keskijännitteeseen, + U1, tässä tapauksessa runkoon. Jännite-eroksi keskijännitteen + U1 ja syöttöjännitteen + U2 välille on valittu noin 5V, niin että molempien ulostulopuoleisten transistorien kollektoreille voidaan liittää suoraan TTL-rakennosia.

Tällä tavoin rakennetulla amplitudierottajalla on useita etuja, jotka ovat erityisesti siinä, että amplitudikynnys on lämpötilasta riippumaton, transistorit ohjattaessa TTL-rakenneseosia työskentelevät kylälämpötiloissa käytössä ja täten ne pienemmän virrankulutuksen ansiosta mahdollistavat lyhyet kytkentäajat ja npn-transistoreista ja vastuksista muodostetusta rakenteesta johtuen amplitudierottimen integrointi on helppo.

Amplitudierottimeen liittyy aikaerotin ZE, joka muodostuu kahdesta D-flip-flopista FA, FB, molemmista NAND-portista GA, GB ja kahdesta invertteriportaasta N1, N2. D-flip-floppien D-sisäänmenot muodostavat samalla aikaerottimen ZE sisäänmenot, jolloin ensimmäisen D-flip-flopin FA D-sisäänmeno on aikaerottimen ZE sisäänmenon A kautta yhdistetty amplitudierottimen positiivisen impulssijonon ulosmenon (+) kanssa ja toisen D-flip-flopin FB D-sisäänmeno aikaerottimen sisäänmenon B kautta yhdistetty amplitudierottimen ulosmenoon (-) negatiivisia impulsseja varten. Ensimmäisen D-flip-flopin FA ulostulo Q on NAND-portin GA kautta yhdistetty aikaerottimen ensimmäiseen ulostuloon ja toisen D-flip-flopin FB ulostulo Q on NAND-portin GB kautta yhdistetty aikaerottimen toiseen ulostuloon. Molempien NAND-porttien GA, GB toiset sisäänmenot ovat yhteydessä keskenään ja lisäksi invertteriin N2, jonka kautta tahtisignaalin johtaminen tapahtuu. Molemmat invertterit N1 ja N2 ovat kytketyt tahtisignaalien tulojohtoon peräkkäin, niiden välissä on liitäntä, josta otetaan käänteistahtisignaali, joka johdetaan aikaerottimen ZE molempien D-flip-floppien FA, FB asetusliitäntöihin.

Vaihediskriminaattori PD muodostuu varsinaisesta vaihediskriminaattorista ja virtageneraattorista J. Varsinainen vaihediskriminaattori käsittää molemmat D-flip-flopit FDA ja FDB, molemmat diodit D1 ja D2 ja yhden vastuksen. Tähän on toinen virtageneraattorin J sisäänmenoista liitetty, joka on yhdistetty toisen emitterikytkennässä käytetyn npn-transistorin T6 kantaan. Virtageneraattorin J toinen sisäänmeno on zenerdiodin Z2 kautta yhdistetty amplitudierottimen AE ulostuloon (+-) kombinoitua signaalia varten. Tämä virtageneraattorin J sisäänmeno on yhdistetty kahden npn-transistorin T7 ja T8 muodostaman differenssivahvistimen toisen transistorin T7 differenssivahvistimen kannalle. Toisen transistorin T8 kollektori muodostaa samalla differenssivahvistimen ulostulon. Tämä on yhdistetty transistorin T6 kollektoriin, siis emitteriasteen ulostuloon ja alipäästösuodat-

timen TPF sisäänmenoon.

Vaihediskriminaattori on siis rakenteeltaan sovitettu aikaerottimeen ZE, joten siis on tarkoituksenmukaista tarkastaa yhdessä molemmat rakenneryhmät toimintansa suhteen. Molemmissa rakenneryhmissä käytetään D-flip-floppia TTL-tekniikassa. Nämä kytkevät tuodun tahtiväräh-telyn positiivisella sivulla. Jatkuvassa tilassa tulee positiivi-isen tahtiluiskan pysyä bittien ajallisessa keskuksessa, ts. positiivisen impulssin ajallisessa keskustassa aikaerottimen molempien D-flip-floppien D-sisäänmenossa. Tällöin esiintyy bipolarin PCM-signaalin positiivinen puolialto positiivisena impulssina ensimmäisen D-flip-floppin FA D-sisäänmenossa aikaerottimessa ZE signaalina A ja bipolarin PCM-signaalin negatiivinen puolialto positiivisena impulssina toisen D-flip-floppin FB D-sisäänmenossa signaalina B. Samanaikaisesti johdetaan kulloinkin bipolarin PCM-signaali A, vast. B toiseen molemmista D-flip-floppista vaihediskriminaattorissa näiden asetteluliitännöiden S kautta, jolloin nämä D-flip-floppit valmistetaan vaihtokytkentään niihin johdetulla tahtivärähtelyllä. Jos nyt esiintyy positiivinen tahtiluiska, vaihtaa aikaerottimen ZE ensimmäinen D-flip-flop ja samanaikaisesti vaihediskriminaattorin PD ensimmäinen D-flip-flop tai aikaerottimen ZE toinen D-flip-flop FB ja vaihediskriminaattorin PD toinen D-flip-flop FDB loogisen tilan kulloisessakin ulostulossa Q. Sillä aikaa kun vaihediskriminaattorin molemmat D-flip-floppit FDA ja FDB viettäessä signaalit A ja B asetteluliitännöihin välittömästi käännetään näillä signaaleilla takaisin, tapahtuu aikaerottimen ZE molempien D-flip-floppien FA ja FB kääntäminen vasta seuraavalla tahtiluiskalla, joka tulee aikaisintaan bitinleveyden verran myöhemmin. Ulostuloimpulssien ajallinen kesto diskriminaattori-flip-floppien FDA ja FDB on täten, päin vastoin kuin ulostuloimpulssien kesto aikaerottimen D-flip-floppissa, suoraan riippuvainen tahtivärähtelyn vaiheasennosta. Tämä käy selväksi tarkastettaessa kuviota 3, joka paitsi PCM-tulosignaalia PCM 1 esittää selostettujen signaalien kulkua, tahtivärähtelyn H ja PCM-ulostulosignaalin PCM 2 kulkua. Kuvioista 3 havaitaan, että liian matalalla tahtitaajuudella, tahtivärähtelyn H positiivinen luiska liikkuu signaalin A, vast. B takaluiskan suuntaan. Tämän johdosta tulee molempiin diodeihin D1 ja D2 liitetty vaihediskriminaattorin ulostuloimpulssi KU yhä kapeammaksi, kun sen sijaan liian suurella tahtitaajuudella vastaavasti esiintyy tämän impulssin K leveneminen.

Tämä tahtivaiheesta suoraan riippuva diskriminaattori-ulostuloimpulssi muunnetaan emitterivahvistinasteessa, jossa on transistori T6, virtaimpulssiksi, jonka amplitudi on vakio. Vastakytkemällä samanaikaisesti ulostulosta (+-) amplitudierottajan yhdistetyille signaaleille saatujen ulostuloimpulssien C kanssa, jotka on zenerdiodin Z2 kautta kytketyssä transistorien T7 ja T8 muodostamassa differenssivahvistimessa muunnettu virtaimpulsseiksi amplitudilla J ja vakioleveydellä t1, syntyy molempien transistorien T6 ja T8 kollektorien yhdyspisteeseen signaali M. Tämä signaali M johdetaan alipäästösuodattimen TPF kautta tahtigeneraattoriin TG, ja se muuttaa jännitteen taajuutta määräävässä piirissä sijaitsevalle kapasitanssidiodille ja täten tahtigeneraattorin värähtelytaajuutta. Alipäästösuodatin TPF vaihediskriminaattorin ja tahtigeneraattorin välissä toimii tällöin ainoastaan virtaimpulssien suodattamiseksi ja säätöpiirivahvistuksen asettelussa ja se estää, että erillisimpulssi vaihediskriminaattorista PD ei pääse suoraan tahtigeneraattoriin TG1. Vakiintuneessa tilassa asettuu vaihediskriminaattorin toisten transistorien T6 ja T8 kollektorien yhdyspisteessä virtatasapaino, joka voidaan asettaa muuttamalla virta-amplitudia I kollektoripiirissä D6. Virta-amplitudin I muuttunut asettelu aikaansaa vastaavan muutoksen tahtivärähtelyn vaiheessa PCM-signaalin erillisten bittien suhteen.

Tahtigeneraattori on valmistettu kvartsi ohjattuna oskillaattorina jossa on lisäkapasitanssidiodi yksiasteisessa yhteiskantakytkennässä ja takaisinkytkentämuuntaja. Tahtigeneraattorin värähtelyamplitudin rajoitus tapahtuu sisäänmenotransistorin T10 kollektorikantamoinaiskäyrällä suorakaidemuuttajana RF vaikuttavassa, kahdesta npn-transistorista muodostetussa differenssivahvistimessa. Suorakaidemuuttajan ulostulotransistorista T11 voidaan välittömästi saada suorakulmamuotoinen tahtivärähtely, niin että suorakulmavärähtelyn kehitys voi edullisella tavalla tapahtua yksinkertaisessa ja vähän virtaa käyttävässä kytkennässä.

Aikaerottimen ZE molemmat D-flip-flopit antavat Q-ulostuloistaan molemmat impulssisarjat D, vast. E kulloinkin yhdelle NAND-porttien GA, vast. GB sisäänmenoista.

Vastaten tuotua tahtivärähtelyä antavat portit GA, vast. GB molemmille aikaerottimen ulostuloille puoli bittiä leveitä negatiivisia impuls-

seja, jotka kuviossa 3 on esitetty ja merkitty F, vast. G.

Aikaerottimen ZE ulostuloista saapuvat impulssit F, vast. G pulssivahvistimen molempiin sisäänmenoihin; tämä vahvistin muodostuu kahdesta pnp-transistorista ja vastaavista vastuksista ja se on rakennettu kytkentävahvistimeksi yhteisellä emitterivastuksella. Molempien transistorien kollektoripiiriin on liitetty pulssinmuodostaja PF, joka muodostuu muuntajasta määrättyllä vuodolla primääri- ja sekundääripuolten välillä, joka on laajennettu kondensaattoreilla primääri- ja sekundääripuolelle sijoitettuna kaapelin impedanssiin sovitetuksi alipäästösuodattimeksi. Pulssinmuotoilumuuntajan sekundääripuolella on saatavissa ulos kuviossa 3 "PCM-2" merkitty PCM ulosmenosignaali, vast. valmiina syötettäväksi kaapelireitille.

Signaalitien jakamisesta aikaerottimessa ja vaihediskriminaattorissa kahteen erilliseen signaalitiehen, pienenee työskentelytaajuus erillisillä signaaliteillä olevissa rakenneosissa. Tällä työskentelynopeuden pienenemisellä ja kyllästämättömässä käytössä työskentelevällä virtageneraattorilla mahdollistetaan toiminta hyvin suurilla bittitaajuuksilla.

Edellä selitetyssä PCM-regeneraattorissa voi määrättyillä PCM-signaaleilla vaihesäätöpiiri lyhytaikaisesti asettua väärään toimintapisteeseen, joka johtaa tahtivärähtelyn vaihehyppäyksiin. Jos esim. selitetyn PCM-regeneraattorin sisäänmenoon viedään valesatunnaisia impulssinäytteitä esim. pseudorandom-signaaleja takaisinkytketyistä siirtorekistereistä tai määrättyjä periodisia sanajonoja, joilla on vahvat spektraalilinjat tahtitaajuuden ensimmäisellä aliharmonisella, voi esiintyä määrätty väärä vaihe. Kuviossa 4 on esitetty eräässä kuviota 3 vastaavassa impulssidiagrammassa tämäläinen esimerkki. Kriittillisenä impulssimallina on valittu uusiintuva PCM sana 0-1-1-0, joka johtaa tällaiseen väärään vaiheasetteluun. Kuviossa 4 on esitetty molemmat mahdollisuudet, jotka molemmat voivat johtaa virtatasapainoon vaihediskriminaattorin ulostulossa ja täten merkitä kiinteätä vaiheasentoa. Tapauksessa a on vaiheensiirtyminen saapuvan bitin ja tahtivärähtelyn positiivisen luiskan välillä $\varphi = 180^\circ$ ja tapauksessa b on $\varphi = 0^\circ$.

Kuviossa 5 on esitetty vaihediskriminaattoriominaiskäyrä mainittua PCM-sanaa 0-1-1-0 varten, jolloin ensimmäisen stabiilin ominaiskäyrä-

osan vieressä, jossa on oikea vaihe STR, havaitaan toinen kiinteä ominaiskäyräosa väärine vaiheineen STF. Kuvion 5 mukainen ominaiskäyrä syntyy siten, että jatkuvasti vaihe ϕ saapuvan bitin ja tahtivärähtelyn positiivisen luiskan välillä muuttuu ja täten virta-aikatulo $I \cdot T$ vaihediskriminaattorin ulostulossa, nähtynä valitun PCM sanan valossa vastaavasti muuttuu. Koska ominaiskäyrän molemmissa osissa differentiaaliolosuhteilla on sama merkki, ovat molemmat ominaiskäyräosat stabiilit.

Laskennallinen tarkastelu osoittaa, että väärä vaihe voi asettua vasta sitten kiinteäksi, kun virta I vaihediskriminaattorin virtageneraattorin transistorin T6 kautta on enemmän kuin kaksinkertainen verrattuna virtaan virtageneraattorin differenssivahvistimen transistorin T8 kautta. Jotta vaiheen asettuminen toiselle väärän vaiheen omaavalle stabiilille ominaiskäyräosalle varmuudella vältettäisiin on keksinnön mukaisesti varattu lisäksi kaksi takaisinkytkentädiodia aikaerottajaan, jotka molemmissa aikaerottimen signaaliteistä yhdistävät ulostulon sisäänmenoon.

Tällä toimenpiteellä saavutetaan, kuten kuvio 6 esittää, että aikaisemmin stabiilista ominaiskäyräosasta, jossa on kuviota 5 vastaava väärä vaihe, syntyy epästabiili ominaiskäyräosa, jossa ominaiskäyrän differentiaalierotus tulee nolllaksi ja siten tämän johdosta stabiili käyttö käy mahdottomaksi.

Kuvion 6 yläosassa esitettyssä vaihediskriminaattoriominaiskäyrässä on lisäksi katkoviivoin esitetty ominaiskäyräosa, joka voi syntyä viiveajan noustessa tahtijakson kuudenteen osaan. Tämä, käytännöllisissä mittauksissa todettu T/6 hidastusaika syntyy signaalinkulkuajoista eri rakenneyksiköissä, mutta se ei vaikuta negatiivisesti kytkennän toimintaan, kuten kuvio 6 osoittaa. Lisäksi pienentävät molemmat takaisinkytkentädiodit kytkennän häiriöalttiutta. Ne estävät nimitäin sen, että kaksi samannapaista bittiä esiintyisi suoraan peräkkäin, koska ne salpaavat aikaerottajan ZE D-flip-flopien FA ja FB D-sisäänmenot vastaanotettuaan impulssin, seuraavan tahtiluiskan ilmestyessä.

Pienemmillä vaatimuksilla regeneraattorin taajuusvakuuden suhteen on kideoskillaattorin vaihtaminen LC-oskillaattoriin mahdollinen. Tässä tapauksessa esiintyy tahtivaiheen suurempi perusvärinä, joka automaattisesti aikaansaa stabiilin ominaiskäyräosan esiintymisen virhevai-

heisessa (STF kuviossa 5) vaihediskriminaattorissa. Tässä tapauksessa voidaan välttää takaisinkytkentädiodeja. Takaisinkytkentädiodeja ei-vät myöskään ole välttämättömiä, jos PCM sisääntulosignaali PCM 1 on olemassa sinipuoliaaltomuodossa tai binäärisenä RZ-signaalina.

Patenttivaatimukset

1. PCM-regeneraattori, jossa on tulomuuntaja, joka amplitudierottajan kautta on yhdistetty sekä vaihediskriminaattoriin että aikaerottajaan, johon aikaerottajaan on liitetty sekä pulssivahvistin että pulssimuokkaaja ja jonka vaihediskriminaattoriin on alipäästösuodattimen kautta yhdistetty tahtigeneraattori, jonka ulostulosta on yhteys aikaerottajaan ja vaihediskriminaattoriin, t u n n e t t u siitä, että amplitudierottajassa (AE) on signaalitie positiivisille ja toinen signaalitie negatiivisille signaaleille ja kumpikin näistä molemmista signaaleista on muodostunut emitterikytkennässä käytöstä ja kumpikin kahden transistorin (T1, T2; T3, T4) muodostamasta differenssivahvistimesta ja näistä kahdesta transistorista kulloinkin toisen transistorin kanta on liitetty tulomuuntajan toisiopuolen vastaavaan liitäntään, jolloin kulloinkin differenssivahvistimen ulostulo on yhdistetty aikaerottimen sisäänmenoon (ZE) suoraan ja takaisinkytkentädiodeja (D3, D4) kautta vastaavaan aikaerottimen (ZE) ulostuloon ja molempien differenssivahvistimien sisäänmenotransistorien (T1, T3) kollektorit toisiinsa ja zenerdiodin (Z2) kautta virtageneraattorin (J) ensimmäiseen sisäänmenoon, että vaihediskriminaattorissa (PD) on kaksi D-flip-floppia (FDA, FDB) ja yksi virtageneraattori (J) ja että kummankin D-flip-floppin (FDA, FDB) asettelutuloliitännät (S) kulloinkin on yhdistetty amplitudierottajan (AE) yhden differenssivahvistimen ulostuloon, että molempien D-flip-floppien (FDA, FDB) D-sisäänmenot on liitetty runkoon ja niiden Q-ulostulot kulloinkin yhden diodin (D1, D2) kautta yhdistetyt vastukseen, joka on yhdistetty virtageneraattorin toiseen sisäänmenoon, että virtavahvistimessa on zenerdiodin kautta ensimmäiseen virtavahvistinsisäänmenoon yhdistetty ja kahdesta npn-transistorista (T7, T8) muodostuva differenssivahvistin, jonka ulostulo on yhdistetty virranvahvistinulostuloon ja että virtavahvistimessa on emitterikytkennässä toimiva ja yhdessä pnp-transistorista (T6) muodostuva vahvistinaste, jonka sisäänmeno on yhdistetty virtavahvistimen toiseen sisäänmenoon ja jonka ulostulo on yhdistetty virtavahvistimen ulostuloon, että virtavah-

vistimen ulostulo on alipäästösuodattimen (TPF) kautta liitetty tahti-generaattorin sisäänmenona toimivaan, sinänsä tunnettuun ohjattavaan kideoskillaattoriin (TG), joka antaa tahtivärähtelyn suorakaide-muotoilijan (RF) kautta aikaerottimeen (ZE) ja tämän kautta vaihe-erottimen (PD) kummankin D-flip-flop (FDA, FDB) kellotuloon.

2. Patenttivaatimuksen 1 mukainen PCM-regeneraattori, t u n n e t t u siitä, että binääristen signaalien käsittelyä varten on varattu yksinkertaistettu amplitudierottaja, jossa on vain yksi, kahdesta transistorista muodostettu differenssivahvistin, että on varattu yksinkertaistettu vaihediskriminaattori, jossa on vain yksi D-flip-flop, jonka Q-ulostulo ilman diodien väliinkytkentää on yhdistetty vastuksen kautta virtageneraattorin toiseen sisäänmenoon ja että laitteessa on yksinkertaistettu aikaerottaja, jossa on vain yksi virtatie.

Patentkrav

1. PCM-regenerator innefattande en ingångstransformator, som via ett amplitudbestämningsorgan (AE) är förbunden med både en fasdiskriminator (PD) och ett tidbestämningsorgan (ZE), till vilket tidbestämningsorgan en pulsförstärkare (PV) och en pulsformare (PF) är anslutna samt till vilken fasdiskriminator en taktgenerator (TG) är ansluten via ett lågpassfilter (TPF), varvid en förbindning är anordnad från taktgeneratorns utgång till tidbestämningsorganet och till fasdiskriminators, k ä n n e t e c k n a d av att amplitudbestämningsorganet (AE) innefattar en signalväg för positiva och en signalväg för negativa signaler, varvid var och en av de båda signalvägarna är bildad av en differensförstärkare, som består av två i gemensam-emitteerterkoppling drivna transistorer (T1, T2 resp. T3, T4), och varvid basen i en av de båda transistorerna hos varje differensförstärkare är förbunden med en tillhörande anslutning på ingångstransformatorns (EÜ) sekundärsida, och varvid differensförstärkarnas utgångar dels är direkt förbundna med var sin ingång på tidbestämningsorganet (ZE) och dels via var sin återkopplingsdiod (D3, D4) är förbundna med var sin tillhörande utgång på tidbestämningsorganet (ZE), och varvid kollektorerna i ingångstransistorerna (T1, T3) hos de båda differensförstärkarna är förbundna med varandra och via en zenerdiod (Z2) är förbundna med en första ingång på en strömgenerator (J); att fasdiskriminators (PD) innefattar två D-vippor (FDA, FDB) och strömgeneratorn (J),

varvid en ställingång (S) på var och en av de båda D-vipporna (FDA, FDB) är förbunden med en utgång från en tillhörande differensförstärkare i amplitudbestämningsorganet (AE); att de båda D-vippornas (FDA, FDB) D-ingång är anslutna till jord och att deras Q-utgång via var sin diod (D1, D2) är hopkopplade vid ett motstånd, vilket är förbundet med en andra ingång på strömgeneratorn; att strömgeneratorn (J) innefattar en differensförstärkare, som via en zenerdiod är ansluten till den första strömgeneratoringången och som består av två NPN-transistorer (T7, T8) samt vars utgång är förbunden med strömgeneratorutgången; att strömgeneratorn innefattar ett förstärkarsteg, som är anordnat att drivas i emitterkoppling och som består av en PNP-transistor (T6) samt vars ingång är förbunden med den andra strömgeneratoringången och vars utgång är förbunden med strömgeneratorutgången; att strömgeneratorutgången via lågpassfiltret (TPF) är förbunden med ingången på en i och för sig känd styrbar kvartskristalloscillator (TG), som verkar såsom taktgenerator och avger en taktsignal eller klocksignal via en rektangelvågsformare (RF) till tidbestämningsorganet (ZE) och via detta till klockingångar på de båda D-vipporna (FDA, FDB) i fasdiskriminatorn (PD).

2. PCM-regenerator enligt kravet 1, k ä n n e t e c k n a d av att i och för bearbetning av binära signaler ett förenklat amplitudbestämningsorgan är anordnat, vilket endast innefattar en enda av två transistorer bestående differensförstärkare; att en förenklad fasdiskriminator är anordnad, vilken endast innefattar en enda D-vippa, vars Q-utgång utan mellankoppling av dioder via ett motstånd är förbunden med strömgeneratorns andra ingång; och att ett förenklat tidbestämningsorgan är anordnat, som endast innefattar en enda ström-väg.

Viitejulkaisuja-Anförda publikationer

-

Fig. 1

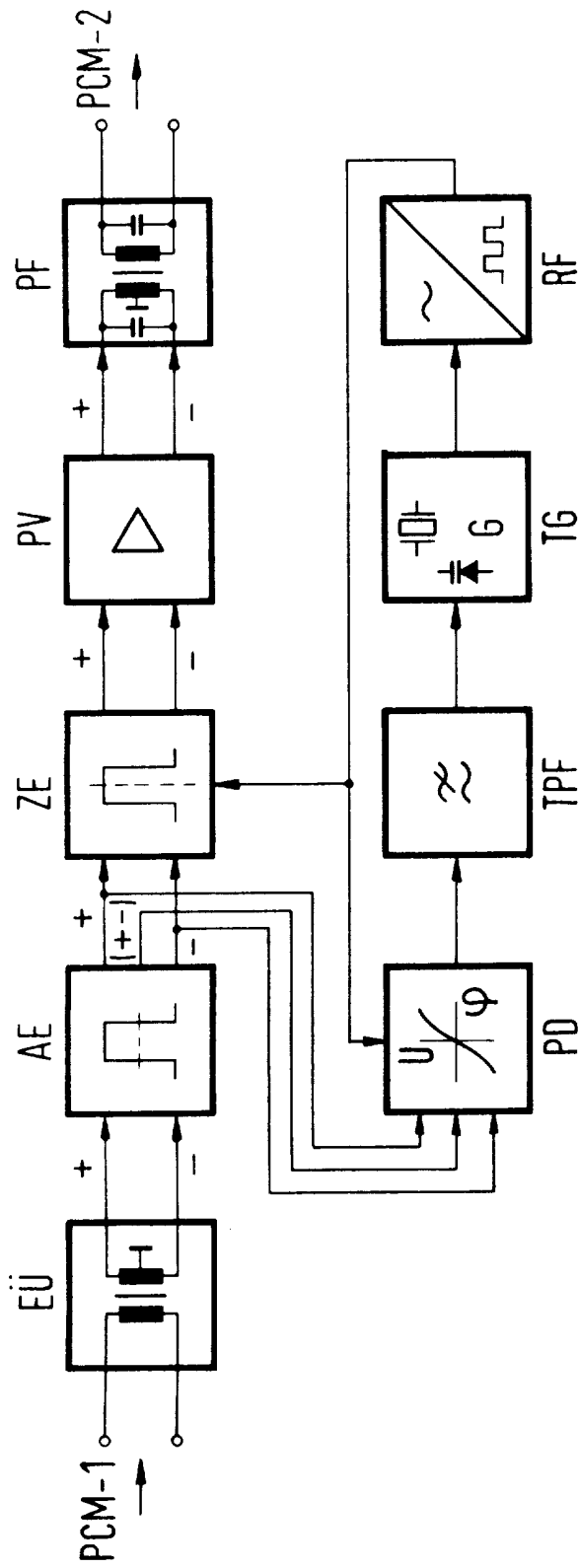


Fig. 1a

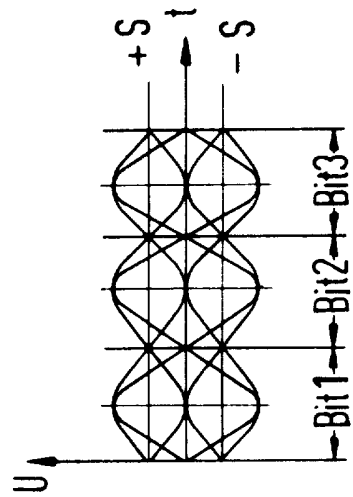


Fig. 1b

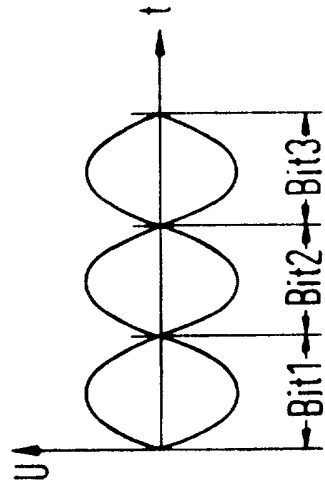


Fig. 2

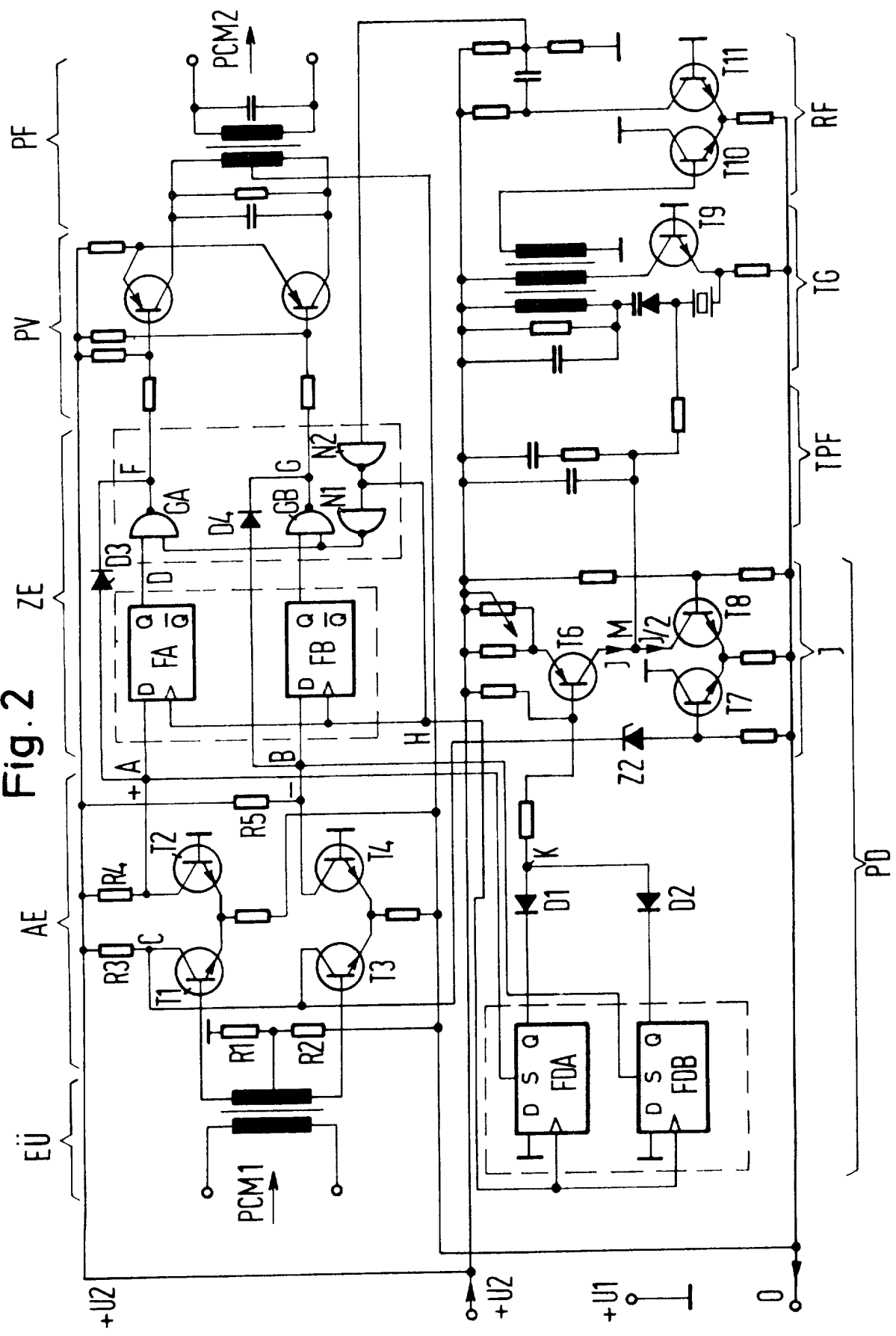


Fig.3

