



(12) 发明专利

(10) 授权公告号 CN 103107719 B

(45) 授权公告日 2015. 10. 21

(21) 申请号 201310053020. 0

审查员 张然

(22) 申请日 2013. 02. 19

(73) 专利权人 昂宝电子（上海）有限公司

地址 201203 上海市浦东新区张江高科技园
区华佗路 168 号商业中心 3 号楼

(72) 发明人 杨东泽 李淼 方烈义

(74) 专利代理机构 北京东方亿思知识产权代理
有限责任公司 11258

代理人 孙洋

(51) Int. Cl.

H02M 7/217(2006. 01)

H02M 3/335(2006. 01)

H02M 1/44(2007. 01)

(56) 对比文件

CN 101207336 A, 2008. 06. 25, 1-14.

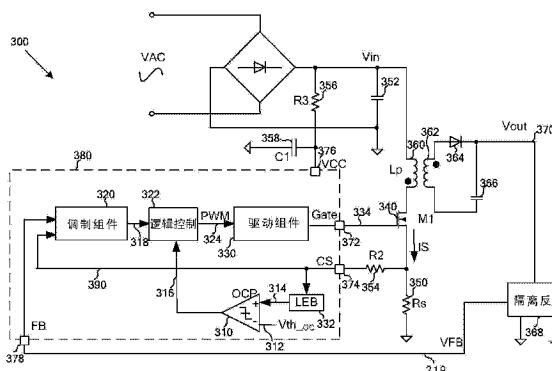
权利要求书6页 说明书9页 附图7页

(54) 发明名称

通过调节开关过程来减少电磁干扰的系统和方法

(57) 摘要

本发明公开了通过调节开关过程来减少电磁干扰的系统和方法。用于调整电源变换系统的系统和方法。一种用于调整电源变换系统的示例系统控制器包括信号生成器和驱动组件。信号生成器被配置为接收与电源变换系统的输出信号相关联的反馈信号和与流经电源变换系统的初级绕组的初级电流相关联的电流感测信号，并且至少基于与反馈信号和电流感测信号相关联的信息生成调制信号。驱动组件被配置为接收调制信号并且至少基于与调制信号相关联的信息向开关输出驱动信号。



1. 一种用于调整电源变换系统的系统控制器,该系统控制器包括:

信号生成器,被配置为接收与电源变换系统的输出信号相关联的反馈信号和与流经所述电源变换系统的初级绕组的初级电流相关联的电流感测信号,并且至少基于与所述反馈信号和所述电流感测信号相关联的信息生成调制信号;以及

驱动组件,被配置为接收所述调制信号并且至少基于与所述调制信号相关联的信息向开关输出驱动信号;

其中,所述驱动组件还被配置为:如果所述调制信号从第一逻辑电平变为第二逻辑电平,则在第一时间段期间将所述驱动信号的大小从第一大小值变为第二大小值以闭合所述开关,所述第一时间段大于零,

其中,所述驱动组件还被配置为:如果所述调制信号从所述第一逻辑电平变为所述第二逻辑电平,则以相对于时间的第一斜率将所述驱动信号的大小从所述第一大小值变为第三大小值,并且以相对于时间的第二斜率将所述驱动信号的大小从所述第三大小值变为所述第二大小值;

所述第二斜率的大小小于所述第一斜率;以及

所述第三大小值大于所述第一大小值并且小于所述第二大小值。

2. 如权利要求1所述的系统控制器,其中,所述第一斜率基本上等于无限大。

3. 如权利要求1所述的系统控制器,其中,所述驱动组件还被配置为:如果所述调制信号从所述第二逻辑电平变为所述第一逻辑电平,则在第二时间段期间将所述驱动信号的大小从第五大小值变为第四大小值以便断开所述开关,所述第二时间段大于零。

4. 如权利要求3所述的系统控制器,其中,所述第五大小值等于所述第二大小值。

5. 如权利要求3所述的系统控制器,其中:

所述驱动组件还被配置为:如果所述调制信号从所述第二逻辑电平变为所述第一逻辑电平,则以相对于时间的第三斜率将所述驱动信号的大小从所述第五大小值变为第六大小值,并且以相对于时间的第四斜率将所述驱动信号的大小从所述第六大小值变为所述第四大小值;

所述第四斜率的大小小于所述第三斜率;以及

所述第六大小值大于所述第四大小值并且小于所述第五大小值。

6. 如权利要求1所述的系统控制器,其中,所述信号生成器包括:

调制组件,被配置为接收所述反馈信号并且至少基于与所述反馈信号相关联的信息生成第一信号;以及

逻辑控制组件,被配置为接收所述第一信号并且至少基于与所述第一信号相关联的信息输出所述调制信号。

7. 如权利要求1所述的系统控制器,其中,所述第一逻辑电平对应于逻辑低电平,并且所述第二逻辑电平对应于逻辑高电平。

8. 一种用于调整电源变换系统的系统控制器,该系统控制器包括:

信号生成器,被配置为接收与电源变换系统的输出信号相关联的反馈信号和与流经所述电源变换系统的初级绕组的初级电流相关联的电流感测信号,并且至少基于与所述反馈信号和所述电流感测信号相关联的信息生成调制信号;以及

驱动组件,被配置为接收所述调制信号并且至少基于与所述调制信号相关联的信息向

开关输出驱动信号；

其中，所述驱动组件还被配置为：如果所述调制信号从第一逻辑电平变为第二逻辑电平，则在一时间段期间将所述驱动信号的大小从第一大小值变为第二大小值以断开所述开关，所述时间段大于零，

其中，所述驱动组件还被配置为：如果所述调制信号从所述第一逻辑电平变为所述第二逻辑电平，则：

以相对于时间的第一斜率将所述驱动信号的大小从所述第一大小值变为第三大小值，并且

以相对于时间的第二斜率将所述驱动信号的大小从所述第三大小值变为所述第二大值；

所述第二斜率小于所述第一斜率；以及

所述第三大小值小于所述第一大小值并且大于所述第二大小值。

9. 如权利要求 8 所述的系统控制器，其中，所述第一斜率基本上等于无限大。

10. 如权利要求 8 所述的系统控制器，其中，所述第一逻辑电平对应于逻辑高电平，并且所述第二逻辑电平对应于逻辑低电平。

11. 一种用于向耦合到电源变换系统的初级绕组的开关输出驱动信号的驱动组件，该驱动组件包括：

第一二极管，包括第一二极管端子和第二二极管端子；

第二二极管，包括第三二极管端子和第四二极管端子；

电容器，包括第一电容器端子和第二电容器端子；

电流源组件，包括第一源端子和第二源端子；以及

第一晶体管，包括第一晶体管端子、第二晶体管端子和第三晶体管端子；

其中：

所述第一源端子连接电源电压；

所述第二源端子被耦合到所述第二晶体管端子；

所述第三晶体管端子被耦合到所述第一二极管端子；

所述第二二极管端子被耦合到所述第三二极管端子和所述第一电容器端子；以及

所述第二电容器端子被耦合到所述第四二极管端子；

其中，所述驱动组件还包括：

第二晶体管，包括第四晶体管端子、第五晶体管端子和第六晶体管端子；以及

第三晶体管，包括第七晶体管端子、第八晶体管端子和第九晶体管端子；其中：

所述第四晶体管端子耦合到所述第一晶体管端子；

所述第五晶体管端子耦合到所述第三晶体管端子；

所述第六晶体管端子耦合到所述第二电容器端子并且接地；

所述第八晶体管端子耦合到所述第三二极管端子；以及

所述第九晶体管端子耦合到所述第四二极管端子；

其中，所述驱动组件还包括：

第四晶体管，包括第十晶体管端子、第十一晶体管端子和第十二晶体管端子；

其中，所述第十晶体管端子被耦合到所述第三晶体管端子和所述第五晶体管端子，并

且所述第十一晶体管端子被耦合到第一源端子,从所述第十二晶体管端子输出驱动信号,

其中,所述第一晶体管为P沟道场效应晶体管,第一晶体管端子、第二晶体管端子和第三晶体管端子分别对应于P沟道场效应晶体管的栅极、源极和漏极,第二晶体管、第三晶体管和第四晶体管为N沟道场效应晶体管,第四晶体管端子、第七晶体管端子以及第十晶体管端子对应于N沟道场效应晶体管的栅极,第五晶体管端子、第八晶体管端子以及第十一晶体管端子对应于N沟道场效应晶体管的漏极,而第六晶体管端子、第九晶体管端子以及第十二晶体管端子对应于N沟道场效应晶体管的源极,其中,第七晶体管端子接收控制信号。

12. 如权利要求11所述的驱动组件,还包括:

与门组件,包括第一输入端子、第二输入端子和第一输出端子;

比较器,包括第三输入端子、第四输入端子和第二输出端子;

第五晶体管,包括第十三晶体管端子、第十四晶体管端子和第十五晶体管端子;以及

第六晶体管,包括第十六晶体管端子、第十七晶体管端子和第十八晶体管端子,其中,第十八晶体管端子接地;

其中:

所述第十三晶体管端子耦合到所述第一输入端子;

所述第十四晶体管端子耦合到所述第十七晶体管端子;

所述第十五晶体管端子耦合到所述第十八晶体管端子;

所述第十六晶体管端子耦合到所述第一输出端子;以及

所述第二输出端子耦合到所述第二输入端子;

其中,所述第四输入端子被耦合到所述第十四晶体管端子和所述第十七晶体管端子;

其中,所述第十二晶体管端子被耦合到所述第十四晶体管端子和所述第十七晶体管端子;

其中,所述第三输入端子被配置为接收参考信号;以及

所述第四输入端子被配置为接收与所述驱动信号相关联的第一信号,

其中,所述第五晶体管和第六晶体管为N沟道场效应晶体管,第十三晶体管端子和第十六晶体管端子对应于N沟道场效应晶体管的栅极,第十四晶体管端子和第十七晶体管端子对应于N沟道场效应晶体管的漏极,第十五晶体管端子和第十八晶体管端子对应于N沟道场效应晶体管的源极。

13. 如权利要求12所述的驱动组件,其中,所述第一信号的大小与所述驱动信号成比例。

14. 如权利要求13所述的驱动组件,其中,所述第一信号是所述驱动信号。

15. 一种用于向耦合到电源变换系统的初级绕组的开关输出驱动信号的驱动组件,该驱动组件包括:

与门组件,包括第一输入端子、第二输入端子和第一输出端子;

比较器,包括第三输入端子、第四输入端子和第二输出端子;

第一晶体管,包括第一晶体管端子、第二晶体管端子和第三晶体管端子;以及

第二晶体管,包括第四晶体管端子、第五晶体管端子和第六晶体管端子;其中:

所述第一晶体管端子被耦合到所述第一输入端子;

所述第二晶体管端子被耦合到所述第五晶体管端子；
所述第三晶体管端子被耦合到所述第六晶体管端子；
所述第四晶体管端子被耦合到所述第一输出端子；以及
所述第二输出端子被耦合到所述第二输入端子，

其中，所述第四输入端子被耦合到所述第二晶体管端子和所述第五晶体管端子，所述第三输入端子被配置为接收参考信号；以及

所述第四输入端子被配置为接收与所述驱动信号相关联的第一信号，

其中，所述第一晶体管和第二晶体管是 N 沟道场效应晶体管，第一晶体管端子、第二晶体管端子和第三晶体管端子分别对应于 N 沟道场效应晶体管的栅极、漏极和源极，第四晶体管端子、第五晶体管端子和第六晶体管端子分别对应于 N 沟道场效应晶体管的栅极、漏极和源极，并且第六晶体管端子接地，

其中，所述驱动组件还包括：

第三晶体管，包括第七晶体管端子、第八晶体管端子和第九晶体管端子；

其中，所述第九晶体管端子被耦合到所述第二晶体管端子和所述第五晶体管端子，并输出驱动信号，

所述第三晶体管是 N 沟道场效应晶体管，第七晶体管端子、第八晶体管端子和第九晶体管端子分别对应于 N 沟道场效应晶体管的栅极、漏极和源极，

其中，第八晶体管端子连接电源电压，并且第七晶体管端子接收控制信号。

16. 如权利要求 15 所述的驱动组件，其中，所述第一信号的大小与所述驱动信号成比例。

17. 如权利要求 16 所述的驱动组件，其中，所述第一信号是所述驱动信号。

18. 一种用于调整电源变换系统的方法，该方法包括：

接收与电源变换系统的输出信号相关联的反馈信号和与流经所述电源变换系统的初级绕组的初级电流相关联的电流感测信号；

处理与所述反馈信号和所述电流感测信号相关联的信息；

至少基于与所述反馈信号和所述电流感测信号相关联的信息生成调制信号；

接收所述调制信号；

处理与所述调制信号相关联的信息；以及

至少基于与所述调制信号相关联的信息向开关输出驱动信号；

其中，用于至少基于与所述调制信号相关联的信息向开关输出驱动信号的处理包括：如果所述调制信号从第一逻辑电平变为第二逻辑电平，则在第一时间段期间将所述驱动信号的大小从第一大小值变为第二大小值以闭合所述开关，所述第一时间段大于零，

其中，用于至少基于与所述调制信号相关联的信息向开关输出驱动信号的处理包括：如果所述调制信号从所述第一逻辑电平变为所述第二逻辑电平，则

以相对于时间的第一斜率将所述驱动信号的大小从所述第一大小值变为第三大小值；以及

以相对于时间的第二斜率将所述驱动信号的大小从所述第三大小值变为所述第二大值；

所述第二斜率的大小小于所述第一斜率；以及

所述第三大小值大于所述第一大小值并且小于所述第二大小值。

19. 如权利要求 18 所述的方法, 其中, 所述第一斜率基本上等于无限大。

20. 如权利要求 18 所述的方法, 其中, 用于至少基于与所述调制信号相关联的信息向开关输出驱动信号的处理包括 : 如果所述调制信号从所述第二逻辑电平变为所述第一逻辑电平, 则在第二时间段期间将所述驱动信号的大小从第五大小值变为第四大小值以断开所述开关, 所述第二时间段大于零。

21. 如权利要求 20 所述的方法, 其中, 所述第五大小值等于所述第二大小值。

22. 如权利要求 20 所述的方法, 其中 :

用于至少基于与所述调制信号相关联的信息向开关输出驱动信号的处理包括 : 如果所述调制信号从所述第二逻辑电平变为所述第一逻辑电平, 则

以相对于时间的第三斜率将所述驱动信号的大小从所述第五大小值变为第六大小值 ; 并且

以相对于时间的第四斜率将所述驱动信号的大小从所述第六大小值变为所述第四大小值 ;

所述第四斜率的大小小于所述第三斜率 ; 以及

所述第六大小值大于所述第四大小值并且小于所述第五大小值。

23. 如权利要求 18 所述的方法, 其中, 所述第一逻辑电平对应于逻辑低电平, 并且所述第二逻辑电平对应于逻辑高电平。

24. 一种用于调整电源变换系统的方法, 该方法包括 :

接收与电源变换系统的输出信号相关联的反馈信号和与流经所述电源变换系统的初级绕组的初级电流相关联的电流感测信号 ;

处理与所述反馈信号和所述电流感测信号相关联的信息 ;

至少基于与所述反馈信号和所述电流感测信号相关联的信息生成调制信号 ;

接收所述调制信号 ;

处理与所述调制信号相关联的信息 ; 以及

至少基于与所述调制信号相关联的信息向开关输出驱动信号 ;

其中, 用于至少基于与所述调制信号相关联的信息向开关输出驱动信号的处理包括 : 如果所述调制信号从第一逻辑电平变为第二逻辑电平, 则在一时间段期间将所述驱动信号的大小从第一大小值变为第二大小值以断开所述开关, 所述时间段大于零,

其中, 用于至少基于与所述调制信号相关联的信息向开关输出驱动信号的处理包括 :

如果所述调制信号从所述第一逻辑电平变为所述第二逻辑电平, 则 :

以相对于时间的第一斜率将所述驱动信号的大小从所述第一大小值变为第三大小值 ; 并且

以相对于时间的第二斜率将所述驱动信号的大小从所述第三大小值变为所述第二大值 ;

所述第二斜率小于所述第一斜率 ; 以及

所述第三大小值小于所述第一大小值并且大于所述第二大小值。

25. 如权利要求 24 所述的方法, 其中, 所述第一斜率基本上等于无限大。

26. 如权利要求 24 所述的方法, 其中, 所述第一逻辑电平对应于逻辑高电平, 并且所述

第二逻辑电平对应于逻辑低电平。

通过调节开关过程来减少电磁干扰的系统和方法

技术领域

[0001] 本发明涉及集成电路。更具体地，本发明提供了用于减少电磁干扰(EMI)的系统和方法。仅仅作为示例，本发明已应用于电源变换系统。但是将认识到，本发明具有更广泛的应用范围。

背景技术

[0002] 随着现代电子技术的发展，越来越多的电子设备常常在同一工作环境中操作。在一些状况下，电子设备通常被放置得彼此非常靠近，并且因此电磁干扰(EMI)问题可能变得严重。世界上许多国家发布了针对电磁兼容性的标准，电磁兼容性通常被认为指示了产品品质。

[0003] 由于电源变换系统的诸如小尺寸、轻重量和高效率的优点，电源变换系统被广泛用于消费者电子(例如，便携设备)。图1是示出了传统开关模式变换系统的简化示图。开关模式变换系统100包括系统控制器180、开关140、电阻器150, 154和156、电容器152, 158和166、初级绕组160、次级绕组162、二极管164和隔离反馈组件168。系统控制器180包括比较器110、调制组件120、逻辑控制组件122、驱动组件130和前沿消隐(LEB)组件132。系统控制器180还包括端子172、174、176和178。

[0004] 例如，调制组件120从隔离反馈组件168接收反馈信号119并生成调制信号118。逻辑控制组件122接收调制信号118并输出由驱动组件130接收的信号124。驱动组件130通过端子172(例如，端子Gate)输出信号134以闭合(例如，接通)或断开(例如，关断)开关140。开关模式电源变换系统100根据输出负载动态地调节开关140的占空比以获得稳定的输出电压170。

[0005] 在另一示例中，比较器110接收并比较过流阈值信号112(例如， V_{th_oc})和电流感测信号114(例如， V_{cs})，并将过流控制信号116发送给逻辑控制组件122。当初级绕组的电流大于限制水平时，逻辑控制组件122输出信号124以便断开(例如，关断)开关140并且关闭开关模式电源变换系统100。

[0006] 图2是示出作为开关模式变换系统100一部分的传统驱动组件130的简化示图。如图2所示，驱动组件130包括与非门202和206、非门204和208以及两个晶体管210和212。例如，晶体管210是P沟道场效应晶体管(FET)并且晶体管212是N沟道FET。

[0007] 如果来自逻辑控制组件122的信号124为逻辑低电平，则与非门202输出逻辑高电平的信号214，并且与非门206输出逻辑低电平的信号216。非门208接收信号216并输出逻辑高电平的信号218。晶体管212响应于逻辑高电平的信号218而导通。晶体管210响应于逻辑高电平的信号214而截止。端子172(例如，端子Gate)处的信号134为逻辑低电平以使得开关140断开(例如，关断)。

[0008] 另一方面，如果来自逻辑控制组件122的信号124为逻辑高电平，则与非门206输出逻辑高电平的信号216，并且与非门202输出逻辑低电平的信号214。非门208输出逻辑低电平的信号218。晶体管212响应于逻辑低电平的信号218而截止。晶体管210响应于

逻辑低电平的信号 214 而导通。端子 172(例如, 端子 Gate) 处的信号 134 为逻辑高电平以使得开关 140 闭合(例如, 接通)。

[0009] 在开关 140 接通和关断过程期间可能产生强的 EMI, 开关 140 是系统 100 中 EMI 的主要源之一。可以采取一些措施来减少 EMI, 例如使用复杂的噪声滤波器、并行连接吸收装置、采用谐振技术以及实现高级保护屏蔽, 但是, 所有这些措施通常会增加系统成本和规模。另外, 频率抖动可被用来减少 EMI。频率抖动可以提高传导 EMI, 但是通常无法有效地减少辐射 EMI。因此, 改善用于减少 EMI 的技术变得非常重要。

发明内容

[0010] 本发明涉及集成电路。更具体地, 本发明提供了用于减少电磁干扰(EMI) 的系统和方法。仅仅作为示例, 本发明已应用于电源变换系统。但是将认识到, 本发明具有更广泛的应用范围。

[0011] 根据一个实施例, 一种用于调整电源变换系统的系统控制器, 该系统控制器包括信号生成器和驱动组件。信号生成器被配置为接收与电源变换系统的输出信号相关联的反馈信号和与流经所述电源变换系统的初级绕组的初级电流相关联的电流感测信号, 并且至少基于与所述反馈信号和所述电流感测信号相关联的信息生成调制信号。驱动组件被配置为接收所述调制信号并且至少基于与所述调制信号相关联的信息向开关输出驱动信号。所述驱动组件还被配置为: 如果所述调制信号从第一逻辑电平变为第二逻辑电平, 则在第一时间段期间将所述驱动信号的大小从第一大小值变为第二大小值以闭合所述开关, 所述第一时间段大于零。

[0012] 根据另一实施例, 一种用于调整电源变换系统的系统控制器, 该系统控制器包括信号生成器和驱动组件。信号生成器被配置为接收与电源变换系统的输出信号相关联的反馈信号和与流经所述电源变换系统的初级绕组的初级电流相关联的电流感测信号, 并且至少基于与所述反馈信号和所述电流感测信号相关联的信息生成调制信号。驱动组件被配置为接收所述调制信号并且至少基于与所述调制信号相关联的信息向开关输出驱动信号。所述驱动组件还被配置为: 如果所述调制信号从第一逻辑电平变为第二逻辑电平, 则在一时间段期间将所述驱动信号的大小从第一大小值变为第二大小值以断开所述开关, 所述时间段大于零。

[0013] 根据又一实施例, 一种用于向耦合到电源变换系统的初级绕组的开关输出驱动信号的驱动组件包括: 第一二极管, 包括第一二极管端子和第二二极管端子; 第二二极管, 包括第三二极管端子和第四二极管端子; 电容器, 包括第一电容器端子和第二电容器端子; 电流源组件, 包括第一源端子和第二源端子; 以及第一晶体管, 包括第一晶体管端子、第二晶体管端子和第三晶体管端子。所述第二源端子被耦合到所述第一晶体管端子。所述第三晶体管端子被耦合到所述第一二极管端子。所述第二二极管端子被耦合到所述第三二极管端子和所述第一电容器端子。所述第二电容器端子被耦合到所述第四二极管端子。

[0014] 根据又一实施例, 一种用于向耦合到电源变换系统的初级绕组的开关输出驱动信号的驱动组件包括: 与门组件, 包括第一输入端子、第二输入端子和第一输出端子; 比较器, 包括第三输入端子、第四输入端子和第二输出端子; 第一晶体管, 包括第一晶体管端子、第二晶体管端子和第三晶体管端子; 以及第二晶体管, 包括第四晶体管端子、第五晶体管端

子和第六晶体管端子。所述第一晶体管端子被耦合到所述第一输入端子。所述第二晶体管端子被耦合到所述第五晶体管端子。所述第三晶体管端子被耦合到所述第六晶体管端子。所述第四晶体管端子被耦合到所述第一输出端子。所述第二输出端子被耦合到所述第二输入端子。

[0015] 在一个实施例中，一种用于调整电源变换系统的方法包括：接收与电源变换系统的输出信号相关联的反馈信号和与流经所述电源变换系统的初级绕组的初级电流相关联的电流感测信号；处理与所述反馈信号和所述电流感测信号相关联的信息；以及至少基于与所述反馈信号和所述电流感测信号相关联的信息生成调制信号。此外，该方法包括：接收所述调制信号；处理与所述调制信号相关联的信息；以及至少基于与所述调制信号相关联的信息向开关输出驱动信号。用于至少基于与所述调制信号相关联的信息向开关输出驱动信号的处理包括：如果所述调制信号从第一逻辑电平变为第二逻辑电平，则在第一时间段期间将所述驱动信号的大小从第一大小值变为第二大小值以闭合所述开关，所述第一时间段大于零。

[0016] 在另一实施例中，一种用于调整电源变换系统的方法包括：接收与电源变换系统的输出信号相关联的反馈信号和与流经所述电源变换系统的初级绕组的初级电流相关联的电流感测信号；处理与所述反馈信号和所述电流感测信号相关联的信息；以及至少基于与所述反馈信号和所述电流感测信号相关联的信息生成调制信号。此外，该方法包括：接收所述调制信号；处理与所述调制信号相关联的信息；以及至少基于与所述调制信号相关联的信息向开关输出驱动信号。用于至少基于与所述调制信号相关联的信息向开关输出驱动信号的处理包括：如果所述调制信号从第一逻辑电平变为第二逻辑电平，则在一时间段期间将所述驱动信号的大小从第一大小值变为第二大小值以断开所述开关，所述时间段大于零。

[0017] 取决于实施例，可以获得一个或多个益处。参考下面的详细描述和附图可以全面地理解本发明的这些益处以及各个另外的目的、特征和优点。

附图说明

[0018] 图 1 是示出传统的开关模式变换系统的简化示图。

[0019] 图 2 是示出作为如图 1 所示的开关模式变换系统一部分的传统驱动组件的简化示图

[0020] 图 3 是示出根据本发明一个实施例的电源变换系统的简化示图。

[0021] 图 4 是示出根据本发明一个实施例的作为如图 3 所示的电源变换系统一部分的驱动组件的简化示图。

[0022] 图 5 是示出根据本发明另一个实施例的作为如图 3 所示的电源变换系统一部分的驱动组件的简化示图。

[0023] 图 6 是示出根据本发明又一个实施例的作为如图 3 所示的电源变换系统一部分的驱动组件的简化示图。

[0024] 图 7 是根据本发明又一实施例的包括如图 6 所示的驱动组件的电源变换系统的简化时序图。

且体实施方式

[0025] 本发明涉及集成电路。更具体地，本发明提供了用于减少电磁干扰(EMI)的系统和方法。仅仅作为示例，本发明已应用于电源变换系统。但是将认识到，本发明具有更广泛的应用范围。

[0026] 图3是示出根据本发明一个实施例的电源变换系统的简化示图。该示图仅仅是示例，其不应当不当地限制权利要求的范围。本领域技术人员将认识到许多变体、替换和修改。电源变换系统300包括系统控制器380、开关340、电阻器350,354和356、电容器352,358和366、初级绕组360、次级绕组362、二极管364和隔离反馈组件368。系统控制器380包括比较器310、调制组件320、逻辑控制组件322、驱动组件330和LEB组件332。系统控制器380还包括端子372、374、376和378。

[0027] 根据一个实施例，调制组件320接收来自隔离反馈组件368的反馈信号319和来自端子374(例如，端子CS)的信号390，并生成调制信号318。例如，逻辑控制组件322接收调制信号318并输出由驱动组件330接收的信号324。在另一示例中，驱动组件330通过端子372(例如，端子Gate)输出信号334以闭合(例如，接通)或断开(例如，关断)开关340。在又一示例中，电源变换系统300根据输出负载动态地调节开关340的占空比以获得稳定的输出电压370。在又一示例中，比较器310接收并比较过流阈值信号312(例如， V_{th_o})和电流感测信号314(例如， V_{CS})，并将过流控制信号316发送给逻辑控制组件322。例如，当初级绕组的电流大于限制水平时，逻辑控制组件322输出信号324以便断开(例如，关断)开关340并且关闭电源变换系统300。

[0028] 例如，当逻辑控制组件322将信号324从逻辑低电平变为逻辑高电平时，驱动组件330逐渐增大信号334的大小以便减慢开关340的接通过程，从而减少因开关340的接通引起的EMI。作为另一示例，当逻辑控制组件322将信号324从逻辑高电平变为逻辑低电平时，驱动组件330逐渐减小信号334的大小以便减慢开关340的关断过程，从而减少因开关340的关断引起的EMI。

[0029] 如上面描述并在此进一步强调的，图3仅仅是示例，其不应当不当地限制权利要求的范围。本领域技术人员将认识到许多变体、替换和修改。例如，调制组件320接收来自LEB组件332的信号314(例如， V_{CS})，而非来自端子374(例如，端子CS)的信号390。

[0030] 图4是示出根据本发明一个实施例的作为电源变换系统300一部分的驱动组件330的简化示图。该示图仅仅是示例，其不应当不当地限制权利要求的范围。本领域技术人员将认识到许多变体、替换和修改。驱动组件330包括与非门402和406、非门404和408、晶体管410,412,420,422和434、电流源424、二极管428和432以及电容器430。例如，晶体管420是P沟道FET，并且晶体管410,412,422和434是N沟道FET。在另一示例中，二极管428和432是齐纳二极管。

[0031] 根据一个实施例，如果信号324从逻辑高电平变为逻辑低电平，则来自与非门402的信号414变为逻辑高电平，并且来自与非门406的信号416变为逻辑低电平。例如，非门408接收信号416并输出逻辑高电平的信号418。在另一示例中，晶体管412(例如，N2)响应于逻辑高电平的信号418而导通。在又一示例中，响应于逻辑高电平的信号414，晶体管420(例如，P1)截止并且晶体管422(例如，N3)导通。在又一示例中，晶体管410(例如，N1)的栅极端子处的信号438减小并且晶体管410(例如，N1)截止。在又一示例中，端子

372(例如, Gate) 处的信号 334 为逻辑低电平以使得开关 340 断开(例如, 关断)。在又一示例中, 晶体管 434(例如, N4) 响应于信号 436 而导通, 信号 436 是信号 324 的互补信号。在又一示例中, 电容器 430 通过晶体管 434 被放电。在又一示例中, 当信号 324 为逻辑低电平时, 信号 436 为逻辑高电平。

[0032] 根据另一实施例, 如果信号 324 从逻辑低电平变为逻辑高电平, 则来自与非门 406 的信号 416 变为逻辑高电平并且来自与非门 402 的信号 414 变为逻辑低电平。例如, 非门 408 输出逻辑低电平的信号 418, 并且作为响应, 晶体管 412(例如, N2) 截止。在另一示例中, 响应于逻辑低电平的信号 414, 晶体管 422(例如, N3) 截止并且晶体管 420(例如, P1) 导通。在又一示例中, 晶体管 434(例如, N4) 响应于逻辑低电平的信号 436 而导通。在又一示例中, 电容器 430 响应于由电流源 424 提供的电流 440 通过二极管 428(例如, D1) 被充电。在又一示例中, 晶体管 410(例如, N1) 的栅极端子处的信号 438 的大小减小并且信号 438 的增大速率受电容器 430 的电容和电流 440 的影响。在又一示例中, 响应于信号 438 的增大, 端子 372(例如, Gate) 处的信号 334 的大小增大。在又一示例中, 一旦信号 334 达到预定大小, 则开关 440 闭合(例如, 接通)。

[0033] 在一些实施例中, 适当调节电容器 430 的电容和电流 440 就可以影响闭合开关 440 的速度(例如, $di/dt, dv/dt$), 从而减少在闭合开关 440 的过程期间生成的 EMI。例如, 当电容器 430 中的压降达到特定电压时, 齐纳二极管 432 击穿。在另一示例中, 晶体管 410 的栅极端子通过电流 440 被充电, 并且信号 438 的大小快速增大, 以使得当开关 440 从断开(例如, 关断) 变为闭合(例如, 接通) 时 I/V 重叠的时段减小。

[0034] 图 5 是示出根据本发明另一实施例的作为电源变换系统 300 一部分的驱动组件 330 的简化示图。该示图仅仅是示例, 其不应当不当地限制权利要求的范围。本领域技术人员将认识到许多变体、替换和修改。驱动组件 330 包括与非门 502 和 504、与门 512、非门 506、晶体管 510, 514 和 516 以及比较器 508。例如, 晶体管 510, 514 和 516 是 N 沟道 FET。

[0035] 根据一个实施例, 如果信号 324 从逻辑低电平变为逻辑高电平, 则来自与非门 502 的信号 524 变为逻辑高电平, 并且来自与非门 504 的信号 526 变为逻辑低电平。例如, 与门 512 接收信号 526 并输出逻辑低电平的信号 528。在另一示例中, 晶体管 510(例如, N1) 响应于逻辑高电平的信号 524 而导通, 并且晶体管 516(例如, N2) 响应于逻辑低电平的信号 526 而截止。在又一示例中, 响应于逻辑低电平的信号 528, 晶体管 514(例如, N3) 截止。在又一示例中, 端子 372(例如, 端子 Gate) 处的信号 334 变为逻辑高电平, 以使得开关 340 从断开(例如, 关断) 变为闭合(例如, 接通)。

[0036] 根据另一实施例, 如果信号 324 从逻辑高电平变为逻辑低电平, 则来自与非门 504 的信号 526 变为逻辑高电平并且来自与非门 502 的信号 524 变为逻辑低电平。例如, 晶体管 510(例如, N1) 响应于逻辑低电平的信号 524 而截止, 并且晶体管 516(例如, N2) 响应于逻辑高电平的信号 526 而导通。在另一示例中, 比较器 508 接收信号 334 和参考信号 530(例如, V_{ref}) 并且输出信号 532。在又一示例中, 如果信号 334 的大小大于参考信号 530, 则信号 532 为逻辑高电平。在又一示例中, 响应于逻辑高电平的信号 528, 晶体管 514(例如, N3) 导通。在又一示例中, 端子 372(例如, 端子 Gate) 处的信号 334 的大小快速见效, 并且信号 334 的减小速率与晶体管 648 和 650 的特性(例如, 大小) 有关。在又一示例中, 如果信号 334 的大小变得小于参考电压 530, 则比较器 508 将信号 532 变为逻辑低电平, 并且信号 528

被变为逻辑低电平。在又一示例中，响应于逻辑低电平的信号 528，晶体管 514 截止，并且信号 334 的减小速率的大小变小。在又一示例中，当信号 334 减小为低的大小时，开关 340 断开（例如，关断）。在一些实施例中，适当调节晶体管 514 和 516 的特性（例如，大小）和参考信号 530 可以影响断开开关 440 的速度（例如， di/dt , dv/dt ），以便减小在断开（例如，关断）开关 440 的过程期间产生的 EMI。

[0037] 如上面描述并在此进一步强调的，图 5 仅仅是示例，其不应当不当地限制权利要求的范围。本领域技术人员将认识到许多变体、替换和修改。例如，比较器 508 接收并比较与信号 334 相关联的输入信号和参考信号 530。在一些实施例中，这样的输入信号可以利用分压器基于信号 334 生成。

[0038] 图 6 是示出根据本发明又一实施例的作为电源变换系统 300 一部分的驱动组件 330 的简化示图。该示图仅仅是示例，其不应当不当地限制权利要求的范围。本领域技术人员将认识到许多变体、替换和修改。驱动组件 330 包括与非门 602 和 604、与门 646、非门 606 和 608、晶体管 610, 620, 622, 634, 648 和 650、电流源 624、二极管 628 和 632、电容器 630 以及比较器 644。例如，晶体管 620 是 P 沟道 FET，并且晶体管 610, 620, 622, 634, 648 和 650 是 N 沟道 FET。在另一示例中，二极管 628 和 632 是齐纳二极管。

[0039] 根据一个实施例，如果信号 324 从逻辑高电平变为逻辑低电平，则来自与非门 602 的信号 614 变为逻辑高电平，并且来自与非门 604 的信号 616 变为逻辑低电平。例如，响应于逻辑高电平的信号 614，晶体管 620（例如，P1）截止并且晶体管 622（例如，N1）导通。在另一示例中，晶体管 610（例如，N2）的栅极端子处的信号 638 减小并且晶体管 610 截止。在又一示例中，晶体管 634（例如，N5）响应于信号 636 而导通，信号 636 是信号 324 的互补信号。在又一示例中，电容器 630 通过晶体管 634 被放电。在又一示例中，非门 608 接收信号 616 并输出逻辑高电平的信号 626。在又一示例中，晶体管 648（例如，N3）响应于逻辑高电平的信号 626 而导通。在又一示例中，比较器 644 接收信号 334 和参考信号 660（例如， V_{ref} ）并输出信号 662。在又一示例中，如果信号 334 的大小大于参考信号 660，则信号 662 为逻辑高电平。在又一示例中，与门 646 输出逻辑高电平的信号 664，并且作为响应，晶体管 650（例如，N4）导通。在又一示例中，端子 372（例如，端子 Gate）处的信号 334 的大小快速见效，并且信号 334 的减小速率与晶体管 648 和 650 的特性有关。在又一示例中，如果信号 334 的大小变得小于参考电压 660，则比较器 644 将信号 662 变为逻辑低电平，并且信号 664 被变为逻辑低电平。在又一示例中，响应于逻辑低电平的信号 664，晶体管 650（例如，N4）截止，并且信号 334 的减小速率的大小变小。在又一示例中，当信号 334 减小为低的大小时，开关 340 断开（例如，关断）。在又一示例中，当信号 324 为逻辑低电平时，信号 636 为逻辑高电平。

[0040] 根据另一实施例，如果信号 324 从逻辑低电平变为逻辑高电平，则来自与非门 604 的信号 616 变为逻辑高电平并且来自与非门 602 的信号 614 变为逻辑低电平。例如，非门 608 输出逻辑低电平的信号 626，并且作为响应，晶体管 648（例如，N3）截止。在另一示例中，与门 646 输出逻辑低电平的信号 664，并且作为响应，晶体管 650（例如，N4）截止。在又一示例中，响应于逻辑低电平的信号 614，晶体管 622（例如，N1）截止并且晶体管 620（例如，P1）导通。在又一示例中，晶体管 634（例如，N5）响应于逻辑低电平的信号 636 而截止。在又一示例中，电容器 630 响应于由电流源 624 提供的电流 640 通过二极管 628（例如，D1）

被充电。在又一示例中，晶体管 610（例如，N2）的栅极端子处的信号 638 的大小减小，并且信号 638 的减小速率受电容器 630 的电容和电流 640 的影响。在又一示例中，响应于信号 638 的增大，端子 372（例如，端子 Gate）处的信号 334 的大小增大。在又一示例中，一旦信号 334 达到预定大小，则开关 640 闭合（例如，接通）。

[0041] 如上所述并进一步强调的，图 6 仅仅是示例，其不应当不当地限制权利要求的范围。本领域技术人员将认识到许多变体、替换和修改。例如，比较器 644 接收并比较与信号 334 相关联的输入信号和参考信号 660。在一些实施例中，这样的输入信号可以利用分压器基于信号 334 生成。

[0042] 图 7 是根据本发明又一实施例的包括如图 6 所示的驱动组件 330 的电源变换系统 300 的简化时序图。该示图仅仅是示例，其不应当不当地限制权利要求的范围。本领域技术人员将认识到许多变体、替换和修改。波形 702 表示作为时间的函数的信号 324，波形 704 表示作为时间的函数的信号 638，并且波形 706 表示作为时间的函数的信号 334。另外，波形 708 表示作为时间的函数的信号 626 并且波形 710 表示作为时间的函数的信号 664。

[0043] 根据一个实施例，在时刻 t_1 处，信号 324 从逻辑低电平变为逻辑高电平（例如，如波形 702 所示），来自与非门 604 的信号 616 变为逻辑高电平，并且来自与非门 602 的信号 614 变为逻辑低电平。例如，来自非门 608 的信号 626 在一延迟之后（例如，时刻 t_2 处）从逻辑高电平变为逻辑低电平，如波形 708 所示。在另一示例中，来自与门 646 的信号 664 为逻辑低电平（例如，如波形 710 所示）。在又一示例中，晶体管 648 和 650 截止。在又一示例中，响应于逻辑低电平的信号 614，晶体管 622（例如，N1）截止并且晶体管 620（例如，P1）导通。在又一示例中，晶体管 610（例如，N2）的栅极端子处的信号 638 增大到大小 716（例如， t_2 处）并且然后增大到大小 718（例如，以一定斜率，直到 t_3 为止），如波形 704 所示。在又一示例中，响应于信号 638 的增大，端子 372（例如，端子 Gate）处的信号 334 快速（例如，以斜率 S_1 ）从大小 730 增大到大小 712（例如， t_2 处），并且然后增大到大小 720（例如，在 t_2 与 t_3 之间以斜率 S_2 ），如波形 706 所示。在又一示例中，一旦信号 334 达到大小 720，则开关 640 闭合（例如，接通）。在又一示例中，斜率 S_1 大于斜率 S_2 。在又一示例中，斜率 S_1 非常大（例如，基本上接近于无限大）。

[0044] 根据另一实施例，在 t_1 与时刻 t_4 之间的时间段期间，信号 324 保持为逻辑高电平（例如，如波形 702 所示）。例如，在 t_3 与 t_4 之间，信号 638 保持为逻辑高电平（例如，如波形 704 所示），信号 626 保持为逻辑低电平（例如，如波形 708 所示），并且信号 334 保持为逻辑高电平（例如，如波形 706 所示）。

[0045] 根据又一实施例，在 t_4 处，信号 324 变为逻辑低电平（例如，如波形 702 所示）。例如，来自与非门 602 的信号 614 变为逻辑高电平，并且来自与非门 604 的信号 616 变为逻辑低电平。在另一示例中，响应于逻辑高电平的信号 614，晶体管 620（例如，P1）截止并且晶体管 622（例如，N1）导通。在又一示例中，晶体管 610（例如，N2）的栅极端子处的信号 638 的大小在一延迟之后减小（例如，如波形 704 所示的 t_5 处），并且晶体管 610 截止。在又一示例中，来自非门 608 的信号 626 变为逻辑高电平（例如，如波形 708 所示的 t_5 处），并且作为响应，晶体管 648（例如，N3）导通。在又一示例中，在 t_5 处，如果信号 334（例如，如波形 706 所示为逻辑高电平）的大小大于参考信号 660，则来自比较器 644 的信号 662 为逻辑高电平。在又一示例中，来自与门 646 的信号 664 从逻辑低电平变为逻辑高电平（例

如,如波形 710 所示的 t_5 处),并且作为响应,晶体管 650(例如,N4) 导通。在又一示例中,在 t_5 与 t_6 之间,端子 372(例如,端子 Gate) 处的信号 334 的大小快速(例如,以斜率 S_3) 从大小 720(例如, t_5 处) 减小到大小 714(例如, t_6 处)。在又一示例中,在 t_6 之后,信号 334 的大小变得小于参考电压 660(例如,如波形 706 所示)。在又一示例中,比较器 644 将信号 662 从逻辑高电平变为逻辑低电平(例如,如波形 710 所示的 t_6 处)。在又一示例中,响应于逻辑低电平的信号 664,晶体管 650(例如,N4) 截止。在又一示例中,在 t_6 与 t_7 之间,信号 334 的大小从大小 714(例如, t_6 处) 继续减小(例如,以斜率 S_4) 到低的大小(例如, t_7 处),如波形 706 所示。在又一示例中, S_4 的大小小于 S_3 。

[0046] 根据另一实施例,一种用于调整电源变换系统的系统控制器,该系统控制器包括信号生成器和驱动组件。信号生成器被配置为接收与电源变换系统的输出信号相关联的反馈信号和与流经所述电源变换系统的初级绕组的初级电流相关联的电流感测信号,并且至少基于与所述反馈信号和所述电流感测信号相关联的信息生成调制信号。驱动组件被配置为接收所述调制信号并且至少基于与所述调制信号相关联的信息向开关输出驱动信号。所述驱动组件还被配置为:如果所述调制信号从第一逻辑电平变为第二逻辑电平,则在第一时间段期间将所述驱动信号的大小从第一大小值变为第二大小值以闭合所述开关,所述第一时间段大于零。例如,该系统控制器至少根据图 3、图 4、图 6 和 / 或图 7 来实现。

[0047] 根据又一实施例,一种用于调整电源变换系统的系统控制器,该系统控制器包括信号生成器和驱动组件。信号生成器被配置为接收与电源变换系统的输出信号相关联的反馈信号和与流经所述电源变换系统的初级绕组的初级电流相关联的电流感测信号,并且至少基于与所述反馈信号和所述电流感测信号相关联的信息生成调制信号。驱动组件被配置为接收所述调制信号并且至少基于与所述调制信号相关联的信息向开关输出驱动信号。所述驱动组件还被配置为:如果所述调制信号从第一逻辑电平变为第二逻辑电平,则在一时间段期间将所述驱动信号的大小从第一大小值变为第二大小值以断开所述开关,所述时间段大于零。例如,该系统控制器至少根据图 3、图 5、图 6 和 / 或图 7 来实现。

[0048] 根据又一实施例,一种用于向耦合到电源变换系统的初级绕组的开关输出驱动信号的驱动组件包括:第一二极管,包括第一二极管端子和第二二极管端子;第二二极管,包括第三二极管端子和第四二极管端子;电容器,包括第一电容器端子和第二电容器端子;电流源组件,包括第一源端子和第二源端子;以及第一晶体管,包括第一晶体管端子、第二晶体管端子和第三晶体管端子。所述第二源端子被耦合到所述第一晶体管端子。所述第三晶体管端子被耦合到所述第一二极管端子。所述第二二极管端子被耦合到所述第三二极管端子和所述第一电容器端子。所述第二电容器端子被耦合到所述第四二极管端子。例如,该驱动组件至少根据图 4 和 / 或图 6 来实现。

[0049] 根据又一实施例,一种用于向耦合到电源变换系统的初级绕组的开关输出驱动信号的驱动组件包括:与门组件,包括第一输入端子、第二输入端子和第一输出端子;比较器,包括第三输入端子、第四输入端子和第二输出端子;第一晶体管,包括第一晶体管端子、第二晶体管端子和第三晶体管端子;以及第二晶体管,包括第四晶体管端子、第五晶体管端子和第六晶体管端子。所述第一晶体管端子被耦合到所述第一输入端子。所述第二晶体管端子被耦合到所述第五晶体管端子。所述第三晶体管端子被耦合到所述第六晶体管端子。所述第四晶体管端子被耦合到所述第一输出端子。所述第二输出端子被耦合到所述第二输

入端子。例如,该驱动组件至少根据图 5 和 / 或图 6 来实现。

[0050] 在一个实施例中,一种用于调整电源变换系统的方法包括:接收与电源变换系统的输出信号相关联的反馈信号和与流经所述电源变换系统的初级绕组的初级电流相关联的电流感测信号;处理与所述反馈信号和所述电流感测信号相关联的信息;以及至少基于与所述反馈信号和所述电流感测信号相关联的信息生成调制信号。此外,该方法包括:接收所述调制信号;处理与所述调制信号相关联的信息;以及至少基于与所述调制信号相关联的信息向开关输出驱动信号。用于至少基于与所述调制信号相关联的信息向开关输出驱动信号的处理包括:如果所述调制信号从第一逻辑电平变为第二逻辑电平,则在第一时间段期间将所述驱动信号的大小从第一大小值变为第二大小值以闭合所述开关,所述第一时间段大于零。例如,该方法至少根据图 3、图 4、图 6 和 / 或图 7 来实现。

[0051] 在另一实施例中,一种用于调整电源变换系统的方法包括:接收与电源变换系统的输出信号相关联的反馈信号和与流经所述电源变换系统的初级绕组的初级电流相关联的电流感测信号;处理与所述反馈信号和所述电流感测信号相关联的信息;以及至少基于与所述反馈信号和所述电流感测信号相关联的信息生成调制信号。此外,该方法包括:接收所述调制信号;处理与所述调制信号相关联的信息;以及至少基于与所述调制信号相关联的信息向开关输出驱动信号。用于至少基于与所述调制信号相关联的信息向开关输出驱动信号的处理包括:如果所述调制信号从第一逻辑电平变为第二逻辑电平,则在一时间段期间将所述驱动信号的大小从第一大小值变为第二大小值以断开所述开关,所述时间段大于零。例如,该方法至少根据图 3、图 5、图 6 和 / 或图 7 来实现。

[0052] 例如,本发明各个实施例中的一些或所有组件单独地和 / 或与至少另一组件相组合地是利用一个或多个软件组件、一个或多个硬件组件和 / 或软件与硬件组件的一种或多种组合来实现的。在另一示例中,本发明各个实施例中的一些或所有组件单独地和 / 或与至少另一组件相组合地在一个或多个电路中实现,例如在一个或多个模拟电路和 / 或一个或多个数字电路中实现。在又一示例中,本发明的各个实施例和 / 或示例可以相组合。

[0053] 虽然已描述了本发明的具体实施例,然而本领域技术人员将明白,还存在于所述实施例等同的其它实施例。因此,将明白,本发明不受所示具体实施例的限制,而是仅由权利要求的范围来限定。

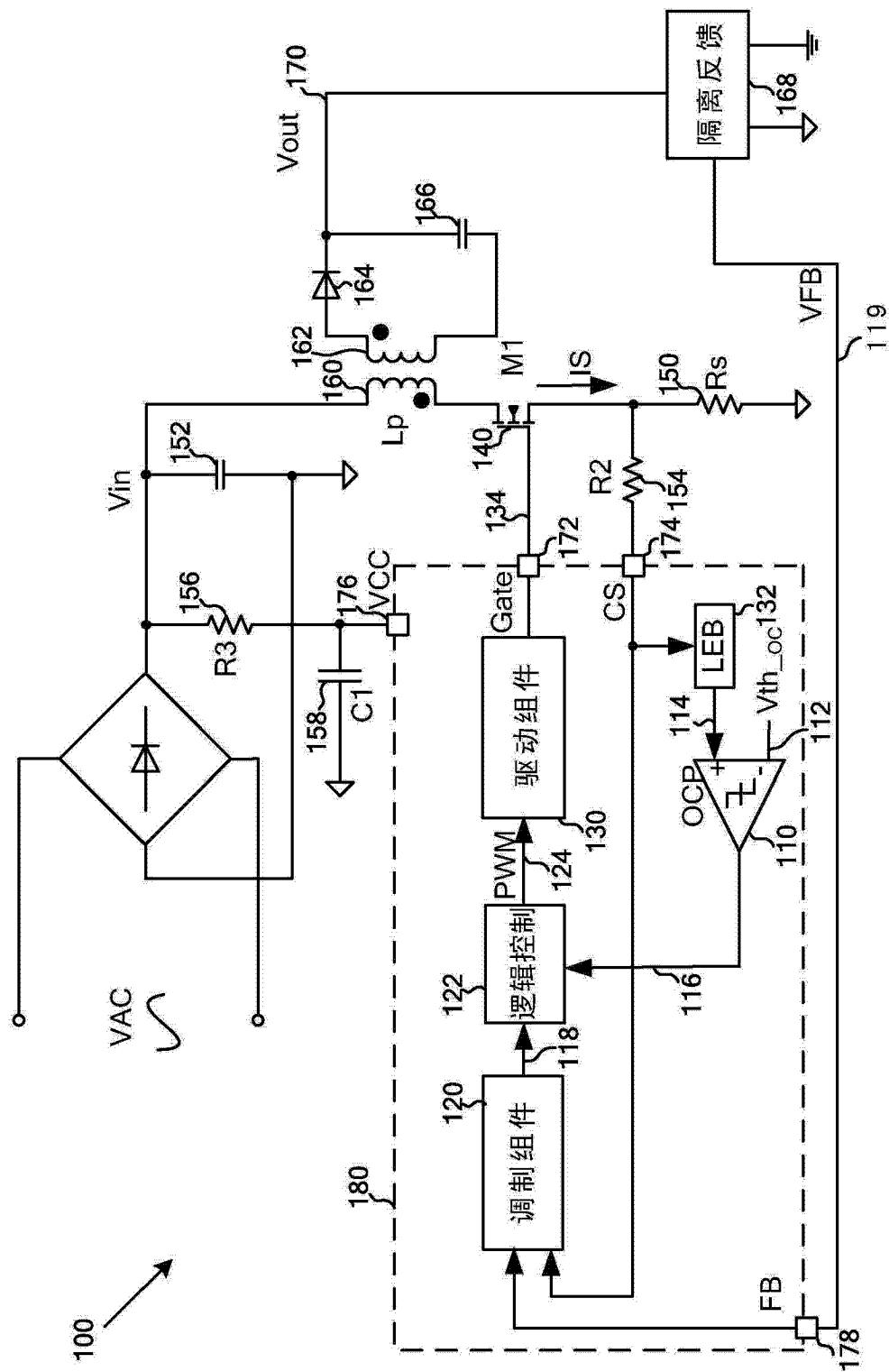


图 1

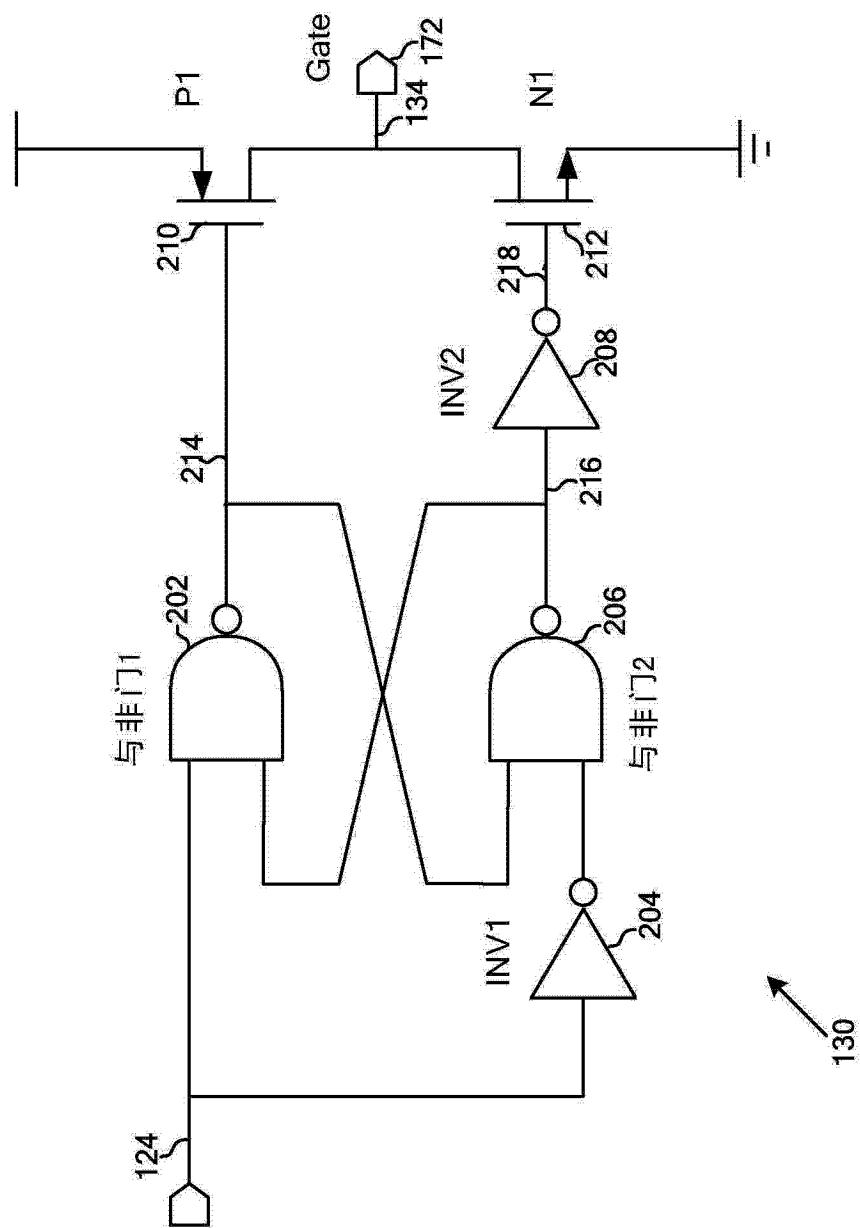


图 2

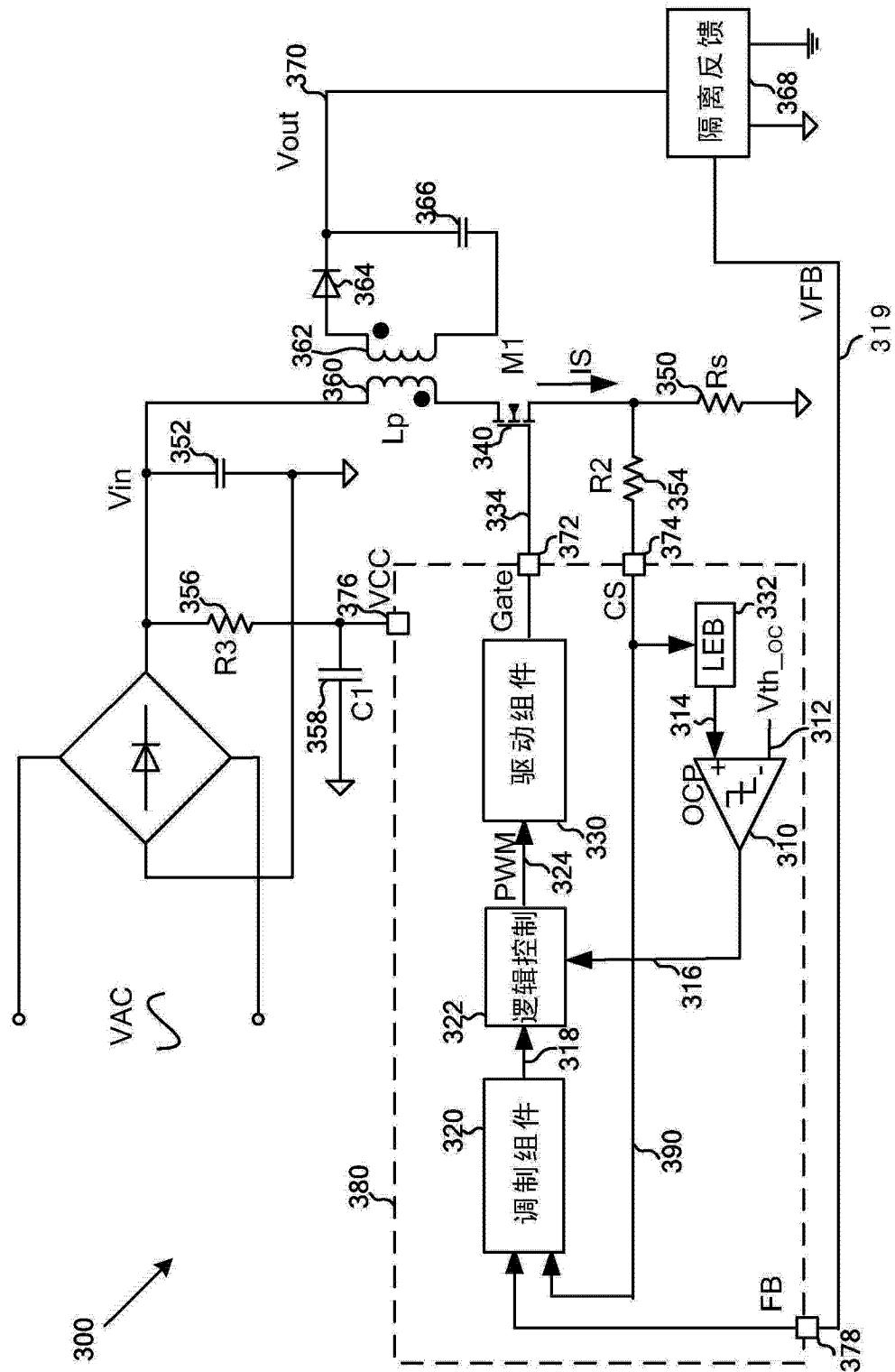


图 3

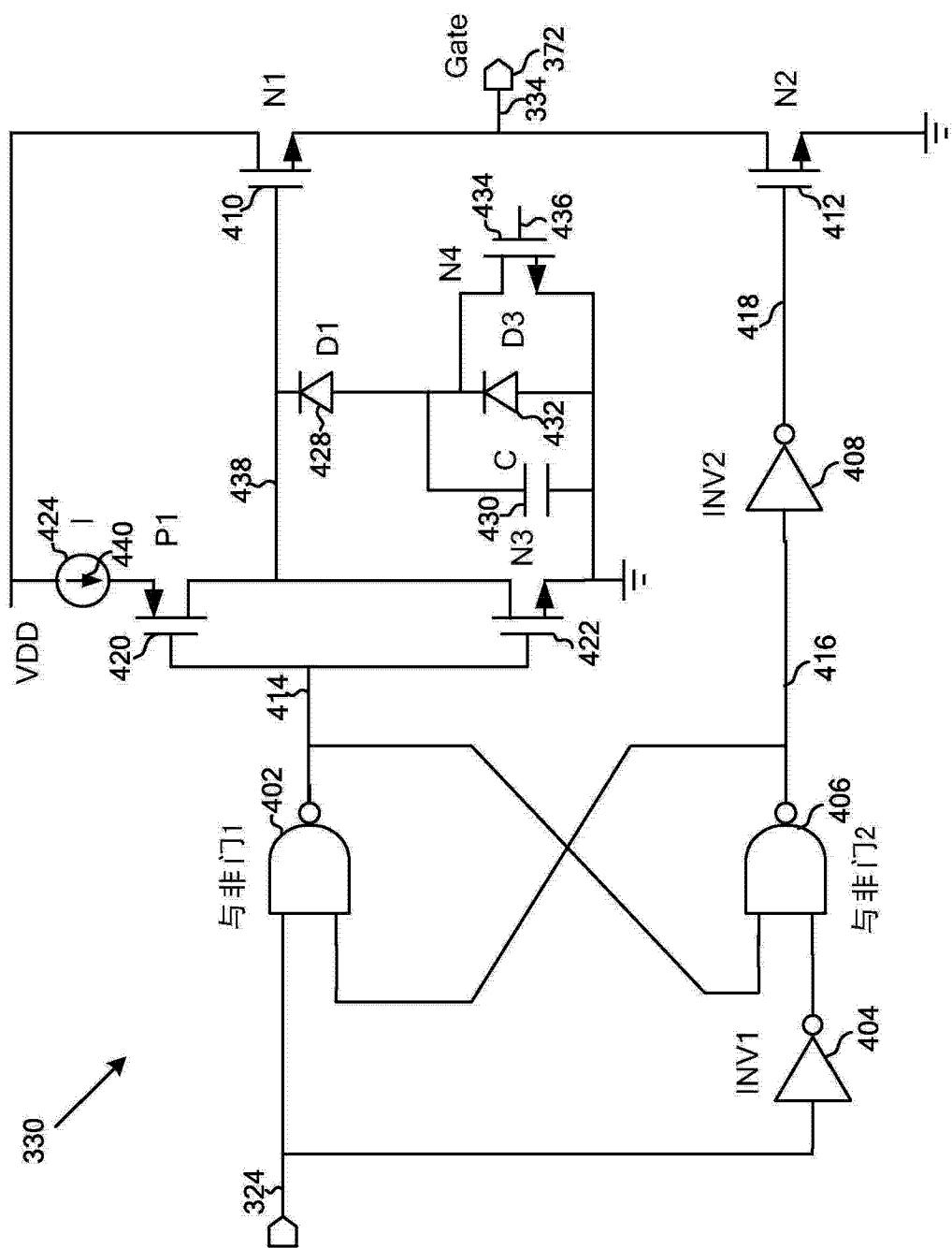


图 4

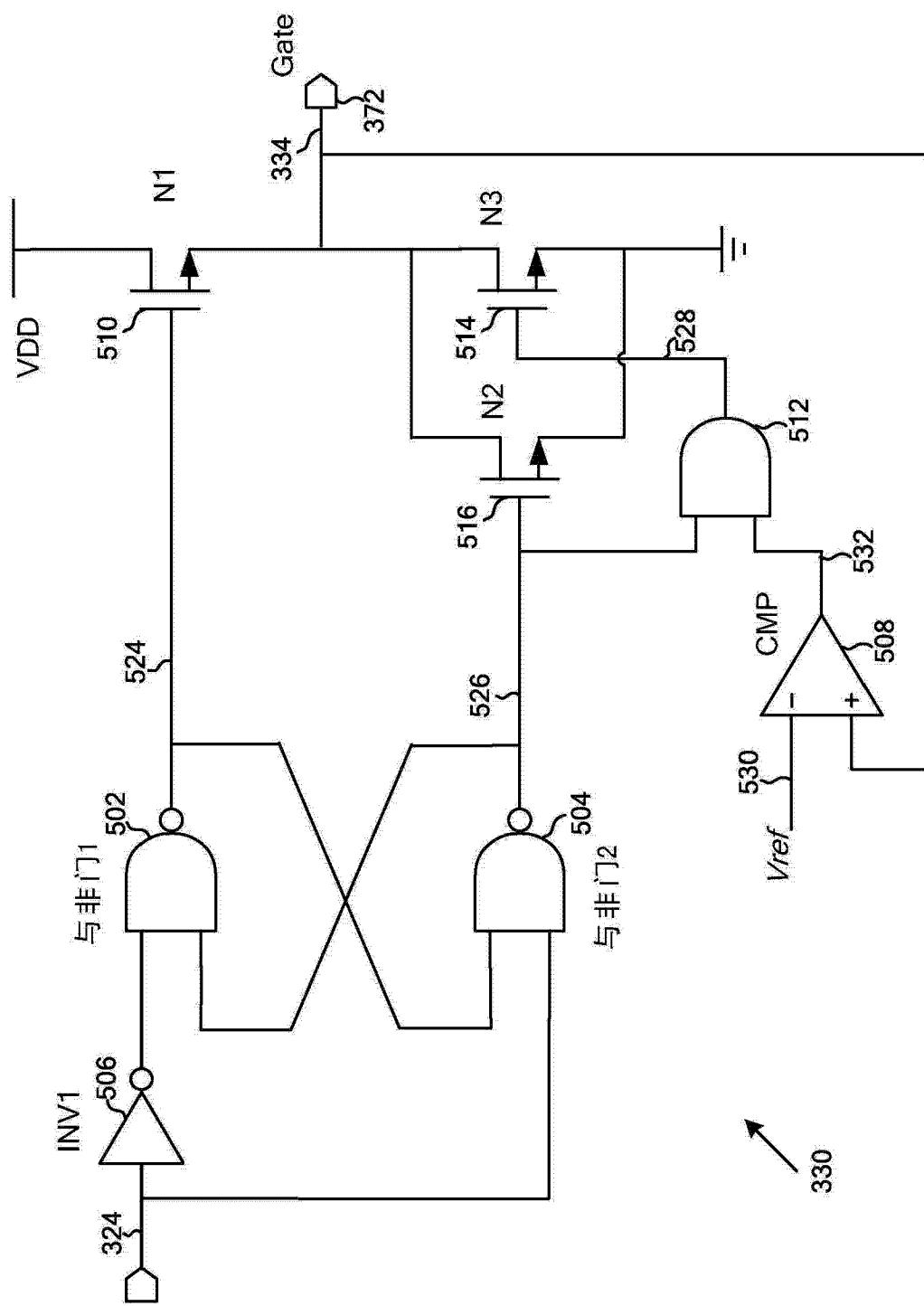


图 5

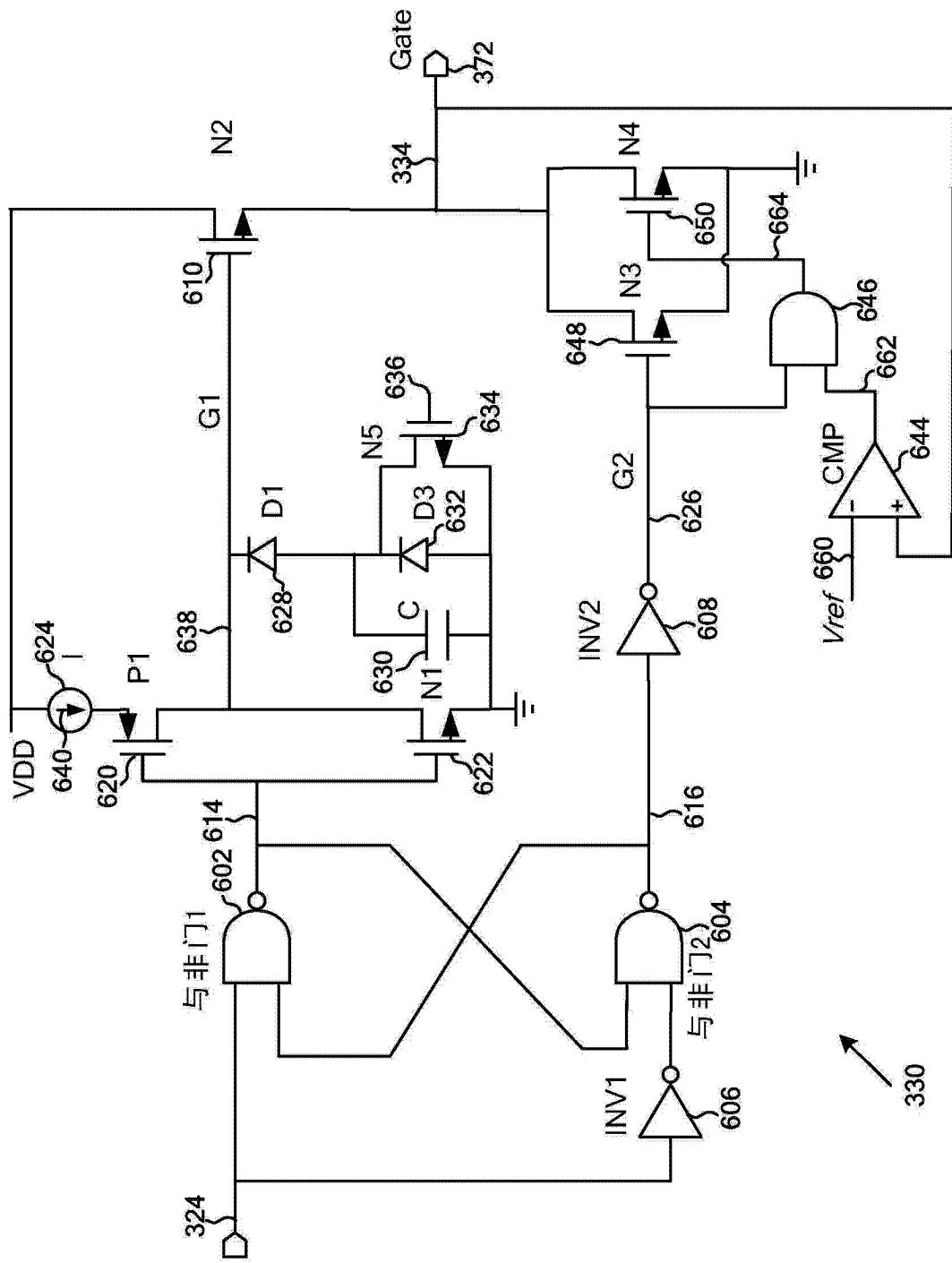


图 6

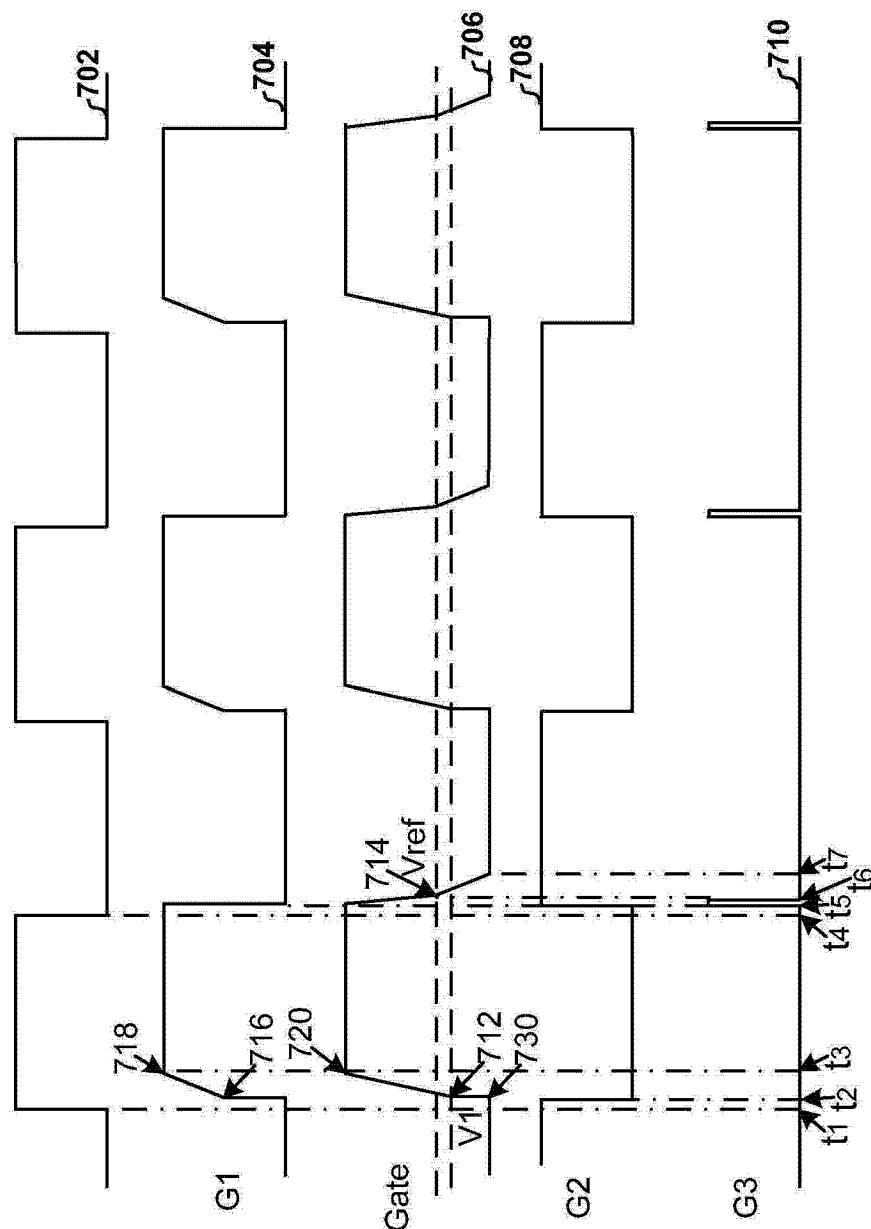


图 7