

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-187559

(P2007-187559A)

(43) 公開日 平成19年7月26日(2007.7.26)

(51) Int. Cl.	F I	テーマコード (参考)
GO1K 7/01 (2006.01)	GO1K 7/00 391C	2F056
HO1L 21/822 (2006.01)	HO1L 27/04 B	5F038
HO1L 27/04 (2006.01)	HO1L 27/08 102C	5F048
HO1L 21/8234 (2006.01)		
HO1L 27/088 (2006.01)		

審査請求 未請求 請求項の数 6 O L (全 13 頁)

(21) 出願番号 特願2006-5868 (P2006-5868)
 (22) 出願日 平成18年1月13日 (2006.1.13)

(71) 出願人 000006747
 株式会社リコー
 東京都大田区中馬込1丁目3番6号
 (74) 代理人 100098280
 弁理士 石野 正弘
 (72) 発明者 全 容震
 東京都大田区中馬込1丁目3番6号 株式会社リコー内
 Fターム(参考) 2F056 JT01
 5F038 AV06 AZ08 BB02 BB08 DF01
 DF08 EZ20
 5F048 AB08 AB10 BB03 BB06 BB07
 BB15

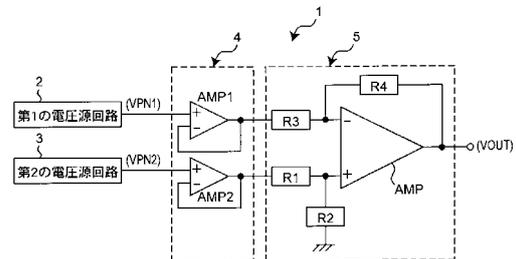
(54) 【発明の名称】 温度検出回路

(57) 【要約】

【課題】 低電圧動作や低消費電力化を図ることができる高精度な温度検出回路を得る。

【解決手段】 2つの電界効果トランジスタのゲート電極の仕事関数差を用いて、負の温度係数を有する電圧V_{PN1}を生成する第1の電圧源回路2と、2つの電界効果トランジスタにおけるゲート電極の仕事関数差を用いて、電圧V_{PN1}の温度係数よりも絶対値が小さい負の温度係数を有する電圧V_{PN2}を生成する第2の電圧源回路3と、電圧V_{PN1}と電圧V_{PN2}との減算を行い、該差分を増幅する減算回路5とを備えるようにした。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

2つの電界効果トランジスタのゲート電極の仕事関数差を用いて、負の温度係数を有した第1電圧を生成する第1の電圧源回路と、

2つの電界効果トランジスタにおけるゲート電極の仕事関数差を用いて、前記第1電圧と異なる負の温度係数を有した第2電圧を生成する第2の電圧源回路と、

前記第1電圧と該第2電圧との減算を行い、該差分を増幅する減算回路と、を備えることを特徴とする温度検出回路。

【請求項 2】

前記第1及び第2の各電圧源回路は、高濃度n型ゲートを有する第1の電界効果トランジスタと、高濃度p型ゲートを有する第2の電界効果トランジスタとをそれぞれ備え、導電型の極性が異なるポリシリコンゲートを有する該第1及び第2の各電界効果トランジスタのチャネル長の比がそれぞれ異なり、前記第1及び第2の各電界効果トランジスタにおけるゲート電極の仕事関数差を用いて、異なる負の温度係数を有した前記第1電圧及び第2電圧を生成することを特徴とする請求項1記載の温度検出回路。

10

【請求項 3】

前記第1及び第2の各電圧源回路は、高濃度n型ゲートを有する第1の電界効果トランジスタと、低濃度n型ゲートを有する第2の電界効果トランジスタとをそれぞれ備え、導電型の極性が同一であるポリシリコンゲートを有する該第1及び第2の各電界効果トランジスタのチャネル長の比がそれぞれ異なり、前記第1及び第2の各電界効果トランジスタにおけるゲート電極の仕事関数差を用いて、異なる負の温度係数を有した前記第1電圧及び第2電圧を生成することを特徴とする請求項1記載の温度検出回路。

20

【請求項 4】

前記第1及び第2の各電圧源回路で生成された第1電圧及び第2電圧に対してそれぞれインピーダンス変換を行って前記減算回路に出力するインピーダンス変換回路を備えることを特徴とする請求項1、2又は3記載の温度検出回路。

【請求項 5】

前記第1の電圧源回路は、生成した第1電圧の電圧調整を行う電圧調整回路を備えることを特徴とする請求項1、2、3又は4記載の温度検出回路。

【請求項 6】

前記第2の電圧源回路は、生成した第2電圧の電圧調整を行う電圧調整回路を備えることを特徴とする請求項1、2、3、4又は5記載の温度検出回路。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、低電圧動作や低消費電力動作を行うことができる高精度な温度検出回路に関する。

【背景技術】

【0002】

従来、温度検出回路としてバイポーラトランジスタを用いた絶対温度に比例する電圧源(P T A T : P r o p o r t i o n a l - T o - A b s o l u t e - T e m p e r a t u r e)回路が知られている。バイポーラトランジスタのベースエミッタ間電圧 V_{be} は、温度上昇に伴って減少し、約 $-2\text{mV}/^\circ\text{C}$ の負の温度係数を有する。バイポーラトランジスタがコレクタ電流 i_1 でバイアスされるときベースエミッタ間電圧 V_{be} は次式で表される。

40

$$V_{be} = (kT/q) \times \ln(i_1/i_s) \dots \dots \dots (a)$$

前記(a)式において、kはボルツマン定数、Tは絶対温度、qはキャリアの電荷量である。また、 i_s はトランジスタの飽和電流であり、プロセスに大きく依存する。

【0003】

しかし、下記(b)式で示すように異なったコレクタ電流 i_1 と i_2 でバイアスされる

50

2つのバイポーラトランジスタのベース エミッタ間電圧の差を用いることでプロセス依存の大きい電流 i_s の影響をなくすることができる。

$$V_{ptat} = V_{be}(i_2) - V_{be}(i_1) = (kT/q) \times \ln(i_2/i_s) - (kT/q) \times \ln(i_1/i_s) = (kT/q) \times \ln(i_2/i_1) \dots \dots \dots (b)$$

前記 (b) 式から分かるように、前記 P T A T 回路から出力される電圧 V_{ptat} は常数を除けば温度と電流比だけで決まるため、プロセスに依存せずに絶対温度に比例する電圧源を実現することができる。

【0004】

初期の P T A T 回路の場合、電源電圧 1.2 V で消費電流は数 mA のレベルであったが、最近では電源電圧の低下と共に消費電流も数百 μ A のレベルまで小さくなり、消費電力は 1 mW 以下にまで下がってきた。例えば、C M O S 温度センサ回路の場合、消費電力は約 120 μ W であった (例えば、非特許文献 1 参照)。

なお、従来に関連技術として、80 以上の高温でも安定動作し、絶対温度に比例する電圧を発生する電界効果トランジスタを使用した電圧発生回路があった (例えば、特許文献 1 参照)。

【非特許文献 1】ピー・クルムネーチャー、エイチ・オグエイ (P. Krummenacher and H. Oguey) 著, 「スマート・テンペレーチャー・センサ・イン・C M O S ・テクノロジー (Smart temperature sensor in C M O S technology)」, センサー・アンド・アクチュエータズ (Sensors and Actuators), Vol A 21 - A 23, pp 6363 - 638, 1990

【特許文献 1】特開 2001 - 284464 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかし、このような消費電力ではまだ大きく、特に温度検出回路においては自己発熱による温度検出誤差の発生、バッテリー駆動システムの場合におけるバッテリー寿命の劣化、V L S I チップへの温度センサ追加時におけるシステム全体の消費電力増加等の問題を抱えているため、できるだけ温度検出回路の低消費電力化を図ることが要求されていた。

【0006】

本発明は、上記のような問題を解決するためになされたものであり、電界効果トランジスタの仕事関数差を用いて、異なる負の温度係数を有する 2 つの電圧源回路と、それらの信号の減算かつ増幅を行う演算増幅回路を用いることによって、低電圧動作や低消費電力化を図ることができる高精度な温度検出回路を得ることを目的とする。

【課題を解決するための手段】

【0007】

この発明に係る温度検出回路は、2 つの電界効果トランジスタのゲート電極の仕事関数差を用いて、負の温度係数を有した第 1 電圧を生成する第 1 の電圧源回路と、

2 つの電界効果トランジスタにおけるゲート電極の仕事関数差を用いて、前記第 1 電圧と異なる負の温度係数を有した第 2 電圧を生成する第 2 の電圧源回路と、

前記第 1 電圧と該第 2 電圧との減算を行い、該差分を増幅する減算回路と、を備えるものである。

【0008】

具体的には、前記第 1 及び第 2 の各電圧源回路は、高濃度 n 型ゲートを有する第 1 の電界効果トランジスタと、高濃度 p 型ゲートを有する第 2 の電界効果トランジスタとをそれぞれ備え、導電型の極性が異なるポリシリコンゲートを有する該第 1 及び第 2 の各電界効果トランジスタのチャネル長の比がそれぞれ異なり、前記第 1 及び第 2 の各電界効果トランジスタにおけるゲート電極の仕事関数差を用いて、異なる負の温度係数を有した前記第 1 電圧及び第 2 電圧を生成するようにした。

10

20

30

40

50

【 0 0 0 9 】

また、前記第 1 及び第 2 の各電圧源回路は、高濃度 n 型ゲートを有する第 1 の電界効果トランジスタと、低濃度 n 型ゲートを有する第 2 の電界効果トランジスタとをそれぞれ備え、導電型の極性が同一であるポリシリコンゲートを有する該第 1 及び第 2 の各電界効果トランジスタのチャネル長の比がそれぞれ異なり、前記第 1 及び第 2 の各電界効果トランジスタにおけるゲート電極の仕事関数差を用いて、異なる負の温度係数を有した前記第 1 電圧及び第 2 電圧を生成するようにしてもよい。

【 0 0 1 0 】

前記第 1 及び第 2 の各電圧源回路で生成された第 1 電圧及び第 2 電圧に対してそれぞれインピーダンス変換を行って前記減算回路に出力するインピーダンス変換回路を備えるようにした。

10

【 0 0 1 1 】

前記第 1 の電圧源回路は、生成した第 1 電圧の電圧調整を行う電圧調整回路を備えるようにした。

【 0 0 1 2 】

前記第 2 の電圧源回路は、生成した第 2 電圧の電圧調整を行う電圧調整回路を備えるようにした。

【 発明の効果 】

【 0 0 1 3 】

本発明の温度検出回路によれば、2つの電界効果トランジスタのゲート電極の仕事関数差を用いて、負の温度係数を有した第 1 電圧を生成する第 1 の電圧源回路と、2つの電界効果トランジスタにおけるゲート電極の仕事関数差を用いて、第 1 電圧と異なる負の温度係数を有した第 2 電圧を生成する第 2 の電圧源回路と、前記第 1 電圧と該第 2 電圧との減算を行い、該差分を増幅する減算回路とを備えるようにしたことから、低電圧動作や低消費電力化が可能であると共に、出力電圧の 2 次係数を低減させることができ出力電圧の直線性を向上させることができる。

20

【 発明を実施するための最良の形態 】

【 0 0 1 4 】

次に、図面に示す実施の形態に基づいて、本発明を詳細に説明する。

第 1 の実施の形態 .

30

図 1 は、本発明の第 1 の実施の形態における温度検出回路の構成例を示した図である。

図 1 において、温度検出回路 1 は、第 1 の電圧源回路 2 と、第 2 の電圧源回路 3 と、インピーダンス変換回路 4 と、減算回路 5 とで構成されている。第 1 の電圧源回路 2 は、2つの電界効果トランジスタにおけるゲート電極の仕事関数差を用いて、負の温度係数を有する電圧 V_{PN1} を生成して出力する。第 2 の電圧源回路 3 は、2つの電界効果トランジスタにおけるゲート電極の仕事関数差を用いて、電圧 V_{PN1} と異なる負の温度係数を有する電圧 V_{PN2} を生成して出力する。インピーダンス変換回路 4 は、電圧 V_{PN1} 及び V_{PN2} に対してそれぞれインピーダンス変換を行って減算回路 5 に出力する。減算回路 5 は、温度感度の上昇及び低消費電力化を実現するために、インピーダンス変換回路 4 を介して入力された、第 1 の電圧源回路 2 からの電圧 V_{PN1} と第 2 の電圧源回路 3 からの電圧 V_{PN2} との減算及びその差分を増幅を行って出力電圧 V_{OUT} を生成し出力する。

40

【 0 0 1 5 】

インピーダンス変換回路 4 は、演算増幅回路 $AMP1$ 、 $AMP2$ で構成されており、演算増幅回路 $AMP1$ の非反転入力端に電圧 V_{PN1} が入力され、演算増幅回路 $AMP1$ の出力端は減算回路 5 の対応する一方の入力端に接続されている。また、演算増幅回路 $AMP2$ の非反転入力端に電圧 V_{PN2} が入力され、演算増幅回路 $AMP2$ の出力端は減算回路 5 の対応する他方の入力端に接続されている。演算増幅回路 $AMP1$ において、出力端は反転入力端に接続されてボルテージホロワを形成している。同様に、演算増幅回路 $AMP2$ においても、出力端は反転入力端に接続されてボルテージホロワを形成している。

【 0 0 1 6 】

50

また、減算回路5は、演算増幅回路AMPと、抵抗R1～R4とで構成され、演算増幅回路AMPの非反転入力端と接地電圧との間に抵抗R2が接続され、演算増幅回路AMPの出力端と反転入力端との間に抵抗R4が接続されている。また、演算増幅回路AMPの非反転入力端には、インピーダンス変換された電圧V_{PN2}が抵抗R1を介して入力され、演算増幅回路AMPの反転入力端には、インピーダンス変換された電圧V_{PN1}が抵抗R3を介して入力されている。

このような構成において、図2は、図1の各電圧の温度変化に対する特性を示した図である。図2から分かるように、電圧V_{PN1}は負の温度係数を有しており、電圧V_{PN2}は電圧V_{PN1}よりも絶対値が小さい負の温度係数を有しており、電圧V_{PN2}から電圧V_{PN1}を減算した電圧(V_{PN2} - V_{PN1})及び該電圧(V_{PN2} - V_{PN1})を増幅した出力電圧V_{OUT}はそれぞれ正の温度係数を有しており、電圧(V_{PN2} - V_{PN1})よりも出力電圧V_{OUT}の方が温度係数の絶対値は大きくなっている。

10

【0017】

図3は、図1の第1の電圧源回路2の回路例を示した図である。

図3において、第1の電圧源回路2は、nチャンネル型の電界効果トランジスタM1、M2、出力バッファアンプAMP3及び抵抗R5、R6で構成されている。なお、電界効果トランジスタM1は第1の電界効果トランジスタを、電界効果トランジスタM2は第2の電界効果トランジスタを、電圧V_{PN1}は第1電圧を、演算増幅回路AMP3及び抵抗R5、R6は電圧調整回路をそれぞれなす。電界効果トランジスタM1及びM2は、基板やチャンネルドープの不純物濃度は等しく、n型基板のpウェル内に形成され、各基板電圧がソース電圧と等しくなるようにしてある。電源電圧V_{DD}と接地電圧との間には、電界効果トランジスタM1及びM2が直列に接続され、電界効果トランジスタM1及びM2において、それぞれサブストレートゲートはソースに接続されている。

20

【0018】

電界効果トランジスタM1は、高濃度n型ゲートを有し、デプレッション動作するようにチャンネルドープの不純物濃度が調整されているため、ゲートとソースを接続することにより定電流源をなす。電界効果トランジスタM2は、高濃度p型ゲートを有し、ゲートとドレインが接続されており、該接続部は、出力バッファアンプAMP3の非反転入力端に接続されている。出力バッファアンプAMP3の出力端と接地電圧との間には抵抗R5及びR6が直列に接続され、抵抗R5とR6との接続部は出力バッファアンプAMP3の反転入力端に接続されている。電界効果トランジスタM2のゲートソース間電圧が、出力バッファアンプAMP3と該出力バッファアンプAMP3の出力電圧を調整するための抵抗R5及びR6を介して電圧V_{PN1}として出力される。電圧V_{PN1}は、抵抗R5とR6の抵抗値を変えることにより調整することができる。

30

【0019】

このような構成において、電界効果トランジスタM1及びM2は、トランジスタサイズを示すゲート幅W/ゲート長Lが等しくなるように設計されることによりペア電界効果トランジスタになる。ペア電界効果トランジスタには同一の電流が流れるため、電界効果トランジスタM2のゲートソース間電圧は、電界効果トランジスタM1とM2とのゲート仕事関数の差になり、2つの電界効果トランジスタM1及びM2のゲート仕事関数の温度特性の違いから負の温度係数を持つ。このため、電圧V_{PN1}は負の温度特性を有する。

40

【0020】

図4は、図1の第1の電圧源回路2における他の回路例を示した図である。なお、図4では、図3と同じもの又は同様のものは同じ符号で示している。

図4において、第1の電圧源回路2は、nチャンネル型の電界効果トランジスタM1～M3及び出力電圧調整用の抵抗R11、R12で構成されている。なお、抵抗R11及びR12は電圧調整回路をなす。電源電圧V_{DD}と接地電圧との間には、電界効果トランジスタM1及びM2が直列に接続されると共に、電界効果トランジスタM3、抵抗R11及びR12が直列に接続されている。電界効果トランジスタM1及びM3の各ゲートは接続され、該接続部は電界効果トランジスタM1のソースに接続されている。電界効果トランジ

50

スタM2のゲートは、抵抗R11と抵抗R12との接続部に接続され、電界効果トランジスタM3と抵抗R11との接続部から電圧V_{PN1}が出力される。電界効果トランジスタM1～M3において、それぞれサブストレートゲートはソースに接続されている。

【0021】

電界効果トランジスタM1とM2は、基板やチャネルドープの不純物濃度は等しく、n型基板のpウェル内に形成され、各基板電圧がソース電圧と等しくなるようにしてある。電界効果トランジスタM1は、高濃度n型ゲートを有し、デプレッション動作するようにチャネルドープの不純物濃度が調整されているため、ゲートとソースを接続することにより定電流源を形成している。電界効果トランジスタM2は、高濃度p型ゲートを有し、nチャンネル型の電界効果トランジスタM3及び抵抗R11, R12からなるソースフォロア回路によってドレイン電圧が与えられ、電界効果トランジスタM2のゲートソース間電圧が抵抗R11及びR12で電圧調整されて電圧V_{PN1}として出力される。

10

【0022】

電界効果トランジスタM1及びM2の各トランジスタサイズW/Lが等しくなるように設計することにより、電界効果トランジスタM1及びM2はペア電界効果トランジスタになる。このペア電界効果トランジスタには同一の電流が流れるため、電界効果トランジスタM2のゲートソース間電圧は、電界効果トランジスタM1とM2とのゲート仕事関数の差になり、2つの電界効果トランジスタM1及びM2のゲート仕事関数の温度特性の違いから負の温度係数を持つ。このため、電圧V_{PN1}は負の温度特性を有し、抵抗R11とR12の抵抗を変えることにより電圧V_{PN1}の電圧調整を行うことができる。

20

【0023】

図5は、図1の第1の電圧源回路2における他の回路例を示した図である。なお、図5では、図3若しくは図4と同じもの又は同様のものは同じ符号で示している。

図5において、第1の電圧源回路2は、nチャンネル型の電界効果トランジスタM1, M2、pチャンネル型の電界効果トランジスタM5～M7、定電流源7及び抵抗R11, R12で構成されている。電界効果トランジスタM1及びM2は、基板やチャネルドープの不純物濃度は等しく、n型基板のpウェル内に形成され、各電界効果トランジスタの基板電圧はソース電圧と等しくなるように形成されている。電界効果トランジスタM1は、高濃度n型ゲートを有し、電界効果トランジスタM2は高濃度p型ゲートを有している。

【0024】

電界効果トランジスタM1及びM2のトランジスタサイズW/Lが等しくなるように設計することにより、電界効果トランジスタM1及びM2は、ペア電界効果トランジスタとなる。該ペア電界効果トランジスタM1及びM2は、差動増幅器の入力トランジスタをなし、更にpチャンネル型の電界効果トランジスタM5及びM6でカレントミラー回路が形成されており、該差動増幅器の出力電圧は、pチャンネル型の電界効果トランジスタM7との間でフィードバックループが形成されている。ペア電界効果トランジスタM1とM2は、前記差動増幅器の入力トランジスタをそれぞれなし、該差動増幅器は負の温度係数を有する電圧の入力オフセットを持っている。このため、電圧V_{PN1}は負の温度特性を有し、抵抗R11とR12の抵抗を変えることにより電圧V_{PN1}の電圧調整を行うことができる。

30

40

【0025】

ここで、導電型の極性が異なるポリシリコンゲートを有する前記2つのペア電界効果トランジスタM1及びM2のチャンネル長の比を変えることによって、電圧V_{PN1}の温度係数を変えることができる。一般に、温度検出回路の重要な特性である出力精度の向上のためには、温度変化に対応する電圧変化(温度係数)をできるだけ大きくして温度変化に対する感度を高くすることが望ましい。

図6は、電界効果トランジスタM1及びM2のチャンネル長Lの比と電圧V_{PN1}の温度係数TCRとの関係例を示した図である。

図6から分かるように、出力電圧V_{PN1}の温度係数TCRはチャンネル長Lの比に応じて変化するため、チャンネル長Lの比を調整することにより所望の温度係数を得ることがで

50

きる。従って、チャンネル長 L 比を選択することによって電圧 V_{PN1} の温度係数 TCR の絶対値をより大きくすることが可能であり、温度検出回路の温度検出精度の向上を図ることができる。

【0026】

また、図6から分かるように、電界効果トランジスタ $M1$ 及び $M2$ のチャンネル長の比によって電圧 V_{PN1} の温度係数 TCR を変えることができる。このことから、例えば、図3～図5において、電圧 V_{PN1} の負の温度係数 TCR の絶対値が小さくなるように電界効果トランジスタ $M1$ 及び $M2$ のチャンネル長 L の比を小さくすることにより、図1の第2の電圧源回路3を形成することができる。

【0027】

図7は、図1の第1の電圧源回路2における回路例を示した図である。

図7において、第1の電圧源回路2は、 n チャンネル型の電界効果トランジスタ $M11$ ～ $M13$ と抵抗 $R21$ 、 $R22$ で構成されている。なお、電界効果トランジスタ $M11$ は第1の電界効果トランジスタを、電界効果トランジスタ $M12$ は第2の電界効果トランジスタを、抵抗 $R21$ 、 $R22$ は電圧調整回路をそれぞれなす。電源電圧 V_{DD} と接地電圧との間には、電界効果トランジスタ $M11$ 及び $M12$ が直列に接続されると共に、電界効果トランジスタ $M13$ 、抵抗 $R21$ 及び $R22$ が直列に接続されている。電界効果トランジスタ $M11$ 及び $M13$ の各ゲートは接続され、該接続部は電界効果トランジスタ $M11$ のソースに接続されている。電界効果トランジスタ $M12$ のゲートは、抵抗 $R21$ と $R22$ との接続部に接続され、電界効果トランジスタ $M13$ と抵抗 $R21$ との接続部が電圧 V_{PN1} を出力する出力端をなしている。

10

20

【0028】

電界効果トランジスタ $M11$ 及び $M12$ は、基板やチャンネルドープの不純物濃度が等しく、 n 型基板の p ウェル内にそれぞれ形成され、各基板電圧がソース電圧に等しくなるようにしてある。電界効果トランジスタ $M11$ は、高濃度 n 型ゲートを有し、デプレッション動作するようにチャンネルドープの不純物濃度が調整されているため、ゲートとソースを接続することにより定電流源をなしている。電界効果トランジスタ $M12$ は、低濃度 n 型ゲートを有し、 n チャンネル型の電界効果トランジスタ $M13$ と抵抗 $R21$ 、 $R22$ とからなるソースフォロア回路によってドレイン電圧が印加され、電界効果トランジスタ $M12$ のゲートソース間電圧を基にして、電界効果トランジスタ $M13$ のソース電圧が電圧 V_{PN1} として出力される。

30

【0029】

電界効果トランジスタ $M11$ 及び $M12$ のトランジスタサイズ W/L が等しくなるように設計することで、電界効果トランジスタ $M11$ 及び $M12$ はペア電界効果トランジスタとなる。該ペア電界効果トランジスタには同一の電流が流れるため、電界効果トランジスタ $M12$ のゲートソース間電圧は、電界効果トランジスタ $M11$ 及び $M12$ の各ゲート仕事関数の差となり、電界効果トランジスタ $M11$ 及び $M12$ における各ゲート仕事関数の温度特性の違いから負の温度係数を有する。電界効果トランジスタ $M12$ のゲートソース間電圧が、抵抗 $R21$ 及び $R22$ で電圧調整されて負の温度係数を有する電圧 V_{PN1} となる。

40

【0030】

このような構成において、電界効果トランジスタ $M11$ と $M12$ のチャンネル長 L が異なっており、例えば図6の電圧 V_{PN1} の結果と同様に、電界効果トランジスタ $M11$ 及び $M12$ のチャンネル長の比によって電圧 V_{PN1} の温度係数 TCR を変えることができる。このことから、図7において、電圧 V_{PN1} の負の温度係数 TCR の絶対値が小さくなるように電界効果トランジスタ $M11$ 及び $M12$ のチャンネル長 L の比を小さくすることにより、図1の第2の電圧源回路3を形成することができる。

【0031】

図8は、図1の第1の電圧源回路2における他の回路例を示した図である。なお、図8では、図7と同じもの又は同様のものは同じ符号で示している。

50

図 8 において、第 1 の電圧源回路 2 は、 n チャネル型の電界効果トランジスタ $M 1 1$, $M 1 2$ 、 p チャネル型の電界効果トランジスタ $M 1 5 \sim M 1 7$ 、定電流源 1 1 及び抵抗 $R 2 1$, $R 2 2$ で構成されている。電界効果トランジスタ $M 1 1$ 及び $M 1 2$ は、基板やチャネルドープの不純物濃度は等しく、 n 型基板の p ウェル内に形成され、各電界効果トランジスタの基板電圧はソース電圧と等しくなるように形成されている。電界効果トランジスタ $M 1 1$ は、高濃度 n 型ゲートを有し、電界効果トランジスタ $M 1 2$ は低濃度 n 型ゲートを有している。

【 0 0 3 2 】

電界効果トランジスタ $M 1 1$ 及び $M 1 2$ のトランジスタサイズ W / L が等しくなるように設計することにより、電界効果トランジスタ $M 1 1$ 及び $M 1 2$ は、ペア電界効果トランジスタとなる。該ペア電界効果トランジスタ $M 1 1$ 及び $M 1 2$ は、差動増幅器の入力トランジスタをなし、更に p チャネル型の電界効果トランジスタ $M 1 5$ 及び $M 1 6$ でカレントミラー回路が形成されており、該差動増幅器の出力電圧は、 p チャネル型の電界効果トランジスタ $M 1 7$ との間でフィードバックループが形成されている。ペア電界効果トランジスタ $M 1 1$ と $M 1 2$ は、前記差動増幅器の入力トランジスタをそれぞれなし、前記差動増幅器は負の温度係数を有する電圧の入力オフセットを持っている。このため、電圧 $V P N 1$ は負の温度特性を有し、抵抗 $R 2 1$ と $R 2 2$ の抵抗値を変えることにより電圧 $V P N 1$ の電圧調整を行うことができる。

10

【 0 0 3 3 】

このような構成において、電界効果トランジスタ $M 1 1$ と $M 1 2$ のチャネル長 L が異なり、例えば図 6 の電圧 $V P N 1$ の結果と同様に、電界効果トランジスタ $M 1 1$ 及び $M 1 2$ のチャネル長の比によって電圧 $V P N 1$ の温度係数 $T C R$ を変えることができる。このことから、図 8 において、電圧 $V P N 1$ の負の温度係数 $T C R$ の絶対値が小さくなるように電界効果トランジスタ $M 1 1$ 及び $M 1 2$ のチャネル長 L の比を小さくすることにより、図 1 の第 2 の電圧源回路 3 を形成することができる。

20

【 0 0 3 4 】

次に、図 9 は、図 1 の減算回路 5 の回路例を示した図であり、図 9 を用いて図 1 の温度検出回路 1 の動作について説明する。

図 9 において、減算回路 5 は、演算増幅回路 $A M P$ と、抵抗 $R 1 \sim R 4$ とで構成され、演算増幅回路 $A M P$ は、差動対をなすエンハンスメント型の n チャネル型の電界効果トランジスタ $M 2 1$, $M 2 2$ 、 n チャネル型の電界効果トランジスタ $M 2 1$, $M 2 2$ の負荷をなす p チャネル型の電界効果トランジスタ $M 2 3$, $M 2 4$ 、及び電界効果トランジスタ $M 2 1$, $M 2 2$ に定電流を供給する定電流源 2 1 からなる差動増幅段と、 p チャネル型の電界効果トランジスタ $M 2 5$ 、及び定電流源をなすデプレッション型の n チャネル型電界効果トランジスタ $M 2 6$ からなる増幅段とで構成されている。電界効果トランジスタ $M 2 1$ のゲートは演算増幅回路 $A M P$ の非反転入力端をなし、電界効果トランジスタ $M 2 2$ のゲートは演算増幅回路 $A M P$ の反転入力端をなしている。

30

【 0 0 3 5 】

電界効果トランジスタ $M 2 1$ 及び $M 2 2$ の各ソースは接続され、該接続部と接地電圧との間に定電流源 2 1 が接続されている。電源電圧 $V D D$ と電界効果トランジスタ $M 2 1$ のドレインとの間には電界効果トランジスタ $M 2 3$ が接続され、電源電圧 $V D D$ と電界効果トランジスタ $M 2 2$ のドレインとの間には電界効果トランジスタ $M 2 4$ が接続されている。電界効果トランジスタ $M 2 3$ 及び $M 2 4$ はカレントミラー回路を形成しており、電界効果トランジスタ $M 2 3$ 及び $M 2 4$ の各ゲートは接続され、該接続部は電界効果トランジスタ $M 2 4$ のドレインに接続されている。

40

【 0 0 3 6 】

また、電源電圧 $V D D$ と接地電圧との間には、電界効果トランジスタ $M 2 5$ と $M 2 6$ が直列に接続され、電界効果トランジスタ $M 2 5$ のゲートは、電界効果トランジスタ $M 2 3$ と $M 2 1$ との接続部に接続されている。また、電界効果トランジスタ $M 2 6$ において、ゲートはソースに接続され、電界効果トランジスタ $M 2 5$ と $M 2 6$ との接続部が、演算増幅

50

回路AMPの出力端をなし出力電圧VOUTが出力される。第2の電圧源回路3からの電圧VPN2は、演算増幅回路AMP2でインピーダンス変換された後、抵抗R1とR2で分圧されて電界効果トランジスタM21のゲートに入力され、第1の電圧源回路2からの電圧VPN1は、演算増幅回路AMP1でインピーダンス変換された後、抵抗R3を介して電界効果トランジスタM22のゲートに入力され、演算増幅回路AMPの出力電圧VOUTを帰還抵抗R4を介して電界効果トランジスタM22のゲートに戻す構成をなしている。

【0037】

このような構成において、図2で示したように、電圧VPN1及びVPN2はそれぞれ負の温度係数を有するため温度上昇と共にそれぞれ減少するが、電圧VPN1の温度係数の絶対値が電圧VPN2よりも大きい。温度検出回路1の出力電圧VOUTは、電圧VPN2から電圧VPN1を減算した後、所望の温度係数により決まる増幅倍率nをかけた値になり、下記(1)式で示すことができる。

$$VOUT = n \times (VPN2 - VPN1) \dots \dots \dots (1)$$

【0038】

出力電圧VOUTの2次係数VOUTは、電圧VPN2の2次係数VPN2から電圧VPN1の2次係数VPN1を減算して増幅倍率nをかけた値になり、下記(2)式のようになる。

$$VOUT = n \times (VPN2 - VPN1) \dots \dots \dots (2)$$

増幅倍率nは、下記(3)式で示すように所望の温度係数によって決まる。

$$n = \text{所望の温度係数} / (\text{電圧VPN2の温度係数} - \text{電圧VPN1の温度係数}) \dots \dots \dots (3)$$

【0039】

一方、温度検出回路1の出力電圧VOUTの直線性は、出力電圧カーブの2次回帰式での2次係数で表すことができる。出力電圧VOUTの2次係数は、前記(1)式に示すように、電圧VPN2の2次係数から電圧VPN1の2次係数を減算し、増幅倍率nをかけた値になる。従って、出力電圧VOUTの2次係数を小さくするためには、増幅倍率nを1にした場合、前記(1)式の右辺の2項目である(VPN2の2次係数 - VPN1の2次係数)の値を小さくすればよい。

【0040】

図10は、電界効果トランジスタM1及びM2、又は電界効果トランジスタM11及びM12といった2つの電界効果トランジスタのチャンネル長L比と、対応する電圧VPN1又はVPN2の2次係数VPN1又はVPN2との関係例を示した図である。なお、以下、第1の電圧源回路2を構成する電界効果トランジスタM1及びM2のチャンネル長L比を電圧VPN1のL比と呼び、第2の電圧源回路3を構成する電界効果トランジスタM11及びM12のチャンネル長L比を電圧VPN2のL比と呼ぶ。

【0041】

図10から分かるように、電圧VPN1の2次係数VPN1は電圧VPN1のL比に、電圧VPN2の2次係数VPN2は電圧VPN2のL比にそれぞれ強く依存しており、電圧VPN1のL比が3付近で2次係数VPN1がほぼ零になり、電圧VPN2のL比が3付近で2次係数VPN2がほぼ零になる。

図11は、電圧VPN1のL比を、出力電圧VOUTの2次係数VOUTがほぼ零になる3に固定した場合における、電圧VPN2のL比と出力電圧VOUTの2次係数VOUTとの関係の例を示した図である。図11において、横軸は電圧VPN2のL比であり、縦軸は出力電圧VOUTの2次係数VOUTである。

【0042】

図11において、電圧VPN2のL比の増加に伴って、出力電圧VOUTの2次係数VOUTの絶対値が減少する傾向を示している。このことは、次のように説明することができる。まず、電圧VPN2のL比が0.5の場合、2次係数VOUTは約 -1.1×10^{-6} である。そこで、電圧VPN2のL比を大きくしていくと、図10から分かるように電

10

20

30

40

50

圧 V_{PN2} の 2 次係数 V_{PN2} は、絶対値が減少しながら零に近付く。従って、前記 (2) 式において、電圧 V_{PN1} の 2 次係数 V_{PN1} がほぼ零で固定であるため、電圧 V_{PN2} と電圧 V_{PN1} との 2 次係数の差分は電圧 V_{PN2} の L 比の増加と共に次第に小さくなり、最終的な 2 次係数 V_{OUT} の値の減少をもたらす。例えば、電圧 V_{PN2} の L 比が 2.5 の場合、2 次係数 V_{OUT} は約 -1.9×10^{-7} になり、従来の約 $1/6$ まで 2 次係数の低減効果を得ることができる。これらの効果は、電圧 V_{PN1} の L 比を 3 以外に変えた場合においても有効であり、出力電圧 V_{OUT} の 2 次係数 V_{OUT} が小さく直線性を向上させることができる温度検出回路を実現することができる。

【0043】

次に、図 3 の回路を使用した場合を例にして温度検出回路 1 の最低動作電圧 V_{min} について考える。最低動作電圧 V_{min} は、電界効果トランジスタ M1 のドレインソース間電圧 V_{dsM1} と、電界効果トランジスタ M2 のドレインソース間電圧 V_{dsM2} との和になり、下記 (4) 式で表される。

$$\begin{aligned}
 V_{min} &= V_{dsM1} + V_{dsM2} \\
 &= (V_{gsM1} - V_{thM1}) + (V_{gsM2} - V_{thM2}) \\
 &= (0 - V_{thM1}) + V_{PN1} \dots \dots \dots (4)
 \end{aligned}$$

【0044】

電界効果トランジスタ M1 及び M2 の各しきい値 V_{thM1} 及び V_{thM2} がそれぞれ $-0.4V$ であり、電圧 V_{PN1} が $1V$ である場合、前記 (4) 式から $V_{min} = 1.4V$ になる。

前記のように、温度検出回路 1 の最低動作電圧 V_{min} は、電界効果トランジスタ M1 のしきい値 V_{thM1} と電圧 V_{PN1} によって決まり、温度検出回路 1 の消費電流は約 $3 \mu A$ であるため、消費電力は $3 \mu A \times 1.4 V = 4.2 \mu W$ になる。このように、本第 1 の実施の形態における温度検出回路は、低電圧動作及び低消費電力化を実現することができる。

【0045】

なお、前記説明では、電界効果トランジスタ M1、M2、M11 及び M12 が n チャネル型である場合を例にして説明したが、電界効果トランジスタ M1、M2、M11 及び M12 として p チャネル型の電界効果トランジスタを使用してもよい。

【図面の簡単な説明】

【0046】

- 【図 1】本発明の第 1 の実施の形態における温度検出回路の構成例を示した図である。
- 【図 2】図 1 の各電圧の温度変化に対する特性を示した図である。
- 【図 3】図 1 の第 1 及び第 2 の各電圧源回路の回路例を示した図である。
- 【図 4】図 1 の第 1 及び第 2 の各電圧源回路における他の回路例を示した図である。
- 【図 5】図 1 の第 1 及び第 2 の各電圧源回路における他の回路例を示した図である。
- 【図 6】電界効果トランジスタ M1 及び M2 のチャネル長 L の比と電圧 V_{PN1} の温度係数 TCR との関係例を示した図である。
- 【図 7】図 1 の第 1 及び第 2 の各電圧源回路における回路例を示した図である。
- 【図 8】図 1 の第 1 及び第 2 の各電圧源回路における他の回路例を示した図である。
- 【図 9】図 1 の減算回路 5 の回路例を示した図である。
- 【図 10】電圧 V_{PN1} の L 比と 2 次係数 V_{PN1} 、及び電圧 V_{PN2} の L 比と 2 次係数 V_{PN2} との関係例を示した図である。
- 【図 11】電圧 V_{PN2} の L 比と出力電圧 V_{OUT} の 2 次係数 V_{OUT} との関係例を示した図である。

【符号の説明】

【0047】

- 1 温度検出回路
- 2 第 1 の電圧源回路
- 3 第 2 の電圧源回路

10

20

30

40

50

4 インピーダンス変換回路

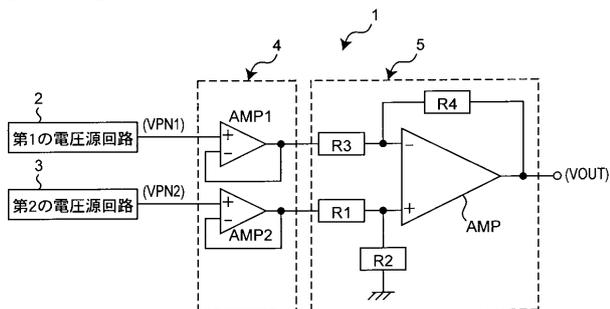
5 減算回路

M 1 , M 2 , M 1 1 , M 1 2 電界効果トランジスタ

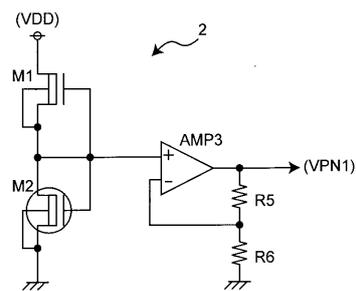
A M P , A M P 1 ~ A M P 3 演算増幅回路

R 1 ~ R 6 , R 1 1 , R 1 2 , R 2 1 , R 2 2 抵抗

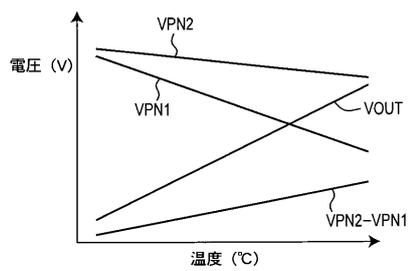
【 図 1 】



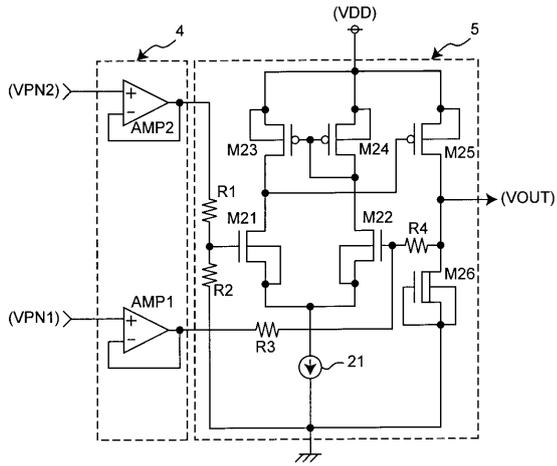
【 図 3 】



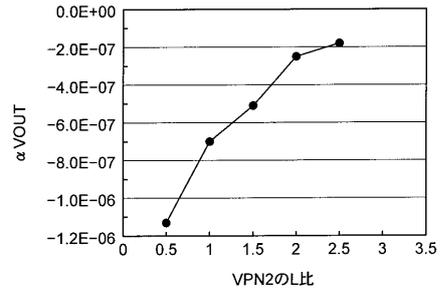
【 図 2 】



【 図 9 】



【 図 1 1 】



【 図 1 0 】

