



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0025265
 (43) 공개일자 2014년03월04일

- | | |
|---|---|
| <p>(51) 국제특허분류(Int. Cl.)
 <i>H01L 31/10</i> (2006.01)</p> <p>(21) 출원번호 10-2013-0033585</p> <p>(22) 출원일자 2013년03월28일
 심사청구일자 2013년03월28일</p> <p>(30) 우선권주장
 1020120090860 2012년08월20일 대한민국(KR)</p> | <p>(71) 출원인
 한국전자통신연구원
 대전광역시 유성구 가정로 218 (가정동)</p> <p>(72) 발명자
 김경욱
 대전 유성구 엑스포로 448, 501동 303호 (전민동, 엑스포아파트)
 김상훈
 대전 서구 대덕대로 246, 넥스벨리 B동 1206호 (둔산동)
 (뒷면에 계속)</p> <p>(74) 대리인
 권혁수, 송윤호, 오세준</p> |
|---|---|

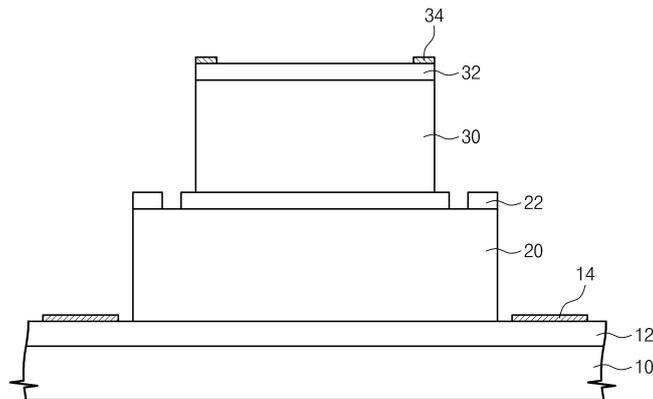
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 **저전압 고이득 고속 광 검출기 및 그의 제조방법**

(57) 요약

본 발명은 광 검출기 및 그의 제조방법을 개시한다. 그의 검출기는 기관과, 상기 기관 상의 제 1 콘택 층과, 상기 제 1 콘택 층 상의 증폭 층과, 상기 증폭 층 상의 제 2 콘택 층과, 상기 제 2 콘택 층 상의 광 흡수 층을 포함한다. 여기서, 상기 증폭 층, 제 2 콘택 층, 및 상기 광 흡수 층은 게르마늄을 포함할 수 있다.

대표도 - 도2



(72) 발명자

장기석

대전 대덕구 신탄진로 188, (연축동)

김인규

대전 유성구 구즉로 16, 111동 905호 (송강동, 한
마을아파트)

오진혁

경기 의정부시 가금로86번길 14, (가능동)

김선애

대전 유성구 농대로 8, (어은동)

이 발명을 지원한 국가연구개발사업

과제고유번호 10038764

부처명 지식경제부

연구사업명 산업원천기술개발사업(ETRI지원사업)

연구과제명 실리콘 나노포토닉스 기반 차세대 컴퓨터 칩기술

기여율 1/1

주관기관 한국전자통신연구원

연구기간 2011.03.01 ~ 2016.02.29

특허청구의 범위

청구항 1

기판;

상기 기판 상의 제 1 콘택 층;

상기 제 1 콘택 층 상의 증폭 층;

상기 증폭 층 상의 제 2 콘택 층; 및

상기 제 2 콘택 층 상의 광 흡수 층을 포함하되,

상기 증폭 층, 제 2 콘택 층, 및 상기 광 흡수 층은 게르마늄을 포함하는 광 검출기.

청구항 2

제 1 항에 있어서,

상기 광 흡수 층은 진성 게르마늄을 포함하는 광 검출기.

청구항 3

제 1 항에 있어서,

상기 증폭 층은 진성 게르마늄을 포함하는 광 검출기.

청구항 4

제 1 항에 있어서,

상기 제 1 콘택 층은 제 1 불순물로 도핑된 광 검출기.

청구항 5

제 4 항에 있어서,

상기 제 2 콘택 층은 상기 제 1 불순물과 반대되는 도전성을 갖는 제 2 불순물로 도핑된 광 검출기.

청구항 6

제 4 항에 있어서,

상기 광 흡수 층 상에 배치되고, 상기 제 1 불순물로 도핑된 제 3 콘택 층을 더 포함하는 광 검출기.

청구항 7

제 6 항에 있어서,

상기 제 1 콘택 층과 상기 제 3 콘택 층은 실리콘을 포함하는 광 검출기.

청구항 8

제 7 항에 있어서,

상기 증폭 층, 상기 제 2 콘택 층, 상기 광 흡수 층, 및 상기 제 3 콘택 층으로부터 이격되고, 상기 제 1 콘택 층 상에 배치되는 제 1 전극; 및

상기 제 3 콘택 층 상에 배치된 제 2 전극을 더 포함하는 광 검출기.

청구항 9

제 1 항에 있어서,

상기 광 흡수 층은 게르마늄과 실리콘의 초 격자를 포함하는 광 검출기.

청구항 10

제 1 항에 있어서,

상기 기판과 상기 제 1 콘택 층 사이의 층간 절연 층을 더 포함하는 광 검출기.

청구항 11

제 1 항에 있어서,

상기 광 흡수 층은 게르마늄과 실리콘의 초격자를 포함하는 광 검출기.

청구항 12

제 1 항에 있어서,

상기 증폭 층과 상기 광 흡수 층은 게르마늄과 실리콘의 초 격자를 각각 포함하는 광 검출기.

청구항 13

제 1 항에 있어서,

상기 광 흡수 층은 제 1 하프 초 격자 층 및 제 1 하프 진성 층을 포함하는 광 검출기.

청구항 14

제 13 항에 있어서,

상기 제 1 하프 초 격자 층은 게르마늄과 실리콘의 초 격자를 포함하는 광 검출기.

청구항 15

제 1 항에 있어서,

상기 증폭 층은 제 2 하프 초 격자 층 및 제 2 하프 진성 층을 포함하는 광 검출기.

청구항 16

제 1 항에 있어서,

상기 광 흡수 층은 양자 점 또는 양자 선을 더 포함하는 광 검출기.

청구항 17

기판 상에 제 1 콘택 층을 형성하는 단계;

상기 제 1 콘택 층 상에 증폭 층을 형성하는 단계;

상기 증폭 층 상에 제 2 콘택 층을 형성하는 단계; 및

상기 제 2 콘택 층 상에 광 흡수 층을 형성하는 단계를 포함하되,

상기 증폭 층, 상기 제 2 콘택 층 및 상기 제 2 콘택 층은 모두 게르마늄을 포함하고, 하나의 챔버 또는 클러스터 내에서 인시츄로 형성되는 광 검출기의 제조방법.

청구항 18

제 17 항에 있어서,

상기 제 1 콘택 층은 제 1 불순물로 도핑된 실리콘으로 형성되는 광 검출기의 제조방법.

청구항 19

제 18 항에 있어서,

상기 광 흡수 층 상에 제 3 콘택 층을 형성하는 단계를 더 포함하는 광 검출기의 제조방법.

청구항 20

제 19 항에 있어서,

상기 제 3 콘택 층은 상기 제 1 불순물로 도핑된 실리콘으로 형성되는 광 검출기의 제조방법.

명세서

기술분야

[0001] 본 발명은 광 검출기에 관한 것으로, 상세하게는 게르마늄을 이용한 저전압 고이득 고속 검출기에 관한 것이다.

배경기술

[0002] 근래에 들어 실리콘 포토닉스의 연구가 활발히 전개되고 있다. 실리콘포토닉스 테크놀로지는 초고속 대용량 광 통신 시스템, 및 영상처리 (image processing) 시스템에 필수적으로 사용되고 있다. 광통신 시스템은 전기적 통신보다 전송 효율이 높고, 고속 처리가 가능하다. 광통신 시스템은 크게 광 송신기와 광 수신기를 포함할 수 있다. 광 송신기는 광원과 광 변조기까지 포함할 수 있다. 광 수신기는 광 송신기로부터 제공되는 광 신호를 따라서, 광통신 시스템의 성능은 광 수신기의 처리 속도에 의해 거의 결정될 수 있다. 나아가, 광 수신기는 재료적인 측면에서 그의 특성이 좌우될 수 있다.

[0003] 광 수신기의 재료로는 주로 III-V 화합물반도체가 주로 사용되었다. III-V 화합물반도체는 광 수신기의 생산 단가의 경쟁력 약화를 초래할 수 있다. 최근 III-V 화합물반도체는 실리콘으로 대체되고 있는 실정이다. 실리콘은 III-V 화합물반도체에 비해 상대적으로 저렴하여 상용성이 매우 높다. 또한, 실리콘은 진성 반도체로서 박막트랜지스터 및 메모리와 같은 부분에 응용성이 높다.

[0004] 그럼에도 불구하고, 실리콘 기반의 아발란치 광 검출기는 높은 이득, 감도를 얻기 위해 매우 높은 동작전압 (아발란치 전압)이 요구되고 있다. 때문에, 광 검출기의 재료적인 측면에서 실리콘을 대체할 수 있는 물질들이 많이 연구 개발되고 있다. 그 중에서, 게르마늄은 진성 반도체 이면서도 광 통신 분야에서 폭넓은 연구 개발이 미진한 상태이다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 목적은 게르마늄 기반의 광 검출기 및 그의 제조방법을 제공하는 데 있다.

[0006] 또한, 본 발명의 다른 목적은 저전압, 고이득, 및 고속의 광 검출기 및 그의 제조방법을 제공하는 데 있다.

과제의 해결 수단

[0007] 본 발명의 실시 예에 따른 광 검출기는, 기관; 상기 기관 상의 제 1 콘택 층; 상기 제 1 콘택 층 상의 증폭 층; 상기 증폭 층 상의 제 2 콘택 층; 및 상기 제 2 콘택 층 상의 광 흡수 층을 포함한다. 여기서, 상기 증폭 층, 제 2 콘택 층, 및 상기 광 흡수 층은 모두 게르마늄을 포함할 수 있다.

[0008] 본 발명의 일 실시 예에 따르면, 상기 광 흡수 층은 진성 게르마늄을 포함할 수 있다.

[0009] 본 발명의 다른 실시 예에 따르면, 상기 증폭 층은 진성 게르마늄을 포함할 수 있다.

[0010] 본 발명의 일 실시 예에 따르면, 상기 제 1 콘택 층은 제 1 불순물로 도핑될 수 있다.

[0011] 본 발명의 다른 실시 예에 따르면, 제 2 콘택 층은 상기 제 1 불순물과 반대되는 도전성을 갖는 제 2 불순물로 도핑될 수 있다.

[0012] 본 발명의 일 실시 예에 따르면, 상기 광 흡수 층 상에 배치되고, 상기 제 1 불순물로 도핑된 제 3 콘택 층을 더 포함할 수 있다.

[0013] 본 발명의 다른 실시 예에 따르면, 상기 제 1 콘택 층과 상기 제 3 콘택 층은 실리콘을 포함할 수 있다.

- [0014] 본 발명의 일 실시 예에 따르면, 상기 증폭 층, 상기 제 2 콘택 층, 상기 광 흡수 층, 및 상기 제 3 콘택 층으로부터 이격되고, 상기 제 1 콘택 층 상에 배치되는 제 1 전극; 및 상기 제 3 콘택 층 상에 배치된 제 2 전극을 더 포함할 수 있다.
- [0015] 본 발명의 다른 실시 예에 따르면, 상기 광 흡수 층은 게르마늄과 실리콘의 초 격자를 포함할 수 있다.
- [0016] 본 발명의 일 실시 예에 따르면, 상기 기판과 상기 제 1 콘택 층 사이의 층간 절연 층을 더 포함할 수 있다.
- [0017] 본 발명의 다른 실시 예에 따르면, 상기 광 흡수 층은 게르마늄과 실리콘의 초격자를 포함할 수 있다.
- [0018] 본 발명의 일 실시 예에 따르면, 상기 증폭 층과 상기 광 흡수 층은 게르마늄과 실리콘의 초 격자를 각각 포함할 수 있다.
- [0019] 본 발명의 다른 실시 예에 따르면, 상기 광 흡수 층은 제 1 하프 초 격자 층 및 제 1 하프 진성 층을 포함할 수 있다.
- [0020] 본 발명의 일 실시 예에 따르면, 상기 제 1 하프 초 격자 층은 게르마늄과 실리콘의 초 격자를 포함할 수 있다.
- [0021] 본 발명의 다른 실시 예에 따르면, 상기 증폭 층은 제 2 하프 초 격자 층 및 제 2 하프 진성 층을 포함할 수 있다.
- [0022] 본 발명의 일 실시 예에 따르면, 상기 광 흡수 층은 양자 점 또는 양자 선을 더 포함할 수 있다.
- [0023] 본 발명의 다른 실시 예에 따른 광 검출기의 제조방법은, 기판 상에 제 1 콘택 층을 형성하는 단계; 상기 제 1 콘택 층 상에 증폭 층을 형성하는 단계; 상기 증폭 층 상에 제 2 콘택 층을 형성하는 단계; 및 상기 제 2 콘택 층 상에 광 흡수 층을 형성하는 단계를 포함한다. 여기서, 상기 증폭 층, 상기 제 2 콘택 층 및 상기 제 2 콘택 층은 모두 게르마늄을 포함하고, 하나의 챔버 또는 클러스터 내에서 인시츄로 형성될 수 있다.
- [0024] 본 발명의 일 실시 예에 따르면, 상기 제 1 콘택 층은 제 1 불순물로 도핑된 실리콘으로 형성될 수 있다. 상기 광 흡수 층 상에 제 3 콘택 층을 형성하는 단계를 더 포함할 수 있다.
- [0025] 본 발명의 다른 실시 예에 따르면, 상기 제 3 콘택 층은 상기 제 1 불순물로 도핑된 실리콘으로 형성될 수 있다.

발명의 효과

- [0026] 본 발명의 실시 예에 따른 광 검출기는 기판, 제 1 콘택 층, 증폭 층, 제 2 콘택 층, 광 흡수 층, 및 제 3 콘택 층을 포함할 수 있다. 증폭 층, 제 2 콘택 층, 및 광 흡수 층은 모두 게르마늄을 포함할 수 있다. 게르마늄 기반의 광 검출기는 약 15V 내지 약 16V 정도의 전압에서 아발란치 현상을 가질 수 있다. 일반적인 실리콘 기반의 광 검출기는 상용 전압인 100V 이상에서 아발란치 현상이 일어날 수 있다. 따라서, 본 발명의 실시 예에 따른 광 검출기는 저전압에서 동작될 수 있다.
- [0027] 또한, 게르마늄의 증폭 층은 일반적인 실리콘 증폭 층보다 낮은 바이어스 전에서 급격하게 증가되는 3dB 밴드 폭을 가질 수 있다. 따라서, 본 발명의 실시 예에 따른 광 검출기는 고이득 및 고속으로 동작될 수 있다.

도면의 간단한 설명

- [0028] 도 1은 본 발명의 제 1 실시 예에 따른 광 검출기를 나타내는 평면도이다.
- 도 2는 도 1의 단면도이다.
- 도 3은 도 1 및 도 2의 광 검출기의 전류-전압 특성 나타낸 그래프이다.
- 도 4는 동작 전압과 응답 주파수(frequency response. vs. operational voltage)의 관계를 나타내는 그래프이다.
- 도 5는 본 발명의 제 1 응용 예에 따른 광 검출기를 나타내는 단면도이다.
- 도 6은 본 발명의 제 2 응용 예에 따른 광 검출기를 나타내는 단면도이다.
- 도 7은 본 발명의 제 3 응용 예에 따른 광 검출기를 나타내는 단면도이다.

- 도 8은 본 발명의 제 2 실시 예에 따른 광 검출기를 나타내는 단면도이다.
- 도 9는 본 발명의 제 4 응용 예에 따른 광 검출기를 나타내는 단면도이다.
- 도 10은 본 발명의 제 3 실시 예에 따른 광 검출기를 나타내는 단면도이다.
- 도 11은 본 발명의 제 5 응용 예에 따른 광 검출기를 나타내는 단면도이다.
- 도 12는 본 발명의 제 6 응용 예에 따른 광 검출기를 나타내는 단면도이다.
- 도 13은 본 발명의 제 4 실시 예에 따른 광 검출기를 나타내는 단면도이다.
- 도 14는 본 발명의 제 7 응용 예에 따른 광 검출기를 나타내는 단면도이다.
- 도 15는 본 발명의 제 8 응용 예에 따른 광 검출기를 나타내는 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0029] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예를 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예는 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전문에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- [0030] 본 명세서에서 사용된 용어는 실시예들을 설명하기 위한 것이며 본 발명을 제한하고자 하는 것은 아니다. 본 명세서에서, 단수형은 문구에서 특별히 언급하지 않는 한 복수형도 포함한다. 명세서에서 사용되는 "포함한다(comprises)" 및/또는 "포함하는(comprising)"으로 언급된 구성요소, 단계, 동작 및/또는 소자는 하나 이상의 다른 구성요소, 단계, 동작 및/또는 소자의 존재 또는 추가를 배제하지 않는다.
- [0031] 또한, 본 명세서에서 기술하는 실시예들은 본 발명의 이상적인 예시도인 단면도 및/또는 평면도들을 참고하여 설명될 것이다. 도면들에 있어서, 막 및 영역들의 두께는 기술적 내용의 효과적인 설명을 위해 과장된 것이다. 따라서, 제조 기술 및/또는 허용 오차 등에 의해 예시도의 형태가 변형될 수 있다. 따라서, 본 발명의 실시예들은 도시된 특정 형태로 제한되는 것이 아니라 제조 공정에 따라 생성되는 형태의 변화도 포함하는 것이다. 예를 들면, 직각으로 도시된 식각 영역은 라운드지거나 소정 곡률을 가지는 형태일 수 있다. 따라서, 도면에서 예시된 영역들은 개략적인 속성을 가지며, 도면에서 예시된 영역들의 모양은 소자의 영역의 특정 형태를 예시하기 위한 것이며 발명의 범주를 제한하기 위한 것이 아니다.
- [0032] 도 1은 본 발명의 제 1 실시 예에 따른 광 검출기를 나타내는 평면도이다. 도 2는 도 1의 단면도이다.
- [0033] 도 1 및 도 2를 참조하면, 본 발명의 제 1 실시 예에 따른 광 검출기는 기판(10), 제 1 콘택 층(12), 제 1 전극(14), 증폭 층(20), 제 2 콘택 층(22), 광 흡수 층(30), 제 3 콘택 층(32), 및 제 2 전극(34)을 포함할 수 있다.
- [0034] 기판(10)은 실리콘을 포함할 수 있다. 제 1 콘택 층(12)은 제 1 불순물로 도핑된 실리콘을 포함할 수 있다. 제 1 불순물은 인(phosphorous), 아세닉(As), 또는 안티몬(Sb)과 같은 도너일 수 있다. 제 1 콘택 층(12) 상에 증폭 층(20)과 제 1 전극(14)이 배치될 수 있다.
- [0035] 제 1 전극(14)은 증폭 층(20)을 둘러쌀 수 있다. 제 1 전극(14)은 링 모양을 가질 수 있다. 제 1 전극(14)은 금(Au), 은(Ag), 알루미늄(Al), 또는 구리(Cu)와 같은 금속을 포함할 수 있다.
- [0036] 증폭 층(20)은 진성 게르마늄을 포함할 수 있다. 증폭 층(20)은 아발란치 이득(avalanche) 구조 층으로서, 상기 광 흡수 층(30)에서의 전기적 신호를 증폭시킬 수 있다. 증폭 층(20) 상에 제 2 콘택 층(22)이 배치될 수 있다.
- [0037] 제 2 콘택 층(22)은 제 1 불순물과 반대되는 제 2 불순물로 도핑될 수 있다. 제 2 불순물은 보론(boron), 갈륨(Ga)과 같은 억셉터일 수 있다. 제 2 콘택 층(22)은 게르마늄을 포함할 수 있다. 제 2 콘택 층(22)은 접지될 수 있다. 제 2 콘택 층(22) 상에 광 흡수 층(30)이 배치될 수 있다. 제 2 콘택 층(22)은 광 흡수 층(30)의 둘레에 링 모양으로 노출될 수 있다. 제 2 콘택 층(22)은 메사타입으로 제작될 경우, 플로팅 가드 링(floating guard ring)으로 형성될 수 있다.
- [0038] 광 흡수 층(30)은 제 3 콘택 층(32)에 투과된 광을 흡수하여 전기적인 신호를 생성할 수 있다. 광 흡수 층(30)

은 진성 게르마늄 (intrinsic germanium)을 포함할 수 있다. 광 흡수 층(30) 상에 제 3 콘택 층(32)이 배치될 수 있다. 제 3 콘택 층(32)은 제 1 불순물로 도핑된 실리콘 또는 게르마늄을 포함할 수 있다. 제 3 콘택 층(32)은 광 흡수 층(30)을 덮을 수 있다. 증폭 층(20) 내지 광 흡수 층(30)은 모두 게르마늄을 포함할 수 있다. 또한, 증폭 층(20) 내지 광 흡수 층(30)은 게르마늄을 소스로 사용하는 화학기상증착방법에 의해 하나의 챔버(미도시) 또는 클러스터(cluster) 내에서 인시튜(in-situ)로 형성될 수 있다. 따라서, 본 발명의 제 1 실시 예에 따른 광 검출기의 제조방법은 생산성을 향상시킬 수 있다.

[0039] 도 3은 도 1 및 도 2의 광 검출기의 전류-전압 특성 나타낸 그래프로서, 본 발명의 제 1 실시 예에 따른 광 검출기는 약 15~16V 정도의 저전압에서 아발란치 현상을 가질 수 있다. 일반적인 실리콘 기반의 광 검출기는 상용 전압인 100V 이상에서 아발란치 현상이 일어날 수 있다. 따라서, 본 발명의 제 1 실시 예에 따른 광 검출기는 저전압으로 동작될 수 있다. 여기서, 가로 축은 전압의 크기를 나타내고, 세로 축은 전류의 크기를 나타낸다. 광 흡수 층(30)과 증폭 층(20)은 각각 약 ~10000?의 두께를 가질 수 있다.

[0040] 도 4는 동작 전압과 응답 주파수(frequency response. vs. operational voltage)의 관계를 나타내는 그래프로서, 본 발명의 제 1 실시 예에 따른 광 검출기는 약 -15V이하의 바이어스 전압에서 급격하게 증가되는 3dB 밴드폭(bandwidth)을 가질 수 있다. 일반적인 실리콘 기반의 광 검출기는 -20V이하의 바이어스 전압에서도 3dB 밴드폭(bandwidth)이 증가되지 않을 수 있다. 게르마늄의 증폭 층(20)은 고속 특성 및 고이득 특성을 모두 가질 수 있다.

[0041] 따라서, 본 발명의 제 1 실시 예에 따른 광 검출기는 고이득 및 고속으로 동작될 수 있다.

[0042] 도 5는 본 발명의 제 1 응용 예에 따른 광 검출기를 나타내는 단면도이다.

[0043] 도 1 및 5를 참조하면, 본 발명의 제 1 응용 예에 따른 광 검출기의 증폭 층(20)은 실리콘 및 게르마늄의 초 격자(superlattice)를 포함할 수 있다. 제 1 응용 예는 제 1 실시 예의 증폭 층(20)의 진성 게르마늄이 실리콘 및 게르마늄의 초 격자(superlattice)로 대체된 것이다. 초 격자는 복수개의 물질 층들이 교번하여 쌓여진 구조이다. 여기서, 물질 층들은 실리콘과 게르마늄이 서로 다른 혼합비를 갖는 것들일 수 있다. 예를 들어, 제 1 물질 층(24)은 $Si_{1-x}Ge_x(0 \leq x \leq 0.5)$ 을 포함하고, 제 2 물질 층(26)은 $Si_{1-y}Ge_y(0 \leq y \leq 0.5)$ 을 포함할 수 있다. 제 1 물질 층(24) 및 제 2 물질 층(26)은 화학기상증착방법과 같은 에피택시얼로 형성될 수 있다.

[0044] 도 6은 본 발명의 제 2 응용 예에 따른 광 검출기를 나타내는 단면도이다.

[0045] 도 1 및 도 6을 참조하면, 본 발명의 제 2 응용 예에 따른 광 검출기는 기판(10)과 제 1 콘택 층(12) 사이의 층간 절연 층(16)을 포함할 수 있다. 제 2 응용 예는 제 1 실시 예의 기판(10)과 제 1 콘택 층(12) 사이의 층간 절연 층(16)을 더 포함할 것이다. 층간 절연 층(16)은 실리콘 산화막을 포함할 수 있다. 기판(10), 층간 절연 층(16), 제 1 콘택 층(12)은 SOI(Silicon On Insulation) 기판일 수 있다. SOI 기판은 상용되는 제품으로서, 벌크 실리콘으로부터 독립된 개별 소자들(미도시)을 층간 절연 층(16) 상에 형성할 수 있다는 장점을 가질 수 있다. 제 1 콘택 층(12) 및 증폭 층(20)은 벌크 실리콘의 기판(10)으로부터의 불순물 오염 또는 기계적 손상이 방지(free)될 수 있다.

[0046] 따라서, 본 발명의 제 2 응용 예에 따른 광 검출기는 생산성 및 생산 수율을 향상시킬 수 있다.

[0047] 도 7은 본 발명의 제 3 응용 예에 따른 광 검출기를 나타내는 단면도이다.

[0048] 도 1 및 도 7을 참조하면, 본 발명의 제 3 응용 예에 따른 광 검출기는 초 격자의 증폭 층(20)과, 층간 절연 층(16)을 포함할 수 있다. 초 격자는 제 1 물질 층(24) 및 제 2 물질 층(26)을 포함할 수 있다. 제 1 물질 층(24)과 제 2 물질 층(26)은 서로 다른 혼합 비의 게르마늄과 실리콘을 포함할 수 있다. 층간 절연 층(16)은 실리콘 산화막을 포함할 수 있다. 기판(10), 층간 절연 층(16), 및 제 1 콘택 층(12)은 SOI 기판이 될 수 있다.

[0049] 제 3 응용 예는 제 1 실시 예의 증폭 층(20)의 진성 게르마늄이 초 격자로 대체되고, 상기 제 1 실시 예의 기판(10)과 제 1 콘택 층(12) 사이의 층간 절연 층(16)을 더 포함할 것이다.

[0050] 도 8은 본 발명의 제 2 실시 예에 따른 광 검출기를 나타내는 단면도이다.

[0051] 도 1 및 도 8을 참조하면, 본 발명의 제 2 실시 예에 따른 광 검출기는, 제 3 물질 층(31)과, 제 4 물질 층(33)을 갖는 초 격자의 광 흡수 층(30)을 포함할 수 있다. 제 2 실시 예는 제 1 실시 예의 광 흡수 층(30)의 진성 게르마늄이 초 격자로 대체된 것이다. 초 격자의 제 3 물질 층(31)과 제 4 물질 층(33) 각각은 서로 다른 혼합 비의 게르마늄과 실리콘을 포함할 수 있다. 예컨대, 제 3 물질 층(31)은 $Si_{1-x}Ge_x(0 \leq x \leq 0.5)$ 을 포함할 수 있다.

제 4 물질 층(33)은 $Si_{1-y}Ge_y(0 \leq y \leq 0.5)$ 을 포함할 수 있다.

[0052] 도 9는 본 발명의 제 4 응용 예에 따른 광 검출기를 나타내는 단면도이다.

[0053] 도 1 및 도 9를 참조하면, 본 발명의 제 4 응용 예에 따른 광 검출기는

[0054] 제 4 응용 예는 제 2 실시 예의 증폭 층(20)의 진성 게르마늄이 초 격자로 대체된 것이다. 증폭 층(20)과, 광 흡수 층(30)은 모두 초 격자로 이루어질 수 있다. 증폭 층(20)의 초 격자는 제 1 물질 층(24)과 제 2 물질 층(26)을 포함할 수 있다. 광 흡수 층(30)의 초 격자는 제 3 물질 층(31)과 제 4 물질 층(33)을 포함할 수 있다. 제 1 물질 층(24)과 제 3 물질 층(31)은 동일한 혼합비의 게르마늄 및 실리콘을 포함할 수 있다. 본 발명은 이에 한정되지 않을 수 있다. 제 1 물질 층(24)과 제 3 물질 층(31)의 게르마늄 및 실리콘을 서로 다른 혼합비를 가져도 무방하다. 마찬가지로, 제 2 물질 층(26)과 제 4 물질 층(33)은 동일한 혼합비의 게르마늄 실리콘을 포함할 수 있다.

[0055] 도 10은 본 발명의 제 3 실시 예에 따른 광 검출기를 나타내는 단면도이다.

[0056] 도 1 및 도 10을 참조하면, 본 발명의 제 3 실시 예에 따른 광 검출기는 제 1 하프 초 격자 층(36)과 제 1 하프 진성 층(38)을 갖는 광 흡수 층(30)을 포함할 수 있다. 제 3 실시 예는 제 1 실시 예의 광 흡수 층(30)이 제 1 하프 초 격자 층(36)과 제 1 하프 진성 층(38)으로 구분된 것이다. 제 1 하프 초 격자 층(36)은 실리콘과 게르마늄의 초 격자이다. 제 1 하프 초 격자 층(36)은 제 3 물질 층(31)과 제 4 물질 층(33)을 포함할 수 있다. 제 3 물질 층(31)은 $Si_{1-x}Ge_x(0 \leq x \leq 0.5)$ 을 포함할 수 있다. 제 4 물질 층(33)은 $Si_{1-y}Ge_y(0 \leq y \leq 0.5)$ 을 포함할 수 있다. 제 1 하프 진성 층(38)은 진성 게르마늄을 포함할 수 있다.

[0057] 도 11은 본 발명의 제 5 응용 예에 따른 광 검출기를 나타내는 단면도이다.

[0058] 도 1 및 도 11을 참조하면, 본 발명의 제 5 응용 예에 따른 광 검출기는 게르마늄과 실리콘의 초 격자로 이루어진 증폭 층(20)을 포함할 수 있다. 제 5 응용 예는 제 3 실시 예의 증폭 층(20)의 진성 게르마늄이 초 격자로 대체된 것이다. 증폭 층(20)의 초 격자는 제 1 물질 층(24) 및 제 2 물질 층(26)을 포함할 수 있다. 제 1 물질 층(24)은 $Si_{1-x}Ge_x(0 \leq x \leq 0.5)$ 을 포함하고, 제 2 물질 층(26)은 $Si_{1-y}Ge_y(0 \leq y \leq 0.5)$ 을 포함할 수 있다.

[0059] 광 흡수 층(30)은 제 1 하프 초 격자 층(36)과 제 1 하프 진성 층(38)을 가질 수 있다. 제 1 하프 초 격자 층(36)은 제 3 물질 층(31)과 제 4 물질 층(33)을 포함할 수 있다. 제 3 물질 층(31)은 $Si_{1-x}Ge_x(0 \leq x \leq 0.5)$ 을 포함할 수 있다. 제 4 물질 층(33)은 $Si_{1-y}Ge_y(0 \leq y \leq 0.5)$ 을 포함할 수 있다. 제 1 하프 진성 층(38)은 진성 게르마늄을 포함할 수 있다. 제 1 물질 층(24)과 제 3 물질 층(31)은 서로 동일한 혼합비의 게르마늄 및 실리콘을 포함할 수 있다. 본 발명은 이에 한정되지 않을 수 있다. 제 2 물질 층(26)과 제 4 물질 층(33)은 서로 동일한 혼합비의 게르마늄 및 실리콘을 포함할 수 있다.

[0060] 도 12는 본 발명의 제 6 응용 예에 따른 광 검출기를 나타내는 단면도이다.

[0061] 도 1 및 도 12를 참조하면, 본 발명의 제 6 응용 예에 따른 광 검출기는 제 2 하프 초 격자 층(42) 및 제 2 하프 진성 층(44)을 갖는 증폭 층(20)을 포함할 수 있다. 제 6 응용 예는 제 3 실시 예의 증폭 층(20)의 진성 게르마늄이 제 2 하프 초 격자 층(42) 및 제 2 하프 진성 층(44)으로 구분된 것이다. 제 2 하프 초 격자 층(42)은 제 1 물질 층(24)과 제 2 물질 층(26)을 포함할 수 있다. 제 1 물질 층(24)은 $Si_{1-x}Ge_x(0 \leq x \leq 0.5)$ 을 포함하고, 제 2 물질 층(26)은 $Si_{1-y}Ge_y(0 \leq y \leq 0.5)$ 을 포함할 수 있다. 제 2 하프 진성 층(44)은 진성 게르마늄을 포함할 수 있다.

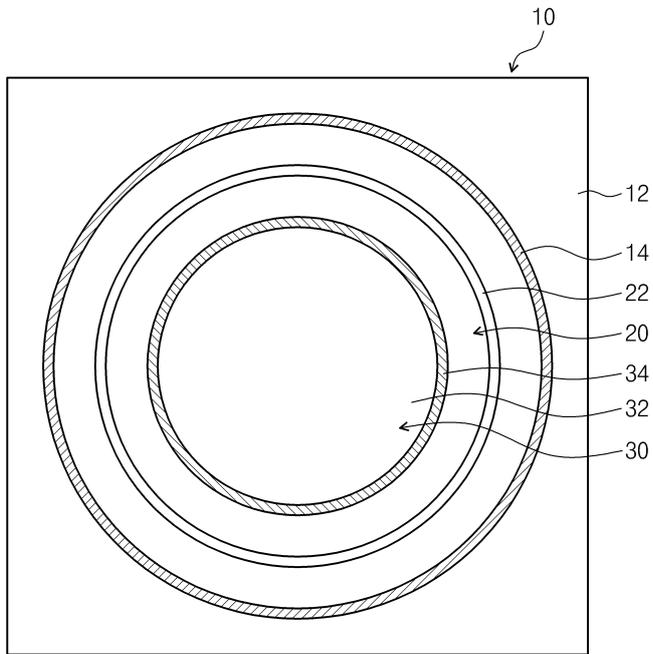
[0062] 광 흡수 층(30)과 증폭 층(20)은 동일한 구조를 가질 수 있다. 광 흡수 층(30)은 제 1 하프 초 격자 층(36)과 제 1 하프 진성 층(38)을 포함하고, 증폭 층(20)은 제 2 하프 초 격자 층(42) 및 제 2 하프 진성 층(44)을 포함할 수 있다. 제 1 하프 초 격자 층(36)은 제 3 물질 층(31)과 제 4 물질 층(33)을 포함할 수 있다. 제 2 하프 초 격자 층(42)은 제 1 물질 층(24) 및 제 2 물질 층(26)을 포함할 수 있다. 제 1 물질 층(24) 및 제 3 물질 층(31)은 서로 동일한 혼합비의 게르마늄 및 실리콘을 포함할 수 있다. 제 2 물질 층(26)과 제 4 물질 층(33)은 서로 동일한 혼합비의 게르마늄 및 실리콘을 포함할 수 있다.

[0063] 도 13은 본 발명의 제 4 실시 예에 따른 광 검출기를 나타내는 단면도이다.

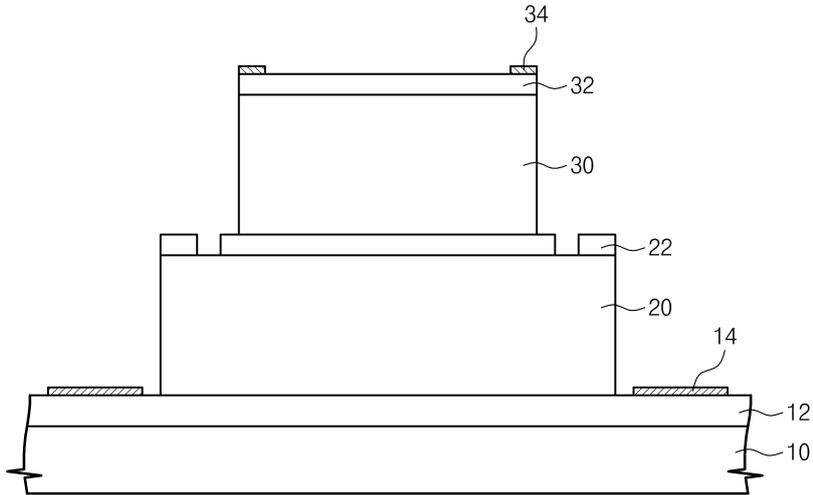
[0064] 도 1 및 도 13을 참조하면, 본 발명의 제 4 실시 예에 따른 광 검출기는 양자 점(35) 또는 양자선을 갖는 광 흡

도면

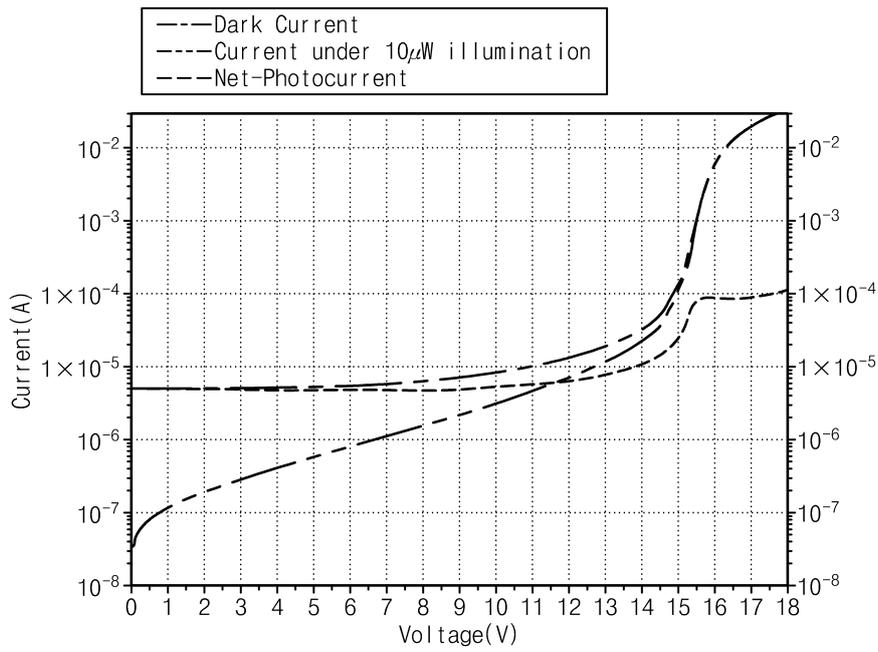
도면1



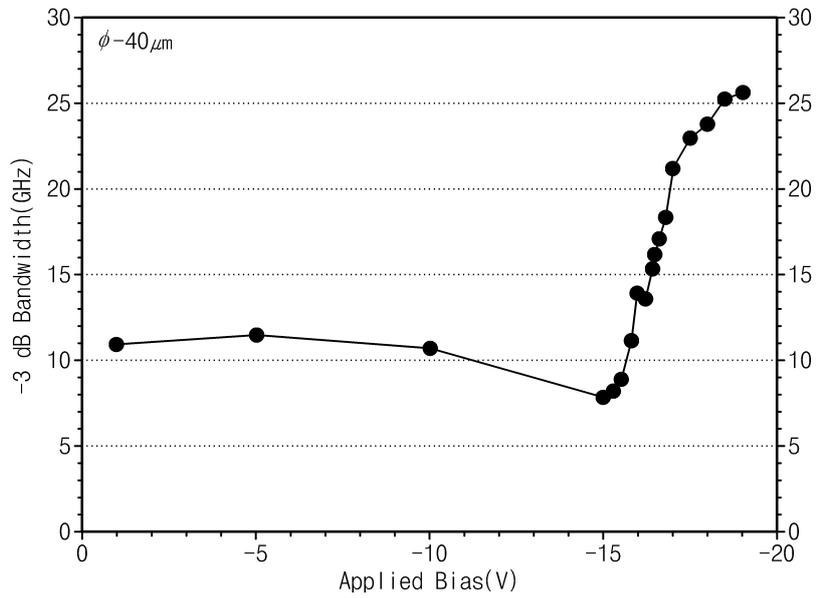
도면2



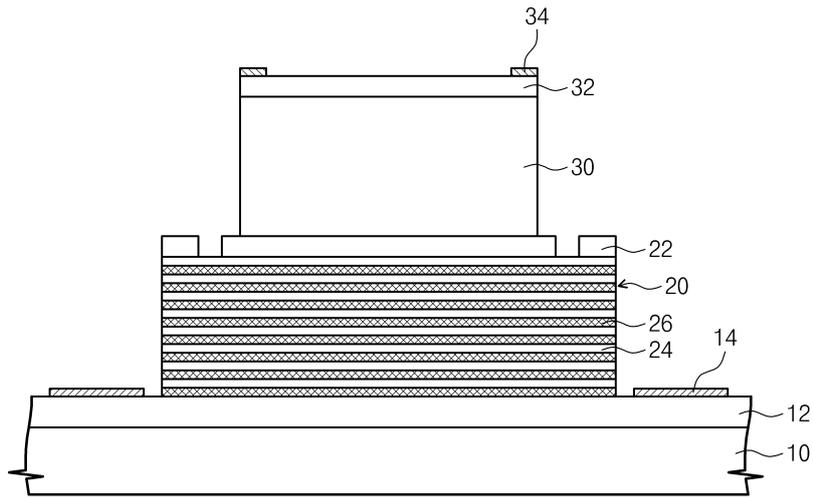
도면3



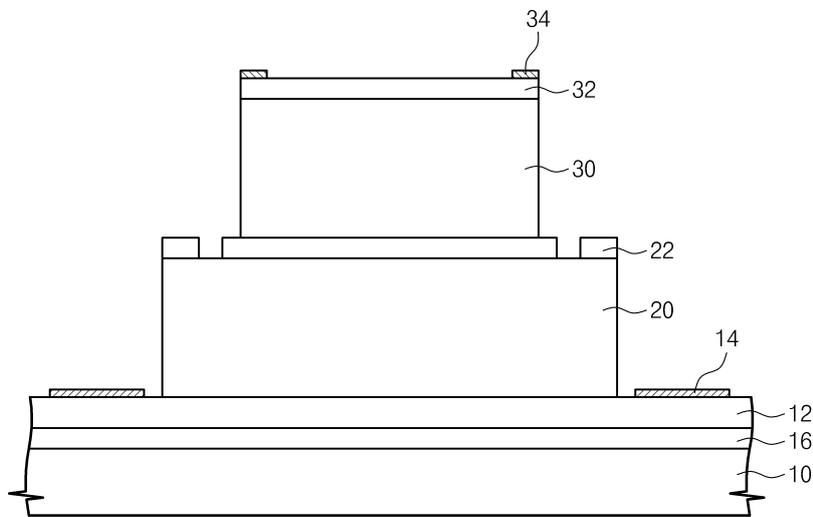
도면4



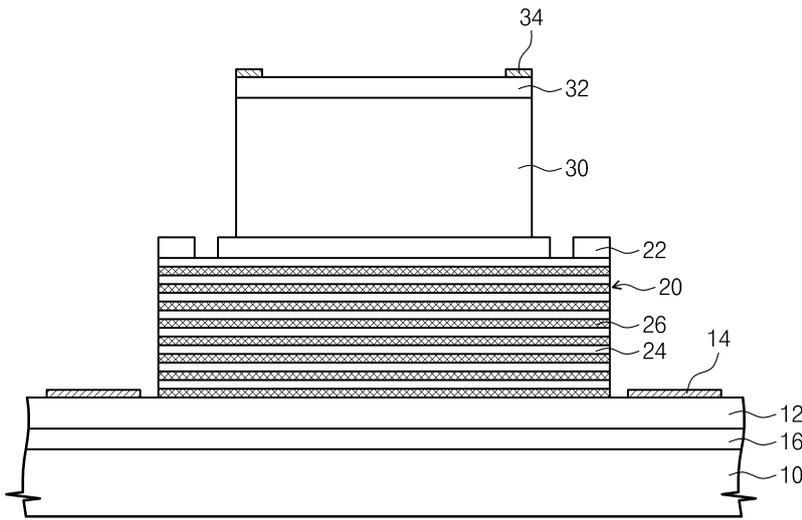
도면5



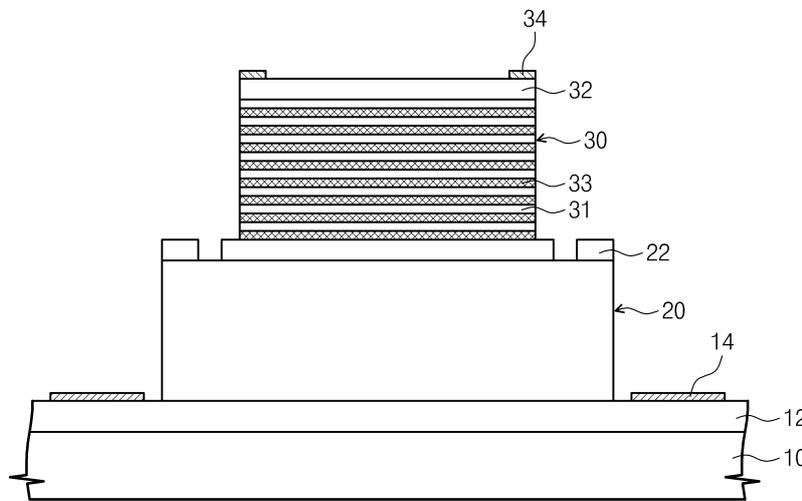
도면6



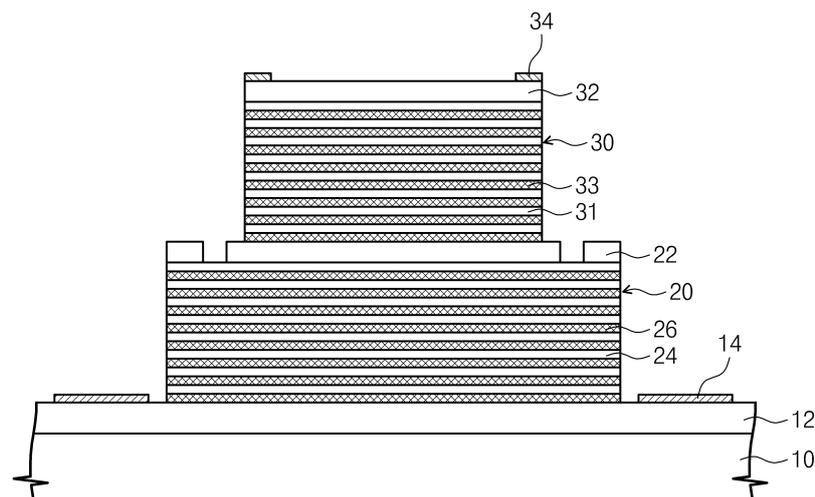
도면7



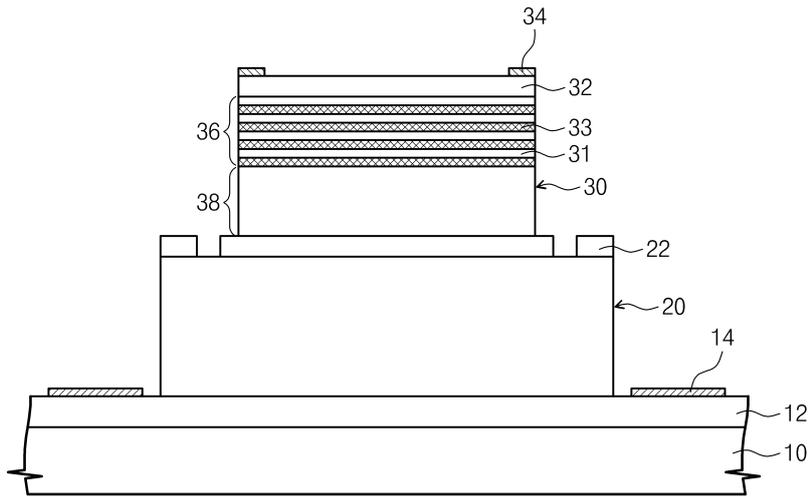
도면8



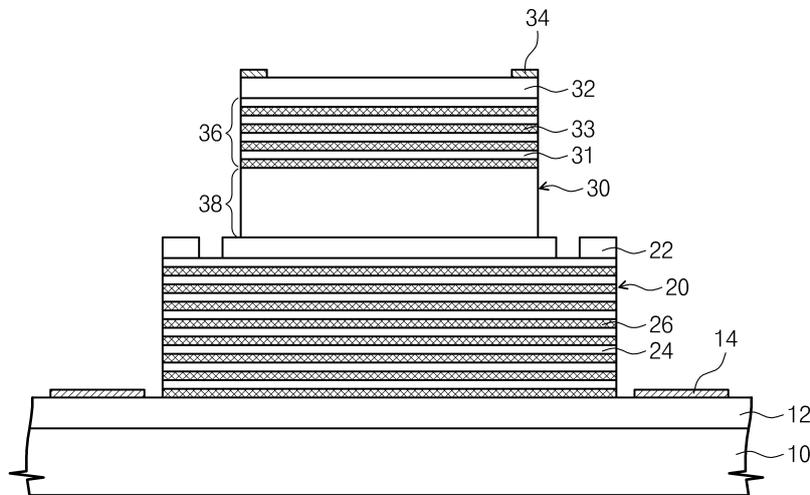
도면9



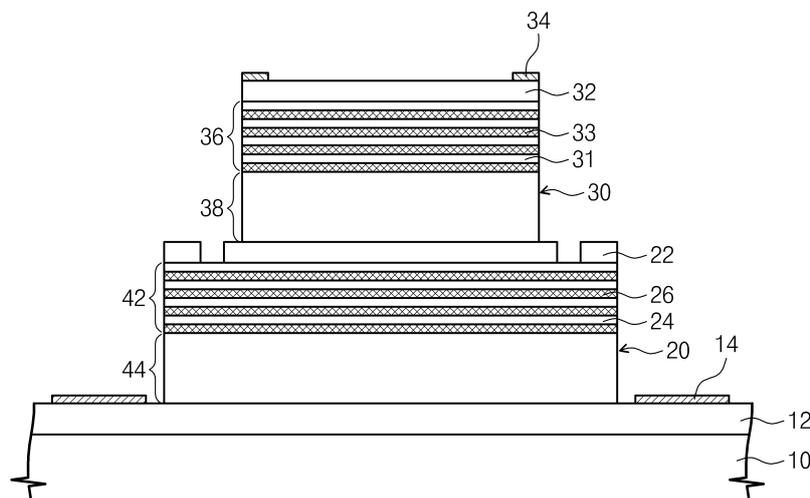
도면10



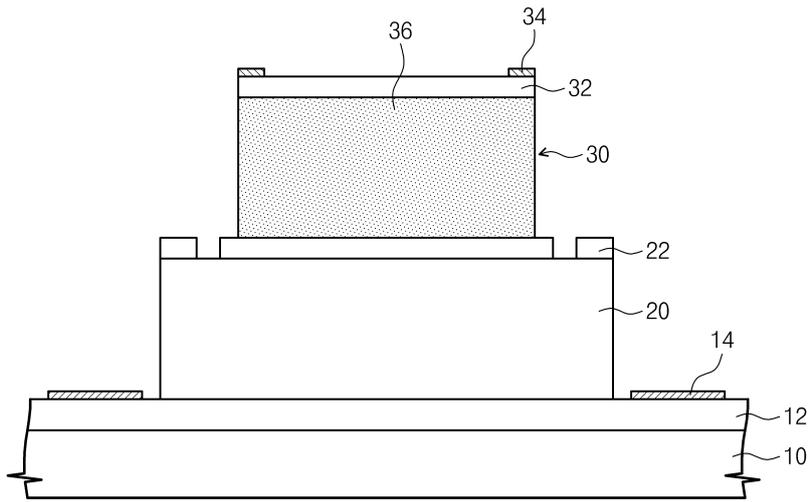
도면11



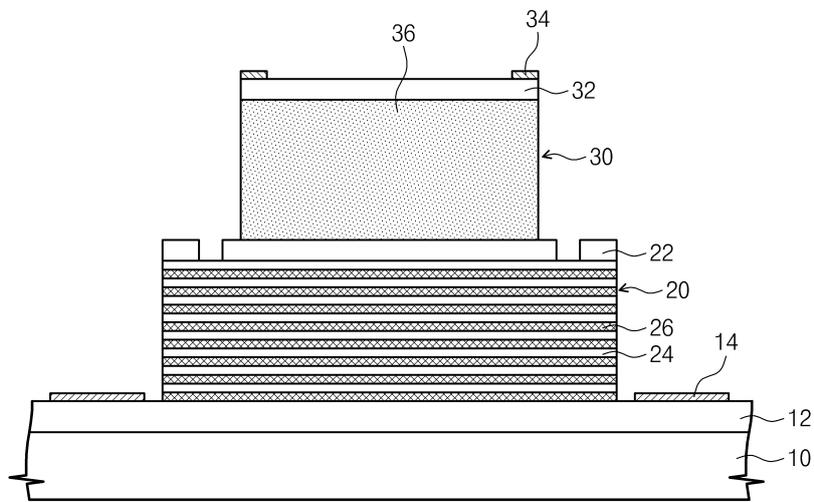
도면12



도면13



도면14



도면15

