(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0032207
(43) 공개일자 2009년04월01일

(51) Int. Cl.
H01L 33/00 (2006.01)
(21) 출원번호 10-2007-0097219
(22) 출원일자 2007년09월27일
심사청구일자 없음

(71) 출원인
삼성전기주식회사
경기도 수원시 영통구 매탄동 314
(72) 발명자
고건유
경기 화성시 태안읍 반월리 872 행림마을 래미안 2차 아파트204-502
정영준
서울 서대문구 북아현2동 두산아파트 104동 701호
(뒷면에 계속)
(74) 대리인
특허법인화우

전체 청구항 수 : 총 24 항

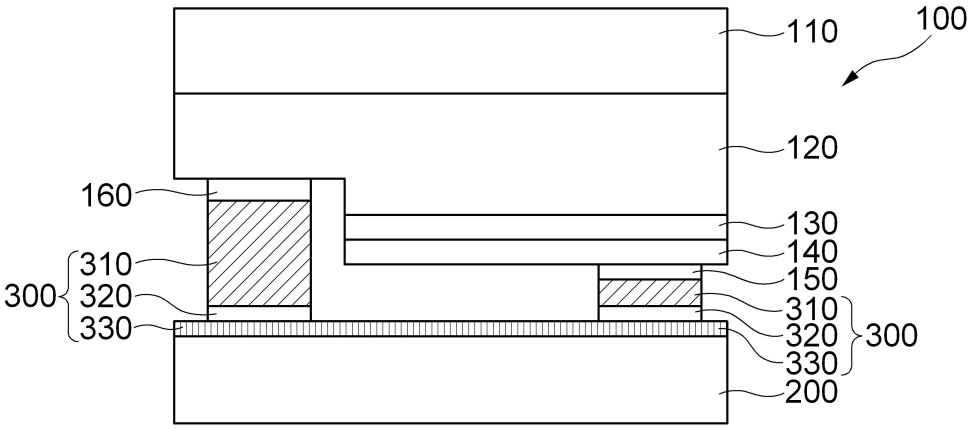
(54) 질화갈륨계 발광다이오드 소자

(57) 요 약

본 발명은 질화갈륨계 발광다이오드 소자 및 그의 제조방법에 관한 것으로서, 특히, LED 칩 및 상기 LED 칩이 접착층을 통해 공융 본딩된 서브마운트를 포함하고, 상기 접착층은 제1 금속층과 제2 금속층이 순차 적층되어 있는 복수의 금속층이 솔더링되되, 상기 제2 금속층이 페이스트 형태로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자를 제공한다.

또한, 본 발명은 상기 질화갈륨계 발광다이오드 소자의 제조방법을 제공한다.

대 표 도 - 도2



(72) 발명자

최승환

경기 수원시 영통구 매탄2동 원천성일아파트 103동 305호

주성아

경기 수원시 영통구 매탄3동 871-1 401호

박정규

서울 동작구 사당2동 신동아아파트 405동 301호

특허청구의 범위

청구항 1

LED 칩; 및

상기 LED 칩이 접착층을 통해 공융 본딩된 서브마운트;를 포함하고,

상기 접착층은 제1 금속층과 제2 금속층이 순차 적층되어 있는 복수의 금속층이 솔더링되되, 상기 제2 금속층이 페이스트 형태로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자.

청구항 2

제1항에 있어서,

상기 제1 금속층은 제2 금속층과 동일한 물질로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자.

청구항 3

제1항에 있어서,

상기 제1 금속층은 Sn, Ag, Au, Cu로 이루어진 그룹에서 선택된 하나 이상의 금속으로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자.

청구항 4

제1항에 있어서,

상기 제2 금속층은 Sn 또는 Ag을 함유한 합금으로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자.

청구항 5

제1항에 있어서,

상기 LED 칩과 접착층 사이에 형성된 투명층을 더 포함하는 것을 특징으로 하는 질화갈륨계 발광다이오드 소자.

청구항 6

제5항에 있어서,

상기 투명층은 NiO_x, TiO_2, ITO, SiO_2로 이루어진 그룹에서 선택된 하나 이상의 산화물 또는 Si_3N_4, MgF_2로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자.

청구항 7

제6항에 있어서,

상기 투명층과 접착층 사이에 형성된 반사층을 더 포함하는 것을 특징으로 하는 질화갈륨계 발광다이오드 소자.

청구항 8

제7항에 있어서,

상기 반사층은 Ag 또는 Al 중 적어도 어느 하나 이상을 포함한 합금으로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자

청구항 9

제7항에 있어서,

상기 반사층과 접착층 사이에 형성된 확산방지층을 더 포함하는 것을 특징으로 하는 질화갈륨계 발광다이오드 소자.

청구항 10

제9항에 있어서,

상기 확산방지층은 Ni, Pt, Cr, Ti, W로 이루어진 그룹에서 선택된 하나 이상의 금속으로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자.

청구항 11

제1항에 있어서,

상기 LED 칩은 기판과, 상기 기판 상에 형성되되, 제1 영역과 제2 영역으로 구분된 n형 질화물 반도체층과, 상기 n형 질화물 반도체층의 제1 영역 상에 형성된 활성층과, 상기 활성층 상에 형성된 p형 질화물 반도체층과, 상기 p형 질화물 반도체층 상에 형성된 p형 전극 및 상기 n형 질화물 반도체층의 제2 영역 상에 형성된 n형 전극을 포함하여 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자.

청구항 12

제1항에 있어서,

상기 LED 칩은 n형 전극과, 상기 n형 전극 하면에 n형 질화물 반도체층, 활성층 및 p형 질화물 반도체층이 아래로 순차 적층되어 형성된 발광 구조물과, 상기 발광 구조물 하면에 형성된 p형 전극 및 상기 p형 전극 하면에 형성된 구조지지층을 포함하여 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자.

청구항 13

LED 칩을 준비하는 단계;

상기 LED 칩의 발광면 반대면에 제1 금속층을 형성하는 단계;

서브마운트를 준비하는 단계;

상기 LED 칩과 본딩될 상기 서브마운트의 일면에 제2 금속층을 형성하는 단계; 및

상기 제1 금속층과 상기 제2 금속층을 솔더링하여 공융 본딩하는 단계;를 포함하되,

상기 제2 금속층은 페이스트 형태로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자의 제조방법.

청구항 14

제13항에 있어서,

상기 제1 금속층은 제2 금속층과 동일한 물질로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자의 제조방법.

청구항 15

제13항에 있어서,

상기 제1 금속층은 Sn, Ag, Au, Cu로 이루어진 그룹에서 선택된 하나 이상의 금속으로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자의 제조방법.

청구항 16

제13항에 있어서,

상기 제2 금속층은 Sn 또는 Ag을 함유한 합금으로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자의 제조방법.

청구항 17

제13항에 있어서,

상기 LED 칩의 발광면 반대면에 제1 금속층을 형성하는 단계 이전에

상기 LED 칩의 발광면 반대면에 투명층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 질화갈륨계 발광다이오드 소자의 제조방법.

청구항 18

제17항에 있어서,

상기 투명층은 NiO_x, TiO_2, ITO, SiO_2로 이루어진 그룹에서 선택된 하나 이상의 산화물 또는 Si_3N_4, MgF_2로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자의 제조방법.

청구항 19

제17항에 있어서,

상기 LED 칩의 발광면 반대면에 투명층을 형성하는 단계 이후에

상기 투명층 상에 반사층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 질화갈륨계 발광다이오드 소자의 제조방법.

청구항 20

제19항에 있어서,

상기 반사층은 Ag 또는 Al 중 적어도 어느 하나 이상을 포함한 합금으로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자의 제조방법.

청구항 21

제19항에 있어서,

상기 LED 칩의 발광면 반대면에 반사층을 형성하는 단계 이후에

상기 반사층 상에 확산방지층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 질화갈륨계 발광다이오드 소자의 제조방법.

청구항 22

제21항에 있어서,

상기 확산방지층은 Ni, Pt, Cr, Ti, W로 이루어진 그룹에서 선택된 하나 이상의 금속으로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자의 제조방법.

청구항 23

제13항에 있어서,

상기 LED 칩은 기판과, 상기 기판 상에 형성되되, 제1 영역과 제2 영역으로 구분된 n형 질화물 반도체층과, 상기 n형 질화물 반도체층의 제1 영역 상에 형성된 활성층과, 상기 활성층 상에 형성된 p형 질화물 반도체층과, 상기 p형 질화물 반도체층 상에 형성된 p형 전극 및 상기 n형 질화물 반도체층의 제2 영역 상에 형성된 n형 전극을 포함하여 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자의 제조방법.

청구항 24

제13항에 있어서,

상기 LED 칩은 n형 전극과, 상기 n형 전극 하면에 n형 질화물 반도체층, 활성층 및 p형 질화물 반도체층이 아래로 순차 적층되어 형성된 발광 구조물과, 상기 발광 구조물 하면에 형성된 p형 전극 및 상기 p형 전극 하면에 형성된 구조지지층을 포함하여 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자의 제조방법.

명 세 서

발명의 상세한 설명

기 술 분 야

<1> 본 발명은 질화갈륨계 발광다이오드 소자에 관한 것으로, 보다 상세하게는 LED 칩과 서브마운트의 다이 부착(die attach) 공정 시, 열적인 면에서 안정킬 수 있는 질화갈륨계 발광다이오드 소자 및 그의 제조방법에 관한 것이다.

배 경 기 술

<2> 일반적으로, 질화갈륨계(GaN) 등의 Ⅲ-Ⅴ 질화물 반도체는, 우수한 물리적, 화화적 특성으로 인해 풀컬러 디스플레이, 이미지 스캐너, 각종 신호시스템 및 광통신기기에 광원으로 제공되는 녹색 또는 청색 발광 다이오드(light emitting diode : 이하 'LED'라 칭함) 소자에 널리 사용되고 있다. 이러한 LED 소자는 전자와 정공의 재결합원리를 이용하는 활성층에서 빛을 생성하여 방출시킨다.

<3> 최근 이러한 질화갈륨계 LED 소자를 조명광원으로 이용하기 위해서 고휘도화가 요구되며, 이러한 고휘도화를 달성하기 위해서 대전류에서 동작할 수 있는 고출력 질화갈륨계 LED 소자를 제작하고 있다.

<4> 이러한 질화갈륨계 LED 소자는 크게 수평구조 LED(laterally structured light emitting diodes)와 수직구조 LED(vertically structured light emitting diodes)로 분류된다.

<5> 상기 수평 구조를 가지는 질화갈륨계 LED 소자는 탑-에미트형 LED(Top-Emitting Light Emitting Diodes)와 플립칩용 LED(Flip-Chip Light Emitting Diodes)로 분류된다.

<6> 상기 탑-에미트형 LED는 p형 질화물 반도체층과 접촉하고 있는 오믹 전극층을 통해 광이 출사되게 형성되어 있으며, 상기 플립칩용 LED는 사파이어 기판을 통해 광이 출사되게 형성되어 있다.

<7> 한편, 이러한 상기 질화갈륨계 LED 소자는 일반적으로 서브마운트(또는 패키지 또는 리드 프레임 : 이하 '서브마운트'라 칭함) 상에 다이 부착(die attach)되며, 빛은 추출되어 서브마운트에 다이 부착되지 않은 LED 칩의 일면을 통해 발산된다.

<8> 그러면, 이하 도 1을 참조하여 종래 기술에 따른 질화갈륨계 LED 소자 중 플립칩형 LED 소자를 예를 들어 상세히 설명한다.

<9> 도 1은 종래 기술에 따른 질화갈륨계 발광다이오드 소자를 개략적으로 나타낸 단면도이다.

<10> 도 1에 도시한 바와 같이, 종래 기술에 따른 질화갈륨계 LED 소자는 한 쌍의 전극을 갖는 LED 칩(100)과 서브마운트(200) 및 상기 LED 칩(100)과 상기 서브마운트(200)를 플립 본딩시킨 접착층(300)을 포함한다.

<11> 한편, 종래 기술에 따른 상기 접착층(300)은 투명에폭시 또는 은(Ag) 등과 같은 페이스트(paste)로 이루어져 있다.

<12> 다시 말하여, 종래 기술에 따른 질화갈륨계 LED 소자는 투명에폭시 또는 은(Ag)과 같은 페이스트(paste)로 이루어진 접착층(300)이 고온에서 리플로우(reflow)되어 상기 LED 칩(100)과 서브마운트(200)가 본딩된다.

발명의 내용

해결 하고자하는 과제

<13> 그러나, 상기 접착층으로 투명에폭시가 사용될 경우 열 저항이 높으며(30K/W 이상), 단파장 광에 의한 황변 형상으로 인해 광 특성이 저하되는 문제가 있으며, 은 페이스트가 사용될 경우엔 은의 이동으로 인한 누설 전류가 발생하여 소자의 특성 및 신뢰성이 저하되는 문제가 있다.

<14>

과제 해결수단

<15> 본 발명의 목적은 상기와 같은 문제점을 해결하기 위하여, LED 칩과 서브마운트와 접합시 각각의 단일 원소로 이루어진 복수의 금속층을 접착층으로 사용하여 솔더링 공정을 적용함으로써, 열 저항 특성 및 신뢰성을 향상시킬 수 질화갈륨계 LED 소자를 제공하는 데 있다.

<16> 또한, 본 발명의 다른 목적은 상기한 질화갈륨계 LED 소자의 제조방법을 제공하는 데 있다.

<17> 상기한 목적을 달성하기 위해, 본 발명은 LED 칩 및 상기 LED 칩이 접착층을 통해 공융 본딩된 서브마운트를 포함하고, 상기 접착층은 제1 금속층과 제2 금속층이 순차 적층되어 있는 복수의 금속층이 솔더링되되, 상기 제2 금속층이 페이스트 형태로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자를 제공한다.

<18> 또한, 상기 본 발명의 질화갈륨계 LED 소자에서, 상기 제1 금속층은 제2 금속층과 동일한 물질로 이루어질 수 있다.

<19> 또한, 상기 본 발명의 질화갈륨계 LED 소자에서, 상기 제1 금속층은 Sn, Ag, Au, Cu로 이루어진 그룹에서 선택된 하나 이상의 금속으로 이루어질 수 있다.

<20> 또한, 상기 본 발명의 질화갈륨계 LED 소자에서, 상기 제2 금속층은 Sn 또는 Ag을 포함한 금속으로 이루어질 수 있다.

<21> 또한, 상기 본 발명의 질화갈륨계 LED 소자에서, 상기 LED 칩과 접착층 사이에 형성된 투명층을 더 포함하는 것이 바람직하며, 상기 투명층은 NiO_x, TiO_2, ITO, SiO_2로 이루어진 그룹에서 선택된 하나 이상의 산화물 또는 Si_3N_4, MgF_2로 이루어질 수 있다.

<22> 또한, 상기 본 발명의 질화갈륨계 LED 소자에서, 상기 투명층과 접착층 사이에 형성된 반사층을 더 포함하는 것이 바람직하며, 상기 반사층은 Ag 또는 Al 중 적어도 어느 하나 이상을 포함한 합금으로 이루어질 수 있다.

<23> 또한, 상기 본 발명의 질화갈륨계 LED 소자에서, 상기 반사층과 접착층 사이에 형성된 확산방지층을 더 포함하는 것이 바람직하며, 상기 확산방지층은 Ni, Pt, Cr, Ti, W로 이루어진 그룹에서 선택된 하나 이상의 금속으로 이루어질 수 있다.

<24> 또한, 상기 본 발명의 질화갈륨계 LED 소자에서, 상기 LED 칩은 기판과, 상기 기판 상에 형성되되, 제1 영역과 제2 영역으로 구분된 n형 질화물 반도체층과, 상기 n형 질화물 반도체층의 제1 영역 상에 형성된 활성층과, 상기 활성층 상에 형성된 p형 질화물 반도체층과, 상기 p형 질화물 반도체층 상에 형성된 p형 전극 및 상기 n형 질화물 반도체층의 제2 영역 상에 형성된 n형 전극을 포함하여 이루어지거나, n형 전극과, 상기 n형 전극 하면에 n형 질화물 반도체층, 활성층 및 p형 질화물 반도체층이 아래로 순차 적층되어 형성된 발광 구조물과, 상기 발광 구조물 하면에 형성된 p형 전극 및 상기 p형 전극 하면에 형성된 구조지지층을 포함하여 이루어질 수 있다.

<25> 상기한 다른 목적을 달성하기 위해 본 발명은 LED 칩을 준비하는 단계와, 상기 LED 칩의 발광면 반대면에 제1 금속층을 형성하는 단계와, 서브마운트를 준비하는 단계와, 상기 LED 칩과 본딩될 상기 서브마운트의 일면에 제2 금속층을 형성하는 단계 및 상기 제1 금속층과 상기 제2 금속층을 솔더링하여 공융 본딩하는 단계를 포함하되, 상기 제2 금속층은 페이스트 형태로 이루어진 것을 특징으로 하는 질화갈륨계 발광다이오드 소자의 제조방법을 제공한다.

효 과

<26> 본 발명은 서브마운트 상에 접착층을 통해 공융 본딩되는 LED 칩에 있어서, 상기 접착층이 각각의 단일 원소로 이루어진 복수의 금속층이 솔더링되어 이루어짐으로써, 합금의 조성비의 변화를 최소화할 수 있으며 열 저항 및 누설 전류를 감소시킬 수 있다.

<27> 따라서, 본 발명은 열적으로 안정화되고, 특성 및 신뢰성이 향상된 질화갈륨계 LED 소자 및 그 제조방법을 구현할 수 있다.

발명의 실시를 위한 구체적인 내용

<28> 본 발명의 질화갈륨계 LED 소자 및 그의 제조방법에 대한 구체적인 기술적 구성에 관한 사항은 본 발명의 바람직한 실시예가 도시된 도면을 참조하여 아래의 상세한 설명에 의해서 명확하게 이해될 것이다.

<29> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 병기하였다.

<30> **질화갈륨계 LED 소자의 구조**

<31> 도 2를 참고하여 본 발명의 일 실시예에 따른 질화갈륨계 LED 소자에 대하여 상세히 설명한다.

<32> 도 2는 본 발명의 일 실시예에 따른 질화갈륨계 LED 소자의 구조를 개략적으로 나타낸 단면도이다.

<33> 도 2를 참고하면, 본 발명의 일 실시예에 따른 질화갈륨계 LED 소자는 크게 LED 칩(100)과 서브마운트(200) 및 상기 LED 칩(100)과 상기 서브마운트(200)를 공융 본딩시킨 접착층(300)을 포함한다.

<34> 상기 LED 칩(100)은, 광투과성인 기판(110) 상에 버퍼층(도시하지 않음)과 n형 질화물 반도체층(120)이 순차 적층되어 있다. 이때, 상기 n형 질화물 반도체층(120)은, 제1 영역 및 제2 영역으로 구분되어 있으며 상기 제1 영역은 발광 면을 정의하고 있으며, 그에 따라, 상기 제1 영역의 면적은 제2 영역의 면적보다 크게 형성하여 소자의 휘도 특성을 향상시키는 것이 바람직하다.

<35> 보다 상세하게, 상기 기판(110)은, 질화물 반도체 단결정을 성장시키기에 적합한 기판으로서, 바람직하게, 사파이어를 포함하는 투명한 재료를 이용하여 형성되며. 사파이어 이외에, 기판(110)은 징크 옥사이드(zinc oxide, ZnO), 갈륨 나이트라이드(gallium nitride, GaN), 실리콘 카바이드(silicon carbide, SiC) 및 알루미늄 나이트라이드(AlN)로 형성될 수 있다.

<36> 상기 버퍼층은, 상기 기판(110) 상에 n형 질화물 반도체층(120)을 성장시키기 전에 상기 기판(110)과의 격자정합을 향상시키기 위한 층으로, 공정 조건 및 소자 특성에 따라 생략 가능하다.

<37> 상기 n형 질화물 반도체층(120)은, $In_XAl_YGa_{1-X-Y}N$ 조성식(여기서, $0 \leq X$, $0 \leq Y$, $X+Y \leq 1$)을 갖는 반도체 물질로 이루어질 수 있다. 보다 구체적으로, 상기 n형 질화물 반도체층(120)은 n형 도전형 불순물이 도핑된 GaN층 또는 GaN/AlGaN층으로 이루어질 수 있으며, n형 도전형 불순물로는 예를 들어, Si, Ge, Sn 등을 사용하고, 바람직하게는 Si를 주로 사용한다.

<38> 그리고, 상기 n형 질화물 반도체(120)의 제1 영역 상에는 활성층(130) 및 p형 질화물 반도체층(140)이 순차 적층되어 발광 구조물을 이룬다.

<39> 상기 활성층(130)은 다중 양자우물(Multi-Quantum Well) 구조의 InGaN/GaN층으로 이루어질 수 있다.

<40> 상기 p형 질화물 반도체층(140)은, $In_XAl_YGa_{1-X-Y}N$ 조성식(여기서, $0 \leq X$, $0 \leq Y$, $X+Y \leq 1$)을 갖는 반도체 물질로 이루어질 수 있다. 보다 구체적으로, 상기 p형 질화물 반도체층(140)은 p형 도전형 불순물이 도핑된 GaN층 또는 GaN/AlGaN층으로 이루어질 수 있으며, p형 도전형 불순물로는 예를 들어, Mg, Zn, Be 등을 사용하고, 바람직하게는 Mg를 주로 사용한다.

<41> 상기 p형 질화물 반도체층(140) 상에는 p형 전극(150)이 형성되어 있다. 상기 p형 전극(150)은, 반사전극과 오믹콘택전극 및 투명전극 중 선택된 적어도 하나 이상의 층으로 이루어지는 것이 바람직하다. 예를 들어, 상기 p형 전극(150)은, 반사전극과 오믹콘택전극 및 투명전극 중 선택된 어느 하나의 층으로 이루어진 단일층 또는 반사전극/오믹콘택전극, 오믹콘택전극/투명전극, 오믹콘택전극/투명전극/반사전극 등으로 이루어진 다수층으로 공정 조건 및 소자의 특성에 맞게 선택하여 형성 가능하다.

<42> 상기 n형 질화물 반도체층(120)의 제2 영역 상에는 n형 전극(160)이 형성되어 있다. 상기 n형 질화물 반도체층(120)의 제2 영역은 발광 면의 일부가 메사 식각되어 제거된 영역이다.

<43> 그리고, 상기 서브마운트(200)는 열전도도가 우수한 실리콘 웨이퍼 또는 AlN 세라믹 기판 등을 이용하여 형성된다.

<44> 특히, 본 발명에 따른 상기 접착층(300)은 각각의 단일 원소로 이루어진 금속층이 복수층 적층되어 있는 구조로 이루어져 있다.

<45> 보다 상세하게, 상기 접착층(300)은 상기 LED 칩의 발광면 반대면으로부터 제1 금속층(310, 320) 및 제2 금속층(330)이 순차 적층되어 있다. 본 실시예에서는 상기 제1 금속층이 두층으로 이루어진 상태를 도시하였으나, 이는 이에 한정되지 않고 단일층으로 이루어질 수 있다.

<46> 상기 제1 금속층(310, 320)과 제2 금속층(330)은 상기 서브마운트(200)의 반사도가 상기 LED 칩(100)의 특성에 영향을 주는 것을 방지하기 위해 반사물질을 포함하여 이루어지는 것이 바람직하며 동일한 물질로 형성될 수 있다. 예를 들어, 상기 제1 금속층(310, 320)과 상기 제2 금속층(330)은 Sn 또는 Ag가 함유된 금속으로 이루어질 수 있다.

<47> 보다 상세하게, 상기 제1 금속층(310, 320)은 Sn, Ag, Au, Cu로 이루어진 그룹에서 선택된 하나 이상의 금속으로 이루어질 수 있으며, 상기 제2 금속층(330)은 Sn 또는 Ag을 포함한 금속으로 이루어질 수 있다. 이는 상기

LED 칩(100)과 상기 서브마운트(200)를 공융 본딩시키는 역할을 한다.

<48> 따라서, 본 발명에 따른 질화갈륨계 LED 소자는 접착층으로 페이스트 또는 투명에폭시를 사용하여 리플로우 본딩하던 종래 질화갈륨계 LED 소자보다 열적으로 안정화시킬 수 있고, 누설 전류의 발생을 최소화하여 신뢰성을 향상시킬 수 있다.

<49> 또한, 상기 접착층이 각각의 단일 원소로 이루어진 복수의 금속층이 솔더링되어 이루어짐으로써, 합금의 조성비 변화를 최소화되기 때문에 합금의 조성비 제어가 용이하다.

<50> 또한, 본 발명에 따른 질화갈륨계 LED 소자는 도 3에 도시한 바와 같이 상기 접착층(300) 중 상기 제1 금속층(310, 320)과 제2 금속층(330)의 합금 형성으로 인한 광의 흡수를 방지하기 위해 상기 서브마운트(200)와 본딩되는 상기 LED 칩(100)의 일면에 투명층(도시하지 않음)과 반사층(400) 및 상기 반사층(400)을 보호하기 위한 확산방지층(500)을 더 포함하는 것이 바람직하다.

<51> 상기 투명층은 NiO_x, TiO_2, ITO, SiO_2로 이루어진 그룹에서 선택된 하나 이상의 산화물 또는 Si_3N_4, MgF_2로 이루어질 수 있고, 상기 반사층(400)은 Ag 또는 Al 중 적어도 어느 하나 이상을 포함한 합금으로 이루어질 수 있으며, 상기 확산방지층(500)은 Ni, Pt, Cr, Ti, W로 이루어진 그룹에서 선택된 하나 이상의 금속으로 이루어질 수 있다.

<52> 여기서, 도 3은 본 발명의 일 실시예에 따른 질화갈륨계 LED 소자의 변형예를 나타낸 단면도이다.

<53> **질화갈륨계 LED 소자의 제조방법**

<54> 본 발명의 일 실시예에 따른 질화갈륨계 LED 소자의 제조방법에 대하여 도 4a 와 도 4b 및 앞서 설명한 도 2를 참고로 하여 상세히 설명한다.

<55> 도 4a 및 도 4b는 본 발명의 일 실시예에 따른 질화갈륨계 LED 소자의 제조방법을 순차적으로 나타낸 공정단면도이다.

<56> 우선, 도 4a에 도시한 바와 같이, LED 칩(100)을 준비한다.

<57> 상기 LED 칩(100)은 기판(110)과, 상기 기판(110) 상에 형성되되, 제1 영역과 제2 영역으로 구분된 n형 질화물 반도체층(120)과, 상기 n형 질화물 반도체층(120)의 제1 영역 상에 형성된 활성층(130)과, 상기 활성층(130) 상에 형성된 p형 질화물 반도체층(140)과, 상기 p형 질화물 반도체층(140) 상에 형성된 p형 전극(150) 및 상기 n형 질화물 반도체층(120)의 제2 영역 상에 형성된 n형 전극(160)으로 이루어져 있다.

<58> 그런 다음, 상기 LED 칩(100)의 상기 p형 전극(150) 및 상기 n형 전극(160) 상에 제1 금속층(310)을 형성한다. 이때, 상기 제1 금속층(310)은 후술하는 서브마운트의 반사도가 상기 LED 칩(100)의 특성에 영향을 주는 것을 방지하기 위해 반사물질을 포함하여 이루어지는 것이 바람직하며 그 예로, Sn, Cu, Au, Ag 등으로 이루어진 그룹에서 선택된 어느 하나 이상의 금속으로 형성할 수 있다.

<59> 이어서, 도 4b에 도시한 바와 같이, 열전도도가 우수한 서브마운트(200)를 준비한다.

<60> 그런 다음, 상기 LED 칩(100)과 본딩될 상기 서브마운트(200)의 일면에 제2금속층(330)을 형성한다. 이때, 상기 제2 금속층(320)은 Sn 또는 Ag을 함유한 합금을 페이스트 형태로 형성한다.

<61> 상기와 같이 상기 제2 금속층(330)을 페이스트 형태로 형성하게 되면, 상기 서브마운트(200)의 표면이 거칠 경우 후술하는 공융 본딩시, 본딩 공정이 용이하다.

<62> 그런 다음, 상기 제2 금속층(330)과 제1 금속층(310)을 솔더링하여 상기 LED 칩(100)과 서브마운트(200)를 공융 본딩한다(도 2 참조).

<63> 한편, 본 실시예에서는 질화갈륨계 LED 소자 중 수평구조 LED의 하나인 플립칩 LED 소자에 대하여 설명하였으나, 이는 이에 한정되지 않고, p형 질화물 반도체층과 접촉하고 있는 p형 전극층을 통해 광이 출사되게 형성된 탑-에미트형 LED(도 5 참조) 및 수직구조 LED(도 6 참조)에 모두 적용 가능하다.

<64> 도 5 및 도 6은 본 발명의 다른 실시예에 따른 질화갈륨 LED 소자를 개략적으로 나타낸 단면도로서, 도 5는 탑-에미트형 LED의 구조를 도시하고 있고, 도 6은 수직구조 LED의 구조를 도시하고 있다.

<65> 이때, 상기 도 5 및 도 6에 도시된 탑-에미트형 LED와 수직구조 LED의 도면 부호는 유사한 부분에 대해서는 플립칩형 LED(도 2 참조)의 도면 부호와 동일한 도면 부호를 병기하였다.

<66> 그리고, 도 6에서 미설명된 도면부호 190은 구조지지층을 지칭한다.

<67> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만, 당해 기술 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 수 있을 것이다. 따라서, 본 발명의 권리 범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

도면의 간단한 설명

<68> 도 1은 종래 기술에 따른 질화갈륨계 LED 소자를 개략적으로 나타낸 단면도.

<69> 도 2는 본 발명의 일 실시예에 따른 질화갈륨계 LED 소자를 개략적으로 나타낸 단면도.

<70> 도 3은 본 발명의 일 실시예에 따른 질화갈륨계 LED 소자의 변형예를 나타낸 단면도이다.

<71> 도 4a 및 도 4b는 본 발명의 일 실시예에 따른 질화갈륨계 LED 소자의 제조방법을 순차적으로 나타낸 공정 단면도.

<72> 도 5 및 도 6은 본 발명의 다른 실시예에 따른 질화갈륨 LED 소자를 개략적으로 나타낸 단면도.

<73> <도면의 주요 부분에 대한 부호의 설명>

<74> 100 : LED 칩 200 : 서브마운트

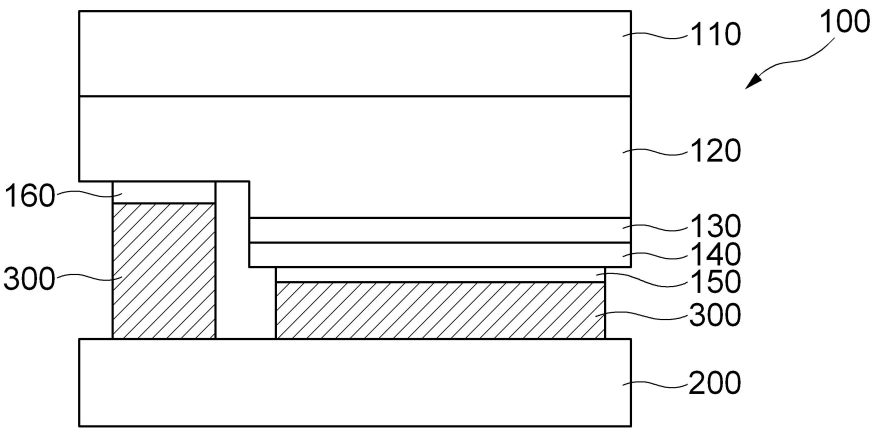
<75> 300 : 접착층 310 : 제1 금속층

<76> 320 : 제2 금속층 330 : 제3 금속층

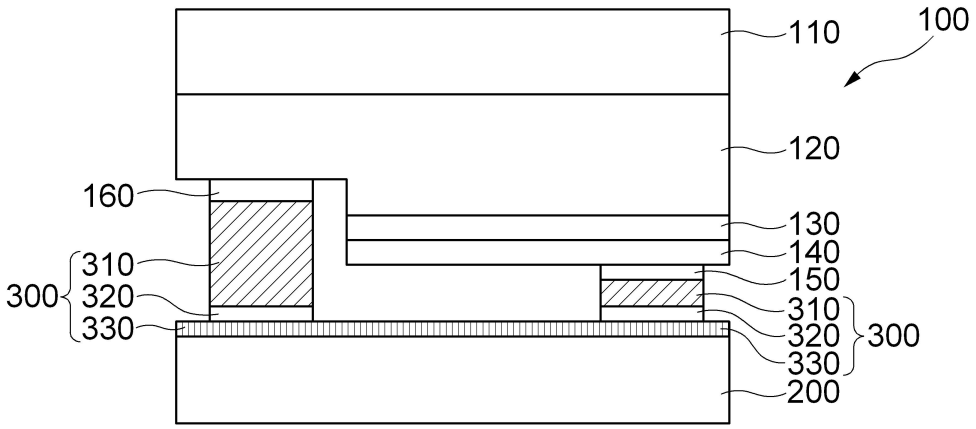
<77> 400 : 반사층 500 : 확산방지층

도면

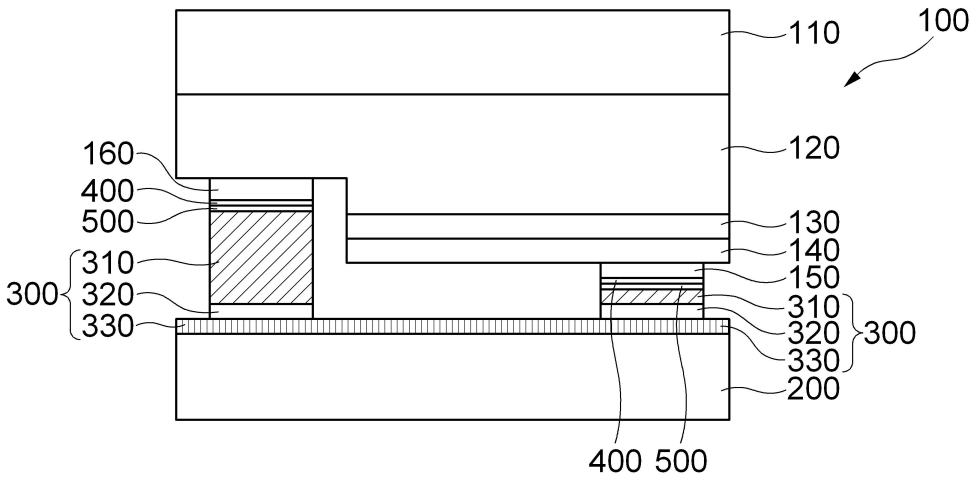
도면1



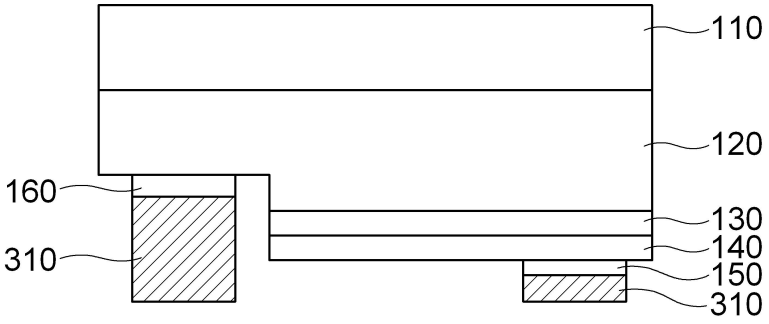
도면2


100
110
120
160
130
140
150
310
320
330
300
200

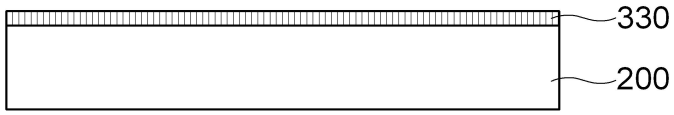
도면3


100
110
120
160
400
500
130
140
150
310
320
330
300
200
400
500

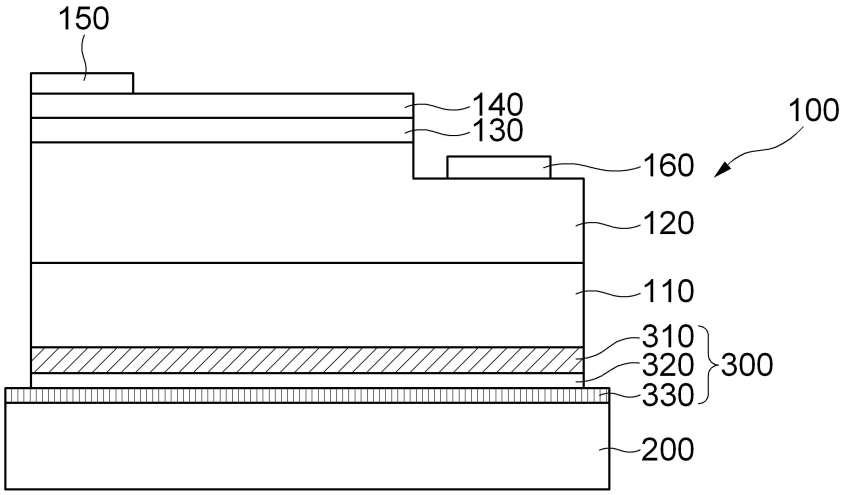
도면4a


110
120
160
130
140
150
310

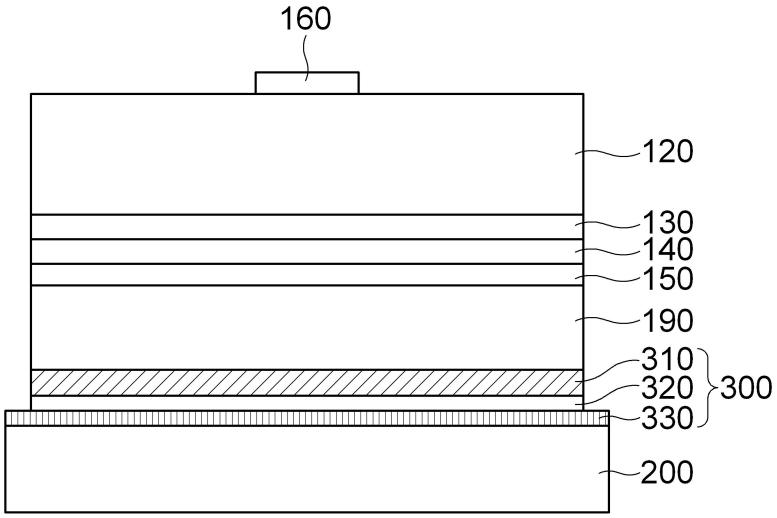
도면4b


330
200

도면5


150
140
130
100
160
120
110
310
320
300
330
200

도면6


160
120
130
140
150
190
310
320
300
330
200