



(12) **Patentschrift**

(21) Aktenzeichen: **103 50 162.2**
 (22) Anmeldetag: **28.10.2003**
 (43) Offenlegungstag: **09.06.2005**
 (45) Veröffentlichungstag
 der Patenterteilung: **28.07.2011**

(51) Int Cl.: **H01L 23/58 (2006.01)**
H01L 23/62 (2006.01)
H01L 21/8248 (2006.01)
H01L 29/78 (2006.01)

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 1 Patentkostengesetz).

(73) Patentinhaber:
Infineon Technologies AG, 81669, München, DE

(74) Vertreter:
**Müller - Hoffmann & Partner Patentanwälte,
 81667, München, DE**

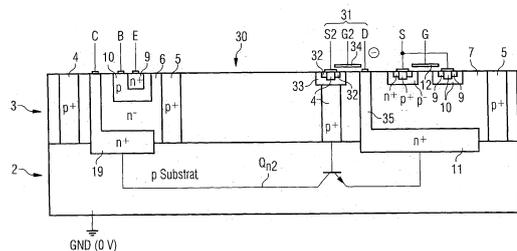
(72) Erfinder:
Horn, Wolfgang, Villach, AT

(56) Für die Beurteilung der Patentfähigkeit in Betracht
 gezogene Druckschriften:

DE	41 33 245	C2
DE	38 34 841	C2
DE	35 07 181	C2
DE	44 11 869	A1
DE	696 24 493	T2
DE	696 05 283	T2
EP	08 13 247	B1

(54) Bezeichnung: **Halbleiterbauteil**

(57) Hauptanspruch: Halbleiterbauteil (30), das mehrere Halbleiter-Funktionselemente aufweist, mit:
 – einer ersten und einer zweiten Halbleiterschicht (2, 3), wobei die zweite Halbleiterschicht (3) auf der ersten Halbleiterschicht aufgebracht und zu dieser invers dotiert ist,
 – Isolationsstrukturen (4, 5), die wenigstens in der zweiten Halbleiterschicht (3) vorgesehen sind und die zur Aufteilung der zweiten Halbleiterschicht (3) in mehrere voneinander isolierte Funktionselement-Halbleitergebiete (6, 7) dienen, wobei jedes Halbleiter-Funktionselement wenigstens zum Teil aus einem der Funktionselement-Halbleitergebiete (6, 7) gebildet wird,
 wobei ein parasitärer Stromfluss durch eine npn-/pnp-Struktur (Q_{n2}), die durch jeweils einen Teil zweier Funktionselement-Halbleitergebiete (6, 7) und einen dazwischen liegenden Teil der ersten Halbleiterschicht (2) gebildet wird, verringert ist, indem mittels eines aktiv ansteuerbaren Schaltelements (31) ein Stromfluss erzeugt wird, der eine Basis-Emitterspannung der npn-/pnp-Struktur (Q_{n2}) verringert, wobei das aktiv ansteuerbare Schaltelement in Form eines Transistors (31) in das Halbleiterbauteil integriert ist, derart, dass in einer der Isolationsstrukturen (4) ein...



Beschreibung

[0001] Die Erfindung betrifft ein Halbleiterbauteil, das mehrere parallel bzw. seriell zueinander geschaltete Halbleiter-Funktionselemente aufweist.

[0002] Auf dem Gebiet der Leistungs-Halbleiterbauteile ist es bekannt, mehrere Halbleiter-Funktionselemente, beispielsweise Transistoren oder Dioden parallel bzw. seriell miteinander zu verschalten und die verschalteten Halbleiter-Funktionselemente in einem Halbleiterbauteil zu konzentrieren. Auf diese Art und Weise kann unter anderem die an dem Halbleiterbauteil anliegende Last auf mehrere Halbleiter-Funktionselemente aufgeteilt werden, womit selbst bei hohen elektrischen Strömen bzw. Spannungen, die im Leistungs-Halbleiterbereich zu „verarbeiten“ sind, keine Schäden im Halbleiterbauteil auftreten.

[0003] Die DE 696 24 493 T2 beschreibt ein Verfahren zum Unterdrücken parasitärer Effekte in einer integrierten Schaltung, die auf einem Substrat aus Halbleitermaterial eines ersten Leitfähigkeitstyps gebildet ist, die zumindest eine Region eines zweiten Leitfähigkeitstyps, die durch eine erste Hauptoberfläche des Substrats und durch Übergangsisolationsregionen begrenzt ist, zumindest eine Region des ersten Leitfähigkeitstyps in der Region eines zweiten Leitfähigkeitstyps, eine zweite Region des zweiten Leitfähigkeitstyps, die durch die erste Hauptoberfläche des Substrats und durch Übergangsisolationsregionen begrenzt ist, einen ersten elektrischen Kontakt mit dem Substrat auf der ersten Hauptoberfläche, und einen zweiten elektrischen Kontakt auf der Region eines zweiten Leitfähigkeitstyps umfaßt, wobei das Verfahren folgende Schritte umfaßt: Überwachen des Potentials des zweiten elektrischen Kontakts, um zu erfassen, ob dieses Potential von dem Potential eines Referenzanschlusses der integrierten Schaltung um einen Betrag abweicht, der größer ist als ein vorbestimmter, Schwellenwert, wobei dieses Verfahren dadurch gekennzeichnet ist, daß die integrierte Schaltung einen dritten elektrischen Kontakt auf einer zweiten Hauptoberfläche des Substrats, die der ersten gegenüberliegt, umfaßt, der mit dem Spannungsreferenzanschluß der integrierten Schaltung verbunden ist, und durch den Schritt des Haltens des ersten elektrischen Kontakts bei dem Potential des Referenzanschlusses beziehungsweise bei dem Potential des zweiten elektrischen Kontakts in Abhängigkeit davon, ob das erfaßte Potential von dem Potential des Referenzanschlusses um einen Betrag, der größer ist als der vorbestimmte Schwellenwert, abweicht oder nicht abweicht.

[0004] Die DE 44 11 869 A1 beschreibt eine integrierte Schaltungsanordnung zum Treiben einer induktiven Last. Um beim Abkommutieren einer von einer integrierten Schaltung getriebenen induktiven Last Fehlfunktionen aufgrund von Querströmen, die

durch eine Minoritätsträgerinjektion in das Substrat entstehen, zu vermeiden, wird vorgeschlagen, auf einem hochdotierten p-Substrat oder einem n-Substrat eine epitaktische Schicht mit p-Leitfähigkeit aufzubringen und in dieser Schicht die n-dotierten Wannen anzuordnen. Der geschilderte Effekt wird dadurch unschädlich gemacht, daß in dem hochdotierten p-Substrat die Trägerlebensdauer erheblich verringert ist und daß in einem n-Substrat die Minoritätsträger Majoritätsträger sind. Eine schaltungstechnische Variante sieht vor, vom Ausgangsanschluß für die induktive Last eine Diode gegen Bezugspotential zu schalten und das Substrat durch zwei antiparallele Dioden ebenfalls mit dem Bezugspotential zu verbinden.

[0005] Die DE 41 33 245 C2 beschreibt eine bipolare monolithisch integrierte Schaltung, deren Komponenten in Wannen untergebracht sind, die gegeneinander durch Sperrschichten isoliert sind, insbesondere die Kollektorzonen eines oder mehrerer Transistoren, die Basiszonen eines oder mehrerer Transistoren umgekehrter Polarität oder Widerstandswannen, von denen mindestens eine Wanne durch Signalspannungen oder parasitäre Effekte des elektronischen Schaltungssystems oder durch auf Zuleitungen eingestrahlte hochfrequente Wechselfspannungen zeitweilig gegen das Substrat in Durchlaßrichtung gepolt ist, wodurch der durch die Substratdiode fließende Strom einen Minoritätsträgerstrom in das Substrat injiziert, der mittels einer Barriere abgefangen wird, welche die als Quelle für den Minoritätsträgerstrom wirkende Wanne einschließt und welche sich von der Oberfläche mit gleichgepolter Dotierung wie das Substrat in das Substrat hinein erstreckt, dadurch gekennzeichnet, dass die Barriere mit dem Pol der Betriebsspannung und mindestens eine der außerhalb der Barriere liegenden Substratzonen mit einer innerhalb der Barriere liegenden Substratzone verbunden ist.

[0006] Die DE 38 34 841 C2 beschreibt eine integrierte Anordnung in einem Substrat zum Abschirmen der Injektion von Ladungen in ein Substrat, mit einem Substrat eines ersten Leitfähigkeitstyps, mit einer über dem Substrat liegenden Epitaxialschicht eines zweiten Leitfähigkeitstyps, die der ersten entgegengesetzt ist, und eine Hauptfläche der Anordnung bildet, mit einer Mehrzahl von isolierenden Bereichen, die vom ersten Leitfähigkeitstyp sind und sich quer zur Epitaxialschicht von der Hauptfläche an dem Substrat erstrecken und eine Mehrzahl von isolierten Epitaxialeinbuchtungen zur Darstellung von elektronischen Komponenten, die eine Last treiben, bilden, bei der die Epitaxialeinbuchtungen eine epitaxiale Umlaufeinbuchtung mit einem Lastanschluß aufweisen und bei der zwischen der epitaxialen Umlaufeinbuchtung und dem Substrat eine vergrabene Schicht vorgesehen ist, die eine Verbindungsfläche mit dem Substrat herstellt, gekennzeichnet durch Schaltungsmittel in der epitaxialen Umlaufeinbuchtung, die elek-

trisch zwischen die vergrabene Schicht und das Substrat geschaltet sind und dazu ausgebildet sind, eine Vorspannung in der Verbindungsfläche aufzuheben und daß die Schaltungsmittel einen Transistor enthalten, dessen Emitter und Kollektor zwischen das Substrat und die vergrabene Schicht geschaltet sind.

[0007] Die DE 35 07 181 C2 beschreibt eine Schaltungsanordnung zur Vermeidung von parasitären Substrat-Effekten in integrierten Schaltkreisen, dadurch gekennzeichnet, daß einer in Durchlaßrichtung geschalteten, integrierten Diode ein npn-Transistor parallel geschaltet ist, so daß die Anode auf Basis- und die Kathode auf Emitterpotential liegt, der Kollektor des npn-Transistors am p-leitenden Substrat der integrierten Schaltung angeschlossen ist und das Substratpotential bei Auftreten einer Flußspannung an der Diode unter das Anodenpotential absinkt.

[0008] Die DE 696 05 283 T2 beschreibt eine Halbleitervorrichtung mit einem Halbleitersubstrat eines zweiten Leitungstypes mit einer Hauptoberfläche, einem ersten dotierten Bereich eines ersten Leitungstypes, der auf der Hauptoberfläche des Halbleitersubstrates gebildet ist, wobei der erste dotierte Bereich einen ersten Bereich und einen zweiten Bereich mit einer höheren Dotierungskonzentration als die des ersten Bereiches und benachbart zu dem ersten Bereich an der Hauptoberfläche aufweist, einem zweiten dotierten Bereich des zweiten Leitungstypes, der zur Isolation vorgesehen ist und eine Peripherie des ersten dotierten Bereiches auf der Hauptoberfläche umgibt, einem ersten Lateraltransistor hoher Durchbruchspannung mit isoliertem Gate, der in der Oberfläche des ersten dotierten Bereiches gebildet ist, der einen Drainbereich und einen Sourcebereich jeweils von dem zweiten Leitungstyp aufweist, wobei ein Abstand dazwischen eingefügt ist, und der eine Durchbruchspannung von 150 V oder mehr zwischen dem Drain- und dem Sourcebereich aufweist einem ersten Diffusionsbereich des ersten Leitungstypes benachbart zu dem Sourcebereich, der an der Oberfläche des ersten dotierten Bereiches gebildet ist, einem Steuerelement, das in der Oberfläche des ersten dotierten Bereiches gebildet ist und eine Schaltung bildet, die den Transistor hoher Durchbruchspannung mit isoliertem Gate steuert, wobei der Drainbereich in dem ersten Bereich gebildet ist, der Sourcebereich und das Steuerelement in dem zweiten Bereich gebildet sind.

[0009] Im Folgenden soll unter Bezugnahme auf [Fig. 4](#) ein Beispiel eines Halbleiterbauteils, das eine Parallelschaltung mehrerer Transistoren enthält, näher erläutert werden.

[0010] Ein Ausschnitt eines Halbleiterbauteils **1** weist eine erste Halbleiterschicht **2** und eine zweite Halbleiterschicht **3** auf. Die zweite Halbleiterschicht **3** ist durch Isolatorstrukturen (nachfolgend auch al-

ternativ als „Isolationsstrukturen“ bezeichnet), hier einer ersten Isolationsschicht **4** und einer zweiten Isolationsschicht **5**, die die zweite Halbleiterschicht **3** jeweils im rechten Winkel schneiden, in mehrere Halbleitergebiete aufgeteilt. Der Ausschnitt des Halbleiterbauteils **1** in [Fig. 3](#) zeigt hierbei ein erstes, zweites und drittes Funktionselement-Halbleitergebiet **6**, **7** und **8**, wobei lediglich das zweite Funktionselement-Halbleitergebiet **7** in voller Breite zu sehen ist und vom ersten bzw. dritten Funktionselement-Halbleitergebiet **6**, **7** jeweils nur dessen rechtes bzw. linkes Ende. Die erste und zweite Isolatorstruktur **4**, **5** sind in diesem Beispiel durch ein p-dotiertes Material gegeben, wohingegen das erste bis dritte Funktionselement-Halbleitergebiet **6** bis **7** jeweils aus einem n-dotierten Halbleitermaterial besteht. Die erste Halbleiterschicht **2** besteht in diesem Beispiel aus einem schwach p-dotierten Material. Das zweite Funktionselement-Halbleitergebiet **7** ist ein Teil eines MOS-Feldeffekttransistors, der weiterhin ein n-dotiertes Source-Gebiet **9**, ein p-dotiertes Body- bzw. Körpergebiet **10**, die in das zweite Funktionselement-Halbleitergebiet **7** eingepreßt sind, sowie ein Drain-Gebiet **11**, das unter anderem an einer Grenze zwischen der ersten und der zweiten Halbleiterschicht **2**, **3** verläuft, aufweist. Das Drain-Gebiet **11** besteht hierbei aus einem stark n-dotierten Material. Mittels eines Gates **12** läßt sich in das Body- bzw. Körpergebiet **10** ein p-Kanal induzieren, so dass ein elektrischer Strom vom Source-Gebiet **9** durch das zweite Funktionselement-Halbleitergebiet **7** (Basis) zu dem Drain-Gebiet **11** hinfließen kann. Mit D, S und G sind jeweils ein Drain-, Source- und Gate-Anschluss bezeichnet.

[0011] Wenn an dem Drain-Gebiet **11** eine negative Drain-Spannung anliegt, so tritt das Problem auf, dass Elektronen aus dem Drain-Gebiet **11** austreten, durch die erste Halbleiterschicht **2** diffundieren, die zweite Isolatorstruktur **5** umgehen und in das benachbarte dritte Funktionselement-Halbleitergebiet **8** gelangen. Analog hierzu können Elektronen, die aus dem Drain-Gebiet **11** austreten, durch die erste Halbleiterschicht **2** diffundieren, die erste Isolatorstruktur **4** umgehen und in das erste Funktionselement-Halbleitergebiet **6** eintreten. Gelangen auf derartige Art und Weise Elektronen in benachbarte oder weiter entfernte Halbleitergebiete (die Elektronen können über mehrere mm diffundieren), so können diese die Funktionsweise der darin realisierten Halbleiter-Funktionselemente beeinträchtigen (in diesem Beispiel sind sowohl das erste Funktionselement-Halbleitergebiet **6** als auch das dritte Funktionselement-Halbleitergebiet **8** Teile jeweiliger MOS-Feldeffekttransistoren, die in [Fig. 3](#) der Einfachheit halber weggelassen sind). Ähnliche Probleme können auch auftreten, wenn anstelle der MOS-Feldeffekttransistoren andere Halbleiter-Funktionselemente, beispielsweise Dioden, verwendet werden.

[0012] Das Diffundieren der Elektronen vom zweiten Funktionselement-Halbleitergebiet **7** in das dritte Funktionselement-Halbleitergebiet **8** ist hier schematisch durch das Schaltbild eines parasitären Bipolartransistors **T** symbolisiert.

[0013] Um die oben beschriebenen parasitären Querströme insbesondere zwischen benachbarten Halbleitergebieten zu verringern, ist es bekannt, durch geeignete Verschaltungen mehrerer parasitärer npn- bzw. pnp-Strukturen eine Potenzialdifferenz zwischen Basis und Emitter einer der parasitären pnp-/nnp-Struktur abzusenken. Ein erstes Beispiel einer derartigen Verschaltung ist in [Fig. 6](#) gezeigt und soll im Folgenden erläutert werden.

[0014] Da der in [Fig. 6](#) gezeigte Ausschnitt eines Halbleiterbauteils dem in [Fig. 4](#) gezeigten Aufbau stark ähnelt, soll hier nur auf die wesentlichen Unterschiede eingegangen werden.

[0015] Der in [Fig. 6](#) gezeigte Ausschnitt eines Halbleiterbauteils **1'** weist ein erstes Funktionselement-Halbleitergebiet **6** und ein zweites Funktionselement-Halbleitergebiet **7** auf, wobei in dem ersten Funktionselement-Halbleitergebiet **6** ein Bipolar-Transistor (n-p-n), und in dem zweiten Funktionselement-Halbleitergebiet **7** ein MOS-Transistor ausgebildet ist. Jedes der Funktionselement-Halbleitergebiete **6**, **7** ist von einer ersten und zweiten Isolationsstruktur **4**, **5** umgeben. Zwischen der zweiten Isolationsstruktur **5** des ersten Funktionselement-Halbleitergebiets **6** und der ersten Isolationsstruktur **4** des zweiten Funktionselement-Halbleitergebiets **7** ist eine dritte Isolationsstruktur **13** vorgesehen, die die gleiche Dotierung aufweist wie die der ersten und zweiten Isolationsstrukturen **4**, **5**. Zwischen der dritten Isolationsstruktur **13** und der ersten Isolationsstruktur **4** des zweiten Funktionselement-Halbleitergebiets **7** ist weiterhin eine Halbleiterstruktur **14** vorgesehen, die die gleiche Dotierung wie ein Kollektor-Gebiet **19** innerhalb des ersten Funktionselement-Halbleitergebiets **6** und ein Drain-Gebiet **11** innerhalb des zweiten Funktionselement-Halbleitergebiets **7** aufweist. Die dritte Isolationsstruktur **13** sowie die Halbleiterstruktur **14** verlaufen von einer Oberseite der zweiten Halbleiterschicht **3** bis zu deren Unterseite bzw. ragen noch ein Stück weit in die erste Halbleiterschicht **2** hinein und sind an ihren oberen Enden über eine Leitung **15** elektrisch verbunden. Der an die erste Halbleiterschicht **2** angrenzende Teil bzw. der in die erste Halbleiterschicht **2** hineinragende Teil der Halbleiterstruktur **14** bildet zusammen mit dem Drain-Gebiet **11** des zweiten Funktionselement-Halbleitergebiets **7** sowie dem dazwischen liegenden Teil der ersten Halbleiterschicht **2** und der ersten Isolationsstruktur **4** des zweiten Funktionselement-Halbleitergebiets **7** eine erste parasitäre npn-Struktur Q_{n1} . Analog hierzu bilden das Kollektor-Gebiet **19**/das Drain-Gebiet **11** innerhalb des ersten und zweiten Funktionsele-

ment-Halbleitergebiets **6**, **7** sowie der dazwischen liegende Teil der ersten Halbleiterschicht **2** mit der dritten Isolationsstruktur **13** eine zweite parasitäre npn-Struktur Q_{n2} . Die parasitären Strukturen Q_{n1} und Q_{n2} sind in [Fig. 6](#) durch entsprechende Ersatzschaltbilder symbolisiert.

[0016] Über die Leitung **15** ist die Basis der zweiten parasitären npn-Struktur mit dem Kollektor der ersten parasitären npn-Struktur verbunden. Damit kann eine Basis-Emitterspannung der zweiten parasitären npn-Struktur Q_{n2} herabgesetzt werden. Nachteilig an dem in [Fig. 6](#) gezeigten Halbleiterbauteil **1'** ist, dass die Basis-Emitterspannung der zweiten parasitären npn-Struktur Q_{n2} maximal bis auf eine Sättigungsspannung der ersten parasitären npn-Struktur Q_{n1} reduziert werden kann. Eine weitere Reduktion ist nicht möglich, womit eine vollständige Abschaltung der zweiten parasitären npn-Struktur Q_{n2} ausscheidet.

[0017] Ein alternatives Beispiel zur Reduzierung der Basis-Emitterspannung der zweiten parasitären npn-Struktur Q_{n2} ist in [Fig. 8](#) gezeigt, die im Folgenden erläutert wird. In einem Ausschnitt eines Halbleiterbauteils **1''** ist neben der zweiten Isolationsstruktur **5** des zweiten Funktionselement-Halbleitergebiets **7** und außerhalb desselben eine Halbleiterstruktur **16** vorgesehen, die mit der ersten Isolationsstruktur **4** des zweiten Funktionselement-Halbleitergebiets **7** durch eine Leitung **17** verbunden ist. In diesem Ausführungsbeispiel wird die erste parasitäre npn-Struktur Q_{n1} durch die Halbleiterstruktur **16**, das Drain-Gebiet **11** innerhalb des zweiten Funktionselement-Halbleitergebiets **7** sowie den dazwischen liegenden Teil der ersten Halbleiterschicht **2** bzw. die zweite Isolationsstruktur **5** des ersten Funktionselement-Halbleitergebiets **7** gebildet. Die zweite parasitäre npn-Struktur Q_{n2} wird durch das Kollektor-Gebiet **19**/das Drain-Gebiet **11** innerhalb des ersten und zweiten Funktionselement-Halbleitergebiets **6**, **7** sowie den dazwischen liegenden Teil der ersten Halbleiterschicht **2** bzw. die erste Isolationsstruktur **4** des zweiten Funktionselement-Halbleitergebiets **7** gebildet. Die zweite Isolationsstruktur **5** des zweiten Funktionselement-Halbleitergebiets **7** ist hierbei geerdet.

[0018] Über die Leitung **17** wird die Basis der zweiten parasitären npn-Struktur Q_{n2} mit dem Kollektor der ersten parasitären npn-Struktur Q_{n1} verbunden, womit eine Basis-Emitterspannung der zweiten parasitären npn-Struktur Q_{n2} bis auf die Sättigungsspannung der ersten parasitären npn-Struktur Q_{n1} gesenkt werden kann. Ebenso wie bei der in [Fig. 6](#) beschriebenen Ausführungsform ist auch hier keine weitere Absenkung der Basis-Emitterspannung möglich.

[0019] In [Fig. 5](#) und [Fig. 7](#) sind entsprechende Draufsichten auf Teile der in [Fig. 6](#) und [Fig. 8](#) gezeigten Halbleiterbauteile **1'**, **1''** gezeigt. In [Fig. 5](#)

ist zu sehen, dass mittels der Leitung **15** die oberen Enden der dritten Isolationsstruktur **13** und der Halbleiterstruktur **14** miteinander elektrisch in Verbindung stehen. Der mit Bezugsziffer **18** gekennzeichnete Teil symbolisiert hierbei schematisch alle rechts neben der Halbleiterstruktur **14** liegenden Strukturen, die zur Funktion des in dem zweiten Funktionselement-Halbleitergebiet **7** ausgebildeten MOS-Transistors von Belang sind. Analog hierzu ist in **Fig. 7** zu sehen, dass die oberen Enden der ersten Isolationsstruktur **4** des zweiten Funktionselement-Halbleitergebiets **7** und der Halbleiterstruktur **16** über die Leitung **17** miteinander verbunden sind.

[0020] In **Fig. 9** ist ein Ersatzschaltbild gezeigt, das den in **Fig. 6** und **Fig. 8** beschriebenen Halbleiterbauteilen **1'**, **1''** zugrunde liegt. In dem in **Fig. 8** gezeigten Beispiel bezeichnet beispielsweise R_{Sub1} den Widerstand durch die zweite Isolationsstruktur **5**, R_{Sub2} den Widerstand durch die erste Halbleiterschicht **2** (von einer Unterseite der ersten Halbleiterschicht **2** bis zu einer Unterseite der Halbleiterstruktur **4**), R_{Sub3} den Widerstand durch die Halbleiterstruktur **16**, und R_{metall} den Widerstand der Leitung **17**. Analog hierzu bezeichnet in der in **Fig. 6** gezeigten Ausführungsform R_{Sub1} den Widerstand durch die erste Halbleiterschicht **2** (von einer Unterseite der ersten Halbleiterschicht **2** bis zu einer Unterseite der ersten Isolationsstruktur **4**), R_{Sub2} den Widerstand durch die erste Halbleiterschicht **2** (von einer Unterseite der ersten Halbleiterschicht **2** bis zu einer Unterseite der Halbleiterstruktur **13**), R_{Sub3} den Widerstand durch die Halbleiterstruktur **14**, und R_{metall} den Widerstand der Leitung **15**. Mit R_{C1} ist die ohmsche Kopplung der ersten Isolationsstruktur **4** mit der Halbleiterstruktur **13** (**Fig. 6**) bzw. die ohmsche Kopplung der ersten Isolationsstruktur **4** mit der zweiten Isolationsstruktur **5** (**Fig. 8**) bezeichnet. Mit Bezugsziffer **20** ist eine in dem zweiten Funktionselement-Halbleitergebiet **7** ausgebildete DMOS-Struktur, mit Bezugsziffer **21** eine inherente Reverse-Diode der DMOS-Struktur bezeichnet.

[0021] Die der Erfindung zugrunde liegende Aufgabe ist, ein Halbleiterbauteil anzugeben, mit dem die Basis-Emitterspannung einer parasitären npn- bzw. npn-Struktur weiter als bisher möglich reduziert werden kann, um laterale Querströme zwischen den Funktionselementen des Halbleiterbauteils weiter zu verringern bzw. zu unterbinden.

[0022] Diese Aufgabe wird erfindungsgemäß durch ein ein aktiv ansteuerbares Schaltelement aufweisendes Halbleiterbauteil gemäß Patentanspruch 1 gelöst. Vorteilhafte Ausgestaltungen bzw. Weiterbildungen des Erfindungsgedankens finden sich in den Unteransprüchen.

[0023] Als Schaltelement kommt ein Transistor zum Einsatz.

[0024] Die Isolatorstrukturen müssen hierbei nicht notwendigerweise die Funktionselement-Halbleitergebiete "komplett" isolieren, also diese nicht notwendigerweise vollständig umschließen. Eine "teilweise Isolierung", wie in **Fig. 5** und **Fig. 7** gezeigt, kann je nach Anwendung ausreichend sein.

[0025] Die Isolatorstrukturen grenzen vorzugsweise direkt an die erste Halbleiterschicht an und bestehen aus zur zweiten Halbleiterschicht invers dotiertem Halbleitermaterial.

[0026] Das zur Absenkung der Basis-Emitterspannung dienende Schaltelement (im Folgenden auch als "Absenk-Schaltelement" bezeichnet) wird so ausgebildet, dass durch dieses ein Stromfluss zwischen einer der Isolatorstrukturen und dem an die Isolatorstruktur angrenzenden Funktionselement-Halbleitergebiet steuerbar ist. Dazu lässt sich beispielsweise in die Isolatorstruktur eine Source-Zone integrieren, die mit einem Source-Anschluss des Absenk-Schaltelements in Verbindung steht. Über ein Gate lässt sich dann ein Stromfluss von dem Source-Gebiet durch die Isolatorstruktur hindurch in das angrenzende Funktionselement-Halbleitergebiet steuern. Durch einen derartigen Stromfluss kann die Basis-Emitterspannung einer parasitären npn-/pnp-Struktur auf Null reduziert werden (Kurzschluss der Basis-Emitterstrecke der parasitären npn-/pnp-Struktur). Die Verringerung der Basis-Emitterspannung einer parasitären npn-/pnp-Struktur ist somit nicht mehr auf die Sättigungsspannung einer weiteren parasitären npn-/pnp-Struktur beschränkt.

[0027] Das zur Verringerung der Basis-Emitterspannung dienende Schaltelement kann hierbei als selbstständiges Funktionselement ausgebildet sein, oder aber eine Drain-Zone des in dem angrenzenden Funktionselement-Halbleitergebiet ausgebildeten Schaltelements „mitbenutzen“. In letzterem Fall wird dem Halbleiterbauteil also lediglich eine zusätzliche Source-Zone sowie ein zusätzliches Gate hinzugefügt sowie die an das Funktionselement-Halbleitergebiet angrenzende Isolatorstruktur geändert.

[0028] Die Erfindung hat den Vorteil, dass das Erzeugen von zusätzlichen parasitären Strukturen, die mit bereits vorhandenen parasitären Strukturen verschaltet werden und eine Verringerung unerwünschter lateraler Querströme bewirken sollen, entfallen kann.

[0029] Die Erfindung wird im Folgenden unter Bezugnahme auf die begleitenden Figuren in beispielsweise Ausführungsform näher erläutert. Es zeigen:

[0030] **Fig. 1** eine bevorzugte Ausführungsform eines erfindungsgemäßen Halbleiterbauteils.

[0031] **Fig. 2** ein Ersatzschaltbild des in **Fig. 1** gezeigten Halbleiterbauteils.

[0032] **Fig. 3** eine Draufsicht eines Teils des in **Fig. 1** gezeigten Halbleiterbauteils.

[0033] **Fig. 4** eine Querschnittsdarstellung eines herkömmlichen Halbleiterbauteils.

[0034] **Fig. 5** eine Draufsicht eines Teils des in **Fig. 6** gezeigten Halbleiterbauteils.

[0035] **Fig. 6** eine Querschnittsdarstellung eines zweiten herkömmlichen Halbleiterbauteils.

[0036] **Fig. 7** eine Draufsicht eines Teils des in **Fig. 8** gezeigten Halbleiterbauteils.

[0037] **Fig. 8** eine Querschnittsdarstellung eines dritten herkömmlichen Halbleiterbauteils.

[0038] **Fig. 9** ein Ersatzschaltbild der in **Fig. 6** und **Fig. 8** gezeigten Halbleiterbauteile.

[0039] **Fig. 10** eine Detaildarstellung einer Schnittstelle zwischen Isolatorstruktur und daran angrenzendem Funktionselement-Halbleitergebiet.

[0040] In den Figuren sind identische bzw. einander entsprechende Bauteile bzw. Bauteilgruppen mit den gleichen Bezugsziffern gekennzeichnet.

[0041] In **Fig. 1** ist ein Halbleiterbauteil **30** gezeigt, dessen Aufbau im Wesentlichen den in **Fig. 6** und **Fig. 8** gezeigten Halbleiterbauteilen **1'**, **1''** entspricht. Ein wesentlicher Unterschied zu den in **Fig. 6** und **Fig. 8** gezeigten herkömmlichen Halbleiterbauteilen **1'**, **1''** besteht darin, dass ein Schaltelement in Form eines zusätzlichen Transistors **31** vorgesehen ist, der Source-Gebiete **32**, ein Körper-Gebiet **33**, ein Gate **34** und ein Drain-Gebiet **35** aufweist. Der Transistor **31** ist aktiv ansteuerbar und wird vorzugsweise dann aktiviert, wenn an das Drain-Gebiet **11** eine negative Spannung angelegt wird. Das Aktivieren des Transistors **31** bewirkt einen Stromfluss zwischen den Source-Gebieten **32** und dem zweiten Funktionselement-Halbleitergebiet **7** bzw. dem Drain-Gebiet **11**. Hierzu wird durch das Gate **34** ein Kanal in das Körper-Gebiet **33** induziert. Der Stromfluss durch das Körper-Gebiet **33** bewirkt eine Herabsetzung des Potentials zwischen der Basis und dem Emitter der parasitären npn-Struktur Q_{n2} . Mittels des Transistors **31** ist es sogar möglich, einen vollständigen Kurzschluss einer Basis-Emitterstrecke des parasitären Transistors Q_{n2} zu erzielen. Die in **Fig. 1** gezeigte, Ausführungsform ist hierbei stark schematisch, Details bezüglich der Randstrukturen des Transistors **31** bzw. des in dem zweiten Funktionselement-Halbleitergebiet **7** ausgebildeten Transistors sind hier nicht gezeigt.

[0042] Die Source-Gebiete **32** sowie das Gate **34** des zur Potenzialreduktion dienenden Transistors **31** sind mit einem Source-Anschluss S2 bzw. einem Gate-Anschluss G2 verbunden.

[0043] Die in **Fig. 6** und **Fig. 8** gezeigten „künstlich“ vorgesehenen Halbleiterstrukturen zur Reduzierung parasitärer Querströme (Bezugsziffern **13**, **14** und **16**) können in der in **Fig. 1** gezeigten Ausführungsform entfallen. Dies ist jedoch nicht zwingend notwendig, diese Halbleiterstrukturen können auch im Halbleiterbauteil verbleiben.

[0044] Das in **Fig. 2** gezeigte Ersatzschaltbild zeigt den Fall, dass in dem Halbleiterbauteil zusätzliche Halbleiterstrukturen vorgesehen sind, die eine erste npn-/pnp-Struktur Q_{n1} ausbilden (diese zusätzlichen Halbleiterstrukturen sind in **Fig. 1** nicht dargestellt bzw. enthalten). Der zur Potenzialreduktion dienende Transistor **31** wird zu der ersten parasitären npn-/pnp-Struktur Q_{n1} parallel geschaltet, wenn eine derartige Struktur vorhanden ist. Entfällt der parasitäre Transistor Q_{n1} (wie in **Fig. 1** gezeigt), so wird dieser durch den Transistor **31** „ersetzt“. In den Figuren ist mit „C“, „B“, „E“ ein Kollektor-, Basis- und Emitteranschluss bezeichnet.

[0045] In **Fig. 3** ist ein Teil einer möglichen Ausführungsform des zur Potenzialabsenkung dienenden Transistors **31** gezeigt, in der dieser als ringförmige Struktur ausgebildet ist, die das im zweiten Funktionselement-Halbleitergebiet ausgebildete Funktionselement (Transistor) einschließt. Dadurch kann eine besonders effektive Potenzialabsenkung bewirkt werden. Die Erfindung ist jedoch nicht auf diese Ausführungsform beschränkt; es genügt, wenn der Transistor **31** als längliche Struktur ausgebildet ist, ähnlich der ersten bzw. zweiten Isolationsstruktur **4**, **5** in **Fig. 7**.

[0046] Die in den Figuren gezeigten p- bzw. n-Gebiete können natürlich invers dotiert sein, d. h. p- und n-Gebiete können miteinander vertauscht werden.

[0047] In **Fig. 10** ist eine Detaildarstellung einer Schnittstelle zwischen Isolatorstruktur **4** und daran angrenzendem Funktionselement-Halbleitergebiet **7** gezeigt. Die Isolatorstruktur **4** ist hierbei in einen ersten Teil **4A** und einen zweiten Teil **4B** aufgeteilt, die durch einen Teil des zweiten Funktionselement-Halbleitergebiets **7** voneinander getrennt sind. Zusätzlich sind zum Erzielen einer besseren Isolation zwei Feldoxidschichten **36** vorgesehen, die wenigstens teilweise von einer Metallschicht **37** bedeckt sind. In diesem Beispiel wird ein niederdotiertes n-Epi-Gebiet in Serie geschaltet, wodurch ein elektrisches Feld abgebaut und ein Spannungsdurchbruch bei hohen Spannungen vermieden wird.

[0048] Die Erfindung lässt sich auch wie folgt darstellen:

Die Erfindung betrifft eine neuartige Lösung des Problems der Minoritätsträgerinjektion in sperrschichtisolierten BCD(Bipolar-CMOS-DMOS)-Technologien.

[0049] Bisher sind Guard-Strukturen bekannt, die gemein haben, dass die lokale Absenkung des Substratpotenzials, die zur Unterdrückung des lateralen npn-Parasiten im Substrat führen soll, unter Zuhilfenahme ebendieses Parasiten erreicht wird (**Fig. 6**, **Fig. 8**). Das elektrische Ersatzbild in **Fig. 9** verdeutlicht, dass die Basis-Emitterspannung des störenden Parasiten Q_{n2} bei optimierten parasitären Impedanzen bis auf die Sättigungsspannung des Parasiten Q_{n1} reduziert werden kann. Eine weitere Reduktion ist jedoch nicht möglich, wodurch eine vollständige Ausschaltung von Q_{n2} nicht erzielt werden kann.

[0050] Erfindungsgemäß wird die Absenkung des Substratpotenzials und damit die lokale Unterdrückung des parasitären npn-Transistors Q_{n2} im Substrat durch einen aktiv ansteuerbaren Transistor erreicht. Dieser ist dem üblicherweise zu diesem Zweck herangezogenen Parasiten Q_{n1} parallelgeschaltet und ermöglicht eine stärkere Potenzialreduktion, da dieser nicht mehr durch die Sättigungsspannung des bipolaren Parasiten Q_{n1} begrenzt ist. Theoretisch ist damit ein vollständiger Kurzschluss der Basis-Emitterstrecke von Q_{n2} erreichbar.

[0051] **Fig. 2** zeigt ein Prinzipschaltbild der Anordnung. Wird der zusätzliche FET geeignet angesteuert (beim Auftreten negativer Potenziale am Drain des DMOS eingeschalten), so bewirkt er einen Kurzschluss der Basis-Emitterstrecke des parasitären Transistors Q_{n2} und verhindert somit dessen Aktivierung. Ein wesentlicher Aspekt der Erfindung ist, unter Zuhilfenahme eines aktiv ansteuerbaren Transistors das Substratpotenzial weiter als bisher möglich abzusenken. Dadurch wird die Grenze für die Substratabsenkung, die bisher die Sättigungsspannung des bipolaren Parasiten war, unterschritten und eine vollständige Deaktivierung des lateralen npn-Parasiten ist möglich.

[0052] Ein Ausführungsbeispiel ist in **Fig. 1** wiedergeben. Eine außerhalb des eigentlichen DMOS-Transistors (Funktionselement) angeordnete Source-Bulk-Zelle bewirkt bei Aufsteuerung des zusätzlichen Gates G2 einen Stromfluss vom Drain des DMOS zum Substrat. Dadurch wird am Rand des DMOS Transistors das Substratpotenzial abgesenkt und die Drain-Substrat-Diode gesperrt. Diese Anordnung kann beispielsweise wie in **Fig. 3** gezeigt als Ring um den DMOS-Transistor ausgeführt werden. Das gibt die Möglichkeit, die Schutzstruktur in den Randabschluss des DMOS-Transistors zu integrieren. Wird der aktive Schutz nicht benötigt, kann G2 mit S2 verbunden werden und der zusätzliche FET

ist inaktiv. (Das zusätzliche Gate G2 ist in **Fig. 3** zur Vereinfachung nicht dargestellt).

[0053] Eine andere Möglichkeit wäre die Verwendung eines eigenen Bauteils (z. B. DMOS), um die Verbindung zwischen Drain und Substrat herzustellen. Dies wäre unter Umständen weniger flächeneffizient, da der erforderliche R_{dson} (der Widerstand Drain-Source im eingeschalteten Zustand (Einschaltwiderstand)) für gute Effizienz der Unterdrückung gering sein muss. Der Vorteil wäre jedoch, dass diese Ausführung mit Standard-Bibliotheksbaueteilen ohne Modifikation umsetzbar ist.

Bezugszeichenliste

1	Halbleiterbauteil
1'	Halbleiterbauteil
1''	Halbleiterbauteil
2	erste Halbleiterschicht
3	zweite Halbleiterschicht
4	erste Isolationsstruktur
4A	erster Teil der Isolationsstruktur
4B	zweiter Teil der Isolationsstruktur
5	zweite Isolationsstruktur
6 bis 8	erstes bis drittes Funktionselement-Halbleitergebiet
9	Source-Gebiet
10	Körper-Gebiet
11	Drain-Gebiet
12	Gate
D	Drain-Anschluss
S	Source-Anschluss
G	Gate-Anschluss
S2	Source-Anschluss
G2	Gate-Anschluss
13	dritte Isolationsstruktur
14	Halbleiterstruktur
15	Leitung
Q_{n1}	erste parasitäre npn-Struktur
Q_{n2}	zweite parasitäre npn-Struktur
16	Halbleiterstruktur
17	Leitung
18	Struktur
19	Kollektor-Gebiet
20	DMOS-Struktur
21	Reverse-Diode
30	Halbleiterbauteil
31	Transistor
32	Source-Gebiet
33	Körper-Gebiet
34	Gate
35	Drain-Gebiet
36	Feldoxidschicht
37	Metallschicht

Patentansprüche

1. Halbleiterbauteil (**30**), das mehrere Halbleiter-Funktionselemente aufweist, mit:

– einer ersten und einer zweiten Halbleiterschicht (**2**, **3**), wobei die zweite Halbleiterschicht (**3**) auf der ersten Halbleiterschicht aufgebracht und zu dieser invers dotiert ist,

– Isolationsstrukturen (**4**, **5**), die wenigstens in der zweiten Halbleiterschicht (**3**) vorgesehen sind und die zur Aufteilung der zweiten Halbleiterschicht (**3**) in mehrere voneinander isolierte Funktionselement-Halbleitergebiete (**6**, **7**) dienen, wobei jedes Halbleiter-Funktionselement wenigstens zum Teil aus einem der Funktionselement-Halbleitergebiete (**6**, **7**) gebildet wird,

wobei ein parasitärer Stromfluss durch eine npn-/pnp-Struktur (Q_{n2}), die durch jeweils einen Teil zweier Funktionselement-Halbleitergebiete (**6**, **7**) und einen dazwischen liegenden Teil der ersten Halbleiterschicht (**2**) gebildet wird, verringert ist, indem mittels eines aktiv ansteuerbaren Schaltelements (**31**) ein Stromfluss erzeugt wird, der eine Basis-Emitter-Spannung der npn-/pnp-Struktur (Q_{n2}) verringert, wobei das aktiv ansteuerbare Schaltelement in Form eines Transistors (**31**) in das Halbleiterbauteil integriert ist, derart, dass in einer der Isolationsstrukturen (**4**) ein Source-Gebiet (**32**) des Transistors (**31**) vorgesehen ist, das mit einem Source-Anschluss (S2) des Transistors (**31**) in Verbindung steht, und dass ein Gate (**34**) des Transistors (**31**) vorgesehen ist, wobei durch das Gate ein Stromfluss von dem Source-Gebiet (**32**) durch die Isolationsstruktur (**4**) hindurch in das an die Isolationsstruktur (**4**) angrenzende Funktionselement-Halbleitergebiet (**7**) steuerbar ist.

2. Halbleiterbauteil (**30**) nach Anspruch 1, dadurch gekennzeichnet, dass die Isolationsstrukturen (**4**, **5**) an die erste Halbleiterschicht (**2**) angrenzen und aus zur zweiten Halbleiterschicht (**3**) invers dotiertem Halbleitermaterial bestehen.

3. Halbleiterbauteil (**30**) nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass das in dem an die Isolationsstruktur (**4**) angrenzenden Funktionselement-Halbleitergebiet (**7**) ausgebildete Halbleiter-Funktionselement ein Transistor ist, wobei eine Drain-Zone (**11**) des in dem Funktionselement-Halbleitergebiet (**7**) ausgebildeten Transistors gleichzeitig die Drain-Zone des zur Verringerung des parasitären Stroms dienenden Transistors (**31**) ist.

Es folgen 7 Blatt Zeichnungen

FIG 2

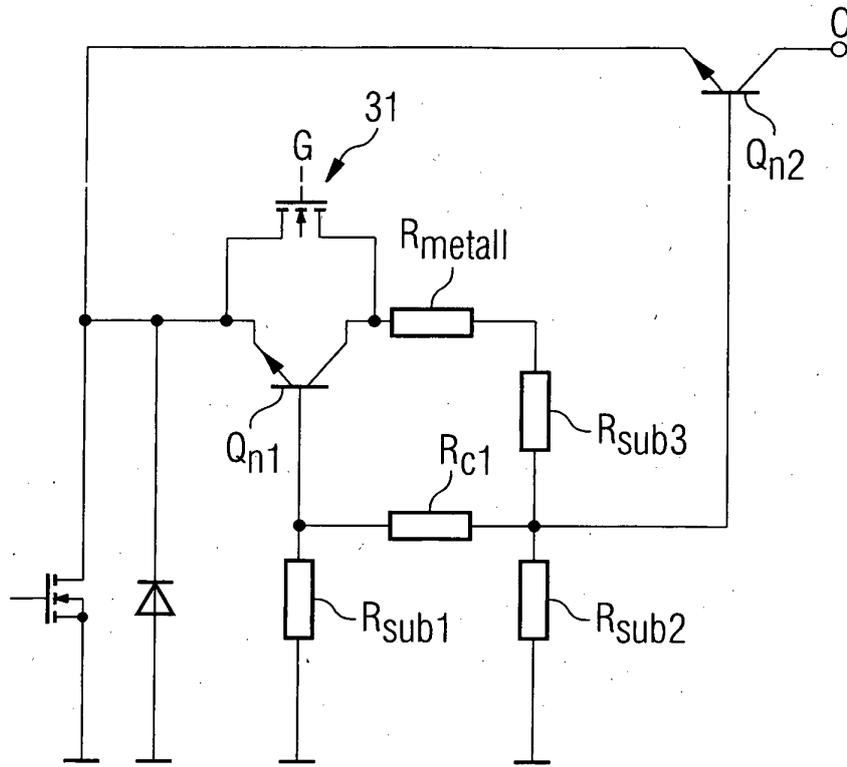


FIG 3

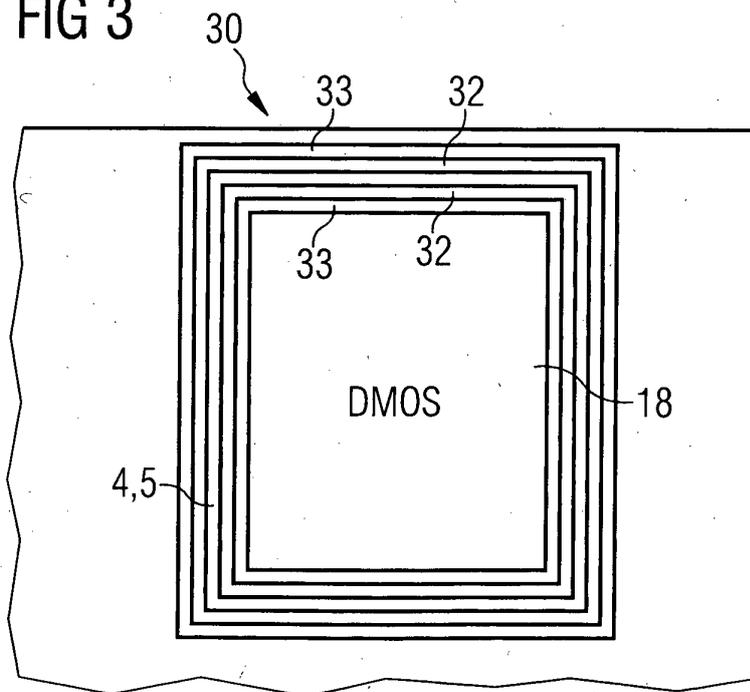


FIG 7

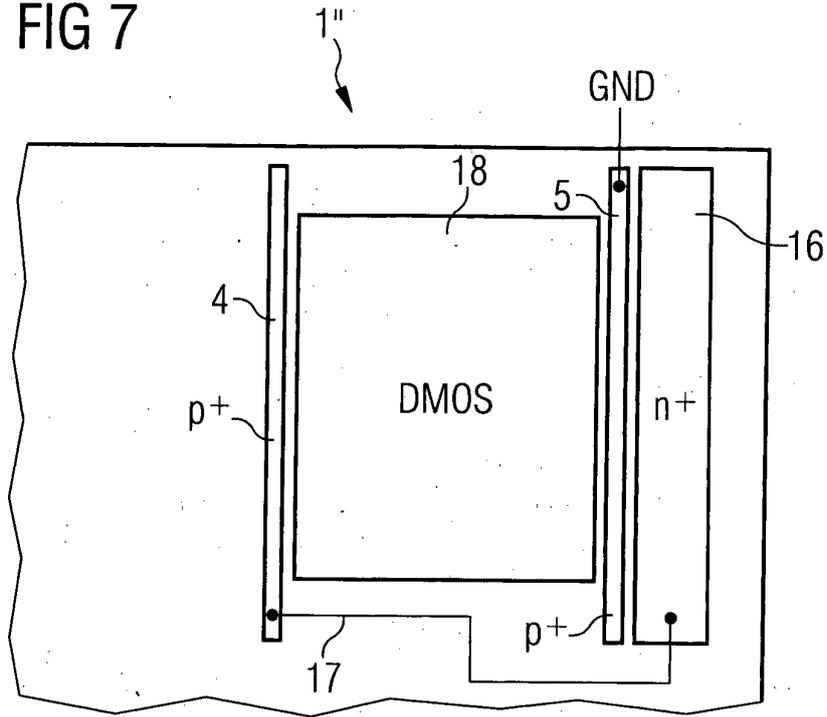


FIG 9

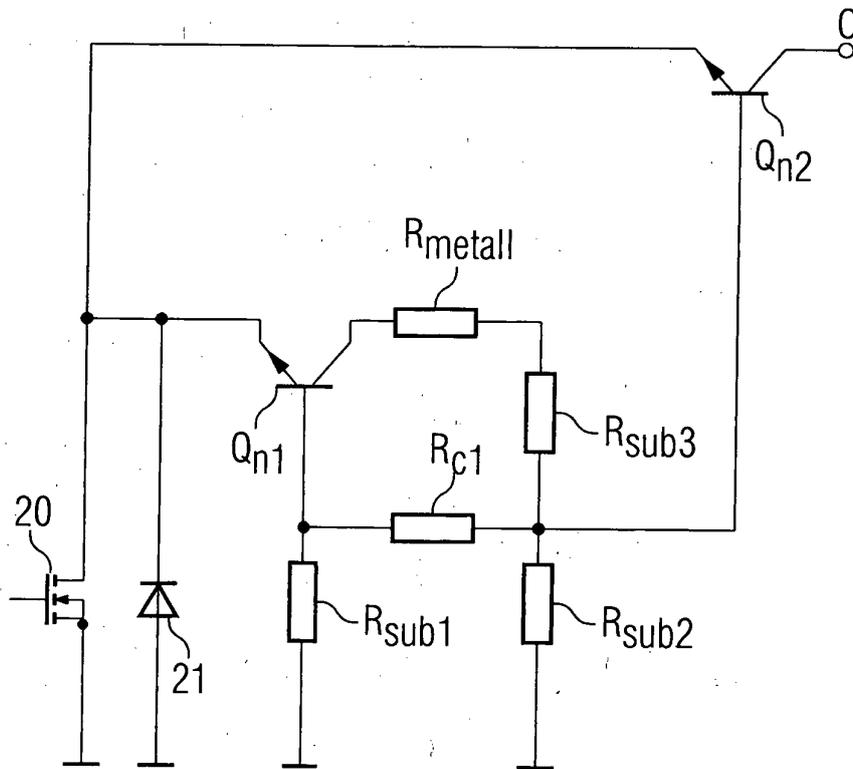


FIG 10

