

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2007年4月26日 (26.04.2007)

PCT

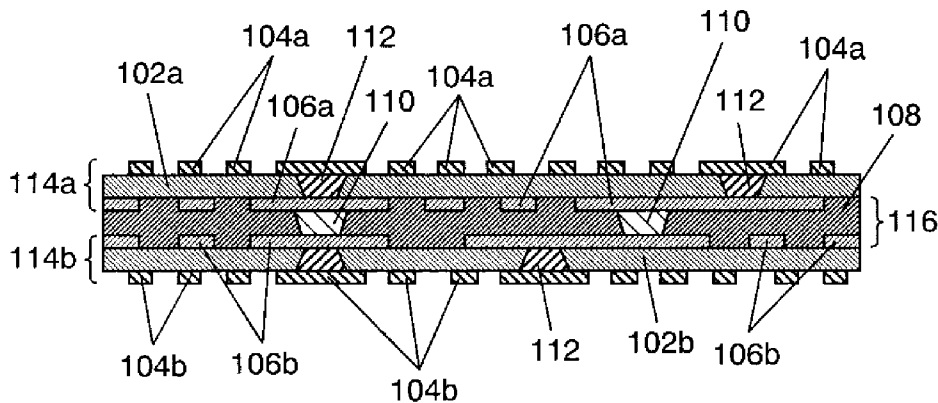
(10) 国際公開番号
WO 2007/046459 A1

- (51) 国際特許分類:
H05K 3/46 (2006.01) H05K 3/40 (2006.01)
H05K 1/11 (2006.01)
- (21) 国際出願番号: PCT/JP2006/320820
- (22) 国際出願日: 2006年10月19日 (19.10.2006)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2005-305489
2005年10月20日 (20.10.2005) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真 1006番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 平井 昌吾 (HIRAI, Shogo). 越後 文雄 (ECHIGO, Fumio). 中村 禎志 (NAKAMURA, Tadashi). 須川 俊夫 (SUGAWA, Toshio).
- (74) 代理人: 岩橋 文雄, 外 (IWAHASHI, Fumio et al.); 〒5718501 大阪府門真市大字門真 1006番地 松下電器産業株式会社内 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK,

[続葉有]

(54) Title: MULTILAYER PRINTED WIRING BOARD AND ITS MANUFACTURING METHOD

(54) 発明の名称: 多層プリント配線基板及びその製造方法



(57) Abstract: Conventionally, in order to join films used as insulating layers of a multilayer circuit board, an adhesive is used, and this adhesive might adversely influence the thinning of the multilayer circuit board. In the invention, double-sided boards using films are bonded through paste connection layers produced by filling through holes formed in prepreg with a conductive paste and by curing the conductive paste, and second wirings are electrically interconnected through the conductive paste in through holes previously formed in the paste connection layers. Thus, a multilayer board can be produced without using any adhesive, and the multilayer circuit board can be thinned as a whole.

(57) 要約: 従来の複数枚のフィルムを絶縁層に用いた多層回路基板の場合、フィルム同士の接続に接着剤を用いるため、接着剤が薄層化に悪影響を与える場合があった。そこで、フィルムを使った複数枚の両面基板を、プリプレグに形成された貫通孔に導電性ペーストが充填、硬化されたペースト接続層を介して張り合わせると共に、ペースト接続層に予め形成してお

[続葉有]



WO 2007/046459 A1



SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, ZA, ZM, ZW.

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR),

添付公開書類:
— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

多層プリント配線基板及びその製造方法

技術分野

[0001] 本発明は、携帯電話や超小型携帯端末等に用いられる多層プリント配線基板や、半導体チップをベアチップ実装する際に用いられるインターポーザ等に用いられる多層プリント配線基板、及びその製造方法に関するものである。

背景技術

[0002] 従来、この種の多層プリント配線基板(以下、単に多層基板と呼ぶ)としては、任意の位置にIVH(インナービアホール:Inner Via Hole:埋め込み穴)を形成したものが知られている。このような、従来の多層基板の一例が、例えば特開2002-353619号公報に開示されている。

[0003] そして市場からは多層基板の更なる薄層化が望まれていた。以下、多層基板を薄層化するための手段としてフィルムを使った多層基板について説明する。

[0004] 図9は従来の多層基板の一例を示す断面図であり、接着剤を用いてフィルムを積層する多層配線基板の一例である。図9において、フィルム10上には配線12よりなる所定パターンが形成されている。そして複数のフィルム10は、接着剤14によって配線12と共に接着されている。また必要部分にIVH8を形成することで、異なる層に形成された配線12同士を接続している。

[0005] しかしながら、前記従来の構成では、フィルム10同士を接続するために接着剤14を用いているため、薄層化に限度があった。

[0006] 例えば図9で示した構成の場合、配線12が片面に形成されたフィルム10を用いて積層するため、4層の多層基板を作製する場合、接着剤14が3層、フィルム10が4層の合計7層分の厚みが必要となり、薄層化が難しかった。

[0007] 一方、図9で示した構成の応用として、配線12を両面に形成したフィルム10を2枚用意し、接着剤14で貼り付けて4層の配線パターン層を有する多層基板とすることも考えられた。この場合、両面に配線12が形成されたフィルム10同士を、接着剤14によって貼り付けることになる。しかしこの張り合わせの際に、接着剤14が軟化、流動す

るため、向き合った配線12同士を短絡させる可能性がある。

[0008] 本発明は、前記従来課題を解決するもので、フィルムの積層に接着剤の代わりにプリプレグ (prepreg:シート材)を用いた多層基板を提供する。

発明の開示

[0009] 前記従来課題を解決するために、本発明は表裏面に配線パターンが形成された樹脂フィルムを使った両面プリント配線基板同士を、途中にプリプレグを挟んでプレス、一体化する。

[0010] 本発明の場合、例えばプリプレグとして織布が樹脂で含浸されたものを用いて、配線が両面に形成されたフィルム同士を張り合わせるため、高圧でプレスした場合でもプリプレグに含まれる織布によって配線同士の短絡が防止できる。また、予めプリプレグに貫通孔を形成し導電性ペーストを充填しておくことで、両面プリント配線基板同士の接着と同時にIVHの形成も可能となる。

[0011] このように、本発明の多層プリント配線基板及びその製造方法においては、接着剤の代わりにプリプレグを用いて積層することで、IVHを有する多層プリント配線基板を極薄で作製することができる。

図面の簡単な説明

[0012] [図1]図1は実施の形態1における多層基板の断面図である。

[図2A]図2Aは実施の形態2における4層基板の製造方法を説明する第1の断面図である。

[図2B]図2Bは実施の形態2における4層基板の製造方法を説明する第2の断面図である。

[図2C]図2Cは実施の形態2における4層基板の製造方法を説明する第3の断面図である。

[図2D]図2Dは実施の形態2における4層基板の製造方法を説明する第4の断面図である。

[図2E]図2Eは実施の形態2における4層基板の製造方法を説明する第5の断面図である。

[図3]図3は実施の形態3における多層基板の断面図である。

[図4A]図4Aは実施の形態4における多層基板の製造方法を説明する第1の断面図である。

[図4B]図4Bは実施の形態4における多層基板の製造方法を説明する第2の断面図である。

[図4C]図4Cは実施の形態4における多層基板の製造方法を説明する第3の断面図である。

[図4D]図4Dは実施の形態4における多層基板の製造方法を説明する第4の断面図である。

[図4E]図4Eは実施の形態4における多層基板の製造方法を説明する第5の断面図である。

[図5]図5は実施の形態5の多層基板の断面図である。

[図6A]図6Aは実施の形態6における多層基板の製造方法を説明する第1の断面図である。

[図6B]図6Bは実施の形態6における多層基板の製造方法を説明する第2の断面図である。

[図6C]図6Cは実施の形態6における多層基板の製造方法を説明する第3の断面図である。

[図6D]図6Dは実施の形態6における多層基板の製造方法を説明する第4の断面図である。

[図6E]図6Eは実施の形態6における多層基板の製造方法を説明する第5の断面図である。

[図6F]図6Fは実施の形態6における多層基板の製造方法を説明する第6の断面図である。

[図7A]図7Aは実施の形態7の多層基板の製造方法を説明する第1の断面図である。

。

[図7B]図7Bは実施の形態7の多層基板の製造方法を説明する第2の断面図である。

。

[図7C]図7Cは実施の形態7の多層基板の製造方法を説明する第3の断面図である。

- [図7D]図7Dは実施の形態7の多層基板の製造方法を説明する第4の断面図である
- [図8A]図8Aは実施の形態9の多層基板の製造方法を説明する第1の断面図である
- [図8B]図8Bは実施の形態9の多層基板の製造方法を説明する第2の断面図である
- [図8C]図8Cは実施の形態9の多層基板の製造方法を説明する第3の断面図である
- [図8D]図8Dは実施の形態9の多層基板の製造方法を説明する第4の断面図である
- [図9]図9は従来のも層基板の一例を示す断面図である。

符号の説明

- [0013] 102a, 102b フィルム
104a, 104b 第1の配線
106a, 106b, 106c, 106d 第2の配線
108 絶縁層
110 IVH
112 層間接続部
114a, 114b 両面基板
116a, 116b ペースト接続層
118 多層基板
120 層間絶縁層
122 プリプレグ
124 貫通孔
126 導電性ペースト
128 ブラインドビア
130 金属膜

発明を実施するための最良の形態

[0014] (実施の形態1)

以下、本発明の実施の形態1における多層基板について、図面を参照しながら説明する。

[0015] 図1は本発明の実施の形態1における多層基板の断面図である。

[0016] 図1に示すとおり、この多層基板は、フィルム102a、102b、第1の配線104a、104b、第2の配線106a、106b、絶縁層108、IVH110、層間接続部112、両面基板114a、114b、ペースト接続層116を、主要な構成要素として有している。

[0017] ここでフィルム102aの片面には第1の配線104aが、もう片面には第2の配線106aが形成され、両面基板114aを構成している。同様に両面基板114bは、フィルム102bの各面に第1の配線104bと第2の配線106bが形成され、互いの配線が層間接続部112で接続されている。またペースト接続層116は、絶縁層108とIVH110から構成されている。そして両面基板114aと両面基板114bはペースト接続層116で一体化される。そして同時に、両面基板114aの第2の配線106aと、両面基板114bの第2の配線106bは、IVH110によって電氣的に接続される。またこれら配線部の厚みに関しても、両面基板114aに形成された第2の配線106aや、両面基板114bに形成された第2の配線106bがペースト接続層116に埋没されることによって、その配線厚みがペースト接続層116によって吸収できる。

[0018] なお、図1を用いて配線や絶縁層の数え方について説明する。図1の上を表として、上から下に数えた場合、表層から数えて1層目の1層目絶縁層(これは表層に相当する)がフィルム102aに、表層から数えて2層目の2層目絶縁層が絶縁層108に、表層から3層目の3層目絶縁層がフィルム102bに、それぞれ相当する。同様に、表層から数えて1層目の1層目配線(もしくは表層の配線)が第1の配線104a、表層から数えて2層目の2層目配線が第2の配線106a、表層から数えて3層目の3層目配線が第2の配線106b、表層から数えて4層目の4層目配線が第1の配線104bに相当する。なお図1は、4層構造(配線が4層あることを意味する)で、上下対象であるため、上から下に数えても、下を表として下から上に数えても実質的な違いは無いが、本発明の実施形態においては原則的に上を表として上から下に数えるものとする。

- [0019] 図1において、表層から数えて2層目に形成された2層目絶縁層である絶縁層108を貫通する電氣的接続が、IVH110に相当する。そして、表層から数えて2層目に形成された2層目配線である第2の配線106aと、表層から数えて3層目に形成された3層目配線である第2の配線106bとが、前記絶縁層108に埋設されることになる。
- [0020] なお実施の形態1においてIVH110は、絶縁層108に形成された貫通孔(後の図2Aにおいて、貫通孔124を説明する)の中に導電性ペースト(後の図2Bにおいて、導電性ペースト126を説明する)が充填されたものである。そしてこのIVH110が両面基板114aと114bの間に形成され、第2の配線106aと106bを接続する。実施の形態1において、ペースト接続層116の任意の位置にIVH110を形成できる。このように図1では、フィルム102を用いた複数枚の両面基板114a、114bの厚みを吸収すると同時に、層間の接続をIVH110によって行う。
- [0021] なお実施の形態1において、ペースト接続層116を構成する部材として、例えばプリプレグを選ぶことができる。このプリプレグは、半硬化の樹脂からなるものである。また、IVH110を構成する部材として、硬化型導電性ペーストを用いることができる。このように本発明において、プリプレグ及び硬化型導電性ペーストを使うことで、接着剤を使うことなく、多層基板を形成することができるため、多層基板の総厚を大幅に薄層化できる。また、互いに向き合った配線同士を接続する場合にも、プリプレグに含まれる織布によって配線同士の接触による短絡を防止できる。
- [0022] なお、多層基板の寸法は300mm×500mm±200mm程度が望ましい。100mm×300mmより寸法が小さい場合、製品の取れ数が少なくなるためコストアップする可能性がある。また500mm×700mmより基板寸法が大きくなると、工程内での取り扱い性、寸法変化等への影響が現れる場合がある。
- [0023] 以上のように、表層から数えて2層目に形成された2層目絶縁層(図1の絶縁層108に相当)を貫通する電氣的接続が導電性ペースト(図1のIVH110に相当)とする。
- [0024] そして表層から数えて2層目に形成された2層目配線(図1において第2の配線106aに相当する)と、表層から数えて3層目に形成された3層目配線(図1において第2の配線106bに相当する)が、前記ペースト接続層116によって埋設されると共に、電氣的に接続する。

[0025] このようにして、実施の形態1では接着剤を使うことなく4層基板(配線が4層のことを意味する)を構成することができ、4層基板の薄層が可能となる。

[0026] (実施の形態2)

以下、本発明の実施の形態2における多層基板の製造方法について説明する。実施の形態2は4層基板の製造方法の一例であり、例えば実施の形態1で説明した4層基板の製造方法の一例に相当する。図2A～図2Eは、実施の形態2における4層基板の製造方法を説明する断面図である。

[0027] まず、図2Aに示すように、プリプレグ122に貫通孔124を形成する。この時、予めプリプレグ122の表面に貼付けられた状態のまま、貫通孔124を形成することが望ましい。貫通孔124の形成には金型、ドリル、レーザ等を用いることができる。またプリプレグの材料には市販品の例えば、後述するガラスエポキシ、あるいはアラミドエポキシ等を使うことができる。

[0028] 次に、図2Bに示すように、貫通孔124の内部に導電性ペースト126を充填する。例えば、プリプレグ122とその上に形成された保護フィルム(図示していない)をマスクとして、スキージ等で導電性ペースト126を擦り付けるか、もしくは充填することで、セルフアライメント的(自己整合的)に、プリプレグ122に形成された貫通孔124だけに導電性ペースト126を充填することができる。そして導電性ペースト126を充填した後、前記保護フィルムを剥がすことで、図2Bの状態を得る。

[0029] 図2Cは、両面基板114aの断面図である。図2Cにおいて、両面基板114aは、フィルム102aの片面に第1の配線104aが、他面に第2の配線106aが形成されている。そして前記フィルム102aを貫通するように形成された層間接続部112が、第1の配線104aと第2の配線106aを層間接続する。

[0030] ここで、フィルム102aの材質として、ポリイミドフィルム、ポリアミドフィルム等の高耐熱性樹脂フィルムを使うことが望ましく、特にアラミドフィルムが好ましい。高耐熱性の樹脂フィルムを用いることで、半田付け工程等での熱影響を抑えられる。また、フィルム102aの厚みとしては100 μ m以下、特に3 μ m以上50 μ m以下(望ましくは30 μ m以下、更に可能なれば25 μ m以下)を選ぶことが望ましい。このように極薄の耐熱性フィルムを用いることで、出来上がった多層基板の総厚を薄くできる。なお、こうし

た耐熱性フィルムの両面に、接着剤を使うことなく導電体層を形成した基板材料を選ぶことができる。こうした接着剤を用いることなく耐熱性フィルムと導電体層を形成した銅張りフィルムを用いることで、多層基板の耐熱性や信頼性を高められる。

[0031] 図2Dは、図2Bの導電性ペースト126が充填されたプリプレグ122と、図2Cの両面基板114aを互いに位置合わせする状態を示す。図2Dに示すように、導電性ペースト126が所定位置に充填されたプリプレグ122の両側に、両面基板114a、114bをセットする。そして、プリプレグ122側の第2の配線106a、106bと、導電性ペースト126を位置合わせする。そして、位置合わせした状態で、真空プレスで加熱圧着させる（真空プレスは図示していない）。そして真空プレスが終了した後、プレスしたサンプルを取り出す。図2Eは真空プレス終了後のサンプルの断面図に相当する。

[0032] なお、真空プレスによって加圧圧着させるのと同時に、所定の温度プロファイルでサンプルを加熱硬化させる。そうすると、プリプレグ122が一旦軟化したあと硬化し、絶縁層108へと変化する。プリプレグ122が軟化した際に、両面基板114a、114bに形成された第2の配線106a、106bを埋没させ、その配線厚みを吸収する。そして、配線厚みを吸収した状態でプリプレグ122が硬化し、絶縁層108となり、両面基板114a、114bを強固に固定する。また、このときプリプレグ122に埋め込まれた導電性ペースト126も同時に硬化し、IVH110へと変化する。こうしてIVH110を有する4層基板を構成する。そして第2の配線106a、106bの厚みは低減し、配線による凹凸は平坦化する。

[0033] 次に、プリプレグについて説明する。ここでプリプレグ (prepreg: 事前含浸処理シート材) とは、活性樹脂を含浸させた繊維素材あるいは織布である。これはまだ完全には硬化していない状態であるため、エネルギーを加えて同時に成形できる。このようにプリプレグを使うことで、成形時での配線同士の接触による短絡を防止でき、更にプレス成型時の変形や寸法バラツキを抑えられると共に、出来上がった多層基板の強度アップも可能となる。なお含浸させる樹脂としては、熱硬化性樹脂を使うことが望ましい。熱硬化性樹脂としては、エポキシ樹脂やイミド樹脂を使うことができる。また繊維素材あるいは織布としては、ガラス繊維以外に、芳香族系を含むポリアミド、アラミド等の部材を用いることができる。

- [0034] なおプリプレグの硬化温度は、85°Cから220°Cの範囲が望ましい。温度が230°C以上の場合、樹脂硬化にバラツキが発生し、寸法の精度に影響を与える場合がある。また温度が85°Cより低い場合、樹脂硬化の時間が増加し、硬化状態に影響を与える場合がある。また、フィルム102の厚みが50 μ m以下と薄い場合、180°C以上220°C以下の温度範囲で、プリプレグ122の硬化を行うことが望ましい。こうすることで、両面基板114a、114bの表面に形成された配線のうち、プリプレグ122の側に形成された第2の配線106a、106dをプリプレグ122の中に埋没できる。
- [0035] また、圧力範囲は2MPa(メガパスカル、圧力の単位)以上6MPa以下が望ましい。2MPa未満の場合、図6Fに示す多層基板の密着性にばらつきが発生する可能性がある。また、圧力の印加時間は1分以上3時間未満が望ましい。圧力の印加時間が1分未満の場合、プレスによるバラツキが発生する場合がある。また、プレス時間が3時間を越えると、生産性に影響を与えてしまう。このため、圧力2MP以上6MPa以下、特に、4MPa以上6Mpa以下が望ましい。一般的な多層基板の場合、2~3MPaで積層されることが多いが、本実施の形態の場合、フィルム102が薄く、厚みバラツキの影響を受け易いうえに、導電性ペースト126を用いる等のために、積層圧力は5Mpa程度、例えば4MPa以上6MPa以下と、高めにすることが望ましい。
- [0036] 更に詳しく説明する。まず布状のプリプレグとしてはガラスエポキシ系の市販品、具体的には、織布としてガラス繊維を用い、これをエポキシ系の樹脂を含浸したものを選んだ。そして図2Aに示すように、プリプレグ上に保護フィルム(図示していない)を形成し、そのままの状態です所定位置に貫通孔124を形成した。次に、前記保護フィルムの上に導電性ペースト126を所定量添加し、スキージ(ゴムベラ)で前記導電性ペースト126を塗り込むようにして、プリプレグ122に形成された貫通孔124に充填した。その後、保護フィルムを剥離することで、図2Bの状態とした。
- [0037] 次に、両面銅張りフィルムを用意した。具体的にはポリイミドフィルム(厚み10 μ m)の両面に接着剤を使うことなく導電体層を形成したものを用了。次に、前記両面銅張りフィルムの導電体層を所定パターンに加工し、図2Cの両面基板114aとした。
- [0038] 次に、図2Dに示すように、導電性ペースト126の充填されたプリプレグ122の両面に、両面基板114a、114bを所定治具(図示していない)によって位置合わせした。

その後、真空プレスで所定時間、所定温度でプレスして一体化した。この際、必要に応じて加熱、加圧することが望ましい。この一体化と同時に、導電性ペースト126によって両面基板114a、114bのプリプレグ122側に形成された第2の配線106a、106bを電氣的に接続する。

- [0039] こうして図2Eに示すような、極薄の多層基板を作製した。ここで、プリプレグ122の厚みをさらに薄く、例えば40 μ mから20 μ m、あるいはさらに10 μ mへと薄くすることで、総厚が100 μ m以下、あるいは60 μ m以下、更には30 μ m以下といった極薄の多層基板が製造できる。
- [0040] 以上のようにして、4層プリント配線基板の表層から数えて2層目の絶縁層を貫通する部分の電氣的接続が導電性ペースト126であるペースト接続層116を有し、表層から数えて2層目に設けられた2層目配線と、表層から数えて3層目に設けられた3層目配線とが、前記ペースト接続層に埋設されていることを特徴とする4層プリント配線基板を作製できる。
- [0041] なお、4層プリント配線基板の表層から数えて2層目絶縁層は、図1における絶縁層108に相当する。4層プリント配線基板の表層から数えて1層目の1層目絶縁層は、図1においてフィルム102aに相当する。表層から2層目に設けられた配線は、図1において、両面基板114aの下に形成された第2の配線106aに相当する。
- [0042] また、表層から3層目に設けられた配線は、図1において、両面基板114bの上に形成されペースト接続層116（もしくは絶縁層108）側に埋設された第2の配線106bに相当する。
- [0043] 以上のように、実施の形態2において、表層から数えて2層目の配線と、表層から数えて3層目の配線（図1における第2の配線106a、106bに相当）を、両方とも同様にペースト接続層116に埋設することができるため、基板厚みを薄くした場合でもその配線厚みを吸収できるため、チップ部品や半導体チップ等の実装、表面平滑性が要求されるバンプ等を用いたベアチップ実装、更にはCPU実装用のインターポーザも含めて、実装性能を高められる。
- [0044] このように、ペースト接続層116は、プリプレグ122と前記プリプレグ122に形成された貫通孔124に充填された導電性ペースト126とすることで、IVH110の形成位置を

自由に設計できるため、回路基板の小型化、高性能化が可能となる。

[0045] (実施の形態3)

以下、本発明の実施の形態3における多層基板について、図面を参照しながら説明する。実施の形態1と実施の形態3の違いは、多層化に用いているフィルムの枚数(実施の形態1では2枚、実施の形態3では3枚)である。

[0046] 図3は実施の形態3における多層基板の断面図である。図3では、フィルムを用いた両面基板114a、114b、114cを、2枚のペースト接続層116a、116bを用いて互いに貼り合わせたものを示している。そして両面基板114aの下面に形成された第2の配線106aと、両面基板114bの上面に形成された第2の配線106bとを、IVH110によって電氣的に接続する。同様に両面基板114cの上面に形成された第2の配線106dと、両面基板114bの下面に形成された第2の配線106cとをIVH110によって電氣的に接続する。

[0047] このように3枚の両面基板114a、114b、114c(配線の層数を計算すると、配線2層×3枚=6層)をペースト接続層116a、116bを用いて一体化することで、配線合計6層のうち4層分の配線厚みを、前記ペースト接続層116a、116bに埋め込み吸収することができ、更なる薄層化が可能となる。

[0048] なおペースト接続層116a、116bは、絶縁層108とIVH110から構成されている。ここでIVH110とはインナービアホール(層間接続のためのビア穴)の意味であり、本実施の形態の場合、任意の位置にIVH110を形成することができる。また、ペースト接続層116を構成する絶縁部材としてプリプレグ122を使うことができる。また、IVH110を構成する導電部材として、硬化型導電性ペースト126を用いることが望ましい。このように本発明において、プリプレグ及び硬化型導電性ペーストを使うことで、接着剤を使うことなく、多層基板を構成できるため、多層基板を大幅に薄層化できる。

[0049] 以上のように、絶縁層が5層以上のプリント配線基板の、少なくとも表層から2層目の絶縁層(図3における上側の絶縁層108)を貫通する電氣的接続が導電性ペースト126であるペースト接続層116を有し、少なくとも表層から2層目の配線(図3において第2の配線106a)と表層から3層目の配線(図3において第2の配線106b)が、前記導電性ペースト接続層116に埋設することで、絶縁層が5層以上の多層プリント配

線基板を薄層に形成できる。

[0050] なおここで、表層から2層目の絶縁層の電氣的接続が導電性ペーストであるペースト接続層とは、図3のペースト接続層116a、116bのことである。また、表層から数えて1層目の絶縁層とは、図3におけるフィルム102aに相当する。表層から数えて2層目に設けられた2層目配線とは、図3において、上、下から数えた場合それぞれ両面基板114a、114cに形成されペースト接続層116a、116bに埋没された第2の配線106a、106dに相当する。また、表層から数えて3層目に設けられた3層目配線とは、図3において上から下に数えた場合(配線の場合、配線だけを数える)、両面基板114bの上に形成されてペースト接続層116aに埋没された第2の配線106bに相当する。また下から上に数えた場合、両面基板114bの表面に形成された第2の配線106cに相当する。

[0051] (実施の形態4)

以下、本発明の実施の形態4における多層基板の製造方法について、図面を参照しながら説明する。図4A～4Eは実施の形態4における多層基板の製造方法を説明する断面図である。実施の形態4は、複数枚のフィルムを用いて多層化する製造方法の一例であり、例えば実施の形態3での多層基板の製造方法の一例を示すものである。

[0052] まず図4Aに示すように、プリプレグ122に貫通孔124を形成する。この時プリプレグ122の表面に保護フィルムが貼り付けられた状態のまま、貫通孔124を形成することができる。また、これら貫通孔124の形成は金型、ドリル、レーザ等を用いることができる。また、プリプレグとして、例えば布状の市販品を使うことができる。次に図4Bに示すように、貫通孔124の内部に導電性ペースト126を充填する。この充填はスクリーン印刷を用いることができる。例えば、プリプレグ122とその上に形成された保護フィルム(図示していない)の両方を貫通するようにして貫通孔124を形成した後、前記保護フィルムをマスクとして、スキージ等で導電性ペーストを擦り付けることで、セルフアライメント的(自己整合的)に、プリプレグ122に形成された貫通孔124だけに導電性ペースト126を充填することができる。そして前記保護フィルムを剥がすことで、図4Bの状態を得ることができる。

- [0053] 図4Cは、両面基板114aの断面図である。図4Cにおいて、フィルム102aの表面には第1の配線104aと、第2の配線106aが形成され、層間接続部112を介して電氣的に接続されている。フィルム102aとしては、ポリアミドフィルム、ポリアミドフィルム等の高強度で低熱膨張係数のフィルム部材を使うことが望ましく、特にアラミドフィルムが好ましい。熱膨張係数の小さい(特にシリコンに近い熱膨張係数の)樹脂フィルム102aを用いることで、半導体チップのベアチップ実装やCPU周りのインターポーザ用途にも対応できる。フィルム102の厚みとしては100 μ m以下、特に3 μ m以上50 μ m以下、望ましくは30 μ m以下、更に可能なれば25 μ m以下を選ぶことが望ましい。このように極薄の耐熱性フィルムを用いることで、出来上がった多層基板の総厚を薄くできる。なおこうした耐熱性フィルムの両面に、接着剤を使うことなく導電体層を形成した基板材料を選ぶことができる。こうした接着剤を用いることなく、耐熱性フィルムと銅箔を張り付けた銅張りフィルムを用いることで、多層基板の耐熱性を高められるため、鉛フリー半田を用いた実装に対応しやすい。
- [0054] 図4Dは、図4Bの導電性ペースト126が充填されたプリプレグ122a、122bと、複数枚の両面基板114a、114b、114cを互いに位置合わせする様子を示す断面図である。
- [0055] 図4Eは、図4Bの導電性ペースト126が充填されたプリプレグ122a、122bと、両面基板114a、114b、114cを互いに一体化した後の様子を示す断面図である。具体的には、図4Dで示した状態のサンプルを、熱盤プレス等を使って互いに密着させると共に、所定の温度プロファイルで加熱することで、プリプレグ122a、122bが一旦軟化したあと硬化することとなり、絶縁層108に変化する。このときプリプレグ122a、122bに埋め込まれた導電性ペースト126も同時に加熱、硬化されIVH110となる。
- [0056] 更に詳しく説明する。まずプリプレグ122としてはアラミドエポキシ系の市販品を使った。そして図4Aに示すように、プリプレグ122上の保護フィルムとともに、所定位置に貫通孔124を形成した。次に、前記保護フィルムの上に導電性ペースト126を所定量添加し、スキージ(ゴムベラ)で前記導電性ペースト126を、プリプレグ122に形成された貫通孔124に充填する。そして保護フィルムを剥離することで、図4Bの状態とした。

[0057] 次に、両面銅張りフィルムを用意した。具体的には、厚み $10\mu\text{m}$ のアラミドフィルムの両面に接着剤を使うことなく導電体層を形成したものをを用いた。次に、前記両面銅張りフィルムの銅箔部分を所定パターンに加工し、図4Cの両面基板114aとした。

[0058] 次に、図4Dに示すように、導電性ペースト126の充填されたプリプレグ122a、122bと、両面基板114a、114b、114cを互いに交互に積み重ねて位置合わせした。その後、プレスで所定時間、所定温度で加熱しながら加圧して一体化した。この際、必要に応じて真空プレスしても良い。また、このプレス条件を、プリプレグ122が一旦軟化したあと硬化する条件とすることで、複数の両面基板114を、中央にセットしたプリプレグ122を用いて一体化できる。また、このプレス条件において、導電性ペースト126が、両面基板114のプリプレグ側に形成された第2の配線106a～dを電氣的に接続させる。

[0059] こうして、図4Eに示すような、極薄の多層基板を作製した。ここで、プリプレグ122a、122bの厚みを薄く(例えば、 $40\mu\text{m}$ 、あるいは $20\mu\text{m}$ 、より望ましくは $10\mu\text{m}$)することで、総厚が $100\mu\text{m}$ 以下、あるいは $60\mu\text{m}$ 以下、更には $30\mu\text{m}$ 以下といった極薄の多層基板が製造できる。

[0060] (実施の形態5)

以下、本発明の実施の形態5における多層基板について説明する。図5は実施の形態5の多層基板の断面図である。実施の形態5と実施の形態3の違いは、実施の形態3では中央部が2層基板、実施の形態5では中央部が3層以上の多層基板である。このように、実施の形態5を用いることで、更に多様な形態で、フィルム等を用いた両面基板以外にも、様々な形態の多層基板を形成できる。

[0061] 図5において、多層基板118は、層間絶縁層120によって層間絶縁された複数層の配線104bや、層間絶縁層120等から構成され、層間絶縁層120の表面には第2の配線106b、106cが形成されている。なお図5において、多層基板118の表面に形成された第2の配線106b、106cは共にペースト接続層116a、116bに埋め込まれている。

[0062] 同様に、フィルム102a、102bの表面には第1の配線104a、104cと第2の配線106a、106dが形成され、互いに層間接続部112で電氣的に接続されることで両面基

板114a、114bが構成されている。

[0063] そして図5に示すように、両面基板114aのペースト接続層116a側に形成した第2の配線106aと、多層基板118のペースト接続層116a側に形成された第2の配線106bを、共にペースト接続層116aに埋没すると共に、IVH110によって電氣的に接続する。同様に、両面基板114b上の第2の配線106dと、多層基板118表面の第2の配線106cを、ペースト接続層116bを貫通するIVH110によって接続する。

[0064] このように、多層基板118を中央にして、その両側に両面基板114a、114bを形成し、これらをペースト接続層116を用いてその配線厚みを吸収すると共に一体化し、層間接続を行うことができる。また、実施の形態5では接着剤を使っていないため、薄層化が可能となる。

[0065] (実施の形態6)

実施の形態6の多層基板の製造方法について、図6A～6Fを用いて詳しく説明する。図6A～6Fは実施の形態6における多層基板の製造方法を説明する断面図であり、この多層基板の製造方法は、例えば実施の形態5で説明した図5の多層基板の製造方法に相当する。

[0066] まず図6Aに示すように、プリプレグ122に貫通孔124を形成する。貫通孔124の形成は金型、ドリル、レーザ等を用いることができる。またプリプレグには市販品を使うことができる。次に図6Bに示すように、貫通孔124の内部に導電性ペースト126を充填する。

[0067] 図6Cは、両面基板114aの断面図である。図6Cにおいて、両面基板114aは、フィルム102aと、その表面に形成された第1の配線104aと第2の配線106aが層間接続部112で接続されたものから形成されている。図6Dは、多層基板118の断面である。多層基板118は、層間絶縁層120、層間接続部112、第1の配線104bから構成されている。そして層間絶縁層120に形成された層間接続部112を介して、異なる層に形成された第1の配線104b同士を接続する。図6Eは、図6Bの導電性ペースト126が充填されたプリプレグと、図6Dの多層基板118を互いに位置合わせする様子を示す。そして真空プレス装置(図示していない)を用いて、これらを一体化する。図6Fは、図6Eの部材が一体化された後の様子を示す断面図である。

- [0068] 次に、第2の配線106a、106b、106c、106dをプリプレグ122の中に埋没させる一例について説明する。例えば図6Dで示した状態のサンプルを、真空プレス(あるいは真空加熱プレス)を使って互いに密着させると共に、所定の温度プロファイルで加熱することで、プリプレグ122が軟化し、第2の配線106a、106b、106c、106dをプリプレグ122の中に埋没させる。その後、プリプレグ122が硬化し、絶縁層108となる。また、このときプリプレグ122に埋め込まれた導電性ペースト126も同時に加熱、硬化され、異なる層に形成された第2の配線106a、106b同士を電氣的に接続し、IVH110となる。
- [0069] 更に詳しく説明する。まず、プリプレグとしては市販品の厚み30 μ mでガラスエポキシ系のものを使った。そして、図6Aに示すように、プリプレグ上の保護フィルムとともに、所定位置に貫通孔124を形成した。なお図6Aに保護フィルムは図示していない。次に、前記保護フィルムの上に、導電性ペースト126を所定量添加し、スキージ(ゴムベラ)で前記導電性ペースト126を前記保護フィルムの孔越しに、プリプレグ122に形成された貫通孔124に充填させた。その後、保護フィルムを剥離することで、図6Bの状態とした。なお図6Bにおいて保護フィルムは図示していない。
- [0070] 次に、両面銅張りフィルムを用意した。具体的には、厚さ10 μ mのポリイミドフィルムの両面に接着剤を使うことなく、導電体層を形成したものを用了。次に、前記両面銅張りフィルムの銅箔部分を所定パターンに加工し、図6Cの両面基板114aとした。図6Cより、両面基板114aは、フィルム102aの両面に、第1の配線104aと第2の配線106aが形成されていることが判る。
- [0071] また図6Dに示すような多層基板118を用意した。図6Dにおいて、第1の配線104bは、層間絶縁層120を介して絶縁され、層間接続部112によって層間接続されている。そして多層基板118の表面には、第2の配線106b、106cが形成されている。
- [0072] 次に図6Eに示すように、導電性ペースト126の充填されたプリプレグ122の両面に、多層基板118、両面基板114a、114bをセットした。その後、図6Fに示すように、これらを所定時間、所定温度でプレスして一体化した。この際、必要に応じて真空プレスとしても良い。またこのプレス条件において、導電性ペースト126が、両面基板114a、114bのプリプレグ側に形成された第2の配線106a、106dと電氣的に接続される

- 。
- [0073] こうして図6Fに示すような、極薄の多層基板を作製した。ここで、フィルムやプリプレグ122、多層基板118の厚みを薄く、例えば、40 μ m、あるいは20 μ m、より望ましくは10 μ mにすることで、多層でありながらも極薄のプリント配線基板を製造できる。
- [0074] 次に、プリプレグについて説明する。ここでプリプレグ (prepreg: 事前含浸処理シート材) とは、活性樹脂を含浸させた繊維素材あるいは織布である。これはまだ完全には硬化していない状態であるため、エネルギーを加えて同時に成形できる。このようにプリプレグを使うことで、成形時での配線同士の接触による短絡を防止でき、更にプレス成型時の変形や寸法バラツキを抑えられると共に、出来上がった多層基板の強度アップも可能となる。なお含浸させる樹脂としては、熱硬化性樹脂を使うことが望ましい。熱硬化性樹脂としては、エポキシ樹脂やイミド樹脂を使うことができる。また繊維素材あるいは織布としては、ガラス繊維以外に、芳香族系を含むポリアミド、アラミド等の部材を用いることができる。
- [0075] なおプリプレグの硬化温度は、85°Cから220°Cの範囲が望ましい。温度が230°C以上の場合、樹脂硬化にバラツキが発生し、寸法の精度に影響を与える場合がある。また温度が85°Cより低い場合、樹脂硬化の時間が増加し、硬化状態に影響を与える場合がある。また、フィルム102の厚みが50 μ m以下と薄い場合、180°C以上220°C以下の温度範囲で、プリプレグ122の硬化を行うことが望ましい。こうすることで、両面基板114a、114bの表面に形成された配線のうち、プリプレグ122の側に形成された第2の配線106a、106dをプリプレグ122の中に埋没できる。
- [0076] また、圧力範囲は2MPa (メガパスカル、圧力の単位) 以上6MPa以下が望ましい。2MPa未満の場合、図6Fに示す多層基板の密着性にばらつきが発生する可能性がある。また、圧力の印加時間は1分以上3時間未満が望ましい。圧力の印加時間が1分未満の場合、プレスによるバラツキが発生する場合がある。また、プレス時間が3時間を越えると、生産性に影響を与えてしまう。このため、圧力2MP以上6MPa以下、特に、4MPa以上6Mpa以下が望ましい。一般的な多層基板の場合、2~3MPaで積層されることが多いが、本実施の形態の場合、フィルム102が薄く、厚みバラツキの影響を受け易いというのに、導電性ペースト126を用いる等のために、積層圧力は5Mpa

程度、例えば4MPa以上6MPa以下と、高めにすることが望ましい。

[0077] そして図6Eのように、導電性ペースト126が充填されてなるプリプレグ122の両側に両面基板を位置決め、セットした後、プレス装置を用いて、加熱圧着し、一体化させた。なおプレス条件としては、最適化したプレスプログラム、具体的には、室温から200°C前後まで段階的に温度が上がった後、自動的に室温まで温度が下がるものであり、時間と共に圧力も変化させたものを使うことで、安定した物づくりが可能となる。こうして図6Fに示すような多層基板を作製した。

[0078] (実施の形態7)

次に実施の形態7について、図7A～7Dを用いて説明する。実施の形態7では、表層がフィルムである多層基板を用い、めっき技術を用いて層間接続及び表層の配線を形成する場合について説明する。

[0079] 図7A～7Dは実施の形態7の多層基板の製造方法を説明する断面図であり、この多層基板の製造方法は、例えば実施の形態6で説明した多層基板の製造方法の一例であり、実施の形態1や実施の形態3で説明した多層基板等にも応用可能なものである。特に本実施の形態7では、多層基板の表層の配線及びその配線に接続された層間接続部を、めっき技術を用いて一体化することに特徴があり、より高性能で微細なパターンを形成できる。

[0080] 実施の形態7の特徴は、図7Bに示すブラインドビア128と、図7Cに示す金属膜130にある。まず図7Aを用いて説明する。図7Aは表層が樹脂フィルム102a、102bである多層基板の断面図である。図7Aにおいて、中央には、層間絶縁層120や第1の配線104b、層間接続部112からなる多層基板118が形成されている。そして多層基板118の、絶縁層108に面した側の第2の配線106b、106cは、必要に応じてIVH110を介して、フィルム102a、102bの絶縁層108に面した側に形成された第2の配線106a、106dに接続されている。このようにして、多層基板118の表面に形成された第2の配線106b、106cと、フィルム102aの上に形成された第2の配線106aや、フィルム102bの上に形成された第2の配線106dが、IVH110を介して電氣的に接続する。

[0081] 図7Aに示す多層基板の両表面は、フィルム102a、102bで覆われている。次に図

7B～図7Dを用いて、フィルム102a、102bの表面に配線等を形成する様子を説明する。

[0082] 図7Bは、図7Aで示した多層基板の両表面に形成されたフィルム102a、102bに孔を形成した後の断面図である。図7Bにおいて表層のフィルム102a、102bにはブラインドビア128が形成されており、ブラインドビア128の中、もしくはブラインドビア128の底には、フィルム102a、102bの絶縁層108側に形成された第2の配線106a、106dが露出している。

[0083] 図7Cは、フィルム102a、102bの上にブラインドビア128を埋めるように、金属膜130を形成した様子を示す断面図である。図7Cにおいて、フィルム102a、102bの表面には金属膜130が形成されることで、同時にブラインドビア128も金属膜130で覆うことができる。なおこのような金属膜130の形成方法としては、めっき法や薄膜法等を用いることができる。また金属膜130の形成は、図7Cに示すように基板の両面でも良いが、必要に応じて片面だけに形成しても良い。また図7Cより、ブラインドビア128を覆うように形成された金属膜130は、フィルム102の絶縁層108側に形成された第2の配線106a、106dにも電氣的に接続することとなる。

[0084] 図7Dは、金属膜130をエッチング等で、所定パターンに形成した後の断面図を示す。図7Dに示すように、金属膜130を所定形状にパターニングする際、ブラインドビア128を覆う部分の金属膜130もビアフィル、もしくはビア埋め材をそのまま残すことで、第1の配線104aとなる。そして第1の配線104aは、ブラインドビア128を介して、第2の配線106aとも電氣的に接続される。

[0085] このように、表層から数えて1層目の配線(図7Dにおいて配線104aに相当)及び表層から数えて2層目の配線(図7Dにおいて、配線106aに相当する)の少なくとも一方は、めっき膜を介して、1層目絶縁層に固定することによって、フィルム102a、102b表面への金属膜130や第1の配線104a、104b、第2の配線106a、106d等を、安価でかつ高度な薄膜化が可能になり、更には厚みバラツキの少ない配線とすることができる。

[0086] このように図7C、図7Dに示すように、ブラインドビア128に金属膜130を形成することで、表層から数えて1層目の絶縁層の電氣的接続、つまりフィルム102a、102b

に形成されたブラインドビア128を介して第1の配線104a、104cと第2の配線106a、106dを電氣的接続することが可能となるため、信頼性が高く、配線抵抗の低い層間接続が可能となる。

[0087] (実施の形態8)

実施の形態8では、めっき法の代わりに薄膜法、あるいは薄膜法とめっき法の組合せを用いた、多層基板の製造方法について説明する。実施の形態8と実施の形態7の違いは、薄膜法(実施の形態8)とめっき法(実施の形態7)の違いだけであり、共通点が多いので図7を用いて説明する。

[0088] まず図7Bに示すブラインドビア128の形成としては、YAG、CO₂等のレーザ装置を使うことができる。ブラインドビア128等の表面への金属膜130の形成方法としては、最初にNiCr等の下地層(シード層と呼ばれることもある)を10~50Å程度形成し、この上に銅を電気めっきしても良い。あるいはシード層無しにフィルム102a、102b上に銅を無電解めっきしても良い。あるいはフィルム102上に薄膜法(電子ビーム、スパッタ他)を用いて、直接銅を析出(デポジション)しても良い。なおこれらの場合、その厚みが10Å以上、あるいは、より望ましくは電気めっきに使える程度の導電性が得られる程度あれば、その導電性を利用してその上に銅を電気めっきし、配線として必要な厚み(例えば5~30μm、あるいは薄層化が必要な場合は3~15μm程度が望ましい)を形成できる。このようにシード層あるいは金属下地層を使うか、あるいは金属膜の形成方法を工夫することで、フィルム102a、102bに対する部材の密着力を高められる。

[0089] このように表層から数えて1層目の配線及び表層から数えて2層目に設けられた配線の少なくとも一方は、スパッタ膜を介して、表層から数えて1層目の絶縁層に固定することで、フィルム102a、102b表面への金属膜130や第1の配線104a、104c、第2の配線106a、106d等の密着性を高められる。

[0090] (実施の形態9)

次に、実施の形態9の多層基板の製造方法について説明する。実施の形態9では、図8A~8Dを用いて説明する。図8A~8Dは実施の形態9を説明する断面図であり、実施の形態9の特徴は下地電極層132にある。実施の形態8(図7A~7Dに示す

)と実施の形態9(図8A~8Dに示す)の違いは、フィルム表面における下地電極層132の有無である。

[0091] まず図8Aに示すように、フィルム102a、102bの少なくとも露出面に下地電極層132を形成し、この下地電極層132に銅を用いる場合、下地層(あるいはアンカー層)として薄膜法やめっき法で形成する。このように下地電極層132を用いることで、配線104a、104c等のフィルム102a、102bへの密着力を更に高められる。また必要に応じてNiCrやCr等の薄膜を下地電極層132の更に下地層として使うこともできる。すなわち、下地電極層を単層としても良いし、複数層としても良い。この場合はNiCrやCr等の薄膜を10~50Å程度形成し、この上に銅を配線材として電気めっきで形成できる。なおNiCrやCr等の厚みが10Å以上1μm程度あれば、その導電性を利用してその上に銅を所定厚み、例えば5~30μm程度、あるいは薄層化が必要な場合3~15μm程度形成できる。このように下地電極層132を使うことで、配線104a、104c等のフィルム102a、102bへの密着力を高められる。

[0092] なお、図8Bに示すように、下地電極層132と共に、フィルム102a、102bにレーザ等を用いてブラインドビア128を形成することができる。そしてその後は、図7A~7Dと同様にして所定の厚みで第1の配線104a、104cや層間接続部112を形成できる。

[0093] そして図8C、図8Dに示すように、図7C、図7Dと同様にブラインドビア128に金属膜130を形成することで、表層から数えて1層目の絶縁層の電氣的接続、つまりフィルム102a、102bに形成されたブラインドビア128を介して第1の配線104a、104cと第2の配線106a、106dを電氣的接続することが可能となるため、信頼性が高く、配線抵抗の低い層間接続が可能となる。

[0094] (実施の形態10)

実施の形態10では、絶縁層に無機フィラーが添加されてなる樹脂フィルムを用いた多層基板の製造方法について説明する。実施の形態2(ガラスエポキシ系プリプレグを使用する)や実施の形態6(アラミド入りプリプレグを使用する)と、実施の形態10(無機フィラー入り)との違いは、プリプレグの内容物すなわち添加物にある。なお実施の形態10は、実施の形態2や実施の形態9と共通する部分が多いため、図2や図

8を参照して説明する。

[0095] なお、プリプレグに添加する無機フィラーとしては、アルミナやシリカ等のセラミック系の絶縁粉が望ましい。このように、プリプレグに予め無機フィラーを添加しておくことで、熱プレス時にプリプレグが流動しすぎることを防止できる。プリプレグが流動しすぎると、貫通孔124に充填された導電性ペースト126が流れてしまったり、ずれたりする可能性があるため、これを防止することが望ましい。このように、熱プレス時のプリプレグの軟化、流動化を一定量で抑えるには、こうした無機フィラーを10～85wt%、より望ましくは20～80wt%、更に高精度が要求される場合には40～60wt%、添加することが望ましい。ここで無機フィラーの添加量が少なすぎる場合、第2の配線106a、106b、106c、106dの埋没は容易であるが、ペースト接続層116へ悪影響する可能性もある。また無機フィラーの添加量が多すぎる場合、熱プレス時にペースト接続層116が流れなくなったり、あるいはずれたり、望ましい方向に流動しにくくなるが、第2の配線の埋没性に悪影響を与える可能性、例えば、第2の配線の凹凸が吸収できない可能性がある。

[0096] 更にまた、無機フィラーを添加しておくことで、熱プレス時に導電性ペースト126が軟化して異常流動したり、変形したりすることを防止できる。そしてIVH110における接続不良の発生の可能性を抑えられる。

[0097] 添加する無機フィラーの平均粒径は0.5 μm 以上5 μm 以下が望ましい。0.5 μm 未満の場合、BET(比表面積)が大きくなりすぎて、取り扱いにくい場合がある。また5 μm を超える場合、多層基板の薄層化に影響を与える場合がある。

[0098] (実施の形態11)

実施の形態11では、ペースト接続層に熱硬化性樹脂を用いる多層基板の製造方法について説明する。実施の形態11で説明するように、ペースト接続層を構成する絶縁部材はプリプレグに限定する必要はない。熱硬化性の樹脂フィルムでも良いが、LCP(液晶ポリマー樹脂)等の高機能性を有した熱可塑性樹脂も使うことができる。このような高精度で高強度な熱可塑性樹脂を用いることで、高精度な多層基板を製造できる。

産業上の利用可能性

[0099] 以上のように、本発明の多層基板及びその製造方法は、フィルムや多層基板を組み合わせることによって、従来に無い極薄の多層基板を作製できるため、各種電子機器、携帯機器の小型化、薄型化の用途にも適用できる。従って、その産業上の利用可能性は極めて高い。

請求の範囲

- [1] 3層の絶縁層を有し、表層から数えて2層目に形成された2層目絶縁層には、それを貫通する電氣的接続が導電性ペーストであるペースト接続層を有し、表層から数えて2層目に形成された2層目配線と、表層から数えて3層目に形成された3層目配線とが、前記ペースト接続層に埋設されていることを特徴とする多層プリント配線基板。
- [2] 4層以上の絶縁層を有し、少なくとも一方の表層から数えて2層目に形成された2層目絶縁層を貫通する電氣的接続が導電性ペーストであるペースト接続層を有し、少なくとも一方の表層から数えて2層目に形成された2層目配線と、表層から数えて3層目に形成された3層目配線とが、前記導電性ペースト接続層に埋設されていることを特徴とする多層プリント配線基板。
- [3] 前記ペースト接続層は、プリプレグと、前記プリプレグに形成された貫通孔に充填された導電性ペーストとからなる、請求項1に記載の多層プリント配線基板。
- [4] 前記ペースト接続層は、熱硬化性樹脂と、前記熱硬化性樹脂に形成された貫通孔に充填された導電性ペーストとからなる、請求項1に記載の多層プリント配線基板。
- [5] 前記ペースト接続層は、熱可塑性樹脂と、前記熱可塑性樹脂に形成された貫通孔に充填された導電性ペーストとからなる、請求項1に記載の多層プリント配線基板。
- [6] 前記3層の絶縁層のうちの少なくとも1つの最外層の絶縁層は樹脂フィルムからなり、前記樹脂フィルムからなる最外層の絶縁層に接着剤を介することなく前記配線が形成されている、請求項1に記載の多層プリント配線基板。
- [7] 前記プリプレグはガラスエポキシもしくはアラミドエポキシである、請求項3に記載の多層プリント配線基板。
- [8] 前記樹脂中には、無機フィラーが10wt%以上85wt%以下の割合で充填されている請求項4に記載の多層プリント配線基板。
- [9] 前記樹脂中には、無機フィラーが10wt%以上85wt%以下の割合で充填されている請求項5に記載の多層プリント配線基板。
- [10] 最外層から数えて1層目の前記配線と、最外層から数えて2層目の前記配線との少なくとも一方は、スパッタ層を介して前記最外層の絶縁層に固定されている、請求項

- 1に記載の多層プリント配線基板。
- [11] 最外層から数えて1層目の前記配線と、最外層から数えて2層目の前記配線との少なくとも一方は、めっき膜を介して前記最外層の絶縁層に固定されている、請求項1に記載の多層プリント配線基板。
- [12] 表層から数えて1層目に形成された1層目絶縁層を貫通する電氣的接続が、めっきで行われている請求項1もしくは2のいずれか一つに記載のプリント配線基板。
- [13] 前記3層の絶縁層のうちの最外層の絶縁層を貫通する電氣的接続がめっきで形成されている、請求項1に記載の多層プリント配線基板。
- [14] 前記ペースト接続層は、プリプレグと、前記プリプレグに形成された貫通孔に充填された導電性ペーストとからなる、請求項2に記載の多層プリント配線基板。
- [15] 前記ペースト接続層は、熱硬化性樹脂と、前記熱硬化性樹脂に形成された貫通孔に充填された導電性ペーストとからなる、請求項2に記載の多層プリント配線基板。
- [16] 前記ペースト接続層は、熱可塑性樹脂と、前記熱可塑性樹脂に形成された貫通孔に充填された導電性ペーストとからなる、請求項2に記載の多層プリント配線基板。
- [17] 前記4層以上の絶縁層のうちの少なくとも1つの最外層の絶縁層は樹脂フィルムからなり、
前記樹脂フィルムからなる最外層の絶縁層に接着剤を介することなく前記配線が形成されている、請求項2に記載の多層プリント配線基板。
- [18] 最外層から数えて1層目の前記配線と、最外層から数えて2層目の前記配線との少なくとも一方は、スパッタ層を介して前記最外層の絶縁層に固定されている、請求項2に記載の多層プリント配線基板。
- [19] 最外層から数えて1層目の前記配線と、最外層から数えて2層目の前記配線との少なくとも一方は、めっき膜を介して前記最外層の絶縁層に固定されている、請求項2に記載の多層プリント配線基板。
- [20] 前記4層以上の絶縁層のうちの最外層の絶縁層を貫通する電氣的接続がめっきで形成されている、請求項2に記載の多層プリント配線基板。
- [21] 絶縁基材に貫通孔を加工する孔加工ステップと、
前記貫通孔に導電性ペーストを充填してペースト接続層を形成するペースト接続層

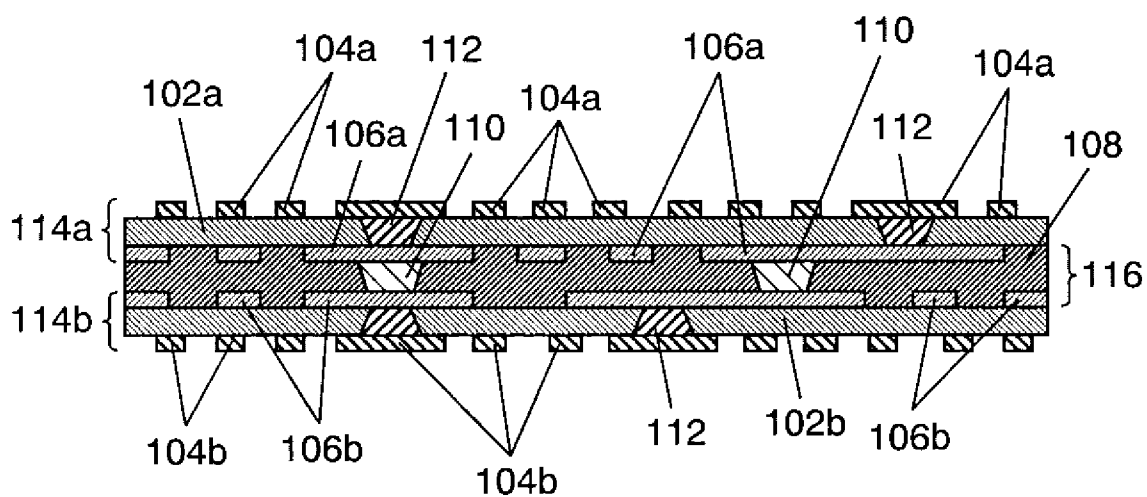
形成ステップと、
両面基板を作製する両面基板作製ステップと、
前記ペースト接続層に前記両面基板を積層し、積層体を作製する積層ステップと、
前記積層体を熱プレス加工する熱プレスステップとを備えた、多層プリント配線基板の製造方法。

- [22] 絶縁基材に貫通孔を加工する孔加工ステップと、
前記貫通孔に導電性ペーストを充填してペースト接続層を形成するペースト接続層形成ステップと、
2層以上の層数を有する多層基板を作製する多層基板作製ステップと、
前記ペースト接続層の表裏面に前記両面基板を積層し、積層体を作製する積層ステップと、
前記積層体を熱プレス加工する熱プレスステップとを備えた、多層プリント配線基板の製造方法。
- [23] 前記両面基板の、表裏面に形成された配線が電氣的に接続されていることを特徴とする、請求項21に記載の多層プリント配線基板の製造方法。
- [24] 前記両面基板の表裏面に形成された配線の電氣的接続がめっきによることを特徴とする、請求項21に記載の多層プリント配線基板の製造方法。
- [25] 前記両面基板の表裏の電氣的接続が導電性ペーストによることを特徴とする、請求項21に記載の多層プリント配線基板の製造方法。
- [26] 前記両面基板の表裏面の配線を電氣的に接続する為の層間接続を形成する層間接続形成ステップを、熱プレスステップ以降にも実行する請求項21に記載の多層プリント配線基板の製造方法。
- [27] 前記層間接続形成ステップは、少なくともブラインドビアを形成するビア加工ステップと、ブラインドビアにめっきを施すめっきステップとからなる、請求項26に記載の多層プリント配線基板の製造方法。
- [28] 前記両面基板の、表裏面に形成された配線が電氣的に接続されていることを特徴とする、請求項22に記載の多層プリント配線基板の製造方法。
- [29] 前記両面基板の表裏面に形成された配線の電氣的接続がめっきによることを特徴と

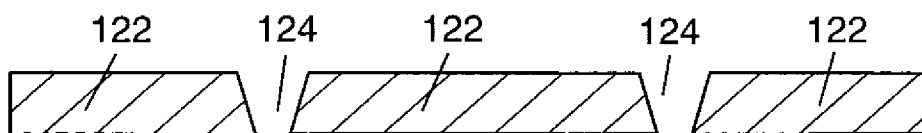
する、請求項22に記載の多層プリント配線基板の製造方法。

- [30] 前記両面基板の表裏の電氣的接続が導電性ペーストによることを特徴とする、請求項22に記載の多層プリント配線基板の製造方法。
- [31] 前記両面基板の表裏面の配線を電氣的に接続する為の層間接続を形成する層間接続形成ステップを、熱プレスステップ以降にも実行する請求項22に記載の多層プリント配線基板の製造方法。
- [32] 前記層間接続形成ステップは、少なくともブラインドビアを形成するビア加工ステップと、ブラインドビアにめっきを施すめっきステップとからなる、請求項31に記載の多層プリント配線基板の製造方法。

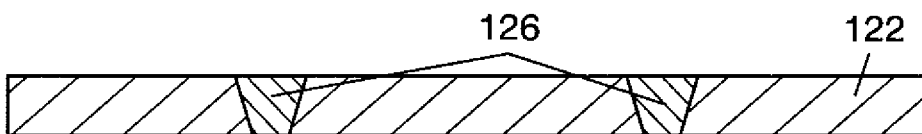
[図1]



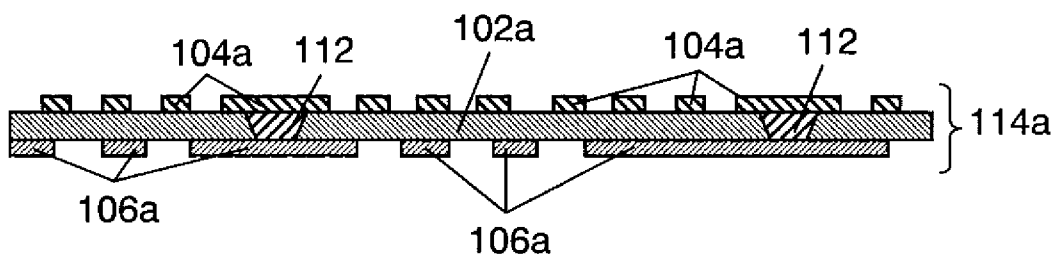
[図2A]



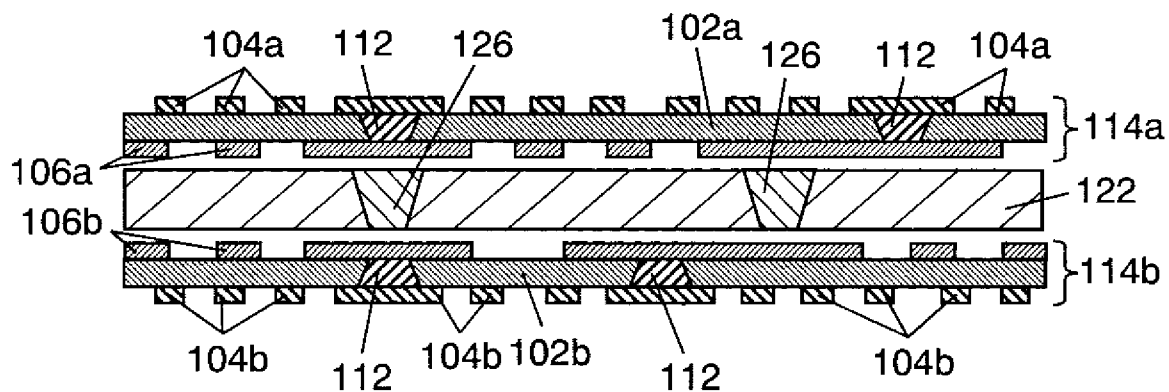
[図2B]



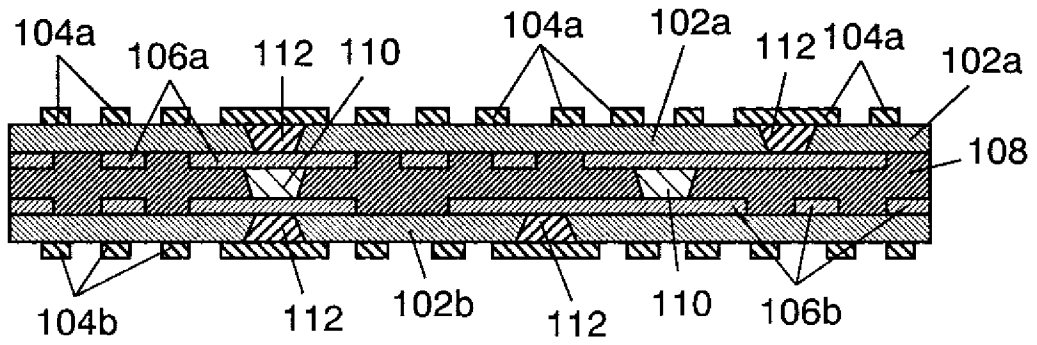
[図2C]



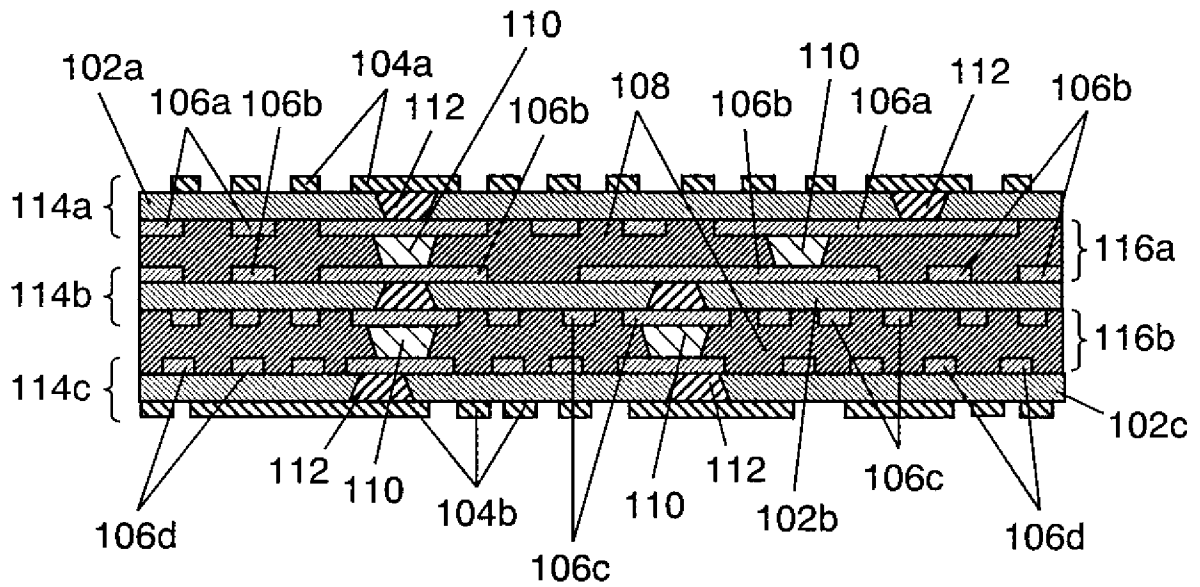
[図2D]



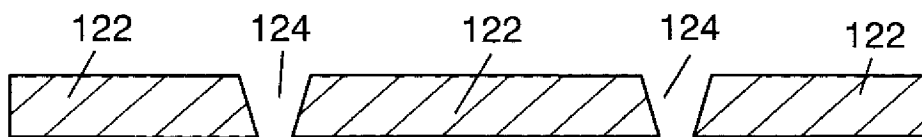
[図2E]



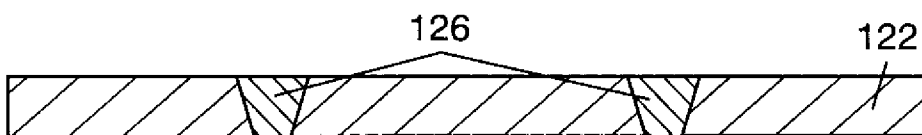
[図3]



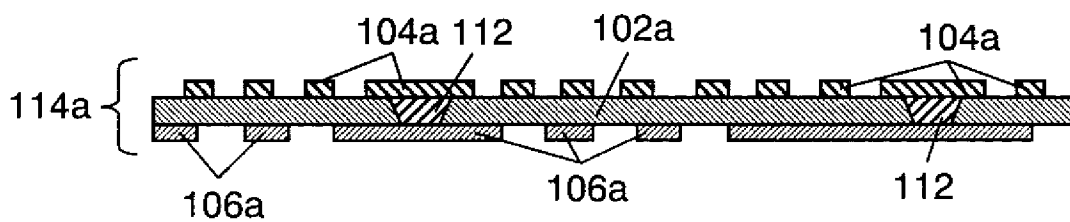
[図4A]



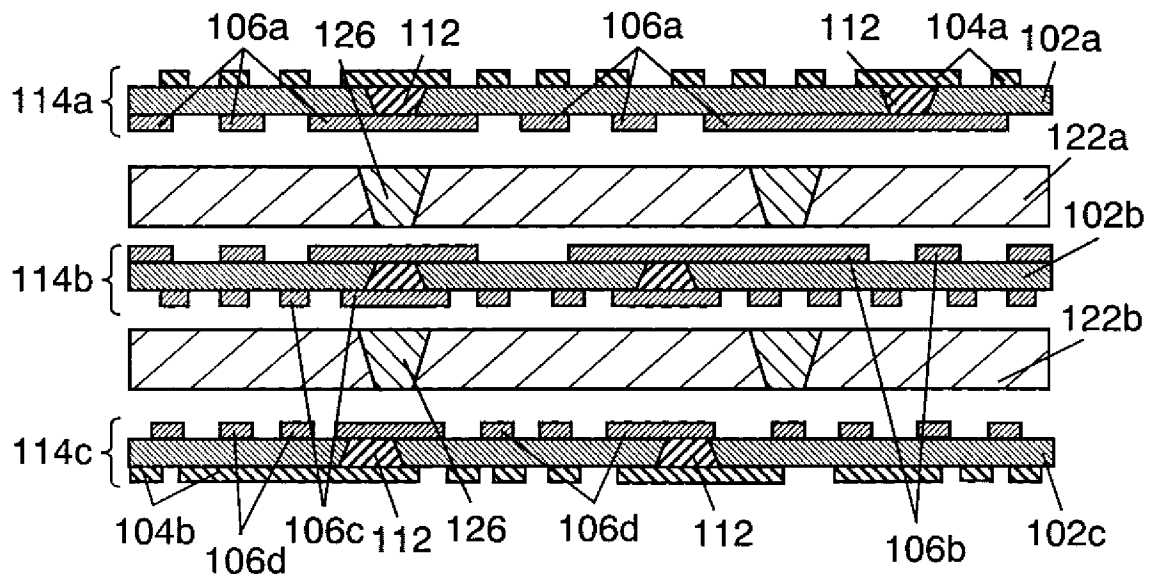
[図4B]



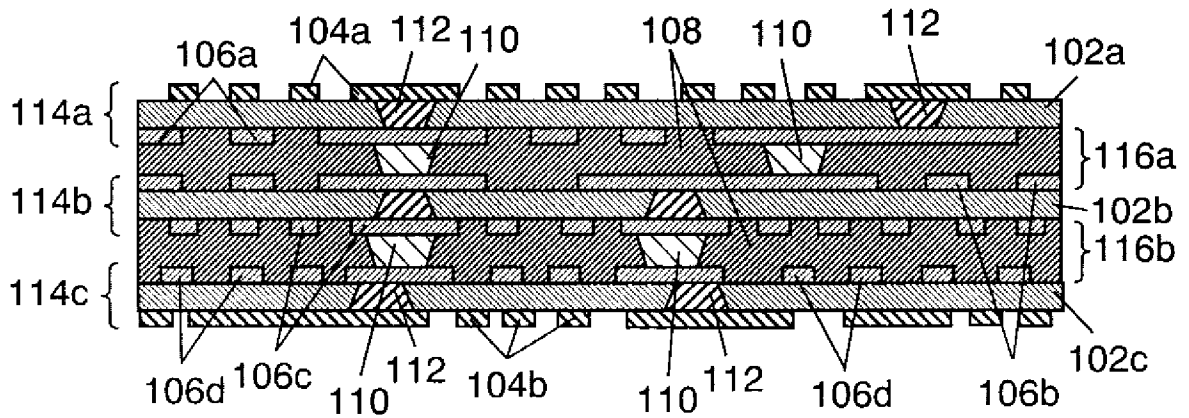
[図4C]



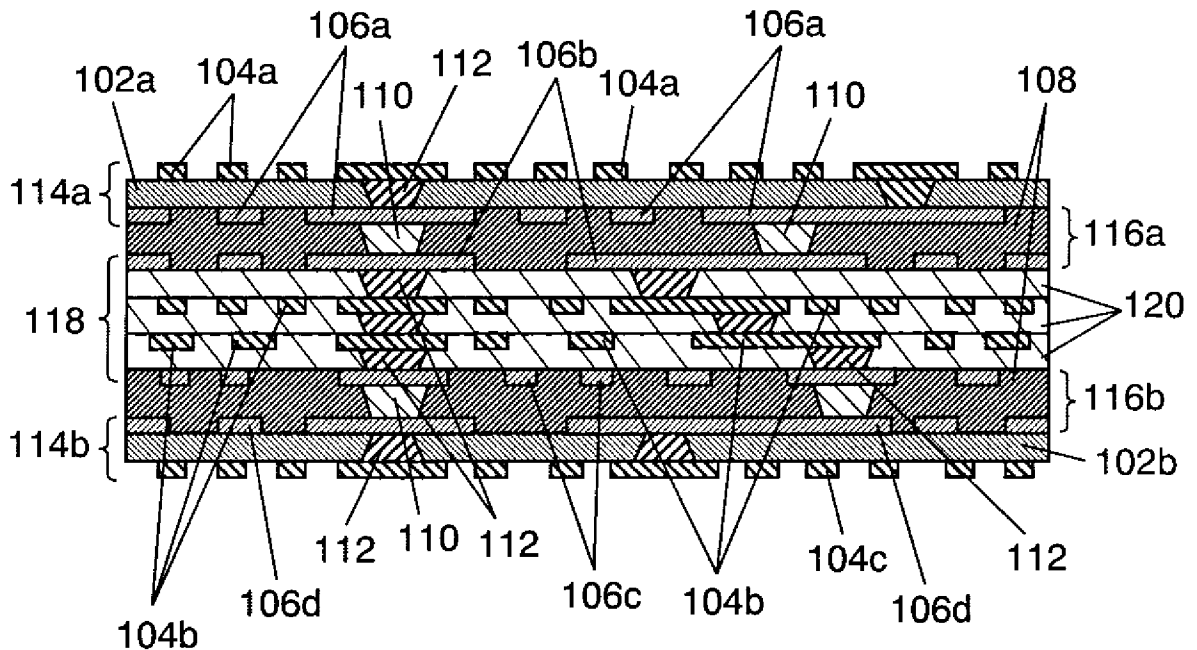
[図4D]



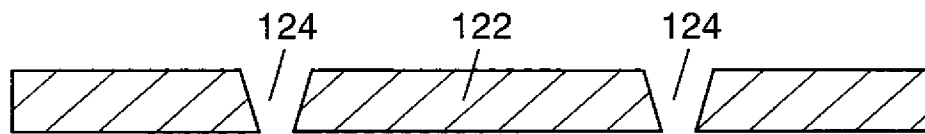
[図4E]



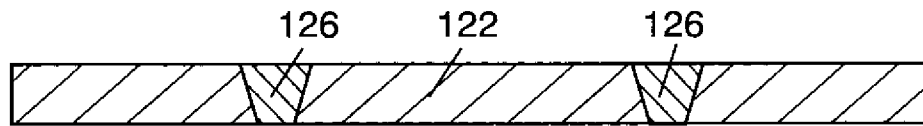
[図5]



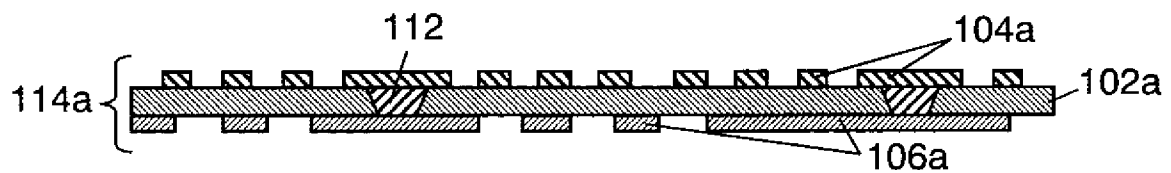
[図6A]



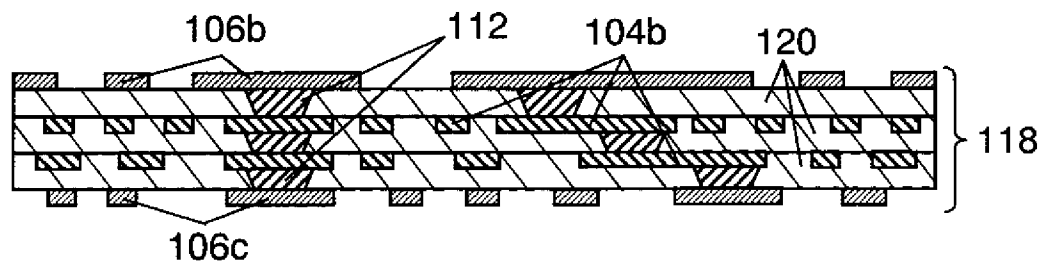
[図6B]



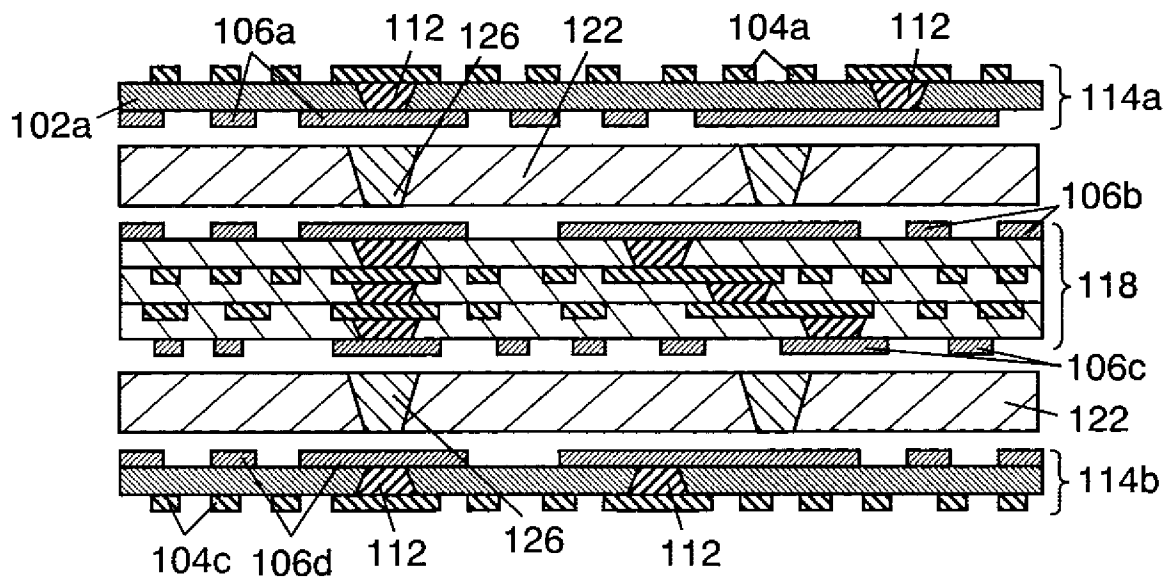
[図6C]



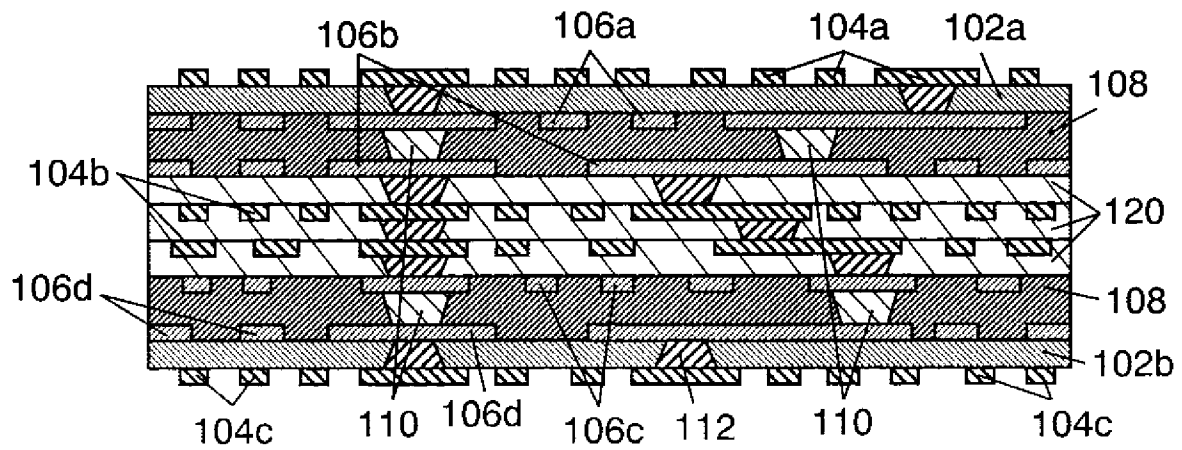
[図6D]



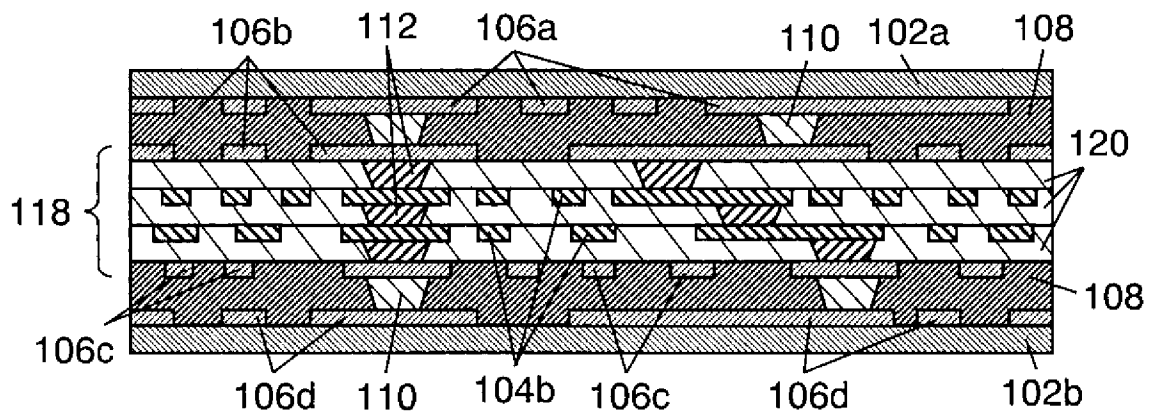
[図6E]



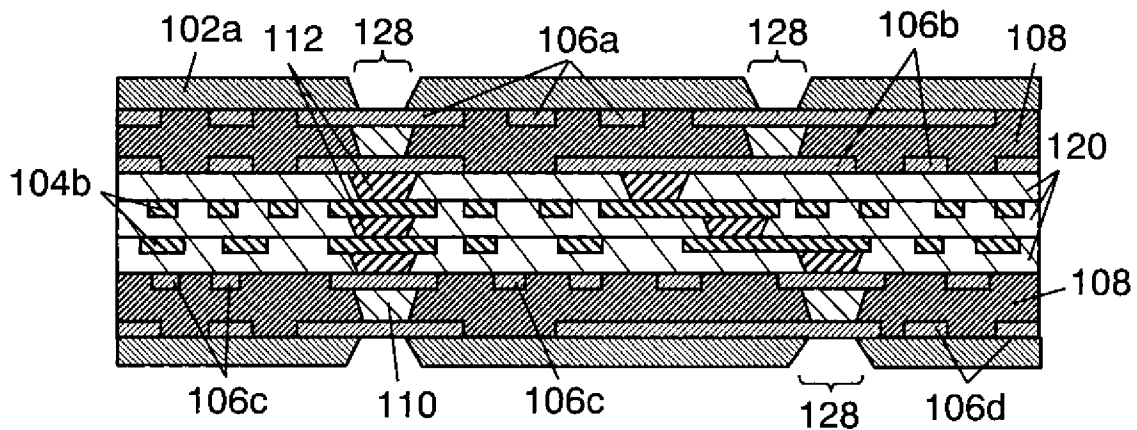
[図6F]



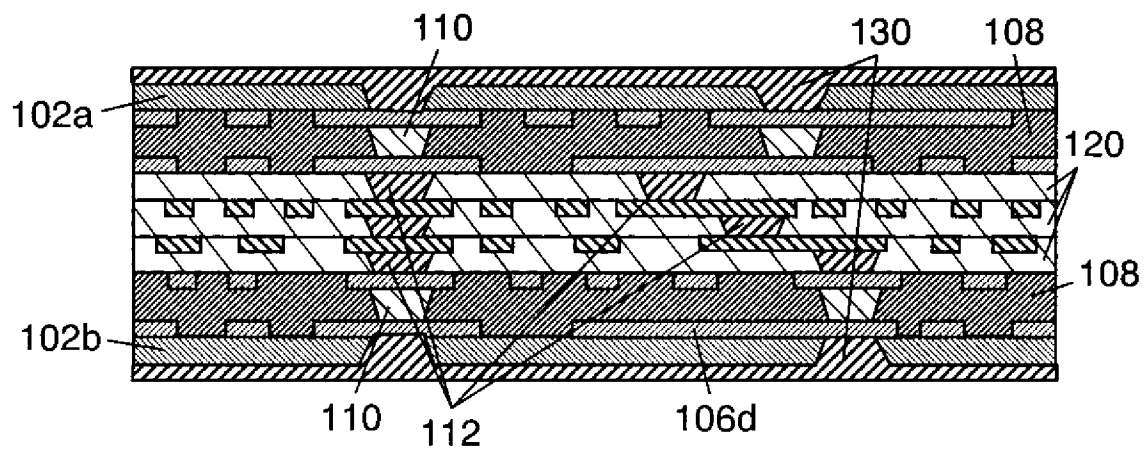
[図7A]



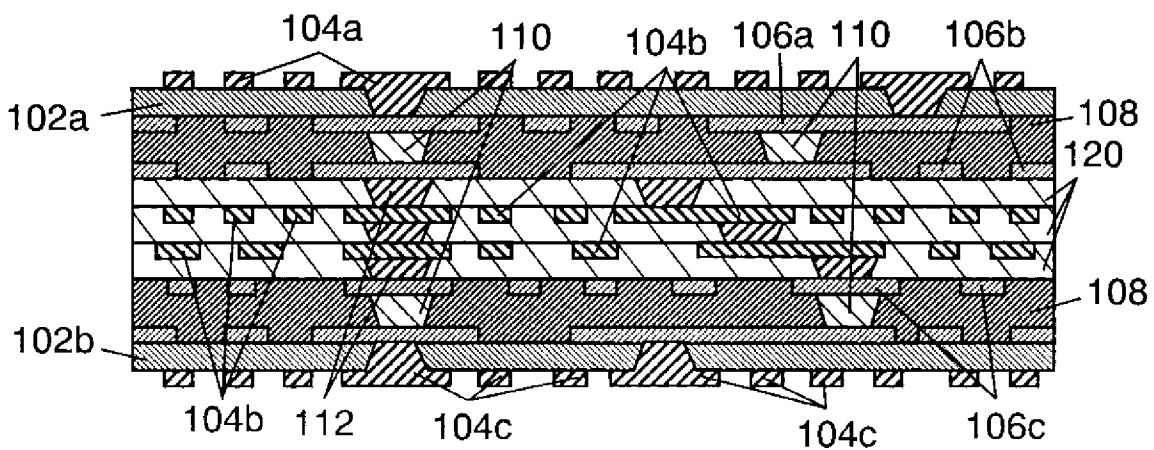
[図7B]



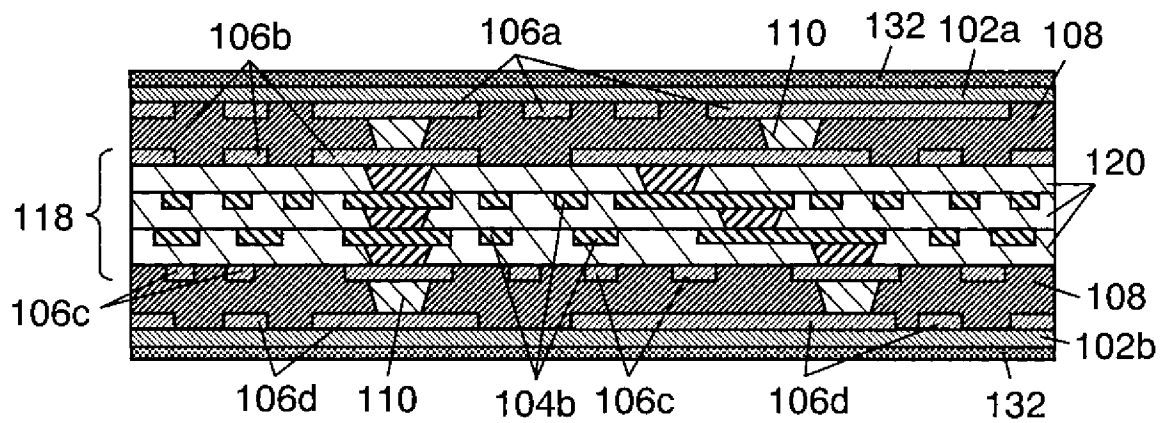
[図7C]



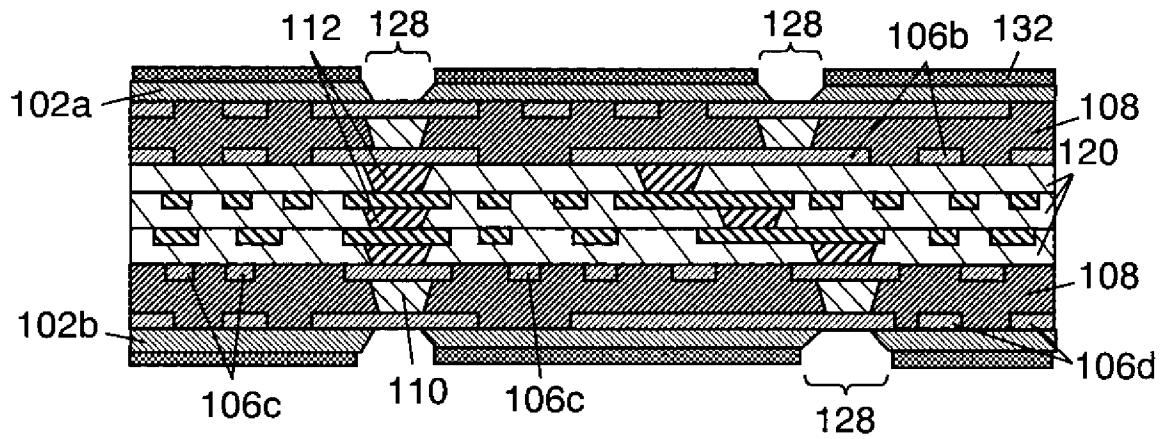
[図7D]



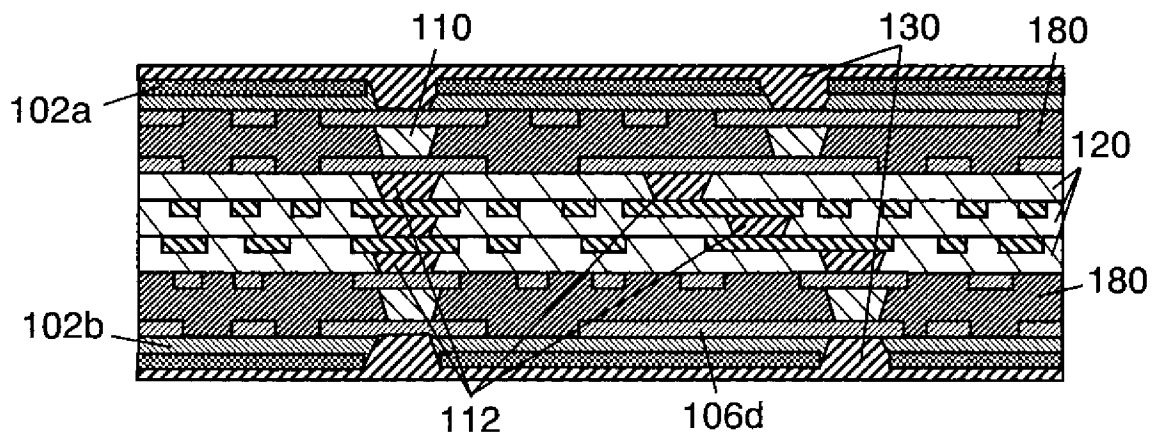
[図8A]



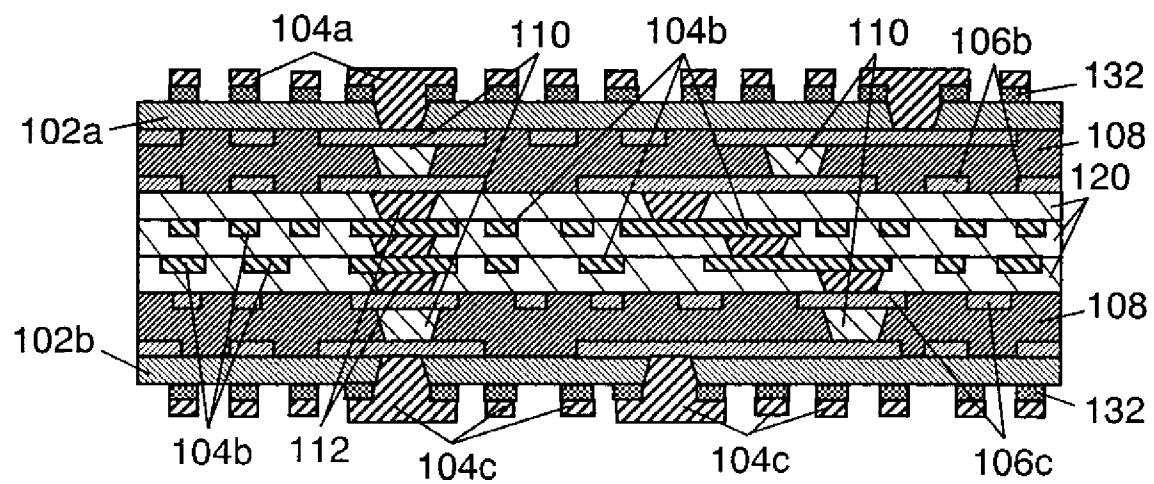
[図8B]



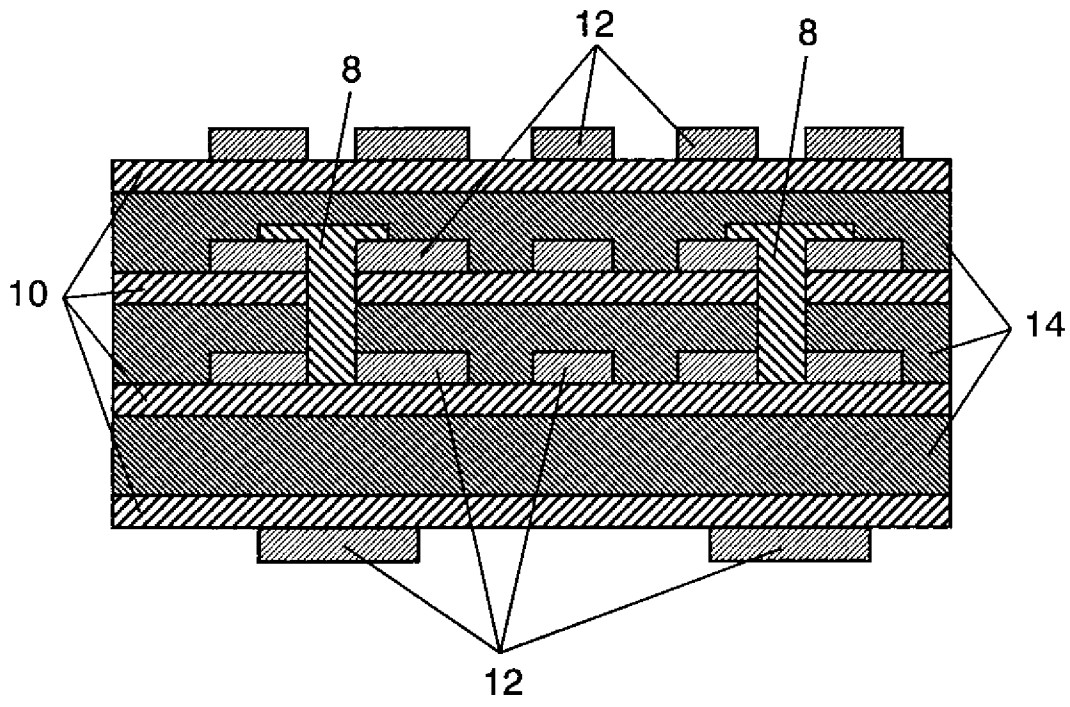
[図8C]



[図8D]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/320820

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 8-255982 A (Matsushita Electric Industrial Co., Ltd.), 01 October, 1996 (01.10.96), Par. No. [0034]; Fig. 5 & US 5817404 A & US 5960538 A & EP 0723388 A1	1, 3, 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/320820

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. Claims Nos.:
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The following is the reason why the number of inventions is 18.

The technical features common to claims 1-32 are a multilayer printed wiring board which has at least a paste connection layer in which electrical connection extending through a second-layer insulting layer formed in the second layer from one surface layer is formed of a conductive paste and in which at least a second-layer wiring formed in the second layer from the one surface layer and a third-layer wiring formed in the third layer from the one surface layer are buried in the conductive paste connection layer and a multilayer printed wiring board manufacturing method (Continued to the extra sheet.)

1. As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3. As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.: 1, 3, 7

Remark on Protest
the

- The additional search fees were accompanied by the applicant's protest and, where applicable, payment of a protest fee.
- The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/320820

Continuation of Box No. III of continuation of first sheet (2)

comprising a hole-making step of making a through hole in an insulating base, a paste connection layer forming step of forming a paste connection layer by filling the through hole with a conductive paste, a board fabricating step of fabricating a board, a laminating step of fabricating a laminate by laminating a double-sided board on the paste connection layer, and a hot-press step of hot-pressing the laminate.

However, the search has revealed that the multilayer printed wiring board and its manufacturing method are not novel since they are disclosed in document JP 2000-36664 A (Matsushita Electric Industrial Co., Ltd.), 02 February, 2000 (02.02.00), paragraphs [0023] - [0032], Fig. 1, document JP 2000-30533 A (Matsushita Electric Industrial Co., Ltd.), 28 January, 2000 (28.01.00), paragraphs [0057] - [0058], Fig. 4, document JP 8-255982 A (Matsushita Electric Industrial Co., Ltd.), 01 October, 1996 (01.10.96), paragraph [0034], Fig. 5, and document JP 2002-314222 A (Matsushita Electric Industrial Co., Ltd.), 25 October, 2002, paragraphs [0078] - [0084], Fig. 7.

Consequently, since the multilayer printed wiring board and its manufacturing method make no contribution over the prior art, the common matters are not special technical features within the meaning of PCT Rule 13.2, second sentence.

A multilayer printed wiring board comprising three insulating layers and a paste connection layer which is provided in a second-layer insulating layer formed in the second layer from a surface layer and in which electrical connection extending through the second-layer insulating layer is formed of a conductive paste, wherein a second-layer wiring formed in the second layer from the one surface layer and a third-layer wiring formed in the third layer from the one surface layer are buried in the paste connection layer, and a multilayer printed wiring board manufacturing method comprising a hole-making step of making a through hole in an insulating base, a paste connection layer forming step of forming a paste connection layer by filling the through hole with a conductive paste, a double-sided board fabricating step of fabricating a double-sided board, a laminating step of fabricating a laminate by laminating the double-sided board on the paste connection layer, and a hot-press step of hot-pressing the laminate are disclosed in document JP 2000-36664 A (Matsushita Electric Industrial Co., Ltd.), 02 February, 2000 (02.02.00), paragraphs [0023] - [0032], Fig. 1, document JP 2000-30533 A (Matsushita Electric Industrial Co., Ltd.), 28 January, 2000 (28.01.00), paragraphs [0057] - [0058], Fig. 4, and document JP 8-255982 A (Matsushita Electric Industrial Co., Ltd.), 01 October, 1996 (01.10.96), paragraph [0034], Fig. 5.

Consequently, since the inventions of claims 1, 21 make no contribution over the prior art, the common matters dependent on claims 1, 21 are not special technical features within the meaning of PCT Rule 13.2, second sentence.

A multilayer printed wiring board comprising four or more insulating layers and at least a paste connection layer in which electrical connection extending through a second-layer insulating layer formed in the second layer from one surface layer is formed of a conductive paste, wherein at least a second-layer wiring formed in the second layer from the one surface layer and a third-layer wiring formed in the third layer from the one surface layer are buried (Continued to the next extra sheet.)

in the conductive paste connection layer, and a multilayer printed wiring board manufacturing method comprising a hole-making step of making a through hole in an insulating base, a paste connection layer forming step of forming a paste connection layer by filling the through hole with a conductive paste, a multilayer board fabricating step of fabricating a multilayer board having two or more layers, a laminating step of fabricating a laminate by laminating a double-sided board on the paste connection layer, and a hot-press step of hot-pressing the laminate are disclosed in document JP 2002-314222 A (Matsushita Electric Industrial Co., Ltd.), 25 October, 2002 (25.10.02), paragraphs [0078] - [0084], Fig. 7.

Consequently, since the inventions of claims 2, 22 make no contribution over the prior art, the common matters dependent on claims 2, 22 are not special technical features within the meaning of PCT Rule 13.2, second sentence.

The inventions of claims 3, 7 relate to a multilayer printed wiring board comprising three insulating layers, wherein a paste connection layer is formed of a prepreg and a conductive paste placed in a through hole formed in the prepreg.

The inventions of claims 4, 8 relate to a multilayer printed wiring board comprising three insulating layers, wherein a paste connection layer is formed of a thermosetting resin and a conductive paste placed in a through hole formed in the thermosetting resin.

The inventions of claims 5, 9 relate to a multilayer printed wiring board comprising three insulating layers, wherein a paste connection layer is formed of a thermoplastic resin and a conductive paste placed in a through hole formed in the thermoplastic resin.

The invention of claim 6 relates to a multilayer printed wiring board, wherein at least one outermost insulating layer out of three insulating layers is formed of a resin film, and a wiring is formed on the outermost insulating layer formed of the resin film without using any adhesive.

The invention of claim 10 relates to a multilayer printed wiring board comprising three insulating layers, wherein at least one of a wiring of the first layer from the outermost layer and a wiring of the second layer from the outermost layer is secured to the outermost insulating layer through a sputter layer.

The invention of claim 11 relates to a multilayer printed wiring board comprising three insulating layers, wherein at least one of a wiring of the first layer from the outermost layer and a wiring of the second layer from the outermost layer is secured to the outermost insulating layer through a plating film.

The inventions of claims 12, 13 relate to a printed wiring board comprising three insulating layers, wherein electrical connection extending through a first-layer insulating layer formed in the first layer from the surface layer, which is the outermost insulating layer, is made through plating.

The invention of claim 14 relates to a multilayer printed wiring board comprising four or more insulating layers, wherein a paste connection layer is formed of a prepreg and a conductive paste placed in a through hole formed in the prepreg.

The invention of claim 15 relates to a multilayer printed wiring board comprising four or more insulating layers, wherein a paste connection layer is formed of a thermosetting resin and a conductive paste placed in a through hole formed in the thermosetting resin.

(Continued to the next extra sheet.)

The invention of claim 16 relates to a multilayer printed wiring board comprising four or more insulating layers, wherein a paste connection layer is formed of a thermoplastic resin and a conductive paste placed in a through hole formed in the thermoplastic resin

The invention of claim 17 relates to a multilayer printed wiring board, wherein at least one outermost insulating layer out of four or more insulating layers is formed of a resin film, and a wiring is formed on the outermost insulating layer formed of the resin film without using any adhesive.

The invention of claim 18 relates to a multilayer printed wiring board comprising four or more insulating layers, wherein at least one of a wiring of the first layer from the outermost layer and a wiring of the second layer from the outermost layer is secured to the outermost insulating layer through a sputter layer.

The invention of claim 19 relates to a multilayer printed wiring board comprising four or more insulating layers, wherein at least one of a wiring of the first layer from the outermost layer and a wiring of the second layer from the outermost layer is secured to the outermost insulating layer through a plating layer.

The invention of claim 20 relate to a multilayer printed wiring board, wherein electrical connection extending through the outermost layer out of four or more insulating layers is made through plating.

The inventions of claims 23-25 relate to a multilayer printed wiring board manufacturing method comprising a double-sided board fabricating step of fabricating a double-side board, wherein wirings formed on both sides of each of the double-sided boards laminated on both sides of a paste connection layer are electrically interconnected.

The inventions of claims 26, 27 relate to a multilayer printed wiring board manufacturing method comprising a double-sided board fabricating step of fabricating a double-sided board, wherein an interlayer connection forming step of forming interlayer connection for electrically interconnecting the wirings on both sides of each of double-sided boards laminated on both sides of a paste connection layer is also carried out after a hot-press step.

The inventions of claims 28-30 relate to a multilayer printed wiring board manufacturing method comprising a multilayer board fabricating step of fabricating a multilayer board comprising two or more layers, wherein wirings formed on both sides of each of double-sided boards laminated on both sides of a paste connection layer are electrically interconnected.

The inventions of claims 31-32 relate to a multilayer printed wiring board manufacturing method comprising a multilayer board fabricating step of fabricating a multilayer board comprising two or more layers, wherein an interlayer connection forming step of forming an interlayer connection for electrically interconnecting the wirings on both sides of each of double-sided boards laminated on both sides of a paste connection layer is also carried out after a hot-press step.

These inventions are not so linked as to form a single general inventive concept.

Therefore, there exists no "special technical feature" common to the inventions of claims 1-32 within the meaning of PCT Rule 13.2, second sentence.

A. 発明の属する分野の分類（国際特許分類（IPC））
 Int.Cl. H05K3/46(2006.01)i, H05K1/11(2006.01)i, H05K3/40(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H05K3/46, H05K1/11, H05K3/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2007年
日本国実用新案登録公報	1996-2007年
日本国登録実用新案公報	1994-2007年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 2 0 0 0 - 3 6 6 6 4 A (松下電器産業株式会社) 2 0 0 0 . 0 2 . 0 2 , 段落【0023】 - 【0032】, 第1図 (ファミリーなし)	1, 3, 7
X	J P 2 0 0 0 - 3 0 5 3 3 A (松下電器産業株式会社) 2 0 0 0 . 0 1 . 2 8 , 段落【0057】 - 【0058】, 第4図 & U S 6 1 3 9 7 7 7 A & E P 0 9 5 5 7 9 5 A 2	1, 3, 7

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
 「O」口頭による開示、使用、展示等に言及する文献
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
 「&」同一パテントファミリー文献

国際調査を完了した日
12.01.2007

国際調査報告の発送日
23.01.2007

国際調査機関の名称及びあて先
 日本国特許庁（ISA/J P）
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）
 黒石 孝志
 電話番号 03-3581-1101 内線 3391

3S 3324

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 8-255982 A (松下電器産業株式会社) 1996. 10. 01, 段落【0034】, 第5図 & US 5817404 A & US 5960538 A & EP 0723388 A1	1, 3, 7

第II欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. 請求の範囲 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、

2. 請求の範囲 _____ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、

3. 請求の範囲 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第III欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。
発明の数を18とした理由

請求の範囲1-32に共通する技術的特徴は、少なくとも一方の表層から数えて2層目に形成された2層目絶縁層を貫通する電氣的接続が導電性ペーストであるペースト接続層を有し、少なくとも一方の表層から数えて2層目に形成された2層目配線と、表層から数えて3層目に形成された3層目配線とが、前記導電性ペースト接続層に埋設されている多層プリント配線基板、及び絶縁基材に貫通孔を加工する孔加工ステップと、貫通孔に導電性ペーストを充填してペースト接続層を形成するペースト接続層形成ステップと、基板を作製する基板作製ステップと、ペースト接続層に両面基板を積層し、積層体を作製する積層ステップと、積層体を熱プレス加工する熱プレスステップとを備えた、多層プリント配線基板の製造方法である。

1. 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2. 追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3. 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4. 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

請求の範囲1, 3, 7

追加調査手数料の異議の申立てに関する注意

- 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- 追加調査手数料の納付を伴う異議申立てがなかった。

第Ⅲ欄の続き

しかしながら、調査の結果、上記多層プリント配線基板及びその製造方法は、文献JP 2000-36664 A (松下電器産業株式会社), 2000.02.02, 段落【0023】-【0032】, 第1図、文献JP 2000-30533 A (松下電器産業株式会社), 2000.01.28, 段落【0057】-【0058】, 第4図、文献JP 8-255982 A (松下電器産業株式会社), 1996.10.01, 段落【0034】, 第5図、及び文献JP 2002-314222 A (松下電器産業株式会社), 2002.10.25, 段落【0078】-【0084】, 第7図に記載されているから、新規でないことが明らかとなった。

結果として、上記多層プリント配線基板及びその製造方法は先行技術の域を出ないから、PCT規則13.2の第2文の意味において、この共通事項は特別な技術的特徴ではない。

また、3層の絶縁層を有し、表層から数えて2層目に形成された2層目絶縁層には、それを貫通する電氣的接続が導電性ペーストであるペースト接続層を有し、表層から数えて2層目に形成された2層目配線と、表層から数えて3層目に形成された3層目配線とが、ペースト接続層に埋設されている多層プリント配線基板、及び、絶縁基材に貫通孔を加工する孔加工ステップと、貫通孔に導電性ペーストを充填してペースト接続層を形成するペースト接続層形成ステップと、両面基板を作製する両面基板作製ステップと、ペースト接続層に両面基板を積層し、積層体を作製する積層ステップと、積層体を熱プレス加工する熱プレスステップとを備えた、多層プリント配線基板の製造方法は、文献JP 2000-36664 A (松下電器産業株式会社), 2000.02.02, 段落【0023】-【0032】, 第1図、文献JP 2000-30533 A (松下電器産業株式会社), 2000.01.28, 段落【0057】-【0058】, 第4図、及び文献JP 8-255982 A (松下電器産業株式会社), 1996.10.01, 段落【0034】, 第5図に開示されていると認められる。

結果として、請求項1, 21に記載の発明は、先行技術の域を出ないから、PCT規則13.2の第2文の意味において、請求の範囲1, 21に従属することは、特別な技術的特徴とは認められない。

さらに、4層以上の絶縁層を有し、少なくとも一方の表層から数えて2層目に形成された2層目絶縁層を貫通する電氣的接続が導電性ペーストであるペースト接続層を有し、少なくとも一方の表層から数えて2層目に形成された2層目配線と、表層から数えて3層目に形成された3層目配線とが、導電性ペースト接続層に埋設されている多層プリント配線基板、及び、絶縁基材に貫通孔を加工する孔加工ステップと、貫通孔に導電性ペーストを充填してペースト接続層を形成するペースト接続層形成ステップと、2層以上の層数を有する多層基板を作製する多層基板作製ステップと、ペースト接続層の表裏面に両面基板を積層し、積層体を作製する積層ステップと、積層体を熱プレス加工する熱プレスステップとを備えた多層プリント配線基板の製造方法は、文献JP 2002-314222 A (松下電器産業株式会社), 2002.10.25, 段落【0078】-【0084】, 第7図に開示されていると認められる。

結果として、請求項2, 22に記載の発明は、先行技術の域を出ないから、PCT規則13.2の第2文の意味において、請求の範囲2, 22に従属することは、特別な技術的特徴とは認められない。

そして、請求の範囲3, 7は、3層の絶縁層を有し、ペースト接続層が、プリプレグと、プリプレグに形成された貫通孔に充填された導電性ペーストとからなる多層プリント配線基板の発明であり、請求の範囲4, 8は、3層の絶縁層を有し、ペースト接続層が、熱硬化性樹脂と、熱硬化性樹脂に形成された貫通孔に充填された導電性ペーストとからなる多層プリント配線基板の発明であり、

第Ⅲ欄の続き

請求の範囲5, 9は、3層の絶縁層を有し、ペースト接続層が、熱可塑性樹脂と、熱可塑性樹脂に形成された貫通孔に充填された導電性ペーストとからなる多層プリント配線基板の発明であり、
請求の範囲6は、3層の絶縁層のうちの少なくとも1つの最外層の絶縁層が樹脂フィルムからなり、樹脂フィルムからなる最外層の絶縁層に接着剤を介することなく配線が形成されている多層プリント配線基板の発明であり、
請求の範囲10は、3層の絶縁層を有し、最外層から数えて1層目の配線と、最外層から数えて2層目の配線との少なくとも一方が、スパッタ層を介して最外層の絶縁層に固定されている多層プリント配線基板の発明であり、
請求の範囲11は、3層の絶縁層を有し、最外層から数えて1層目の配線と、最外層から数えて2層目の配線との少なくとも一方が、めっき膜を介して最外層の絶縁層に固定されている多層プリント配線基板の発明であり、
請求の範囲12, 13は、3層の絶縁層を有し、最外層の絶縁層である表層から数えて1層目に形成された1層目絶縁層を貫通する電氣的接続が、めっきで行われているプリント配線基板の発明であり、
請求の範囲14は、4層以上の絶縁層を有し、ペースト接続層が、プリプレグと、プリプレグに形成された貫通孔に充填された導電性ペーストとからなる多層プリント配線基板の発明であり、
請求の範囲15は、4層以上の絶縁層を有し、ペースト接続層が、熱硬化性樹脂と、熱硬化性樹脂に形成された貫通孔に充填された導電性ペーストとからなる多層プリント配線基板の発明であり、
請求の範囲16は、4層以上の絶縁層を有し、ペースト接続層が、熱可塑性樹脂と、前記熱可塑性樹脂に形成された貫通孔に充填された導電性ペーストとからなる多層プリント配線基板の発明であり、
請求の範囲17は、4層以上の絶縁層のうちの少なくとも1つの最外層の絶縁層が樹脂フィルムからなり、樹脂フィルムからなる最外層の絶縁層に接着剤を介することなく配線が形成されている多層プリント配線基板の発明であり、
請求の範囲18は、4層以上の絶縁層を有し、最外層から数えて1層目の配線と、最外層から数えて2層目の前記配線との少なくとも一方が、スパッタ層を介して最外層の絶縁層に固定されている多層プリント配線基板の発明であり、
請求の範囲19は、4層以上の絶縁層を有し、最外層から数えて1層目の配線と、最外層から数えて2層目の配線との少なくとも一方が、めっき膜を介して最外層の絶縁層に固定されている多層プリント配線基板の発明であり、
請求の範囲20は、4層以上の絶縁層のうちの最外層の絶縁層を貫通する電氣的接続がめっきで形成されている多層プリント配線基板の発明であり、
請求の範囲23-25は、両面基板を作製する両面基板作製ステップを備え、ペースト接続層の表裏面に積層される両面基板の、表裏面に形成された配線が電氣的に接続されている多層プリント配線基板の製造方法の発明であり、
請求の範囲26, 27は、両面基板を作製する両面基板作製ステップを備え、ペースト接続層の表裏面に積層される両面基板の、表裏面の配線を電氣的に接続する為の層間接続を形成する層間接続形成ステップを、熱プレスステップ以降にも実行する多層プリント配線基板の製造方法の発明であり、
請求の範囲28-30は、2層以上の層数を有する多層基板を作製する多層基板作製ステップを備え、ペースト接続層の表裏面に積層される両面基板の、表裏面に形成された配線が電氣的に接続されている多層プリント配線基板の製造方法の発明であり、
請求の範囲31, 32は、2層以上の層数を有する多層基板を作製する多層基板作製ステップを備え、ペースト接続層の表裏面に積層される両面基板の、表裏面の配線を電氣的に接続する為の層間接続を形成する層間接続形成ステップを、熱プレスステップ以降にも実行する多層プリント配線基板の製造方法の発明であり、
共通する単一の一般的発明概念を形成するように関連してはいない。

よって、請求の範囲1-32に係る発明に共通する、PCT規則13.2の第2文でいう「特別な技術的特徴」は存在しない。