

(12) 发明专利申请

(10) 申请公布号 CN 103456852 A

(43) 申请公布日 2013. 12. 18

(21) 申请号 201210171423. 0

(22) 申请日 2012. 05. 30

(71) 申请人 比亚迪股份有限公司

地址 518118 广东省深圳市坪山新区比亚迪路 3009 号

(72) 发明人 吴明驰 谢春林 刘函

(51) Int. Cl.

H01L 33/12 (2010. 01)

H01L 33/00 (2010. 01)

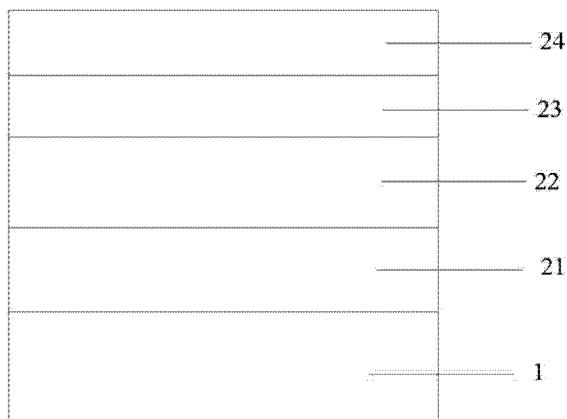
权利要求书2页 说明书5页 附图3页

(54) 发明名称

一种 LED 外延片及制备方法

(57) 摘要

本发明提供一种 LED 外延片,包括衬底,衬底之上依次形成的缓冲层、n 型 GaN 层、发光层和 p 型 GaN 层,所述缓冲层包括:形成在衬底之上的 InN 层,所述 InN 层分布有暴露出衬底的空洞;形成在所述 InN 层之上的第一本征 GaN 层;形成在所述第一本征 GaN 层之上的 SiN_x层,所述 SiN_x层分布有暴露出第一本征 GaN 层的空洞;以及形成在所述 SiN_x层之上的第二本征 GaN 层。该 LED 外延片及其制备方法,可减少外延片的缺陷,提高晶体质量。



1. 一种 LED 外延片,包括衬底,衬底之上依次形成的缓冲层、n 型 GaN 层、发光层和 p 型 GaN 层,其特征在于,所述缓冲层包括:

形成在衬底之上的 InN 层,所述 InN 层分布有暴露出衬底的空洞;

形成在所述 InN 层之上的第一本征 GaN 层;

形成在所述第一本征 GaN 层之上的 SiN_x 层,所述 SiN_x 层分布有暴露出第一本征 GaN 层的空洞;以及

形成在所述 SiN_x 层之上的第二本征 GaN 层。

2. 如权利要求 1 所述的一种 LED 外延片,其特征在于,所述第一本征 GaN 层为在 $850 \sim 900^\circ\text{C}$ 下生长的本征 GaN 层,所述第二本征 GaN 层为在 $1000 \sim 1100^\circ\text{C}$ 下生长的本征 GaN 层。

3. 如权利要求 1 所述的一种 LED 外延片,其特征在于,所述第一本征 GaN 层的厚度为 $50 \sim 100\text{nm}$,第二本征 GaN 层的厚度为 $2 \sim 3\mu\text{m}$ 。

4. 如权利要求 1 所述的一种 LED 外延片,其特征在于,所述 InN 层的厚度为 $1 \sim 5\text{nm}$ 。

5. 如权利要求 1 所述的一种 LED 外延片,其特征在于,所述 SiN_x 层的厚度为 $1 \sim 5\text{nm}$ 。

6. 如权利要求 1 所述的一种 LED 外延片,其特征在于,还包括:形成在发光层和 p 型 GaN 层之间的 AlGaIn 阻挡层。

7. 如权利要求 1 所述的一种 LED 外延片,其特征在于,所述衬底为图形化衬底。

8. 如权利要求 1 所述的一种 LED 外延片,其特征在于,所述衬底为 Si 衬底、GaN 衬底或蓝宝石衬底。

9. 如权利要求 1 所述的一种 LED 外延片,其特征在于,所述发光层包括:

形成在 n 型 GaN 层之上的掺杂多量子阱层;

形成在掺杂多量子阱层之上的非掺杂多量子阱层。

10. 一种 LED 外延片的制备方法,其特征在于,包括以下步骤:

提供衬底;

在衬底上生长具有暴露出衬底的空洞的 InN 层;

在具有空洞的 InN 层上生长第一本征 GaN 层;

在第一本征 GaN 层上生长具有暴露出第一本征 GaN 层的空洞的 SiN_x 层;

在 SiN_x 层上形成第二本征 GaN 层;

在第二本征 GaN 层上形成 n 型 GaN 层;

在 n 型 GaN 层上形成发光层;

在发光层上形成 p 型 GaN 层。

11. 如权利要求 10 所述的一种 LED 外延片的制备方法,其特征在于,在衬底上生长具有暴露出衬底的空洞的 InN 层,包括:

在衬底上生长 InN 层;

对 InN 层进行高温处理,使 InN 层发生分解并形成暴露出衬底的空洞。

12. 如权利要求 10 所述的一种 LED 外延片的制备方法,其特征在于,还包括:在发光层和 p 型 GaN 层之间形成 AlGaIn 阻挡层。

13. 如权利要求 10 所述的一种 LED 外延片的制备方法,其特征在于,在 n 型 GaN 层上形成发光层,包括:

在 n 型 GaN 层上形成掺杂多量子阱层;

在掺杂多量子阱层上形成非掺杂多量子阱层。

一种 LED 外延片及制备方法

技术领域

[0001] 本发明属于半导体领域,尤其涉及一种 LED 外延片及制备方法。

背景技术

[0002] 近年来,由于发光二极管等光电子器件上的广泛应用,第三代半导体材料中的宽禁带半导体 GaN 材料广受人们的关注,生长高质量的 GaN 基外延片成为人们研究的重点。

[0003] 目前,应用最为广泛的是采用蓝宝石为衬底材料生长 GaN 基外延片,GaN 材料在蓝宝石衬底上从 500℃到 1100℃都可以生长。然而由于蓝宝石和 GaN 两者间晶格失配和化学性质的差异较大,直接在蓝宝石衬底上生长外延层缺陷较多,严重影响晶体质量。为了得到表面光滑、晶体质量较高的 GaN 外延层,生长 GaN 外延层的方法主要有两种:一、GaN 的两步外延生长工艺,即利用 MOCVD 技术在蓝宝石衬底上低温生长薄的 AlN 或者 GaN 缓冲层,然后高温生长 GaN 外延层。二、GaN 的侧向覆盖生长,即预先在衬底上沉积掩膜层,提供后续 GaN 外延所需的晶籽。

[0004] GaN 的两步外延生长工艺,此方法外延层中位错密度仍然较高,提升晶体质量有限。GaN 的侧向覆盖生长,此方法能获得较高的 GaN 晶体质量、提高发光亮度,但这种方法存在诸多不足,例如:在衬底上沉积掩膜层可能对衬底产生污染,此外增加了工艺过程、成本较高。

发明内容

[0005] 本发明为解决 LED 外延生长晶体质量较差的技术问题,提供一种 LED 外延片及其制备方法,可减少 LED 外延片的缺陷,显著提高 LED 外延片的晶体质量。

[0006] 本发明提供一种 LED 外延片,包括衬底,衬底之上依次形成的缓冲层、n 型 GaN 层、发光层和 p 型 GaN 层,所述缓冲层包括:

形成在衬底之上的 InN 层,所述 InN 层分布有暴露出衬底的空洞;

形成在所述 InN 层之上的第一本征 GaN 层;

形成在所述第一本征 GaN 层之上的 SiN_x 层,所述 SiN_x 层分布有暴露出第一本征 GaN 层的空洞;以及

形成在所述 SiN_x 层之上的第二本征 GaN 层。

[0007] 本发明还提供一种 LED 外延片的制备方法,包括以下步骤:

提供衬底;

在衬底上生长具有暴露出衬底的空洞的 InN 层;

在具有空洞的 InN 层上生长第一本征 GaN 层;

在第一本征 GaN 层上生长具有暴露出第一本征 GaN 层的空洞的 SiN_x 层;

在 SiN_x 层上形成第二本征 GaN 层;

在第二本征 GaN 层上形成 n 型 GaN 层;

在 n 型 GaN 层上形成发光层;

在发光层上形成 p 型 GaN 层。

[0008] 本发明提供的 LED 外延片及制备方法,具有如下效果:

1、本发明通过在衬底生长 InN 层,能有效降低衬底与 GaN 层之间因晶格失配产生的应力,从而减少位错的产生;而且 InN 层可起到掩膜层作用,衬底的穿透位错终止于衬底和 InN 层之间的界面并被阻断。

[0009] 2、本发明通过在缓冲层中插入生长具有空洞的 SiN_x 层,实现后期的侧向外延生长,减少缺陷,同时有效的阻挡部分位错延伸到 n 型 GaN 层或发光层,并且把另一部分位错集中在 SiN_x 层空洞区域,从而增大了外延层低位错区域,降低位错密度,提高了外延片晶体质量。

[0010] 3、本发明相比于现有的 GaN 侧向覆盖生长的方法,不需预先在衬底上沉积掩膜层,而是通过在外延层生长过程中沉积 SiN_x 层来充当掩膜层,简化了工艺,避免了掩膜层可能对衬底造成污染,而且降低了生产成本。

附图说明

[0011] 图 1 是本发明实施例 LED 外延片的结构示意图;

图 2 是本发明 LED 外延片缓冲层的结构示意图;

图 3 是本发明另一实施例 LED 外延片的结构示意图;

图 4 是本发明 LED 外延片缓冲层中 SiN_x 层的结构示意图;

图 5 是本发明 LED 外延片缓冲层的效果图。

具体实施方式

[0012] 为了使本发明所解决的技术问题、技术方案及有益效果更加清楚明白,以下结合实施例,对本发明进行进一步详细说明。应当理解,此处所描述的具体实施例仅仅用以解释本发明,并不用于限定本发明。

[0013] 如图 1、图 2 所示,本发明提供一种 LED 外延片,包括衬底 1,衬底 1 之上依次形成的缓冲层 2、n 型 GaN 层 3、发光层 4 和 p 型 GaN 层 5。

[0014] 所述缓冲层 2 包括:

形成在衬底 1 之上的 InN 层 21,所述 InN 层 21 分布有暴露出衬底空洞;

形成在所述 InN 层 21 之上的第一本征 GaN 层 22;

形成在所述第一本征 GaN 层 22 之上的 SiN_x 层 23,所述 SiN_x 层 23 分布有暴露出第一本征 GaN 层 22 的空洞;以及

形成在所述 SiN_x 层 23 之上的第二本征 GaN 层 24。

[0015] 在本发明的实施例中,所述衬底 1 为平面或图形化衬底,优选图形化衬底,图形化衬底可减少生长的外延片缺陷,提高外延片晶体质量;所述图形化衬底的形状包括条状、柱状、尖锥状或球冠形状。

[0016] 衬底 1 的材料可选用蓝宝石、SiC 或 Si,优选采用蓝宝石衬底。

[0017] 优选地,所述第一本征 GaN 层 22 为在 $850 \sim 900^\circ\text{C}$ 下生长的本征 GaN 层,第二本征 GaN 层 24 为在 $1000 \sim 1100^\circ\text{C}$ 下生长的本征 GaN 层。第一本征 GaN 层 22 的厚度为 $50 \sim 100\text{nm}$,第二本征 GaN 层 24 的厚度为 $2 \sim 3\mu\text{m}$ 。

[0018] 所述 InN 层 21 和 SiN_x 层 23 上分布有空洞, 空洞的形状不规则。优选地, 所述 InN 层 21 的厚度为 1 ~ 5nm, SiN_x 层 23 的厚度为 1 ~ 5nm。

[0019] 如图 3 所示, 在本发明的另一实施例中, LED 外延片还包括形成在发光层 4 和 p 型 GaN 层 5 之间的 AlGaIn 阻挡层 6, AlGaIn 阻挡层 6 能够有效的阻挡电子从有源区溢出, 从而增加有源区电子的数量, 提高发光层 4 中载流子复合效率, 提升 LED 芯片发光效率。

[0020] 优选地, 发光层 4 为多量子阱层, 包括: 形成在 n 型 GaN 层之上的掺杂多量子阱层 41, 形成在掺杂多量子阱层之上的非掺杂多量子阱层 42。如此, 可有效提高 LED 芯片的发光效率。

[0021] 本发明还提供上述 LED 外延片的制备方法, 所述方法包括以下步骤:

S101、提供衬底;

S102、在衬底上生长具有暴露出衬底空洞的 InN 层;

S103、在具有空洞的 InN 层上生长第一本征 GaN 层;

S104、在第一本征 GaN 层上生长具有暴露出第一本征 GaN 层空洞的 SiN_x 层;

S105、在 SiN_x 层上形成第二本征 GaN 层;

S106、在第二本征 GaN 层上形成 n 型 GaN 层;

S107、在 n 型 GaN 层上形成发光层;

S108、在发光层上形成 p 型 GaN 层。

[0022] 下面结合附图详细阐述本发明的 LED 外延片的制备方法, 对本发明中 LED 外延片及其有益效果也会在制备方法中作详细说明。

[0023] 本发明提供的 LED 外延片的制备方法采用 NH₃ (氨气) 作为 N 源, TMGa (三甲基镓)、TEGa (三乙基镓) 作为 Ga 源, TMIIn (三甲基铟) 作为 In 源, SiH₄ (硅烷) 作为 Si 掺杂源, Cp2Mg (二茂镁) 作为 Mg 掺杂源, 并以 N₂ (氮气)、H₂ (氢气) 作为载气。

[0024] 步骤 S101, 提供衬底 1。

[0025] 在本发明的实施例中, 所述衬底 1 为平面或图形化衬底, 优选图形化衬底, 图形化衬底可减少生长的外延片缺陷, 提高外延片晶体质量; 所述图形化衬底的形状包括条状、柱状、尖锥状或球冠形状。

[0026] 衬底 1 的材料可选用蓝宝石、SiC 或 Si, 优选采用蓝宝石衬底。

[0027] 步骤 S102, 在衬底 1 上生长具有暴露出衬底空洞的 InN 层 21。

[0028] 在具体实施中, 可以采用 MOCVD (金属有机化合物化学气相沉积法), 具体包括以下步骤:

S201、在衬底 1 上生长 InN 层 21;

S202、对 InN 层 21 进行高温处理, 使 InN 层 21 发生分解并形成暴露出衬底空洞。

[0029] 具体地, 步骤 S201 中, 以 NH₃ 和 TMIIn 为源, 在 500 ~ 700℃ 条件下, 生长 100 ~ 200s 时间, 在衬底 1 上沉积得到厚度为 1 ~ 5nm 的 InN 层 21。

[0030] 具体地, 步骤 S202 中, 关闭 TMIIn 并保持通入 NH₃, 对 InN 层进行高温处理, 即升高温度至 850 ~ 900℃, 将温度维持在 850 ~ 900℃ 条件下 60s, 使 InN 层 21 发生分解并形成暴露出衬底 1 的空洞。

[0031] 步骤 S103, 在具有空洞的 InN 层上生长第一本征 GaN 层。

[0032] 具体地, 通入 TMGa, 在分布有暴露出衬底 1 的空洞的 InN 层 21 上沉积得到第一本

征 GaN 层 22, 所述第一本征 GaN 层的厚度为 50 ~ 100nm。

[0033] InN 层 21 在升温及维持 850 ~ 900°C 的过程中部分区域会发生分解, 发生分解的区域露出衬底 1 表面, 从而得到具有空洞的 InN 层 21, 空洞的形状不规则。具有空洞的 InN 层 21 可起到掩膜层的作用, 衬底 1 的穿透位错延伸至衬底 1 与 InN 层 21 之间的界面时会被阻断, 有效减小衬底 1 的穿透位错对外延层的影响。

[0034] 在本发明实施例中, 衬底 1 选用蓝宝石衬底, InN 层 21 的另一作用在于, 缓解蓝宝石衬底与 GaN 层因晶格失配造成的压应力, 蓝宝石与 InN 的晶格失配为 25%, 而 InN 与 GaN 的晶体失配 -9.9%, 通过在蓝宝石衬底上沉积 InN 层 21 引入张应力, 能缓解蓝宝石与 GaN 层间的晶格失配造成的压应力, 应力得到有效释放, 从而减少位错的产生。

[0035] 步骤 S104、在第一本征 GaN 层 22 上生长 SiN_x 层 23, 所述 SiN_x 层 23 分布有暴露出第一本征 GaN 层 22 的空洞。

[0036] 具体地, 关闭 TMGa 并保持通入 NH₃, 升高温度至 1000 ~ 1100°C, 然后通入 SiH₄, 在第一本征 GaN 层 22 上沉积生长厚度为 1 ~ 5nm 的 SiN_x 层 23。

[0037] 步骤 S105、在 SiN_x 层 23 上形成第二本征 GaN 层 24。

[0038] 具体地, 关闭 SiH₄, 通入 TMGa, 在 SiN_x 层 23 上沉积生长厚度为 2 ~ 3μm 的第二本征 GaN 层 24。

[0039] 如图 4 所示, 由于在第一本征 GaN 层 22 上生长的 SiN_x 层 23 比较薄, 只有 1 ~ 5nm, 在沉积的过程中进行适当控制, 可使有的区域不会沉积 SiN_x 薄膜, 从而在 SiN_x 层 23 上形成暴露出第一本征 GaN 层 22 的空洞 231, 空洞 231 的形状不规则。

[0040] 如图 5 所示, 具有空洞的 SiN_x 层 23 同样可起到掩膜层作用, 可实现 GaN 层侧向生长, 同时 SiN_x 层 23 可阻挡位错向上延伸。图中外延片中向上延伸的线条为位错线, 在 SiN_x 层 23 上进行侧向外延生长过程中, 一部分位错在第一本征 GaN 层 22 和 SiN_x 层 23 之间的界面被阻挡; 而其他从第一本征 GaN 层 22 延伸上来的穿透位错则通过空洞 231 继续向上延伸到本征 GaN 层, 当在空洞 231 区域生长的 GaN 岛的截面形成梯形或者三角形时, 位错线会在 GaN 岛的倾斜晶面发生转向, 向水平方向延伸, 如此减少了向上延伸的穿透位错数量。随着第二本征 GaN 层 24 的沉积生长, 空洞 231 区域处的 GaN 岛的逐渐长大并与相邻的 GaN 岛合并, 原本向水平方向延伸的穿透位错有的在相邻 GaN 岛合并处 241 再次发生转向, 并向上延伸。但是, 由于这部分穿透位错仅在相邻 GaN 岛合并处 241 向上延伸, 使得外延层中低位错区域增大, 因此提高了生长的外延片晶体质量。

[0041] 步骤 S106、在第二本征 GaN 层 24 上形成 n 型 GaN 层 3。所述 n 型 GaN 层 3 为掺杂 Si 的 GaN 层, Si 掺杂浓度为 $8 \times 10^{18} \text{cm}^{-3}$, 生长厚度为 2 ~ 3μm。

[0042] 步骤 S107、在 n 型 GaN 层 3 上形成发光层 4。

[0043] 步骤 S108、在发光层 4 上形成 p 型 GaN 层 5。

[0044] 在具体实施中, 所述 p 型 GaN 层 5 为镁掺杂 GaN 层。

[0045] 在本发明的另一实施例中, 所述发光层 4 为多量子阱层, 包括:

形成在 n 型 GaN 层之上的掺杂多量子阱层 41;

形成在掺杂多量子阱层 41 之上的非掺杂多量子阱层 42。

[0046] 在具体实施中, 所述掺杂多量子阱层 41 生长 5 ~ 7 个周期, 其中量子阱的阱厚度为 2 ~ 3nm, 垒的厚度为 10 ~ 15nm; 掺杂的材料为 Si, Si 掺杂浓度为 $1 \times 10^{17} \sim 1 \times 10^{18} \text{cm}^{-3}$ 。

[0047] 在具体实施中,所述非掺杂多量子阱层 42 生长 2 ~ 3 个周期,量子阱的阱厚度和垒厚度与掺杂多量子阱 41 一致。如此,可提高 LED 芯片的发光效率。

[0048] 在生长完成多量子阱层后,继续依次生长 AlGaIn 阻挡层 6 和 p 型 GaN 层 5, AlGaIn 阻挡层 6 能够有效的阻挡电子从有源区溢出,从而增加有源区电子的数量,提高多量子阱层的载流子复合效率,提升 LED 芯片发光效率。

[0049] 完成 p 型 GaN 层 5 的生长后,置于 710~740°C 的氮气环境下进行 20 分钟的退火完成 LED 外延片的制备。

[0050] 综上所述,本发明提供的 LED 外延片及制备方法通过在衬底生长 InN 层,能有效降低衬底与 GaN 层之间因晶格失配产生的应力,从而减少位错的产生;而且 InN 层可起到掩膜层作用,衬底的穿透位错终止于衬底和 InN 层之间的界面并被阻断。

[0051] 而且,本发明通过在缓冲层中插入生长具有空洞的 SiN_x 层,实现后期的侧向外延生长,减少缺陷,同时有效的阻挡部分位错延伸到 n 型 GaN 层或发光层,并且把另一部分位错集中在 SiN_x 层空洞区域,从而增大了外延层低位错区域,降低位错密度,提高了外延片晶体质量。

[0052] 最后,本发明相比于 GaN 的侧向覆盖生长,不需预先在衬底上沉积掩膜层,而是通过在外延层生长过程中沉积 SiN_x 层来充当掩膜层,简化了工艺,避免了掩膜层可能对衬底造成污染,而且降低了生产成本。

[0053] 以上所述仅为本发明的较佳实施例而已,并不用以限制本发明,凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等,均应包含在本发明的保护范围之内。

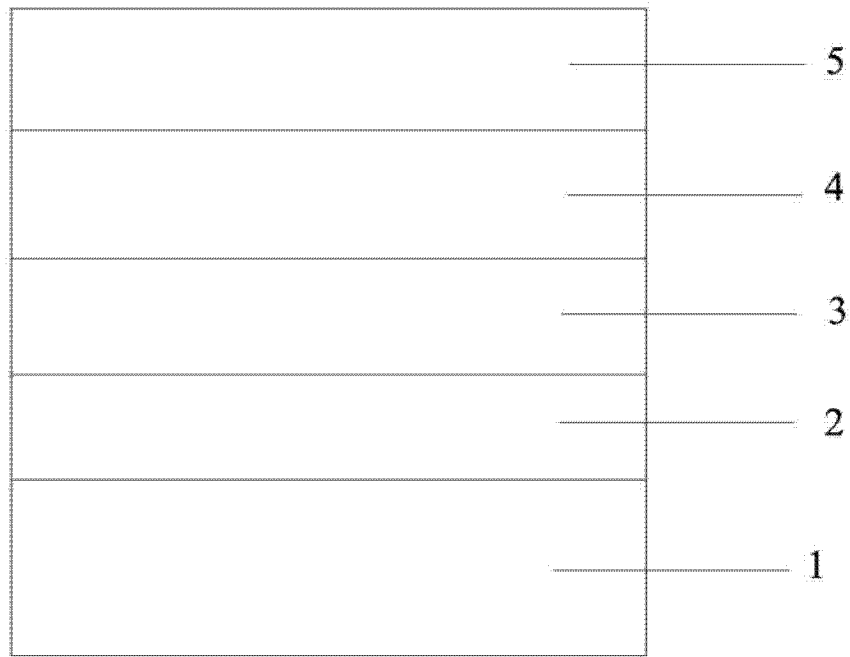


图 1

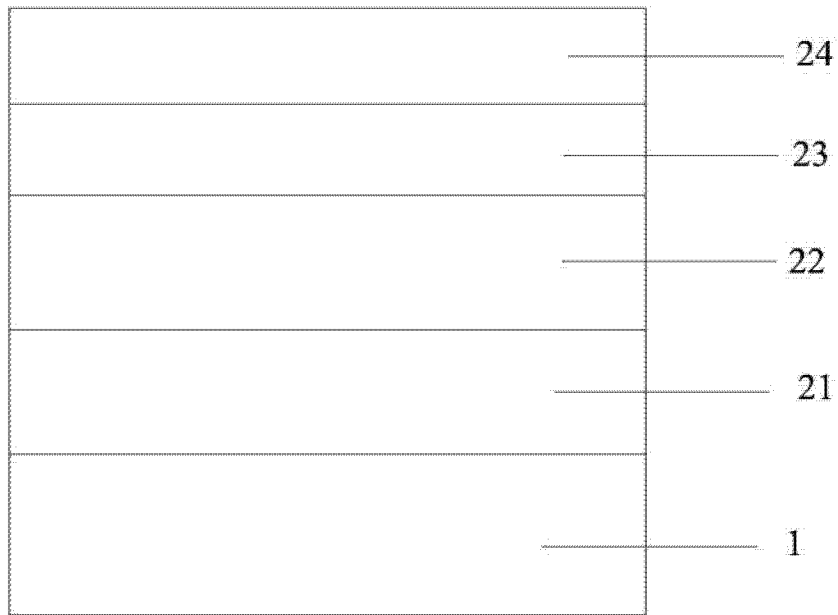


图 2

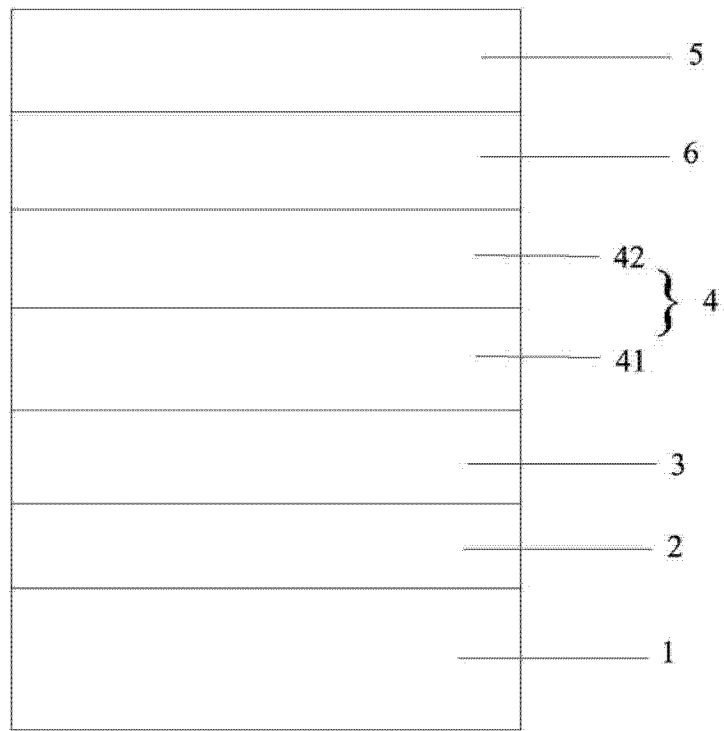


图 3

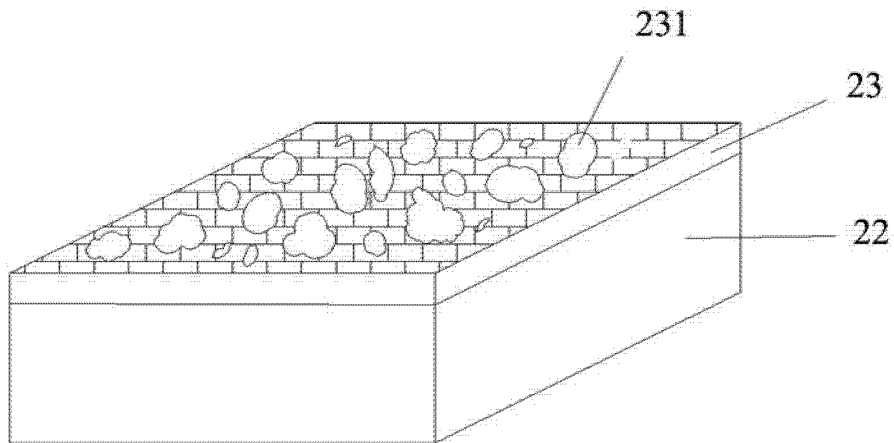


图 4

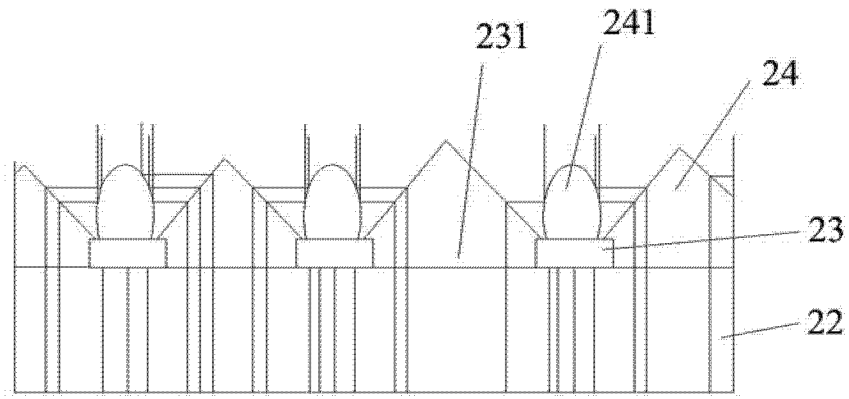


图 5