

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2015-223042

(P2015-223042A)

(43) 公開日 平成27年12月10日 (2015. 12. 10)

(51) Int. Cl.	F I	テーマコード (参考)
H02J 17/00 (2006.01)	H02J 17/00	B 5G503
H02J 7/00 (2006.01)	H02J 7/00	P
	H02J 7/00	301D

審査請求 未請求 請求項の数 17 O L (全 36 頁)

(21) 出願番号 特願2014-106774 (P2014-106774)
 (22) 出願日 平成26年5月23日 (2014. 5. 23)

(71) 出願人 000003997
 日産自動車株式会社
 神奈川県横浜市神奈川区宝町2番地
 (74) 代理人 110000486
 とこしえ特許業務法人
 (72) 発明者 鈴木 達広
 神奈川県横浜市神奈川区宝町2番地 日産
 自動車株式会社内
 Fターム(参考) 5G503 AA01 BA01 BB01 FA06 GB06
 GB08

(54) 【発明の名称】 非接触給電装置

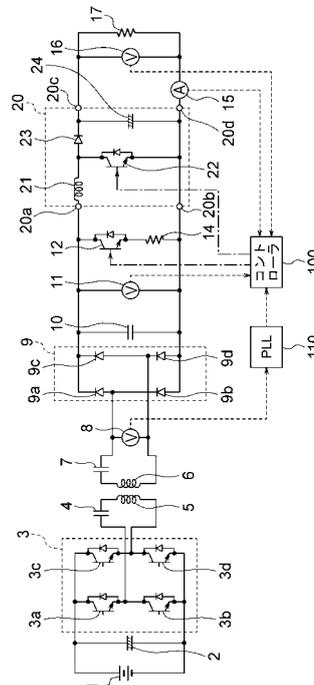
(57) 【要約】

【課題】受電コイルに印加される高調波を抑制する非接触給電装置を提供する。

【解決手段】電源に接続された送電コイルから非接触で供給される電力を受電する受電コイルと、受電コイルに直列に接続された共振コンデンサを含む共振回路と、共振回路から入力される交流電力を整流する整流器と、整流器の出力端子間に接続され、整流器から出力された電流により充電される平滑コンデンサと、平滑コンデンサと負荷との間に接続された放電用スイッチング素子と、放電用スイッチング素子を制御する制御手段とを備え、制御手段は、整流器の極性が切り替わるタイミングまでに、放電用スイッチング素子を通じて平滑コンデンサの電荷を放電させる。

【選択図】 図1

図 1



【特許請求の範囲】

【請求項 1】

電源に接続された送電コイルから非接触で供給される電力を受電する受電コイルと、
前記受電コイルに直列に接続された共振コンデンサを含む共振回路と、
前記共振回路から入力される交流電力を整流する整流器と、
前記整流器の出力端子間に接続され、前記整流器から出力された電流により充電される
平滑コンデンサと、
前記平滑コンデンサと負荷との間に接続された放電用スイッチング素子と、
前記放電用スイッチング素子を制御する制御手段とを備え、
前記制御手段は、前記整流器の極性が切り替わるタイミングまでに、前記放電用スイッ
チング素子を通じて前記平滑コンデンサの電荷を放電させる
ことを特徴とする非接触給電装置。

10

【請求項 2】

請求項 1 記載の非接触給電装置において、

前記放電用スイッチング素子及びインダクタを有し、前記平滑コンデンサと前記負荷と
の間に接続され、前記平滑コンデンサの電圧をスイッチング動作により変換して前記負荷
に出力するコンバータを備え、
前記インダクタは前記放電用スイッチング素子に接続されている
ことを特徴とする非接触給電装置。

20

【請求項 3】

請求項 1 又は 2 記載の非接触給電装置において、

前記平滑コンデンサと前記負荷との間に接続され、前記平滑コンデンサの電圧をスイッ
チング動作により変換して前記負荷に出力するコンバータを備え、
前記平滑コンデンサの容量が下記式 A を満たすことを特徴とする非接触給電装置。

【数 1 1】

$$\frac{T_s P_{out} (1 + \cos(\pi D))}{4V_{avg}^2} < C_{ds} \leq \frac{5T_s P_{out} (1 + \cos(\pi D))}{8V_{avg}^2} \quad \text{式A}$$

30

(ただし、 C_{ds} は前記平滑コンデンサの容量を示し、 P_{out} は前記コンバータの定格
の出力電力を示し、 T_s は前記コンバータのスイッチング周期を示し、 D は前記コンバ
ータのスイッチング動作のデューティ比を示し、 V_{avg} は前記平滑コンデンサの平均電
圧を示す。)

【請求項 4】

請求項 1 ~ 3 のいずれか 1 項に記載の非接触給電装置において、

前記整流器の入力側の交流電圧を測定する第 1 電圧測定手段と、
前記交流電圧の周波数を 2 倍にした周波数のクロック信号を生成する位相同期回路とを
備え、
前記制御手段は、前記クロック信号と同期する前記放電用スイッチング素子のスイッ
チング信号を生成する
ことを特徴とする非接触給電装置。

40

【請求項 5】

請求項 1 ~ 4 のいずれか 1 項に記載の非接触給電装置において、

前記平滑コンデンサの電圧を測定する第 2 電圧測定手段を備え、
前記制御手段は、
前記第 2 電圧測定手段により測定された前記平滑コンデンサの測定電圧の平均電圧を演
算し、

前記整流器の極性が切り替わるタイミングの前記平滑コンデンサの電圧が前記平均電圧
に所定の係数を乗じた値になるように、前記放電用スイッチング素子のオン期間を設定し

50

、
前記所定の係数は 1 より小さい正の値である
ことを特徴とする非接触給電装置。

【請求項 6】

請求項 1 ~ 5 のいずれか 1 項に記載の非接触給電装置において、

前記平滑コンデンサと前記負荷との間に接続され、前記平滑コンデンサの電圧をスイッチング動作により変換して前記負荷に出力するコンバータと、

前記放電用スイッチング素子と直列に接続される抵抗とを備え、

前記放電用スイッチング素子及び前記抵抗は、前記平滑コンデンサと前記コンバータとの間に接続されている

ことを特徴とする非接触給電装置。

【請求項 7】

請求項 1 ~ 5 のいずれか 1 項に記載の非接触給電装置において、

前記放電用スイッチング素子、ダイオード、及びインダクタを有し、前記平滑コンデンサと前記負荷との間に接続され、前記平滑コンデンサの電圧をスイッチング動作により変換して前記負荷に出力するコンバータを備え、

前記放電用スイッチング素子は、高電位側の端子を前記コンバータの正の入力端子に接続し、

前記ダイオードは、アノード端子を前記コンバータの正の出力端子に接続し、カソード端子を前記放電用スイッチング素子の低電位側の端子に接続し、

前記インダクタは、一方の端子を前記放電用スイッチング素子と前記ダイオードとの接続点に接続し、他方の端子を前記コンバータの負の入力端子に接続する

ことを特徴とする非接触給電装置。

【請求項 8】

請求項 1 ~ 5 のいずれか 1 項に記載の非接触給電装置において、

前記平滑コンデンサと前記負荷との間に接続され、前記平滑コンデンサの電圧をスイッチング動作により変換して前記負荷に出力するコンバータを備え、

前記コンバータは、

前記放電用スイッチング素子に含まれる第 1 スwitchング素子及び第 2 スwitchング素子と、逆方向に電流を導通させない第 1 逆阻止型スイッチング素子及び第 2 逆阻止型スイッチング素子と、ダイオードと、インダクタとを有し、

前記第 1 スwitchング素子は、高電位側の端子を前記コンバータの正の入力端子に接続し、低電位側の端子を前記ダイオードのカソード端子に接続し、

前記ダイオードは、アノード端子を前記コンバータの負の入力端子に接続し、

前記インダクタは、一方の端子を前記第 1 スwitchング素子の低電位側の端子と前記ダイオードのカソード端子との接続点に接続し、他方の端子を前記第 2 スwitchング素子の高電位側の端子に接続し、

前記第 2 スwitchング素子は、低電位側の端子を前記コンバータの負の出力端子に接続し

、

前記第 1 逆阻止型スイッチング素子は、電流の導通方向で負側の端子を前記コンバータの正の入力端子に接続し、電流の導通方向で正側の端子を前記インダクタの前記他方の端子と前記第 2 スwitchング素子の高電位側の端子との接続点に接続し、

前記第 2 逆阻止型スイッチング素子は、電流の導通方向で正側の端子を前記インダクタの前記他方の端子と前記第 2 スwitchング素子の高電位側の端子との接続点に接続し、電流の導通方向で負側の端子を前記コンバータの正の出力端子に接続する

ことを特徴とする非接触給電装置。

【請求項 9】

請求項 8 記載の非接触給電装置において、

前記制御手段は、

前記第 1 スwitchング素子のオン期間と前記第 2 スwitchング素子のオン期間とを対応

させて前記第 1 スイッチング素子及び前記第 2 スイッチング素子を駆動させる第 1 スイッチング信号と、

前記第 1 逆阻止型スイッチング素子を駆動させる第 2 スイッチング信号と、

前記第 2 逆阻止型スイッチング素子を駆動させる第 3 スイッチング信号とをそれぞれ生成し、

前記第 2 スイッチング信号は、

前記第 1 スイッチング信号の前記オン期間を、前記第 1 逆阻止型スイッチング素子のオフ期間とし、かつ、前記第 1 スイッチング信号のオフ期間内に前記第 1 逆阻止型スイッチング素子のオン期間を含み、

前記第 3 スイッチング信号は、

前記第 1 スイッチング信号の前記オン期間を前記第 2 逆阻止型スイッチング素子のオフ期間とし、前記第 1 スイッチング信号のオフ期間内で前記第 1 逆阻止型スイッチング素子のオン期間を前記第 2 逆阻止型スイッチング素子のオフ期間とし、かつ、前記第 1 スイッチング信号のオフ期間内で前記第 1 逆阻止型スイッチング素子のオフ期間を前記第 2 逆阻止型スイッチング素子のオン期間とする

ことを特徴とする非接触給電装置。

【請求項 10】

請求項 1 ~ 5 のいずれか 1 項に記載の非接触給電装置において、

前記平滑コンデンサと前記負荷との間に接続され、前記平滑コンデンサの電圧をスイッチング動作により変換して前記負荷に出力するコンバータを備え、

前記コンバータは、

前記放電用スイッチング素子と、逆方向に電流を導通させない第 1 逆阻止型スイッチング素子及び第 2 逆阻止型スイッチング素子と、トランスを形成する第 1 巻線及び第 2 巻線と、ダイオードとを有し、

前記放電用スイッチング素子は、低電位側の端子を前記コンバータの負の入力端子に接続し、

前記第 1 巻線は、一方の端子を前記コンバータの正の入力端子に接続し、他方の端子を前記放電用スイッチング素子の高電位側の端子に接続し、

前記第 2 巻線は、他方の端子を前記ダイオードのカソード端子に接続し、

前記ダイオードは、アノード端子を前記コンバータの負の出力端子に接続し、

前記第 1 逆阻止型スイッチング素子は、電流の導通方向で負側の端子を前記コンバータの正の入力端子に接続し、電流の導通方向で正側の端子を前記第 2 巻線の一方の端子に接続し、

前記第 2 逆阻止型スイッチング素子は、電流の導通方向で正側の端子を前記第 2 巻線の前記一方の端子に接続し、電流の導通方向で負側の端子を前記コンバータの正の出力端子に接続する

ことを特徴とする非接触給電装置。

【請求項 11】

請求項 10 記載の非接触給電装置において、

前記制御手段は、

前記放電用スイッチング素子を駆動させる第 1 スイッチング信号と、

前記第 1 逆阻止型スイッチング素子を駆動させる第 2 スイッチング信号と、

前記第 2 逆阻止型スイッチング素子を駆動させる第 3 スイッチング信号とをそれぞれ生成し、

前記第 2 スイッチング信号は、

前記放電用スイッチング素子をオン状態にするオン期間を、前記第 1 逆阻止型スイッチング素子をオフ状態にするオフ期間とし、かつ、前記第 1 スイッチング信号のオフ期間内に前記第 1 逆阻止型スイッチング素子のオン期間を含み、

前記第 3 スイッチング信号は、

前記第 1 スイッチング信号の前記オン期間を前記第 2 逆阻止型スイッチング素子のオフ

10

20

30

40

50

期間とし、前記第 1 スイッチング信号のオフ期間内で前記第 1 逆阻止型スイッチング素子のオン期間を前記第 2 逆阻止型スイッチング素子のオフ期間とし、かつ、前記第 1 スイッチング信号のオフ期間内で前記第 1 逆阻止型スイッチング素子のオフ期間を前記第 2 逆阻止型スイッチング素子のオン期間とすることを特徴とする非接触給電装置。

【請求項 1 2】

請求項 9 又は 1 1 記載の非接触給電装置において、前記制御手段は、

前記コンバータの出力電力に応じて前記第 1 逆阻止型スイッチング素子のオン期間を調整する

ことを特徴とする非接触給電装置。

【請求項 1 3】

請求項 1 ~ 5 のいずれか 1 項に記載の非接触給電装置において、

前記平滑コンデンサと前記負荷との間に接続され、前記平滑コンデンサの電圧をスイッチング動作により変換して前記負荷に出力するコンバータを備え、

前記コンバータは、

前記放電用スイッチング素子に含まれる第 1 スイッチング素子及び第 2 スイッチング素子と、逆方向に電流を導通させない逆阻止型スイッチング素子と、ダイオードと、インダクタとを有し、

前記第 1 スイッチング素子は、低位側の端子を前記コンバータの正の入力端子に、高電位側の端子を前記ダイオードのカソード端子に接続し、

前記ダイオードは、アノード端子を前記コンバータの負の入力端子に接続し、

前記インダクタは、一方の端子を前記第 1 スイッチング素子の高電位側の端子と前記ダイオードのカソード端子との接続点に接続し、

前記第 2 スイッチング素子は、高電位側の端子を前記インダクタの他方の端子に接続し、低電位側の端子を前記コンバータの正の出力端子に接続し、

前記逆阻止型スイッチング素子は、電流の導通方向で正側の端子を前記インダクタの前記他方の端子と前記第 2 スイッチング素子の低電位側の端子との接続点に接続し、電流の導通方向で負側の端子を前記第 1 スイッチング素子の低電位側の端子に接続する

ことを特徴とする非接触給電装置。

【請求項 1 4】

請求項 1 3 記載の非接触給電装置において、

前記制御手段は、

前記第 1 スイッチング素子を駆動させる第 1 スイッチング信号と、

前記第 2 スイッチング素子を駆動させる第 2 スイッチング信号と、

前記逆阻止型スイッチング素子を駆動させる第 3 スイッチング信号とをそれぞれ生成し

、前記第 1 スイッチング信号は、

前記第 1 スイッチング素子をオン状態にするオン期間と、前記第 1 スイッチング素子をオフ状態にするオフ期間とを含み、

前記第 2 スイッチング信号は、

前記第 1 スイッチング信号のオン期間を、前記第 2 スイッチング素子をオン状態にするオン期間とし、かつ、前記第 1 スイッチング信号のオフ期間内に前記第 2 スイッチング素子をオフ状態にするオフ期間を含み、

前記第 3 スイッチング信号は、

前記第 2 スイッチング信号のオフ期間を前記逆阻止型スイッチング素子のオン期間とし、前記第 2 スイッチング信号のオン期間を前記逆阻止型スイッチング素子のオフ期間とする

ことを特徴とする非接触給電装置。

【請求項 1 5】

10

20

30

40

50

請求項 14 記載の非接触給電装置において、
前記制御手段は、

前記コンバータの出力電力に応じて前記逆阻止型スイッチング素子のオン期間を調整する
ことを特徴とする非接触給電装置。

【請求項 16】

請求項 7、8、10、13 のいずれ 1 項に記載の非接触給電装置において、
前記放電用スイッチング素子を駆動させるスイッチング信号は、1 周期に対して、前記放電用スイッチング素子の第 1 オン期間と前記第 1 オン期間の後に前記放電用スイッチング素子の第 2 オン期間とを含み、
前記制御手段は、

前記コンバータの出力電力に応じて前記第 1 オン期間を調整する
ことを特徴とする非接触給電装置。

【請求項 17】

請求項 16 記載の非接触給電装置において、
前記第 1 オン期間の長さは前記第 2 オン期間の長さ以下である
ことを特徴とする非接触給電装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、非接触給電装置に関するものである。

【背景技術】

【0002】

1 次給電線と 2 次巻線とを磁気結合して電力の伝達を行う給電トランスと、前記給電トランスのインダクタンスと該給電トランスの 2 次巻線に直列に接続されたコンデンサとによって形成された直列共振回路と、前記直列共振回路から出力される電圧を整流する全波整流器と、前記全波整流器の出力を定電圧化して出力する定電圧制御手段とを備えた非接触給電装置において、断面が E 形状のコアと、このコアの中央脚に巻回された 2 次巻線により給電トランスを構成し、定電圧制御手段である昇圧チョッパのスイッチング素子のオンデューティ比が、重負荷時に比べて軽負荷時の方が小さくなるように制御するものが開示されている（特許文献 1）。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特開 2008 - 259419 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

上記従来非接触給電装置において、整流器から出力される電圧を平滑するために、平滑用のコンデンサが昇圧チョッパの入力側に接続される。そして、整流器の導通時には、平滑用コンデンサの電圧が直列共振回路のコンデンサと 2 次巻線に印加され、整流器の電流の導通方向が切り替わる際に、2 次巻線に印加される電圧の極性が急激に変化する。そのため、2 次巻線には振幅の大きい高調波が発生するという問題があった。

【0005】

本発明が解決しようとする課題は、受電コイルに印加される高調波を抑制する非接触給電装置を提供することである。

【課題を解決するための手段】

【0006】

本発明は、受電コイルに直列に接続された共振コンデンサを含む共振回路と、共振回路から入力される交流電力を整流する整流器と、整流器から出力された電流により充電され

10

20

30

40

50

る平滑コンデンサと、平滑コンデンサと負荷との間に接続された放電用スイッチング素子と、放電用スイッチング素子を制御する制御手段とを備え、整流器の極性が切り替わるタイミングまでに、放電用スイッチング素子を通じて平滑コンデンサの電荷を放電させることによって上記課題を解決する。

【発明の効果】

【0007】

本発明は、整流器の極性が切り替わるときに、平滑コンデンサの電圧が低くなっているため、整流器の極性が切り替わったとしても、受電コイルの電圧変動が抑制され、受電コイルの高調波を抑制することができる。

【図面の簡単な説明】

【0008】

【図1】本発明の実施形態に係る非接触給電システムの回路図である。

【図2】比較例に係る非接触給電システムの回路図である。

【図3】比較例に係る非接触給電システムにおいて、2次コイル6のコイル電流の特性(a)、ブリッジダイオード9の入力電圧の特性(b)、コンバータ20の入力電流の特性(c)、DCバスキャパシタ電圧(DCバス電圧)の特性(d)、及び、2次コイル6の電圧の特性(e)をそれぞれ示したグラフである。

【図4A】本発明に係る非接触給電システムにおいて、2次側回路の電圧特性、電流特性、及び、スイッチング信号の特性を説明するためのグラフである。

【図4B】本発明に係る非接触給電システムにおいて、2次側回路の電圧特性、電流特性、及び、スイッチング信号の特性を説明するためのグラフである。

【図5】本発明の他の実施形態に係る非接触給電システムの回路図である。

【図6A】本発明の他の実施形態に係る非接触給電システムにおいて、2次側回路の電圧特性、電流特性、及び、スイッチング信号の特性を説明するためのグラフである。

【図6B】本発明の他の実施形態に係る非接触給電システムにおいて、2次側回路の電圧特性、電流特性、及び、スイッチング信号の特性を説明するためのグラフである。

【図7】本発明の他の実施形態に係る非接触給電システムにおいて、電圧比(V_{min} / V_{avg})に対する2次コイル6の3次高調波の割合を示したグラフである。

【図8】本発明の他の実施形態に係る非接触給電システムにおいて、2次側回路の電圧特性及び電流特性を説明するためのグラフである。

【図9】本発明の他の実施形態に係る非接触給電システムにおいて、2次側回路の電圧特性、電流特性、及び、スイッチング信号の特性を説明するためのグラフである。

【図10】本発明の他の実施形態に係る非接触給電システムの回路図である。

【図11】図10の逆阻止型スイッチング素子の回路の例を示す回路図である。

【図12A】本発明の他の実施形態に係る非接触給電システムにおいて、2次側回路の電圧特性及び電流特性を説明するためのグラフである。

【図12B】本発明の他の実施形態に係る非接触給電システムにおいて、2次側回路の電流特性及びスイッチング信号の特性を説明するためのグラフである。

【図13】本発明の他の実施形態に係る非接触給電システムの回路図である。

【図14】本発明の他の実施形態に係る非接触給電システムの回路図である。

【図15A】本発明の他の実施形態に係る非接触給電システムにおいて、2次側回路の電圧特性及び電流特性を説明するためのグラフである。

【図15B】本発明の他の実施形態に係る非接触給電システムにおいて、2次側回路の電流特性及びスイッチング信号の特性を説明するためのグラフである。

【発明を実施するための形態】

【0009】

以下、本発明の実施形態を図面に基づいて説明する。

【0010】

《第1実施形態》

本実施形態に係る非接触給電システムは、例えば、電気自動車等の車両のバッテリーを充

10

20

30

40

50

電する際に、地上側から車両のバッテリーに向けて非接触電力を供給するためのシステムである。また、他の例として、非接触給電システムは、走行中の車両に対して電力を供給するシステムにも適用可能である。

【0011】

以下、図1を用いて、本例の非接触給電システムの構成について説明する。図1は、本発明に係る非接触給電システムの回路図である。非接触給電システムは、地上側に設けられる1次側の非接触給電装置と、車両側に設けられる2次側の非接触給電装置を備えている。1次側の非接触給電装置は、直流電源1、平滑コンデンサ2、インバータ3、共振コンデンサ4、及び1次コイル5を備えている。2次側の非接触給電装置は、2次コイル6、共振コンデンサ7、電圧センサ8、11、16、ブリッジダイオード9、DCバスキャパシタ10、スイッチング素子12、ダイオード13、抵抗14、電流センサ15、負荷17、コンバータ20、コントローラ100、及び位相同期回路(PLL回路)110を備えている。

10

【0012】

直流電源1は複数の電池を接続することで構成されている。平滑コンデンサ2は直流電源1とインバータ3の間に接続されている。インバータ3は、直流電源1から供給される電力を交流電力に変換し、共振コンデンサ4及び1次コイル5に出力する。インバータ3は、各相に直列接続された複数のスイッチング素子3a~3dを有している。インバータ3は、数10k~数100kHzでスイッチング動作を行い、高周波の交流電力を出力する。なお、スイッチング素子3a~3dにはMOSFET等の半導体素子が用いられる。

20

【0013】

共振コンデンサ4及び1次コイル5は直列に接続され、インバータ3の出力側に接続されている。共振コンデンサ4及び1次コイル5により共振回路が形成される。1次コイル5は、2次コイル6に対して非接触で電力を供給するためのコイルである。1次コイル5は、例えば、車両が駐車する駐車スペース、又は、車両の走行面などの地表に沿うようなコイル面をもったループ状のコイルにより構成される。

【0014】

次に2次側の構成を説明する。2次コイル6は、1次コイル5から非接触で供給される電力を2次するコイルである。2次コイル6は、例えば1次コイル5と同様のループ状のコイルにより構成されており、コイル面が車両のシャシに沿うように取り付けられている。共振コンデンサ7は、2次コイル6に対して直列に接続され、2次コイル6と共振回路を形成している。1次コイル5で磁束が発生すると、当該磁束が2次コイル6のコイル面を通過することで、2次コイル6に起電力が発生する。2次コイル6で2次された電力の位相が共振コンデンサ7によって補償された上で、2次コイル6の受電電力がブリッジダイオード9に出力される。

30

【0015】

ブリッジダイオード9は、ダイオード9a~9dをブリッジ状に接続した整流器であり、2次コイル6及び共振コンデンサ7の共振回路から入力される交流電力を整流する。ブリッジダイオード9は、入力される交流電流の極性の切り替わりによって、ダイオード9a~9dの電流方向を切り変える(導通するダイオードを変える)。

40

【0016】

ブリッジダイオード9の交流入力端子には電圧センサ8が接続されている。電圧センサ8は、ブリッジダイオード9に入力される入力交流電圧を測定し、位相同期回路110に出力する。

【0017】

DCバスキャパシタ10は、ブリッジダイオード9の直流出力端子間に接続されている。ブリッジダイオード9により出力される直流電力は、正弦波(ブリッジダイオード9へ入力電力)を全波整流したものであるため、大きなリップル電流を含んでいる。そのため、DCバスキャパシタ10は、ブリッジダイオード9の出力を平滑して、コンバータ20へ入力される電圧の変動を抑制している。

50

【 0 0 1 8 】

DCバスキャパシタ10の電圧は、コンバータ20によって昇圧され、負荷17に供給される。後述するように、コンバータ20はDCバスキャパシタC11に充電された電力を昇圧する。そのため、コンバータ20の動作中、DCバスキャパシタ10が充電された状態を維持しなければならない。本例の非接触給電システムの2次側は、共振コンデンサ7を用いた構成となっており、DCバスキャパシタ10への入力電流は、2次コイル6から供給されるため、DCバスキャパシタ10へ供給される電力を急減に増やすことはできない。

【 0 0 1 9 】

その一方で、コンバータ20への入力電流が急激に増加して、DCバスキャパシタ10の充電電圧がゼロになると、コンバータ20の入力電流がゼロになり、コンバータ20の出力電力が低下する。このような出力電圧の低下を防ぐためには、DCバスキャパシタ10は、コンバータ20に対して電流を供給できるように、電荷を溜めておく必要があり、DCバスキャパシタ10は、ある程度の容量を必要とする。本例において、DCバスキャパシタ10には、DCバス電圧を安定させるため、数百 μF ～数千 μF の静電容量をもつキャパシタが用いられる。

【 0 0 2 0 】

電圧センサ11は、DCバスキャパシタ10の電圧を測定するためのセンサであり、DCバスキャパシタ10に並列に接続されている。電圧センサ11で測定した電圧はコントローラ100に出力される。

【 0 0 2 1 】

スイッチング素子12は、DCバスキャパシタ10に充電された電荷を放電させるためのスイッチである。スイッチング素子12には、MOSFETなどの半導体素子が用いられる。スイッチング素子12のドレイン端子（高電位側端子）は、配線を介してコンバータ20の正の入力端子20aに接続されている。

【 0 0 2 2 】

抵抗14は、DCバスキャパシタ10から放電され、スイッチング素子12を通じて入力される電荷を消費するための抵抗であり、スイッチング素子12に直列に接続されている。そして、抵抗14の一方の端子は、スイッチング素子12のソース端子（低電位側端子）に接続され、抵抗14の他方の端子は、配線を介してコンバータ20の負の入力端子20bに接続されている。また、スイッチング素子12と抵抗14との直列回路は、DCバスキャパシタ10とコンバータ20との間に接続されており、DCバスキャパシタ10の電荷を放電する放電回路である。

【 0 0 2 3 】

コンバータ20は、ブリッジダイオード9から出力され、DCバスキャパシタ10で平滑された電圧を変換する回路であって、昇圧コンバータである。コンバータ20は、入力側に正負の入力端子20a、20bと、出力側に正負の出力端子20c、20dを有している。入力端子20a及び出力端子20cが正側の電源ラインに接続され、入力端子20b及び出力端子20dが負側の電源ラインに接続されている。

【 0 0 2 4 】

コンバータ20はDCバスキャパシタ10と負荷17との間に接続されている。コンバータ20は、インダクタ21、スイッチング素子22、ダイオード23、及びキャパシタ24を有している。インダクタ21の一方の端子は入力端子20aに接続されており、インダクタ21の他方の端子はスイッチング素子22のドレイン端子及びダイオード23のアノード端子に接続されている。スイッチング素子22のドレイン端子は、インダクタ21の他方の端子とダイオード23のアノード端子との接続点に接続されている。スイッチング素子22のソース端子は、入力端子20b及び出力端子20dに接続されている。

【 0 0 2 5 】

ダイオード23のアノード端子は、インダクタ21の他方の端子とスイッチング素子2

10

20

30

40

50

2のドレイン端子との接続点に接続され、ダイオード23のカソード端子は、出力端子20c及びキャパシタ24の一方の端子に接続されている。キャパシタ24の一方の端子は出力端子20cに接続され、キャパシタ24の他方の端子は出力端子20dに接続されている。

【0026】

スイッチング素子22は、コントローラ100により制御される。コントローラ100から送信されるスイッチング信号がスイッチング素子22のゲート端子に入力されることで、スイッチング素子22のオン、オフが切り替わり、入力電圧が昇圧されて、負荷17に出力される。

【0027】

電流センサ15は、コンバータ20の出力端子20dに接続され、コンバータ20から負荷17への出力電流を測定するセンサである。電圧センサ16は、コンバータ20の入力端子20cと出力端子20dとの間に接続され、コンバータ20から負荷17への出力電圧を測定するセンサである。電流センサ15及び電圧センサ16の測定値はコントローラ100に出力される。

【0028】

負荷17について、例えば非接触給電システムを車両用バッテリーの非接触充電装置に適用する場合には、負荷17はバッテリーである。また、例えば非接触給電システムを走行中の車両への電力供給装置に適用する場合には、負荷17はモータである。

【0029】

負荷17がバッテリーである場合に、負荷17に必要な出力電圧はバッテリーの充電状態(SOC)によって決まる。そのため、負荷17への出力電圧を調整する機構として、コンバータ20が設けられている。また、非接触給電システムを走行中の車両への電力供給装置に適用する場合には、負荷17に出力する電力を地上側で制御することも考えられる、車両の負荷17であるモータに対して必要な電力の情報は車両側の情報である。そのため、車両から地上側の装置に対して無線等により、必要電力の情報を送信しなければならない。しかしながら、無線通信はノイズ等により阻害される可能性もある。また、一つの地上側コイルに対して、複数のコイルを車両側に配置する場合には、地上側で負荷17への出力電圧を制御しようとする、個別に制御できないという不都合が生じる。そのため、出力電圧を車両側で制御できるように、コンバータ20が設けられている。

【0030】

位相同期回路110は、ブリッジダイオード9の入力側の交流電圧を、電圧センサ8から取得しつつ、取得した交流電圧の周波数に応じてクロック信号を生成する。このとき、クロック信号の周波数は、交流電圧の周波数の2倍に設定される。また、位相同期回路110は、電圧センサ8から入力される入力信号に基づき、フィードバック制御を行い、入力信号と同期するようにクロック信号を生成し、コントローラ100に出力する。

【0031】

コントローラ100は、スイッチング素子12及びスイッチング素子22を駆動する制御回路である。コントローラ100は、位相同期回路110から入力されるクロック信号に基づいて、スイッチング素子12を駆動させるためのスイッチング信号を生成し、スイッチング素子12のゲート端子に出力する。また、コントローラ100は、電流センサ15及び電圧センサ16から負荷17への出力電力を取得しつつ、出力電力が負荷17への要求電力と一致するようフィードバック制御を行って、スイッチング素子22を駆動させる。

【0032】

ここで、本発明とは異なり、スイッチング素子12及び抵抗14を設けていない比較例に係る非接触給電システムの回路動作と、2次コイル6で発生する高調波について、図2及び図3を用いて説明する。図2は、比較例に係る非接触給電システムの回路図である。図3は、2次コイル6のコイル電流の特性(a)、ブリッジダイオード9の入力電圧の特性(b)、コンバータ20の入力電流の特性(c)、DCバスキャパシタ電圧(DCバス

10

20

30

40

50

電圧)の特性(d)、及び、2次コイル6の電圧の特性(e)をそれぞれ示したグラフである。

【0033】

図2に示すように、比較例に係る非接触給電システムは、本発明と比較して、スイッチング素子12及び抵抗14を設けておらず、位相同期回路110も設けていない。その他の構成は、本発明に係る非接触給電システムと同様である。なお、図2では、1次側の構成を省略した上で、図示している。

【0034】

例えば、DCバスキャパシタ10の電圧が+340Vの状態、非接触給電システムが動作しているとする。このとき、DCバス電圧は、340Vで一定の電圧値を保っている。2次コイル6の交流電流の波形は、図3(a)に示すような正弦波となる。2次コイル6の電流の極性が変わる時(交流電流がプラスからマイナス、又は、マイナスからプラスに変わる時)には、ブリッジダイオード9の極性が切り替わり、ブリッジダイオード9への入力電圧の波形は、図3(b)のような正負を交互に切り替えた矩形波となる。

10

【0035】

時刻 t_1 の時点で、ブリッジダイオード9のダイオード9a、9dが導通し、ダイオード9b、9cが遮断していたとすると、ブリッジダイオード9の入力電圧は+340Vとなる。そして、時刻 t_2 で、2次コイル6の電流の極性が切り替わると、ブリッジダイオード9の電流の導通方向が変わり、ダイオード9a、9dが遮断し、ダイオード9b、9cが導通する。そのため、時刻 t_2 で、ブリッジダイオード9の入力電圧は-340Vとなる。すなわち、時刻 t_2 で、DCバス電圧の2倍の電圧である680Vの電圧変化が、2次コイル6及び共振コンデンサ7の共振回路に印加されることになる。

20

【0036】

このような急激な電圧変化は、高い周波数成分で生じるため、2次コイル6に直列接続されたコンデンサ7では、高周波数成分の電圧変化による電圧降下はなく、高周波成分の電圧変化は2次コイル6に印加される。2次コイル6には、1次コイル5との磁気的な結合により交流電流が流れている。そのため、コイル間の磁気的な結合による交流電流が2次コイル6に流れている状態で、2次コイル6には、高周波成分の電圧変化による交流電流も流れる。そして、交流電流の傾きに比例した電圧が2次コイル6に生じる。2次コイル6の交流電圧が最大もしくは最少のところで、交流電流の流れる方向が正から負、又は、負から正へと切り替わる。

30

【0037】

図3(e)に示すように、2次コイル6の電圧波形は、2次コイル6の交流電圧波形の頂点において、DCバス電圧の2倍のステップ状の電圧変化を、2次コイル6の交流電圧に重畳された波形となる。交流電圧に重畳されるステップ状の電圧変化は高調波を含んでいるため、この大きな電圧変化によって、2次コイル6にノイズ(高調波ノイズ)が発生することになる。

【0038】

さらに、高調波ノイズの発生の原因となる電圧変化は、ブリッジダイオード9の極性が反転するときに、DCバスキャパシタ10に充電されている電圧の大きさに依存する。比較例では、図3(b)及び(d)に示すように、ブリッジダイオード9の極性が反転するタイミング(時刻 t_1 、 t_2 、 t_3)で、DCバスキャパシタ10は多くの電荷を蓄積しており、DCバスキャパシタ10の充電電圧が高くなっている。そして、時刻 t_1 、 t_2 、 t_3 における、ブリッジダイオード9の電圧変化は、DCバスキャパシタ10の充電電圧の2倍になり、2次コイル6の交流電流に重畳される。ゆえに、比較例では、2次コイル6に大きなノイズ(高調波ノイズ)が発生する。

40

【0039】

本発明に係る非接触給電システムでは、上記のような高調波を抑制するために、スイッチング素子12及び抵抗14を設けつつ、以下に説明するように回路を動作させている。

【0040】

50

図 4 A 及び図 4 B は、本発明に係る非接触給電システムの 2 次側回路の電圧特性、電流特性、及び、スイッチング信号の特性を説明するためのグラフである。図 4 A、4 B において、(a) は 2 次コイル 6 のコイル電流の特性を示し、(b) はブリッジダイオード 9 の入力電圧の特性を示し、(c) はスイッチング素子 2 2 のスイッチング信号の特性を示し、(d) はコンバータ 2 0 の入力電流の特性を示し、(e) はスイッチング素子 1 2 のスイッチング信号の特性を示し、(f) はスイッチング素子 1 2 に流れる電流の特性を示し、(g) は DC バスキャパシタ電圧 (DC バス電圧) の特性を示し、(h) 2 次コイル 6 の電圧の特性を示す。

【 0 0 4 1 】

2 次コイル 6 の入力電流は、図 4 A (a) に示すような交流波形となり、電流の流れる方向は、時刻 t_1 、 t_2 、 t_3 で反転する。2 次コイル 6 の入力電流がブリッジダイオード 9 に入力され、電圧センサ 8 で測定される電圧波形は図 4 A (b) のようになる。ブリッジダイオード 9 の入力電圧の波形は、2 次コイル 6 の入力電流と同様に、時刻 t_1 、 t_2 、 t_3 で正負を反転する。

10

【 0 0 4 2 】

位相同期回路 1 1 0 は、電圧センサ 8 の測定電圧の波形からクロック信号を生成する。クロック信号は、時刻 t_1 から時刻 t_2 までの時間 (時刻 t_2 から時刻 t_3 までの時間) を 1 周期とする。この周期 (クロック信号の周波数) は、2 次コイル 6 の電流の周波数に対して 2 倍になるように設定されている。

20

【 0 0 4 3 】

ブリッジダイオード 9 の出力電圧は DC バスキャパシタ 1 0 に印加され、DC バスキャパシタ 1 0 が充電される。DC バスキャパシタ 1 0 の電圧は電圧センサ 1 1 のより測定され、測定電圧はコントローラ 1 0 0 に入力される。

20

【 0 0 4 4 】

コントローラ 1 0 0 はスイッチング素子 1 2 を駆動させるスイッチング信号及びスイッチング素子 2 2 を駆動させるスイッチング信号を生成する。スイッチング素子 2 2 のスイッチング信号は図 4 A (c) に示すような矩形波となる。スイッチング素子 2 2 は、図 4 A (c) に示す波形のハイレベルでオン状態となり、ローレベルでオフ状態となる。ハイレベルの期間は、スイッチング素子 2 2 のオン期間となり、ローレベルの期間がオフ期間となる (以下、他のスイッチング信号も同様) 。

30

【 0 0 4 5 】

コンバータ 2 0 の入力側には、インダクタ 2 1 が接続されているため、図 4 A (d) に示すように、コンバータ 2 0 の入力電流は比較的、滑らかな一定値をとる。そのため、スイッチング素子 2 2 のオン、オフを切り替えたとしても、コンバータ 2 0 の入力側の電流は変わらないため、DC バスキャパシタ 1 0 の電荷の放電量を調整することはできない。

【 0 0 4 6 】

また、スイッチング素子 2 2 のオン期間を定めるデューティ比は、負荷 1 7 に必要な電圧により決まる。すなわち、スイッチング素子 2 2 のスイッチング信号の周波数やデューティ比は、負荷 1 7 側からの要求で定まるものであるため、DC バスキャパシタ 1 0 の電荷の放電用のスイッチとして用いることは難しい。

40

【 0 0 4 7 】

スイッチング素子 1 2 のスイッチング信号は図 4 B (e) に示すような矩形波となる。スイッチング素子 1 2 のスイッチング信号は、時刻 t_2 の経過後に立ち上がり (時刻 t_a)、時刻 t_3 の直前まで (時刻 t_b)、スイッチング素子 1 2 のオン期間となるような波形である。言い替えると、スイッチング素子 1 2 のスイッチング信号は、時刻 t_2 から半周期 (クロック信号の周期の半分) を経過した時点以降に立ち上がり、時刻 t_3 を経過するまでに立ち下がることで、半周期の経過した時点以降で、かつ、時刻 t_b までをオン期間としている。スイッチング信号のオン期間は、時刻 t_2 から時刻 t_3 までの間に限らず、時刻 t_1 から時刻 t_2 までの間にも、同様の周期で生成されている。

【 0 0 4 8 】

50

そして、時刻 t_a から時刻 t_b までのオン期間中、スイッチング素子 12 がオン状態になると、DC バスキャパシタ 10 はスイッチング素子 12 を介して抵抗 14 と導通されるため、DC バスキャパシタ 10 の電荷がスイッチング素子 12 を通じて放電され、抵抗 14 で消費される。そして、時刻 t_3 までに、スイッチング素子 12 はオフ状態に切り替わり、DC バスキャパシタ 10 の放電が終わる。これにより、DC バスキャパシタ 10 の電荷は、ブリッジダイオード 9 の極性の反転のタイミングまでに、スイッチング素子 12 を通じて放電される。

【0049】

DC バスキャパシタ 10 の電圧は、図 4 B (g) に示すように、スイッチング素子 12 のオン期間である時刻 t_a から t_b の間に大きく電圧降下して、ブリッジダイオード 9 の極性の切り替わりタイミングである時刻 t_3 には 30 V になっている。2 次コイル 6 に発生する電圧変動は 30 V の 2 倍の 60 V に抑えられるため (図 4 B (f))、高調波ノイズの発生を抑えることができる。

10

【0050】

上記のように、本発明は DC バスキャパシタ 10 に、放電用のスイッチング素子としてスイッチング素子 12 を接続し、ブリッジダイオード 9 の極性が切り替わるタイミングまでに、スイッチング素子 12 を通じて DC バスキャパシタ 10 の電荷を放電させている。これにより、DC バスキャパシタ 10 からの放電量をスイッチング素子 12 の導通時間によってコントロールすることができる。また、本発明は、ブリッジダイオード 9 の極性が切り替わるまでに (極性の切り替わりの直前に)、DC バスキャパシタ 10 を放電するので、ブリッジダイオード 9 の極性の切り替わりのタイミングで DC バスキャパシタ 10 の電圧を減少させることができる。そのため、ブリッジダイオード 9 の極性の切り替わりにおける 2 次コイルの電圧変動を減少させることができ、2 次コイルの高調波ノイズを抑制できる。

20

【0051】

また本発明は、クロック信号の周波数を電圧センサ 8 で測定された交流電圧の周波数の 2 倍にしてクロック信号を生成し、クロック信号と同期するようにスイッチング素子 12 のスイッチング信号を生成する。これにより、電圧センサ 8 の測定値から、ブリッジダイオード 9 の極性の反転するタイミングを把握することができる。またクロック信号とスイッチング信号とを同期させているので、コントローラ 100 の設計を容易にすることができる。

30

【0052】

また、本発明はクロック信号のクロックの終了 (時刻 t_1 、 t_2 、 t_3 に相当) の直前まで、DC バスキャパシタ 10 が放電するように、スイッチング素子 12 のオン期間を設定している。これにより、ブリッジダイオード 9 の極性の切り替わるタイミングにおいて、DC バスキャパシタ 10 が最も放電された状態にすることができる。よって、2 次コイル 6 の高調波を低減することができるようになる。

【0053】

なお、スイッチング素子 12、22 は、MOSFET に限らず、IGBT 等の半導体素子でもよい。スイッチング素子 12、22 に IGBT を用いた場合には、コレクタ端子が高電位側端子となり、エミッタ端子が低電位側端子となる。

40

【0054】

また、2 次側の共振回路は直列共振回路に限らず、並直列共振回路 (2 次コイル 6 にキャパシタを並列に接続し、2 次コイル 6 にキャパシタを直列に接続した回路) であってもよい。2 次側の共振回路を並直列共振回路とすることで、1 次コイル 5 と 2 次コイル 6 の相対位置がずれた際に出力電力の低下を防ぐことができる。

【0055】

上記のブリッジダイオード 9 が本発明の「整流器」に相当し、コントローラ 100 が本発明の「制御手段」に相当し、2 次コイル 6 が本発明の「受電コイル」に相当し、DC バスキャパシタ 10 が本発明の「平滑コンデンサ」に相当し、電圧センサ 8 が本発明の「第

50

「第 1 電圧測定手段」に相当し、電圧センサ 11 が本発明の「第 2 電圧測定手段」に相当する。

【0056】

《第 2 実施形態》

図 5 は、発明の他の実施形態に係る非接触給電システムの回路図である。本例では上述した第 1 実施形態に対して、スイッチング素子 12 及び抵抗 14 の代わりに、コンバータ 20 内のスイッチング素子で、DC バスカパシタ 10 を放電している点が異なる。これ以外の構成は上述した第 1 実施形態と同じであり、その記載を援用する。

【0057】

以下、本発明の他の実施形態に係る非接触給電システムの構成のうち、第 1 実施形態と異なる構成を説明する。コンバータ 20 は、スイッチング素子 25、インダクタ 26、ダイオード 27 及びキャパシタ 28 を有している。コンバータ 20 は昇降圧コンバータである。スイッチング素子 25 のドレイン端子はコンバータ 20 の正の入力端子 20a に接続されており、スイッチング素子 25 のソース端子はインダクタ 26 の一方の端子とダイオード 27 のカソード端子との接続点に接続されている。インダクタ 26 の一方の端子はスイッチング素子 25 のソース端子とダイオード 27 のカソード端子との接続点に接続されており、インダクタ 26 の他方の端子はコンバータ 20 の負の入力端子 20b 及びキャパシタ 28 の他方の端子に接続されている。

【0058】

ダイオード 27 のアノード端子はキャパシタ 28 の一方の端子及びコンバータ 20 の正の出力端子 20c に接続されており、ダイオード 27 のカソード端子はスイッチング素子 25 のソース端子とインダクタ 26 の一方の端子の接続点に接続されている。キャパシタ 28 の一方の端子はダイオード 27 のアノード端子及びコンバータ 20 の正の出力端子 20c に接続されており、キャパシタ 28 の他方の端子はコンバータ 20 の負の出力端子 20d に接続されている。

【0059】

次に、非接触給電システムの回路の動作を、図 6A 及び図 6B を用いて説明する。図 6A 及び図 6B は、本発明に係る非接触給電システムの 2 次側回路の電圧特性、電流特性、及び、スイッチング信号の特性を説明するためのグラフである。図 6A、6B において、(a) は 2 次コイル 6 のコイル電流の特性を示し、(b) はブリッジダイオード 9 の入力電圧の特性を示し、(c) はクロック信号を示し、(d) はスイッチング素子 25 のスイッチング信号の特性を示し、(e) はコンバータ 20 の入力電流の特性を示し、(f) は DC バスカパシタ電圧 (DC バス電圧) の特性を示し、(g) 2 次コイル 6 の電圧の特性を示す。

【0060】

2 次コイル 6 の入力電流は、図 6A (a) に示すような交流波形となり、電流の流れる方向は、時刻 t_1 、 t_2 、 t_3 で反転する。また、ブリッジダイオード 9 の極性も、時刻 t_1 、 t_2 、 t_3 で反転する (図 6A (b) 参照)。位相同期回路 110 は、図 6A (c) に示すように、時刻 t_1 、 t_2 、 t_3 で定まる周期のクロック信号を生成する。

【0061】

コントローラ 100 は、位相同期回路 110 のクロック信号と同期しつつ、時刻 t_1 、 t_2 、 t_3 を立ち下がりエッジとするスイッチング信号を生成する。スイッチング信号は、スイッチング素子 25 を駆動するための信号である。スイッチング信号は、時刻 t_1 の経過後、一定の期間をオフ期間としつつ、1 周期の途中から時刻 t_2 までをオン期間とする信号である。

【0062】

コンバータ 20 の入力電流は図 6B (e) のような断続的な電流波形となる。コンバータ 20 の入力側にはスイッチング素子 25 を設けているため、スイッチング素子 25 のオフ期間にはコンバータ 20 の入力電流がゼロになり、スイッチング素子 25 のオン期間に入力電流が流れる。

10

20

30

40

50

【 0 0 6 3 】

D Cバスキャパシタ10の電圧波形は、図6B(f)のような波形となる。D Cバスキャパシタ10は、コンバータ20の電流が流れていない期間に充電され、D Cバスキャパシタ10は、コンバータ20の電流が流れている期間に放電される。すなわち、スイッチング素子25のオン期間で、D Cバスキャパシタ10がコンバータ20と導通するため、D Cバスキャパシタ10の電荷が放電されて、コンバータ20の入力電流が流れる。そして、D Cバスキャパシタ10の電圧は、時間 t_1 、 t_2 、 t_3 で最少の値の35Vとなる。

【 0 0 6 4 】

時間 t_1 、 t_2 、 t_3 はブリッジダイオード9の極性の反転するタイミングであるため、D Cバス電圧の35Vの2倍である70Vの電圧変動が発生する。そして、ブリッジダイオード9の極性の反転に伴う電圧変動は、2次コイル6の交流電圧に重畳される。そのため、2次コイル6の電圧波形は、図6B(g)に示すように、交流波形に対して、時間 t_1 、 t_2 、 t_3 のタイミングで70Vのステップ電圧を重畳した形となる。本発明の2次コイル6の電圧波形は、第1実施形態に示した比較例1の2次コイル電圧波形と比較して、時間 t_1 、 t_2 、 t_3 の電圧変動を大幅に低減されている。これにより、高調波ノイズを大幅に低減することができる。

【 0 0 6 5 】

高調波ノイズを低減できるレベルは、ブリッジダイオード9の極性の反転時における、D Cバスキャパシタ10の電圧に依存している。そのため、D Cバスキャパシタ10の電圧をどの程度まで下げればよいのか、以下に説明する。

【 0 0 6 6 】

D Cバスキャパシタ10の平均電圧を V_{avg} とし、D Cバスキャパシタ10の最低電圧(ブリッジダイオード9の極性の反転時の電圧)を V_{min} とする。そして、D Cバスキャパシタ10の平均電圧に対する最小電圧の電圧比(V_{min}/V_{avg})と、2次コイル6の3次高調波の割合をプロットすると、図7のようなグラフとなる。図7は、電圧比(V_{min}/V_{avg})に対する2次コイル6の3次高調波の割合を示したグラフである。

【 0 0 6 7 】

図7に示すように、D Cバスキャパシタ10の最小電圧を下げるほど、高調波の割合も低減している。例えば、電圧比(V_{min}/V_{avg})が0.6の時には3次高調波の割合は約10%になり、大きなノイズ低減効果を得ることができる。その一方で、電圧比(V_{min}/V_{avg})が0.3以下の場合には、3次高調波の割合は、ほぼ一定値となり、高調波ノイズ低減効果は高まらない。そして、D Cバスキャパシタ10の電圧がゼロになると、コンバータ20の出力電圧が低下する。そのため、電圧比(V_{min}/V_{avg})は0.1以上から0.6以下の間(または0.1以上から0.3以下の間)になるように、設計するとよい。

【 0 0 6 8 】

次に、D Cバスキャパシタ10の静電容量について説明する。上記のとおり、コンバータ20の入力電流が流れることで、D Cバスキャパシタ10の電圧は低下する。低下させる電圧の大きさを最適にするためには、以下に説明するように、設計段階でD Cバスキャパシタ10の静電容量を適切な値にすることが求められる。

【 0 0 6 9 】

図8は、本発明に係る非接触給電システムの2次側回路の電圧特性及び電流特性を説明するためのグラフである。図8において、(a)はD Cバスキャパシタ10の入力電流の特性を示し、(b)はコンバータ20の入力電流の特性を示し、(c)はD Cバスキャパシタ10の入出力電流の特性を示し、(d)はD Cバスキャパシタ電圧(D Cバス電圧)の特性を示す。なお、(c)のグラフにおいて、プラスがD Cバスキャパシタ10への入力電流を、マイナスがD Cバスキャパシタ10からの出力電流を示す。

【 0 0 7 0 】

10

20

30

40

50

DCバスキャパシタ10には、図8(a)に示す波形の入力電流が入力される。コンバータ20の入力電流の波形は図8(b)で示され、時間 t_4 から時間 t_5 の期間で、コンバータ20の入力電流が流れている。なお、時間 t_4 から時間 t_5 までの期間はスイッチング素子25のオン期間に相当する。時間 t_4 から時間 t_5 までの期間、DCバスキャパシタ10はコンバータ20に電流を出力することで、放電しているため、図8(c)に示すような出力電流がDCバスキャパシタ10から出力される。そして、図8(d)に示すように、時間 t_4 から時間 t_5 までの期間、DCバスキャパシタ10の放電により、DCバスキャパシタ10の電圧は低下する。DCバスキャパシタ10の電圧は、ブリッジダイオード9の極性の反転のタイミング(時間 t_5)で最小値(V_{min})となる。

【0071】

DCバスキャパシタ10の電圧リプルの半分の電圧は、DCバスキャパシタ10の平均電圧(V_{avg})と最小電圧(V_{min})の電圧差($V_{avg} - V_{min}$)で表される。そして、時間 t_4 から時間 t_5 までの期間で降下するDCバスキャパシタ10の電圧は、電圧リプルの全体となるため、 $2 \cdot (V_{avg} - V_{min})$ で表される。

【0072】

DCバスキャパシタ10の静電容量を C_{dc} とすると、時間 t_4 から時間 t_5 までの間にDCバスキャパシタ10から出力される電荷(Q_3)の大きさは、キャパシタの電圧と電荷の関係式から式(1)で表される。

【数1】

$$Q_3 = C_{dc} \cdot 2 \cdot (V_{avg} - V_{min}) \quad (1)$$

【0073】

図8(a)~(c)に示すように、時間 t_4 から時間 t_5 までの期間、DCバスキャパシタ10には、図8(a)入力電流による電荷 Q_1 が流入しつつ、コンバータ20の入力電流(DCバスキャパシタ10からみると出力になる)により電荷 Q_2 が流出している。すなわち、DCバスキャパシタ10から実際に出力されている電荷(Q_3)は、電荷(Q_1)と電荷(Q_2)との差分となる。

【0074】

電荷 Q_1 は、図8(a)に示す電流波形を、時間 t_4 から時間 t_5 までの間で積分した値となる。DCバスキャパシタ10の入力電流は、ブリッジダイオード9により正弦波を全波整流した波形であり、時間 t_4 から時間 t_5 までの積分値は、全波整流した波形の一部分の面積(図8(a)の斜線部分)となる非接触給電システムの動作周波数(駆動周波数) F_{wcs} 、コンバータ20の出力電力を P_{out} 、コンバータ20のスイッチング周期を T_s 、コンバータ20のデューティ比を D とする。スイッチング周期 T_s は式(2)で示される。

【数2】

$$T_s = \frac{1}{2F_{wcs}} \quad (2)$$

【0075】

DCバスキャパシタ10の入力電流の平均値(I_{avg1})は式(3)で示される。

【数3】

$$I_{avg1} = \frac{P_{out}}{V_{avg}} \quad (3)$$

【0076】

DCバスキャパシタ10の入力電流は正弦波状であり、DCバスキャパシタ10の入力電流の最大値 (I_{max}) は式(4)で示される。

【数4】

$$I_{max} = \frac{\pi}{2} \cdot \frac{P_{out}}{V_{avg}} \quad (4)$$

【0077】

時間 t_4 から時間 t_5 までの正弦波の積分値は式(5)で表される。

【数5】

10

$$\int_0^{\pi D} \sin \theta = [-\cos(\pi \cdot D)]_0^{\pi D} = -\cos(\pi D) - (-\cos(0)) = 1 - \cos(\pi D) \quad (5)$$

【0078】

そして、式(4)及び式(5)を掛け合わせ、さらに1周期に換算するために ($T_s /$) を掛け合わせると、電荷 Q_1 は式(6)のように算出される。

【数6】

$$Q_1 = \frac{P_{out} T_s (1 - \cos(\pi D))}{2V_{avg}} \quad (6)$$

20

【0079】

電荷 Q_2 は、時間 t_4 から時間 t_5 までの時間にコンバータ20の入力電流の値を掛けた面積に相当する。コンバータ20のインダクタ26に流れる電流が一定として近似すると、コンバータ20の入力電流の平均値 (I_{avg2}) は式(7)で表される。

【数7】

$$I_{avg2} = \frac{P_{out}}{V_{avg}} \cdot \frac{1}{D} \quad (7)$$

30

【0080】

時間 t_4 から時間 t_5 までの時間は、 $D \cdot T_s$ で表される。そして、式(7)に時間 ($D \cdot T_s$) を掛け合わせると、電荷 Q_2 は式(8)のように算出される。

【数8】

$$Q_2 = \frac{DT_s P_{out}}{V_{avg} D} \quad (8)$$

40

【0081】

そして、電荷 Q_3 は電荷 Q_2 から電荷 Q_1 を差し引いた値となり、さらに、式(1)を用いると、DCバスキャパシタ10の静電容量 (C_{dc}) は式(9)のように算出される。

【数9】

$$C_{ds} = \frac{T_s P_{out} (1 + \cos(\pi D))}{4V_{avg} (V_{avg} - V_{min})} \quad (9)$$

50

【0082】

図7に示すとおり、高調波ノイズの低減効果は、電圧比 (V_{min} / V_{avg}) がゼロ ($V_{min} = 0$) より高く、0.6以下が好ましい。そして、高調波ノイズの低減の高い電圧比の範囲を、式(9)に代入すると、静電容量 (C_{dc}) の範囲が式(10)のように定まる。

【数10】

$$\frac{T_s P_{out} (1 + \cos(\pi D))}{4V_{avg}^2} < C_{ds} \leq \frac{5T_s P_{out} (1 + \cos(\pi D))}{8V_{avg}^2} \quad (10)$$

10

【0083】

静電容量 C_{dc} の設定する値にあたって、本発明の非接触給電システムでは、コンバータ20の出力電力 P_{out} を定格電力(最大電力)とする。出力電力 P_{out} を定格電力として、静電容量 C_{dc} の値を設定すると、最もノイズが大きくなる定格電力の時に、 V_{min} が適切な値になる。そして、出力電力 P_{out} が定格電力より下がって、コンバータ20の入力電流が低下した場合には、 V_{min} が上昇する。そのため、どの動作範囲でもDCバスキャパシタ10の電圧がゼロにならないため、コンバータ20の入力電流がゼロになることを防ぐことができる。

【0084】

上記のように、本発明はコンバータ20を昇圧用の変換回路で構成しつつ、コンバータ20に含まれるスイッチング素子25を、DCバスキャパシタ10の放電用のスイッチング素子として駆動させて、ブリッジダイオード9の極性が切り替わるタイミングまでに、スイッチング素子25を通じてDCバスキャパシタ10の電荷を放電させている。これにより、DCバスキャパシタ10からの放電量をスイッチング素子25の導通時間によってコントロールすることができる。また、本発明は、ブリッジダイオード9の極性の切り替わりにおける2次コイルの電圧変動を減少させることができ、2次コイルの高調波ノイズを抑制できる。

20

【0085】

なお、本発明の変形例として、コントローラ100は、電圧センサ11の測定電圧から、DCバスキャパシタ10の平均電圧 (V_{avg}) を測定し、ブリッジダイオード9の極性の反転時におけるDCバスキャパシタ10の電圧 (V_{min}) が平均電圧 (V_{avg}) の0.6倍になるように、スイッチング素子25のオン時間を設定してもよい。例えば、時間 t_3 までのスイッチング素子25のオン期間を調整する際には、コントローラ100は、スイッチング素子25のオフ期間中に立ち上がるDCバスキャパシタ10の電圧から平均電圧 (V_{avg}) を演算する。または、コントローラ100は、時間 t_3 より前の、DCバスキャパシタ10の電圧の波形から平均電圧 (V_{avg}) を演算する。DCバスキャパシタ10の電圧のピーク値から時刻 t_3 までに降下する電圧変化量は、スイッチング素子25のオン時間に対応する。そのため、コントローラ100は、平均電圧 (V_{avg}) に対して降下させる電圧変化量が大いほど、スイッチング素子25のオン時間を長くなるように、スイッチング信号を生成する。また、コントローラ100は、コンバータ20の入力電流をフィードバック制御して、電圧 (V_{min}) を平均電圧 (V_{avg}) の0.6倍とするように、制御してもよい。これにより、変形例に係る非接触給電システムは、2次コイル6の高調波ノイズを低減できる。なお、電圧 (V_{min}) の目標値は、必ずしも平均電圧 (V_{avg}) の0.6倍とする必要はなく、平均電圧 (V_{avg}) に所定の係数(1より小さい正の値)を乗じた値とすればよい。

30

40

【0086】

なお、本実施形態ではコンバータ20を昇圧コンバータとした場合を一例として説明したが、コンバータ20が降圧コンバータであってもよい。コンバータ20を降圧コンバータで構成することで、昇圧コンバータの場合と同様に、コンバータ20の入力電流を周期的に変化させることができ、2次コイル6の高調波ノイズを低減できる。また、負荷17

50

への出力電圧がDCバスキャパシタ10の電圧よりも低い場合にはコンバータ20の効率を高めることができる。

【0087】

またコンバータ20が昇降圧コンバータであることで、コンバータ20の入力にスイッチング素子25が直列に接続されており、入力電流を断続的にすることができる。入力電流が断続的になっているので、ブリッジダイオード9の入力電流の切り替わりタイミングの直前だけに、選択的にDCバスキャパシタ10から電荷を引き抜くことができ、ブリッジダイオード9の入力電流の切り替わりタイミングにおけるDCバスキャパシタ10の電圧を低減できる。これにより、2次コイル6に発生する電圧ステップを低減でき、結果的に2次コイル6の高調波を低減することができる。さらに、2次コイル6の受電電圧と負荷17の電圧とが異なる場合、負荷17にあわせて出力する電圧を調節できる。

10

【0088】

なお、図6A、6B及び図8に示す動作波形は、出力電力 P_{out} を24kWとし、DCバスキャパシタ10の平均電圧 V_{avg} を320Vとし、スイッチング素子25のスイッチング信号のデューティ比 D を0.45とし、非接触給電システムの動作周波数 F_{cs} を85kHzとする条件において、 V_{min}/V_{avg} の値がおおよそゼロとし、DCバスキャパシタ10の容量 C_{dc} を0.4 μ Fでとしたときのシミュレーション結果である。

【0089】

《第3実施形態》

本発明の他の実施形態に係る非接触給電システムを説明する。本例では上述した第1実施形態に対して、スイッチング素子25のスイッチング信号が異なる。これ以外の構成は上述した第2実施形態と同じであり、その記載を援用する。

20

【0090】

第2実施形態に係る非接触給電システムでは、コンバータ20の出力電圧が変換すると、コンバータ20の入力電流も変化するため、DCバスキャパシタ10の電圧(V_{min})が変化する。そして、電圧(V_{min})の変化に伴い、2次コイル6の高調波ノイズの大きさが変化する。本実施形態では、コンバータ20の出力電圧が変化しても、2次コイル6の高調波ノイズの変化量を抑制できるように、以下のように制御している。

【0091】

本発明の非接触給電システムの回路の動作を、図9を用いて説明する。図9は、本発明に係る非接触給電システムの2次側回路の電圧特性、電流特性、及び、スイッチング信号の特性を説明するためのグラフである。図9において、(a)は2次コイル6のコイル電流の特性を示し、(b)はブリッジダイオード9の入力電圧の特性を示し、(c)はスイッチング素子25のスイッチング信号の特性を示し、(d)はコンバータ20の入力電流の特性を示し、(e)はDCバスキャパシタ電圧(DCバス電圧)の特性を示し、(f)2次コイル6の電圧の特性を示す。

30

【0092】

スイッチング素子25のスイッチング信号は、図9(c)のような波形となる。スイッチング信号は、クロック信号の1周期に対して、複数のオン時間を含んでいる。図9(c)の例では、スイッチング信号は1周期あたり2つのオン時間を含んでいる。2つのオン時間の間には、オフ時間が含まれている。時刻 t_2 から t_3 までの周期において、2つのオン時間のうち前のオン時間は時刻 t_a (時刻 t_2 の後の時間)から時刻 t_b までの時間であり、後のオン時間は時刻 t_c から時刻 t_3 までの時間である。そして、時刻 t_b から時刻 t_c までの時間がオフ時間となる。また、前のオン時間の長さは、後のオン時間の長さより短い。すなわち、スイッチング信号は、時刻 t_1 、 t_2 、 t_3 を立ち下がりエッジとするオン時間のパルスと、時刻 t_1 、 t_2 、 t_3 の各パルス間に、追加のオン時間のパルスを含んでいる。そして、コンバータ20は、図9(c)のスイッチング信号により駆動する。

40

【0093】

50

コンバータ20の入力電流は図9(d)のような電流は波形となり、スイッチング信号のオン状態に同期して流れる。このとき、コンバータ20の入力電流が大きいほどコンバータ20の出力電流は大きくなる。DCバスキャパシタ10の降下電圧はスイッチング信号のオン時間の長さに応じて決まる。そのため、コンバータ20の入力電流を大きくして、コンバータ20の出力電流を大きくした分、DCバスキャパシタ10の降下電圧が大きくなる。

【0094】

DCバスキャパシタ10の電圧は図9(e)のような波形となる。スイッチング素子25のオン状態である、時刻 t_a から時刻 t_b までの時間では、DCバスキャパシタ10の電圧が100V降下し、時刻 t_b から時刻 t_c までの時間では、DCバスキャパシタ10の電圧が600V降下している。DCバスキャパシタ10の降下電圧の合計は、700Vとなる。DCバスキャパシタ10に許容される電圧を650Vとすると、DCバスキャパシタ10の降下電圧はDCバスキャパシタ10の許容電圧(650V)を超えている。

10

【0095】

本実施形態とは異なり、スイッチング信号が、時間 t_1 、 t_2 、 t_3 で示す1周期あたり1つのオン時間のパルスを含むような信号であり、さらに、700Vの降下電圧を得るようにオン時間が設定された場合には、時間 t_1 、 t_2 、 t_3 のDCバスキャパシタ10の電圧がゼロになってしまう。そして、DCバスキャパシタ10の電圧がゼロになると、コンバータ20は入力電流を取れなくなるため、コンバータ20出力電力が低下する。

【0096】

一方、本実施形態では、1周期あたりのオン時間のパルスが複数になるようにスイッチング信号が生成されているため、1周期あたりのDCバスキャパシタ10の降下電圧が、複数のパルスに応じて分散され、DCバスキャパシタ10の電圧リプルの幅が小さくなり、電圧リプルの大きさが650V以下に抑えられている。そのため、DCバスキャパシタ10の電圧がゼロにならず、コンバータ20の出力低下が抑制される。

20

【0097】

また、本実施形態において、時刻 t_a から時刻 t_b までのパルス信号の幅(本発明の「第1オン期間」の長さに相当)が、時刻 t_b から時刻 t_c までのパルス信号の幅(本発明の「第2オン期間」の長さに相当)以下に設定されている。そのため、DCバスキャパシタ10の電圧が、時刻 t_b から時刻 t_c までのパルス信号の立ち下がり時点で、最も低くすることができるため、高調波ノイズを抑制できる。

30

【0098】

なお、スイッチング信号の波形について、オン期間のパルスの数は、1周期あたりに2つに限ることはなく、3つ以上であってもよい。これにより、DCバスキャパシタ10の電圧リプルの幅をさらに小さくすることができ、より大電力に対応できる。

【0099】

また、本発明において、DCバスキャパシタ10の静電容量(C_{dc})の大きさを決める際には、第2実施形態で示した方法で、高調波ノイズが問題とならないような最適な静電容量(C_{dc})を設定する。このとき、スイッチング信号が1周期あたりに1つのオン期間のパルスを含むことを前提として、静電容量(C_{dc})の最適値を演算する。これにより、コンバータ20の所定の出力範囲では、コンバータ20が、1周期あたりに1つのパルスを含むスイッチング信号で駆動したとしても、高調波ノイズは許容値以下に抑制される。そして、コンバータ20の出力電力が、所定の出力範囲を超える場合には、本実施形態で示した方法の下、コントローラ100が、1周期あたり複数のパルスを含むスイッチング信号でコンバータ20を駆動させることで、DCバスキャパシタの電圧がゼロにならないようにしつつ、高調波ノイズを低く保ったまま、出力電力を増加させることができる。

40

【0100】

《第4実施形態》

図10は、発明の他の実施形態に係る非接触給電システムの回路図である。本例では上

50

述した第2実施形態に対して、コンバータの構成及びコンバータの制御の一部が異なる。これ以外の構成及び制御は上述した第2実施形態と同じであり、第1～第3実施形態の記載を適宜、援用する。

【0101】

以下、本発明の実施形態に係る非接触給電システムの構成のうち、第2実施形態と異なる構成を説明する。コンバータ30は、スイッチング素子31、33、ダイオード32、インダクタ34、逆阻止型スイッチング素子35、36、キャパシタ37を有している。

【0102】

図11を用いて、逆阻止型スイッチング素子35、36の構成を説明する。図11は逆阻止型スイッチング素子35、36の回路の例を示している。逆阻止型スイッチング素子35、36は、IGBT等の半導体素子等により構成されている。逆阻止型スイッチング素子35、36は、一方向のみの電流を導通して、逆方向の電流を導通しない素子である。例えば、図11(a)に示すように、逆阻止型スイッチング素子35は、ダイオード35a、35d及びスイッチング素子35b、35cを有する。ダイオード35aとスイッチング素子35bは、電流の導通方向を同じ方向にして、直列に接続されている。ダイオード35dとスイッチング素子35cは、電流の導通方向を同じ方向にして、直列に接続されている。そして、ダイオード35aとスイッチング素子35bの直列回路と、ダイオード35dとスイッチング素子35cの直列回路が、互いに電流の導通方向を逆向きにしつつ、並列に接続されている。このような回路において、コントローラ100は、スイッチング素子35cをオフ状態で維持しつつ、スイッチング素子35bのオン、オフを切り替えることで、一方向のみの電流の導通及び遮断を切り替えつつ、他方向の電流を遮断する。なお、逆阻止型スイッチング素子35の回路は、図11(a)に示す回路に限らず、図11(b)、(c)に示す回路でもよく、他の回路でもよい。また、逆阻止型スイッチング素子35、36は、図11(a)～図11(c)に示すような複数の回路素子で構成する必要はなく、単一の素子でもよい。また、逆阻止型スイッチング素子35、36にMOSFETのような高速な素子を使うことで、逆阻止型IGBTよりもスイッチング損失を減らすことができる。

10

20

【0103】

図10では、図11に示したように逆阻止型スイッチング素子35、36の回路を、1つのトランジスタ(IGBT)の回路記号で表している。そして、図10に示す逆阻止型スイッチング素子35、36のコレクタ端子は、電流の導通方向で正側の端子となり、逆阻止型スイッチング素子35、36のエミッタ端子が電流の導通方向で負側の端子となる。

30

【0104】

スイッチング素子31のドレイン端子はコンバータ30の正の入力端子30aに接続されており、スイッチング素子31のソース端子はインダクタ34の一方の端子とダイオード32のカソード端子との接続点に接続されている。ダイオード32のアノード端子はコンバータ30の負の入力端子30bに接続されている。

【0105】

インダクタ34の一方の端子はスイッチング素子31のソース端子とダイオード27のカソード端子との接続点に接続されており、インダクタ26の他方の端子はスイッチング素子33のドレイン端子に接続されている。スイッチング素子33のドレイン端子は、逆阻止型スイッチング素子35のコレクタ端子と逆阻止型スイッチング素子36のエミッタ端子との接続点に接続されており、スイッチング素子33のソース端子はキャパシタ37の他方の端子及びコンバータ30の負の出力端子30dに接続されている。

40

【0106】

逆阻止型スイッチング素子35のエミッタ端子は、スイッチング素子31のドレイン端子及びコンバータ30の正の入力端子30aに接続されており、逆阻止型スイッチング素子35のコレクタ端子は、逆阻止型スイッチング素子36のコレクタ端子、インダクタ34の他方の端子、及びスイッチング素子33のドレイン端子に接続されている。

50

【0107】

逆阻止型スイッチング素子36のエミッタ端子は、コンバータ30の正の出力端子30c及びキャパシタ37の一方の端子に接続されており、逆阻止型スイッチング素子36のコレクタ端子は、逆阻止型スイッチング素子35のコレクタ端子、インダクタ34の他方の端子、及びスイッチング素子33のドレイン端子に接続されている。キャパシタ37の一方の端子はコンバータ30の正の出力端子30cに接続されており、キャパシタ38の他方の端子はコンバータ30の負の出力端子30dに接続されている。

【0108】

次に、非接触給電システムの回路の動作を、図12A及び図12Bを用いて説明する。図12A及び図12Bは、本発明に係る非接触給電システムの2次側回路の電圧特性、電流特性、及び、スイッチング信号の特性を説明するためのグラフである。図12A、12Bにおいて、(a)は2次コイル6のコイル電流の特性を示し、(b)はブリッジダイオード9の入力電圧の特性を示し、(c)はDCバスキャパシタ電圧(DCバス電圧)の特性を示し、(d)はインダクタ34の電圧の特性を示し、(e)はスイッチング素子31、33のスイッチング信号の特性を示し、(f)は逆阻止型スイッチング素子35のスイッチング信号の特性を示し、(g)は逆阻止型スイッチング素子36のスイッチング信号の特性を示し、(h)はコンバータ30の入力電流の特性を示す。

10

【0109】

2次コイル6の入力電流は、図12A(a)に示すような交流波形となり、電流の流れる方向は、時刻 t_1 、 t_2 、 t_3 で反転する。また、ブリッジダイオード9の極性も、時刻 t_1 、 t_2 、 t_3 で反転する(図12A(b)参照)。位相同期回路110は、時刻 t_1 、 t_2 、 t_3 で定まる周期のクロック信号を生成し、コントローラ100に出力する。

20

【0110】

コントローラ100は、位相同期回路110のクロック信号と同期しつつ、時刻 t_1 、 t_2 、 t_3 を立ち下がりエッジとするスイッチング素子31、33のスイッチング信号を生成し、逆阻止型スイッチング素子35及び逆阻止型スイッチング素子36のスイッチング信号をそれぞれ生成する。スイッチング素子31、33のスイッチング信号は図12B(e)に示すような波形になる。スイッチング素子31のスイッチング信号とスイッチング素子33のスイッチング信号は同じ波形である。そのため、スイッチング素子31のオン期間とスイッチング素子31のオフ期間が対応し、スイッチング素子31のオフ期間とスイッチング素子31のオフ期間が対応するように、言い替えると、スイッチング素子31、33のそれぞれのオン期間同士及びオフ期間同士が同期するように、スイッチング素子31、33は駆動する。

30

【0111】

スイッチング素子31、33が、図12B(e)に示すスイッチング信号で駆動すると、スイッチング信号のオン期間で、DCバスキャパシタ10とインダクタ34との間が導通し、エネルギーがインダクタ34に蓄積される。そして、スイッチング素子31、33のスイッチング信号で示されるオン期間の長さを調整することで、インダクタ34に蓄積されるエネルギーが調整される。

【0112】

ダイオード32は、スイッチング素子31、33のオフ期間に、インダクタ34の電流を還流させるためのダイオードである。スイッチング素子31、33がターンオフすると、インダクタ34に蓄積されたエネルギーは、インダクタ34の他方の端子から放出される。インダクタ34の他方の端子には、スイッチング素子33が接続されているが、スイッチング素子33はオフ状態のため、インダクタ34のエネルギーは逆阻止型スイッチング素子35、36の接続点に向かう。そして、逆阻止型スイッチング素子35がオンの状態である場合には、インダクタ34のエネルギーはコンバータ30の入力端子側に放出され、放出されるインダクタ34のエネルギー量は、逆阻止型スイッチング素子35のオン期間で調整される。また、逆阻止型スイッチング素子36がオンの状態である場合には、インダクタ34のエネルギーはコンバータ30の出力端子側に放出され、放出されるイン

40

50

ダクタ 3 4 のエネルギー量は、逆阻止型スイッチング素子 3 6 のオン期間で調整される。

【 0 1 1 3 】

逆阻止型スイッチング素子 3 5、3 6 のスイッチング信号は、図 1 2 B (f) (g) のようになる。逆阻止型スイッチング素子 3 5 のスイッチング信号は、スイッチング素子 3 1、3 3 のオン期間 (時間 t_c から時間 t_3 までの間) を、逆阻止型スイッチング素子 3 5 のオフ期間としつつ、スイッチング素子 3 1、3 3 のオフ期間 (時間 t_2 から時間 t_c までの間) 内に、逆阻止型スイッチング素子 3 5 のオン期間 (時間 t_a から時間 t_b までの間) を含んでいる。

【 0 1 1 4 】

逆阻止型スイッチング素子 3 6 のスイッチング信号は、スイッチング素子 3 1、3 3 のオン期間 (時間 t_c から時間 t_3 までの間) を逆阻止型スイッチング素子 3 6 のオフ期間とする。加えて、逆阻止型スイッチング素子 3 6 のスイッチング信号は、スイッチング素子 3 1、3 3 のオフ期間 (時間 t_2 から時間 t_c までの間) 内に、逆阻止型スイッチング素子 3 6 のオン期間 (時間 t_2 から時間 t_a までの間、及び、時間 t_b から時間 t_c までの間) を含ませて、かつ、スイッチング素子 3 1、3 3 のオフ期間内に、逆阻止型スイッチング素子 3 5 のオフ期間を逆阻止型スイッチング素子 3 6 のオン期間 (時間 t_2 から時間 t_a までの間、及び、時間 t_b から時間 t_c までの間) とする。

【 0 1 1 5 】

すなわち、スイッチング素子 3 1、3 3 のオン期間は、逆阻止型スイッチング素子 3 5、3 6 のオフ期間となる。また、スイッチング素子 3 1、3 3 のオフ期間には、逆阻止型スイッチング素子 3 5 及び逆阻止型スイッチング素子 3 6 のうち、一方の逆阻止型スイッチング素子 3 5、3 6 がオン期間となり、他方の逆阻止型スイッチング素子 3 5、3 6 はオフ期間となる。

【 0 1 1 6 】

逆阻止型スイッチング素子 3 5 がオン状態のときには (時間 t_a から時間 t_b までの間)、スイッチング素子 3 1、3 3 及び逆阻止型スイッチング素子 3 6 はオフ状態になっている。インダクタ 3 4 に蓄積されたエネルギーがコンバータ 3 0 の入力側に放出される際、スイッチング素子 3 1、3 3 がオフ状態になっているため、インダクタ 3 4 の一方の端子 (ダイオード 3 2 側の端子) はコンバータ 3 0 の負の入力端子の電位をとり、インダクタ 3 4 の他方の端子 (スwitching素子 3 3 側の端子) はコンバータの入力端子の電位をとる。これにより、インダクタ 3 4 のエネルギーがコンバータ 3 0 の入力側に放出される。

【 0 1 1 7 】

逆阻止型スイッチング素子 3 6 がオン状態のときには (時間 t_2 から時間 t_a までの間、及び、時間 t_b から時間 t_c までの間)、スイッチング素子 3 1、3 3 及び逆阻止型スイッチング素子 3 5 はオフ状態になっている。インダクタ 3 4 に蓄積されたエネルギーがコンバータ 3 0 の出力側に放出される際、スイッチング素子 3 1、3 3 がオフ状態になっているため、インダクタ 3 4 の一方の端子 (ダイオード 3 2 側の端子) はコンバータ 3 0 の負の入力端子の電位をとり、インダクタ 3 4 の他方の端子 (スwitching素子 3 3 側の端子) は正の入力端子の電位をとる。これにより、インダクタ 3 4 のエネルギーがコンバータ 3 0 の出力側に放出される。

【 0 1 1 8 】

また、逆阻止型スイッチング素子 3 5、3 6 が逆方向に電流を流さない素子で構成されているので、いずれか一方の逆阻止型スイッチング素子 3 5、3 6 がターンオンしたときに、コンバータ 3 0 の入力端子 3 0 a と出力端子 3 0 c との間がショート状態になるのを防ぐことができる。

【 0 1 1 9 】

コントローラ 1 0 0 は、電流センサ 1 5 及び電圧センサ 1 6 コンバータ 3 0 の出力電力を監視し、出力電力に応じて逆阻止型スイッチング素子 3 5 のオン期間を調整する。コントローラ 1 0 0 は、出力電力を下げる場合には、出力電力の低下幅が大きいほど、逆阻止

10

20

30

40

50

型スイッチング素子 35 のオン期間を長くする。これにより、インダクタ 34 のエネルギーがコンバータ 30 から出力されないため、出力電力が低下する。

【0120】

コンバータ 30 の入力電流は、図 12 B (h) のような波形となる。時刻 t_c から時刻 t_3 までの期間は、スイッチング素子 31、33 がオン状態となり、インダクタ 34 にエネルギーが蓄積する期間であり、コンバータ 30 には流入するように入力電流が流れる。一方、時刻 t_a から t_b の期間は、逆阻止型スイッチング素子 35 がオン状態となり、インダクタ 34 に蓄積されたエネルギーがコンバータ 30 の入力側に放出する期間であり、コンバータ 30 から逆流するように入力電流が流れる。

【0121】

DC バスキャパシタ 10 の電圧波形は、図 12 A (c) のような波形となる。時刻 t_c から t_3 までの間に、DC バスキャパシタ 10 からコンバータ 30 の入力側に電流が流れるため、DC バスキャパシタ 10 には、約 600 V の電圧降下が発生する。そして、ブリッジダイオード 9 の極性の反転のタイミングである時刻 t_3 で、DC バスキャパシタ 10 の電圧は 35 V に低減される。そのため、時刻 t_3 では、図 12 A (b) に示すように、ブリッジダイオード 9 の入力電圧変動を、35 V の 2 倍である 70 V に抑制することができる。また、図 12 A (d) に示すように、2 次コイル 6 の電圧変動も 70 V に抑制できる。これにより、高調波ノイズを低減できる。

【0122】

ところで、コンバータ 30 の動作中にコンバータ 30 の出力電力が低下した場合には、DC バスキャパシタ 10 からコンバータ 30 に流れる電流が低下し、DC バスキャパシタ 10 の電圧降下が小さくなる。そして、ブリッジダイオード 9 の極性反転のタイミングで、DC バスキャパシタ 10 の電圧が高い状態を保っている場合には、2 次コイル 6 の高調波ノイズが大きくなってしまふ。

【0123】

本発明では、図 12 B (h) に示すように、時刻 t_a から時刻 t_b の間で、コンバータ 30 の入力端子から DC バスキャパシタ 10 に向かって電流が逆流するため、図 12 A (c) に示すように、DC バスキャパシタ 10 の電圧は大きく上昇している。そのため、コンバータ 30 の出力電力が低下した場合でも、DC バスキャパシタ 10 の電圧リップルを大きくすることができ、DC バスキャパシタ 10 の電圧降下の幅を大きくすることができる。そして、ブリッジダイオード 9 の極性反転のタイミングである時刻 t_3 において、DC バスキャパシタ 10 の電圧が低い状態となるため、2 次コイル 6 の高調波ノイズが抑制される。これにより、コンバータ 30 の出力電力が低下した場合にも、高調波ノイズの低減の効果を得ることができる。

【0124】

上記のように、本発明はコンバータ 30 に含まれるスイッチング素子 31、33 を、DC バスキャパシタ 10 の放電用のスイッチング素子として駆動させて、ブリッジダイオード 9 の極性が切り替わるタイミングまでに、スイッチング素子 31、33 を通じて DC バスキャパシタ 10 の電荷を放電させている。これにより、DC バスキャパシタ 10 からの放電量をスイッチング素子 31、33 の導通時間によってコントロールすることができる。また、本発明は、ブリッジダイオード 9 の極性の切り替わりにおける 2 次コイル 6 の電圧変動を減少させることができ、2 次コイル 6 の高調波ノイズを抑制できる。

【0125】

また本発明は、インダクタ 34 をスイッチング素子 31、33 に接続している。これにより、スイッチング素子 31、33 によって、DC バスキャパシタ 10 からインダクタ 34 に蓄積させるエネルギー量を調節できる。また蓄積したエネルギーをコンバータ 30 の出力電力に利用することができるため、回路の効率を上げることができる。

【0126】

また本発明は、スイッチング素子 31、33 を、コンバータ 30 の正の入力端子 30 a から負の出力端子 30 d に直列に接続しているで、スイッチング素子 31、33 のオン、

10

20

30

40

50

オフの切り替えによってインダクタ34に蓄積させるエネルギー量を調節できる。また、本発明はダイオード32、インダクタ34、及び逆阻止型スイッチング素子35を、コンバータ30の負の入力端子30bから正の入力端子30aに直列に接続しているため、逆阻止型スイッチング素子35によってインダクタ34に蓄積されているエネルギーのうち、コンバータ30入力側に逆流させる量を調節することができる。

【0127】

また本発明はダイオード32、インダクタ34、及び逆阻止型スイッチング素子36を、コンバータ30の負の入力端子30bから正の出力端子30cに直列に接続しているため、逆阻止型スイッチング素子36によってインダクタ34に蓄積されているエネルギーのうち、コンバータ30の出力側に放出させる量を調節することができる。

10

【0128】

本発明において、DCバスキャパシタ10の静電容量(C_{dc})の大きさを決める際には、第2実施形態で示した方法で、コンバータ30の所定の出力範囲において、高調波ノイズが問題とならないような最適な静電容量(C_{dc})を設定する。そして、コンバータ30の出力電力が、所定の出力範囲より低くなる場合には、本実施形態の方法で、コンバータ30の入力端子からDCバスキャパシタ10へ電流を戻すことによって、高調波ノイズを低く保ったまま出力電力を減少させることができる。

【0129】

また、本発明において、コントローラ100は、第3実施形態のように、1周期あたりのパルスを追加して、1周期あたりに複数のパルスを含むスイッチング素子31、33のスイッチング信号を生成し、コンバータ30を駆動させてもよい。複数のパルスの期間(初めのパルスの立ち上がりのタイミングから、最後のパルスの立ち下がりまでの期間)において、逆阻止型スイッチング素子35は常にオフ状態となり、逆阻止型スイッチング素子36は、スイッチング素子31、33のオフ期間で、オン状態となる。これにより、コンバータ30の入力電流のパルス幅が短くなるため、DCバスキャパシタ10に発生する電圧リップルが小さくなる。そして、DCバスキャパシタ10の電圧がゼロになることを防ぎつつ、コンバータ30の出力電力が高くなるように制御できる。

20

【0130】

また本発明において、上記のように第3実施形態のような追加パルスを用いて制御する際には、DCバスキャパシタ10の静電容量 C_{dc} を必要な出力電力範囲の中間値を用いて計算する。また、静電容量 C_{dc} の計算に使った出力電力よりも、実際の出力電力を減らしたい場合は、逆阻止型スイッチング素子35のスイッチング信号に含まれるパルス幅を増やし、実際の出力電力を増やしたい場合は、逆阻止型スイッチング素子35をオフ状態にしつつ、スイッチング素子31、33のオン期間のパルス幅を上記のように分割する(追加パルスを加える)ことによって行う。これにより、コンバータ30がより幅広い受電電力範囲に対応できるようになる。

30

【0131】

上記のスイッチング素子31が本発明の「第1スイッチング素子」に相当し、スイッチング素子33が本発明の「第2スイッチング素子」に相当し、逆阻止型スイッチング素子35が本発明の「第1逆阻止型スイッチング素子」に相当し、逆阻止型スイッチング素子36が本発明の「第2逆阻止型スイッチング素子」に相当する。

40

【0132】

《第5実施形態》

図13は、発明の他の実施形態に係る非接触給電システムの回路図である。本例では上述した第4実施形態に対して、コンバータの構成及びコンバータの制御の一部が異なる。これ以外の構成及び制御は上述した第4実施形態と同じであり、第1～第4実施形態の記載を適宜、援用する。

【0133】

以下、本発明の実施形態に係る非接触給電システムの構成のうち、第4実施形態と異なる構成を説明する。コンバータ40は、結合インダクタ(トランス)41、スイッチング

50

素子 4 2、ダイオード 4 3、逆阻止型スイッチング素子 4 4、4 5、キャパシタ 4 6 を有している。結合インダクタ 4 1 は、磁氣的に結合可能なコイル 4 1 a 及びコイル 4 1 b を有している。コイル 4 1 a 及びコイル 4 1 b の巻線方向は互いに逆向きになっている。

【0134】

コイル 4 1 a の一方の端子はコンバータ 4 0 の正の入力端子 4 0 a に接続されており、コイル 4 1 b の他方の端子はスイッチング素子 4 2 のドレイン端子に接続されている。コイル 4 1 b は一方の端子は、逆阻止型スイッチング素子 4 4 のコレクタ端子と逆阻止型スイッチング素子 4 5 のエミッタ端子との接続点に接続されており、コイル 4 1 b の他方の端子はダイオード 4 3 のカソード端子に接続されている。

【0135】

スイッチング素子 4 2 のソース端子は、コンバータ 4 0 の正の入力端子 4 0 a に接続されている。ダイオード 4 3 のカソード端子は、スイッチング素子 4 2 のソース端子、キャパシタ 4 6 の他方の端子、及びコンバータ 4 0 の出力端子 4 0 d に接続されている。

【0136】

逆阻止型スイッチング素子 4 4 のエミッタ端子は、コイル 4 1 a の一方の端子及びコンバータ 4 0 の正の入力端子 4 0 a に接続されており、逆阻止型スイッチング素子 4 4 のコレクタ端子は、逆阻止型スイッチング素子 4 5 のコレクタ端子及びコイル 4 1 b の一方の端子に接続されている。

【0137】

逆阻止型スイッチング素子 4 5 のエミッタ端子は、コンバータ 3 0 の正の出力端子 4 0 c 及びキャパシタ 4 6 の一方の端子に接続されており、逆阻止型スイッチング素子 4 5 のコレクタ端子は、逆阻止型スイッチング素子 4 4 のコレクタ端子及びコイル 4 1 b の他方の端子に接続されている。キャパシタ 4 6 の一方の端子はコンバータ 3 0 の正の出力端子 4 0 c に接続されており、キャパシタ 4 6 の他方の端子はコンバータ 4 0 の負の出力端子 4 0 d に接続されている。

【0138】

本発明の非接触給電システムの回路の動作は、第 4 実施形態に係る非接触給電システムの回路の動作と同様である。スイッチング素子 4 2 のスイッチング信号は、第 4 実施形態に係るスイッチング素子 3 1、3 3 のスイッチング信号と同様である。また、逆阻止型スイッチング素子 4 4 のスイッチング信号は、逆阻止型スイッチング素子 3 5 のスイッチング信号と同様であり、逆阻止型スイッチング素子 4 5 のスイッチング信号は、逆阻止型スイッチング素子 3 6 のスイッチング信号と同様である。

【0139】

上記のように、本発明はコンバータ 4 0 に含まれるスイッチング素子 4 2 を、DC バスキャパシタ 1 0 の放電用のスイッチング素子として駆動させて、ブリッジダイオード 9 の極性が切り替わるタイミングまでに、スイッチング素子 4 2 を通じて DC バスキャパシタ 1 0 の電荷を放電させている。これにより、DC バスキャパシタ 1 0 からの放電量をスイッチング素子 4 2 の導通時間によってコントロールすることができる。また、本発明は、ブリッジダイオード 9 の極性の切り替わりにおける 2 次コイル 6 の電圧変動を減少させることができ、2 次コイル 6 の高調波ノイズを抑制できる。また、本発明は、放電用のスイッチング素子が 1 つでよいため、コストを抑制できる。

【0140】

また本発明は、コイル 4 1 a 及びスイッチング素子 4 2 を、コンバータ 4 0 の正の入力端子 4 0 a から負の入力端子 4 0 b に直列に接続している。これにより、スイッチング素子 4 2 のオン、オフによって結合インダクタ 4 1 に蓄積させるエネルギー量を調節できる。また本発明は、ダイオード 4 3、コイル 4 1 b 及び逆阻止型スイッチング素子 4 4 を、コンバータ 4 0 の負の入力端子 4 0 b から正の入力端子 4 0 a に直列に接続している。これにより、逆阻止型スイッチング素子 4 4 のオン、オフによって結合インダクタ 4 1 に蓄積されているエネルギーのうち、コンバータ 4 0 の入力側に逆流させる量を調節することができる。

10

20

30

40

50

【0141】

また本発明は、ダイオード43とコイル41bを、コンバータ40の負の出力端子40dから正の出力端子40cに直列に接続している。これにより、結合インダクタ41に蓄積されているエネルギーを出力側に放出することができる。

【0142】

上記のスイッチング素子42が本発明の「放電用スイッチング素子」に相当し、逆阻止型スイッチング素子44が本発明の「第1逆阻止型スイッチング素子」に相当し、逆阻止型スイッチング素子45が本発明の「第2逆阻止型スイッチング素子」に相当する。

【0143】

《第6実施形態》

図14は、発明の他の実施形態に係る非接触給電システムの回路図である。本例では上述した第2実施形態に対して、コンバータの構成及びコンバータの制御の一部が異なる。これ以外の構成及び制御は上述した第2実施形態と同じであり、第1～第5実施形態の記載を適宜、援用する。

【0144】

以下、本発明の実施形態に係る非接触給電システムの構成のうち、第2実施形態と異なる構成を説明する。コンバータ50は、スイッチング素子51、54、ダイオード52、インダクタ53、逆阻止型スイッチング素子55、キャパシタ56を有している。コンバータ50は降圧コンバータである。

【0145】

スイッチング素子51のドレイン端子は、コンバータ50の正の入力端子50aに接続されており、スイッチング素子51のソース端子は、ダイオード52のカソード端子及びインダクタ53の一方の端子に接続されている。ダイオード52のカソード端子は、スイッチング素子51のソース端子とインダクタ53の一方の端子との接続点に接続されている。

【0146】

インダクタ53の他方の端子は、スイッチング素子54のドレイン端子と逆阻止型スイッチング素子55のコレクタ端子に接続されている。スイッチング素子54のドレイン端子は、インダクタ53の他方の端子と逆阻止型スイッチング素子55のコレクタ端子に接続されており、スイッチング素子54のソース端子は、キャパシタ56の一方の端子とコンバータ50の正の出力端子50cに接続されている。

【0147】

逆阻止型スイッチング素子55のエミッタ端子は、コンバータ50の正の入力端子50aとスイッチング素子51のドレイン端子との接続点に接続されており、逆阻止型スイッチング素子55のコレクタ端子は、インダクタ53の他方の端子とスイッチング素子54のドレイン端子との接続点に接続されている。キャパシタ56の一方の端子はコンバータ50の正の出力端子50cに接続されており、キャパシタ56の他方の端子はコンバータ50の負の出力端子50dに接続されている。

【0148】

次に、非接触給電システムの回路の動作を、図15A及び図15Bを用いて説明する。図15A及び図15Bは、本発明に係る非接触給電システムの2次側回路の電圧特性、電流特性、及び、スイッチング信号の特性を説明するためのグラフである。図15A、15Bにおいて、(a)は2次コイル6のコイル電流の特性を示し、(b)はブリッジダイオード9の入力電圧の特性を示し、(c)はDCバスキャパシタ電圧(DCバス電圧)の特性を示し、(d)はインダクタ53の電圧の特性を示し、(e)はスイッチング素子51のスイッチング信号の特性を示し、(f)は逆阻止型スイッチング素子55のスイッチング信号の特性を示し、(g)はスイッチング素子54のスイッチング信号の特性を示し、(h)はコンバータ50の入力電流の特性を示す。

【0149】

2次コイル6の入力電流は、図15A(a)に示すような交流波形となり、電流の流れ

10

20

30

40

50

る方向は、時刻 t_1 、 t_2 、 t_3 で反転する。また、ブリッジダイオード 9 の極性も、時刻 t_1 、 t_2 、 t_3 で反転する（図 15 A (b) 参照）。位相同期回路 110 は、時刻 t_1 、 t_2 、 t_3 で定まる周期のクロック信号を生成し、コントローラ 100 に出力する。

【0150】

コントローラ 100 は、位相同期回路 110 のクロック信号と同期しつつ、時刻 t_1 、 t_2 、 t_3 を立ち下がりエッジとするスイッチング素子 51 のスイッチング信号を生成し、逆阻止型スイッチング素子 55 及びスイッチング素子 51 のスイッチング信号をそれぞれ生成する。

【0151】

スイッチング素子 51 のスイッチング信号及びスイッチング素子 54 のスイッチング信号は、それぞれ、図 15 B (e) 及び (g) に示すような波形となる。

スイッチング素子 51、54 が、図 15 B (e)、(f) に示すスイッチング信号でそれぞれ駆動すると、スイッチング素子 51、54 のスイッチング信号のオン期間で、DC バスキャパシタ 10 とインダクタ 53 との間が導通し、エネルギーがインダクタ 53 に蓄積される。そして、スイッチング素子 51 のスイッチング信号で示されるオン期間の長さを調整することで、インダクタ 53 に蓄積されるエネルギーが調整される。

【0152】

ダイオード 52 は、スイッチング素子 51 のオフ期間に、インダクタ 34 の電流を還流させるためのダイオードである。スイッチング素子 51 がターンオフすると、インダクタ 34 に蓄積されたエネルギーは、インダクタ 53 の他方の端子から放出される。インダクタ 34 の他方の端子には、逆阻止型スイッチング素子 55 及びスイッチング素子 54 が接続されているが、時刻 t_2 で、逆阻止型スイッチング素子 55 はオフ状態になっており、スイッチング素子 54 がオン状態になっている。そのため、インダクタ 53 のエネルギーは、コンバータ 50 の正の出力端子 50c に放出される。そして、放出されるインダクタ 34 のエネルギー量は、スイッチング素子 54 のオン期間で調整される。

【0153】

時刻 t_2 の経過後、スイッチング素子 54 は時刻 t_a でオフ状態になり、逆阻止型スイッチング素子 55 はオン状態になる。そのため、インダクタ 53 の他方の端子から出力される電流は、スイッチング素子 54 から逆阻止型スイッチング素子 55 に導通方向を変えて流れる。そのため、インダクタ 53 のエネルギーはコンバータ 50 の正の入力端子 50a に放出され、放出されるインダクタ 53 のエネルギー量は、逆阻止型スイッチング素子 55 のオン期間で調整される。

【0154】

スイッチング素子 54 のスイッチング信号は、スイッチング素子 51 のオン期間（時間 t_c から時間 t_3 までの間）を、スイッチング素子 51 のオン期間としつつ、スイッチング素子 51 のオフ期間（時間 t_2 から時間 t_c までの間）内に、逆阻止型スイッチング素子 55 のオフ期間（時間 t_a から時間 t_b までの間）を含んでいる。

【0155】

逆阻止型スイッチング素子 55 のスイッチング信号は、スイッチング素子 54 のオフ期間（時間 t_a から時間 t_b までの間）を、逆阻止型スイッチング素子 55 のオン期間とし、スイッチング素子 54 のオン期間（時間 t_2 から時間 t_a までの間、及び、時間 t_b から時間 t_c までの間）を、逆阻止型スイッチング素子 55 のオフ期間とする。

【0156】

すなわち、スイッチング素子 51 のオン期間は、スイッチング素子 54 のオン期間となり、逆阻止型スイッチング素子 55 のオフ期間となる。また、スイッチング素子 51 のオフ期間には、スイッチング素子 54 及び逆阻止型スイッチング素子 55 のうち、一方のスイッチング素子がオン期間となり、他方のスイッチング素子はオフ期間となる。また、スイッチング素子 51 と逆阻止型スイッチング素子 55 が同時にオンになることはない。

【0157】

逆阻止型スイッチング素子 55 がオン状態のときには（時間 t_a から時間 t_b までの間

10

20

30

40

50

)、スイッチング素子51及びスイッチング素子54はオフ状態になっている。インダクタ53に蓄積されたエネルギーがコンバータ50の入力側に放出される際、スイッチング素子51、54がオフ状態になっているため、インダクタ34の一方の端子(ダイオード52側の端子)はコンバータ50の負の入力端子の電位をとり、インダクタ53の他方の端子(スイッチング素子54側の端子)はコンバータ50正の入力端子の電位をとる。これにより、インダクタ53のエネルギーがコンバータ30の入力側に放出される。

【0158】

スイッチング素子54がオン状態のときには(時間 t_2 から時間 t_a までの間、及び、時間 t_b から時間 t_d までの間)、逆阻止型スイッチング素子55はオフ状態になっている。インダクタ53に蓄積されたエネルギーがコンバータ50の出力側に放出される際、逆阻止型スイッチング素子55がオフ状態になっているため、インダクタ53の他方の端子(スイッチング素子54側の端子)は正の出力端子の電位をとる。これにより、インダクタ53のエネルギーがコンバータ50の出力側に放出される。

10

【0159】

逆阻止型スイッチング素子55が逆方向に電流を流さない素子で構成されているので、スイッチング素子54がターンオンしたときに、コンバータ50の入力端子50aと出力端子50cとの間がショート状態になるのを防ぐことができる。

【0160】

コンバータ50の入力電流は、図15B(h)のような波形となる。時刻 t_c から時刻 t_3 までの期間は、スイッチング素子51、54がオン状態となり、DCバスキャパシタ10が放電する期間であり、コンバータ50には流入するように入力電流が流れる。一方、時刻 t_a から t_b の期間は、逆阻止型スイッチング素子55がオン状態となり、インダクタ53に蓄積されたエネルギーがコンバータ50の入力側に放出する期間であり、コンバータ50から逆流するように入力電流が流れる。

20

【0161】

DCバスキャパシタ10の電圧波形は、図15A(c)のような波形となる。時刻 t_c から t_3 までの間に、DCバスキャパシタ10からコンバータ50の入力側に電流が流れるため、DCバスキャパシタ10には、約560Vの電圧降下が発生する。そして、ブリッジダイオード9の極性の反転のタイミングである時刻 t_3 で、DCバスキャパシタ10の電圧は30Vに低減される。そのため、時刻 t_3 では、図15A(b)に示すように、ブリッジダイオード9の入力の電圧変動を、30Vの2倍である60Vに抑制することができる。また、図15A(d)に示すように、2次コイル6の電圧変動も60Vに抑制できる。これにより、高調波ノイズを低減できる。

30

【0162】

ところで、コンバータ50の動作中にコンバータ50の出力電力が低下した場合には、DCバスキャパシタ10からコンバータ50に流れる電流が低下し、DCバスキャパシタ10の電圧降下が小さくなる。そして、ブリッジダイオード9の極性反転のタイミングで、DCバスキャパシタ10の電圧が高い状態を保っている場合には、2次コイル6の高調波ノイズが大きくなってしまふ。

40

【0163】

本発明では、図15B(h)に示すように、時刻 t_a から時刻 t_b の間で、コンバータ50の入力端子からDCバスキャパシタ10に向かって電流が逆流するため、図15A(c)に示すように、DCバスキャパシタ10の電圧は大きく上昇している。そのため、コンバータ50の出力電力が低下した場合でも、DCバスキャパシタ10の電圧リップルを大きくすることができ、DCバスキャパシタ10の電圧降下の幅を大きくすることができる。そして、ブリッジダイオード9の極性反転のタイミングである時刻 t_3 において、DCバスキャパシタ10の電圧が低い状態となるため、2次コイル6の高調波ノイズが抑制される。これにより、コンバータ50の出力電力が低下した場合にも、高調波ノイズの低減の効果を得ることができる。

【0164】

50

上記のように、本発明はコンバータ50に含まれるスイッチング素子51、54を、DCバスキャパシタ10の放電用のスイッチング素子として駆動させて、ブリッジダイオード9の極性が切り替わるタイミングまでに、スイッチング素子51、54を通じてDCバスキャパシタ10の電荷を放電させている。これにより、DCバスキャパシタ10からの放電量をスイッチング素子51、54の導通時間によってコントロールすることができる。また、本発明は、ブリッジダイオード9の極性の切り替えりにおける2次コイル6の電圧変動を減少させることができ、2次コイル6の高調波ノイズを抑制できる。

【0165】

また本発明は、スイッチング素子51、インダクタ53、スイッチング素子54を、コンバータ30の正の入力端子30aから負の出力端子30dに直列に接続しているで、スイッチング素子51のオン、オフの切り替えにより、インダクタ53に蓄積させるエネルギー量を調節できる。また、本発明は、ダイオード52、インダクタ53、及び逆阻止型スイッチング素子55を、コンバータ50の負の入力端子50bから正の入力端子50aに直列に接続しているので、逆阻止型スイッチング素子55によってインダクタ53に蓄積されているエネルギーのうち、コンバータ50の入力側に逆流させる量を調節することができる。

10

【0166】

また本発明は、ダイオード52、インダクタ53、及びスイッチング素子54を、コンバータ50の負の入力端子50bから正の出力端子50cに直列に接続しているので、スイッチング素子54によってインダクタ53に蓄積されているエネルギーのうち、コンバータ50の出力側に放出させる量を調節することができる。

20

【0167】

また本発明は、降圧コンバータを用いているので、負荷17の電圧がDCバスキャパシタ10の電圧よりも低い場合に、コンバータ50の効率を高めることができる。

【0168】

本発明において、DCバスキャパシタ10の静電容量(C_{dc})の大きさを決める際には、第2実施形態で示した方法で、コンバータ50の所定の出力範囲において、高調波ノイズが問題とならないような最適な静電容量(C_{dc})を設定する。そして、コンバータ50の出力電力が、所定の出力範囲より低くなる場合には、本実施形態の方法で、コンバータ50の入力端子からDCバスキャパシタ10へ電流を戻すことによって、高調波ノイズを低く保ったまま出力電力を減少させることができる。

30

【0169】

また、本発明において、コントローラ100は、第3実施形態のように、1周期あたりのパルスを追加して、1周期あたりに複数のパルスを含むスイッチング素子51のスイッチング信号を生成し、コンバータ50を駆動させてもよい。複数のパルスの期間(初めのパルスの立ち上がりのタイミングから、最後のパルスの立ち下がりまでの期間)において、逆阻止型スイッチング素子55は常にオフ状態となり、スイッチング素子54は、スイッチング素子51のオフ期間で、オン状態となる。これにより、コンバータ50の入力電流のパルス幅が短くなるため、DCバスキャパシタ10に発生する電圧リップルが小さくなる。そして、DCバスキャパシタ10の電圧がゼロになることを防ぎつつ、コンバータ50の出力電力が高くなるように制御できる。

40

【0170】

また本発明において、上記のように第3実施形態のような追加パルスを用いて制御する際には、DCバスキャパシタ10の静電容量 C_{dc} を必要な出力電力範囲の中間値を用いて計算する。また、静電容量 C_{dc} の計算に使った出力電力よりも、実際の出力電力を減らしたい場合は、逆阻止型スイッチング素子55のスイッチング信号に含まれるパルス幅を増やし、実際の出力電力を増やしたい場合は、逆阻止型スイッチング素子55をオフ状態にしつつ、スイッチング素子51のオン期間のパルス幅を上記のように分割する(追加パルスを加える)ことによって行う。これにより、コンバータ50がより幅広い受電電力範囲に対応できるようになる。

50

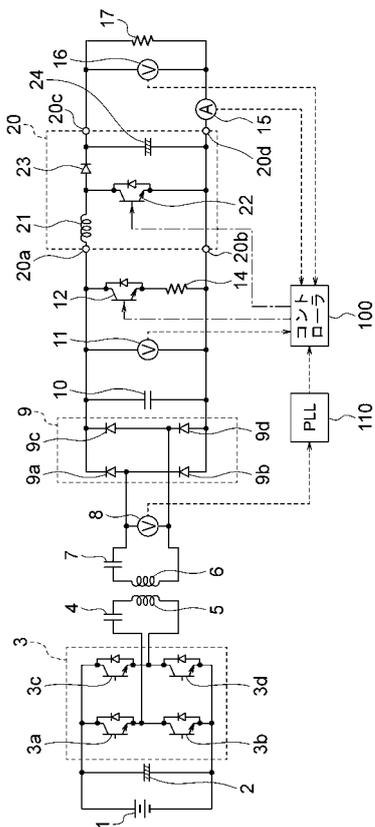
【符号の説明】

【0171】

- 12 ... スイッチング素子
- 13 ... 抵抗
- 20、30、40、50 ... コンバータ
- 21、26、53 ... インダクタ
- 22、25、31、33、42 ... スイッチング素子
- 23、27、32、43 ... ダイオード
- 35、36、44、45、51、54、55 ... 逆阻止型スイッチング素子
- 41 ... 結合型インダクタ
- 41 a、41 b ... コイル
- 100 ... コントローラ
- 110 ... 位相同期回路

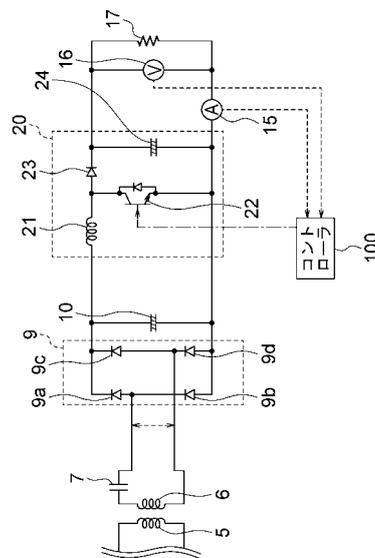
【図1】

図1



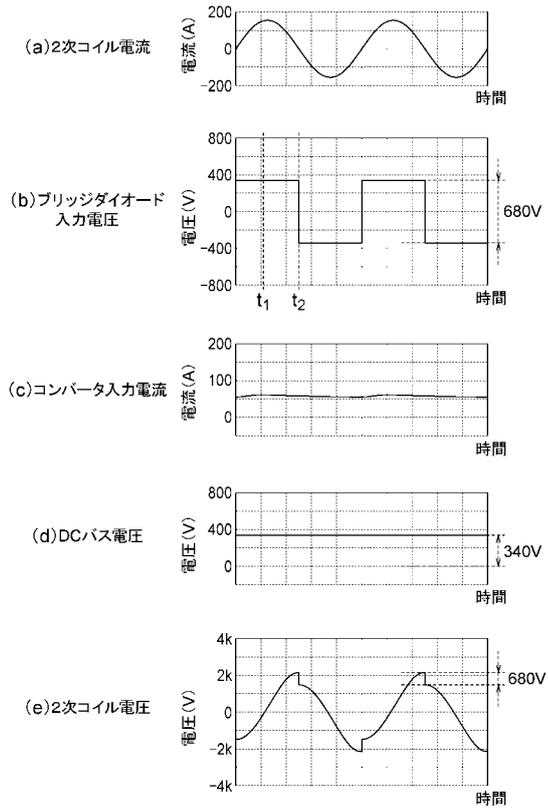
【図2】

図2



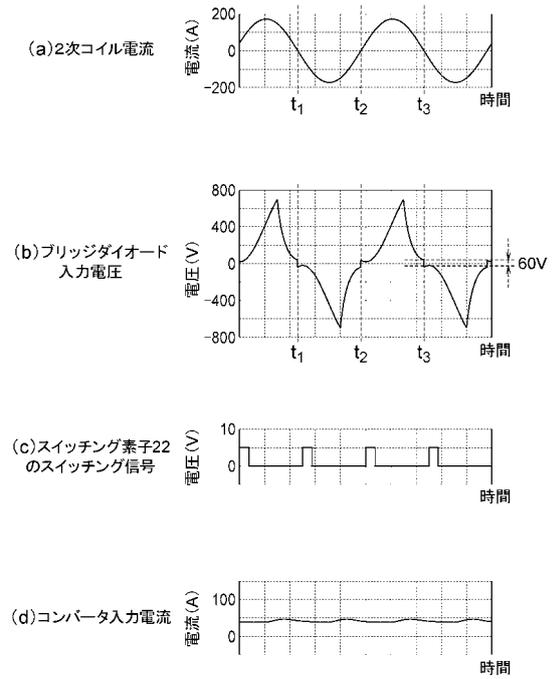
【 図 3 】

図 3



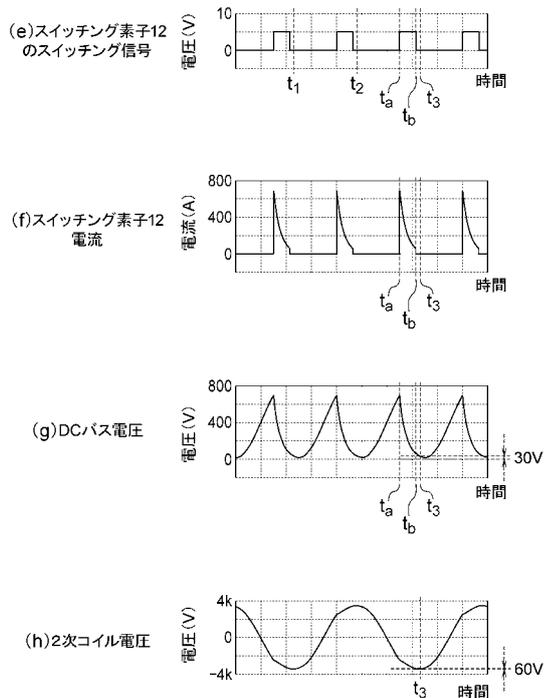
【 図 4 A 】

図 4A



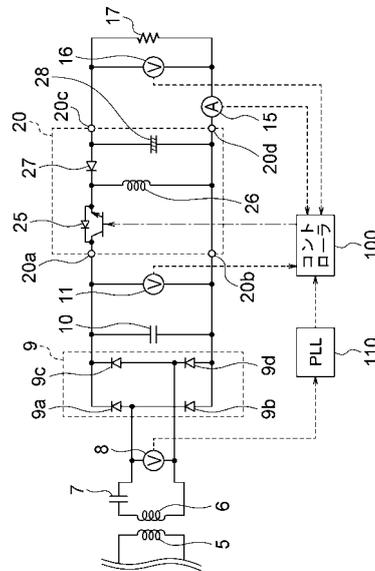
【 図 4 B 】

図 4B



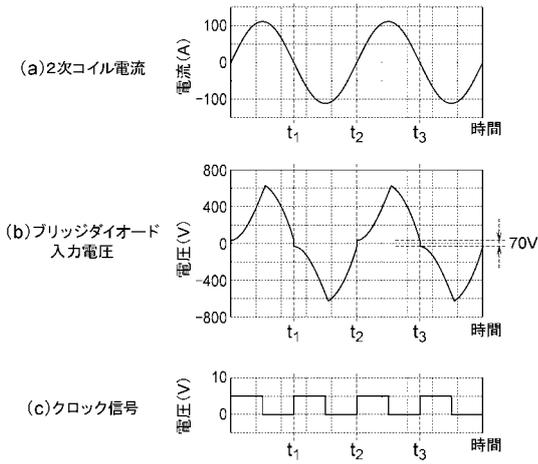
【 図 5 】

図 5



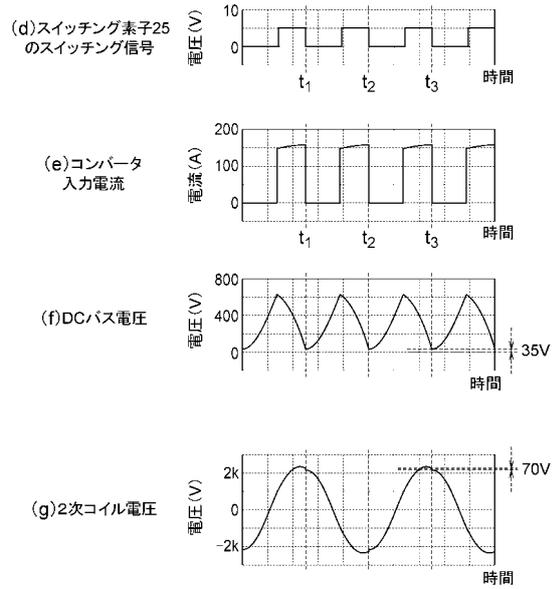
【 図 6 A 】

図 6A



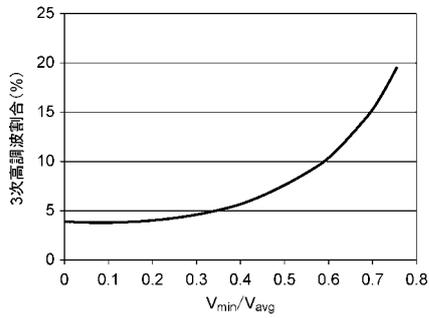
【 図 6 B 】

図 6B



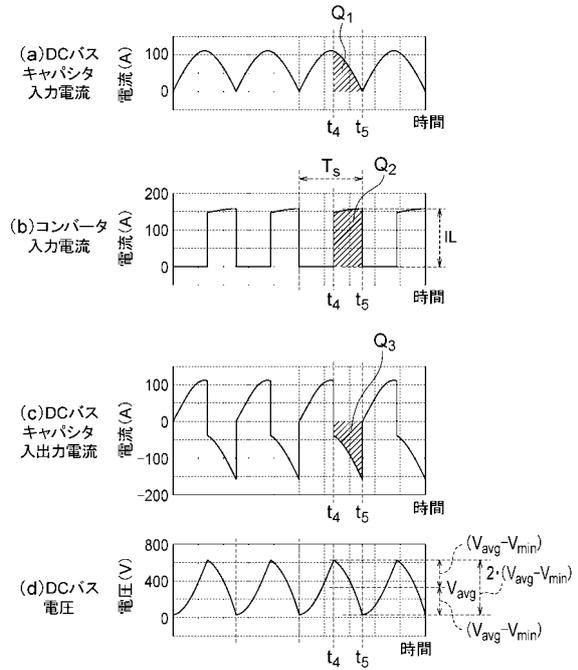
【 図 7 】

図 7



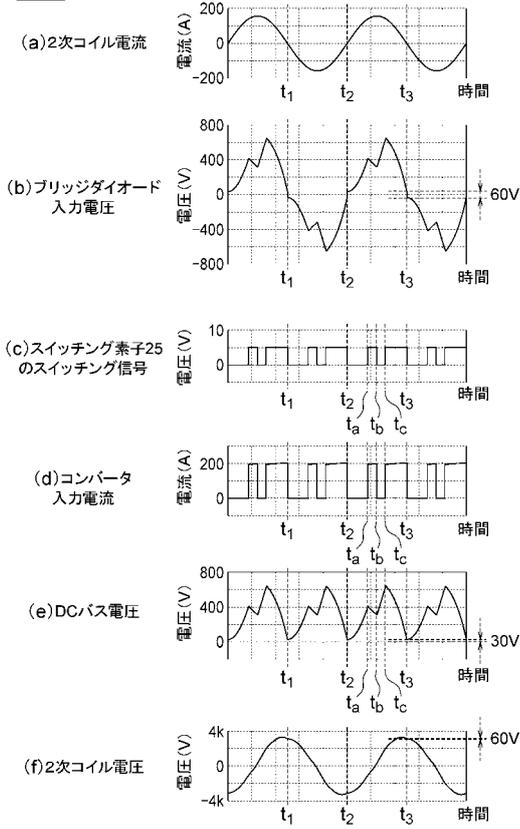
【 図 8 】

図 8



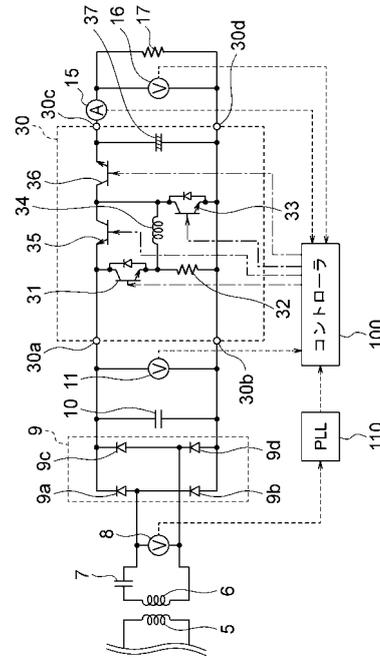
【 図 9 】

図 9



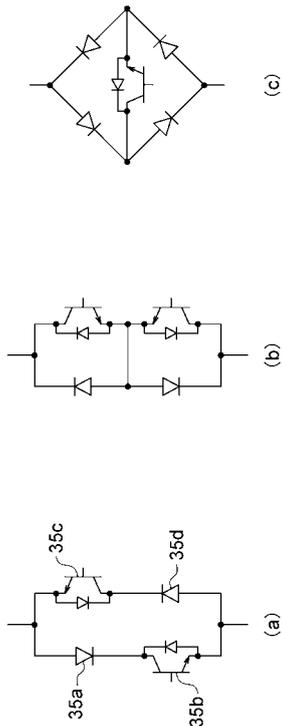
【 図 1 0 】

図 10



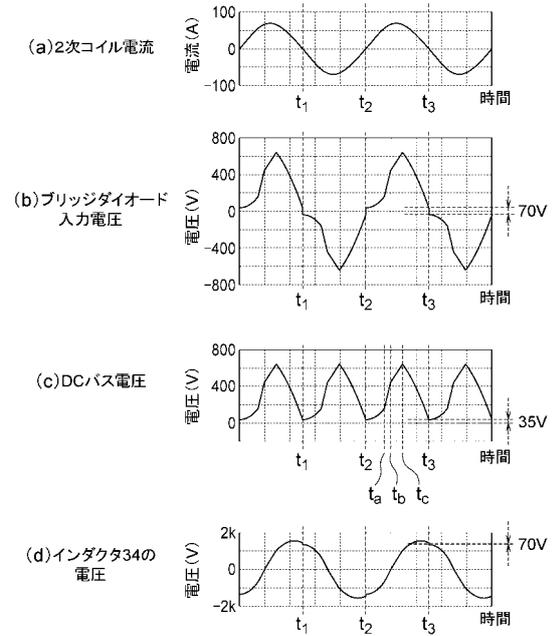
【 図 1 1 】

図 11



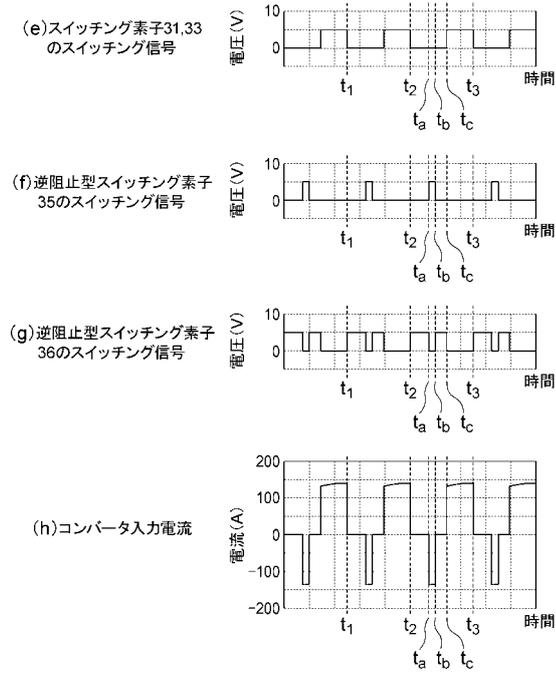
【 図 1 2 A 】

図 12A



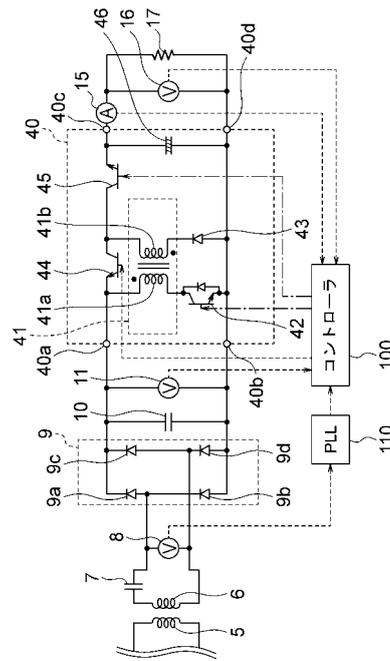
【図 12B】

図 12B



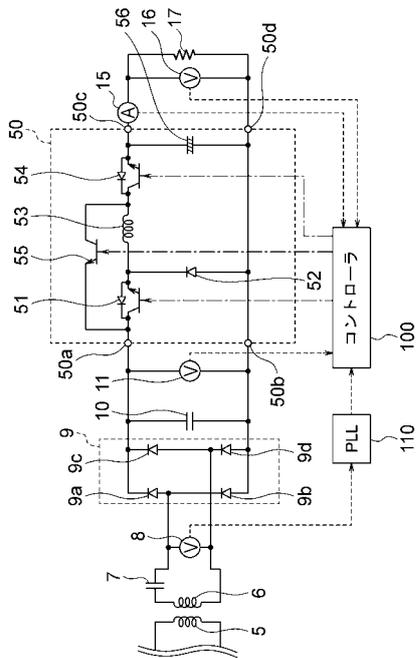
【図 13】

図 13



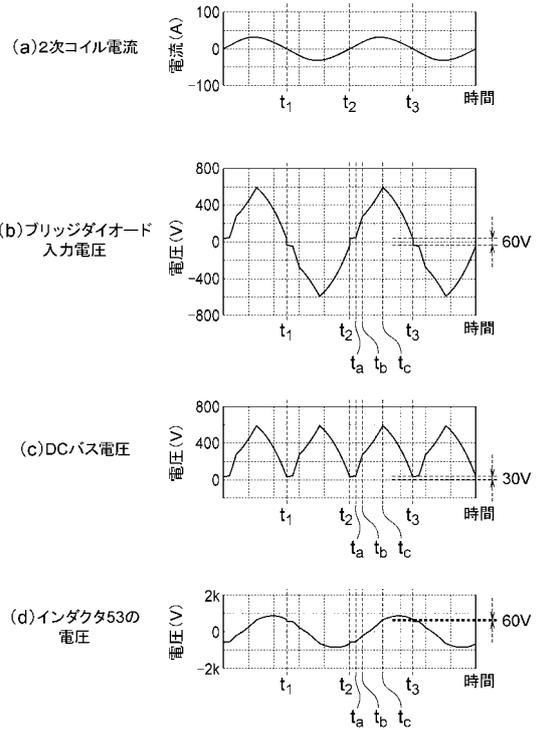
【図 14】

図 14



【図 15A】

図 15A



【 図 1 5 B 】

図 15B

