



(12)发明专利

(10)授权公告号 CN 104022919 B

(45)授权公告日 2018.12.14

(21)申请号 201410289600.4

审查员 盛雨晴

(22)申请日 2014.06.25

(65)同一申请的已公布的文献号

申请公布号 CN 104022919 A

(43)申请公布日 2014.09.03

(73)专利权人 北京经纬恒润科技有限公司

地址 100101 北京市朝阳区安翔北里11号B座8层

(72)发明人 沙海亮

(74)专利代理机构 北京集佳知识产权代理有限公司

11227

代理人 王宝筠

(51)Int.Cl.

H04L 12/26(2006.01)

权利要求书2页 说明书7页 附图2页

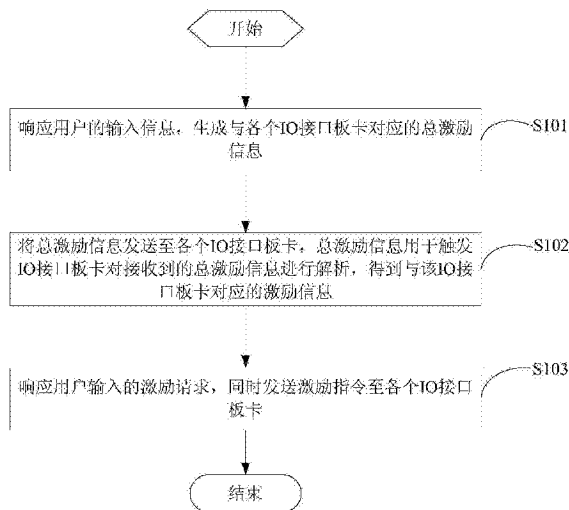
(54)发明名称

一种控制多总线接口数据激励的方法、装置及系统

(57)摘要

本申请提供一种控制多总线接口数据激励的方法、装置及系统,通过触发IO接口板卡对接收到的总激励信息进行解析得到与该IO接口板卡对应的激励信息,并统一发送激励指令至各个IO接口板卡,以使得IO接口板卡响应激励指令,调用与本IO接口板卡对应的总线接口进程,完成对激励信息中激励报文的发送过程,本申请通过由各个IO接口板卡解析得到与其对应的激励信息,并统一发送激励指令至各个IO接口板卡,以使得各个IO接口板卡调用对应的总线接口进程来完成对激励信息中激励报文的发送过程,进而在对各个总线接口进行数据激励过程中,保证数据激励的时序和逻辑关系,并避免总线接口数据激励的偏差、以及各个总线接口的时延累计效应。

CN 104022919 B



1. 一种控制多总线接口数据激励的方法,其特征在于,包括:

响应用户的输入信息,生成与各个IO接口板卡对应的总激励信息;

将所述总激励信息发送至各个IO接口板卡,所述总激励信息用于触发所述IO接口板卡对接收到的总激励信息进行解析,得到与该IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码;

响应用户输入的激励请求,同时发送激励指令至各个所述IO接口板卡,以使得所述IO接口板卡响应所述激励指令,调用与本IO接口板卡对应的总线接口进程,执行以下过程:启动与本IO接口板卡对应的计时器;在所述计时器当前计时结果匹配所述激励时序时,确定与所述总线接口编码对应的总线接口,并通过该总线接口,发送所述激励报文。

2. 根据权利要求1所述的方法,其特征在于,所述响应用户的输入信息,生成与各个IO接口板卡对应的总激励信息,包括:

响应用户的第一输入信息,生成与各个IO接口板卡对应的总激励报文;

响应用户的第二输入信息,利用所述与各个IO接口板卡对应的总激励报文,生成与各个所述IO接口板卡对应的总激励信息。

3. 一种控制多总线接口数据激励的装置,其特征在于,包括:总激励信息生成单元、控制单元以及激励指令发送单元,其中,

所述总激励信息生成单元,用于响应用户的输入信息,生成与各个IO接口板卡对应的总激励信息;

所述控制单元,用于将所述总激励信息发送至各个IO接口板卡,所述总激励信息用于触发所述IO接口板卡对接收到的总激励信息进行解析,得到与该IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码;

所述激励指令发送单元,用于响应用户输入的激励请求,同时发送激励指令至各个所述IO接口板卡,以使得所述IO接口板卡响应所述激励指令,调用与本IO接口板卡对应的总线接口进程,执行以下过程:启动与本IO接口板卡对应的计时器;在所述计时器当前计时结果匹配所述激励时序时,确定与所述总线接口编码对应的总线接口,并通过该总线接口,发送所述激励报文。

4. 根据权利要求3所述的装置,其特征在于,所述总激励信息生成单元包括:总激励报文生成单元以及总激励信息生成子单元,其中,

所述总激励报文生成单元,用于响应用户的第一输入信息,生成与各个IO接口板卡对应的总激励报文;

所述总激励信息生成子单元,用于响应用户的第二输入信息,利用所述与各个IO接口板卡对应的总激励报文,生成与各个所述IO接口板卡对应的总激励信息。

5. 一种控制多总线接口数据激励的方法,其特征在于,包括:

IO接口板卡接收总激励信息,从中解析得到与本IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码;

IO接口板卡响应激励指令,调用与本IO接口板卡对应的总线接口进程,以执行以下过程:

启动与本IO接口板卡对应的计时器;

在所述计时器当前计时结果匹配所述激励时序时,确定与所述总线接口编码对应的总

线接口,并通过该总线接口,发送所述激励报文。

6. 根据权利要求5所述的方法,其特征在于,还包括:以预先设定的第一频率,判断所述计时器当前计时结果是否匹配所述激励时序。

7. 根据权利要求6所述的方法,其特征在于,所述预先设定的第一频率小于与该IO接口板卡对应的各个所述激励时序中的最小值。

8. 一种控制多总线接口数据激励的装置,其特征在于,包括:

解析单元,用于从IO接口板卡接收的总激励信息中解析得到与本IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码;

总线接口进程调用单元,用于响应激励指令,调用与本IO接口板卡对应的总线接口进程,以执行以下过程:

启动与本IO接口板卡对应的计时器;

在所述计时器当前计时结果匹配所述激励时序时,确定与所述总线接口编码对应的总线接口,并通过该总线接口,发送所述激励报文。

9. 根据权利要求8所述的装置,其特征在于,还包括:判断单元,其中,

所述判断单元,用于以预先设定的第一频率,判断所述计时器当前计时结果是否匹配所述激励时序。

10. 一种控制多总线接口数据激励的系统,包括服务器和多个IO接口板卡,其特征在于:

所述服务器,用于响应用户的输入信息,生成与各个IO接口板卡对应的总激励信息;将所述总激励信息发送至各个IO接口板卡,所述总激励信息用于触发所述IO接口板卡对接收到的总激励信息进行解析,得到与该IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码;响应用户输入的激励请求,同时发送激励指令至各个所述IO接口板卡;

所述IO接口板卡接收总激励信息,从中解析得到与本IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码;IO接口板卡响应激励指令,调用与本IO接口板卡对应的总线接口进程,以执行以下过程:启动与本IO接口板卡对应的计时器;在所述计时器当前计时结果匹配所述激励时序时,确定与所述总线接口编码对应的总线接口,并通过该总线接口,发送所述激励报文。

一种控制多总线接口数据激励的方法、装置及系统

技术领域

[0001] 本申请涉及通信和仿真测试技术领域,特别是涉及一种控制多总线接口数据激励的方法、装置及系统。

背景技术

[0002] 在通信接口仿真测试领域中,对位于不同IO接口板卡上的各个总线接口的数据激励是一项常用的测试功能,然而,针对复杂系统的测试,位于不同IO接口板卡上的多个总线接口之间需要具有一定的功能逻辑关系,因此需要对多个总线接口进行统一的数据激励、进而保证各个总线接口数据激励的时序和逻辑关系。

[0003] 现有技术中,通常通过以下两种方式实现对多个总线接口的数据激励过程:

[0004] 1)、通过一个激励软件管理一个IO接口板卡,进而使得通过每个激励软件实现与其对应的IO接口板卡上的各个总线接口的数据激励过程,但是该过程中,往往由于分别与每个IO接口板卡对应的激励软件之间完全独立,导致不能保证位于不同IO接口板卡上的各个总线接口之间数据激励的时序和逻辑关系。

[0005] 2)、通过一个激励软件管理所有的IO接口板卡,该方法主要是通过一个激励软件实现对所有IO接口板卡上的各个总线接口的数据激励过程,在该过程中,虽然激励软件可以以一定的时序和逻辑关系分别向各个IO接口板卡发送报文,并控制IO板卡调用底层驱动、通过相应总线接口完成对报文的发送过程,但是,该方法中的激励软件在每次发送下一条报文至相应IO接口板卡之前,均需要等到与上一条报文对应的IO板卡返回的报文发送结果,而IO接口板卡在调用底层驱动完成对报文的发送过程需要一定的时间,因此,此种方法往往导致总线接口最终实现数据激励的偏差较大、且各个总线接口的时延具有累计效应。

发明内容

[0006] 有鉴于此,本申请实施例提供一种控制多总线接口数据激励的方法、装置及系统,以实现在对各个总线接口进行数据激励过程中,保证数据激励的时序和逻辑关系、并避免总线接口数据激励的偏差、以及各个总线接口的时延累计效应。

[0007] 为了实现上述目的,本申请实施例提供的技术方案如下:

[0008] 一种控制多总线接口数据激励的方法,包括:

[0009] 响应用户的输入信息,生成与各个IO接口板卡对应的总激励信息;

[0010] 将所述总激励信息发送至各个IO接口板卡,所述总激励信息用于触发所述IO接口板卡对接收到的总激励信息进行解析,得到与该IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码;

[0011] 响应用户输入的激励请求,同时发送激励指令至各个所述IO接口板卡。

[0012] 优选的,所述响应用户的输入信息,生成与各个IO接口板卡对应的总激励信息,包括:

[0013] 响应用户的第一输入信息,生成与各个IO接口板卡对应的总激励报文;

[0014] 响应用户的第二输入信息,利用所述与各个IO接口板卡对应的总激励报文,生成与各个所述IO接口板卡对应的总激励信息。

[0015] 一种控制多总线接口数据激励的装置,包括:总激励信息生成单元、控制单元以及激励指令发送单元,其中,

[0016] 所述总激励信息生成单元,用于响应用户的输入信息,生成与各个IO接口板卡对应的总激励信息;

[0017] 所述控制单元,用于将所述总激励信息发送至各个IO接口板卡,所述总激励信息用于触发所述IO接口板卡对接收到的总激励信息进行解析,得到与该IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码;

[0018] 所述激励指令发送单元,用于响应用户输入的激励请求,同时发送激励指令至各个所述IO接口板卡。

[0019] 优选的,所述总激励信息生成单元包括:总激励报文生成单元以及总激励信息生成子单元,其中,

[0020] 所述总激励报文生成单元,用于响应用户的第一输入信息,生成与各个IO接口板卡对应的总激励报文;

[0021] 所述总激励信息生成子单元,用于响应用户的第二输入信息,利用所述与各个IO接口板卡对应的总激励报文,生成与各个所述IO接口板卡对应的总激励信息。

[0022] 一种控制多总线接口数据激励的方法,包括:

[0023] IO接口板卡接收总激励信息,从中解析得到与本IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码;

[0024] IO接口板卡响应激励指令,调用与本IO接口板卡对应的总线接口进程,以执行以下过程:

[0025] 启动与本IO接口板卡对应的计时器;

[0026] 在所述计时器当前计时结果匹配所述激励时序时,确定与所述总线接口编码对应的总线接口,并通过该总线接口,发送所述激励报文。

[0027] 优选的,还包括:以预先设定的第一频率,判断所述计时器当前计时结果是否匹配所述激励时序。

[0028] 优选的,所述预先设定的第一频率小于与该IO接口板卡对应的各个所述激励时序中的最小值。

[0029] 一种控制多总线接口数据激励的装置,包括:

[0030] 解析单元,用于从所述IO接口板卡接收的总激励信息中解析得到与本IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码;

[0031] 总线接口进程调用单元,用于响应激励指令,调用与本IO接口板卡对应的总线接口进程,以执行以下过程:

[0032] 启动与本IO接口板卡对应的计时器;

[0033] 在所述计时器当前计时结果匹配所述激励时序时,确定与所述总线接口编码对应的总线接口,并通过该总线接口,发送所述激励报文。

[0034] 优选的,还包括:判断单元,其中,

[0035] 所述判断单元,用于以预先设定的第一频率,判断所述计时器当前计时结果是否匹配所述激励时序。

[0036] 一种控制多总线接口数据激励的系统,包括服务器和多个IO接口板卡,

[0037] 所述服务器,用于响应用户的输入信息,生成与各个IO接口板卡对应的总激励信息;将所述总激励信息发送至各个IO接口板卡,所述总激励信息用于触发所述IO接口板卡对接收到的总激励信息进行解析,得到与该IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码;响应用户输入的激励请求,同时发送激励指令至各个所述IO接口板卡;

[0038] 所述IO接口板卡接收总激励信息,从中解析得到与本IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码;IO接口板卡响应激励指令,调用与本IO接口板卡对应的总线接口进程,以执行以下过程:启动与本IO接口板卡对应的计时器;在所述计时器当前计时结果匹配所述激励时序时,确定与所述总线接口编码对应的总线接口,并通过该总线接口,发送所述激励报文。

[0039] 本申请提供一种控制多总线接口数据激励的方法、装置及系统,通过触发IO接口板卡对接收到的总激励信息进行解析得到与该IO接口板卡对应的激励信息,并统一发送激励指令至各个IO接口板卡,以使得IO接口板卡响应激励指令,调用与本IO接口板卡对应的总线接口进程,完成对激励信息中激励报文的发送过程,本申请通过由各个IO接口板卡解析得到与其对应的激励信息,并统一发送激励指令至各个IO接口板卡,以使得各个IO接口板卡调用对应的总线接口进程来完成对激励信息中激励报文的发送过程,进而实现在对各个总线接口进行数据激励过程中,保证数据激励的时序和逻辑关系、并避免总线接口数据激励的偏差、以及各个总线接口的时延累计效应。

附图说明

[0040] 为了更清楚地说明本申请实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本申请中记载的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0041] 图1为本申请实施例一提供的一种控制多总线接口数据激励的方法流程图;

[0042] 图2为本申请实施例一提供的一种控制多总线接口数据激励的装置的结构示意图;

[0043] 图3为本申请实施例一提供的另一种控制多总线接口数据激励的方法流程图;

[0044] 图4为本申请实施例一提供的另一种控制多总线接口数据激励的装置的结构示意图。

具体实施方式

[0045] 为了使本技术领域的人员更好地理解本申请中的技术方案,下面将结合本申请实施例中的附图,对本申请实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都应当属于本申请保护

的范围。

[0046] 实施例一：

[0047] 图1为本申请实施例一提供的一种控制多总线接口数据激励的方法流程图。

[0048] 如图1所示,该方法包括：

[0049] S101、响应用户的输入信息,生成与各个IO接口板卡对应的总激励信息。

[0050] 在本申请实施例中,该控制多总线接口数据激励的方法主要是由控制多总线接口数据激励的装置来完成,且在本申请实施例(该本申请实施例与图1所示的控制多总线接口数据激励的方法相对应)中,优选的,该控制多总线接口数据激励的装置为激励软件。

[0051] 在本申请实施例中,首先响应用户的输入信息,生成与各个IO接口板卡对应的总激励信息,且优选的,该过程为:响应用户的第一输入信息(优选的,该第一输入信息为与各个IO接口板卡对应的总激励报文信息,该总激励报文信息中包括:分别与各个IO接口板卡对应的激励报文信息),生成与各个IO接口板卡对应的总激励报文(优选的,该总激励报文中包括分别与各个IO接口板卡对应的激励报文);进而响应用户的第二输入信息(优选的,该第二输入信息为分别与各个激励报文对应的激励时序以及总线接口编码),利用该与各个IO接口板卡对应的总激励报文,生成与各个IO接口板卡对应的总激励信息。

[0052] 在本申请实施例中,优选的,该总激励信息中包括分别与各个IO接口板卡对应的激励信息,且与每个IO接口板卡对应的激励信息的数量根据用户的输入信息而定,且每个激励信息中均包括激励报文、与该激励报文对应的激励时序以及总线接口编码,且优选的,激励时序为距离计时器开启的时间间隔。

[0053] S102、将总激励信息发送至各个IO接口板卡,总激励信息用于触发IO接口板卡对接收到的总激励信息进行解析,得到与该IO接口板卡对应的激励信息。

[0054] 在本申请实施例中,总激励信息中的分别与各个IO接口板卡对应的激励信息中均携带有相应的板卡标识,且该板卡标识唯一对应一个IO接口板卡。

[0055] 在本申请实施例中,当生成总激励信息后,将该总激励信息发送至各个IO接口板卡上,该总激励信息用于触发IO接口板卡对接收到的总激励信息进行解析,得到解析后的总激励信息,这里解析后的总激励信息中包括多个携带有板卡标识的激励信息,该IO接口板卡从解析后的总激励信息中获取板卡标识与该IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码。

[0056] S103、响应用户输入的激励请求,同时发送激励指令至各个IO接口板卡。

[0057] 在本申请实施例中,当将总激励信息发送至各个IO接口板卡,并由各个IO接口板卡对其解析得到相应的激励信息后,还可以响应用户输入的激励请求,同时发送激励指令至各个IO接口板卡。

[0058] 图2为本申请实施例一提供的一种控制多总线接口数据激励的装置的结构示意图。

[0059] 图2提供的控制多总线接口数据激励的装置是针对上述图1提供的控制多总线接口数据激励的方法提供的。

[0060] 如图2所示,该控制多总线接口数据激励的装置包括:总激励信息生成单元1、控制单元2以及激励指令发送单元3,其中,

[0061] 总激励信息生成单元1,用于响应用户的输入信息,生成与各个IO接口板卡对应的

总激励信息。

[0062] 在本申请实施例中,该总激励信息生成单元1包括总激励报文生成单元以及总激励信息生成子单元。

[0063] 在本申请实施例中,该总激励报文生成单元,用于响应用户的第一输入信息,生成与各个IO接口板卡对应的总激励报文。

[0064] 总激励信息生成子单元与总激励报文生成单元相连接,用于响应用户的第二输入信息,利用与各个IO接口板卡对应的总激励报文,生成与各个IO接口板卡对应的总激励信息。

[0065] 控制单元2与总激励信息生成单元1相连接,用于将总激励信息发送至各个IO接口板卡,总激励信息用于触发IO接口板卡对接收到的总激励信息进行解析,得到与该IO接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码。

[0066] 激励指令发送单元3与控制单元2相连接,用于响应用户输入的激励请求,同时发送激励指令至各个IO接口板卡。

[0067] 图3为本申请实施例一提供的另一种控制多总线接口数据激励的方法流程图。

[0068] 如图3所示,该方法包括:

[0069] S201、IO接口板卡接收总激励信息,从中解析得到与本IO接口板卡对应的激励信息。

[0070] 本申请实施例提供的如图3所示的控制多总线接口数据激励的方法应用于各个IO接口板卡。

[0071] 在本申请实施例中,当IO接口板卡接收到总激励信息后,会被该总激励信息触发,进而对该接收到的总激励信息进行解析,得到与本IO接口板卡对应的激励信息,且优选的,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码。

[0072] S202、IO接口板卡响应激励指令,调用与本IO接口板卡对应的总线接口进程,以执行以下过程:启动与本IO接口板卡对应的计时器;在计时器当前计时结果匹配激励时序时,确定与总线接口编码对应的总线接口,并通过该总线接口,发送激励报文。

[0073] 在本申请实施例中,该IO接口板卡对接收到的总激励信息进行解析,得到与本IO接口板卡对应的激励信息后,还可以响应接收到的激励指令,调用与本IO接口板卡对应的总线接口进程,以执行以下过程:

[0074] 1、启动与本IO接口板卡对应的计时器。

[0075] 在本申请实施例中,优选的,IO接口板卡响应接收到的激励指令,调用与本IO接口板卡对应的总线接口进程,进而启动与本IO接口板卡对应的计时器开始计时。

[0076] 2、在计时器当前计时结果匹配激励时序时,确定与总线接口编码对应的总线接口,并通过该总线接口,发送激励报文。

[0077] 在本申请实施例中,优选的,当与本IO接口板卡对应的计时器的计时结果,与本IO接口板卡解析得到的激励信息中的激励时序相同时,则首先确定该激励信息中与该激励时序对应的激励报文、以及与该激励报文对应的总线接口编码,进而利用与该总线接口编码对应的总线接口发送该激励报文。

[0078] 进一步的,在如图3所提供的控制多总线接口数据激励的方法中,还包括:以预先

设定的第一频率,判断计时器当前计时结果是否匹配激励时序。

[0079] 在本申请实施例中,优选的,I0接口板卡均以预先设定的第一频率,判断与该I0接口板卡对应的计时器的计时结果是否匹配本I0接口板卡中解析得到的激励信息中的激励时序。

[0080] 且在本申请实施例中,该预先设定的第一频率小于与该I0接口板卡对应的各个激励时序中的最小值,以保证可以准确的判断与该I0接口板卡对应的各个激励时序与计时结果是否匹配。

[0081] 图4为本申请实施例一提供的另一种控制多总线接口数据激励的装置的结构示意图。

[0082] 图4提供的控制多总线接口数据激励的装置是针对上述图3提供的控制多总线接口数据激励的方法提供的。

[0083] 如图4所示,该控制多总线接口数据激励的装置包括:解析单元1以及总线接口进程调用单元2,其中,

[0084] 解析单元1,用于从I0接口板卡接收的总激励信息中解析得到与本I0接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码。

[0085] 总线接口进程调用单元2与解析单元1相连接,用于响应激励指令,调用与本I0接口板卡对应的总线接口进程,以执行以下过程:

[0086] 启动与本I0接口板卡对应的计时器;

[0087] 在计时器当前计时结果匹配激励时序时,确定与总线接口编码对应的总线接口,并通过该总线接口,发送激励报文。

[0088] 进一步的,在本申请实施例提供的如图4所示的控制多总线接口数据激励的装置中,还包括:

[0089] 判断单元,该判断单元与总线接口进程调用单元2相连接,用于以预先设定的第一频率,判断计时器当前计时结果是否匹配激励时序。

[0090] 本申请提供一种控制多总线接口数据激励的方法及装置,通过触发I0接口板卡对接收到的总激励信息进行解析得到与该I0接口板卡对应的激励信息,并统一发送激励指令至各个I0接口板卡,以使得I0接口板卡响应激励指令,调用与本I0接口板卡对应的总线接口进程,完成对激励信息中激励报文的发送过程,本申请通过由各个I0接口板卡解析得到与其对应的激励信息,并统一发送激励指令至各个I0接口板卡,以使得各个I0接口板卡调用对应的总线接口进程来完成对激励信息中激励报文的发送过程,进而实现在对各个总线接口进行数据激励过程中,保证数据激励的时序和逻辑关系、并避免总线接口数据激励的偏差、以及各个总线接口的时延累计效应。

[0091] 实施例二:

[0092] 本申请实施例二提供一种控制多总线接口数据激励的系统,该系统包括服务器和多个I0接口板卡,其中,

[0093] 服务器,用于响应用户的输入信息,生成与各个I0接口板卡对应的总激励信息;将总激励信息发送至各个I0接口板卡,总激励信息用于触发I0接口板卡对接收到的总激励信息进行解析,得到与该I0接口板卡对应的激励信息,该激励信息包括激励报文、与该激励报

文对应的激励时序以及总线接口编码；响应用户输入的激励请求，同时发送激励指令至各个IO接口板卡。

[0094] IO接口板卡接收总激励信息，从中解析得到与本IO接口板卡对应的激励信息，该激励信息包括激励报文、与该激励报文对应的激励时序以及总线接口编码；IO接口板卡响应激励指令，调用与本IO接口板卡对应的总线接口进程，以执行以下过程：启动与本IO接口板卡对应的计时器；在计时器当前计时结果匹配激励时序时，确定与总线接口编码对应的总线接口，并通过该总线接口，发送激励报文。

[0095] 本申请提供一种控制多总线接口数据激励的系统，该系统包括服务器和多个IO接口板卡，该系统中各个IO接口板卡解析得到与其对应的激励信息，并由服务器统一发送激励指令至各个IO接口板卡，以使得各个IO接口板卡调用对应的总线接口进程来完成对激励信息中激励报文的发送过程，进而实现在对各个总线接口进行数据激励过程中，保证数据激励的时序和逻辑关系、并避免总线接口数据激励的偏差、以及各个总线接口的时延累计效应。

[0096] 本说明书中各个实施例采用递进的方式描述，每个实施例重点说明的都是与其他实施例的不同之处，各个实施例之间相同相似部分互相参见即可。对于实施例公开的装置而言，由于其与实施例公开的方法相对应，所以描述的比较简单，相关之处参见方法部分说明即可。

[0097] 以上仅是本申请的优选实施方式，使本领域技术人员能够理解或实现本申请。对这些实施例的多种修改对本领域的技术人员来说将是显而易见的，本文中所定义的一般原理可以在不脱离本申请的精神或范围的情况下，在其它实施例中实现。因此，本申请将不会被限制于本文所示的这些实施例，而是要符合与本文所公开的原理和新颖特点相一致的最宽的范围。

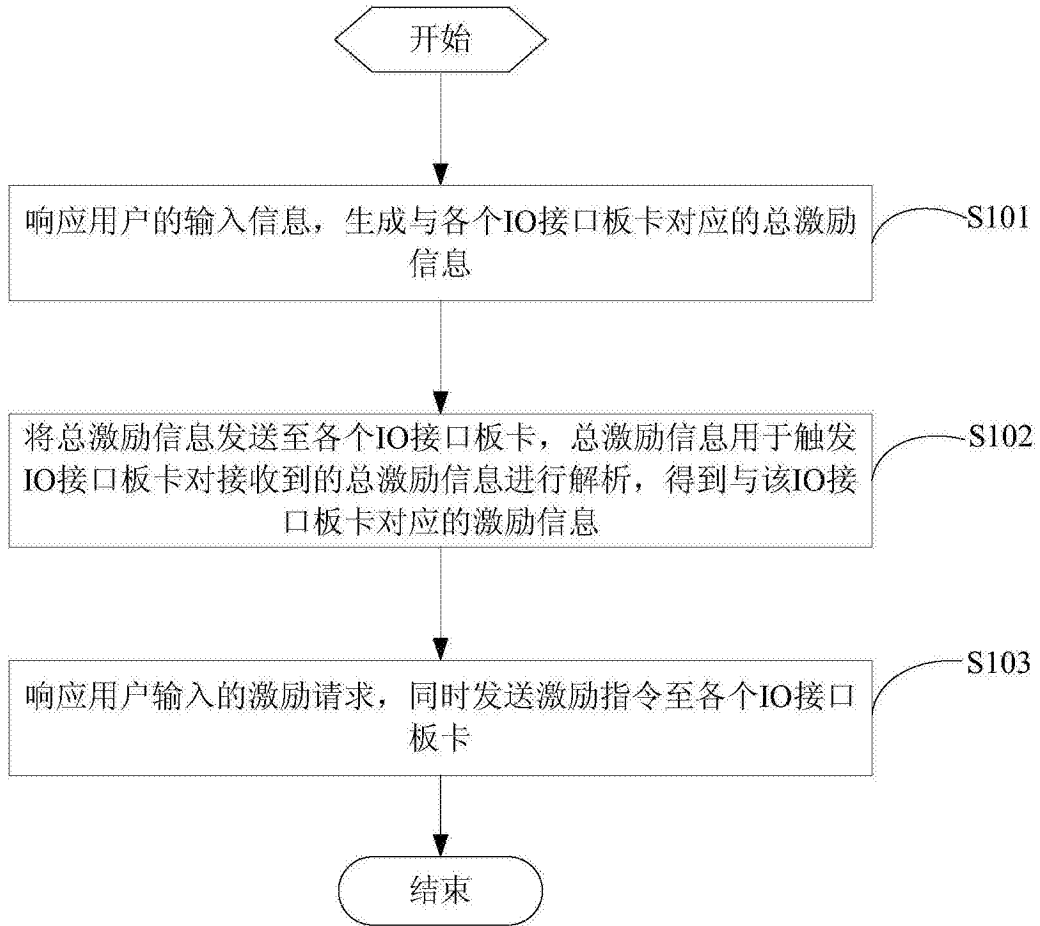


图1

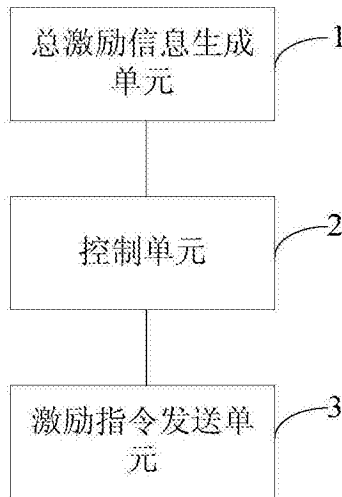


图2

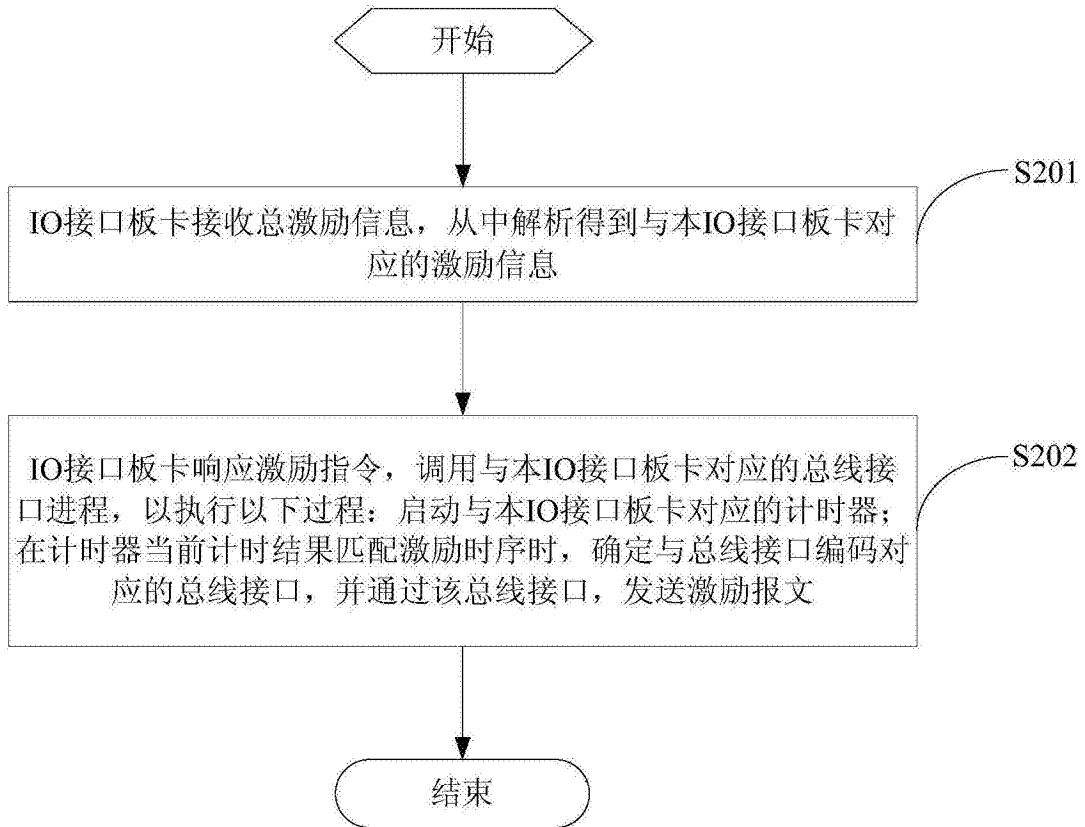


图3

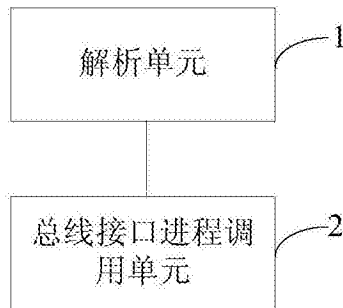


图4