



(12) 发明专利申请

(10) 申请公布号 CN 104302099 A

(43) 申请公布日 2015. 01. 21

(21) 申请号 201310300826. 5

(22) 申请日 2013. 07. 17

(71) 申请人 先丰通讯股份有限公司

地址 中国台湾

(72) 发明人 李建成

(74) 专利代理机构 北京康信知识产权代理有限

责任公司 11240

代理人 余刚 李静

(51) Int. Cl.

H05K 1/11 (2006. 01)

H05K 3/42 (2006. 01)

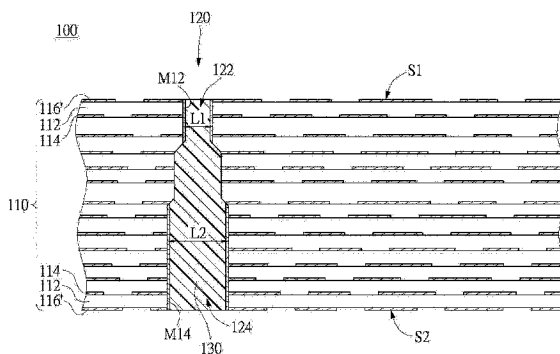
权利要求书2页 说明书6页 附图11页

(54) 发明名称

电路板及其制造方法

(57) 摘要

一种电路板及其制造方法, 该电路板包括电路基板以及导通管。电路基板具有第一表面以及第二表面, 电路基板包括多层电路层以及多层绝缘层, 而这些绝缘层交替地配置于这些电路层之间。导通管贯穿电路基板, 导通管包括第一开孔部以及第二开孔部, 第一开孔部包括第一金属层, 第一金属层配置于第一开孔部的孔壁, 第一开孔部通过第一金属层与其中至少一电路层电性连接, 第二开孔部包括第二金属层, 第二金属层配置于第二开孔部的孔壁, 第二开孔部通过第二金属层与其中至少一电路层电性连接, 其中第一开孔部与第二开孔部彼此电性绝缘, 而第二开孔部的外径大于第一开孔部的外径。



1. 一种电路板,其特征在于,所述电路板包括:

一电路基板,所述电路基板具有一第一表面以及一与所述第一表面相对的第二表面,所述电路基板包括两层外层电路层、多层电路层以及多层绝缘层,所述绝缘层交替地配置于所述电路层之间,而所述外层电路层分别位于所述绝缘层与所述电路层的外侧;以及

一导通管,贯穿所述电路基板,所述导通管包括一第一开孔部以及一第二开孔部,所述第一开孔部包括一第一金属层,所述第一金属层配置于所述第一开孔部的孔壁,所述第一开孔部通过所述第一金属层与其中至少一所述电路层电性连接,所述第二开孔部包括一第二金属层,所述第二金属层配置于所述第二开孔部的孔壁,所述第二开孔部通过所述第二金属层与其中至少一所述电路层电性连接,其中,所述第一开孔部与所述第二开孔部彼此电性绝缘,而所述第二开孔部的外径大于所述第一开孔部的外径。

2. 根据权利要求1所述的电路板,其特征在于,所述电路板还包括一绝缘填充层,所述绝缘填充层配置于所述导通管内,并且所述绝缘填充层与所述第一金属层、所述第二金属层接触。

3. 根据权利要求1所述的电路板,其特征在于,所述导通管还包括一第三开孔部,所述第三开孔部包括一第三金属层,所述第三金属层配置于所述第三开孔部的孔壁,所述第三开孔部通过所述第三金属层与其中至少一所述电路层电性连接,而所述第一开孔部配置于所述第三开孔部与所述第二开孔部之间。

4. 一种电路板的制造方法,其特征在于,所述电路板的制造方法包括:

提供一电路基板,所述电路基板具有一第一表面以及一与所述第一表面相对的第二表面,所述电路基板包括两层外层金属层、多层电路层以及多层绝缘层,其中,所述绝缘层交替地配置于所述电路层之间,而所述外层金属层分别位于所述绝缘层与所述电路层的外侧;

在所述第一表面上通过部分所述电路基板以形成一第一开孔;

在所述第二表面上通过部分所述电路基板以形成一第二开孔,其中,所述第二开孔与所述第一开孔相通,而所述第二开孔的外径大于所述第一开孔的外径;

在所述第一开孔以及所述第二开孔的孔壁上通过电镀的方式以形成一金属层;以及  
将位于所述第一开孔与所述第二开孔的交界处的所述金属层去除,以形成一导通管。

5. 根据权利要求4所述的电路板的制造方法,其特征在于,形成所述第一开孔以及所述第二开孔的步骤包括:

通过一第一钻头在所述第一表面上通过部分所述电路基板,以形成所述第一开孔;以及

通过一第二钻头对准所述第一开孔的位置由所述第二表面通过部分所述电路基板,以形成所述第二开孔,其中,所述第二钻头的尺寸大于所述第一钻头的尺寸。

6. 根据权利要求5所述的电路板的制造方法,其特征在于,去除所述金属层的步骤包括:

以一钻头进入所述第二开孔,并在所述第一开孔与所述第二开孔的交界处去除所述金属层,其中,所述钻头的尺寸介于所述第一钻头与所述第二钻头的尺寸之间。

7. 根据权利要求5所述的电路板的制造方法,其特征在于,去除所述金属层的步骤包括:

以一铣刀进入所述第二开孔,并在所述第一开孔与所述第二开孔的交界处去除所述金属层,其中,所述铣刀的尺寸介于所述第一钻头与所述第二钻头的尺寸之间。

8. 根据权利要求 4 所述的电路板的制造方法,其特征在于,所述电路板的制造方法还包括:

在所述第一开孔的位置且沿着所述第一开孔的孔壁通过部分所述电路板以形成一第三开孔。

9. 根据权利要求 4 所述的电路板的制造方法,其特征在于,所述电路板的制造方法还包括:

将一绝缘填充材料填充于所述导通管内。

10. 根据权利要求 4 所述的电路板的制造方法,其特征在于,所述电路板的制造方法还包括:

在所述第一表面上通过且贯穿所述电路板以形成所述第一开孔。

## 电路板及其制造方法

### 技术领域

[0001] 本发明涉及一种电路板,且特别是涉及电路板的制造方法。

### 背景技术

[0002] 目前的电子产品,例如手机与笔记型电脑,在微型化以及高性能化的趋势下,整体的封装模块堆叠密度越来越高。因此,通常于电路板内设计不同的电性连接路径。一般而言,电路板是通过导通柱来电性连接不同层的电路层。

[0003] 一般而言,通常是在通孔(plating through hole,PTH)、盲孔(blind via hole)或者是埋孔(buried hole)内部镀上金属材料以分别形成镀通孔、镀盲孔或镀埋孔。镀通孔通过每层电路层,从而容易浪费内部电路板空间。此外,镀盲孔或是镀埋孔虽仅通过部分的电路层,不过,在制作工序中需要在个别的电路层钻孔而后再黏合,从而工艺成本较高。

### 发明内容

[0004] 本发明实施例提供一种电路板,其所形成的导通管能分成至少两个彼此分离的开孔部。

[0005] 本发明实施例提供一种电路板,所述电路板包括电路基板以及导通管。电路基板具有第一表面以及一相对于第一表面的第二表面,电路基板包括多层电路层以及多层绝缘层,而这些绝缘层交替地配置于这些电路层之间。导通管贯穿电路基板,导通管包括第一开孔部以及第二开孔部,第一开孔部包括第一金属层,第一金属层配置于第一开孔部的孔壁,第一开孔部通过第一金属层与其中至少一电路层电性连接,第二开孔部包括第二金属层,第二金属层配置于第二开孔部的孔壁,第二开孔部通过第二金属层与其中至少一电路层电性连接,其中第一开孔部与第二开孔部彼此电性绝缘,而第二开孔部的外径大于第一开孔部的外径。

[0006] 本发明实施例提供一种电路板的制造方法,其所形成的导通管能分成至少两个彼此分离的开孔部。

[0007] 本发明实施例提供一种电路板的制造方法,所述电路板的制造方法包括提供电路基板,其中电路基板具有第一表面以及一相对于第一表面的第二表面,电路基板包括多层电路层以及多层绝缘层,其中这些绝缘层交替地配置于这些电路层之间。于第一表面通过电路基板以形成第一开孔。由第二表面通过部分电路基板以形成第二开孔,其中第二开孔与第一开孔相通,而第二开孔的外径大于第一开孔的外径。以电镀形成金属层于第一开孔以及第二开孔的孔壁。去除位于第一开孔以及第二开孔的交界处的金属层以形成一导通管。

[0008] 综上所述,本发明实施例提供电路板及其制造方法,电路板具有第一开孔部以及一第二开孔部,第一开孔部通过第一金属层与其中至少一电路层电性连接,第二开孔部通过第二金属层与其中至少一电路层电性连接,其中第一开孔部与第二开孔部彼此电性绝缘,而第二开孔部的外径大于第一开孔部的外径。据此,不同电路层之间的电性连接路径得

以缩短,从而提高信号传输速度。此外,还可以节省电路板内部空间,从而降低制作盲孔以及埋孔的成本。

[0009] 为了能更进一步了解本发明为达成既定目的所采取的技术、方法及功效,请参阅以下有关本发明的详细说明、图式,相信本发明的目的、特征与特点,当可由此得以深入且具体的了解,然而所附图式与附件仅提供参考与说明用,并非用来对本发明加以限制者。

#### 附图说明

[0010] 图 1A 是本发明第一实施例的电路板的结构示意图。

[0011] 图 1B 是本发明第二实施例的电路板的结构示意图。

[0012] 图 2A 至 2E 分别是本发明第一实施例的电路板的制造方法于各步骤所形成的半成品的示意图。

[0013] 图 3A 至 3C 分别是本发明第二实施例的电路板的制造方法于各步骤所形成的半成品的示意图。

[0014] 图 4 是本发明实施例的电路板的制造方法其中一步骤所形成的半成品的示意图。

#### [0015] 【符号说明】

[0016]	100、200	电路板
[0017]	110	电路基板
[0018]	112	绝缘层
[0019]	114	电路层
[0020]	116	外层金属层
[0021]	116'	外层电路层
[0022]	120、220	导通管
[0023]	122、222	第一开孔部
[0024]	124、224	第二开孔部
[0025]	130	绝缘填充层
[0026]	226	第三开孔部
[0027]	H1	第一开孔
[0028]	H2	第二开孔
[0029]	H3	第三开孔
[0030]	K	钻头或是铣刀
[0031]	K1	第一钻头
[0032]	K2	第二钻头
[0033]	K3	第三钻头
[0034]	L1	第一开孔部的外径
[0035]	L2	第二开孔部的外径
[0036]	L3	第三开孔部的外径
[0037]	M1、M2	金属层
[0038]	M12、M22	第一金属层
[0039]	M14、M24	第二金属层

[0040]	M26	第三金属层
[0041]	S1	第一表面
[0042]	S2	第二表面

### 具体实施方式

[0043] 图 1A 是本发明第一实施例的电路板的结构示意图。请参阅图 1A, 电路板 100 包括一电路板 110 以及导通管 120。电路板 110 包括多层绝缘层 112 以及多层电路层 114, 这些绝缘层 112 交替地配置于这些电路层 114 之间, 而导通管 120 贯穿电路板 110。

[0044] 电路板 110 具有第一表面 S1 以及第二表面 S2。详细来说, 电路板 110 为一多层电路板 (multi-layer boards), 也就是说, 多层绝缘层 112 以及多层电路层 114 可以通过叠合法或是增层法而形成电路板 110。而电路板 110 的第一表面 S1 以及第二表面 S2 上皆设置有电路层 114, 也即第一表面 S1 以及第二表面 S2 上皆有布线图案, 例如接垫 (bonding pad) 以及线路 (trace) 等。在实际应用方面, 可依照产品不同的电性连接需求而设置不同的接垫及线路配置。

[0045] 值得说明的是, 绝缘层 112 通常是以预浸材料 (Preimpregnated Material) 来形成, 依照不同的增强材料来分, 预浸材料层可以是玻璃纤维预浸材 (Glass fiber prepreg)、碳纤维预浸材 (Carbon fiber prepreg)、环氧树脂 (Epoxy resin) 等材料。此外, 电路层 114 通常是铜金属材料, 而电路层 114 可以通过微影蚀刻而将铜箔金属层图案化而得到。然而, 本发明并不对绝缘层 112 以及电路层 114 的材料加以限定。

[0046] 导通管 120 包括第一开孔部 122 以及第二开孔部 124, 第一开孔部 122 包括第一金属层 M12, 第一金属层 M12 配置于第一开孔部 122 的孔壁, 而第一开孔部 122 通过第一金属层 M12 与其中至少一电路层 114 电性连接。第二开孔部 124 包括第二金属层 M14, 第二金属层 M14 配置于第二开孔部 124 的孔壁, 第二开孔部 124 通过第二金属层 M14 与其中至少一电路层 114 电性连接。值得说明的是, 第一开孔部 122 与位于第一表面 S1 的电路层 114 电性连接, 第二开孔部 124 与位于第二表面 S2 的电路层 114 电性连接。

[0047] 第一开孔部 122 与第二开孔部 124 彼此之间电性绝缘, 也就是说, 第一金属层 M12 与第二金属层 M14 之间并没有接触也没有电性导通。值得注意的是, 第二开孔部 124 的外径 L2 大于第一开孔部 122 的外径 L1。

[0048] 承上述, 不同的电路层 114 之间可以分别通过第一开孔部 122 以及第二开孔部 124 而电性连接, 也即, 可以通过第一开孔部 122 以及第二开孔部 124 电性连接其中一些电路层 114。据此, 可以缩短不同电路层 114 之间的电性连接路径, 从而提高信号传输速度。此外, 还可以降低制作盲孔以及埋孔的成本。

[0049] 为了降低第一开孔部 122 与第二开孔部 124 彼此之间电性连接的机率, 电路板 100 可以还包括绝缘填充层 130。绝缘填充层 130 配置于导通管 120 内, 而且绝缘填充层 130 与第一金属层 M12、第二金属层 M14 接触。一般而言, 绝缘填充层 130 的材料可以是一种塞孔油墨, 并且是以网印的方式填入导通管 120 内。不过, 本发明并不对绝缘填充层 130 的材料以及制作方式加以限制。

[0050] 图 1B 为本发明第二实施例的电路板的结构示意图。第二实施例的电路板 200 与第一实施例的电路板 100 二者结构相似, 功效相同, 例如电路板 200 与 100 同样都包括多层

绝缘层 112。以下将仅介绍电路板 200 与 100 二者的差异,而相同的特征则不再重复赘述。

[0051] 请参阅图 1B,第二实施例的电路板 200 包括电路基板 110 以及导通管 220。同样地,电路基板 110 包括多层绝缘层 112 以及多层电路层 114,这些绝缘层 112 交替地配置于这些电路层 120 之间,而导通管 220 贯穿电路基板 110。

[0052] 于本实施例中,导通管 220 包括第一开孔部 222、第二开孔部 224 以及第三开孔部 226。第一开孔部 222 包括第一金属层 M22,第一金属层 M22 配置于第一开孔部 222 的孔壁,第二开孔部 224 包括第二金属层 M24,第二金属层 M24 配置于第二开孔部 224 的孔壁,而第三开孔部 226 包括第三金属层 M26,第三金属层 M26 配置于第三开孔部 226 的孔壁 226。值得注意的是,第一开孔部 222、第二开孔部 224 以及第三开孔部 226 分别各自通过第一金属层 M22、第二金属层 M24 以及第三金属层 M26 与其中至少两层电路层 114 电性连接。值得注意的是,第一开孔部 222 配置于第三开孔部 226 以及第二开孔部 224 之间,而第三开孔部 226 与位于第一表面 S1 的电路层 114 电性连接,第二开孔部 224 与位于第二表面 S2 的电路层 114 电性连接。

[0053] 第一开孔部 222、第二开孔部 224 与第三开孔部 226 彼此之间电性绝缘,也就是说,第一金属层 M22、第二金属层 M24 与第三金属层 M26 之间并没有接触也没有电性导通。值得注意的是,第二开孔部 224 的外径 L2 以及第三开孔部 126 的外径 L3 皆大于第一开孔部 222 的外径 L1。

[0054] 承上述,不同的电路层 114 之间可以分别通过第一开孔部 222、第二开孔部 224 以及第三开孔部 226 而电性连接,也即,可以通过第一开孔部 222、第二开孔部 224 以及第三开孔部 226 电性连接其中一些电路层 114。据此,不同电路层 114 之间的电性连接路径得以缩短,从而提高信号传输速度。此外,还可以降低制作盲孔以及埋孔的成本。

[0055] 图 2A 至 2E 分别是本发明第一实施例的电路板的制造方法于各步骤所形成的半成品的示意图。请依序配合参照图 2A 至 2E。

[0056] 请参阅图 2A,提供电路基板 110,电路基板 110 具有第一表面 S1 以及第二表面 S2。详细来说,可以通过叠合法或是增层法将多层绝缘层 112 以及多层电路层 114 形成电路基板 110,其中这些绝缘层 112 交替地配置于这些电路层 114 之间,而电路基板 110 为一多层电路板。

[0057] 请参阅图 2B,于第一表面 S1 通过电路基板 110 以形成第一开孔 H1。详细而言,通过第一钻头 K1 由第一表面 S1 往电路基板 110 钻入,并且贯穿电路基板 110 据以形成第一开孔 H1。值得注意的是,第一开孔 H1 的侧壁裸露出各层绝缘层 112,而第一开孔 H1 的径宽为 L1。此外,为了不同的工艺需求,第一开孔 H1 也可以通过第一钻头 K1 由第一表面 S1 往电路基板 110 钻入而且并没有贯穿电路基板 110 (未示出)。不过,本发明并不对此加以限制。

[0058] 请参阅图 2C,由第二表面 S2 通过部分电路基板 110 以形成第二开孔 H2。详细而言,通过第二钻头 K2 对准第一开孔 H1 的位置由第二表面 S2 往电路基板 110 钻入,据以形成第二开孔 H2。值得注意的是,第二开孔 H2 的侧壁仅裸露出部分绝缘层 112,而第二开孔 H2 的径宽为 L2。第二开孔 H2 与第一开孔 H1 相通,而第二开孔 H2 的径宽 L2 大于第一开孔 H1 的径宽 L1。此外,倘若第一开孔 H1 并没有贯穿电路基板 110 (未示出)时,第二开孔 H2 需由第二表面 S2 对准第一开孔 H1 的位置往电路基板 110 钻入(未示出),以使得第一开孔

H1 与第二开孔 H2 相通。不过,本发明并不对此加以限制。

[0059] 请参阅图 2D,以电镀形成一金属层 M1 于第一开孔 H1 以及第二开孔 H2 的孔壁。详细来说,通过电镀使第一开孔 H1 以及第二开孔 H2 的孔壁所暴露出来的绝缘层 114 侧壁得以金属化(metallization)。

[0060] 请参阅图 2E,去除位于第一开孔 H1 以及第二开孔 H2 的交界处的金属层 M1 以形成一导通管 120。详细而言,可以通过钻头 K 或是铣刀 K 伸入第二开孔 H2,将位于第一开孔 H1 以及第二开孔 H2 的交界处的金属层 M1 刮除,从而形成第一开孔部 122 以及第二开孔部 124,进而形成导通管 120。值得说明的是,钻头 K 或者是铣刀 K 的尺寸介于第一钻头 K1 以及第二钻头 K2 的尺寸之间,从而钻头 K 或者是铣刀 K 得以由第二开孔 H2 伸入而去除部分金属层 M1。除此之外,第一开孔 H1 以及第二开孔 H2 的交界处的金属层 M1 也可以通过激光烧蚀的方式去除。不过,本发明并不对去除部分金属层 M1 的方式加以限定。

[0061] 此外,请再次参阅图 1A,为了降低第一开孔部 122 与第二开孔部 124 彼此之间电性连接的机率,电路板 100 的制造方法可以还包括填充一绝缘填充材料于导通管 120 内,据以形成绝缘填充层 130。一般而言,绝缘填充层 130 的材料可以是一种塞孔油墨,并且是以网印的方式填入导通管 120 内,而且绝缘填充层 130 不仅与第一金属层 M12、第二金属层 M14 接触,也与第一开孔 H1 以及第二开孔 H2 的交界处所裸露出绝缘层 114 的侧壁接触,从而能够更佳地降低第一开孔部 122 与第二开孔部 124 之间电性连接的机率。不过,本发明并不对绝缘填充层 130 的材料以及制作方式加以限制。

[0062] 图 3A 至 3C 分别是本发明第二实施例的电路板的制造方法于各步骤所形成的半成品的示意图。请依序配合参照图 3A 至 3C。

[0063] 首先,值得说明的是,图 3A 的步骤可为接续图 2C 的步骤。请参阅图 3A,在形成第一开孔 H1 以及第二开孔 H2 之后,通过第三钻头 K3 对准于第一开孔 H1 位置且去除第一开孔 H1 的孔壁而通过部分电路板 110,据以形成第三开孔 H3。于本实施例中,第三开孔 H3 是于第一表面 S1 通过电路板 110 所形成,据此,于后续制程工序后,第一开孔部 222 配置于第三开孔部 226 以及第二开孔部 224 之间。值得注意的是,第三开孔 H3 的径宽 L3 大于第一开孔 H1 的径宽 L1。

[0064] 不过,于其他实施例中,绘示于图 4 中,第三开孔 H3 也可以是于第二表面 S2 且在第二开孔 H2 位置通过电路板 110 所形成,从而第二开孔部 224 将配置于第一开孔部 222 以及第三开孔部 226 之间。

[0065] 接着,请接续图 3A 继续参阅图 3B,以电镀形成一金属层 M2 于第一开孔 H1、第二开孔 H2 以及第三开孔 H3 的孔壁。详细来说,通过电镀使第一开孔 H1、第二开孔 H2 以及第三开孔 H3 的孔壁所暴露出来的绝缘层 114 侧壁得以金属化。

[0066] 请参阅图 3C,去除位于第一开孔 H1 与第二开孔 H2 的交界处的金属层 M2 以及第一开孔 H1 与第三开孔 H3 的交界处的金属层 M2 以形成导通管 220。详细而言,可以通过钻头 K 或是铣刀 K 伸入第二开孔 H2,将位于第一开孔 H1 以及第二开孔 H2 的交界处的金属层 M1 刮除,从而形成第一开孔部 122 以及第二开孔部 124,进而形成导通管 120。值得说明的是,于本实施例中,钻头 K 或者是铣刀 K 的尺寸介于第三钻头 K3 以及第二钻头 K2 的尺寸之间,从而钻头 K 或者是铣刀 K 得以由第二开孔 H2 以及第三开孔 H3 伸入而去除部分金属层 M2。除此之外,位于第一开孔 H1 与第二开孔 H2 的交界处的金属层 M2 以及第一开孔 H1 与第三



开孔 H3 的交界处的金属层 M2 也可以通过激光烧蚀的方式去除。不过,本发明并不对去除部分金属层 M2 的方式加以限定。

[0067] 此外,请再次参阅图 1B,为了降低第一开孔部 122 与第二开孔部 124 彼此之间电性连接的机率,电路板 200 的制造方法同样可以还包括填充绝缘填充材料于导通管 220 内,据以形成绝缘填充层 130。一般而言,绝缘填充层 130 的材料可以是一种塞孔油墨,并且是以网印的方式填入导通管 220 内,而且绝缘填充层 130 不仅与第一金属层 M12、第二金属层 M14 接触,也与第一开孔 H1 以及第二开孔 H2 的交界处所裸露出绝缘层 114 的侧壁接触。

[0068] 接着,可以进行后续的蚀刻线路工艺,以微影蚀刻外层金属层 116 的表面从而形成外层电路层 116'。不过,本发明并不对蚀刻电路工艺加以限制。

[0069] 综上所述,本发明实施例提供电路板及其制造方法。电路板具有第一开孔部以及一第二开孔部,第一开孔部通过第一金属层与其中至少一电路层电性连接,第二开孔部通过第二金属层与其中至少一电路层电性连接,其中第一开孔部与第二开孔部彼此电性绝缘,而第二开孔部的外径大于第一开孔部的外径。据此,不同电路层 114 之间的电性连接路径得以缩短,从而提高信号传输速度。此外,还可以节省电路板内部空间,从而降低制作盲孔以及埋孔的成本。

[0070] 以上所述仅为本发明的实施例,其并非用以限定本发明的专利保护范围。任何本领域的普通技术人员,在不脱离本发明的精神与范围内,所作的更动及润饰的等效替换,仍为本发明的权利要求保护范围内。

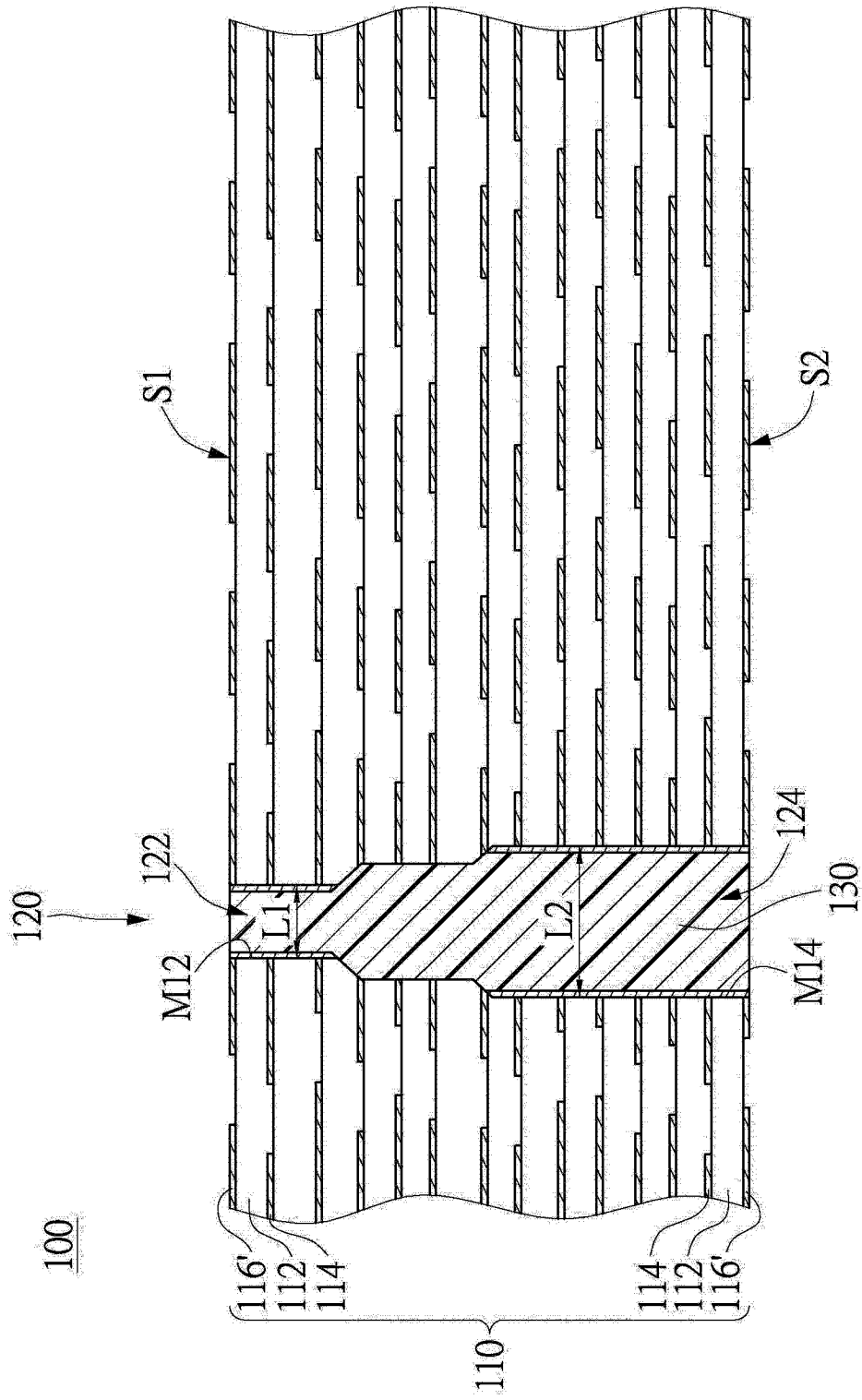


图 1A

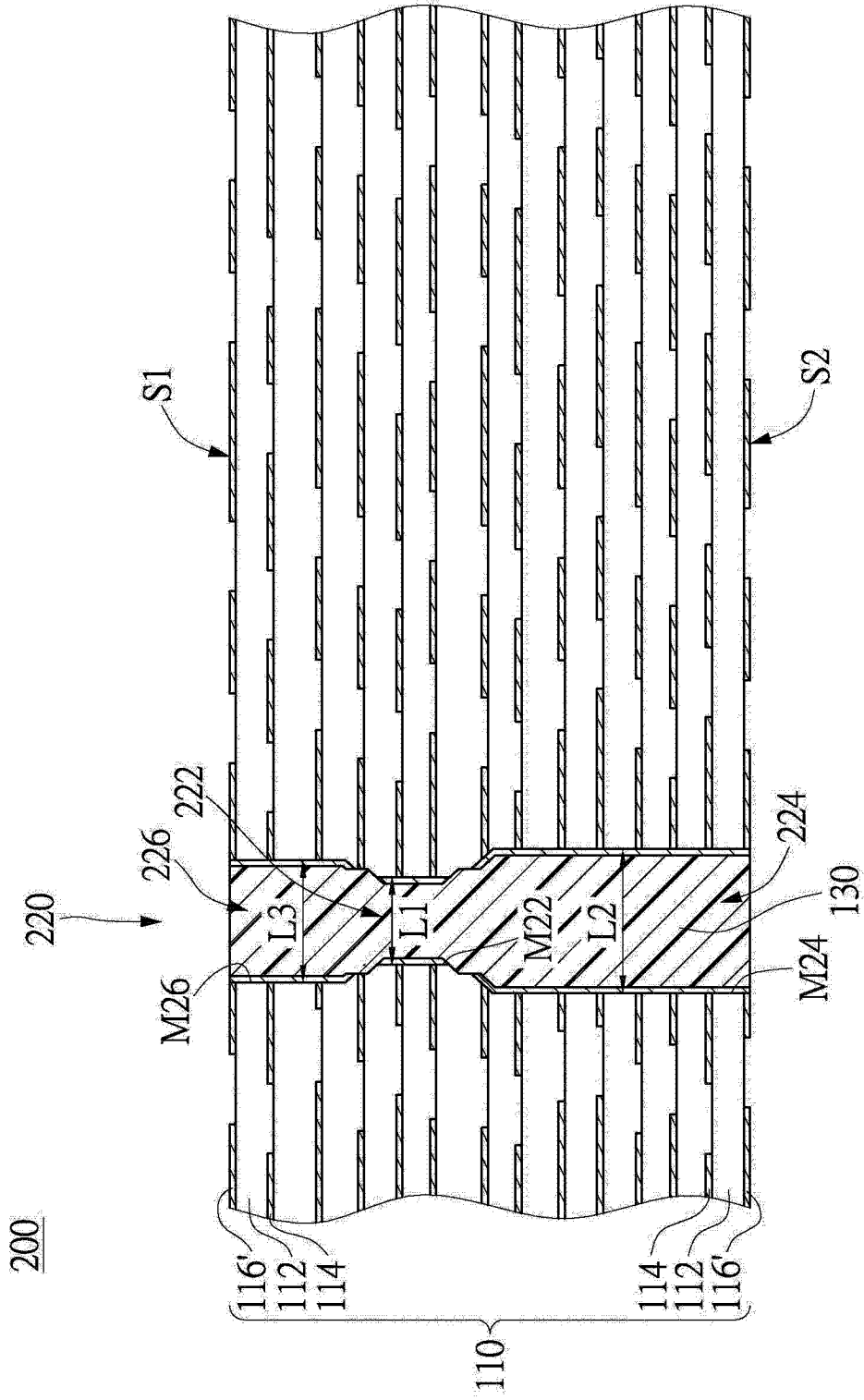


图 1B

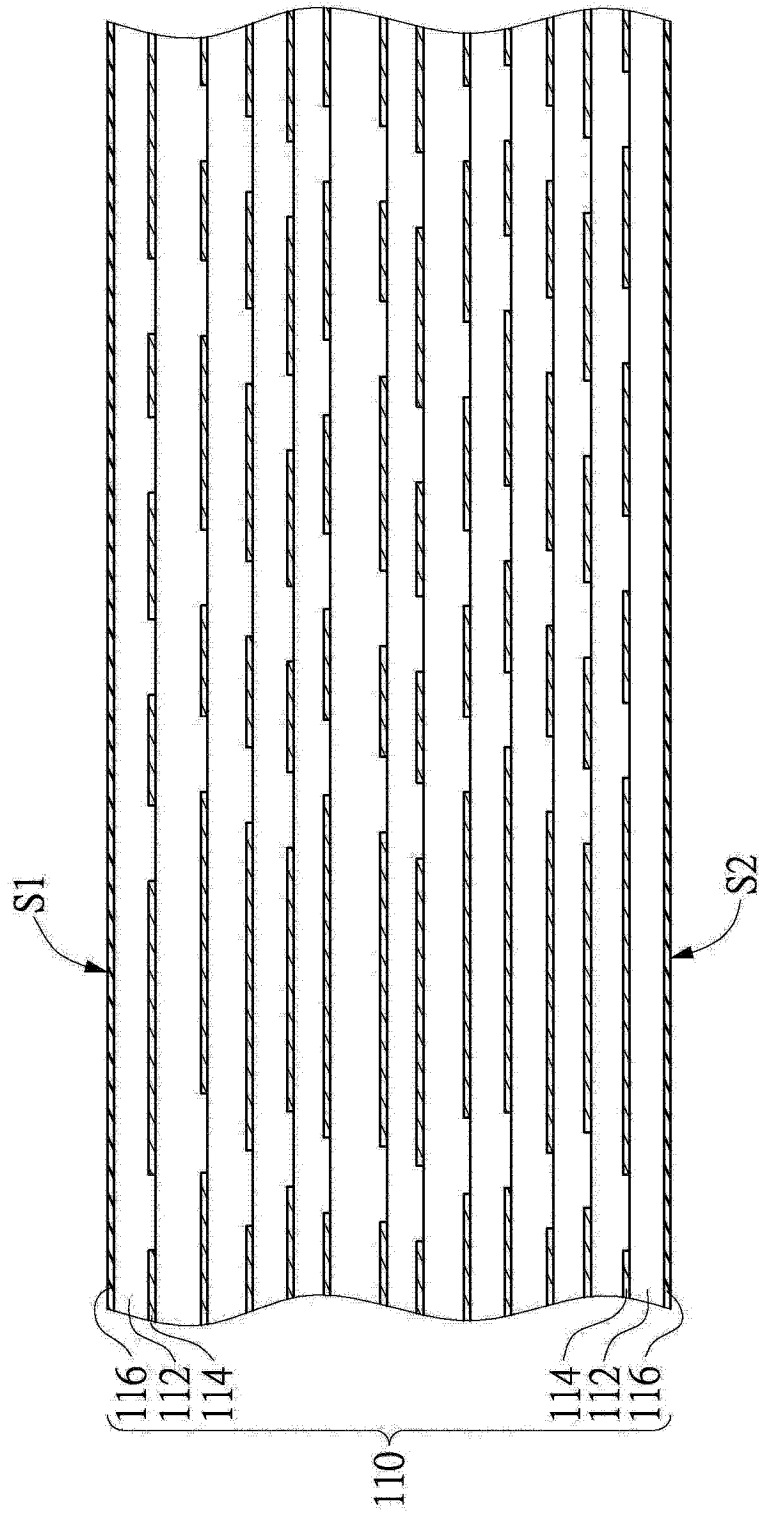


图 2A

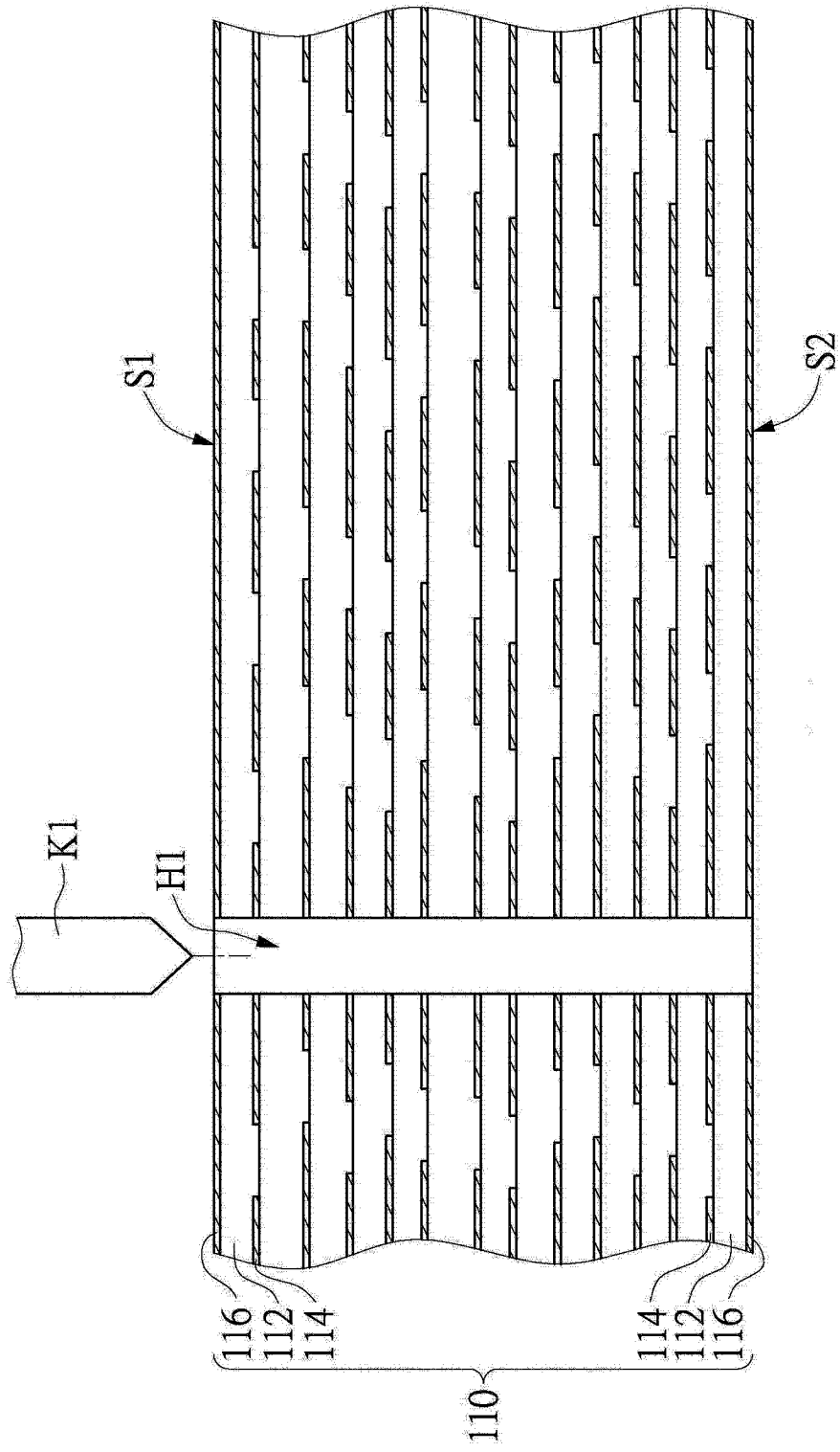


图 2B

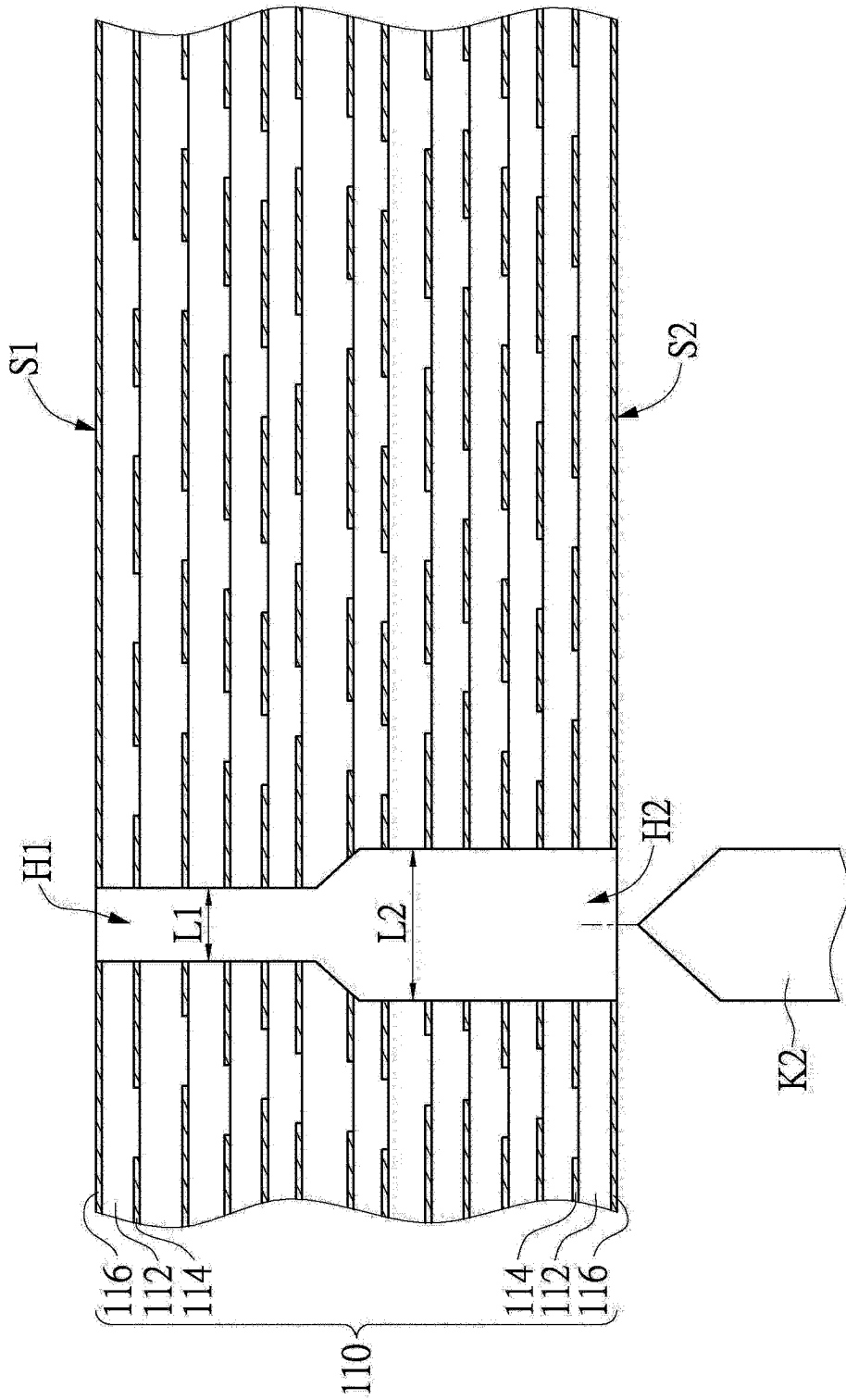


图 2C

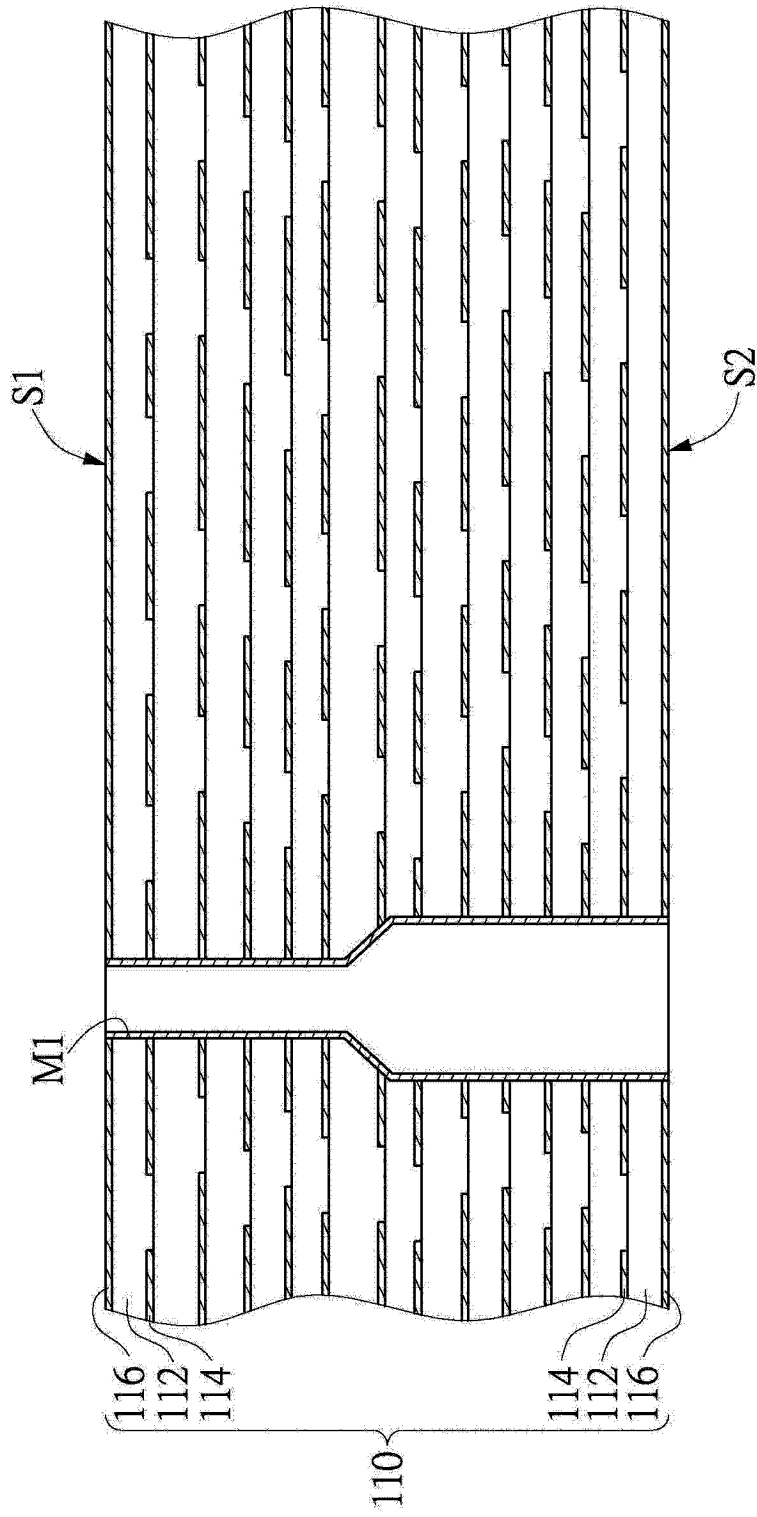


图 2D

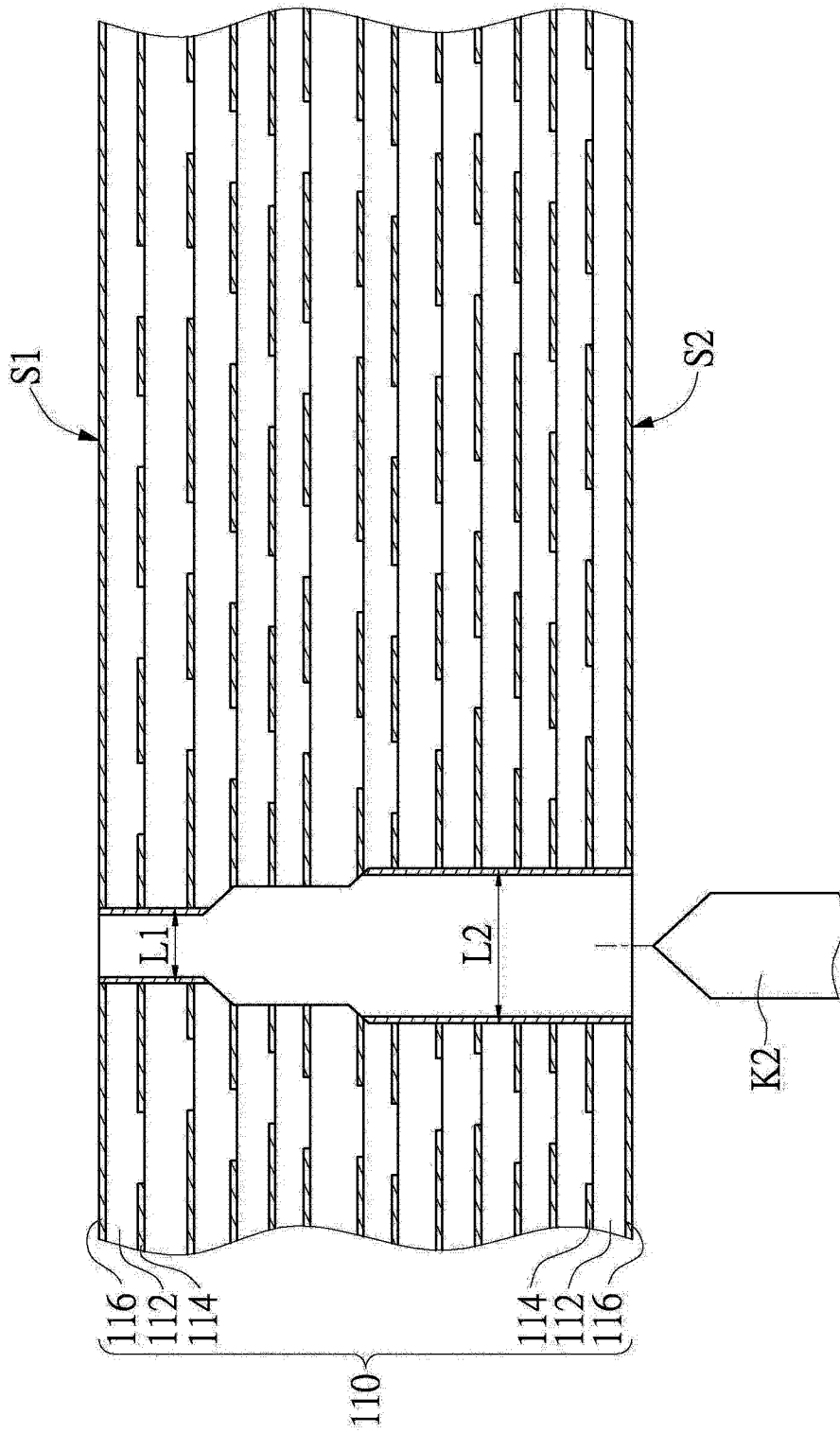


图 2E



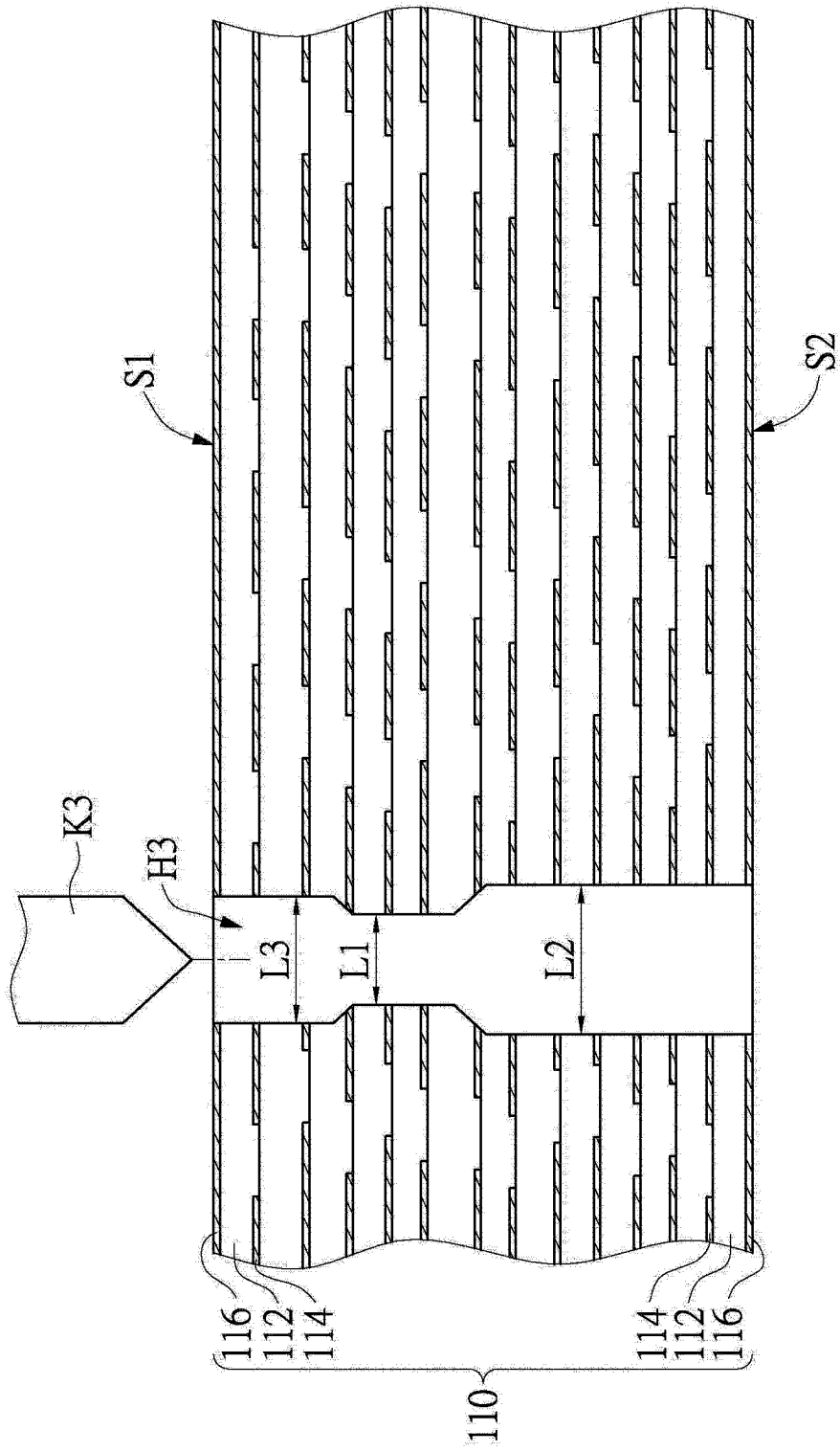


图 3A

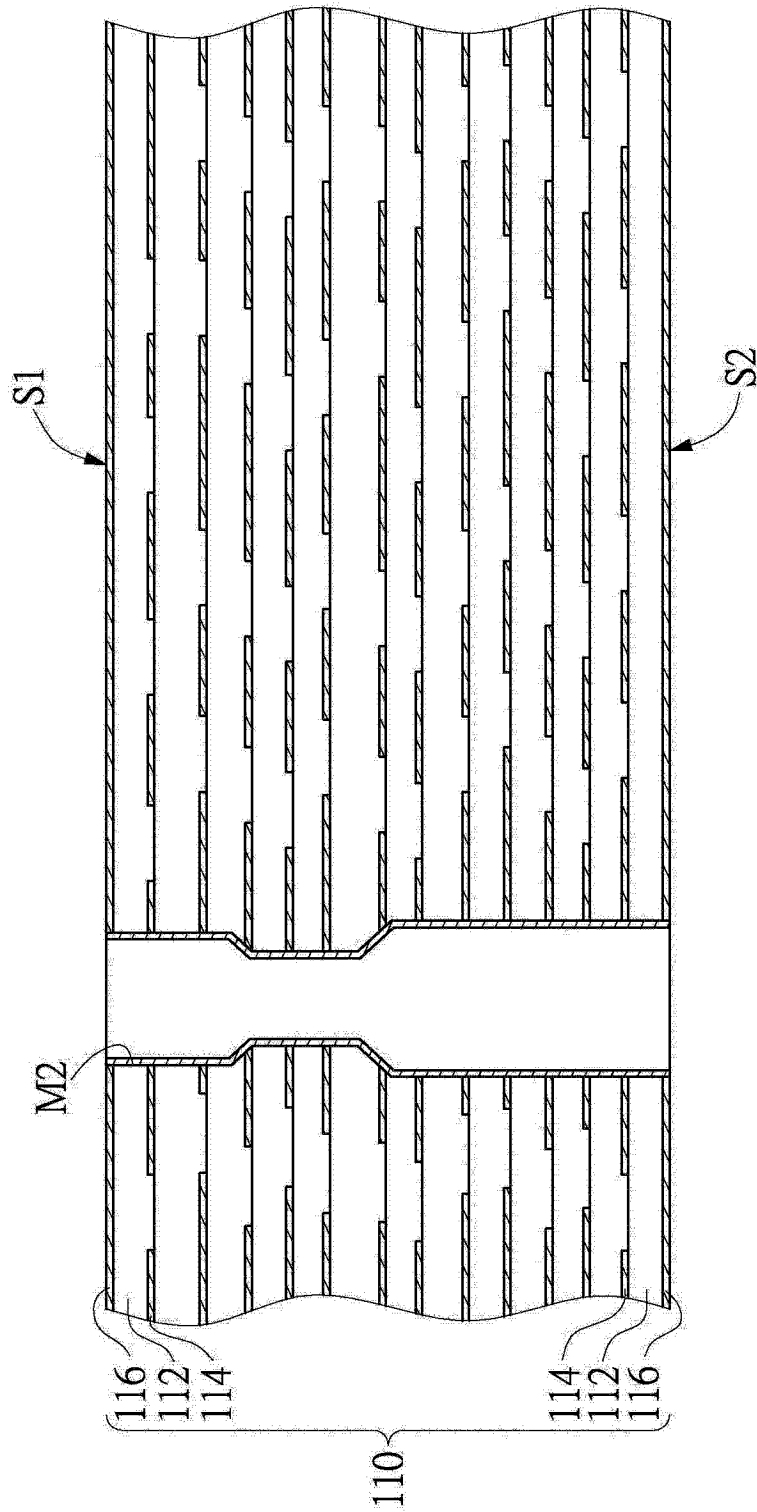


图 3B

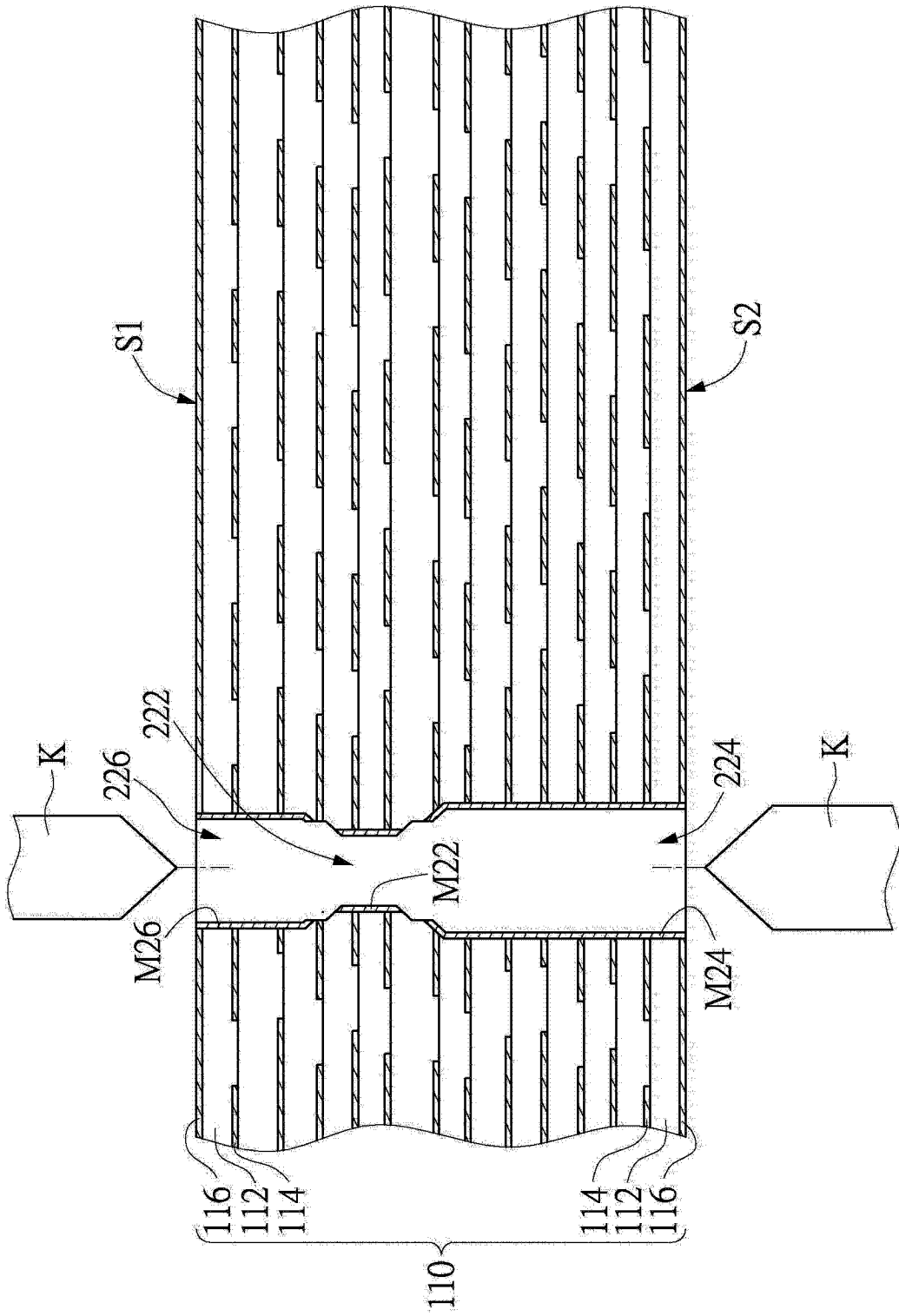


图 3C

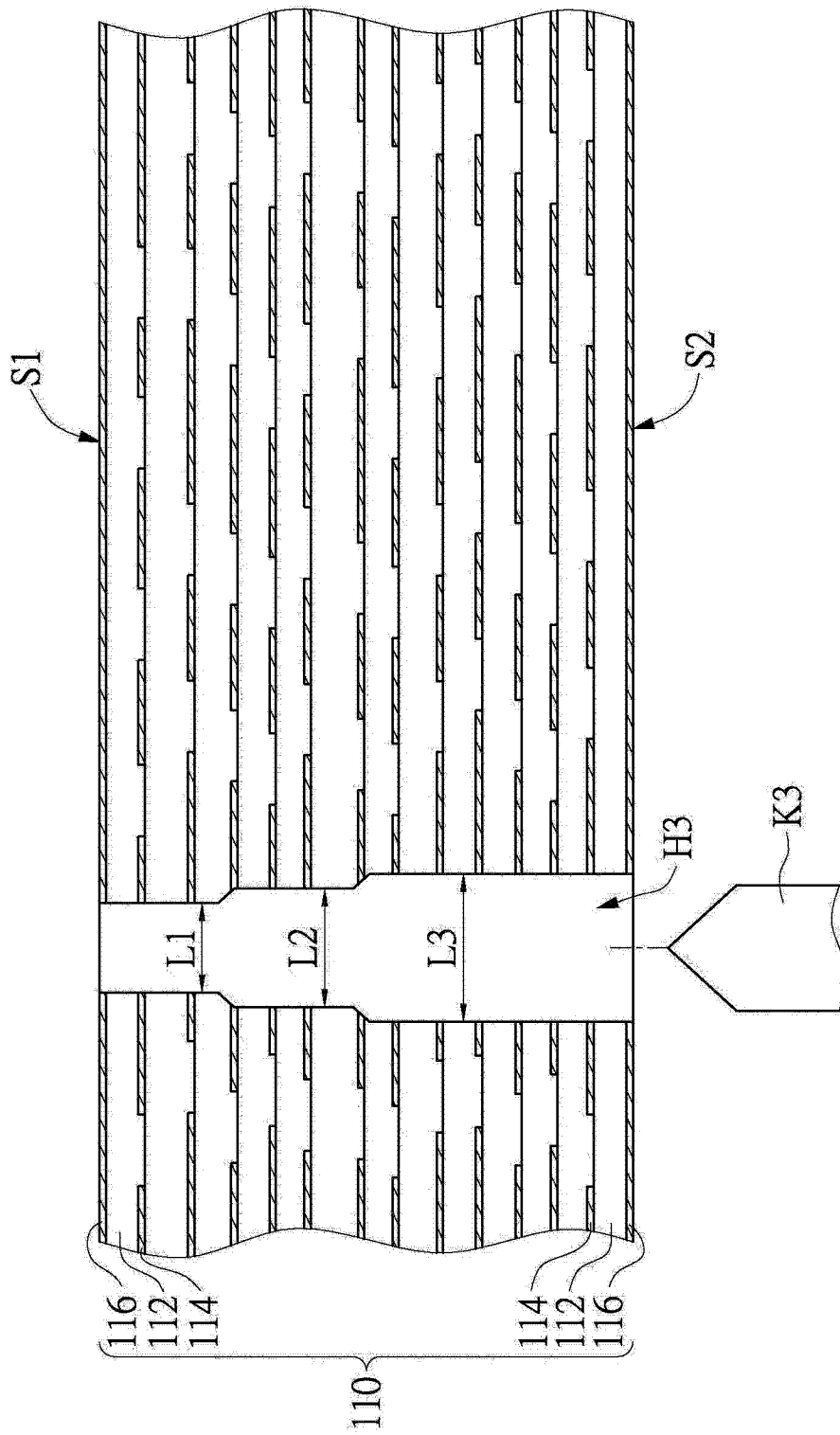


图 4