

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年2月10日(10.02.2022)



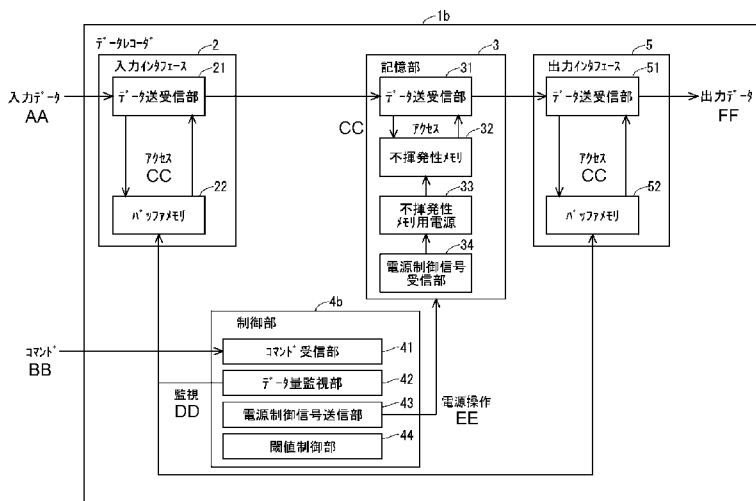
(10) 国際公開番号
WO 2022/029952 A1

- (51) 国際特許分類:
G06F 12/00 (2006.01)
- (21) 国際出願番号: PCT/JP2020/030134
- (22) 国際出願日: 2020年8月6日(06.08.2020)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者: 昆 慶久(KON Yoshihisa); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 佐々木 通(SASAKI Toru); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).
- (74) 代理人: 吉竹 英俊, 外(YOSHITAKE Hidetoshi et al.); 〒5400001 大阪府大阪市中央区域見1丁目4番70号住友生命OBPプラザビル10階 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH,

(54) Title: DATA RECORDER AND METHOD FOR USING DATA RECORDER

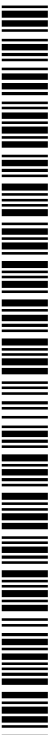
(54) 発明の名称: データレコーダおよびデータレコーダの使用方法

[図6]



- 1b... DATA RECORDER
- 2... INPUT INTERFACE
- 3... STORAGE UNIT
- 4b... CONTROL UNIT
- 5... OUTPUT INTERFACE
- 21, 31, 51... DATA TRANSMITTING/RECEIVING UNIT
- 22... BUFFER MEMORY
- 32... NONVOLATILE MEMORY
- 33... NONVOLATILE-MEMORY POWER SUPPLY
- 34... POWER-SUPPLY CONTROL-SIGNAL RECEIVING UNIT
- 41... COMMAND RECEIVING UNIT
- 42... DATA AMOUNT MONITORING UNIT
- 43... POWER-SUPPLY CONTROL-SIGNAL TRANSMITTING UNIT
- 44... THRESHOLD CONTROL UNIT
- 52... BUFFER MEMORY
- AA... INPUT DATA
- BB... COMMAND
- CC... ACCESS
- DD... MONITORING
- EE... POWER SUPPLY OPERATION
- FF... OUTPUT DATA

(57) Abstract: To provide a data recorder capable of suppressing an adverse effect caused by radiation. The data recorder of the present disclosure comprises, in one aspect, an input interface including a first buffer memory. The input interface receives data input from the outside and records the data input in the first buffer memory. A control unit implements switching to turn on a nonvolatile-memory power supply at a timing that is determined on the basis of the amount of data recorded in the first buffer memory and the mode of the data input from the outside via the input interface. The input interface transfers, to a nonvolatile memory, the data recorded in the first buffer memory in a case of a state where the nonvolatile-memory power supply is turned on. The control unit implements switching to turn off the nonvolatile-memory power supply after the data recorded in the first buffer memory is transferred to the nonvolatile memory.



WO 2022/029952 A1

KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告 (条約第21条(3))

(57) 要約：放射線による悪影響を抑制できるデータレコーダを提供する。本開示のデータレコーダは、その一態様において、入力インタフェースは第1のバッファメモリを備え、入力インタフェースは外部からのデータ入力を受け付けて第1のバッファメモリに記録し、制御部は、第1のバッファメモリに記録されているデータの量と、入力インタフェースを介した外部からのデータ入力の態様と、に基づいて決めたタイミングで、不揮発性メモリ用電源をオンに切り替え、入力インタフェースは、不揮発性メモリ用電源がオンの状態の場合に、第1のバッファメモリに記録されているデータを不揮発性メモリに転送し、制御部は、第1のバッファメモリに記録されているデータを不揮発性メモリに転送した後に、不揮発性メモリ用電源をオフに切り替える。

明 細 書

発明の名称： データレコーダおよびデータレコーダの使用方法

技術分野

[0001] 本開示はデータレコーダおよびデータレコーダの使用方法に関するものである。

背景技術

[0002] 放射線と呼ばれる高いエネルギーを持つ粒子は電子機器に悪影響を与えることが知られている。放射線は、宇宙空間において飛び交っている他、地上においても、宇宙からくる放射線や放射性物質から発せられる放射線が存在する。

先行技術文献

特許文献

[0003] 特許文献1：特開2009-026271号公報

発明の概要

発明が解決しようとする課題

[0004] 電子機器またはその一部分の電源をオフとすることにより、当該電子機器またはその当該一部分に対する放射線の悪影響を抑制できる。

[0005] 特許文献1には、データレコーダにおいて、省電力を実現するために、データレコーダの不揮発性メモリモジュールの電源を制御する構成が、開示されている。しかし、特許文献1に開示されている電源の制御は、放射線の悪影響への対策の観点から改善の余地があった。

[0006] 本開示は、このような問題を解決するためのものであり、放射線による悪影響を抑制できるデータレコーダを提供すること、および放射線による悪影響を抑制できるデータレコーダの使用方法を提供することを目的としている。

課題を解決するための手段

[0007] 本開示の一態様のデータレコーダは、入力インタフェースと記憶部と制御

部とを備え、記憶部はデータを記憶する不揮発性メモリと不揮発性メモリ用の電源であって制御部にオンとオフを制御される不揮発性メモリ用電源とを備え、入力インタフェースは第1のバッファメモリを備え、入力インタフェースは外部からのデータ入力を受け付けて第1のバッファメモリに記録し、制御部は、第1のバッファメモリに記録されているデータの量と、入力インタフェースを介した外部からのデータ入力の態様と、に基づいて決めたタイミングで、不揮発性メモリ用電源をオンに切り替え、入力インタフェースは、不揮発性メモリ用電源がオンの状態の場合に、第1のバッファメモリに記録されているデータを不揮発性メモリに転送し、制御部は、第1のバッファメモリに記録されているデータを不揮発性メモリに転送した後に、不揮発性メモリ用電源をオフに切り替える、データレコーダ、である。

[0008] また、本開示の別の態様のデータレコーダは、出力インタフェースと記憶部と制御部とを備え、記憶部はデータを記憶する不揮発性メモリと不揮発性メモリ用の電源であって制御部にオンとオフを制御される不揮発性メモリ用電源とを備え、出力インタフェースは第2のバッファメモリを備え、制御部は、不揮発性メモリが記憶している出力対象のデータを第2のバッファメモリを介して外部へ出力する際に、出力対象のデータの第2のバッファメモリへの転送を開始してから出力対象のデータを第2のバッファメモリへ転送し終わるまでの間の期間のうちの一部の期間に、不揮発性メモリ用電源をオフの状態とする、データレコーダ、である。

[0009] また、本開示のさらに別の態様のデータレコーダは、入力インタフェースと出力インタフェースと記憶部と制御部とを備え、記憶部はデータを記憶する不揮発性メモリと不揮発性メモリ用の電源であって制御部にオンとオフを制御される不揮発性メモリ用電源とを備え、入力インタフェースは第1のバッファメモリを備え、出力インタフェースは第2のバッファメモリを備え、入力インタフェースは外部からのデータ入力を受け付けて第1のバッファメモリに記録し、制御部は、第1のバッファメモリに記録されているデータの量と、入力インタフェースを介した外部からのデータ入力の態様と、に基

づいて決めたタイミングで、不揮発性メモリ用電源をオンに切り替え、入力インタフェースは、不揮発性メモリ用電源がオンの状態の場合に、第1のバッファメモリに記録されているデータを不揮発性メモリに転送し、制御部は、第1のバッファメモリに記録されているデータを不揮発性メモリに転送した後に、不揮発性メモリ用電源をオフに切り替え、制御部は、不揮発性メモリが記憶している出力対象のデータを第2のバッファメモリを介して外部へ出力する際に、出力対象のデータの第2のバッファメモリへの転送を開始してから出力対象のデータを第2のバッファメモリへ転送し終わるまでの間の期間のうちの一部の期間に、不揮発性メモリ用電源をオフの状態とする、データレコーダ、である。

[0010] また、本開示の一態様のデータレコーダの使用方法は、本開示のデータレコーダを使用する方法であるデータレコーダの使用方法であって、放射線環境にデータレコーダを配置して、データレコーダにデータを記録またはデータレコーダに記録されたデータを再生する、データレコーダの使用方法、である。

発明の効果

[0011] 本開示の一態様のデータレコーダにおいて、制御部は、第1のバッファメモリに記録されているデータの量と、入力インタフェースを介した外部からのデータ入力の態様と、に基づいて決めたタイミングで、不揮発性メモリ用電源をオンに切り替え、入力インタフェースは、不揮発性メモリ用電源がオンの状態の場合に、第1のバッファメモリに記録されているデータを不揮発性メモリに転送し、制御部は、第1のバッファメモリに記録されているデータを不揮発性メモリに転送した後に、不揮発性メモリ用電源をオフに切り替える。これにより、放射線による悪影響を抑制できるデータレコーダが提供される。

[0012] また、本開示の別の態様のデータレコーダにおいて、制御部は、不揮発性メモリが記憶している出力対象のデータを第2のバッファメモリを介して外部へ出力する際に、出力対象のデータの第2のバッファメモリへの転送を

開始してから出力対象のデータを第2のバッファメモリへ転送し終わるまでの間の期間のうちの一部の期間に、不揮発性メモリ用電源をオフの状態とする。これにより、放射線による悪影響を抑制できるデータレコーダが提供される。

[0013] また、本開示のさらに別の一態様のデータレコーダにおいて、制御部は、第1のバッファメモリに記録されているデータの量と、入力インタフェースを介した外部からのデータ入力の態様と、に基づいて決めたタイミングで、不揮発性メモリ用電源をオンに切り替え、入力インタフェースは、不揮発性メモリ用電源がオンの状態の場合に、第1のバッファメモリに記録されているデータを不揮発性メモリに転送し、制御部は、第1のバッファメモリに記録されているデータを不揮発性メモリに転送した後に、不揮発性メモリ用電源をオフに切り替え、制御部は、不揮発性メモリが記憶している出力対象のデータを第2のバッファメモリを介して外部へ出力する際に、出力対象のデータの第2のバッファメモリへの転送を開始してから出力対象のデータを第2のバッファメモリへ転送し終わるまでの間の期間のうちの一部の期間に、不揮発性メモリ用電源をオフの状態とする。これにより、放射線による悪影響を抑制できるデータレコーダが提供される。

[0014] また、本開示の一態様のデータレコーダの使用方法は、本開示のデータレコーダを使用する方法であるデータレコーダの使用方法であって、放射線環境にデータレコーダを配置して、データレコーダにデータを記録またはデータレコーダに記録されたデータを再生する、データレコーダの使用方法、である。これにより、放射線による悪影響を抑制できるデータレコーダの使用方法が提供される。

[0015] また、本願明細書に開示される技術に関連する目的と、特徴と、局面と、利点とは、以下に示される詳細な説明と添付図面とによって、さらに明白となる。

図面の簡単な説明

[0016] [図1]実施の形態1のデータレコーダの構成を示すブロック図である。

[図2]実施の形態1のデータレコーダのデータ受信処理のフローチャートである。

[図3]実施の形態1のデータレコーダの記憶処理のフローチャートである。

[図4]実施の形態1のデータレコーダの再生データ読み出し処理のフローチャートである。

[図5]実施の形態1のデータレコーダの再生処理のフローチャートである。

[図6]実施の形態2のデータレコーダの構成を示すブロック図である。

[図7]実施の形態2のデータレコーダの動作を説明するための図である。

[図8]実施の形態2のデータレコーダの動作を説明するための図である。

[図9]実施の形態3のデータレコーダの構成を示すブロック図である。

[図10]実施の形態3のデータレコーダの不揮発性メモリ用電源の電流値を監視する処理のフローチャートである。

[図11]実施の形態4のデータレコーダの構成を示すブロック図である。

[図12]実施の形態4のデータレコーダの記憶データ更新処理のフローチャートである。

[図13]実施の形態5のデータレコーダの構成を示すブロック図である。

[図14]実施の形態1から5のデータレコーダの一部のハードウェア構成を示す図である。

[図15]実施の形態6のデータレコーダの一態様の構成を示すブロック図である。

[図16]実施の形態6のデータレコーダの一態様の構成を示すブロック図である。

[図17]実施の形態6のデータレコーダの一態様の構成を示すブロック図である。

発明を実施するための形態

[0017] < A. 実施の形態1 >

< A-1. 構成 >

図1は実施の形態1に係るデータレコーダであるデータレコーダ1の構成

を示すブロック図である。

- [0018] データレコーダ 1 は入力インタフェース 2 と記憶部 3 と制御部 4 と出力インタフェース 5 を備える。
- [0019] 入力インタフェース 2 はデータ送受信部 2 1 とバッファメモリ 2 2 (第 1 のバッファメモリ) とを備える。
- [0020] 入力インタフェース 2 はデータレコーダ 1 の外部から送信されるデータを受信し、当該データを記憶部 3 へ転送する。
- [0021] 入力インタフェース 2 は外部から受信したデータをバッファメモリ 2 2 に一時保存する。外部から受信したデータをバッファメモリ 2 2 に一時保存することで、後述するように記憶部 3 が備える不揮発性メモリ用電源 3 3 をオフにする猶予が生まれる。
- [0022] 記憶部 3 はデータ送受信部 3 1 と不揮発性メモリ 3 2 と不揮発性メモリ用電源 3 3 と電源制御信号受信部 3 4 を備える。データ送受信部 3 1 は入力インタフェース 2 から転送されるデータを受信し、不揮発性メモリ 3 2 へ格納する。また、データの再生時は不揮発性メモリ 3 2 からデータを読み込み、当該データを出力インタフェース 5 へ転送する。
- [0023] 不揮発性メモリ 3 2 は、例えばフラッシュメモリ、MRAM、EEPROM 等の、不揮発性の半導体メモリである。
- [0024] 不揮発性メモリ用電源 3 3 は不揮発性メモリ 3 2 へ電力を供給する電源であり、電源制御信号受信部 3 4 から転送される電源の制御信号によって、オンとオフが切り替わる。
- [0025] 電源制御信号受信部 3 4 は制御部 4 から送信される電源制御信号を受信し、不揮発性メモリ用電源 3 3 へ受信した電源制御信号を転送する。制御部 4 は、このように、電源制御信号受信部 3 4 を介して、不揮発性メモリ用電源 3 3 のオンとオフを制御する。
- [0026] 制御部 4 は、コマンド受信部 4 1 と、データ量監視部 4 2 と、電源制御信号送信部 4 3 と、を備える。
- [0027] コマンド受信部 4 1 は通信の開始を示すコマンドを受信する。当該コマン

ドは、記録と再生どちらの通信かの情報を含む。コマンドが再生を指示するコマンドである場合は、当該コマンドは、例えば、再生するデータを指定する情報も含む。

- [0028] データ量監視部42は、入力インタフェース2の備えるバッファメモリ22および出力インタフェース5の備えるバッファメモリ52に記憶されているデータの量を監視する。
- [0029] 電源制御信号送信部43は、記憶部3の備える電源制御信号受信部34に電源制御信号を送信する。
- [0030] 制御部4はバッファメモリ22に記憶されているデータの量をデータ量監視部42により監視し、閾値（第1の閾値、以下閾値400とする）を超過した場合に、電源制御信号送信部43により、電源制御信号受信部34へ、不揮発性メモリ用電源33をオンにするよう指示する電源制御信号を送信する。閾値400は、本実施の形態では、予め定められ、制御部4に記憶されている。
- [0031] 閾値400の決定方法は限定されないが、例えば、バッファメモリ22の容量に対する、バッファメモリ22が記憶しているデータの量の割合（例えば80%など）としても良い。また、バッファメモリ22への書き込みの速度と、不揮発性メモリ用電源33をオフからオンに切り替える際に不揮発性メモリ用電源33への書き込み可能になるために必要な時間に基づいて設定しても良い。以下、制御部4が不揮発性メモリ用電源33をオンにするよう指示する電源制御信号を電源制御信号受信部34へ送信してから不揮発性メモリ32への書き込みが可能になるために必要な時間を不揮発性メモリ32の立ち上がり時間と呼ぶ。
- [0032] 出力インタフェース5は入力インタフェース2と同様の構造であり、出力インタフェース5は、データ送受信部51とバッファメモリ52（第2のバッファメモリ）とを備える。出力インタフェース5は記憶部3からのデータを受信しデータレコーダ1の外部へデータを送信する機能を持つ。
- [0033] バッファメモリ22および52は、例えば、RAM（Random Ac

cess Memory)、フラッシュメモリ、MRAM、EEPROM等の、不揮発性または揮発性の半導体メモリや、磁気ディスク、フレキシブルディスク、光ディスク、コンパクトディスク、ミニディスク、DVD等の書き換え可能なメモリのうちのいずれかまたはその組み合わせである。バッファメモリ22および52は、不揮発性メモリ32と比べ記憶容量が少なくてもよく、また、不揮発性メモリ32と比べ、放射線の悪影響を受けにくい構成とする、または、複数のメモリモジュールを備えるパッケージである構成とする、等により、放射線の悪影響により部分的に故障した際の影響を抑えることが容易である。

[0034] <A-2. 動作>

まず、放射線によるデータレコーダ1への悪影響の例について、説明する。放射線による半導体素子への悪影響は、シングルイベント効果(Single Event Effect、SEE)と呼ばれている。シングルイベント効果の主たる例として、放射線によって記憶しているデータが書き換わるシングルイベントアップセット(Single Event Upset、以下、アップセットと記載する)、過電流が流れるシングルイベントラッチアップ(Single Event Latch-up、SEL、以下、ラッチアップと記載する)が挙げられる。例えばデータレコーダ1にCMOS IC(Complementary metal-oxide-semiconductor Integrated Circuit、相補型金属酸化物半導体集積回路)が使われており、CMOS ICに放射線が当たりラッチアップが起これば、制御不能状態となり過電流が流れ続け回路を破壊してしまう可能性がある。ラッチアップへの対策としては、データレコーダ1またはその構成要素の電源をオフとすることにより、データレコーダ1または当該その構成要素でのラッチアップ発生を防止することができる。

[0035] <A-2-1. データ受信処理および記憶処理の動作>

図2はデータレコーダ1のデータ受信処理のフローチャートである。

[0036] データレコーダ1のデータ受信処理において、入力インタフェース2は、

データレコーダ1の外部から送信されるデータの受信を試み（ステップS21）、外部からデータを受信すれば（ステップS21：YES）、逐次、受信したデータをバッファメモリ22に転送し、また、転送し終えたデータを消去する（ステップS22）。ステップS21において外部からデータを受信しなければ（ステップS21：NO）、ステップS21で外部から送信されるデータの受信を試みることを繰り返す。また、ステップS22の後は、再度ステップS21に移行する。

[0037] 図3にデータレコーダ1の記憶処理のフローチャートを示す。

[0038] 制御部4は、データ量監視部42により、バッファメモリ22に記憶されているデータの量を監視し、閾値400を超過したかの判定をする（ステップS31）。バッファメモリ22に記憶されているデータの量が閾値400を超過した場合（ステップS31：YES）、制御部4は電源制御信号送信部43により電源制御信号を電源制御信号受信部34へ送り、不揮発性メモリ用電源33の電源をオフ状態からオンへ切り替える（ステップS32）。不揮発性メモリ用電源33の電源がオンになれば不揮発性メモリ32への書き込みが可能になるので、データ送受信部21はバッファメモリ22からデータを読み込み、記憶部3へデータを転送する（ステップS33）。記憶部3へ転送されたデータは、不揮発性メモリ32に書き込まれる。

[0039] データ量監視部42は再びバッファメモリ22の記憶しているデータ量を監視し、バッファメモリ22が空かどうかを判定する（ステップS34）。ステップS34でバッファメモリ22が空でなければ（ステップS34：NO）、つまり、バッファメモリ22に記憶されているデータが残っていれば、ステップS33に移り、記憶部3へのデータ転送が繰り返される。

[0040] バッファメモリ22内のデータが全て転送されバッファメモリ22が空であれば（ステップS34：YES）、制御部4は電源制御信号送信部43により電源制御信号受信部34へ電源制御信号を送信し、不揮発性メモリ用電源33の電源をオフに切り替える（ステップS35）。

[0041] データレコーダ1は、以上説明したデータ受信処理および記憶処理により

、外部からのデータを受信し、不揮発性メモリ32に記憶する。その際、制御部4は、図3のフローチャートのステップS31およびステップS32のように、バッファメモリ22に記録されているデータの量に基づいて決めたタイミングで、不揮発性メモリ用電源33をオンに切り替え、入力インタフェース2は、不揮発性メモリ用電源33がオンの状態の場合に、バッファメモリ22に記録されているデータを不揮発性メモリ32に転送し、制御部4は、バッファメモリ22に記録されているデータの不揮発性メモリ32への転送が終わった後に、不揮発性メモリ用電源33をオフに切り替える。これにより、放射線による悪影響を抑制でき、また、データレコーダ1を省電力化できる。特に、データレコーダ1へのデータ入力が長時間続く、またはデータレコーダ1へのデータ入力が頻繁に行われるような場合においても、不揮発性メモリ32をオフにすることで、放射線による悪影響を抑制でき、また、データレコーダ1を省電力化できる。

[0042] < A-2-2. 再生データ読み出し処理および再生処理の動作 >

図4は、再生データ読み出し処理のフローチャートである。再生データ読み出し処理は、後述の再生処理のために、再生データを不揮発性メモリ32からバッファメモリ52に読み出す処理のことである。また、再生データは、データレコーダ1の出力対象のデータ、つまり再生しようとするデータであり、例えばコマンド受信部41が受信した再生要求のコマンドで再生するよう指定されたデータのことである。

[0043] 制御部4はコマンド受信部41が再生要求のコマンドを受信したかどうかを確認する(ステップS41)。コマンド受信部41が受信した再生要求のコマンドがあれば(ステップS41: YES)、ステップS42に進む。コマンド受信部41が受信した再生要求のコマンドがなければ(ステップS41: NO)、ステップS41を繰り返す。

[0044] ステップS42では、バッファメモリ52が空かどうかを確認する(ステップS42)。バッファメモリ52が空でなければ(ステップS42: NO)、バッファメモリ52に残っているデータの再生が完了しバッファメモリ

5 2 が空になるまで、ステップ S 4 2 を繰り返す。

[0045] バッファメモリ 5 2 が空であれば（ステップ S 4 2 : YES）、制御部 4 は電源制御信号送信部 4 3 により電源制御信号受信部 3 4 へ電源制御信号を送信し、不揮発性メモリ用電源 3 3 の電源をオフからオンに切り替える（ステップ S 4 3）。

[0046] 次に、記憶部 3 の備えるデータ送受信部 3 1 は、記憶部 3 の不揮発性メモリ 3 2 から再生データを読み出し、出力インタフェース 5 の備えるデータ送受信部 5 1 へ送信する（ステップ S 4 4）。

[0047] 次に、データ送受信部 5 1 は、データ送受信部 3 1 から受信した再生データを、バッファメモリ 5 2 へ書き込む（ステップ S 4 5）。

[0048] ステップ S 4 4 とステップ S 4 5 では、不揮発性メモリ 3 2 からまだ読み出されていない再生データの量が不揮発性メモリ 3 2 の容量より多い場合、不揮発性メモリ 3 2 が記憶できる分の再生データが、不揮発性メモリ 3 2 から読み出され、データ送受信部 3 1 およびデータ送受信部 5 1 を介してバッファメモリ 5 2 へ送信される。

[0049] 次に、制御部 4 は、全ての再生データが記憶部 3 の不揮発性メモリ 3 2 から読み出されバッファメモリ 5 2 へ送信されたかを判定する（ステップ S 4 6）。

[0050] 一部の再生データの不揮発性メモリ 3 2 からの読み出しとバッファメモリ 5 2 への送信が終わっていない場合（ステップ S 4 6 : NO）、ステップ S 4 7 に進む。

[0051] ステップ S 4 7 において、制御部 4 は、バッファメモリ 5 2 が空かどうかを確認する（ステップ S 4 7）。

[0052] ステップ S 4 7 においてバッファメモリ 5 2 が空でない場合（ステップ S 4 7 : NO）、制御部 4 は不揮発性メモリ用電源 3 3 をオフ状態とし（ステップ S 4 8）、バッファメモリ 5 2 が後述の再生処理により空になるまで、ステップ S 4 7 を繰り返す。ステップ S 4 8 において、制御部 4 は、不揮発性メモリ用電源 3 3 が元々オンであった場合は電源制御信号送信部 4 3 によ

リオフに切り替え、不揮発性メモリ用電源 33 が元々オフであった場合は、オフのままにする。

- [0053] ステップ S 47 においてバッファメモリ 52 が空の場合（ステップ S 47 : YES）、ステップ S 43 に進む。
- [0054] ステップ S 46 において、全部の再生データの不揮発性メモリ 32 からの読み出しとバッファメモリ 52 への送信が終わっていた場合（ステップ S 46 : YES）、制御部 4 は電源制御信号送信部 43 により不揮発性メモリ用電源 33 の電源をオンからオフに切り替え（ステップ S 49）、ステップ S 41 に進む。
- [0055] 図 5 は再生処理のフローチャートである。再生処理は、再生データ読み出し処理で不揮発性メモリ 32 から読み出されバッファメモリ 52 へ送信された再生データを、出力インタフェース 5 を介して外部へ送信する処理である。
- [0056] 再生処理において、データ送受信部 51 はバッファメモリ 52 に再生データがあるかを判定し（ステップ S 51）、バッファメモリ 52 に再生データがあれば（ステップ S 51 : YES）、バッファメモリ 52 にある再生データを外部へ送信し、また、送信し終えた再生データをバッファメモリ 52 から消去する（ステップ S 52）。ステップ S 52 の後は、ステップ S 51 を繰り返す。
- [0057] ステップ S 51 においてバッファメモリ 52 に再生データがなければ（ステップ S 51 : NO）、ステップ S 51 を繰り返す。
- [0058] データレコーダ 1 は、以上説明した再生データ読み出し処理および再生処理により、不揮発性メモリ 32 に記憶されていた再生データを、バッファメモリ 52 を介して、つまり一度バッファメモリ 52 に保存した後にバッファメモリ 52 から読み出して外部へ、出力する。その際、制御部 4 は、データの再生中に不揮発性メモリ用電源 33 をオフにする猶予がある場合、図 4 のフローチャートのステップ S 48 により、再生データのバッファメモリ 52 への転送を開始してから再生データをバッファメモリ 52 へ転送し終わるま

での間の期間のうちの一部の期間に、不揮発性メモリ用電源33をオフの状態とする。これにより、放射線による悪影響を抑制でき、また、データレコーダ1を省電力化できる。特に、データの再生が長時間続き、バッファメモリ52の容量以上の量のデータが再生される場合に、放射線による悪影響を抑制でき、また、データレコーダ1を省電力化できる。

[0059] <A-3. 効果>

制御部4は、再生データのバッファメモリ52への転送を開始してから再生データをバッファメモリ52へ転送し終わるまでの間の期間のうちの一部の期間に、不揮発性メモリ用電源33をオフの状態とする。これにより、放射線による悪影響を抑制できる。

[0060] <A-4. 変形例1>

上記の<A-2. 動作>の項目では、<A-2-1. データ受信処理および記憶処理の動作>において、データレコーダ1へのデータ入力時、制御部4は、バッファメモリ22に記録されているデータの量に基づいて決めたタイミングで、不揮発性メモリ用電源33をオンに切り替え、また、バッファメモリ22に記録されているデータの不揮発性メモリ32への転送が終わった後に、不揮発性メモリ用電源33をオフに切り替えるとして説明した。しかし、データレコーダ1は、図3のフローチャートにおいて、ステップS32およびステップS35の不揮発性メモリ用電源33のオンとオフの制御がなされる代わりに、外部からのデータ入力を実行中は不揮発性メモリ用電源33をオンにし、外部からのデータ入力を実行中以外は不揮発性メモリ用電源33をオフにする、という制御がされる、という構成でもよい。そのような構成のデータレコーダ1においても、<A-3. 効果>に記載の効果が得られる。

[0061] <A-5. 変形例2>

ステップS42、およびステップS47では、制御部4はバッファメモリ52が空かどうかを判定したが、バッファメモリ52が空かどうかを判定する代わりに、バッファメモリ52の記憶しているデータ量が閾値（第2の閾

値、以下、閾値401とする)未満になったかどうか、を判定してもよい。閾値401は、例えば、不揮発性メモリ32の立ち上がり時間を考慮して、不揮発性メモリ用電源33をオンに切り替えて不揮発性メモリ32からの読み出しが可能になる前にバッファメモリ52が空にならない範囲で、なるべく小さい値として定められ、制御部4に記憶される。制御部4は、このような構成により、再生データをバッファメモリ52へ転送し終わるまでの間の期間のうちの一部の期間に、不揮発性メモリ用電源33をオフの状態とする。これにより、データレコーダ1へは、外部へのデータ出力に支障をきたすことなく、不揮発性メモリ用電源33をオフの状態の時間を増やし、放射線による悪影響を抑制でき、また、データレコーダ1を省電力化できる。

[0062] また、ステップS42、およびステップS47では、不揮発性メモリ32からまだ読み出されていない再生データの量がバッファメモリ52の空き容量以下の場合には、ステップS43に進み、当該まだ読み出されていない再生データをバッファメモリ52へ転送してもよい。

[0063] <A-6. その他>

上記の<A-2. 動作>では、記憶処理および再生データ読み出し処理のそれぞれについて、説明中の処理以外では不揮発性メモリ32への書き込みおよび不揮発性メモリ32からの読み出しが行われていない状況を想定して説明をした。しかし、記憶処理または再生データ読み出し処理で不揮発性メモリ用電源33をオフにしようとした際、同時に行われている他の処理において、不揮発性メモリ32への書き込みまたは不揮発性メモリ32からの読み出しまたはその両方が行われている場合も考えられる。そのような場合に、実行中の不揮発性メモリ32への書き込みまたは不揮発性メモリ32からの読み出しまたはその両方が妨げられないよう、制御部4は、不揮発性メモリ32への書き込みおよび不揮発性メモリ32からの読み出しが行われていないタイミングでのみ、不揮発性メモリ用電源33をオフに切り替える。

[0064] 例えば、図3に示される記憶処理のフローチャートのステップS35において、記憶処理以外の処理での不揮発性メモリ32への書き込みまたは不揮

発性メモリ 32 からの読み出しまたはその両方が行われているタイミングでは、制御部 4 は不揮発性メモリ用電源 33 をオフに切り替えず、ステップ S 31 に進む。記憶処理以外の処理での不揮発性メモリ 32 への書き込みまたは不揮発性メモリ 32 からの読み出しまたはその両方が行われているタイミングとは、例えば、図 4 に示される再生データ読み出し処理のフローチャートのステップ S 44 の処理が行われているタイミングである。ステップ S 35 において、記憶処理以外の処理での不揮発性メモリ 32 への書き込みおよび不揮発性メモリ 32 からの読み出しが行われていないタイミングでは、＜A-2. 動作＞に説明したように、制御部 4 は不揮発性メモリ用電源 33 をオフに切り替えてステップ S 31 に進む。図 4 に示される再生データ読み出し処理のフローチャートのステップ S 48, 49 においても同様である。

[0065] 制御部 4 は、予め定められた状況では不揮発性メモリ 32 への書き込みまたは不揮発性メモリ 32 からの読み出しまたはその両方が行われているタイミングでも不揮発性メモリ用電源 33 をオフにし、当該予め定められた状況以外では、不揮発性メモリ 32 への書き込みおよび不揮発性メモリ 32 からの読み出しが行われていないタイミングでのみ、不揮発性メモリ用電源 33 をオフにする、という構成でもよい。当該予め定められた状況は、例えば、強制的に不揮発性メモリ用電源 33 をオフにするというコマンドをコマンド受信部 41 を介して外部から受信したという状況である。また、後述の実施の形態 3 のデータレコーダ 1c のように、過電流を検知した場合に不揮発性メモリ用電源 33 をオフにする、という機能を備える場合には、当該予め定められた状況は、例えば、不揮発性メモリ用電源 33 の過電流を検知した場合に不揮発性メモリ用電源 33 をオフにする、という状況である。

[0066] < B. 実施の形態 2 >

実施の形態 1 のデータレコーダ 1 では、入力インタフェース 2 の備えるバッファメモリ 22 に記憶されているデータの量が閾値を超過した場合に、不揮発性メモリ用電源 33 はオフからオンに変更された。バッファメモリ 22 に記憶されているデータの量の閾値として実施の形態 1 で用いた閾値 400

は固定値であり変動することはない。しかし、データレコーダが外部からのデータを受信、または外部へ送信する通信速度が一定でない場合、放射線対策や省電力化の観点から閾値を動的に変更できることが望ましい。

[0067] < B - 1 . 構成 >

図6は実施の形態2に係るデータレコーダであるデータレコーダ1bの構成を示すブロック図である。

[0068] データレコーダ1bは、実施の形態1に係るデータレコーダであるデータレコーダ1と比べ、制御部4が制御部4bとなっている点が異なる。本実施の形態2では、入力インタフェース2および出力インタフェース5は、外部と複数の通信速度で通信可能という制限がつくが、実施の形態1と同じインタフェースである入力インタフェース2および出力インタフェース5として説明する。他の点は、データレコーダ1bの構成はデータレコーダ1bと同じである。外部との通信速度は、外部からデータレコーダ1bへデータを入力する場合はそのデータ入力速度であり、データレコーダ1bから外部にデータを出力する場合はそのデータ出力速度である。

[0069] データレコーダ1bは、外部と複数の通信速度で通信可能というだけでなく、入力と出力で通信速度が違うという構成でもよい。

[0070] 制御部4bは、制御部4と比べ、閾値制御部44をさらに備える。制御部4bは、実施の形態1の制御部4と同様、バッファメモリ22に記憶されているデータの量をデータ量監視部42により監視し、閾値400を超過した場合に、電源制御信号送信部43により、電源制御信号受信部34へ、不揮発性メモリ用電源33をオンにするよう指示する電源制御信号を送信する。本実施の形態では、閾値制御部44が閾値400を制御する。制御部4bの備えるコマンド受信部41が受信する通信の開始を示すコマンドは、通信速度の情報を含む。他の点は、制御部4bの構成は制御部4と同様である。

[0071] < B - 2 . 動作 >

データレコーダ1bへのデータ入力時のデータレコーダ1bのデータ受信処理および記憶処理の動作はそれぞれ、閾値400が閾値制御部44に制御

されるものであることを除けば、実施の形態1の<A-2-1. データ受信処理および記憶処理の動作>で説明した動作と同様である。また、データレコーダ1bのデータ再生時の再生データ読み出し処理および再生処理の動作は、実施の形態1の<A-2-2. 再生データ読み出し処理および再生処理の動作>で説明した動作と同様である。但し、実施の形態1の説明の制御部4は制御部4bと読み替える。

[0072] 以下、データレコーダ1bが外部からデータを入力される場合の、データ入力の速度に基づいた閾値400の制御について説明する。

[0073] 例として通信速度が2種類ある場合を考え、通信速度が低い通信を低速データ通信とし、もう一方を高速データ通信とする。

[0074] 閾値400を、低速データ通信に適したように、つまり低速データ通信の場合にバッファメモリ22がオーバーフローせずかつバッファメモリ22を十分活用できるように設定していた場合、同じ値の閾値400を用いて高速データ通信を行うと、バッファメモリ22がオーバーフローする可能性がある。

[0075] 一方、閾値400を、高速データ通信に適したように、つまり高速データ通信の場合にバッファメモリ22がオーバーフローせずかつバッファメモリ22を十分活用できるように設定していた場合、同じ値の閾値400で低速データ通信を行うと、バッファメモリ22に空き容量がある、つまり不揮発性メモリ用電源33の電源をオフ状態にしておくことのできる猶予がある状態で、不揮発性メモリ用電源33をオン状態に切り替えることになる。つまり不揮発性メモリ用電源33のオフ状態の時間を延ばす余地があり、放射線対策や省電力化をより効果的に行う余地がある。

[0076] 以下、具体的に説明する。

[0077] バッファメモリ22の記憶容量を M_B [Gbit]、バッファメモリ22の記憶しているデータの量を M_W [Gbit]とする。また、不揮発性メモリ32の立ち上がり時間を T_{POW} [s]、外部からの入力の通信速度を A [Gbps]とする。通信速度 A は、本実施の形態では高速データ通信における通信

速度 A^0 または低速データ通信における通信速度 A^1 のいずれかであるが、一連の通信ではどちらかに固定されている場合を考える。 A^0 と A^1 は、 $A^0 > A^1$ を満たす。バッファメモリ 22 がオーバーフローする時間を T_{OVR} [s] とすると、 $T_{OVR} = (M_B - M_W) / A$ である。

[0078] 図3に示されるフローチャートの動作で不揮発性メモリ 32 がオーバーフローしないためには、不揮発性メモリ 32 が稼働するまでの時間 T_{POW} とオーバーフローするまでの時間 T_{OVR} は $T_{OVR} = (M_B - M_W) / A \geq T_{POW}$ の関係を満たさなければならない。この関係を満たす M_W の最大値を M_{LIM} とすると、 $M_{LIM} = M_B - A \cdot T_{POW}$ である。 $A = A^0$ の場合の M_{LIM} を M^0_{LIM} 、 $A = A^1$ の場合の M_{LIM} を M^1_{LIM} とする。

[0079] より具体的に、例として、 $M_B = 5 \text{ Gbit}$ 、 $A^0 = 2 \text{ Gbps}$ 、 $A^1 = 1 \text{ Gbps}$ 、 $T_{POW} = 1 \text{ s}$ 、また、バッファメモリ 22 から不揮発性メモリ 32 へのデータ転送速度は外部からのデータ入力速度より速い 5 Gbps の場合を考える。上記の式より、 M^0_{LIM} と M^1_{LIM} はそれぞれ、 $M^0_{LIM} = 3 \text{ Gbit}$ と $M^1_{LIM} = 4 \text{ Gbit}$ である。ここで挙げた値は例であり、データレコーダ 1b の設計に応じて変更可能である。

[0080] 図7および図8はそれぞれ、低速データ通信において、閾値 400 が M^0_{LIM} の場合と閾値 400 が M^1_{LIM} の場合の、バッファメモリ 22 に記録されているデータの量 M_W の変動を表している。

[0081] 図7は閾値 400 が M^0_{LIM} の場合の M_W の変動を表す。時間 $t = 0 \text{ s}$ で通信を開始すると、 M_W は、時間 $t = 3 \text{ s}$ に 3 Gbit となり、 M^0_{LIM} に達するため、制御部 4b は不揮発性メモリ用電源 33 の電源をオン状態に切り替えるよう指示する信号を送る。 $T_{POW} = 1 \text{ s}$ であるため、不揮発性メモリ 32 への書き込みは時間 $t = 4 \text{ s}$ より後に可能となる。バッファメモリ 22 から不揮発性メモリ 32 へのデータ転送速度を 5 Gbps であるため、通信速度 $A^1 = 1 \text{ Gbps}$ との差分 4 Gbps が M_W の減少速度であり、 $t = 5 \text{ s}$ に、 M_W は 0 Gbit となり、制御部 4b は不揮発性メモリ用電源 33 の電源をオフ状態に切り替える。以後同じ動作を繰り返し、 $t = 25 \text{ s}$ まで考えると、デー

タレコーダ1bは外部から25 G b i tのデータを入力され、その間の不揮発性メモリ用電源33がオン状態である時間は、計10秒間である。

[0082] 図8は閾値400が M^1_{LIM} の場合の M_W の変動を表す。時間 $t = 0$ sで通信を開始すると、 M_W は、時間 $t = 4$ sに4 G b i tとなり、 M^1_{LIM} に達するため、制御部4bは不揮発性メモリ用電源33の電源をオン状態に切り替えるよう指示する信号を送る。 $T_{POW} = 1$ sであるため、不揮発性メモリ32への書き込みは時間 $t = 5$ sより後に可能となる。バッファメモリ22から不揮発性メモリ32へのデータ転送速度を5 G b p sであるため、通信速度 $A^1 = 1$ G b p sとの差分4 G b p sが M_W の減少速度であり、 $t = 6.25$ sに、 M_W は0 G b i tとなり、制御部4bは不揮発性メモリ用電源33の電源をオフ状態に切り替える。以後同じ動作を繰り返し、 $t = 25$ sまで考えると、データレコーダ1bは外部から25 G b i tのデータを入力され、その間の不揮発性メモリ用電源33がオン状態である時間は、計9秒間である。

[0083] このように、同じ入力速度でデータ入力をしていて同じデータ量を記録する場合でも、閾値400をより大きな値とすることで、不揮発性メモリ用電源33がオンである時間を減らせる。閾値400が M^1_{LIM} の場合は、閾値400が M^0_{LIM} の場合と比べ、バッファメモリ22を有効に利用できるように、不揮発性メモリ用電源33のオンとオフの切り替え回数を少なくでき、その分、オン状態である時間を減らすことができる。図7の例では不揮発性メモリ32の立ち上がり時間のために不揮発性メモリ用電源33がオンである時間は25秒中5秒であるが、図8の例では、不揮発性メモリ用電源33のオンとオフの切り替えの回数が減ったため、不揮発性メモリ32の立ち上がり時間のために不揮発性メモリ用電源33がオンである時間は25秒中4秒である。

[0084] 外部からのデータ入力に支障をきたさないために不揮発性メモリ32がオーバーフローしない範囲で、なるべく大きな値の閾値は、上でも述べたように高速データ通信の場合は M^0_{LIM} 、低速データ通信の場合は M^1_{LIM} であり異なる。そのため、本実施の形態のデータレコーダ1bにおいては、閾値制御

部44は、外部からのデータ入力に基づいて、高速データ通信の場合には閾値400を M^0_{LIM} に、低速データ通信の場合には閾値400を M^1_{LIM} に設定する。不揮発性メモリ32の立ち上がり時間が変動する可能性がある場合には、閾値400はその変動を考慮して M^0_{LIM} または M^1_{LIM} より少し小さめに設定されることが望ましい。

[0085] このように、本実施の形態のデータレコーダ1bにおいては、制御部4bは、バッファメモリ22に記録されているデータの量と、入力インタフェース2を介した外部からのデータ入力に基づいて決めたタイミングで、不揮発性メモリ用電源33をオンに切り替える。より具体的には、制御部4bの備える閾値制御部44は、外部からのデータ入力に基づいて閾値400を決め、制御部4bは、図3のフローチャートのステップS31およびステップS32で示されたように、バッファメモリ22に記録されているデータの量が閾値400を超過した場合に、不揮発性メモリ用電源33をオンに切り替える。また、入力インタフェース2は、不揮発性メモリ用電源33がオンの状態の場合に、バッファメモリ22に記録されているデータを不揮発性メモリ32に転送し、制御部4bは、バッファメモリ22に記録されているデータを不揮発性メモリ32に転送した後に、不揮発性メモリ用電源33をオフに切り替える。このような構成により、不揮発性メモリ用電源33がオン状態である時間が減少するため、放射線による悪影響をより抑制でき、また、データレコーダ1bをより省電力化できる。特に、上で説明したように、データレコーダ1bへのデータ入力が高時間続く、またはデータレコーダ1bへのデータ入力が高頻度に行われるような場合においても、放射線による悪影響をより抑制でき、また、データレコーダ1bをより省電力化できる。

[0086] 上記の説明では不揮発性メモリ用電源33をオンからオフにする際は不揮発性メモリ用電源33への書き込みを終了後に瞬時にオフにできるものとして説明した。不揮発性メモリ用電源33への書き込みを終了後に不揮発性メモリ用電源33がオフになるまでに時間がかかる場合、その分の時間につい

ても、閾値制御部44が外部からのデータ入力に基づいて決めたタイミングで不揮発性メモリ用電源33をオンに切り替えることで、不揮発性メモリ用電源33のオンとオフの切り替え回数の減少に伴って減少させることができる。

[0087] 一連のデータ入力中にはデータ入力の速度が一定の状況を想定して図7と図8との説明をしたが、一連のデータ入力中にデータ入力の速度が変わってもよい。その場合、制御部4bは、例えば、バッファメモリ22に記録されているデータの量が変更後のデータ入力の速度に基づいて決まる閾値400を上回っている場合には、バッファメモリ22に記録されているデータの量が変更後のデータ入力の速度に基づいて決まる閾値400以下になってから、データ入力の速度の変更を許可する。

[0088] 閾値制御部44が外部からのデータ入力の速度に従って閾値400を制御するとして説明したが、閾値制御部44は、外部からのデータ入力の速度を、コマンド受信部41が受信した外部からのコマンドに含まれる通信速度の情報や、データ送受信部21の動作状況の情報や、バッファメモリ22に記憶されているデータ量の変動速度を監視することによっても得ることができ、これらの場合も、実質的に、閾値制御部44はデータ入力の速度に基づいて閾値400を制御するといえる。

[0089] 制御部4bは、バッファメモリ22に記録されているデータの量と、入力インタフェース2を介した外部からのデータ入力の速度と、に基づいて決めたタイミングで、不揮発性メモリ用電源33をオンに切り替える、として説明したが、より一般に、データ入力の速度ではなくデータ入力の態様に基づくとしてもよい。例えば、データが一定量以下のまとまり毎に間隔を空けて断続的に入力されることがコマンド受信部41で受信したコマンドにより分かっている場合、当該一定量に基づいて、例えば空き容量が当該一定量以下になれば不揮発性メモリ32へデータを転送するよう、閾値400を制御してもよい。

[0090] <B-3. 効果>

データレコーダ 1 b において、制御部 4 b は、バッファメモリ 2 2 に記録されているデータの量と、入力インタフェース 2 を介した外部からのデータ入力の速度と、に基づいて決めたタイミングで、不揮発性メモリ用電源 3 3 をオンに切り替え、入力インタフェース 2 は、不揮発性メモリ用電源 3 3 がオンの状態の場合に、バッファメモリ 2 2 に記録されているデータを不揮発性メモリ 3 2 に転送し、制御部 4 は、バッファメモリ 2 2 に記録されているデータを不揮発性メモリ 3 2 に転送した後に、不揮発性メモリ用電源 3 3 をオフに切り替える。これにより、放射線による悪影響を抑制できる。

[0091] < B - 4 . 変形例 1 >

実施の形態 2 では外部からデータレコーダ 1 b にデータ入力を行う際に不揮発性メモリ用電源 3 3 をオンに切り替えるタイミングについて説明した。制御部 4 b は、データを再生する際に、不揮発性メモリ用電源 3 3 をオンに切り替えるタイミングも同様に、バッファメモリ 5 2 に記録されているデータの量と、外部へのデータ出力の態様と、に基づいて、制御してもよい。

[0092] 制御部 4 b は、例えば、< A - 5 . 変形例 2 > で説明した閾値 4 0 1 を、外部へのデータ出力の態様に基づいて制御する。

[0093] 閾値制御部 4 4 は、例えば、ステップ S 4 3 の後に不揮発性メモリ 3 2 からデータ読み出しが可能になる前にバッファメモリ 5 2 が空にならないような閾値の中でなるべく小さな閾値を、実行中のデータ出力の態様、例えばデータ出力の速度に応じて設定する。これにより、不揮発性メモリ用電源 3 3 のオンとオフの制御により外部へのデータ出力に支障がきたさないようにでき、かつ、不揮発性メモリ用電源 3 3 がオン状態である時間を抑え、放射線による悪影響を抑制でき、また、データレコーダ 1 を省電力化できる。特に、データの再生が長時間続き、バッファメモリ 5 2 の容量以上の量のデータが再生される場合に、放射線による悪影響を抑制でき、また、データレコーダ 1 を省電力化できる。

[0094] < B - 5 . 変形例 2 >

上記の< B - 2 . 動作 > では、データレコーダ 1 b のデータ再生時の再生

データ読み出し処理および再生処理の動作は、実施の形態1の〈A-2-2. 再生データ読み出し処理および再生処理の動作〉で説明した動作と同様である、として説明した。しかし、データレコーダ1bの制御部4は、再生データのバッファメモリ52への転送を開始してから再生データをバッファメモリ52へ転送し終わるまでの間は、不揮発性メモリ用電源33をオンの状態とし続ける、つまり図4のフローチャートにおいてステップS48の動作を行わない、という構成でもよい。本変形例のデータレコーダ1bによっても、〈B-3. 効果〉に記載の効果が得られる。

[0095] 〈C. 実施の形態3〉

実施の形態1および2は不揮発性メモリ用電源33をオンにする必要が無い場合にオフにすることで、例えば放射線起因のラッチアップの頻度を抑制していた。しかし、不揮発性メモリ32が稼働中に放射線起因のラッチアップが起きる可能性はあるため、不揮発性メモリ用電源33がオンの際にラッチアップが発生した場合の対策もあることがより望ましい。実施の形態3に係るデータレコーダであるデータレコーダ1cでは、ラッチアップ発生時の対策のため、不揮発性メモリ用電源33の電流値が監視され、過電流が検知されたら、不揮発性メモリ用電源33の電源がオフに切り替えられる。

[0096] 〈C-1. 構成〉

図9はデータレコーダ1cの構成を示すブロック図である。

[0097] データレコーダ1cは、実施の形態1に係るデータレコーダであるデータレコーダ1と比べ、制御部4が制御部4cとなっている点が異なる。他の点は、データレコーダ1cの構成はデータレコーダ1cと同じである。

[0098] 制御部4cは、制御部4と比べ、電流値監視部45をさらに備える。電流値監視部45は、不揮発性メモリ用電源33の電流値を取得し監視する。電流値監視部45は、不揮発性メモリ用電源33の電流値を、例えば不揮発性メモリ用電源33に設けられた電流計から取得する。

[0099] 制御部4には、不揮発性メモリ32および不揮発性メモリ用電源33の仕様上安全な電流値である電流の閾値（第3の閾値、以下電流閾値60）が、

あらかじめ記録されている。また、制御部4cは、＜C-2. 動作＞で説明する、ラッチアップを検知し故障を防止または故障の頻度を抑制するための処理を行う。制御部4cは、他の点は、制御部4cの構成は制御部4と同じである。

[0100] 制御部4cは、制御部4と比べ、電流値監視部45をさらに備える、としたが、制御部4cは制御部4bと比べ電流値監視部45をさらに備えるものであり、データレコーダ1cは＜B-2. 動作＞と同様の動作も行うというものであってもよい。

[0101] ＜C-2. 動作＞

データレコーダ1cはデータレコーダ1と同様、＜A-2. 動作＞の動作を行う。但し、＜A-2. 動作＞の説明において、制御部4は制御部4cと読み替える。

[0102] 図10は、データレコーダ1cがラッチアップを検知し故障を防止または故障の頻度を抑制するための処理を示すフローチャートである。

[0103] 不揮発性メモリ用電源33の電源がオンになると、図10に示されるフローチャートの動作が開始される。

[0104] 電流値監視部45は、不揮発性メモリ用電源33の電源がオンになると不揮発性メモリ用電源33に流れている電流の値を取得する（ステップS101）。電流値監視部45が計測した不揮発性メモリ用電源33に流れている電流の値を、以下、計測電流値と呼ぶ。

[0105] 電流値監視部45は、計測電流値が電流閾値60を超過しているかを判定する（ステップS102）。計測電流値が電流閾値60を超過していない場合、つまり過電流が検知されなかった場合（ステップS102：NO）、ステップS103に進む。

[0106] ステップS103では、制御部4cは、不揮発性メモリ用電源33の状態がオン状態であるかどうかを確認し、不揮発性メモリ用電源33がオフ状態の場合（ステップS103：NO）、図10に示されるフローチャートの動作を終了する。ステップS103において、不揮発性メモリ用電源33がオ

ン状態の場合（ステップS103：YES）、ステップS101に進む。

[0107] ステップS101、ステップS102、およびステップS103の処理により、電流値監視部45は、不揮発性メモリ用電源33がオン状態の間、不揮発性メモリ用電源33に流れている電流の値が電流閾値60を超過していないかを監視し続ける。

[0108] ステップS102において、計測電流値が電流閾値60を超過していると電流値監視部45が判定した場合、つまり過電流を検知した場合（ステップS102：YES）、制御部4cは電源制御信号送信部43により不揮発性メモリ用電源33をオフに切り替える（ステップS104）。ただし、不揮発性メモリ用電源33が複数の電源装置を備え、複数の電源装置がそれぞれ不揮発性メモリ32に電力を供給している場合は、異常が検知された電源装置のみオフに切り替えるようにしてもよい。

[0109] ステップS104で不揮発性メモリ用電源33がオフ状態になると、図10に示されるフローチャートの動作は終了する。

[0110] このように、制御部4cは、電流値監視部45が計測電流値に基づいて決めたタイミングで、不揮発性メモリ用電源33の電源をオフに切り替える。具体的には、計測電流値が電流閾値60を超過した場合に、不揮発性メモリ用電源33の電源をオフに切り替える。これにより、不揮発性メモリ用電源33がオンの状態で生じうるラッチアップの発生を検知し、ラッチアップに起因するデータレコーダ1cの故障を防止または故障の頻度を抑制できる。

[0111] <C-3. 効果>

データレコーダ1cにおいて、制御部4cは電流値監視部45を備え、制御部4cは、電流値監視部45が計測電流値に基づいて決めたタイミングで、不揮発性メモリ用電源33の電源をオフに切り替える。これにより、データレコーダ1cは、ラッチアップの発生を検出し、ラッチアップに起因するデータレコーダ1cの故障を防止または故障の頻度を抑制することができる。

[0112] <D. 実施の形態4>

実施の形態 1 から 3 で説明したデータレコーダ 1、データレコーダ 1 b、およびデータレコーダ 1 c は、いずれも、不揮発性メモリ用電源 3 3 のオンとオフを切替えることで、アップセットやラッチアップの発生を抑制していた。

[0113] しかしながら、アップセットの累積による、訂正できないソフトエラーへの追加的な対策があることがより望ましい。

[0114] 一般的に、誤り訂正符号を用いることで、アップセットが発生した場合に、誤りの検出および訂正をすることが可能である。しかしながら、アップセットに起因するソフトエラーが累積し、誤り訂正符号の訂正能力を超えて誤りが蓄積した場合、誤りの検出および訂正ができなくなる。

[0115] 本実施の形態に係るデータレコーダであるデータレコーダ 1 d は、データの読み出しおよび訂正後のデータの書き戻しを実施することで、訂正できないソフトエラーの発生を抑制する。

[0116] <D-1. 構成>

図 1 1 は、データレコーダ 1 d の構成を示すブロック図である。図 1 1 では、見やすいように、コマンド受信部 4 1、データ量監視部 4 2、および電源制御信号送信部 4 3 の動作を表す線は省略されている。

[0117] データレコーダ 1 d は、実施の形態 1 に係るデータレコーダであるデータレコーダ 1 と比べ、記憶部 3 が記憶部 3 d になっており、制御部 4 が制御部 4 d となっている点が異なる。他の点は、データレコーダ 1 d の構成はデータレコーダ 1 d と同じである。

[0118] 記憶部 3 d は、記憶部 3 と比べ、不揮発性メモリ 3 2 が不揮発性メモリ 3 2 d となっている。その他の点は、記憶部 3 d は、記憶部 3 と同じである。

[0119] 不揮発性メモリ 3 2 d は、データを記憶する際、当該データの誤り訂正符号も記憶する。但し、誤り訂正符号は不揮発性メモリ 3 2 以外のメモリに記憶されていてもよい。また、不揮発性メモリ 3 2 の記憶しているデータの誤りを訂正できれば、誤り訂正符号はどの形式のものでもよい。

[0120] 制御部 4 d は、制御部 4 と比べ、記憶データ更新部 4 6 をさらに備える。

記憶データ更新部46は、＜D-2. 動作＞で説明する、記憶データ更新処理を行う。他の点は、制御部4dの構成は制御部4と同じである。

[0121] 制御部4dは、制御部4と比べ、記憶データ更新部46をさらに備える、として説明したが、制御部4dは、制御部4bまたは制御部4cと比べ電流値監視部45をさらに備えるものでもよく、対応して、データレコーダ1dは＜B-2. 動作＞または＜C-2. 動作＞またはその両方と同様の動作を行うというものであってもよい。

[0122] ＜D-2. 動作＞

データレコーダ1dはデータレコーダ1と同様、＜A-2. 動作＞の動作を行う。但し、＜A-2. 動作＞の説明において、記憶部3は、記憶部3dと、不揮発性メモリ32は不揮発性メモリ32dと、制御部4は制御部4dと、読み替える。

[0123] 以下、記憶データ更新処理における記憶データ更新部46の動作について、まず概要を説明し、その後、図12のフローチャートに沿って詳しく説明する。

[0124] 記憶データ更新部46は、不揮発性メモリ32への書込みおよび読出しのアクセス状況を元に、不揮発性メモリ32からデータを読み出す余裕があるかどうかを判断し、不揮発性メモリ32に読出しの余裕があるときに、不揮発性メモリ32に記憶されているデータである記憶データを、不揮発性メモリ32から読み出す。このとき、当該記憶データの誤り訂正符号も取得し、当該記憶データのソフトエラーの有無を判断する。ソフトエラーが検出されなかった場合は不揮発性メモリ32への書き戻しは不要である。ソフトエラーが検出された場合は、不揮発性メモリ32のアクセス状況に書込みの余裕があるときに、ソフトエラーを訂正したデータを不揮発性メモリ32へ書き戻す。

[0125] このように、不揮発性メモリ32が記憶しているデータを不揮発性メモリ32から読み出し、ソフトエラーが発生している場合は、当該ソフトエラー訂正後のデータを不揮発性メモリ32に書き戻す、という処理である記憶デ

ータ更新処理を行うことで、不揮発性メモリ 3 2 の記憶データに誤り訂正符号の訂正能力を超えたソフトエラーが混入し誤りが訂正できなくなることを防止、またはその頻度を抑制でき、不揮発性メモリ 3 2 に記憶されているデータの信頼性を向上させることができる。

[0126] なお、データを読み出すまたはデータを書き込む余裕の有無の判断については、例えば、不揮発性メモリ用電源 3 3 がオフの状態である場合は余裕があると判断することができる。しかし、他の方法によりデータを読み出すまたはデータを書き込む余裕の有無の判断をしてもよい。また、データを読み出すまたはデータを書き込む余裕を不揮発性メモリ 3 2 に持たせるために、バッファメモリ 2 2 またはバッファメモリ 5 2 と、不揮発性メモリ 3 2 との間のデータ転送レートを下げても良い。

[0127] 以上説明した、実施の形態 4 に係るデータレコーダ 1 d における記憶データ更新部 4 6 の動作手順を、図 1 2 に示すフローチャートに従って説明する。記憶データ更新部 4 6 の動作は、図 1 2 に示すフローチャートの動作を、例えば、定期的に、または、ユーザーのコマンド受信部 4 1 を介した指令により、開始する。

[0128] 記憶データ更新部 4 6 は、まず、不揮発性メモリ 3 2 の読出しに余裕があるか、つまり、読出し可能か確認する（ステップ S 1 2 1）。読出し可能でない場合は（ステップ S 1 2 1 : NO）、ステップ S 1 2 1 を繰り返し、読出し可能になるまで確認作業を継続する。

[0129] 不揮発性メモリ 3 2 から読出し可能である場合（ステップ S 1 2 1 : YES）、記憶データ更新部 4 6 は、不揮発性メモリ 3 2 から予め定められたサイズの記憶データを読み込み、合わせて、読み込んだ記憶データの誤り訂正符号も取得する（ステップ S 1 2 2）。予め定められたサイズは、任意に設定されたサイズでよい。ステップ S 1 2 2 では、不揮発性メモリ用電源 3 3 がオン状態でなかった場合には、制御部 4 e が電源制御信号送信部 4 3 により不揮発性メモリ用電源 3 3 をオンにしてから、記憶データ更新部 4 6 が不揮発性メモリ 3 2 からデータを読み出す。

- [0130] 次に、記憶データ更新部46は、読み込んだ記憶データと取得した誤り訂正符号を基に、ソフトエラーの有無を判断する（ステップS123）。この結果、ソフトエラーが検出されなければ（ステップS123：NO）、ステップS122で読み出したデータを不揮発性メモリ32へ再度書込む必要が無いため、ステップS126に進む。
- [0131] ステップS123でソフトエラーが検出されれば（ステップS123：YES）、読み出したデータを、ソフトエラー訂正後に不揮発性メモリ32へ再度書込む必要があるため、記憶データ更新部46は、不揮発性メモリ32へ書き込み可能であるか確認する（ステップS124）。
- [0132] 不揮発性メモリ32へ書き込み可能でない場合は（ステップS124：NO）、記憶データ更新部46は、書き込み可能となるまでステップS124を繰り返し、確認作業を継続する。
- [0133] 不揮発性メモリ32へ書き込み可能である場合は（ステップS124：YES）、記憶データ更新部46は不揮発性メモリ32へソフトエラー訂正後のデータを書き戻し（ステップS125）、書き戻しが終わった後、ステップS126に進む。
- [0134] ステップS126では、記憶データ更新部46は、記憶データ更新処理を終了するかどうかを判断する。例えば、記憶データ更新処理の開始時に不揮発性メモリ32に記憶されていたデータに対する更新処理が全て終わっていれば終了し、そうでない場合はステップS121に戻る。ステップS126では、記憶データ更新処理が終了される場合、データの再生や記録処理が行われていなければ、制御部4eが電源制御信号送信部43により不揮発性メモリ用電源33をオフにした後、記憶データ更新処理が終了される。
- [0135] <D-3. 効果>
- データレコーダ1dにおいて、記憶データ更新部46は記憶データ更新処理を行う。これにより、放射線などの影響によりアップセットが発生しうる環境において、アップセットに起因するソフトエラーが誤り訂正符号を用いても訂正できないまで蓄積することを防止またはその頻度を抑制でき、不揮

発生メモリ 32 に記憶されているデータの信頼性を向上させることができる。

[0136] <E. 実施の形態 5>

実施の形態 4 に係るデータレコーダ 1 d では、例えば定期的に、記憶しているデータの読出し、誤りの検出、および訂正されたデータの書き戻し、を行うことで、誤り訂正符号を用いても誤りを訂正できなくなることを防止していた。しかしながら、アップセット等に起因するソフトエラーが発生する頻度は環境に依存する。このため、データを読み出し、誤りを検出し、誤り訂正後のデータを書き戻す、記憶データ更新処理を実施する頻度は、動的に変更可能であることが望ましい。

[0137] 本実施の形態に係るデータレコーダであるデータレコーダ 1 e は、ソフトエラーの発生頻度を監視し、記憶データ更新処理の頻度を動的に変更することで、不必要な記憶データ更新処理の実施を抑制し、また、環境変化により訂正できなくなる誤りが発生することを抑制する。

[0138] <E-1. 構成>

図 13 は、データレコーダ 1 e の構成を示すブロック図である。図 13 では、見やすいように、コマンド受信部 41、データ量監視部 42、および電源制御信号送信部 43 の動作を表す線は省略されている。

[0139] データレコーダ 1 e は、実施の形態 4 に係るデータレコーダ 1 d と比べ、制御部 4 d の代わりに制御部 4 e を備える。その他の点は、データレコーダ 1 e の構成は、データレコーダ 1 d の構成と同様である。

[0140] 制御部 4 e は、制御部 4 d と比べ、記憶データ更新計画決定部 47 をさらに備える。その他の点は、制御部 4 e の構成は、制御部 4 d の構成と同様である。

[0141] <E-2. 動作>

記憶データ更新計画決定部 47 は、記憶データ更新部 46 から、記憶データ更新処理において得られたソフトエラーの発生態様に関するエラー情報、例えば、検出した誤りの数、もしくはデータ量当たりの誤りの数を取得する

。記憶データ更新計画決定部47は、ソフトウェアの発生態様に基づいて、記憶データ更新処理の計画である更新計画を決定し、当該更新計画に基づいて記憶データ更新処理を実施するよう記憶データ更新部46に指示する。

[0142] 以下、具体的に、記憶データ更新計画決定部47が更新計画を決定する際の動作を説明する。

[0143] まず、誤り訂正符号においては、通常、ある一定量のデータに対し、何個までの誤りを訂正可能かが、誤り訂正符号の形式により定まる。当該ある一定量のデータに対し訂正可能な誤り数の最大値を $N_{e_{max}}$ とする。

[0144] 記憶データ更新計画決定部47は、記憶データ更新処理の計画の決定を、具体的には例えば以下の動作により行う。

[0145] 記憶データ更新計画決定部47は、記憶データ更新部46から、記憶データ更新処理において検出した誤りの数を取得し、上記ある一定量のデータ当たりの発生数の平均値 N_{ave} を計算する。平均値 N_{ave} は、例えば直近の1回、または複数回の記憶データ更新処理についての平均である。

[0146] 記憶データ更新計画決定部47は、例えば、時間当たりの誤りの発生数が変わらないと想定した場合に次回の記憶データ更新処理で期待される N_{ave} の値が $N_{e_{max}}$ に対し予め定められた割合以下の値になる範囲で、記憶データ更新処理の頻度をなるべく低くする。これにより、環境が望ましくは記憶データ更新処理の間隔と比べ緩やかに変わるとすると、ソフトウェアが多く発生する場合には記憶データ更新処理の頻度を上げることで記憶データ更新処理を行う毎に発生する訂正不可能エラーの個数の期待値を望ましくは一定以下に保て、かつ、ソフトウェアがあまり発生しない場合には不要な記憶データ更新処理を行わずにすむ。上記予め定められた割合は、設計値として任意に設定可能であるが、ユーザーがコマンド受信部41を介して指定可能であってもよい。

[0147] また、記憶データ更新処理を行う毎に発生する訂正不可能エラーの個数を一定以下に保つ代わりに、時間当たりに発生する訂正不可能エラーの個数の期待値を一定以下に保つように、記憶データ更新処理の頻度を決定してもよ

い。

[0148] 記憶データ更新処理の間隔を長くしすぎると、記憶データ更新処理を行わない間に環境が大きく変わる可能性もあるので、記憶データ更新計画決定部 47 は、例えば、記憶データ更新処理間の時間間隔の最大値を設けるなどしてもよい。

[0149] 次の記憶データ更新処理までの間隔を短いと、記憶データ更新処理によって、不揮発性メモリ用電源 33 がオン状態である時間が増えるので、例えば、記憶データ更新処理間の時間間隔の最小値を設けるなどしてもよい。

[0150] < E - 3 . 効果 >

データレコーダ 1 e において、記憶データ更新計画決定部 47 は、記憶データ更新処理において検知されたソフトエラーの発生態様に基づいて、記憶データ更新処理の計画を決定する。これにより、不揮発性メモリ 32 に記憶されているデータの信頼性を向上しつつ、不揮発性メモリ用電源 33 がオンである時間を抑制でき、例えばラッチアップの発生を抑制できる。

[0151] < F . 実施の形態 6 >

本実施の形態では、実施の形態 1 から 5 で説明されたデータレコーダ 1 からデータレコーダ 1 e について、ハードウェア構成を説明する。

[0152] 図 14 はデータ送受信部 21、データ送受信部 31、データ送受信部 51、電源制御信号受信部 34、および制御部 4、4 b、4 c、4 d、4 e のハードウェア構成を示す図である。図 14 ではバッファメモリ 22、52、不揮発性メモリ 32、不揮発性メモリ用電源 33 等は示されていない。

[0153] データ送受信部 21、データ送受信部 31、データ送受信部 51、電源制御信号受信部 34、および制御部 4、4 b、4 c、4 d、4 e の各機能は、処理回路 HW1 により実現される。特に、制御部 4、4 b、4 c、4 d、4 e の少なくともいずれかが備えるコマンド受信部 41、データ量監視部 42、電源制御信号送信部 43、閾値制御部 44、電流値監視部 45、記憶データ更新部 46、記憶データ更新計画決定部 47 の各機能は、処理回路 HW1 により実現される。

- [0154] 処理回路HW1は、専用のハードウェアであっても、メモリHW2に格納されるプログラムを実行するCPU (central processing unit) であってもよい。処理回路HW1が専用のハードウェアである場合、処理回路HW1は、例えば、単回路、複回路、プログラム化したプロセッサ、並列プログラム化したプロセッサ、ASIC (Application Specific Integrated Circuite)、FPGA (Field-Programmable Gate Array)、またはこれらを組み合わせたものが該当する。
- [0155] 処理回路HW1がCPUの場合、データ送受信部21、データ送受信部31、データ送受信部51、電源制御信号受信部34、および制御部4、4b、4c、4d、4eの各機能は、ソフトウェア、ファームウェア、またはソフトウェアとファームウェアとの組み合わせによりそれぞれ実現される。ソフトウェアやファームウェアはプログラムとして記述され、メモリHW2に格納される。処理回路HW1は、メモリHW2に記憶されたプログラムを読み出して実行することにより、データ送受信部21、データ送受信部31、データ送受信部51、電源制御信号受信部34、および制御部4、4b、4c、4d、4eの各機能を実現する。
- [0156] データ送受信部21、データ送受信部31、データ送受信部51、電源制御信号受信部34、および制御部4、4b、4c、4d、4eの各機能は、一部が専用のハードウェアで実現され、残部がソフトウェアまたはファームウェアで実現されてもよい。
- [0157] メモリHW2は、例えばフラッシュメモリ、MRAM、EEPROM等の不揮発性の半導体メモリや、磁気ディスク、フレキシブルディスク、光ディスク、コンパクトディスク、ミニディスク、DVD等のうちのいずれか、またはそれらの組み合わせである。メモリHW2は例えばバッファメモリ22、バッファメモリ52、および不揮発性メモリ32とは別のメモリであるが、メモリHW2はバッファメモリ22または不揮発性メモリ32であってもよい。

[0158] <G. 実施の形態 7>

<G-1. データレコーダ 100>

図 15 は本実施の形態のデータレコーダ 100 である。

[0159] データレコーダ 100 は、入力インタフェース 200 と記憶部 300 と制御部 400 とを備える。

[0160] 記憶部 300 はデータを記憶する不揮発性メモリ 32 と不揮発性メモリ 32 用の電源であって制御部 400 にオンとオフを制御される不揮発性メモリ用電源 33 とを備える。

[0161] 入力インタフェース 200 は第 1 のバッファメモリであるバッファメモリ 22 を備える。入力インタフェース 200 は外部からのデータ入力を受け付けてバッファメモリ 22 に記録する。

[0162] 制御部 400 は、バッファメモリ 22 に記録されているデータの量と、入力インタフェース 200 を介した外部からのデータ入力の態様と、に基づいて決めたタイミングで、不揮発性メモリ用電源 33 をオンに切り替え、入力インタフェース 200 は、不揮発性メモリ用電源 33 がオンの状態の場合に、バッファメモリ 22 に記録されているデータを不揮発性メモリ 32 に転送し、制御部 400 は、バッファメモリ 22 に記録されているデータを不揮発性メモリ 32 に転送した後に、不揮発性メモリ用電源 33 をオフに切り替える。データレコーダ 100 は、これにより、放射線による悪影響を抑制できる。

[0163] <G-2. データレコーダ 101>

図 16 は本実施の形態のデータレコーダ 101 である。

[0164] データレコーダ 101 は出力インタフェース 500 と記憶部 300 と制御部 400 とを備える。

[0165] 記憶部 300 はデータを記憶する不揮発性メモリ 32 と不揮発性メモリ 32 用の電源であって制御部 400 にオンとオフを制御される不揮発性メモリ用電源 33 とを備える。

[0166] 出力インタフェース 500 は第 2 のバッファメモリであるバッファメモリ

52を備える。

[0167] 制御部4001は、不揮発性メモリ32が記憶している出力対象のデータをバッファメモリ52を介して外部へ出力する際に、出力対象のデータのバッファメモリ52への転送を開始してから出力対象のデータをバッファメモリ52へ転送し終わるまでの間の期間のうちの一部の期間に、不揮発性メモリ用電源33をオフの状態とする。データレコーダ101は、これにより、放射線による悪影響を抑制できる。

[0168] <G-3. データレコーダ102>

図17は本実施の形態のデータレコーダ102である。

[0169] データレコーダ102は入力インタフェース200と出力インタフェース500と記憶部300と制御部4002とを備える。

[0170] 記憶部300はデータを記憶する不揮発性メモリ32と不揮発性メモリ32用の電源であって制御部4002にオンとオフを制御される不揮発性メモリ用電源33とを備える。

[0171] 入力インタフェース200は第1のバッファメモリであるバッファメモリ22を備える。

[0172] 出力インタフェース500は第2のバッファメモリであるバッファメモリ52を備える。

[0173] 入力インタフェース200は外部からのデータ入力を受け付けてバッファメモリ22に記録する。

[0174] 制御部4002は、バッファメモリ22に記録されているデータの量と、入力インタフェース200を介した外部からのデータ入力の態様と、に基づいて決めたタイミングで、不揮発性メモリ用電源33をオンに切り替え、入力インタフェース200は、不揮発性メモリ用電源33がオンの状態の場合に、バッファメモリ22に記録されているデータを不揮発性メモリ32に転送し、制御部4002は、バッファメモリ22に記録されているデータを不揮発性メモリ32に転送した後に、不揮発性メモリ用電源33をオフに切り替える。データレコーダ102は、これにより、放射線による悪影響を抑制

できる。

[0175] 制御部4002は、不揮発性メモリ32が記憶している出力対象のデータをバッファメモリ52を介して外部へ出力する際に、出力対象のデータのバッファメモリ52への転送を開始してから出力対象のデータをバッファメモリ52へ転送し終わるまでの間の期間のうちの一部の期間に、不揮発性メモリ用電源33をオフの状態とする。データレコーダ102は、これにより、放射線による悪影響を抑制できる。

[0176] <H. 実施の形態8>

本実施の形態では、実施の形態1から6でそれぞれ説明したデータレコーダ1、データレコーダ1b、データレコーダ1c、データレコーダ1d、データレコーダ1e、データレコーダ100、データレコーダ101、データレコーダ102の使用方法について説明する。

[0177] 実施の形態1から5でそれぞれ説明したデータレコーダ1、データレコーダ1b、データレコーダ1c、データレコーダ1d、データレコーダ1e、データレコーダ100、データレコーダ101、データレコーダ102は、不揮発性メモリ用電源33をオフとする期間を設けたことにより、耐放射線性を高めたデータレコーダである。

[0178] これらのデータレコーダ1、データレコーダ1b、データレコーダ1c、データレコーダ1d、データレコーダ1e、データレコーダ100、データレコーダ101、データレコーダ102は、放射線による悪影響を抑制されているため、放射線環境下で用いられても、問題が起こりにくい。放射線環境は、放射線量が地上の自然環境より十分高い環境を指し、例えば年間50ミリシーベルト以上に相当する放射線量の環境であり、放射線環境は例えば宇宙で実現されている。また、地上においても、例えば原発において、放射線環境が実現しうる。

[0179] 本実施の形態に係るデータレコーダの使用方法では、データレコーダ1、データレコーダ1b、データレコーダ1c、データレコーダ1d、データレコーダ1e、データレコーダ100、データレコーダ101、データレコー

ダ102のうちのいずれかのデータレコーダを用い、当該いずれかのデータレコーダを放射線環境に配置し、当該いずれかのデータレコーダにデータを記録または当該いずれかのデータレコーダに記録されたデータを再生する。これにより、放射線環境下において、データをより安定的に記録または再生できる。例えば、観測衛星においては、放射線環境でデータレコーダへの記録要求が常に発生するが、そのような場合にも、データレコーダ1 (<A-4, 変形例1>の構成は除く)、データレコーダ1b、データレコーダ1c、データレコーダ1d、データレコーダ1e、データレコーダ100、データレコーダ102のいずれかを用いることにより、放射線の悪影響を抑え、データを安定的に記録できる。

[0180] なお、各実施の形態を自由に組み合わせたり、各実施の形態を適宜、変形、省略したりすることが可能である。

符号の説明

[0181] 1, 1b, 1c, 1d, 1e, 100, 101, 102 データレコーダ、2, 200 入力インタフェース、3, 3d, 300 記憶部、4, 4b, 4c, 4d, 4e, 4000, 4001, 4002 制御部、5, 500 出力インタフェース、21, 31, 51 データ送受信部、22, 52 バッファメモリ、32, 32d 不揮発性メモリ、33 不揮発性メモリ用電源、34 電源制御信号受信部、41 コマンド受信部、42 データ量監視部、43 電源制御信号送信部、44 閾値制御部、45 電流値監視部、46 記憶データ更新部、47 記憶データ更新計画決定部、60 電流閾値、300 記憶部、400, 401 閾値、HW1 処理回路、HW2 メモリ。

請求の範囲

[請求項1]

入力インタフェースと記憶部と制御部とを備え、

前記記憶部はデータを記憶する不揮発性メモリと前記不揮発性メモリ用の電源であって前記制御部にオンとオフを制御される不揮発性メモリ用電源とを備え、

前記入力インタフェースは第1のバッファメモリを備え、

前記入力インタフェースは外部からのデータ入力を受け付けて前記第1のバッファメモリに記録し、

前記制御部は、前記第1のバッファメモリに記録されているデータの量と、前記入力インタフェースを介した外部からの前記データ入力の態様と、に基づいて決めたタイミングで、前記不揮発性メモリ用電源をオンに切り替え、

前記入力インタフェースは、前記不揮発性メモリ用電源がオンの状態の場合に、前記第1のバッファメモリに記録されているデータを前記不揮発性メモリに転送し、

前記制御部は、前記第1のバッファメモリに記録されているデータを前記不揮発性メモリに転送した後に、前記不揮発性メモリ用電源をオフに切り替える、

データレコーダ。

[請求項2]

出力インタフェースと記憶部と制御部とを備え、

前記記憶部はデータを記憶する不揮発性メモリと前記不揮発性メモリ用の電源であって前記制御部にオンとオフを制御される不揮発性メモリ用電源とを備え、

前記出力インタフェースは第2のバッファメモリを備え、

前記制御部は、前記不揮発性メモリが記憶している出力対象のデータを前記第2のバッファメモリを介して外部へ出力する際に、前記出力対象のデータの前記第2のバッファメモリへの転送を開始してから前記出力対象のデータを前記第2のバッファメモリへ転送し終わるま

での間の期間のうちの一部の期間に、前記不揮発性メモリ用電源をオフの状態とする、

データレコーダ。

[請求項3]

入力インタフェースと出力インタフェースと記憶部と制御部とを備え、

前記記憶部はデータを記憶する不揮発性メモリと前記不揮発性メモリ用の電源であって前記制御部にオンとオフを制御される不揮発性メモリ用電源とを備え、

前記入力インタフェースは第1のバッファメモリを備え、

前記出力インタフェースは第2のバッファメモリを備え、

前記入力インタフェースは外部からのデータ入力を受け付けて前記第1のバッファメモリに記録し、

前記制御部は、前記第1のバッファメモリに記録されているデータの量と、前記入力インタフェースを介した外部からの前記データ入力の態様と、に基づいて決めたタイミングで、前記不揮発性メモリ用電源をオンに切り替え、

前記入力インタフェースは、前記不揮発性メモリ用電源がオンの状態の場合に、前記第1のバッファメモリに記録されているデータを前記不揮発性メモリに転送し、

前記制御部は、前記第1のバッファメモリに記録されているデータを前記不揮発性メモリに転送した後に、前記不揮発性メモリ用電源をオフに切り替え、

前記制御部は、前記不揮発性メモリが記憶している出力対象のデータを前記第2のバッファメモリを介して外部へ出力する際に、前記出力対象のデータの前記第2のバッファメモリへの転送を開始してから前記出力対象のデータを前記第2のバッファメモリへ転送し終わるまでの間の期間のうちの一部の期間に、前記不揮発性メモリ用電源をオフの状態とする、

データレコーダ。

[請求項4]

請求項1または3に記載のデータレコーダであって、

前記制御部は、前記第1のバッファメモリに記録されているデータの量と、前記入力インタフェースを介した外部からの前記データ入力の前記態様に基づいて、前記第1のバッファメモリに記録されているデータの量が、前記入力インタフェースを介した外部からの前記データ入力の前記態様に基づいて決まる第1の閾値を超過した場合に、前記不揮発性メモリ用電源をオンに切り替える、

データレコーダ。

[請求項5]

請求項4に記載のデータレコーダであって、

前記入力インタフェースを介した外部からの前記データ入力の前記態様は、前記入力インタフェースを介した外部からの前記データ入力
の速度である、

データレコーダ。

[請求項6]

請求項2または3に記載のデータレコーダであって、

前記不揮発性メモリ用電源をオフの状態とする前記一部の期間の終わりに前記不揮発性メモリ用電源をオンにする際、前記制御部は、前記第2のバッファメモリに記録されているデータの量に基づいて決めたタイミングで、前記不揮発性メモリ用電源をオンに切り替える、

データレコーダ。

[請求項7]

請求項6に記載のデータレコーダであって、

前記不揮発性メモリ用電源をオフの状態とする前記一部の期間の終わりに前記不揮発性メモリ用電源をオンにする際、前記制御部は、前記第2のバッファメモリに記録されているデータの量と、前記出力インタフェースを介した外部へのデータ出力の態様とに基づいて決めたタイミングで、前記不揮発性メモリ用電源をオンに切り替える、

データレコーダ。

[請求項8]

請求項7に記載のデータレコーダであって、

前記不揮発性メモリ用電源をオフの状態とする前記一部の期間の終わりに前記不揮発性メモリ用電源をオンにする際、前記制御部は、前記第2のバッファメモリに記録されているデータの量と、前記出力インタフェースを介した外部への前記データ出力の前記態様とに基づいて、前記第2のバッファメモリに記録されているデータの量が、前記出力インタフェースを介した外部への前記データ出力の前記態様に基づいて決まる第2の閾値を超過した場合に、前記不揮発性メモリ用電源をオンに切り替える、

データレコーダ。

[請求項9]

請求項7または8に記載のデータレコーダであって、

前記出力インタフェースを介した外部への前記データ出力の態様は、前記出力インタフェースを介した外部への前記データ出力の速度である、

データレコーダ。

[請求項10]

請求項1から9のいずれかに記載のデータレコーダであって、

前記制御部は、前記不揮発性メモリへの書き込みおよび前記不揮発性メモリからの読み出しが行われていないタイミングでのみ、前記不揮発性メモリ用電源をオフに切り替える、

データレコーダ。

[請求項11]

請求項1から9のいずれかに記載のデータレコーダであって、

前記制御部は前記不揮発性メモリ用電源の電流値を監視する電流値監視部をさらに備え、

前記制御部は、前記電流値監視部が前記不揮発性メモリ用電源の電流値に基づいて決めたタイミングで、前記不揮発性メモリ用電源の電源をオフに切り替える、

データレコーダ。

[請求項12]

請求項11に記載のデータレコーダであって、

前記制御部は、前記電流値が予め定められた第3の閾値を超過した

場合に、前記不揮発性メモリ用電源の電源をオフに切り替える、
データレコーダ。

[請求項13] 請求項1から12のいずれかに記載のデータレコーダであって、
前記制御部は、記憶データ更新処理を行う記憶データ更新部をさらに備え、

前記記憶データ更新処理は、前記不揮発性メモリが記憶しているデータを前記不揮発性メモリから読み出し、ソフトウェアが発生している場合は、前記ソフトウェア訂正後のデータを前記不揮発性メモリに書き戻す、という処理である、

データレコーダ。

[請求項14] 請求項13に記載のデータレコーダであって、
前記制御部は、記憶データ更新計画決定部をさらに備え、
前記記憶データ更新計画決定部は、前記記憶データ更新処理において検知された前記ソフトウェアの発生態様に基づいて、前記記憶データ更新処理の計画を決定し、前記記憶データ更新部に前記記憶データ更新処理の前記計画を実施するよう指示する、

データレコーダ。

[請求項15] 請求項1から14のいずれかに記載のデータレコーダであって、
前記不揮発性メモリ用電源をオフとする期間を設けたことにより、
耐放射線性を高めた、

データレコーダ。

[請求項16] 請求項1から15のいずれかに記載のデータレコーダであって、
放射線環境下で用いられる、

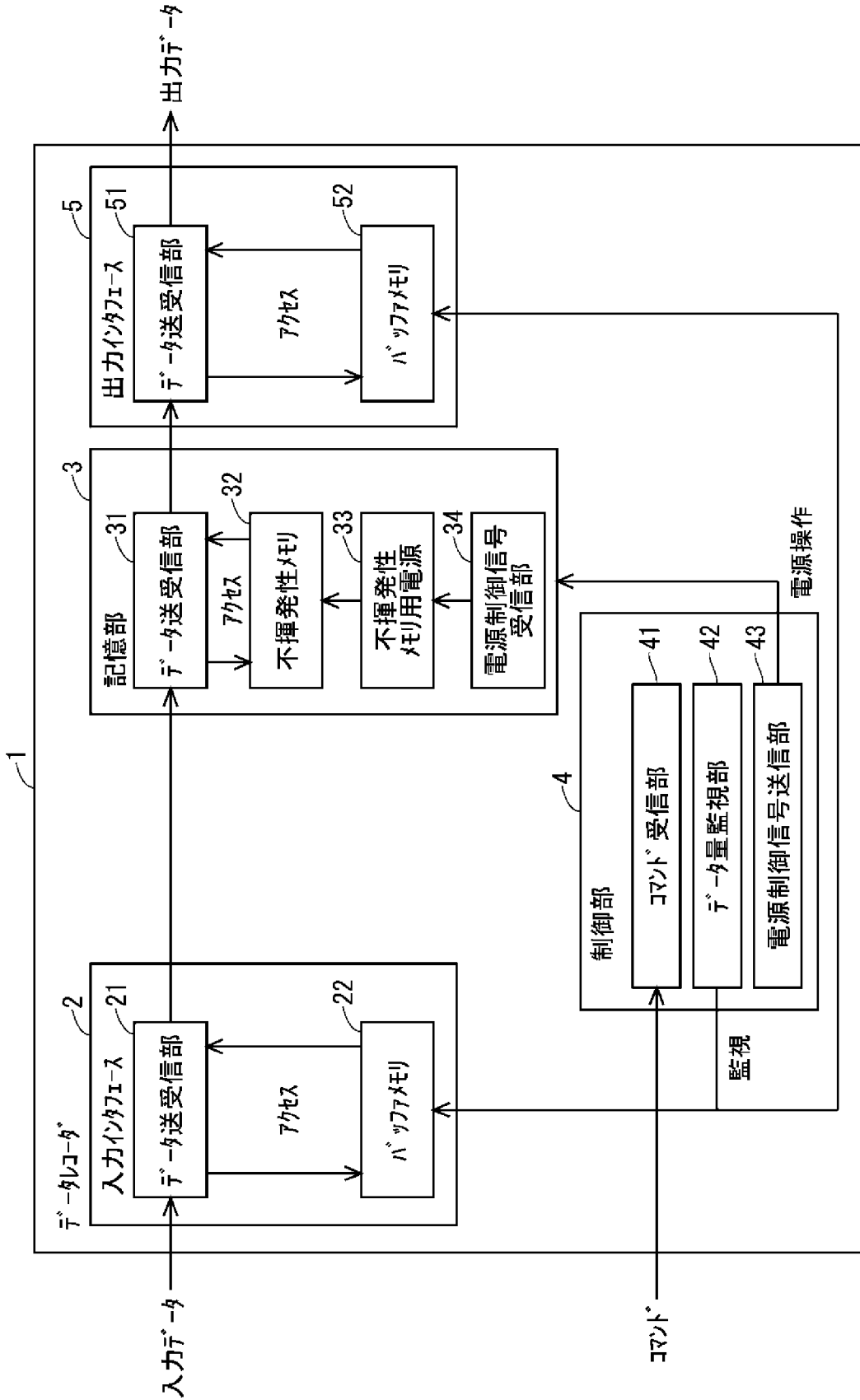
データレコーダ。

[請求項17] 請求項1から16のいずれかに記載のデータレコーダを使用する方法であるデータレコーダの使用方法であって、

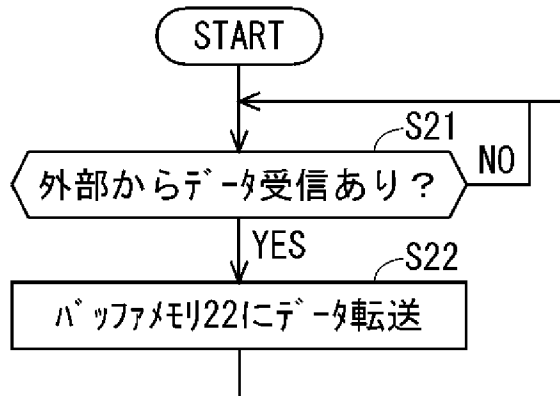
放射線環境に前記データレコーダを配置して、前記データレコーダにデータを記録または前記データレコーダに記録されたデータを再生

する、
データレコーダの使用方法。

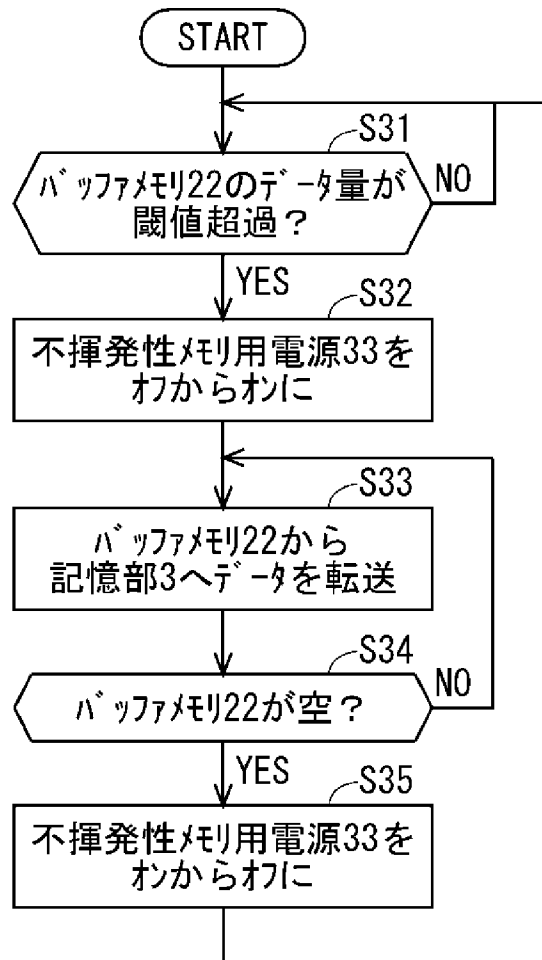
[図1]



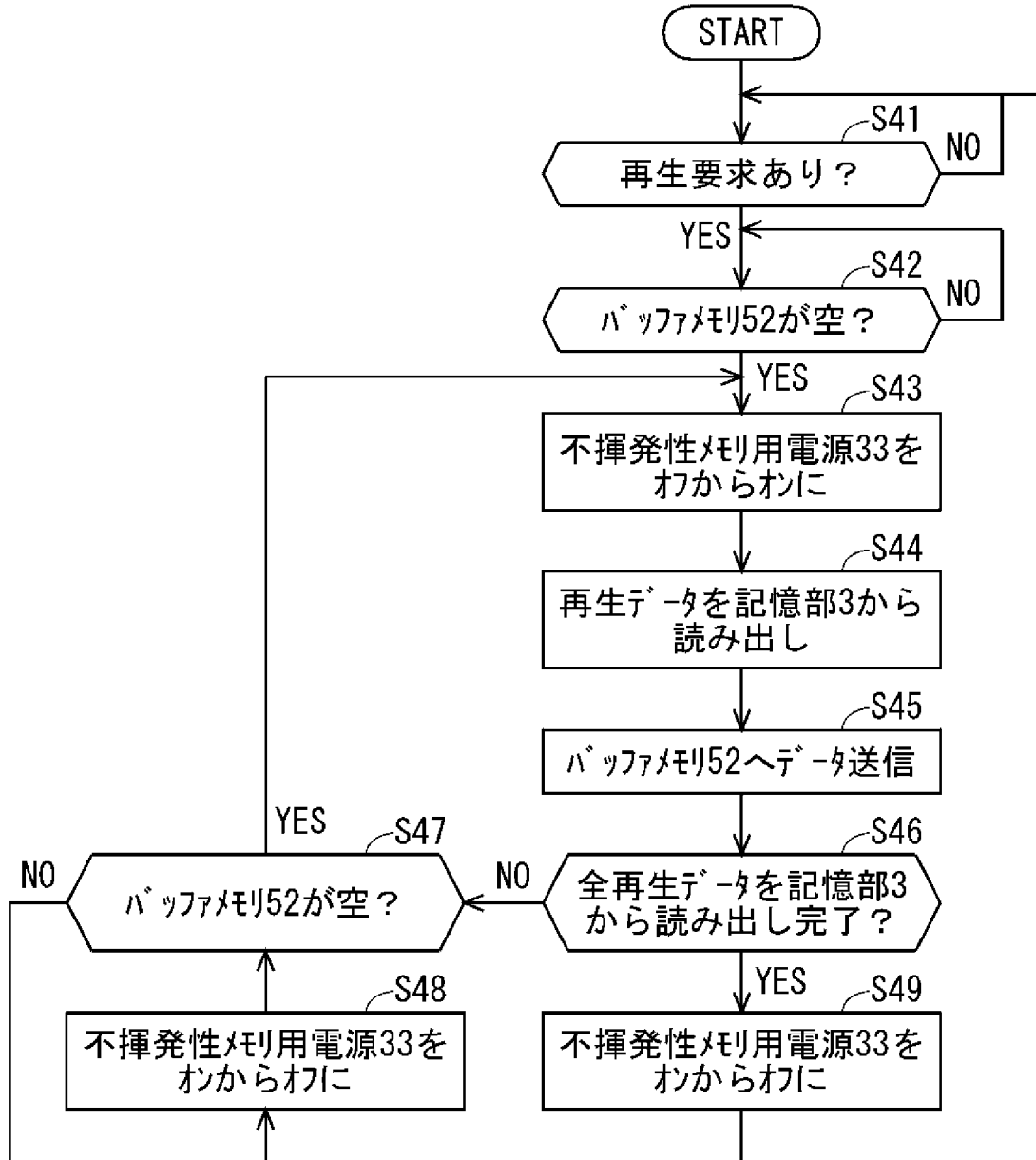
[図2]



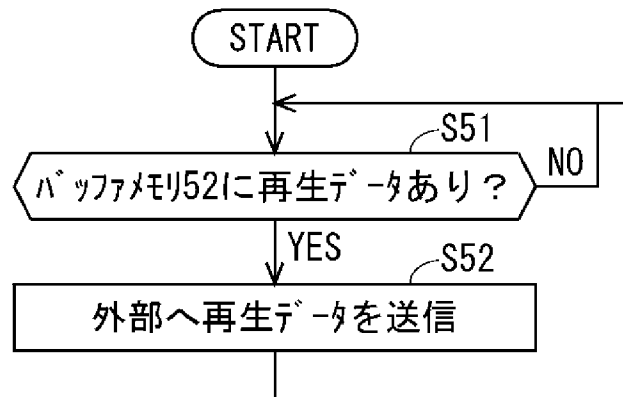
[図3]



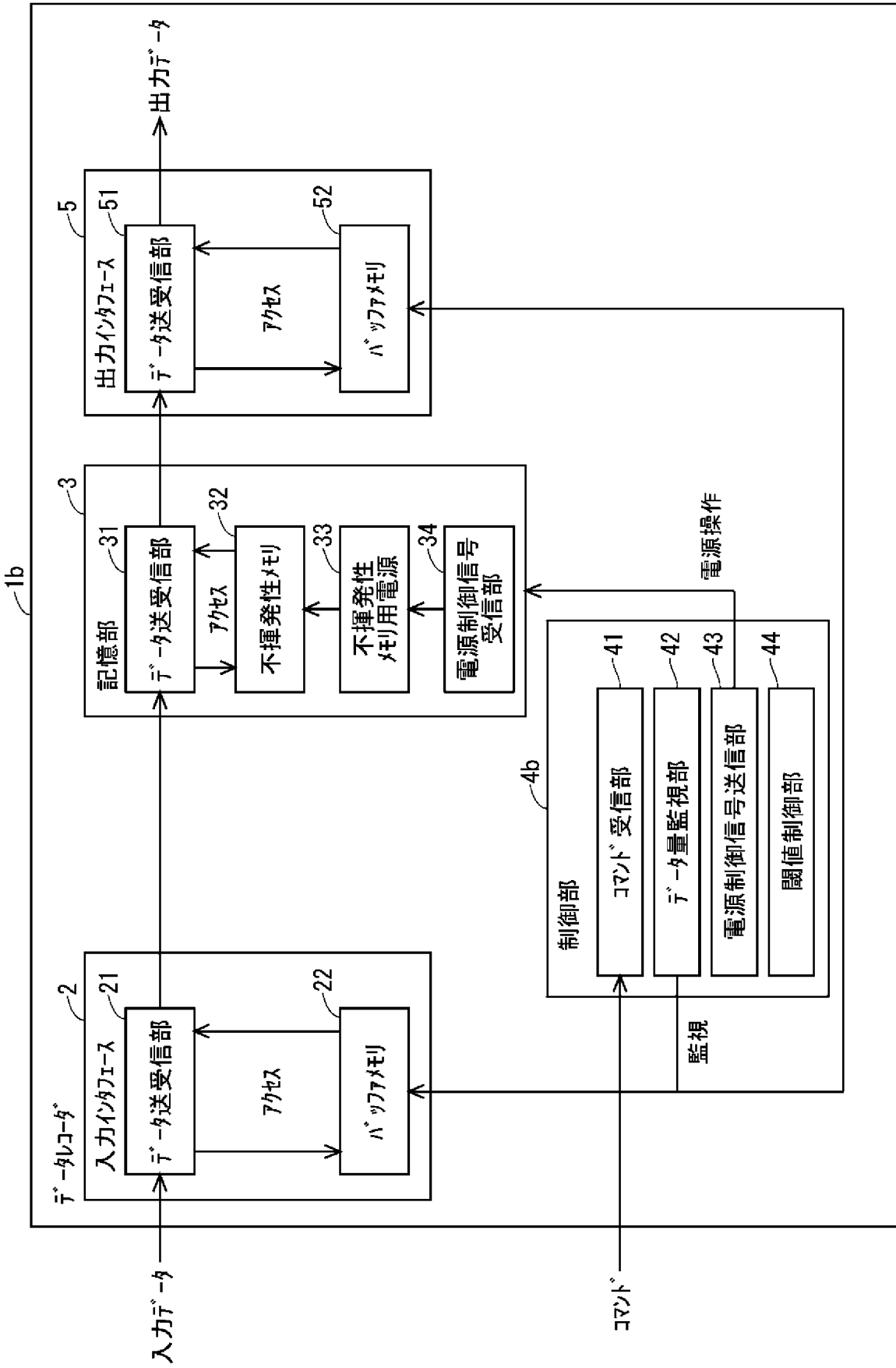
[図4]



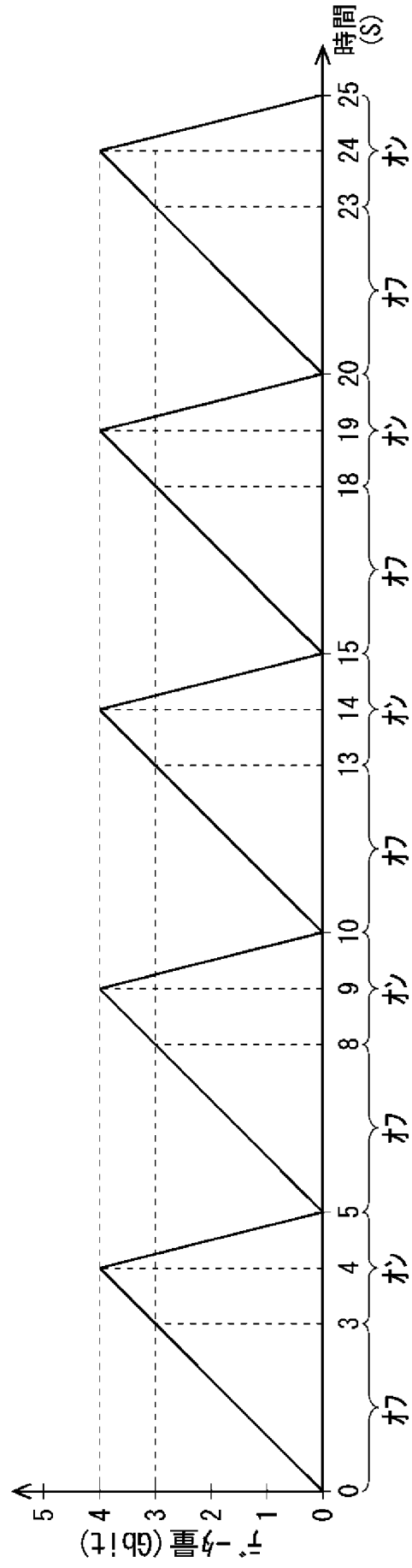
[図5]



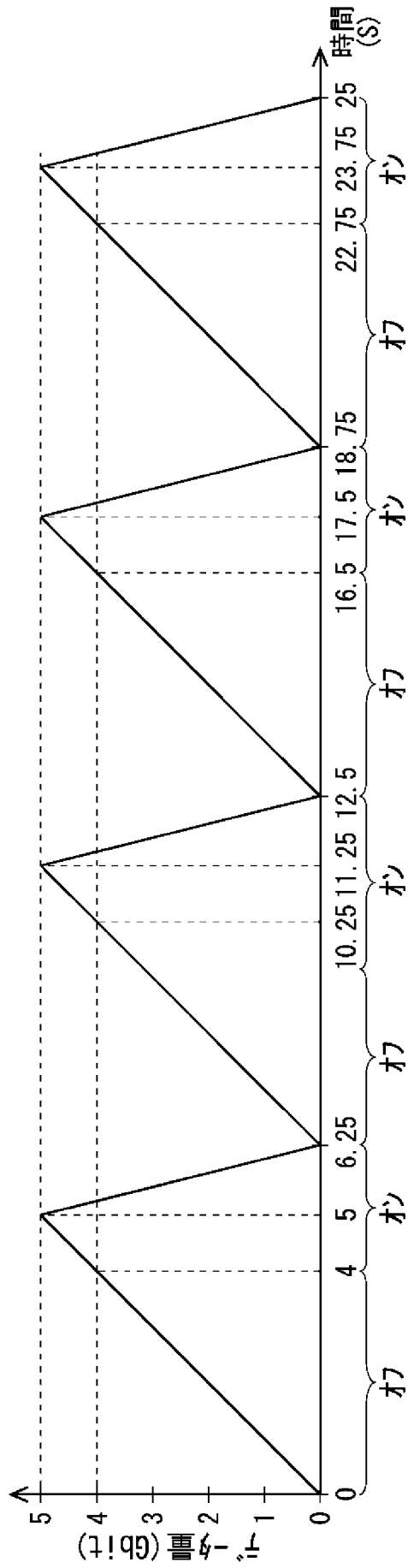
[図6]



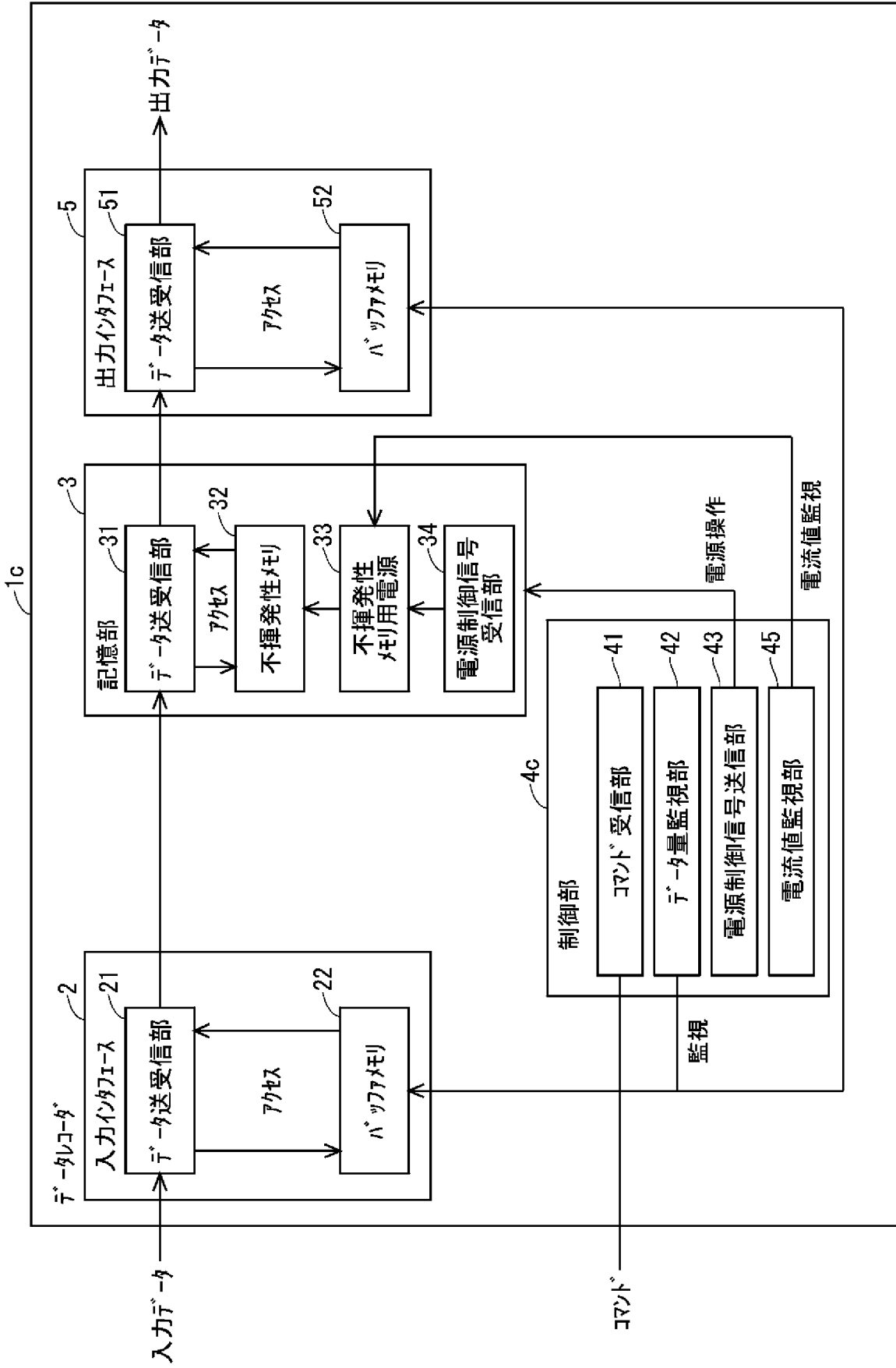
[図7]



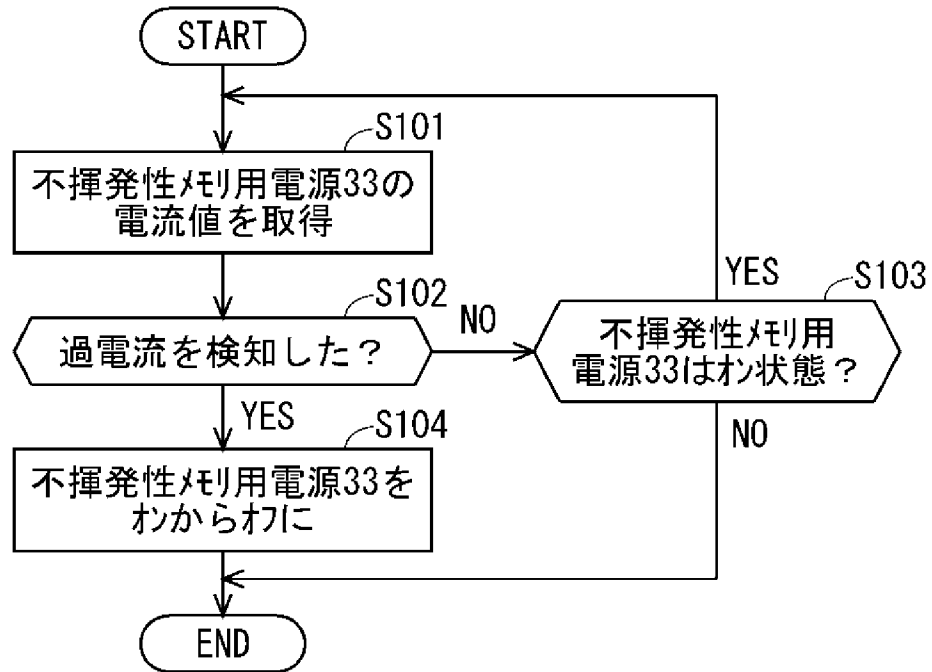
[図8]



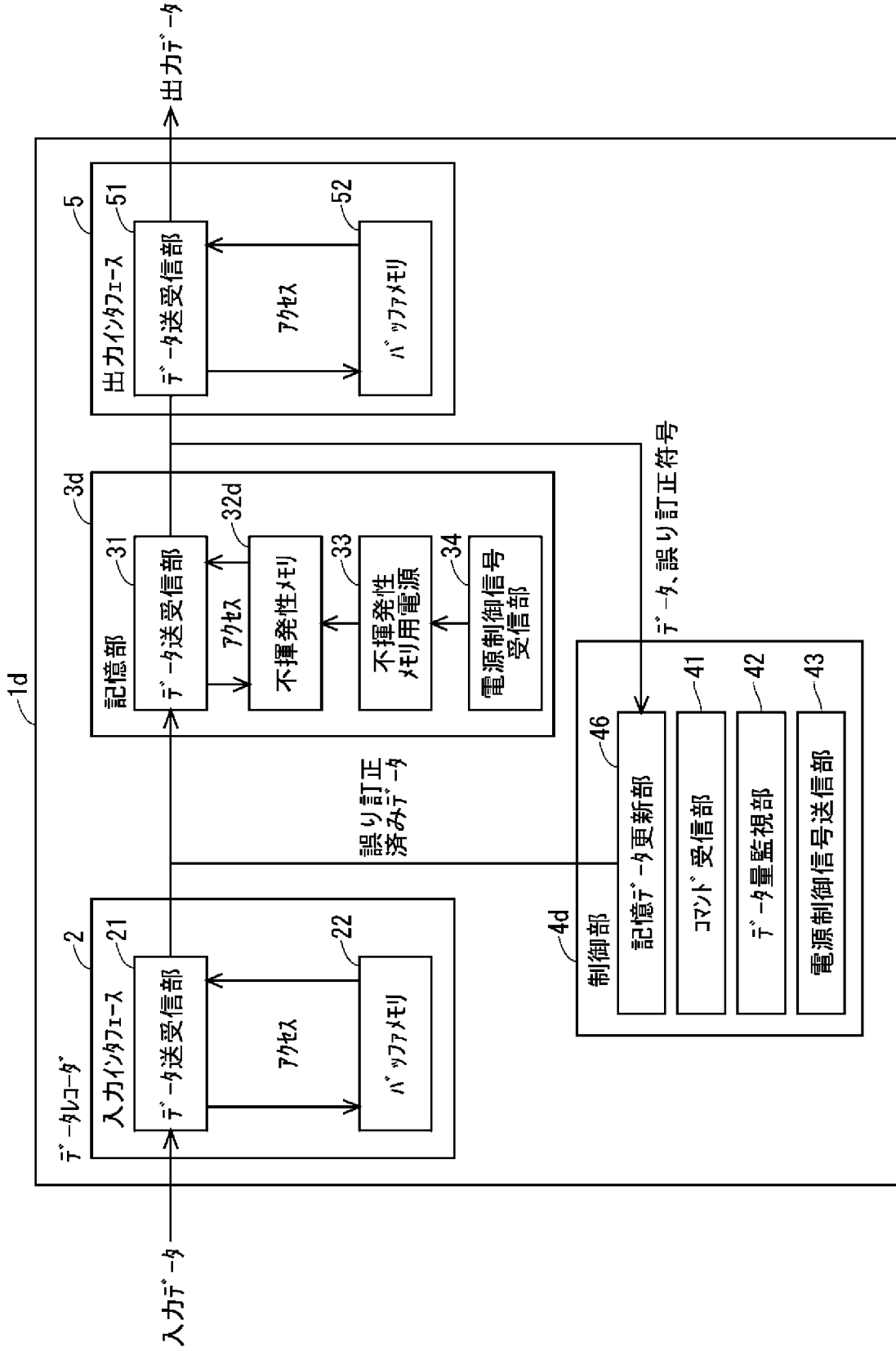
[図9]



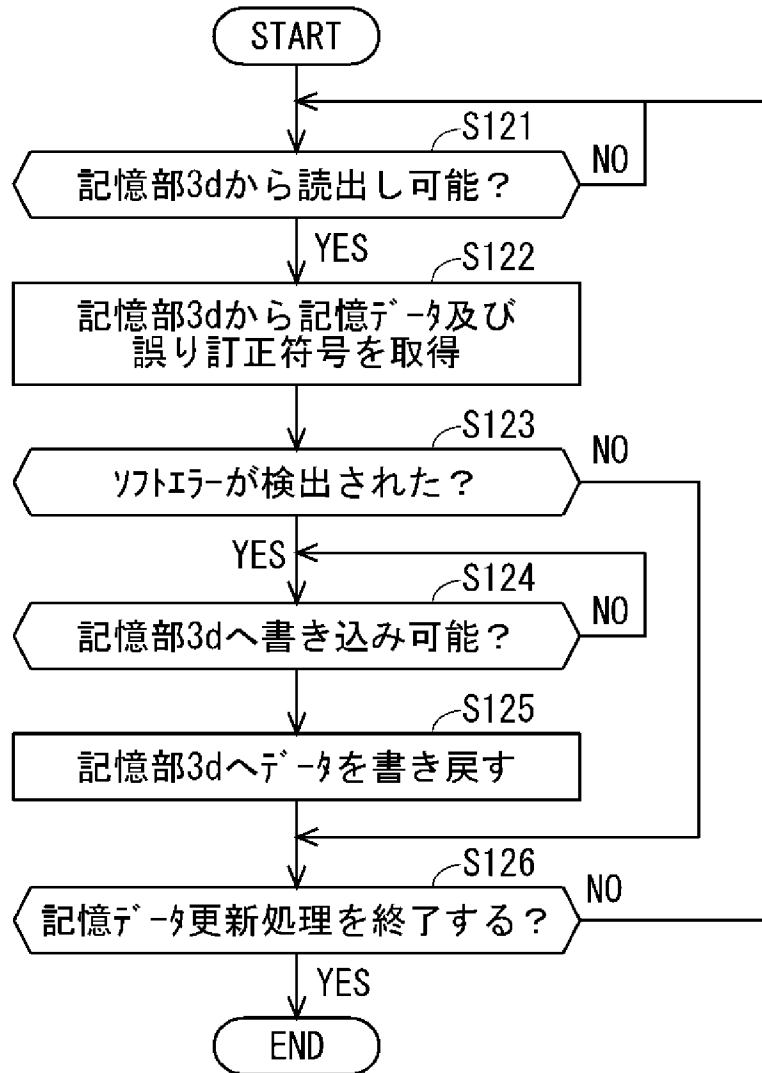
[図10]



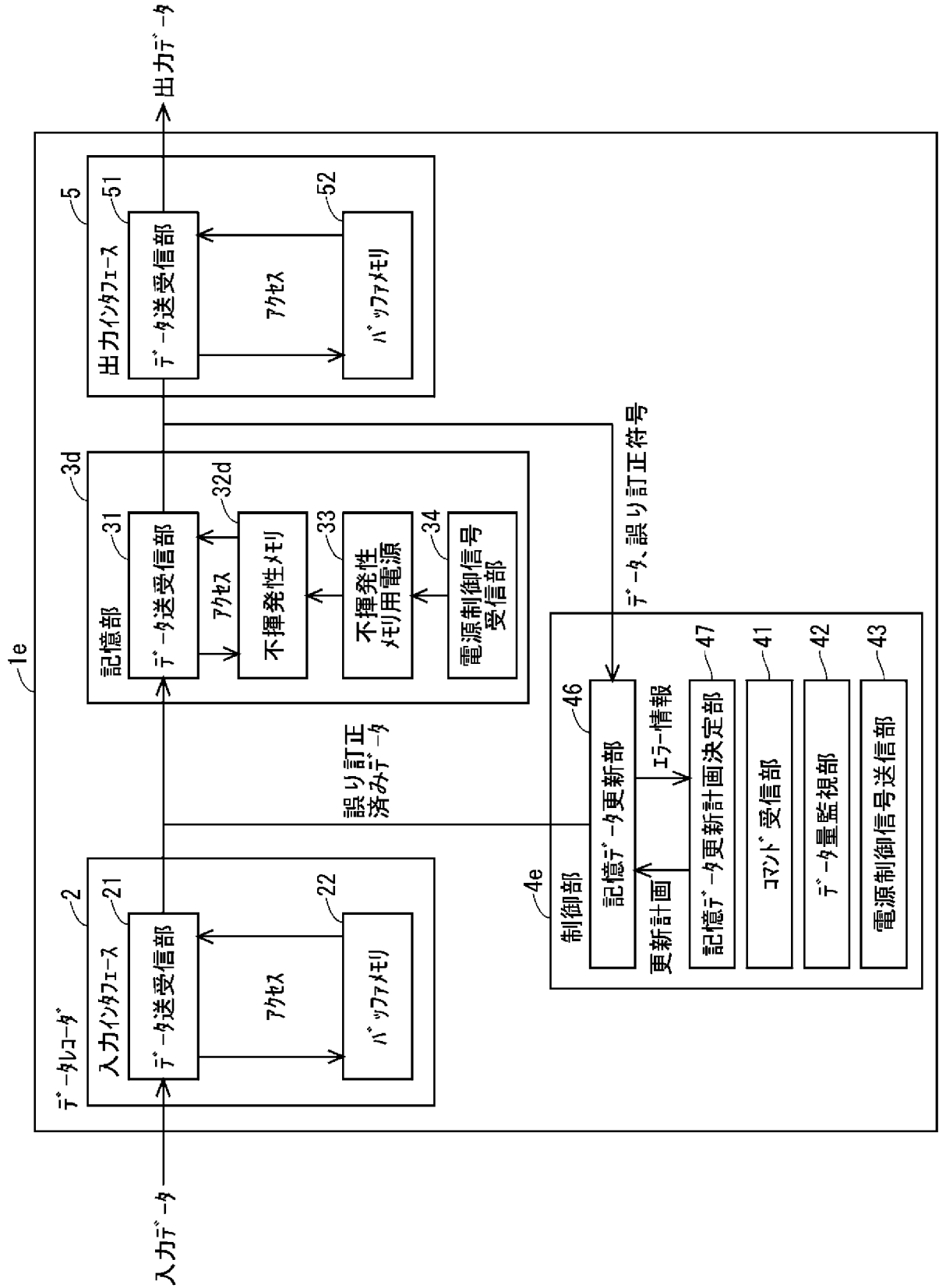
[図11]



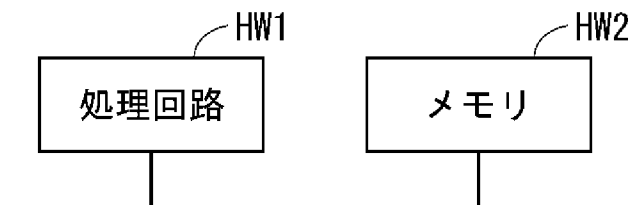
[図12]



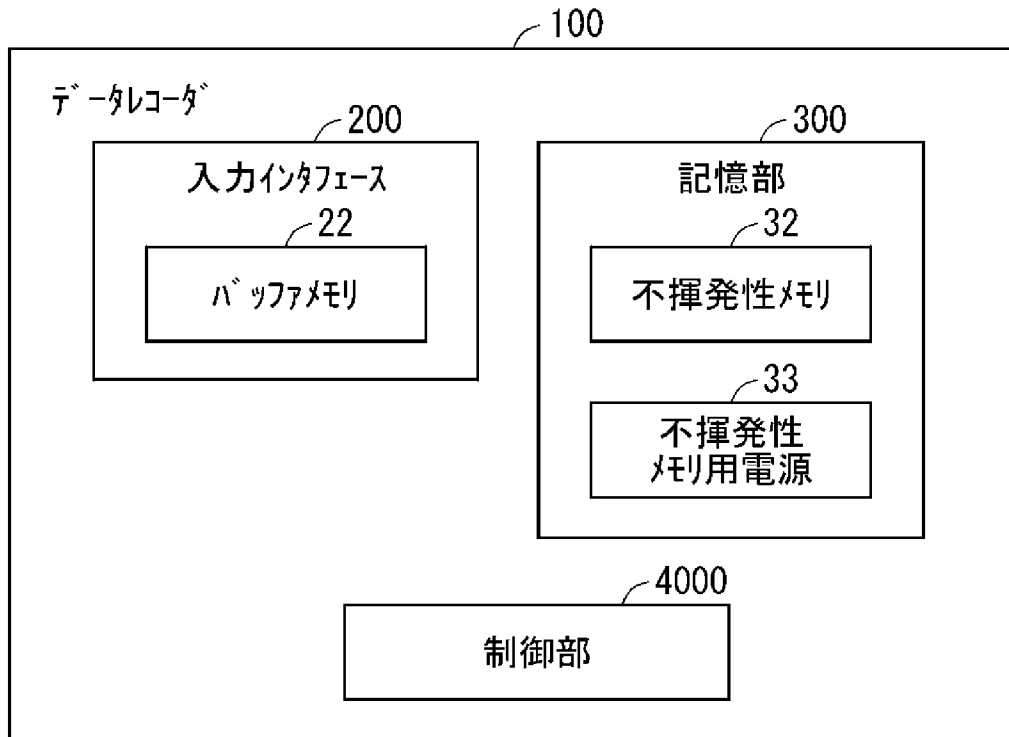
[図13]



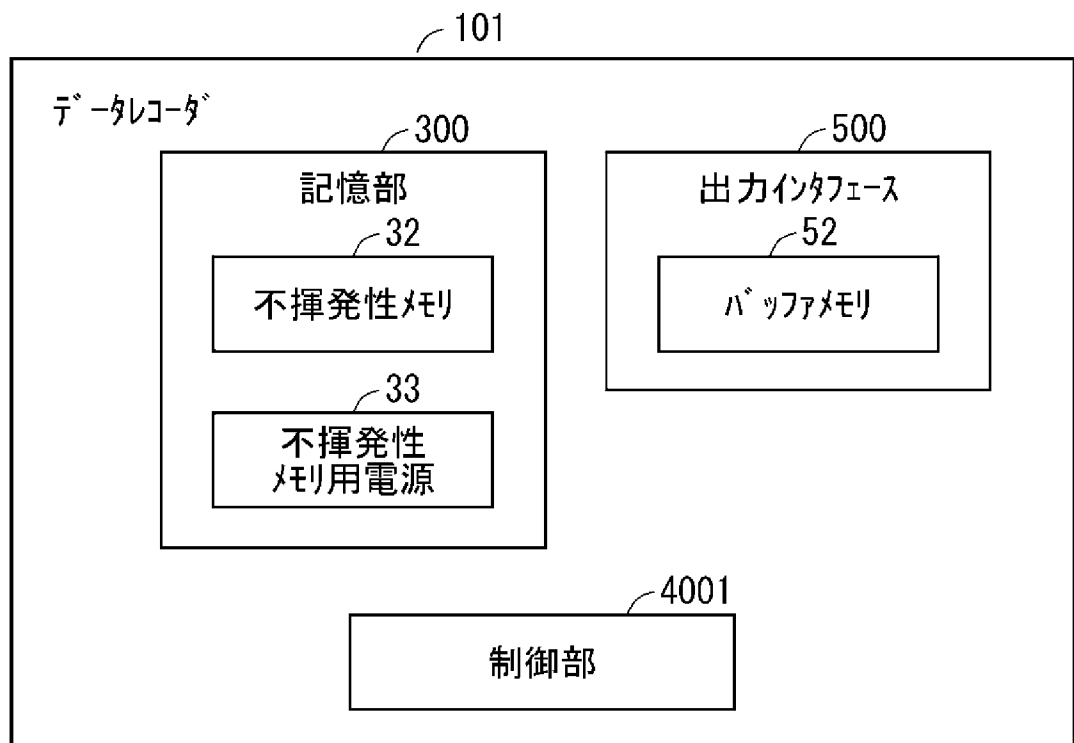
[図14]



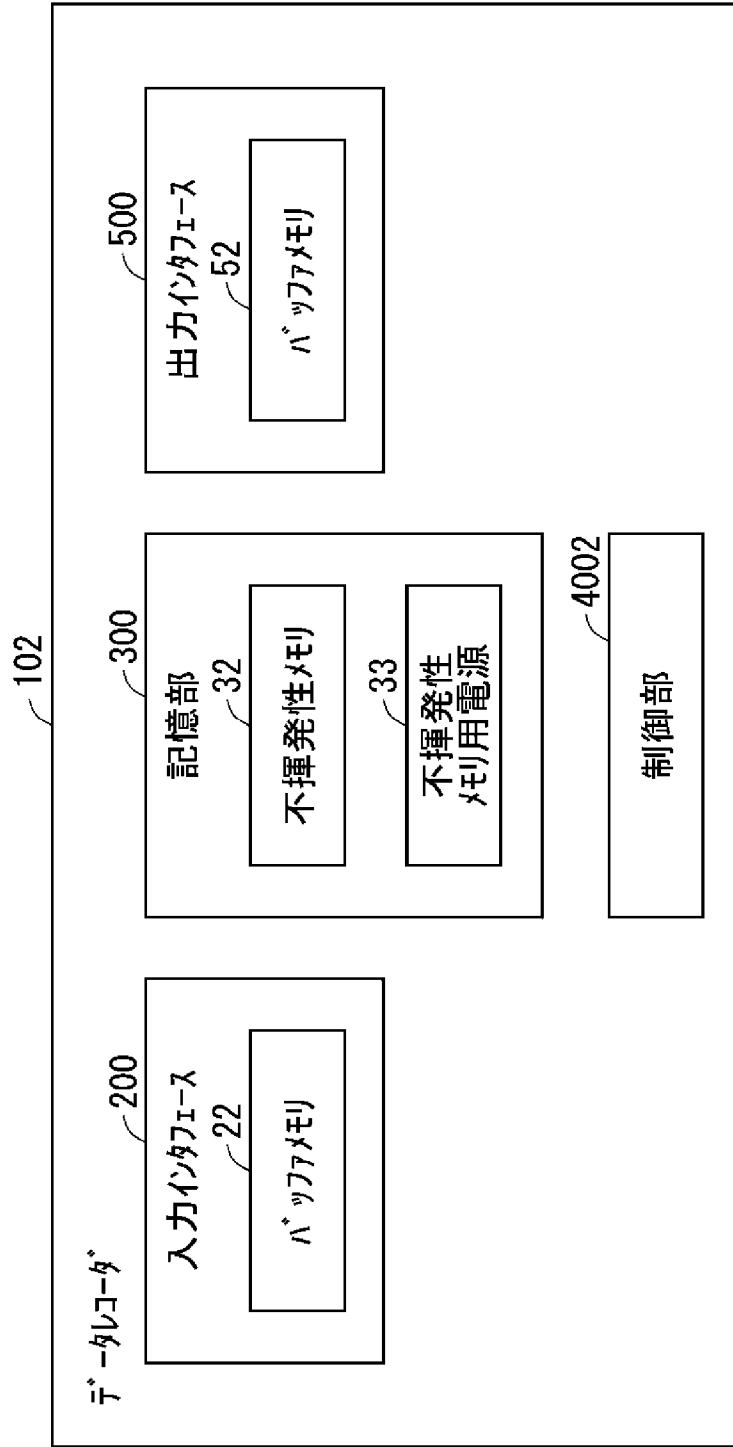
[図15]



[図16]



[図17]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/030134

A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl. G06F12/00 (2006.01) i
 FI: G06F12/00 560B, G06F12/00 597U

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
 Int. Cl. G06F12/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2020
 Registered utility model specifications of Japan 1996-2020
 Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2012-204880 A (TOSHIBA CORP.) 22 October 2012, paragraph [0047], fig. 2	1-17
A	JP 2005-190187 A (TOSHIBA CORP.) 14 July 2005, paragraph [0017], fig. 1	1-17
A	JP 2009-26271 A (HITACHI, LTD.) 05 February 2009, abstract, paragraphs [0010]-[0014]	1-17
A	JP 8-279295 A (TOSHIBA CORP.) 22 October 1996, paragraphs [0016], [0017]	13-17

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

- “A” document defining the general state of the art which is not considered to be of particular relevance
- “E” earlier application or patent but published on or after the international filing date
- “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- “O” document referring to an oral disclosure, use, exhibition or other means
- “P” document published prior to the international filing date but later than the priority date claimed

- “T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- “&” document member of the same patent family

Date of the actual completion of the international search
 28.10.2020

Date of mailing of the international search report
 10.11.2020

Name and mailing address of the ISA/
 Japan Patent Office
 3-4-3, Kasumigaseki, Chiyoda-ku,
 Tokyo 100-8915, Japan

Authorized officer

 Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2020/030134

Patent Documents referred to in the Report	Publication Date	Patent Family	Publication Date
JP 2012-204880 A	22.10.2012	US 2012/0244806 A1 paragraph [0065], fig. 2	
JP 2005-190187 A	14.07.2005	US 2005/0270877 A1 paragraph [0031], fig. 1 WO 2005/064454 A1 EP 1710674 A1 CN 1748198 A	
JP 2009-26271 A	05.02.2009	US 2009/0031150 A1 abstract, paragraphs [0013]-[0017] US 2011/0246711 A1 EP 2026186 A2 CN 101354632 A	
JP 8-279295 A	22.10.1996	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） G06F 12/00(2006.01)i FI: G06F12/00 560B; G06F12/00 597U		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G06F12/00 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2012-204880 A (株式会社東芝) 22.10.2012 (2012-10-22) 段落[0047], 図2	1-17
A	JP 2005-190187 A (株式会社東芝) 14.07.2005 (2005-07-14) 段落[0017], 図1	1-17
A	JP 2009-26271 A (株式会社日立製作所) 05.02.2009 (2009-02-05) 要約, 段落[0010]-[0014]	1-17
A	JP 8-279295 A (株式会社東芝) 22.10.1996 (1996-10-22) 段落[0016]-[0017]	13-17
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 28.10.2020	国際調査報告の発送日 10.11.2020	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 酒井 恭信 5N 9190 電話番号 03-3581-1101 内線 3586	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/030134

引用文献	公表日	パテントファミリー文献	公表日
JP 2012-204880 A	22.10.2012	US 2012/0244806 A1 段落[0065], 図2	
JP 2005-190187 A	14.07.2005	US 2005/0270877 A1 段落[0031], 図1 WO 2005/064454 A1 EP 1710674 A1 CN 1748198 A	
JP 2009-26271 A	05.02.2009	US 2009/0031150 A1 ABSTRACT, 段落[0013]- [0017] US 2011/0246711 A1 EP 2026186 A2 CN 101354632 A	
JP 8-279295 A	22.10.1996	(ファミリーなし)	