

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4994401号
(P4994401)

(45) 発行日 平成24年8月8日(2012.8.8)

(24) 登録日 平成24年5月18日(2012.5.18)

(51) Int.Cl. F I
H O 1 L 33/32 (2010.01) H O 1 L 33/00 1 8 6

請求項の数 11 (全 12 頁)

<p>(21) 出願番号 特願2009-23379 (P2009-23379)</p> <p>(22) 出願日 平成21年2月4日(2009.2.4)</p> <p>(65) 公開番号 特開2010-182771 (P2010-182771A)</p> <p>(43) 公開日 平成22年8月19日(2010.8.19)</p> <p>審査請求日 平成21年3月23日(2009.3.23)</p> <p>前置審査</p>	<p>(73) 特許権者 509348786 エンパイア テクノロジー ディベロッ メント エルエルシー アメリカ合衆国, デラウェア州 1980 8, ウィルミントン, スイート 400, センタービル ロード 2711</p> <p>(74) 代理人 100079108 弁理士 稲葉 良幸</p> <p>(74) 代理人 100109346 弁理士 大貫 敏史</p> <p>(74) 代理人 100117189 弁理士 江口 昭彦</p> <p>(74) 代理人 100134120 弁理士 内藤 和彦</p> <p style="text-align: right;">最終頁に続く</p>
---	--

(54) 【発明の名称】 半導体デバイスの製造方法

(57) 【特許請求の範囲】

【請求項1】

サファイヤからなる第1の支持体を用意し、
前記第1の支持体上に第1の化合物半導体のシード層を形成し、
前記シード層上にアルミニウム層を設け、
前記アルミニウム層を陽極酸化して複数の貫通孔を有するアルミナ層を形成し、
前記アルミナ層上及び前記複数の貫通孔の内部に、p型及びn型のうちの一方のIII-V族若しくはIII-V族の化合物半導体、又は酸化物半導体を、化学的気相堆積法又は物理的気相堆積法によって結晶成長させて第1の化合物半導体層を形成し、
前記アルミナ層をリン酸溶液に溶解させて除去して空隙を形成し、前記第1の支持体と前記第1の化合物半導体層とが前記空隙以外の部位において接合された構造を形成し、
前記第1の化合物半導体層上に、p型又はn型のIII-V族若しくはIII-V族の化合物半導体、又は酸化物半導体を、化学的気相堆積法又は物理的気相堆積法によって結晶成長させて活性層又は量子井戸層を形成し、
前記活性層又は前記量子井戸層上に、p型及びn型のうちの他方のIII-V族若しくはIII-V族の化合物半導体、又は酸化物半導体を、化学的気相堆積法又は物理的気相堆積法によって結晶成長させて第2の化合物半導体層を形成し、
レーザ光を前記第1の支持体を通して前記第1の化合物半導体層に照射するレーザ・リフト・オフによって前記第1の支持体と前記第1の化合物半導体層とを分離し、或いは、前記第1の支持体及び前記第1の化合物半導体層に力を印加して両者を機械的にせん断す

10

20

ることによって前記第 1 の支持体と前記第 1 の化合物半導体層とを分離し、
 前記第 1 の化合物半導体層に第 1 の電極を接続し、
 前記第 2 の化合物半導体層に第 2 の電極を接続する、
 ことを含む半導体デバイスの製造方法。

【請求項 2】

第 1 の支持体を用意し、
 前記第 1 の支持体上に第 1 の化合物半導体のシード層を形成し、
 前記シード層上にアルミニウム層を設け、
 前記アルミニウム層を陽極酸化して複数の貫通孔を有するアルミナ層を形成し、
 前記アルミナ層上及び前記複数の貫通孔の内部に、III - V 族若しくは II - VI 族の化合物半導体、又は酸化物半導体を、化学的気相堆積法又は物理的気相堆積法によって結晶成長させて第 1 の化合物半導体層を形成し、
 前記アルミナ層を酸溶液に溶解させて除去して空隙を形成し、前記第 1 の支持体と前記第 1 の化合物半導体層とが前記空隙以外の部位において接合された構造を形成し、
前記第 1 の化合物半導体層上に活性層又は量子井戸層を形成し、
前記活性層又は前記量子井戸層上に第 2 の化合物半導体層を形成し、
 レーザ光を前記第 1 の支持体を通して前記第 1 の化合物半導体層に照射するレーザ・リフト・オフによって前記第 1 の支持体と前記第 1 の化合物半導体層とを分離し、或いは、前記第 1 の支持体及び前記第 1 の化合物半導体層に力を印加して両者を機械的にせん断することによって前記第 1 の支持体と前記第 1 の化合物半導体層とを分離する、
 ことを含む半導体デバイスの製造方法。

10

20

【請求項 3】

前記第 1 の支持体としてサファイヤを用いる、
 請求項 2 記載の半導体デバイスの製造方法。

【請求項 4】

前記第 1 の化合物半導体層は、p 型及び n 型のうちの一方の半導体である、
 請求項 2 記載の半導体デバイスの製造方法。

【請求項 5】

前記酸溶液としてリン酸溶液を用いる、
 請求項 2 記載の半導体デバイスの製造方法。

30

【請求項 6】

前記第 1 の支持体から分離された前記第 1 の化合物半導体層の面を研磨することを含む、
 請求項 2 記載の半導体デバイスの製造方法。

【請求項 7】

前記第 2 の化合物半導体層を形成することにおいては、前記第 1 の化合物半導体層上に、III - V 族若しくは II - VI 族の化合物半導体、又は酸化物半導体を、化学的気相堆積法又は物理的気相堆積法によって結晶成長させて該第 2 の化合物半導体層を形成する、
 請求項 2 記載の半導体デバイスの製造方法。

40

【請求項 8】

前記第 1 の化合物半導体層は、p 型及び n 型のうちの一方の半導体であり、前記第 2 の化合物半導体層は、p 型及び n 型のうちの他方の半導体である、
 請求項 2 記載の半導体デバイスの製造方法。

【請求項 9】

前記活性層又は前記量子井戸層を形成することにおいては、前記第 1 の化合物半導体層上に、III - V 族若しくは II - VI 族の化合物半導体、又は酸化物半導体を、化学的気相堆積法又は物理的気相堆積法によって結晶成長させて該活性層又は該量子井戸層を形成する、
 請求項 2 記載の半導体デバイスの製造方法。

50

【請求項 10】

前記活性層又は前記量子井戸層は、p型又はn型の半導体である、
請求項2記載の半導体デバイスの製造方法。

【請求項 11】

前記第1の化合物半導体層に第1の電極を接続し、
前記第2の化合物半導体層に第2の電極を接続する、
ことを含む、
請求項2記載の半導体デバイスの製造方法。

【発明の詳細な説明】**【技術分野】**

10

【0001】

本開示は、半導体デバイスの製造方法に関する。

【背景技術】**【0002】**

GaN系化合物半導体などを用いた半導体発光デバイスであるLED(Light Emitting Diode)としては、p型及びn型化合物半導体が直接接合されたホモ接合構造、活性層をp型及びn型化合物半導体で挟持したダブルヘテロ接合構造、量子井戸層をp型及びn型化合物半導体で挟持した量子井戸接合構造を有するものが知られている。これらの接合構造のなかでは、より高輝度のLEDを実現できる観点から、マトリクス化合物の種類、それに添加されるドーパントの種類、化合物のストイキオメトリ(化学量論的組成比)など

20

によっては、ダブルヘテロ接合構造や量子井戸接合構造が有利である。

【0003】

従来、これらの接合構造を有するLEDは、LEDを構成する化合物半導体の接合構造体を、例えばバッファ層を介してサファイヤなどの透光性を有する支持基板上に形成することにより広く製造されていた。しかし、このような支持基板を用いて形成されたLEDの場合、サファイヤ支持基板とその上に結晶成長された化合物半導体層(例えば、GaN層)との屈折率差が大きいため、両者の界面での光の反射(光閉じ込め)により、LED発光の取り出し効率(LEDの発光効率)が低下してしまい、十分な高輝度のLEDを得難いという問題があった。

【0004】

30

そこで、LEDの発光効率を高めるべく、いわゆる「レーザ・リフト・オフ」という手法によって、サファイヤなどの支持基板とLEDの接合構造体とを分離する方法が提案・開発されてきた(例えば、特許文献1参照)。このレーザ・リフト・オフ手法では、一般に、まず、サファイヤ支持基板上にLEDの接合構造体を形成し、さらに、その接合構造体における支持基板とは反対側の面に別の支持基板を接合する。それから、サファイヤ支持基板を通してレーザ光を接合構造体へ照射し、これにより、サファイヤ支持基板と接合している化合物半導体層を加熱して、両者の界面で、サファイヤ支持基板からLEDの接合構造体を剥離する。

【0005】

また、LEDの発光効率を高めるための別の手法として、サファイヤ基板に代えてLEDに用いる化合物半導体と同じ化合物からなる支持基板(例えば、GaNを用いたLEDであれば、GaN基板)を用いたいわゆる自立基板構造を形成することにより、支持基板と化合物半導体層との屈折率の差に起因する発光効率の低下を解消する方法も使用されてきている。

40

【先行技術文献】**【特許文献】****【0006】**

【特許文献1】特開2007-19511号公報

【発明の概要】**【発明が解決しようとする課題】**

50

【 0 0 0 7 】

しかし、上記従来のレーザ・リフト・オフでは、支持基板とその全面に接合された化合物半導体との界面で両者を分離するために、強いレーザ光を用いて大きなエネルギーを化合物半導体層に付与する必要があるため、その入熱量（サーマルバジェット）が非常に大きくなってしまふ。そうすると、その熱応力に起因して、支持基板から分離される化合物半導体層やその上層にクラックなどの破損、変形、構造欠陥などが生じ易くなり、その結果、製品の歩留まりが低下してしまふ傾向にある。

【 0 0 0 8 】

一方、LEDを構成する化合物半導体と同種の材料からなる支持基板は、一般に、非常に高価であり、例えば、GaN基板を用いる場合、サファイヤ支持基板の20倍以上の費用がかかってしまふため、量産性の観点から経済的に不利である。

【 0 0 0 9 】

そこで、製造プロセスにおける化合物半導体やその接合構造体の損傷を防止して製品歩留まりを向上させることができ、しかも製造コストの増大を抑止して安価かつ高輝度の発光体を実現することが可能な半導体デバイスの製造方法を提供することが望まれる。

【課題を解決するための手段】

【 0 0 1 0 】

上記課題を解決するために、本開示による半導体デバイスの製造方法は、第1の支持体（基体；板状でもシート状でもよい。後述する第2の支持体についても同様とする。）を用意し、第1の支持板上に複数の貫通孔を有するアルミナ層を形成し、アルミナ層上及び複数の貫通孔の内部に第1の化合物半導体層を形成し、アルミナ層を除去し、第1の支持体と第1の化合物半導体層を分離することを含む。

【 0 0 1 1 】

このような構成の方法においては、第1の支持板上に設けられた複数の貫通孔を有する多孔性のアルミナ層が形成され、第1の支持体の表面の一部が複数の貫通孔内に露呈する。その状態で、アルミナ層上に第1の化合物半導体を結晶成長させると、アルミナ層に開口した複数の貫通孔の内部にも第1の化合物半導体が堆積した第1の化合物半導体層が形成され、第1の化合物半導体層と第1の支持体とが接続される。それから、アルミナ層を除去することにより、アルミナ層であった部分が空隙となるので、アルミナ層上の第1の化合物半導体層と第1の支持体は、空隙以外の部位においてのみで接合された、つまり、接合面積が非常に小さくされた構造（ナノレベルの接点構造）が生起される。これにより、第1の化合物半導体層と第1の支持体とが極めて分離され易くなり、従来のレーザ・リフト・オフの如く、第1の支持体を通して第1の化合物半導体層にレーザ光を照射する場合でも、入熱量（サーマルバジェット）を低減できるので、第1の化合物半導体層の損傷を抑止できる。

【 0 0 1 2 】

具体的には、第1の支持体としてサファイヤを用いることができる。

【 0 0 1 3 】

また、アルミナ層を形成することにおいては、第1の支持体上にアルミニウム層を設け、そのアルミニウム層を陽極酸化して複数の貫通孔を有するアルミナ層を形成してもよい。この場合、第1の支持板上に設けられたアルミニウム層の陽極酸化によって、アルミニウム層が酸化されながら電解エッチングされ、複数の貫通孔（ナノレベルの孔；ナノホール）を有する多孔性のアルミナ層が形成され、第1の支持体の表面の一部が複数の貫通孔内に露呈する。

【 0 0 1 4 】

さらに、第1の化合物半導体層を形成することにおいては、アルミナ層上及び複数の貫通孔の内部に、III-V族若しくはII-VI族の化合物半導体、又は酸化物半導体を、化学的気相堆積法（CVD法）又は物理的気相堆積法（PVD法）によって結晶成長させて第1の化合物半導体層を形成してもよい。

【 0 0 1 5 】

またさらに、第1の化合物半導体層としては、p型及びn型のうちの一方の半導体を例示できる。

【0016】

さらにまた、アルミナ層を除去することにおいては、アルミナ層を酸溶液、例えばリン酸溶液に溶解させて除去する例が挙げられる。この場合、前述のとおり、第1の化合物半導体層と第1の支持体が非常に小さい面積で接合されているので、アルミナ層の多孔性の度合いによっては、アルミナ層の酸溶解と同時に、両者を分離し得ることがある。

【0017】

また、第1の支持体と第1の化合物半導体層を分離することにおいては、レーザー光を第1の支持体を通して第1の化合物半導体層に照射するレーザー・リフト・オフによって両者を分離する、或いは、第1の支持体及び第1の化合物半導体層に力を印加して機械的にせん断（超音波、マイクロブレードによる切断など）することによって両者を分離するようにしてもよい。前述の如く、第1の化合物半導体層と第1の支持体は小さい接合面積で接続されているので、レーザー・リフト・オフでも入熱量を抑えて第1の化合物半導体層の損傷を抑止でき、また、機械的なせん断によっても、両者を平易に分離することができる。

10

【0018】

さらに、第1の支持体とアルミナ層との間に、第1の化合物半導体のシード層を形成することを含んでもよい。これにより、複数の貫通孔内に、第1の化合物半導体のシード層が形成された第1の支持体の表面が露呈し、第1の化合物半導体の材料、形成条件などによっては、第1の化合物半導体の結晶成長が促進され得る。なお、第1の支持体上にアルミニウム層を設けることを実施する場合には、第1の支持体上に、第1の化合物半導体のシード層を形成し、シード層が形成された第1の支持体上にアルミニウム層を設けるようにしてもよい。

20

【0019】

またさらに、第1の支持体から分離された第1の化合物半導体層の面を研磨することを含んでもよい。これにより、必要な場合には、第1の化合物半導体層の表面の平滑性が高められ、半導体発光デバイスとしたときの発光効率を高めることができることがある。

【0020】

また、第1の化合物半導体層上に第2の化合物半導体層を形成することを含んでもよい。さらに、第2の化合物半導体層上に第2の支持体を設けておき、レーザー・リフト・オフの支持基板として用いてもよい。

30

【0021】

より具体的には、第2の化合物半導体層を形成することにおいては、第1の化合物半導体層上に、III-V族若しくはII-VI族の化合物半導体、又は酸化物半導体を、CVD法又はPVD法によって結晶成長させて第2の化合物半導体層を形成することを例示できる。

【0022】

この場合、第2の化合物半導体層は、p型及びn型のうちの他方の半導体であることを例示できる。

【0023】

さらに、第1の化合物半導体層と第2の化合物半導体層との間に活性層又は量子井戸層を形成することを含んでもよい。これにより、半導体の種類によっては、ホモ接合よりも高輝度の発光デバイスが得られるダブルヘテロ接合構造又は量子井戸接合構造が形成される。

40

【0024】

より具体的には、活性層又は量子井戸層を形成することにおいては、第1の化合物半導体層上に、III-V族若しくはII-VI族の化合物半導体、又は酸化物半導体を、CVD法又はPVD法によって結晶成長させて活性層又は量子井戸層を形成することが挙げられる。

【0025】

50

この場合、活性層又は量子井戸層は、p型及びn型のいずれの半導体であってもよく、活性層としては、そのバンドギャップが、第1の化合物半導体層及び第2の化合物半導体層のバンドギャップより小さいものが使用され、量子井戸層としては、エネルギー準位が離散的でトンネル効果を有するものが使用される。

【0026】

加えて、第1の化合物半導体層に第1の電極を接続し、第2の化合物半導体層に第2の電極を接続することを含んでもよい。このとき、第2の化合物半導体層上に導電性を有する第2の支持体を設けた場合には、その第2の支持体が第2の電極を兼ねてもよく、第2の支持体とは別に第2の電極を設けても構わない。

【0027】

より一層具体的には、サファイヤからなる第1の支持体を用意し、第1の支持体上にアルミニウム層を設け、アルミニウム層を陽極酸化して複数の貫通孔を有するアルミナ層を形成し、アルミナ層上及び複数の貫通孔の内部に、p型及びn型のうちの一方のIII-V族若しくはII-VI族の化合物半導体、又は酸化物半導体を、CVD法又はPVD法によって結晶成長させて第1の化合物半導体層を形成し、第1の化合物半導体層上に、p型又はn型のIII-V族若しくはII-VI族の化合物半導体、又は酸化物半導体を、CVD法又はPVD法によって結晶成長させて活性層又は量子井戸層を形成し、活性層又は量子井戸層上に、p型及びn型のうちの他方のIII-V族若しくはII-VI族の化合物半導体、又は酸化物半導体を、CVD法又はPVD法によって結晶成長させて第2の化合物半導体層を形成し、第2の化合物半導体層に第2の支持体を設け、アルミナ層をリン酸溶液に溶解させて除去し、レーザー光を第1の支持体を通して第1の化合物半導体層に照射するレーザ・リフト・オフによって第1の支持体と第1の化合物半導体とを分離し、或いは、第1の支持体及び第1の化合物半導体層に力を印加して両者を機械的にせん断することによって第1の支持体と第1の化合物半導体層とを分離し、第1の化合物半導体層に第1の電極を接続し、第2の化合物半導体層に第2の電極を接続することを含む半導体デバイスの製造方法が提供される。

【0028】

なお、アルミナ層を除去することは、第1の化合物半導体層を形成した後で、かつ、活性層を形成する前に実施してもよく、前述の如く、リン酸などの酸溶液でアルミナ層を溶解すれば、それと同時に、第1の化合物半導体と第1の支持体が分離され得る。また、第1の電極及び第2の電極の形成部位は、特に制限されず、例えば、第1の電極は、透明電極として第1の化合物半導体層上に形成し、第2の電極としては、上述の如く、導電性を有する第2の支持体を兼用してもよく、又はその第2の支持体上に第2の電極を形成してもよい。

【図面の簡単な説明】

【0029】

【図1】本開示による半導体デバイスの製造方法により化合物半導体の層構造を形成している状態の一例を示すプロセスフロー図である。

【図2】本開示による半導体デバイスの製造方法により化合物半導体の層構造を形成している状態の一例を示すプロセスフロー図である。

【図3】本開示による半導体デバイスの製造方法により化合物半導体の層構造を形成している状態の一例を示すプロセスフロー図である。

【図4】本開示による半導体デバイスの製造方法により化合物半導体の層構造を形成している状態の一例を示すプロセスフロー図である。

【図5】本開示による半導体デバイスの製造方法により化合物半導体の層構造を形成している状態の一例を示すプロセスフロー図である。

【図6】本開示による半導体デバイスの製造方法により化合物半導体の層構造を形成している状態の一例を示すプロセスフロー図である。

【図7】本開示による半導体デバイスの製造方法により化合物半導体の層構造を形成している状態の一例を示すプロセスフロー図である。

10

20

30

40

50

【図8】本開示による半導体デバイスの製造方法により化合物半導体の層構造を形成している状態の他の例を示すプロセスフロー図である。

【図9】本開示による半導体デバイスの製造方法により化合物半導体の層構造を形成している状態の他の例を示すプロセスフロー図である。

【図10】本開示による半導体デバイスの製造方法により化合物半導体の層構造を形成している状態の他の例を示すプロセスフロー図である。

【図11】本開示による半導体デバイスの製造方法により化合物半導体の層構造を形成している状態の他の例を示すプロセスフロー図である。

【図12】本開示の半導体デバイスの製造方法によって製造されるLEDの構造の一例を示す概略断面図である。

10

【発明を実施するための形態】

【0030】

以下、本開示の実施の形態について、図面を参照して説明する。なお、図面中、同一の要素には同一の符号を付し、重複する説明を省略する。また、上下左右等の位置関係は、特に断らない限り、図面に示す位置関係に基づくものとする。さらに、図面の寸法比率は、図示の比率に限定されるものではない。また、以下の実施の形態は、本開示を説明するための例示であり、本開示をその実施の形態のみに限定する趣旨ではない。さらに、本開示は、その要旨を逸脱しない限り、さまざまな変形が可能である。

【0031】

図1乃至図7は、本開示による半導体デバイスの製造方法により化合物半導体の層構造を形成している状態の一例を示すプロセスフロー図であり、各工程における構造の一部を示す概略断面図である。

20

【0032】

本実施形態では、まず、コア基板1（第1の支持体）を用意する（図1）。コア基板1は、その種類が特に限定されるものではないが、例えば、単結晶サファイヤ、ZnO（酸化亜鉛）、SiCなどの比較的安価で、機械的特性、化学的安定性、光透過性に優れたものが挙げられ、必要に応じて、図示上面が化学的及び/又は機械的な研磨により平滑性が高められたものを用いてもよい。或いは、コア基板1として、透光性に優れたアクリル樹脂等の樹脂基板又は樹脂シートを用いても構わない。なお、後述するように、レーザ・リフト・オフを用いない場合には、コア基板1に透光性は必ずしも必要ない。

30

【0033】

次に、コア基板1の上面に、III-V族化合物半導体、II-VI族化合物半導体、又は、酸化物半導体の結晶成長のシード層2を形成する（図2）。ここで、III-V族化合物半導体又はII-VI族化合物半導体としては、2元化合物でも3元化合物でも4元化合物でもよく、例えば、AlN、GaN、InN、InGaN、ZnCdSe、ZnTeSe、GaP、AlGaInP、InGaN、AlGaAs、GaAs、InGaAsPなどが挙げられる。また、酸化物半導体としては、ZnO、NiO、SnO₂、TiO₂、VO₂、In₂O₃、SrTiO₃などが挙げられる。

【0034】

以下、III-V族化合物半導体であるGaNを例にとって説明すると、シード層2として、ここでは、n型GaN系化合物を用いる。シード層2の形成方法としては、公知のMOCVD（Metalorganic Chemical Vapor Deposition）法、MBE法（Molecular Beam Epitaxy：MOMBE（Metal Organic Molecular Beam Epitaxy）、ガスソースMBE、化学ビームエピタキシ（CBE（Chemical Beam Epitaxy））などによるヘテロエピタキシャル成長法（例えば、特開2003-69073号など参照）、スパッタリング法などのPVD法が挙げられる。

40

【0035】

次に、その上をアルミニウム薄膜（フォイル、シート；厚さが例えば100～200nm）などで覆い、必要に応じて加圧プレスなどを施して両者を密着させ、アルミニウム層3を形成する（図3）。次いで、このアルミニウム層3に公知の陽極酸化プロセスを施す

50

ことにより、アルミニウム層 3 がナノオーダーの起点から電気化学的にエッチングされながら酸化され、例えば数 nm から数百 nm オーダーの径を有する多数のナノホール H (貫通孔) が形成された多孔性のアルミナ層 4 が形成される。このとき、陽極酸化条件を適宜調整することにより、ナノホール H がアルミナ層 4 を厚さ方向に貫通し、シード層 2 が形成されたコア基板 1 の表面がそのナノホール H 内に露呈する。また、陽極酸化条件によっては、ナノホール H がアルミナ層 4 を貫通せずの底部にアルミナのバリア層が形成されるが、この場合、ナノホール内をウェットエッチング (酸溶液など) やドライエッチング (イオンミリングなど) することにより、ナノホール H を貫通孔とすることができる。

【0036】

なお、ナノサイズの多孔性 (ナノポーラス) のアルミナ層 4 を形成する具体的な方法としては、例えば、特開 2008 - 45170 号公報に記載された手法、又は、それに準じた方法などを用いることができる。

【0037】

それから、シード層 2 を起点として n 型 GaN を結晶成長させ、アルミナ層 4 の複数のナノホール H の内部が n 型 GaN で充填された n 型 GaN 層 5 (第 1 の化合物半導体層) を、アルミナ層 4 上に堆積させる (図 5)。n 型 GaN 系化合物からなるシード層 2 は、n 型 GaN 層 5 の一部となる。n 型 GaN 層 5 の形成方法としては、上述した、公知の MOCVD 法、MBE 法、スパッタリング法などを用いることができる。

【0038】

次に、n 型 GaN 層 5 が形成された構造体を適宜の濃度のリン酸溶液などのアルミナが可溶性酸溶液に浸漬して、アルミナ層 4 を溶解させて除去する。これにより、アルミナ層 4 が存在していたナノホール H の周囲に空隙 K が画成される (図 6)。これにより、サファイヤからなるコア基板 1 と n 型 GaN 層 5 が空隙 K 以外の微細な領域で接続された構造が生起され、すなわち、コア基板 1 と n 型 GaN 層 5 とが全面で接合されている状態ではなく、接合面積が大幅に低減されたナノレベルの接点構造によって両者が接続された状態が生起される。

【0039】

そして、サファイヤのコア基板 1 の外方から、コア基板 1 を通して、図 6 において上向き矢印で示すレーザー光 L を n 型 GaN 層 5 に照射する。これにより、レーザー光 L の照射エネルギーは、熱エネルギーに転換され、n 型 GaN 層 5 におけるコア基板 1 との接合部位が加熱される。このとき、上述の如く、n 型 GaN 層 5 とコア基板 1 との接合部位は、空隙 K の領域以外で接続された接点構造によって接合面積が非常に小さく (少なく) されているので、その部位 (図 6 において矢印 Y で示すレベルの部位) が少ない入熱量によって十分に加熱される。そして、そのような極めて少ない入熱量による熱変形によって、n 型 GaN 層 5 をコア基板 1 から容易に剥離して、単体の n 型 GaN 層 10 (本開示における半導体デバイスの基本構成) を得ることが可能となる (図 7)。

【0040】

したがって、n 型 GaN 層 5 とコア基板 1 を分離するために、従来のレーザー・リフト・オフにおけるような多大な入熱が不要となるので、n 型 GaN 層 5 にクラックが生じて破損したり、格子欠陥が生じたりといった損傷を抑止することができる。なお、図 7 においては、理解を容易にするために、n 型 GaN 層 10 の図示下面の凹凸を誇張して示している (他の図における、シード層 2、ナノホール H、空隙 K の形状なども同様である。)

【0041】

図 8 乃至図 11 は、本開示による半導体デバイスの製造方法により化合物半導体の層構造を形成している状態の他の例を示すプロセスフロー図であり、各工程における構造の一部を示す概略断面図である。

【0042】

この実施形態においては、シード層 2 を形成しないこと以外は、上述した図 1 乃至図 7 に示す実施形態における半導体デバイスの製造方法と同様である。すなわち、サファイヤのコア基板 1 上に直接アルミニウム層 3 を設け (図 8)、そのアルミニウム層 3 を陽極酸

10

20

30

40

50

化して複数のナノホールHを有する多孔性のアルミナ層4を形成する(図9)。それから、ナノホールH内に露呈したコア基板1の表面を起点として、n型Ga_{0.99}Nを結晶成長させてn型Ga_{0.99}N層6(第1の化合物半導体層)を形成する(図10)。次いで、アルミナ層4をリン酸溶液などによって溶解除去し、空隙Kが画成された積層構造が形成される(図11)。

【0043】

この場合においても、サファイヤからなるコア基板1の外方から、コア基板1を通して、レーザ光Lをn型Ga_{0.99}N層6に照射することにより、接合面積が十分に低減されたn型Ga_{0.99}N層6とコア基板1との接合部位(図示矢印Yで示す部位)が少ない入熱で加熱されるので、n型Ga_{0.99}N層5が損傷することなく、そのn型Ga_{0.99}N層6をコア基板1から簡易に分離して、単体のn型Ga_{0.99}N層10(図7)を得ることができる。

10

【0044】

図12は、本開示の半導体デバイスの製造方法によって製造されるLEDの構造の一例を示す概略断面図である。LED100は、図示において、n型Ga_{0.99}N層10(前記の如く、本開示の半導体デバイスの基本構成でもある第1の化合物半導体層)上に活性層20(量子井戸層としての量子ドットであってもよい)、p型Ga_{0.99}N層30(第2の化合物半導体層)、及び支持基板40(第2の支持体)がその順に積層された接合構造体を有しており、さらに、n型Ga_{0.99}N層10にn-電極D_nが、支持基板40にp-電極D_pが接合されたものである。

20

【0045】

ここで、n型のドーパントとしては、C、Si、Ge、SnなどのIV族元素が挙げられ、p型のドーパントとしては、Be、Mg、Ca、Sr、ZnなどのII族元素が挙げられる。

【0046】

以下に、LED素子100を製造する手順の一例について説明する。まず、図6又は図11に示す状態の積層構造体において、レーザ光Lを照射する前に、n型Ga_{0.99}N層5又はn型Ga_{0.99}N層6の上に、n型又はp型のGa_{0.99}N系化合物(バンドギャップが、n型Ga_{0.99}N層5又はn型Ga_{0.99}N層6、及び、p型Ga_{0.99}N層30のバンドギャップよりも小さいもの)を、前述のMOCVD法やMBE法などによりヘテロエピタキシャル結晶成長させて活性層20を形成する。次に、その活性層20上に、p型Ga_{0.99}N系化合物を、同様にMOCVD法やMBE法などによりヘテロエピタキシャル結晶成長させてp型Ga_{0.99}N層30を形成する。

30

【0047】

次に、このp型Ga_{0.99}N層30上に、適宜の厚膜状の支持基板40を形成した後、その接合構造体に対して、図6及び図11に示す如く、コア基板1側からレーザ光Lを照射することにより、コア基板1とn型Ga_{0.99}N層5又はn型Ga_{0.99}N層6との接合部位を加熱して、コア基板1と接合構造体とを分離する。なお、図12においては、この接合構造体におけるn型Ga_{0.99}N層5又はn型Ga_{0.99}N層6を、先に述べたように、図7に単体で示したのと同じ符合を付して、n型Ga_{0.99}N層10として示している。また、図12においては、図7に示したn型Ga_{0.99}N層10表面の微小凹凸の表示を省略した。

40

【0048】

その後、必要に応じて、n型Ga_{0.99}N層10の図示下面を化学的及び/又は機械的に研磨した後、そのn型Ga_{0.99}N層10の下面にn-電極D_nを形成し、また、支持基板40の図示上面にp-電極D_pを形成して、LED100を得る。

【0049】

なお、上述したとおり、本開示は、上記各実施形態に限定されるものではなく、その要旨を逸脱しない範囲内において適宜変更を加えることが可能である。例えば、n型Ga_{0.99}N層5,6(10)に代えて、p型Ga_{0.99}N層を形成してもよく、この場合、p型Ga_{0.99}N層30に代えてn型Ga_{0.99}N層を形成すればよい。また、支持基板40を形成しなくてもよく、支持基板40がp-電極D_pを兼ねてもよい。さらに、前述の如く、化合物半導体は、G

50

a N以外の I I I - V 族化合物半導体、I I - V I 族化合物半導体、又は、酸化物半導体を用いてもよい。

【産業上の利用可能性】

【0050】

本開示による半導体デバイスの製造方法によれば、製造プロセスにおける化合物半導体やその接合構造体の損傷を防止して製品歩留まりを向上させることができ、製品の生産効率を高め、かつ、材料費の増大を防ぐこともできるので、発光効率の大きいLEDといった高輝度発光体（発光素子、発光デバイス、発光装置）を安価に提供することができ、これにより、各種の半導体デバイス、それを用いた部品、装置、機器、システム、及び設備、ならびに、それらの製造などに広くかつ有効に利用することができる。

10

【符号の説明】

【0051】

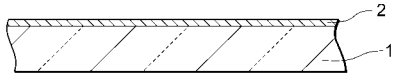
- 1 コア基板（第1の支持体）
- 2 シード層
- 3 アルミニウム層
- 4 アルミナ層
- 5, 6 n型GaN層（第1の化合物半導体層）
- 10 n型GaN層（第1の化合物半導体層、半導体デバイス）
- 20 活性層
- 30 p型GaN層（第2の化合物半導体層）
- 40 支持基板（第2の支持体）、
- 100 LED素子
- Dn n - 電極
- Dp p - 電極
- H ナノホール（貫通孔）
- K 空隙
- L レーザ光

20

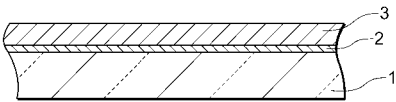
【図 1】



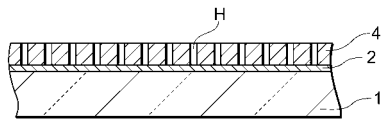
【図 2】



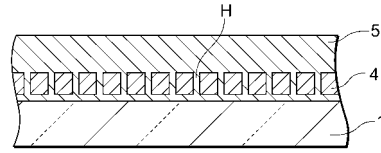
【図 3】



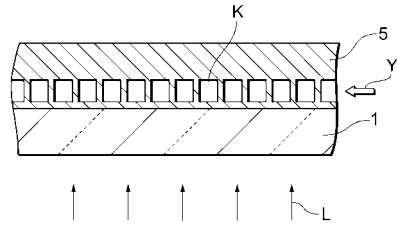
【図 4】



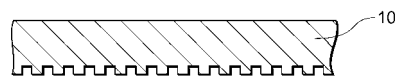
【図 5】



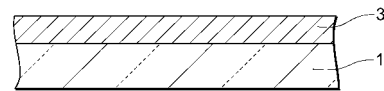
【図 6】



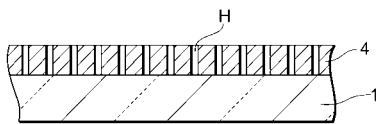
【図 7】



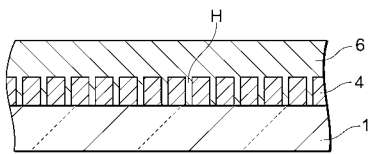
【図 8】



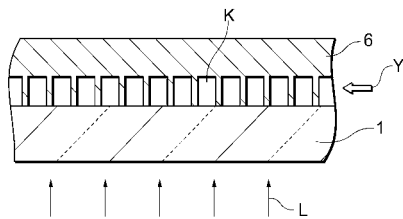
【図 9】



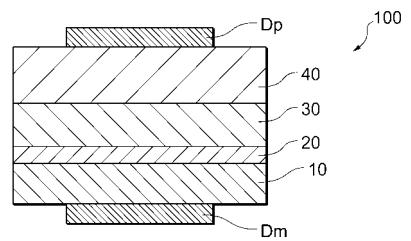
【図 10】



【図 11】



【図 12】



フロントページの続き

(74)代理人 100109586

弁理士 土屋 徹雄

(72)発明者 楠浦 崇央

神奈川県川崎市高津区末長1273-7-305

審査官 松崎 義邦

(56)参考文献 特開2007-095845(JP,A)

特開2002-050585(JP,A)

国際公開第2008/096168(WO,A1)

特開2003-055097(JP,A)

(58)調査した分野(Int.Cl.,DB名)

H01S5/00-5/50

H01L33/00-33/64