

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2014-527308

(P2014-527308A)

(43) 公表日 平成26年10月9日(2014.10.9)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 33/02 (2010.01)	HO 1 L 33/00 1 0 0	5 F 1 4 1
HO 1 S 5/30 (2006.01)	HO 1 S 5/30	5 F 1 7 3

審査請求 未請求 予備審査請求 未請求 (全 19 頁)

(21) 出願番号 特願2014-528379 (P2014-528379)  
 (86) (22) 出願日 平成24年8月31日 (2012. 8. 31)  
 (85) 翻訳文提出日 平成26年5月7日 (2014. 5. 7)  
 (86) 国際出願番号 PCT/US2012/000377  
 (87) 国際公開番号 W02013/032526  
 (87) 国際公開日 平成25年3月7日 (2013. 3. 7)  
 (31) 優先権主張番号 61/573, 316  
 (32) 優先日 平成23年9月2日 (2011. 9. 2)  
 (33) 優先権主張国 米国 (US)

(71) 出願人 511166828  
 クワンタム エレクトロ オプト システムズ エスディーエヌ. ビーエイチディー.  
 QUANTUM ELECTRO OPTO SYSTEMS SDN. BHD.  
 マレーシア国, メラカ, アイル ケロー,  
 75450, ミティック シティ,  
 メラカ メディアハウス  
 (74) 代理人 110001243  
 特許業務法人 谷・阿部特許事務所  
 (72) 発明者 ガブリエル ウォルター  
 アメリカ合衆国 53705 ウィスコンシン州  
 マディソン シェボイガン アベニュー 5015

最終頁に続く

(54) 【発明の名称】 オプトエレクトロニック回路および技法

(57) 【要約】

電気印加信号にตอบสนองして光信号を生成するためのハイブリッド回路は、電気入力ポートと光出力ポートとを有し、入力周波数の関数である光出力応答を有する、傾斜電荷発光デバイスと、傾斜電荷発光デバイスの電気入力ポートに結合され、傾斜電荷発光デバイスの光出力応答の逆数に実質的に比例する伝達関数を有する入力インターフェース回路とを含み、それによって、入力インターフェース回路への電気印加信号の印加が、傾斜電荷発光デバイスの光出力ポートからの光信号を生成するように作用する。入力インターフェース回路は、振幅対周波数を向上させる領域によって特徴づけられる伝達関数を有する受動RLC回路を含む。

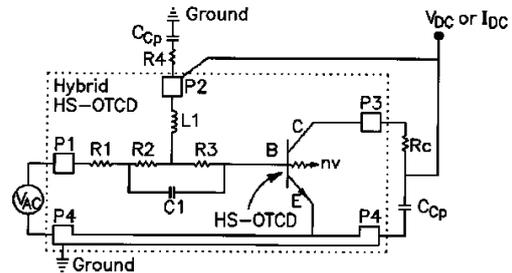


FIG. 4

**【特許請求の範囲】****【請求項 1】**

電気印加信号に応答して光信号を生成するためのハイブリッド回路であって、  
電気入力ポートと光出力ポートとを有し、入力周波数の関数である光出力応答を有する、傾斜電荷発光デバイスと、

前記傾斜電荷発光デバイスの前記電気入力ポートに結合され、前記傾斜電荷発光デバイスの前記光出力応答の逆数に実質的に比例する伝達関数を有する入力インタフェース回路と  
を含み、

それによって、前記入力インタフェース回路への前記電気印加信号の印加が、前記傾斜電荷発光デバイスの前記光出力ポートからの光信号を生成するように作用することを特徴とするハイブリッド回路。

10

**【請求項 2】**

前記入力インタフェース回路は R L C 回路を含むことを特徴とする請求項 1 に記載のハイブリッド回路。

**【請求項 3】**

前記入力インタフェース回路は受動 R L C 回路を含むことを特徴とする請求項 1 に記載のハイブリッド回路。

**【請求項 4】**

前記 R L C 回路は、振幅対周波数を向上させる領域によって特徴づけられる伝達関数を有することを特徴とする請求項 2 に記載のハイブリッド回路。

20

**【請求項 5】**

集積回路媒体をさらに含み、前記傾斜電荷発光デバイスおよび前記入力インタフェース回路は前記媒体上に配置されることを特徴とする請求項 1 に記載のハイブリッド回路。

**【請求項 6】**

前記入力インタフェース回路はデジタル信号プロセッサを含むことを特徴とする請求項 1 または 5 に記載のハイブリッド回路。

**【請求項 7】**

前記傾斜電荷発光デバイスは傾斜電荷発光ダイオードを含むことを特徴とする請求項 1 に記載のハイブリッド回路。

30

**【請求項 8】**

前記傾斜電荷発光デバイスは、第 2 の電気入力ポートを有する発光トランジスタを含むことを特徴とする請求項 1 に記載のハイブリッド回路。

**【請求項 9】**

前記傾斜電荷発光デバイスは、第 2 の電気入力ポートを有するトランジスタレーザを含むことを特徴とする請求項 1 に記載のハイブリッド回路。

**【請求項 10】**

電気印加信号に応答して光信号を生成するためのハイブリッド集積回路であって、  
集積回路媒体と、

前記集積回路媒体上に配置され、電気入力ポートと光出力ポートとを有する、傾斜電荷発光デバイスと、

前記集積回路媒体上に配置され、前記傾斜電荷発光デバイスの光応答特性に関する伝達関数を有する入力インタフェース回路と

40

を含み、

それによって、前記入力インタフェース回路への前記電気印加信号の印加が、前記傾斜電荷発光デバイスの前記光出力ポートからの光信号を生成するように作用することを特徴とするハイブリッド集積回路。

**【請求項 11】**

前記入力インタフェース回路は受動 R L C 回路を含むことを特徴とする請求項 10 に記載のハイブリッド集積回路。

50

## 【請求項 1 2】

前記 R L C 回路は、振幅対周波数を向上させる領域によって特徴づけられる伝達関数を有することを特徴とする請求項 1 1 に記載のハイブリッド集積回路。

## 【請求項 1 3】

電気印加信号に応答して光信号を生成する方法であって、

電気入力ポートと光出力ポートとを有する傾斜電荷発光デバイスを用意するステップと

、前記傾斜電荷発光デバイスの光出力応答を入力周波数の関数として決定するステップと

、前記電気入力ポートに結合され、前記決定された応答に逆比例する伝達関数を有する入力インタフェース回路を用意するステップと、

前記電気印加信号を、前記入力インタフェース回路を介して、前記傾斜電荷発光デバイスに印加して、出力した光信号を生成するステップとを含むことを特徴とする方法。

10

## 【請求項 1 4】

前記入力インタフェース回路を用意するステップは、R L C 回路を用意するステップを含むことを特徴とする請求項 1 3 に記載の方法。

## 【請求項 1 5】

前記電気印加信号に位相シフトを実施するように作用する直列 L C ブランチを前記 R L C 回路に設けるステップをさらに含むことを特徴とする請求項 1 4 に記載の方法。

20

## 【請求項 1 6】

前記電気印加信号は、超過入力電圧のピークツーピーク振幅を有する A C 信号を含み、前記入力インタフェース回路は、前記超過入力電圧の実質的な部分を使用するように作用することを特徴とする請求項 1 4 または 1 5 に記載の方法。

## 【請求項 1 7】

電気印加信号に応答して光信号を生成する方法であって、

電気入力ポートと光出力ポートとを有し、傾斜電荷発光デバイスが入力周波数の関数である光出力応答を有する、傾斜電荷発光デバイスを用意するステップと、

前記傾斜電荷発光デバイスの前記電気入力ポートに結合され、前記傾斜電荷発光デバイスの前記光出力応答の逆数に実質的に比例する伝達関数を有する入力インタフェース回路を用意するステップと、

前記電気印加信号を前記入力インタフェース回路に印加して、前記傾斜電荷発光デバイスの前記光出力ポートからの光信号を生成するステップとを含むことを特徴とする方法。

30

## 【請求項 1 8】

前記入力インタフェース回路を用意するステップは、R L C 回路を用意するステップを含むことを特徴とする請求項 1 7 に記載の方法。

## 【請求項 1 9】

前記 R L C 回路を用意するステップは、振幅対周波数を向上させる領域によって特徴づけられる伝達関数を有する R L C 回路を用意するステップを含むことを特徴とする請求項 1 8 に記載の方法。

40

## 【請求項 2 0】

前記電気印加信号は、超過入力電圧ピークツーピーク振幅を有する A C 信号を含み、前記入力インタフェース回路は、前記超過入力電圧の実質的な部分を使用するように作用することを特徴とする請求項 1 7 ないし 1 9 のいずれか 1 項に記載の方法。

## 【請求項 2 1】

前記傾斜電荷発光デバイスを用意するステップは、第 2 の電気入力ポートを有する発光トランジスタを用意するステップを含むことを特徴とする請求項 1 7 に記載の方法。

## 【請求項 2 2】

電気印加信号に応答して、増強されたパワー効率および帯域幅をもつ光信号を生成する

50

方法であって、

電気入力ポートと光出力ポートとを有する傾斜電荷発光デバイスを用意するステップであって、前記傾斜電荷発光デバイスは、前記傾斜電荷発光デバイスの活性領域から離れたところで再結合電流を迂回させる周波数依存の短絡経路と、入力周波数の関数である結果として起こる光出力応答とを有する、傾斜電荷発光デバイスを用意するステップと、

前記傾斜電荷発光デバイスの前記電気入力ポートに結合され、前記傾斜電荷発光デバイスの前記光出力応答の逆数に実質的に比例する伝達関数を有する入力インタフェース回路を用意するステップと、

前記電気印加信号を前記入力インタフェース回路に印加して、前記傾斜電荷発光デバイスの前記光出力ポートからの光信号を生成するステップと

10

を含むことを特徴とする方法。

【請求項 2 3】

前記電気印加信号は、超過入力電圧ピークツーピーク振幅を有する A C 信号を含み、前記入力インタフェース回路は、前記超過入力電圧の実質的な部分を使用するように作用することを特徴とする請求項 2 2 に記載の方法。

【請求項 2 4】

第 1 の場所と第 2 の場所との間の高帯域幅通信リンクを設立する方法であって、

前記第 1 の場所において、通信されるべきデータを表す電気印加信号を用意するステップと、

少なくとも 1 つの電気入力ポートと光出力ポートとを有する傾斜電荷発光デバイスを用意するステップと、

20

前記傾斜電荷発光デバイスの前記光出力ポートを光導波路に結合させるステップと、

前記第 2 の場所において、前記光導波路に結合された光検出器を含む受信機回路を用意するステップであって、前記傾斜電荷発光デバイス、前記光導波路、および前記受信機回路が各々周波数の関数としての固有の伝達関数を有する、受信機回路を用意するステップと、

前記電気印加信号を前記傾斜電荷発光デバイスに結合させる入力インタフェース回路を用意するステップであって、前記入力インタフェース回路は、前記傾斜電荷発光デバイスならびに前記光導波路および前記受信機回路の少なくとも一方の前記伝達関数の積を使用して決定される周波数依存伝達関数を有する、入力インタフェース回路を用意するステップと

30

を含むことを特徴とする方法。

【請求項 2 5】

前記入力インタフェース回路を用意するステップは、前記傾斜電荷発光デバイス、前記光導波路、および前記受信機回路の前記伝達関数の積を周波数の関数として導き出して、サブシステム周波数特性を得るステップと、前記入力インタフェースの前記周波数依存伝達関数を、周波数スペクトルの一部分にわたり前記サブシステム周波数特性に実質的に逆比例するように導き出すステップとを含むことを特徴とする請求項 2 4 に記載の方法。

【請求項 2 6】

前記傾斜電荷発光デバイスを用意するステップは、その光出力ポートから自然光放出を生成するデバイスを用意するステップを含むことを特徴とする請求項 2 5 に記載の方法。

40

【請求項 2 7】

前記電気印加信号を用意するステップは、周波数の関数としての固有の伝達関数を有する伝送線を介して前記電気印加信号を送信する送信機を用意するステップを含み、前記電気印加信号を前記傾斜電荷発光デバイスに結合させる前記入力インタフェース回路を用意するステップは、前記伝送線、前記傾斜電荷発光デバイス、前記光導波路、および前記受信機回路の前記伝達関数の積を使用して決定される周波数依存伝達関数を有するような入力インタフェース回路を用意するステップを含むことを特徴とする請求項 2 4 に記載の方法。

【請求項 2 8】

50

前記光検出器を含む受信機回路を用意するステップは、周波数の関数としての固有の伝達関数を有するさらなる伝送線を介して前記受信機回路の出力を受け取る直並列変換器を用意するステップをさらに含み、前記電気印加信号を前記傾斜電荷発光デバイスに結合させる前記入力インタフェース回路を用意するステップは、前記傾斜電荷発光デバイス、前記光導波路、前記受信機回路、および前記さらなる伝送線の前記伝達関数の積を使用して決定される周波数依存伝達関数を有するような入力インタフェース回路を用意するステップを含むことを特徴とする請求項 24 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体発光デバイスの分野、ならびにそのようなデバイスを組み込む回路および方法に関する。

【背景技術】

【0002】

本発明の背景には、ヘテロ接合バイポーラトランジスタ (HBT、それは電気傾斜電荷デバイスである)、発光トランジスタ、トランジスタレーザ、および傾斜電荷発光ダイオード (それぞれ、LET、TL、および TCLED であり、それらはすべて光傾斜電荷デバイスである) に関する技術が含まれる。傾斜電荷デバイスは、その名前をデバイスのベース領域のエネルギー準位図特性から得ており、そのエネルギー準位図特性は、近似的に、エミッタインタフェースからコレクタ (または二端子デバイスではドレイン) インタフェースまでの下降する傾斜形状 (descending ramp shape) を有する。これは、動的流れの状態にあるキャリアの傾斜電荷密度 (tilted charge population) を表し、「速い」キャリアは再結合し、「遅い」キャリアはコレクタ (またはドレイン) を介して出て行く。

【0003】

デバイスのベース領域に 1 つまたは複数の量子サイズ領域を一般に用いる光傾斜電荷デバイスおよび技法に関して、例えば、以下の特許文献 1 ないし特許文献 28、および特許文献 26 で参照された出版物を参照することができる。

【0004】

光傾斜電荷デバイスはある極性の固有の自由多数キャリアをもつ活性領域を含み、別の極性の単一種の少数キャリアがこの活性領域への一方の入力に注入され、活性領域を横切って拡散することができる。この活性領域は、多数キャリアの伝導および少数キャリアの放射再結合を可能にし、増強する特徴を有する。次に、活性領域の出力側で、少数キャリアは、別々のより速い機構によって収集されるか、排出されるか、空乏化されるか、または再結合される。電気接触部がこの全機能の領域に結合される。

【0005】

2004 年の初めに、出版物が、放射再結合を増強するためにデバイスのベース領域に量子井戸を組み込んだ光傾斜電荷デバイスについて記載した (例えば、非特許文献 1 を参照されたい)。その論文において、光信号が 1 GHz までの速度の正弦波電気入力信号に追従したことが実証された。5 年以上後に、さらなる研究および基本的な進歩 (いくつかの進歩の中でとりわけ、動作方法、活性区域設計、およびエピ層構造に関する) の後に、自然放射発光器として的高速傾斜電荷デバイスが 4.3 GHz の帯域幅 (LET) で、後に 7 GHz の帯域幅 (TCLED) で動作したことが報告された (例えば、非特許文献 2 を参照されたい)。その時以来、さらなる改善が達成されているが、商業的に実用的なオプトエレクトロニックデバイスおよび技法を達成するには効率および帯域幅の追加の進歩が望ましい。

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】米国特許第 7,091,082 号明細書

10

20

30

40

50

- 【特許文献2】米国特許第7,286,583号明細書
- 【特許文献3】米国特許第7,354,780号明細書
- 【特許文献4】米国特許第7,535,034号明細書
- 【特許文献5】米国特許第7,693,195号明細書
- 【特許文献6】米国特許第7,696,536号明細書
- 【特許文献7】米国特許第7,711,015号明細書
- 【特許文献8】米国特許第7,813,396号明細書
- 【特許文献9】米国特許第7,888,199号明細書
- 【特許文献10】米国特許第7,888,625号明細書
- 【特許文献11】米国特許第7,953,133号明細書 10
- 【特許文献12】米国特許第7,998,807号明細書
- 【特許文献13】米国特許第8,005,124号明細書
- 【特許文献14】米国特許第8,179,937号明細書
- 【特許文献15】米国特許第8,179,939号明細書
- 【特許文献16】米国特許出願公開第2005/0040432号明細書
- 【特許文献17】米国特許出願公開第2005/0054172号明細書
- 【特許文献18】米国特許出願公開第2008/0240173号明細書
- 【特許文献19】米国特許出願公開第2009/0134939号明細書
- 【特許文献20】米国特許出願公開第2010/0034228号明細書
- 【特許文献21】米国特許出願公開第2010/0202483号明細書 20
- 【特許文献22】米国特許出願公開第2010/0202484号明細書
- 【特許文献23】米国特許出願公開第2010/0272140号明細書
- 【特許文献24】米国特許出願公開第2010/0289427号明細書
- 【特許文献25】米国特許出願公開第2011/0150487号明細書
- 【特許文献26】米国特許出願公開第2012/0068151号明細書
- 【特許文献27】国際公開第2005/020287号パンフレット
- 【特許文献28】国際公開第2006/093883号パンフレット
- 【非特許文献】
- 【0007】
- 【非特許文献1】M. Feng, N. Holonyak Jr., and R. Chan, Quantum-Well-Base Heterojunction Bipolar Light-Emitting Transistor, Appl. Phys. Lett. 84, 1952, 2004 30
- 【非特許文献2】G. Walter, C.H. Wu, H.W. Then, M. Feng, and N. Holonyak Jr., Titled-Charge High Speed (7 GHz) Light Emitting Diode, Appl. Phys. Lett. 94, 231125, 2009
- 【発明の概要】
- 【発明が解決しようとする課題】
- 【0008】 40
- 本発明の目的には、光傾斜電荷デバイス、回路、および技法のそのような進歩および改善を達成することが含まれる。
- 【課題を解決するための手段】
- 【0009】
- 効率的な高速光傾斜電荷デバイスを達成することに関する難題には、予想外の微妙な点が含まれていることが見いだされている。例えば、デバイス面積をより小さくおよびより狭くして、抵抗(R)をより小さく、キャパシタンス(C)をより小さく、およびインダクタンス(L)をより小さくする手法は、必ずしも有益ではない。これに関連して、最も速いHBTデバイス(例えば、InGaP/GaAs HBT)の設計基準を単に使用するの是不適当である。トランジスタ技術からの共通の起源にもかかわらず、光傾斜電荷デ

バイスは、高速 H B T トランジスタ（電気傾斜電荷デバイス）との共通の設計特徴をほとんど共有していない。例えば、トランジスタのベースに量子井戸を追加するには、再結合を支援するために別の元素または欠陥を導入するだけでなく、電荷の蓄積、横方向移送、および捕獲されたキャリアの再熱運動化を可能にする構造も導入する。さらに、著しく低い電気利得（より高いベース電流比）により、ベースシート抵抗（加熱、エミッタクラウディング）およびベース電流密度（信頼性）に関連した問題が拡大され、ベース移動時間の重要性、すなわち、H B T の設計における大きい課題は、低いエミッタ電流密度での横方向抵抗（lateral resistance）およびエミッタクラウディングの懸念によって矮小化される。

#### 【 0 0 1 0 】

高速光傾斜電荷デバイスを設計するとき、光取り出し、ビーム形状、および光パワー出力は、デバイスの電気利得および電気帯域幅と同じくらい重要である。さらに、H B T の速度はベース - エミッタ接合およびベース - コレクタ接合の寸法を連続的に縮小することによって増加されうるという点で、H B T コミュニティが非常に忠実に従っている設計基準は、この物理的な寸法の減少により、放射再結合効率がますます小さくなるので、利用することができない。それ故に、そのような設計基準は、純粹に電氣的な入力 / 出力の傾斜電荷デバイスには好適であるが、光出力の最適化をさらに必要とする設計（光傾斜電荷デバイス）には適していない。

#### 【 0 0 1 1 】

同様に、高速光傾斜電荷デバイスは、電荷蓄積発光器（ダイオードレーザまたは発光ダイオードなど）との共通の設計特徴をほとんど共有していない。例えば、両方とも量子井戸などの構造を使用するが、光電荷蓄積デバイスの設計基準は、電荷の閉込めまたは蓄積を最大化する（捕獲されたキャリアが光子場によって刺激されるか、または自然放出によって再結合されるのを「待つ」誘導放出プロセスの確率を改善するために）方法を必要とし、一方、光傾斜電荷デバイスの設計基準は、蓄積されるキャリアを最小化する（高速動作を達成するために）方法を必要とする。さらに、電荷蓄積デバイスで使用される光取り出しの設計基準は、傾斜電荷デバイスに課される設計制約条件（例えば、物理的な寸法、用途、電力消費、帯域幅、およびコスト）のために傾斜電荷デバイスに必ずしも当てはまらない。

#### 【 0 0 1 2 】

1 つの設計要件はコストに関係する。光相互接続の適用がますます短い距離範囲に達するにつれて、電気 - 光変換に関連するコストは低減される必要がある。高速光傾斜電荷デバイス（H S - O T C D）は、V C S E L またはダイオードレーザベースの電気 - 光手法の置き換えとなるだけでなく、電気 - 光変換の必要がない非常に安価な従来の銅相互接続の置き換えとなる。それ故に、速度特性を改善する設計は理想的にはコストを増加させるべきでない。

#### 【 0 0 1 3 】

別の設計要件は電力消費に関係する。高速相互接続の密度および数は、より新しい用途のために増加し続けている。低い電力消費は、関連する冷却コストを減少させ、さらに設計アーキテクチャを簡単にするために重大な設計要件である。電力対帯域幅比  $r_{pb}$  として知られている基準計測行列がデバイス出力効率を示すのに使用され、ここで、より低い値はより大きい電力効率のデバイスを示す。

#### 【 0 0 1 4 】

##### 【 数 1 】

$$r_{pb} = \frac{\text{全電力消費}}{\text{光 3dB 帯域幅}}$$

#### 【 0 0 1 5 】

さらなる設計要件は放射量子効率に関係する。所与のエピ層設計およびデバイス寸法をもつ光傾斜電荷デバイスでは、最大の光内部量子効率は、最低の電流密度で動作されると

10

20

30

40

50

きに達成される。量子効率値は、光 ( $L$ ) 対再結合電流 ( $I_R$ ) 曲線の勾配から導き出されうる。図 1 において、例えば、約  $20 \mu\text{m} \times 4 \mu\text{m}$  の活性エミッタメサ領域をもつ 3 端子光傾斜電荷デバイス (発光トランジスタ) の非線形光出力特性が、再結合電流の関数として示される。 $I_R$  が増加するにつれて、曲線の勾配が減少し、それは、単位再結合電流当たりの光の発生が少ないことを示している。バイアス点  $I_R = 0 \text{ mA}$  での  $L - I_R$  曲線の勾配は、この特定のデバイス設計で達成可能な最も高い内部量子効率の基準点を表す。次に、より高い  $I_R$  バイアスでの内部量子効率 (勾配) の後続の変化は、HS-OTCD の規格化内部量子効率  $\eta_{qe}$  曲線を発生させるためにこの最初の状態の勾配に対して正規化され関係づけられうる。図 2 は、規格化内部量子効率を再結合の関数として示す。この特定のデバイスでは、 $I_R = 2 \text{ mA}$  ( $\eta_{qe} = 70\%$ ) でデバイスを動作させることが望ましいことになる。

10

## 【0016】

さらなる設計要件は動作 AC 電圧に関係する。ほとんどの用途および標準 (イーサネット (登録商標)、ファイバチャネル、InfiniBand) では、0.5 ボルト ( $V_{pp}$ ) の最小ピークツーピーク信号電圧および最大の  $1 V_{pp}$  が、各シングルエンド差動線路に供給される。デバイスが 50 オームの典型的な入力インピーダンスで設計されている場合、 $0.5 V_{pp}$  は少なくとも  $10 \text{ mA}$  のピークツーピーク電流を駆動することができる。

## 【0017】

さらなる別の設計要件は帯域幅に関係する。最小の HS-OTCD 帯域幅は理想的にはデータレートの少なくとも 50% とすべきである。したがって、例えば、 $10 \text{ Gbps}$  データレートは、HS-OTCD が少なくとも  $5 \text{ GHz}$  の最小光動作帯域幅を有することを必要とする。しかし、上述で扱ったように、HS-OTCD の帯域幅を増加させる既存の手法は、寸法を減少させること、および動作電流密度を増加させることに依存しており、それらは、説明したように放射量子効率を最大化する設計要件にとって不都合となる傾向がある。それ故に、本発明の特徴は、列記された他の設計要件を妨害することなく動作光帯域幅を実質的に増加させるための技法を含む。

20

## 【0018】

本発明の特徴によれば、電力効率のよい高速光傾斜電荷デバイス (HS-OTCD) の動作の技法が述べられる。これらの技法を使用して、HS-OTCD の動作帯域幅 (光  $3 \text{ dB}$  帯域幅) は約 1 桁だけ改善することができ、エミッタ電流密度および電力消費対帯域幅比は、比較的 low (例えば、 $< 20000 \text{ A/cm}^2$  および  $< 3 \text{ mW/GHz}$ ) 保たれ、規格化量子効率  $\eta_{qe}$  は高く (例えば、 $> 60\%$ ) 保たれる。

30

## 【0019】

本発明の形態によれば、電気印加信号にตอบสนองして光信号を生成するためのハイブリッド回路が提供され、ハイブリッド回路は、電気入力ポートと光出力ポートとを有する傾斜電荷発光デバイスであり、前記デバイスは入力周波数の関数である光出力応答を有する、傾斜電荷発光デバイスと、前記デバイスの電気入力ポートに結合され、前記デバイスの光出力応答の逆数に実質的に比例する伝達関数を有する入力インタフェース回路とを含み、それによって、前記入力インタフェース回路への前記電気印加信号の印加が、前記デバイスの光出力ポートからの光信号を生成するように作用する。本発明のこの形態の一実施形態では、入力インタフェース回路は、振幅対周波数を向上させる領域によって特徴づけられる伝達関数を有する受動 RLC 回路を含む。この実施形態では、集積回路媒体がさらに提供され、前記傾斜電荷発光デバイスおよび前記入力インタフェース回路が前記媒体上に配置される。傾斜電荷発光デバイスは、例えば、発光トランジスタまたは傾斜電荷発光ダイオードを含むことができる。

40

## 【0020】

本発明の別の形態によれば、電気印加信号 (electrical energizing signals: 電気的な印加信号) にตอบสนองして光信号を生成する方法が提供され、この方法は、電気入力ポートと光出力ポートとを有する傾斜電荷発光デバイスを用意するステップと、前記デバイスの

50

光出力応答を入力周波数の関数として決定するステップと、前記電気入力ポートに結合され、前記決定された応答に逆比例する伝達関数を有する入力インタフェース回路を用意するステップと、前記電気印加信号を、前記入力インタフェース回路を介して、前記デバイスに印加して、出力した光信号を生成するステップとを含む。本発明のこの形態の一実施形態では、入力インタフェース回路を用意するステップは、前記電気印加信号に位相シフトを実施するように作用する直列LCブランチ (series LC branch) をRLC回路に設けるステップを含む。この実施形態では、前記電気印加信号は、超過入力電圧ピークツーピーク振幅を有するAC信号を含み、前記入力インタフェース回路は、前記超過入力電圧の実質的な部分を使用するように作用する。

#### 【0021】

本発明の別の形態では、第1の場所と第2の場所との間の高帯域幅通信リンクを設立する方法が述べられ、この方法は、前記第1の場所において、通信されるべきデータを表す電気印加信号を用意するステップと、少なくとも1つの電気入力ポートと光出力ポートとを有する傾斜電荷発光デバイスを用意するステップと、前記傾斜電荷発光デバイスの光出力ポートを光導波路に結合させるステップと、前記第2の場所において、前記光導波路に結合された光検出器を含む受信機回路を用意するステップであり、前記傾斜電荷発光デバイス、前記光導波路、および前記受信機回路は各々周波数の関数としての固有の伝達関数を有する、ステップと、前記電気印加信号を前記傾斜電荷発光デバイスに結合させる入力インタフェース回路を用意するステップであり、前記入力インタフェース回路は、前記傾斜電荷発光デバイスならびに前記光導波路および前記受信機回路の少なくとも一方の伝達関数の積を使用して決定される周波数依存伝達関数を有する、ステップとを含む。本発明のこの形態の一実施形態では、傾斜電荷発光デバイスを用意する前記ステップは、その光出力ポートから自然光放出を生成するデバイスを用意するステップを含む。さらに、この実施形態では、電気印加信号を用意する前記ステップは、周波数の関数としての固有の伝達関数を有する伝送線を介して前記電気印加信号を送信する送信機を用意するステップを含み、前記電気印加信号を前記傾斜電荷発光デバイスに結合させる入力インタフェース回路を用意する前記ステップは、前記伝送線、前記傾斜電荷発光デバイス、前記光導波路、および前記受信機回路の伝達関数の積を使用して決定される周波数依存伝達関数を有するような前記入力インタフェース回路を用意するステップを含む。

#### 【0022】

本発明のさらなる特徴および利点が、添付の図面に関連して行われる以下の詳細な説明からより容易に明らかになるであろう。

#### 【図面の簡単な説明】

#### 【0023】

【図1】約  $20\ \mu\text{m} \times 4\ \mu\text{m}$  の活性エミッタメサ領域をもつ光傾斜電荷デバイスの光出力 (L) 対再結合電流 ( $I_R$ ) のグラフである。バイアス点  $I_R = 0\ \text{mA}$  での L -  $I_R$  曲線の勾配は、この特定のデバイス設計で達成可能な最も高い内部量子効率の基準点を表す。

【図2】約  $20\ \mu\text{m} \times 4\ \mu\text{m}$  の活性エミッタメサ領域をもつ発光トランジスタの規格化量子効率 ( $\eta_{qe}$ ) 対再結合電流 ( $I_R$ ) のグラフである。

【図3】5 mA のエミッタ電流入力での既存の HS - OTCD の動作帯域幅応答のグラフである。ポイント m1 は、1.0000 MHz の周波数で 1.449 dB の光出力応答の所であり、ポイント m2 は、439.0 MHz の周波数で -1.551 dB の出力応答の所である。3 dB 帯域幅は約 439 MHz である。

【図4】本発明の一実施形態によるハイブリッド HS - OTCD の回路図であり、本発明の方法の実施形態を実施する際に使用することができる。

【図5A】チップ上に集積化された図4のハイブリッド HS - OTCD の上面精密図である。可変抵抗器 R4 が微同調のために外部に置かれる。

【図5B】図5Aの挿入図 (a) の拡大図である。

【図6】図5の DSP の出力電圧周波数応答のグラフであり、DSP により、超過電圧をより高い周波数で利用できるようになることを示している。

10

20

30

40

50

【図7】より高い周波数において超過信号電圧を利用できるようにする入力DSP回路に結合されたHS-OTCDの光周波数応答を示すグラフである。これにより、電力消費の増加がほとんどない状態で、動作帯域幅を439MHzから5.6GHzに向上させることができる。ポイントm1は、1.006GHzの周波数および-19.869dBの光出力の所であり、ポイントm2は、5.588GHzの周波数および-22.855dBの光出力の所である。

【図8】位相効果を利用して、7.257GHzで共振を誘起する回路を示す図である。7.257GHzにおいて、インピーダンスは最小(2.2オーム)であり、ブランチを横切る電流は最大である。

【図9】7.257GHzで共振を誘起するように設計された位相効果回路の電圧伝達関数のグラフである。

【図10】本発明の一実施形態による位相効果を増強するDSPの回路図であり、本発明の方法の実施形態を実施する際に使用することができる。

【図11】図10の回路の周波数の関数としての光パワー応答のグラフであり、位相効果を増強するDSPがHS-OTCDに結合されたとき、HS-OTCD動作帯域幅が6.5GHzまで高められることを示している。

【図12】高速光傾斜電荷デバイス(HS-OTCD)を含むデジタル伝送リンクのブロック図である。

【図13】ハイブリッドHS-OTCDで利用するように変更された図12のデジタル伝送リンクのブロック図である。

【発明を実施するための形態】

【0024】

一般に、半導体発光器へのピークツーピーク入力電圧 $V_{pp}$ の標準は少なくとも0.5ボルトである。本発明の高速光傾斜電荷デバイス(HS-OTSD)は、0.5Vの標準最小 $V_{pp}$ 信号よりも実質的に小さい $V_{pp}$ 信号で動作するように設計される。必要とされるより小さい動作 $V_{pp}$ 信号と標準最小 $V_{pp}$ 信号との間の正味の差は、超過供給電圧(超過エネルギー)の存在をもたらす。これは、例えば、50オームの入力負荷をもつエミッタ接地モード下のデバイスを動作させることによって達成される。次に、デバイスは、約2mA以下のピークツーピーク(RF)ベース再結合電流 $I_{pp}$ が光学用途で必要とされるように設計される。例えば、980nmおよび100%の内部量子効率で動作するデバイスでは、mAの各再結合電流は1.26mWの光パワーを発生させることができ、それはほとんどの高速用途にとって十分である。約2mAの再結合電流、50オーム入力負荷、およびエミッタ接地モードでは、必要とされる $V_{pp}$ 供給はわずかに0.1Vである。これは、0.5Vの最小供給 $V_{pp}$ 信号に基づいて0.4Vの超過供給電圧をもたらす。この超過供給電圧は本明細書で適切に使用される。

【0025】

高速光傾斜電荷デバイスの研究の示したところによれば、デバイスの光帯域幅の制限は、ベース再結合領域と並列な周波数依存の短絡経路によって強く影響されており、その短絡経路は、周波数が高いほどベース再結合領域から離れたところで再結合電流を迂回させる。このために、周波数の増加とともに光入力の低減をもたらされる。

【0026】

本発明の一実施形態では、高周波での再結合電流のこの損失は、短絡経路に起因する損失に一般に比例して入力信号電圧強度を増加させることによって補償される。必要とされる追加の信号電圧強度は、本明細書で説明するように発生される超過供給電圧から引き出される。本発明の別の実施形態では、入力信号電圧強度は、例えば、送信機要素、光導波路、および受信機要素を含む光リンク全体に沿って光帯域幅の損失を補償するように制御される。再び、必要な追加のエネルギーは超過供給電圧から引き出される。

【0027】

最初に、高度にドープされたベース領域に量子井戸をもち、 $20\mu\text{m} \times 4\mu\text{m}$ の活性エミッタメサ寸法をもつ発光トランジスタの形態であり、5mAエミッタ電流入力でバイ

10

20

30

40

50

アスされ、エミッタ接地モード下にある既存のHS-OTCDの光動作帯域幅応答を考えよう。 $I_E = 5 \text{ mA}$  ( $2 \text{ mA}$ 再結合電流)では、近似的な平均の活性エミッタ電流密度は $6250 \text{ A/cm}^2$ であり、規格化量子効率 $\eta_{qe}$ は $70\%$ である。図3は、デバイスが約 $439 \text{ MHz}$ の $3 \text{ dB}$ 帯域幅を有することを示し、その帯域幅は、 $10 \text{ Gbps}$ 動作での所望の $5 \text{ GHz}$ 帯域幅にとって必要とされる最低限よりも非常に低い。その上、デバイスは $7.5 \text{ mW}$ の電力しか消費しないが、前に説明した基準を考慮すると、 $17 \text{ mW/GHz}$ の電力対帯域幅比 $r_{pb}$ は実際には高すぎる。

#### 【0028】

本発明の実施形態では、Sパラメータおよび光応答がHS-OTCDまたは光リンクから抜き出される。次に、周波数の関数としての短絡経路強度または光リンク損失が識別される。次に、カスタマイズされたデジタル信号処理(DSP)回路が工夫され、HS-OTCDデバイスに結合され、デジタル信号処理(DSP)回路により、超過供給電圧を利用して周波数の関数としての損失に対処できるようになる。

10

#### 【0029】

超過ピークツーピーク入力電圧( $V_{ppin}$ )を調整するDSP回路の実施形態が図4に示される。この実施形態では、回路は、キャパシタ $C_1$ に並列な抵抗器 $R_2$ および $R_3$ に入力抵抗器 $R_1$ が結合されている受動RLC構成を含む。抵抗器 $R_2$ と抵抗器 $R_3$ との間の端子点は、インダクタ $L_1$ 、可変抵抗器 $R_4$ 、および結合(DCブロッキング)キャパシタ $C_{cp}$ を介してAC接地に結合される。特別に調整された出力ピークツーピーク電圧 $V_{ppout}$ が、本実施形態では、HS-OTCDのベース領域(B)に結合され、HS-OTCDは、この場合、高濃度にドープされたベース領域に1つまたは複数の量子サイズ領域を有する発光トランジスタ(LET)である(例えば、本発明の背景技術における上述の特許文献を参照することができる)。この構成では、エミッタ領域(E)は接地され、コレクタ領域は端子パッド $P_3$ および抵抗器 $R_c$ を介してバイアス電圧 $V_{DC}$ または電流 $I_{DC}$ に結合される。別の結合(DCブロッキング)キャパシタ $C_{cp}$ は接地端子パッド $P_4$ へのAC結合を行う。動作時に、DC電圧またはDC電流を印加して、HS-OTCDをオンにする。AC信号(一般に、デジタル信号)がパッド $P_1$ を介して印加され、デバイスの光出力 $h$ が変調される。1つの例では、 $R_1$ 、 $R_2$ 、 $R_3$ 、および $R_4$ は、それぞれ、 $3 \text{ } \Omega$ 、 $35 \text{ } \Omega$ 、 $85 \text{ } \Omega$ 、および $8 \text{ } \Omega$ であり、キャパシタ $C_1$ は $0.9 \text{ pF}$ であり、インダクタ $L_1$ は $0.99 \text{ nH}$ である。 $4.25 \text{ Gbps}$ 信号が回路に印加され、結果として生じる変調された光出力が、デジタルオシロスコープにさらに結合される $2.5 \text{ GHz}$ 帯域幅のPIN-TIA/LAフォト受信機を使用して測定される。結果として生じるアイダイアグラムは、 $4.25 \text{ Gbps}$ のデジタル伝送の成功を示した。

20

30

#### 【0030】

図5Aは、図4の回路図の破線の長方形の部分のハイブリッド回路の上面精密図である。図5Bは、図5Aの挿入図(a)の図5Aの一部分の拡大されたものである。デジタル信号プロセッサ入力回路はHS-OTCDとオンチップで集積化されて、図示のようにハイブリッドHS-OTCDが形成される。図5Bの挿入図(a)は、図4の回路の受動構成要素( $R_1$ 、 $R_2$ 、 $R_3$ 、 $C_1$ 、および $L_1$ を含む)およびHS-OTCDのレイアウトを示す。この実施形態では、可変抵抗器 $R_4$ は、DSP伝達関数の微同調性能を可能にするために外部にある。 $2 \text{ mA}$ 未満のベース電流でバイアスされるときに、本発明のDSPがない場合、HS-OTCDは $600 \text{ MHz}$ 未満の光帯域幅を示す。しかし、DSPと組み合わせると、結果として生じるハイブリッドHS-OTCDは $5 \text{ GHz}$ を超える光帯域幅、すなわち、約1桁の改善を示す。超過供給電圧調整器の周波数応答(DSP)が図6に示される。この図から、DSPによって、超過電圧をより高い周波数で利用して、短絡経路に起因する損失を補うことができることが分かる。

40

#### 【0031】

図7は、周波数依存の短絡経路に起因する損失を補償するために高周波では超過 $V_{pp}$ を利用することによって、追加の電力を消費することなく(電力消費は $7.5 \text{ mW}$ に

50

固定される) HS - OTCDの動作帯域幅が439 MHzから約5.6 GHzに向上すること(1.3倍の改善)を示している。それ故に、電力対帯域幅比は、17 mW / GHzから1.34 mW / GHzに減少される。

#### 【0032】

普通の状況の下で、いかなる目的でも追加の外部回路(例えば、DSP回路)を使用すると、いくつかの難題が現れることがある。第1に、それは、製造変数(デバイス仕様許容範囲、片寄り、はんだ接続、歩留りなど)に起因する不整合性に関連する結合の複雑を導入することになる。第2に、それは、DSPおよびHS - OTCDと一緒に結合された後でしかデバイスの高速性能を試験することができないので試験するコストを増加させることがある。第3に、それは、構成要素コストおよび在庫コストを増加させることがある。これらの要因は、通常、非常に高いコストの高速発光器アセンブリの一因となることである。しかし、本発明の実施形態では、ハイブリッドHS - OTCDを形成するためにDSPおよびHS - OTCDをオンチップ集積化することにより、指摘した製造およびコストの問題が除去される。この集積化の態様を可能にするには、DSP機能を得るためにHBTファウンドリと共用性のあるプロセスおよび構成要素を使用することである。図4および5に示したような受動構成要素のみを利用してDSPが構成される場合、ハイブリッド設計はさらに容易になる。DC電圧調整器は、さらに、有利には、ハイブリッドHS - OTCDチップに埋め込まれる。

10

#### 【0033】

本発明の別の実施形態は、運用帯域幅の一層さらなる改善を達成するために位相効果を利用する。ACシステムでは、相対位相が、安定性を含むシステムの様々な態様を決定する際に重要な役割を果たす。システムの位相態様を操作することによって、共振効果(重畳波の位相が正確に同一であるか、または180度の位相外れである場合)を含む効果が導入される。キャパシタおよびインダクタなどのいくつかの構成要素は、同一の入力でバイアスされたとき、互いに対して自然に180度の位相外れとなる相対出力を生成する(例えば、直列に置かれると、キャパシタおよびインダクタの電圧出力は180度の位相外れとなる)。システムによっては、遅延が経路に導入され、その結果、到達する信号位相が、例えば、180度だけシフトされている。例えば、位相効果の実施態様は、既存のキャパシタにインダクタを直列に付加することを含むことができる(図8を参照)。インダクタおよびキャパシタの大きさが等しい場合、共振周波数が生じる。しかし、それらの位相は互いに対して180度の位相外れであるので、インダクタ効果およびキャパシタ効果は互いに相殺し、その結果、インピーダンスが最小になり、電流が最大になる。

20

30

#### 【0034】

図8の例では、インダクタLは0.6ナノヘンリーのインダクタンスおよび2.2オームの抵抗成分を有し、キャパシタCは0.8ピコファラドのキャパシタンスを有する。この回路は位相効果を利用して、7.257 GHzで共振を誘起する。7.257 GHzにおいて、インピーダンスは最小(2.2オーム)であり、ブランチを横切る電流は最大である。これは、図8の回路の電圧伝達関数を示す図9で分かり、m1は、7.257 GHzの周波数で生じる最大周波数応答を指し示す。

#### 【0035】

図10は、図8におけるような位相効果を組み込むように変更された図4の回路の一部を示す。具体的には、インダクタL2がキャパシタC1と直列に入れられる。この回路の一例では、R1、R2、R3、およびR4は、それぞれ、3オーム、38オーム、50オーム、および6オームであり、インダクタL1は3オームの抵抗成分を伴う1.6ナノヘンリーであり、インダクタL2は2.2オームの抵抗成分を伴う0.6ナノヘンリーであり、キャパシタC1は0.8ピコファラドである。さらに、結合キャパシタC2は17.2ピコファラドである。

40

#### 【0036】

図11は、7.257 GHzの共振効果(図9参照)が動作帯域幅を5.6 GHzから約6.5 GHzまで増大させることを示している。特に、図11において、ポイントm1

50

は、1.006 MHzの周波数で-20.33 dBの光パワー応答であり、-23.33 dB（すなわち、3 dBダウン）の光パワー応答のポイントm2は、6.523 GHzの周波数の所にある。本実施形態の位相効果が増強されたハイブリッドHS-OTCDの開口アイダイアグラムは、10 Gbpsでの動作の成功を示した。

【0037】

本発明のさらなる実施形態では、入力インタフェース回路の伝達関数は、光リンク全体の一部またはすべての周波数依存特性を考慮に入れている。図12は、並直列変換器（電気デジタル信号送信機）10、送信機-サブシステム伝送線15、伝送用の被変調光信号を生成するための高速光傾斜電荷デバイス（HS-OTCD）20、ファイバ光導波路50、電気光学受信機60、受信機-サブシステム伝送線75、および直並列変換器（電気デジタル信号受信機）90を含むデジタル伝送リンクを示す。周波数ドメインでのリンク構成要素の伝達関数が、リンク構成要素の上に（一般化された形態で）概略を示されている。これらの伝達関数は以下の通りである。

10

【0038】

$H(\ )_a$  = 並直列変換器伝達関数

$H(\ )_b$  = 送信機伝送線伝達関数

$H(\ )_c$  = 高速光傾斜電荷デバイス伝達関数

$H(\ )_d$  = 光ファイバ/導波路伝達関数

$H(\ )_e$  = 光-電気受信機伝達関数

$H(\ )_f$  = 受信機伝送線伝達関数

$H(\ )_g$  = 全体のリンク伝達関数

$$H(\ )_g = [H(\ )_a][H(\ )_b][H(\ )_c][H(\ )_d][H(\ )_e][H(\ )_f]$$

20

全体のリンク伝達関数  $H(\ )_g$  は、受信機直並列変換器90への入力までのリンク伝達関数である。

【0039】

本実施形態の一形態によれば、ハイブリッドHS-OTCDは伝達関数  $H(\ )_h$  およびSパラメータ特性をもつ入力インタフェース回路を組み込み、このインタフェース回路伝達関数は  $H(\ )_g$  の逆伝達関数に実質的に比例する（すなわち、 $H(\ )_h = 1/H(\ )_g$ ）。これは、HS-OTCDの伝達関数  $H(\ )_c$  と結合されると、最大のありうる3 dB周波数規模においてデータレートの少なくとも半分の3 dB周波数帯幅をもつ新しい全体のリンク伝達関数  $H(\ )_{g_y}$  をもたらす。これは、出力ポイント（2）において入力ポイント（1）のデジタル信号の実質的な複製を提供することになる。これが図13に表されており、HS-OTCD以外のすべての構成要素は図12のものに対応し、同様の参照番号を有する。しかし、図13において、HS-OTCDは、本明細書で説明するようなハイブリッドHS-OTCDであり、ハイブリッドHS-OTCD20'とラベル付けされている。上述で示したように、ハイブリッドHS-OTCD伝達関数は、 $H(\ )_{h_y} = [H(\ )_c][H(\ )_h]$  であり、ここで、 $H(\ )_h = 1/H(\ )_g$  である。次に、全体のリンク伝達関数  $H(\ )_{g_y}$  は、

30

$$H(\ )_{g_y} = [H(\ )_a][H(\ )_b][H(\ )_{h_y}][H(\ )_d][H(\ )_e][H(\ )_f]$$

40

である。周波数ドメインでのリンク構成要素の伝達関数が、再び、リンク構成要素の上に（一般化された形態で）概略を示されている。全体のリンクの一部の伝達特性が入手できないか、または異なるもしくは可変のパラメータによって決まることになる場合、ハイブリッドHS-OTCDは、全体のリンクの既知または所望の構成要素を考慮に入れた逆伝達関数を有するように設計することができることが理解されよう。

【符号の説明】

【0040】

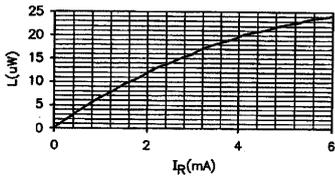
10 並直列変換器（電気デジタル信号送信機）

15 送信機-サブシステム伝送線

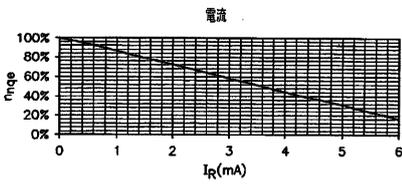
50

- 20、20' 高速光傾斜電荷デバイス (HS-OTCD)
- 50 ファイバ光導波路
- 60 電気光学受信機
- 75 受信機 - サブシステム伝送線
- 90 直並列変換器 (電気デジタル信号受信機)
- R1 ~ R4 抵抗器
- C1 ~ C2、C<sub>cp</sub> キャパシタ
- L、L1 ~ L2 インダクタ
- P1 ~ P4 パッド

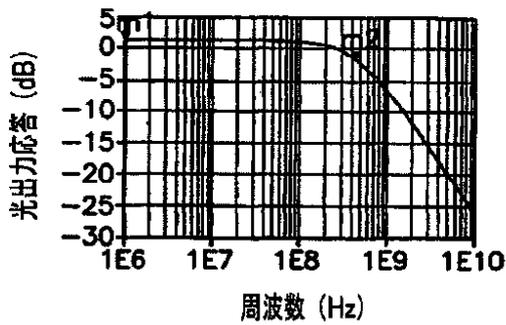
【図1】



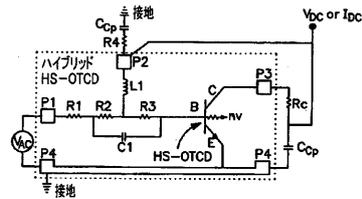
【図2】



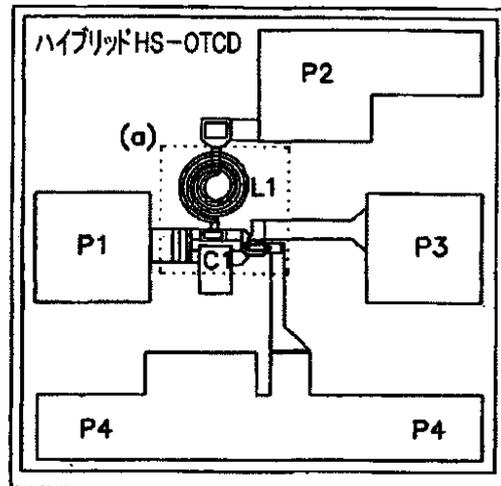
【図3】



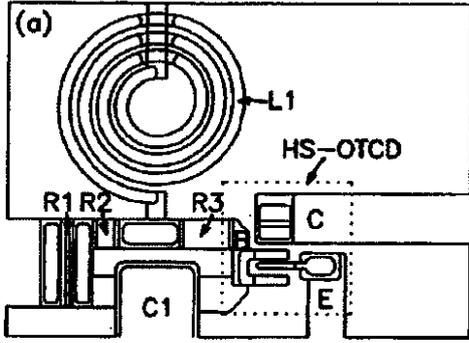
【図4】



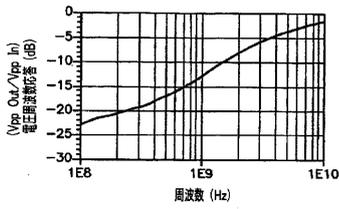
【図5A】



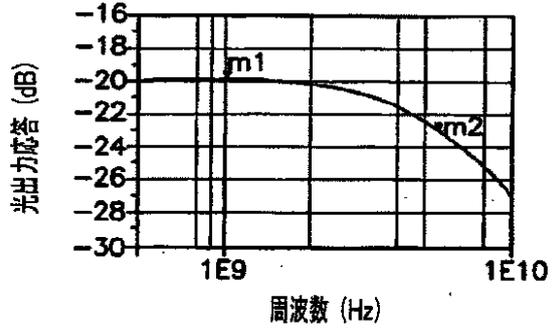
【 図 5 B 】



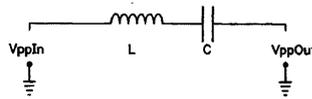
【 図 6 】



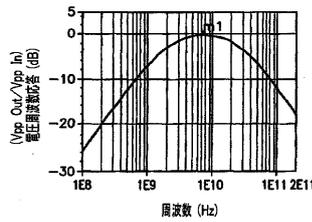
【 図 7 】



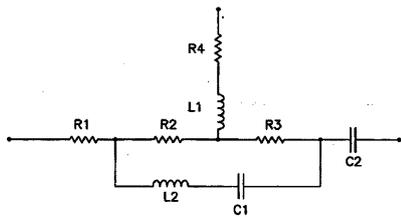
【 図 8 】



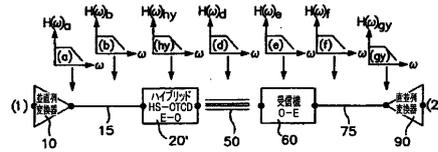
【 図 9 】



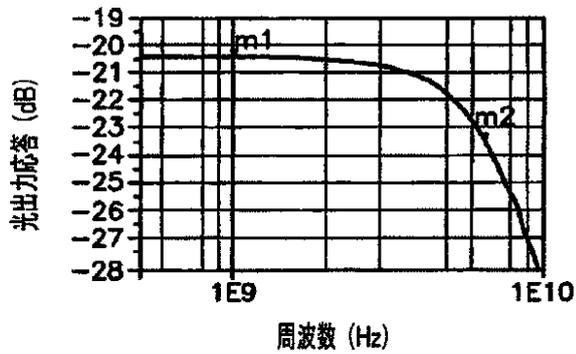
【 図 1 0 】



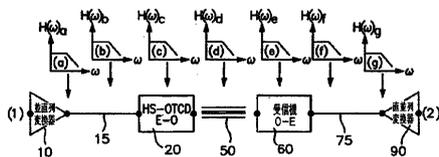
【 図 1 3 】



【 図 1 1 】



【 図 1 2 】



## 【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. <b>PCT/US2012/000377</b>
<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<i>H05B 37/02(2006.01)i, H01S 5/00(2006.01)i, H05B 33/08(2006.01)i</i>		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols) H05B 37/02; H01L 21/8249; H01S 5/042; H05B 41/24; H04B 10/00; H01J 40/14		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS(KIPO internal) & Keywords : optical, signal, tilted charge, light, port, input, output, response and similar terms		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2011-0150487 A1 (GABRIEL WALTER) 23 June 2011 See paragraphs [0034]-[0036], figures 7, 8, and claim 1.	1-28
A	US 7091082 B2 (MILTON FENG et al.) 15 August 2006 See column 3, line 60 - column 5, line 3, figure 1, and claim 1.	1-28
A	US 7888625 B2 (NICK HOLONYAK, JR. et al.) 15 February 2011 See column 7, line 51 - column 8, line 16, figure 10, and claim 1	1-28
A	US 2010-0272140 A1 (GABRIEL WALTER et al.) 28 October 2010 See paragraph [0027], figures 1, 2 and claim 1.	1-28
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
Date of the actual completion of the international search 16 JANUARY 2013 (16.01.2013)		Date of mailing of the international search report <b>17 JANUARY 2013 (17.01.2013)</b>
Name and mailing address of the ISA/KR  Facsimile No. 82-42-472-7140		Authorized officer HWANG, Yun Koo Telephone No. 82-42-481-5715 

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No.

**PCT/US2012/000377**

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2011-0150487 A1		KR 10-2012-0113726 A	15.10.2012
		WO 2011-056233 A2	12.05.2011
		WO 2011-056233 A3	28.07.2011
		WO 2011-056233 A8	12.05.2011
US 7091082 B2		CA 2536329 A1	03.03.2005
		CA 2599372 A1	08.09.2006
		CN 101238619 A	06.08.2008
		CN 101238619 C0	06.08.2008
		EP 1656701 A2	17.05.2006
		EP 1854188 A2	14.11.2007
		JP 2007-503710 A	22.02.2007
		JP 2008-532318 A	14.08.2008
		KR 10-2006-0063947 A	12.06.2006
		KR 10-2007-0120509 A	24.12.2007
		US 2005-0040387 A1	24.02.2005
		US 2005-0040432 A1	24.02.2005
		US 2005-0054172 A1	10.03.2005
		US 2006-0208290 A1	21.09.2006
		US 2007-0223547 A1	27.09.2007
		US 2008-0089368 A1	17.04.2008
		US 2008-0310467 A1	18.12.2008
		US 2010-0078623 A1	01.04.2010
		US 7286583 B2	23.10.2007
		US 7354780 B2	08.04.2008
		US 7693195 B2	06.04.2010
		US 7696536 B1	13.04.2010
		US 7998807 B2	16.08.2011
		WO 2005-020287 A2	03.03.2005
		WO 2005-020287 A3	03.03.2005
		WO 2006-093883 A2	08.09.2006
		WO 2006-093883 A3	08.09.2006
US 7888625 B2		US 2010-0073086 A1	25.03.2010
		US 2010-0315018 A1	16.12.2010
		US 8269431 B2	18.09.2012
		WO 2010-036301 A2	01.04.2010
		WO 2010-036301 A3	01.04.2010
US 2010-0272140 A1		AU 2010-203817 A1	15.07.2010
		AU 2010-237044 A1	21.10.2010
		CA 2748597 A1	15.07.2010
		CA 2758595 A1	21.10.2010
		CN 102273029 A	07.12.2011
		CN 102396121 A	28.03.2012
		JP 2012-514870 A	28.06.2012
		KR 10-2011-0112415 A	12.10.2011
		KR 10-2012-0008055 A	25.01.2012
		US 2010-0202483 A1	12.08.2010

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No.

**PCT/US2012/000377**

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
		US 2010-0202484 A1	12.08.2010
		US 2010-0289427 A1	18.11.2010
		US 8179937 B2	15.05.2012
		WO 2010-080694 A2	15.07.2010
		WO 2010-080694 A3	15.07.2010
		WO 2010-120372 A2	21.10.2010
		WO 2010-120372 A3	21.10.2010

## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN

(72)発明者 ポー リアン ラム

マレーシア 7 5 2 5 0 ムラカ ロロング パンダン タマン アニアク ビー 3 - 1

Fターム(参考) 5F141 CA05 CA08

5F173 AF20