

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3588315号  
(P3588315)

(45) 発行日 平成16年11月10日(2004.11.10)

(24) 登録日 平成16年8月20日(2004.8.20)

(51) Int. Cl.<sup>7</sup>

F I

H O 1 L 23/36

H O 1 L 23/36

C

H O 1 L 23/12

H O 1 L 23/12

J

H O 1 L 23/14

H O 1 L 23/14

M

請求項の数 1 (全 7 頁)

(21) 出願番号 特願2000-254589 (P2000-254589)  
 (22) 出願日 平成12年8月24日 (2000.8.24)  
 (65) 公開番号 特開2002-76213 (P2002-76213A)  
 (43) 公開日 平成14年3月15日 (2002.3.15)  
 審査請求日 平成15年7月22日 (2003.7.22)

(73) 特許権者 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(72) 発明者 古桑 健

鹿児島県国分市山下町1番1号 京セラ株式会社鹿児島国分工場内

審査官 和瀬田 芳正

(56) 参考文献 特開2000-82774 (JP, A)

特開平10-154774 (JP, A)

特開平11-26691 (JP, A)

特開2002-9403 (JP, A)

最終頁に続く

(54) 【発明の名称】 半導体素子モジュール

(57) 【特許請求の範囲】

【請求項1】

セラミック基板の上面に金属回路板を装着し、下面に該金属回路板の装着領域と対応する金属板を装着して成るセラミック回路基板を、前記金属回路板に半導体素子を実装するとともに、前記セラミック回路基板の下面および前記セラミック基板の側面に接する伝熱性組成物を介して放熱部材に実装して成ることを特徴とする半導体素子モジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、セラミック回路基板にパワートランジスタやIGBT (Insulated Gate Bipolar Transistor) 等のパワー半導体素子を実装した半導体素子モジュールに関するものである。

【0002】

【従来の技術】

近年、パワーモジュール用基板やスイッチングモジュール用基板等の回路基板として、セラミック基板上に活性金属ロウ材を介して銅等から成る金属回路板を直接接合させたセラミック回路基板が用いられている。

【0003】

かかるセラミック回路基板は、酸化アルミニウム質焼結体から成るセラミック基板の場合には、具体的には以下の方法によって製作される。

10

20

## 【 0 0 0 4 】

まず、銀 - 銅合金にチタン・ジルコニウム・ハフニウムおよびこれらの水素化物の少なくとも 1 種を添加した活性金属粉末に有機溶剤・溶媒を添加混合してロウ材ペーストを作製する。

## 【 0 0 0 5 】

次に、酸化アルミニウム・酸化珪素・酸化マグネシウム・酸化カルシウム等の原料粉末に適当な有機バインダ・可塑剤・溶剤等を添加混合して泥漿状と成すとともにこれを従来周知のドクターブレード法やカレンダーロール法等のテープ成形技術を採用して複数のセラミックグリーンシートを得た後、所定寸法に形成し、次にセラミックグリーンシートを必要に応じて上下に積層するとともに還元雰囲気中にて約 1 6 0 0 の温度で焼成し、セラミックグリーンシートを焼結一体化させて酸化アルミニウム質焼結体から成るセラミック基板を形成する。

10

## 【 0 0 0 6 】

次にセラミック基板上にロウ材ペーストを間にはさんで銅等から成る金属回路板を載置する。

## 【 0 0 0 7 】

そして最後にセラミック基板と金属回路板との間に配されているロウ材ペーストを非酸化性雰囲気中にて約 9 0 0 の温度に加熱してロウ材を溶融させ、溶融したロウ材でセラミック基板と金属回路板とを接合することによって製作される。

## 【 0 0 0 8 】

このように製作されたセラミック回路基板は、I C や L S I 等の半導体素子等の電子部品を半田などの接着剤を介して接合した後、アルミニウム等の放熱部材に半田で接合実装されることにより、半導体素子の動作時の発熱を良好に放熱させる半導体素子モジュール（以下、半導体モジュールという）となる。

20

## 【 0 0 0 9 】

しかしながら、セラミック回路基板（熱膨張係数が約 3 ~ 1 0 p p m / ）と放熱部材（熱膨張係数が約 1 8 ~ 2 3 p p m / ）の熱膨張係数が大きく相違することから、セラミック回路基板と放熱部材間の半田にクラックが発生し、剥離が生じて信頼性が著しく劣化する場合がある。

## 【 0 0 1 0 】

このため、半田に変えてグリース状の伝熱性組成物を介してセラミック回路基板と放熱部材を実装する方法が採用されている。

30

## 【 0 0 1 1 】

## 【 発明が解決しようとする課題 】

しかしながら、上記のような従来の半導体モジュールは、セラミック回路基板の下面側金属板に対応するエリアに伝熱性組成物を塗布配置して放熱部材に実装されており、また、セラミック回路基板のセラミック基板と金属回路板および金属板の熱膨張率のバランスが異なっているため、半導体素子が動作し発熱すると、その温度上昇によって基板がそり、変形する。そして、例えば、セラミック基板が変形して周縁部が上側に反り変形すると、伝熱性組成物の端部がコ字状に凹み、次にセラミック基板の反り変形が戻ると伝熱性組成物の端部も戻り、その際に端部の凹み部分に気泡（空気）が侵入することとなる。

40

## 【 0 0 1 2 】

その結果、セラミック回路基板と放熱部材間の伝熱性組成物に気泡（空気）が侵入してしまい、その気泡によって電子部品からの放熱経路が遮断されてしまうため電子部品に熱破壊や特性に劣化を招来して電子部品を安定に信頼性よく作動させることができなくなってしまうという問題点を有していた。

## 【 0 0 1 3 】

本発明は上記問題点を鑑み完成されたもので、その目的は、放熱性の劣化を抑制し、半導体素子等の電子部品を安定して作動させることができる半導体モジュールを提供することにある。

50

## 【0014】

## 【課題を解決するための手段】

本発明は、セラミック基板の上面に金属回路板を取着し、下面にこの金属回路板の取着領域と対応する金属板を取着して成るセラミック回路基板を、前記金属回路板に半導体素子を実装するとともに、前記セラミック回路基板の下面および前記セラミック基板の側面に接する伝熱性組成物を介して放熱部材に実装して成ることを特徴とするものである。

## 【0015】

本発明の半導体モジュールによれば、セラミック回路基板がセラミック回路基板の下面およびセラミック基板の側面に接する伝熱性組成物を介して放熱部材に実装されていることから、半導体素子等の電子部品動作時の発熱によるセラミック回路基板のそり変形が発生しても、伝熱性組成物の端部の凹みが発生しなくなるため、セラミック回路基板と放熱部材間の伝熱性組成物に気泡の侵入がなくなり、放熱性が劣化せず、信頼性の高い半導体モジュールを得ることが可能になる。

10

## 【0016】

## 【発明の実施の形態】

次に、本発明を添付図面に基づき詳細に説明する。

## 【0017】

図1は、本発明の半導体モジュールの実施の形態の一例を示す断面図であり、1はセラミック基板、2は金属回路板、3は金属板、4は伝熱性組成物、5は放熱部材、6は半導体素子である。

20

## 【0018】

セラミック基板1は四角形状をなし、その上下両面に金属回路板2および金属板3が口ウ付け等により取着されている。

## 【0019】

セラミック基板1は金属回路板2および金属板3を支持する支持部材として機能し、酸化アルミニウム( $Al_2O_3$ )質焼結体・ムライト( $3Al_2O_3 \cdot 2SiO_2$ )質焼結体・炭化珪素( $SiC$ )質焼結体・窒化アルミニウム( $AlN$ )質焼結体・窒化珪素( $Si_3N_4$ )質焼結体等の電気絶縁材料で形成されている。

## 【0020】

セラミック基板1は、たとえば、酸化アルミニウム質焼結体で形成されている場合、酸化アルミニウム・酸化珪素・酸化マグネシウム・酸化カルシウム等の原料粉末に適当な有機バインダ・可塑性剤・溶剤を添加混合して泥漿状となすとともに、その泥漿物を従来周知のドクターブレード法やカレンダーロール法を採用することによってセラミックグリーンシート(セラミック生シート)を形成し、しかる後、このセラミックグリーンシートに適当な打ち抜き加工を施すとともにこれを複数枚積層し、約1600の高温で焼成することによって製作される。

30

## 【0021】

セラミック基板1はその上下面に金属回路板2や金属板3が口ウ付け等により取着されている。

## 【0022】

また、セラミック基板1はその厚みを0.2~1.0mmとすることが、金属回路板2および金属板3を接合した時のセラミック基板1の割れ抑制や、半導体素子6から発生する熱の伝達性の点で好ましい。0.2mm未満では、セラミック基板1と金属回路板2や金属板3を接合した時に発生する応力により、セラミック基板1に割れ等が発生しやすくなる傾向がある。他方、1.0mmを超えると、半導体素子6から発生する熱を良好に放熱部材に伝達することが困難となる傾向がある。

40

## 【0023】

金属回路板2および金属板3は銅やアルミニウム等の金属材料から成り、また、セラミック基板1の上下面に金属回路板2および金属板3は以下のように取着されて接合される。

## 【0024】

50

例えば、銀 - 銅合金粉末等から成る銀ロウ粉末や、アルミニウム - シリコン合金粉末等から成るアルミニウムロウ粉末に、チタン・ジルコニウム・ハフニウム等の活性金属やその水素化物の少なくとも1種から成る活性金属粉末を2～5重量%添加した活性金属ロウ材に、適当な有機溶剤・溶媒を添加混合して得た活性金属ロウ材ペーストを、セラミック基板1の上下面に従来周知のスクリーン印刷法を用いて金属回路板2および金属板3に対応した所定パターンに印刷する。

#### 【0025】

その後、金属回路板2および金属板3をこのロウ材パターン上に載置し、これを真空中、または中性雰囲気中もしくは還元雰囲気中で、所定温度（銀ロウ材の場合は約900、アルミニウムロウ材の場合は約600）で加熱処理し、活性金属ロウ材を溶融させてセラミック基板1の上下面と金属回路板2・金属板3とを接合させる。これにより、セラミック基板1の上下面に金属回路板2・金属板3が取着されることとなる。

10

#### 【0026】

銅やアルミニウム等から成る金属回路板2や金属板3は、銅やアルミニウム等のインゴット（塊）に圧延加工法や打ち抜き加工法等の従来周知の金属加工法を施すことによって、例えば、厚さが500 $\mu$ mで所望の回路配線パターン形状に製作される。金属回路板2や金属板3の厚さは、半導体素子6からの高電流信号を伝達するための電気抵抗や、セラミック基板1と接合した時のセラミック基板1の割れ防止の点で0.1～1.0mmが好ましい。0.1mm未満では、電気抵抗が大きくなるため半導体素子6からの高電流信号が流れにくくなる傾向がある。他方、1.0mm以上では、セラミック基板1と金属回路板2や金属板3とを接合した時に発生する応力により、セラミック基板1に割れ等が発生しやすくなる傾向がある。

20

#### 【0027】

金属回路板2と金属板3の材質は、活性金属ロウ付け時や半導体素子6搭載のための半田リフロー時の加熱による反りを抑制するため同じ材質にし、また金属回路板2と金属板3の厚み関係は、金属板3の厚みを金属回路板2より薄くすることが好ましい。これは金属回路板2は回路配線形成のためにパターンングされているため、金属板3と同じ厚みでは反り等の抑制効果が小さくなるためである。

#### 【0028】

セラミック回路基板の金属回路板2の所定位置には、半導体素子6が、半田接合されるとともに半導体素子6の電極部と金属回路板2の電極部とがアルミニウム等のボンディングワイヤで電氣的に接続されることによって実装されている。

30

#### 【0029】

放熱部材5は銅やアルミニウム等の高熱伝導性、具体的には熱伝導率が100W/m $\cdot$ K以上の材料から成り、伝熱性組成物4を介してセラミック回路基板が実装されている。

#### 【0030】

銅やアルミニウム等から成る放熱部材5は、銅やアルミニウム等のインゴット（塊）に圧延加工法や打ち抜き加工法等の従来周知の金属加工法を施すことによって、例えば、厚さが3mmの四角形状に製作される。

#### 【0031】

伝熱性組成物4は、例えば、シリコンオイルにアルミニウム・銅・亜鉛・窒化アルミニウム等の伝熱性材料の粉体などを適量添加混合することによって作製され、従来周知のスクリーン印刷法やディスペンス塗布法等により、放熱部材5上面に塗布される。

40

#### 【0032】

セラミック回路基板は放熱部材5に伝熱性組成物4を介して以下のように実装される。

#### 【0033】

例えば、伝熱性組成物4の塗布された放熱部材5にセラミック回路基板を押圧し、伝熱性組成物4がセラミック回路基板の下面およびセラミック基板1の側面に接触するように固定し実装される。この際、放熱部材5上面にセラミック回路基板が固定される凹部を形成しておくことが好ましい。凹部を形成しておくことにより、伝熱性組成物4がセラミック

50

基板 1 の側面に回り込んで接触しやすくなるとともに、セラミック回路基板を固定しやすくすることができる。

【0034】

また、放熱部材 5 の上面に凹部を形成する場合、その深さを、セラミック回路基板を固定した際に、放熱部材 5 の凹部の周囲の上面がセラミック基板 1 の上面から下面の範囲に位置するように設定することが、伝熱性組成物 4 がセラミック基板 1 の側面へ接触する位置を制御しやすくなる点で好ましい。放熱部材 5 の凹部の周囲の上面がセラミック基板 1 の上面より高くなった場合、伝熱性組成物 4 がセラミック基板 1 の上面まで回り込みやすくなり、金属回路板 2 の電気短絡を引き起こしやすくなる傾向がある。他方、放熱部材 5 の凹部の周囲の上面がセラミック基板 1 の下面より低くなった場合、伝熱性組成物 4 がセラミック基板 1 の側面まで回り込みにくくなりやすい傾向がある。

10

【0035】

放熱部材 5 の上面の凹部に充填された伝熱性組成物 4 は、セラミック基板 1 の側面まで接していることから、金属回路板 2 に搭載された半導体素子 6 が動作発熱し、セラミック基板 1 と金属回路板 2 と金属板 3 との間の熱膨張係数の相違に起因する反りが発生しても、伝熱性組成物 4 に気泡（空気）の侵入がなく、半導体素子 6 から発生した熱を良好に放熱部材 5 に伝達することができる信頼性の高い半導体モジュールを得ることができる。

【0036】

伝熱性組成物 4 がセラミック基板 1 の側面に接触する位置は、セラミック基板 1 の側面上下端からそれぞれ 100 μm 以上中央側の範囲であることが、伝熱性組成物 4 がセラミック基板 1 の上面に付着することによる電気絶縁性の低下抑制や伝熱性組成物 4 の端部の凹みの発生防止の点で好ましい。伝熱性組成物 4 が接触する位置がセラミック基板 1 の側面上端から 100 μm 未満となると、伝熱性組成物 4 がセラミック基板 1 の上面まで付着し易くなり、金属回路板 2 間の電気絶縁性を低下させ易くなる傾向がある。他方、セラミック基板 1 の側面下端から 100 μm に到達しない場合、セラミック回路基板の反り変形による伝熱性組成物 4 の端部の凹みが発生し易くなり、気泡（空気）の侵入が発生しやすくなる傾向がある。

20

【0037】

また、金属回路板 2 および金属板 3 は、銅から成る場合であれば、金属回路板 2 および金属板 3 を無酸素銅で形成しておくこと、無酸素銅はろう付けの際に活性金属ろう材が銅中に存在する酸素により酸化されることなく濡れ性が良好となることから、セラミック基板 1 へ強固に接合できる。従って、金属回路板 2 および金属板 3 はこれを無酸素銅で形成しておくことが好ましい。

30

【0038】

なお、本発明は上述の実施の形態の例に限定されるものではなく、本発明の要旨を逸脱しない範囲であれば種々の変更は可能である。

【0039】

例えば、上述の実施の形態の例ではセラミック基板 1 に活性金属ろう材を介して直接金属回路板 2 および金属板 3 をろう付けしてセラミック回路基板となしたが、これをセラミック基板 1 の表面に予めタングステンまたはモリブデン等のメタライズ金属層を被着させておき、メタライズ金属層に金属回路板 2 および金属板 3 をろう材を介して取着させてセラミック回路基板を形成してもよい。

40

【0040】

さらに、上述の実施の形態の例ではセラミック基板 1 の上面に金属回路板 2 を、下面に金属板 3 を接合してセラミック回路基板としたが、図 2 に示すように、セラミック基板 1 に金属回路板 2 と金属板 3 をろう付け等により取着させる時の反り抑制のために、金属板 3 を金属回路板 2 と同様の形状に分割しても良い。

【0041】

また、上述の実施の形態の例では上面に凹部を形成した放熱部材 5 を用いたが、上面が平坦な放熱部材 5 を用い、伝熱性組成物 4 をセラミック回路基板の側面からディスプレイ塗

50

布法により塗布して、実装してもよい。

【 0 0 4 2 】

【 発 明 の 効 果 】

本発明の半導体モジュールによれば、セラミック回路基板をセラミック回路基板の下面およびセラミック基板の側面に接する伝熱性組成物を介して放熱部材に実装していることから、半導体素子等の電子部品動作時の発熱によりセラミック基板が反り変形しても、伝熱性組成物の端部の凹みが発生しないため、セラミック回路基板と放熱部材間の伝熱性組成物に気泡の侵入がなくなり、放熱性が劣化せず信頼性の高い半導体モジュールを得ることが可能になる。

【 図 面 の 簡 単 な 説 明 】

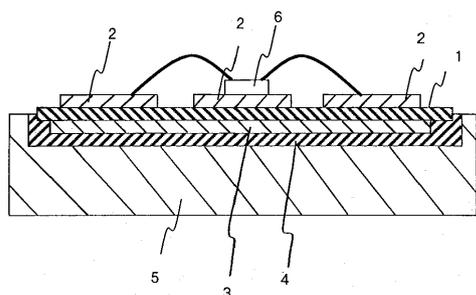
【 図 1 】 本発明の半導体モジュールの実施の形態の一例を示す断面図である。

【 図 2 】 本発明の半導体モジュールの実施の形態の他の例を示す断面図である。

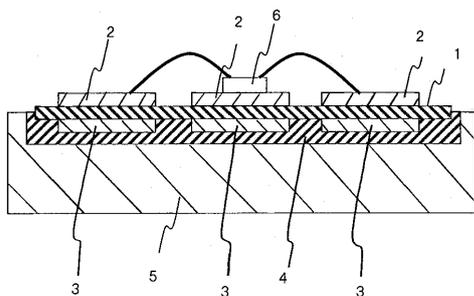
【 符 号 の 説 明 】

- 1 : セラミック基板
- 2 : 金属回路板
- 3 : 金属板
- 4 : 伝熱性組成物
- 5 : 放熱部材
- 6 : 半導体素子

【 図 1 】



【 図 2 】



フロントページの続き

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)

H01L 23/12 - 23/15

H01L 23/36