

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6693484号
(P6693484)

(45) 発行日 令和2年5月13日(2020.5.13)

(24) 登録日 令和2年4月20日(2020.4.20)

(51) Int.Cl. F I
H02M 7/48 (2007.01) H02M 7/48 Z

請求項の数 12 (全 32 頁)

(21) 出願番号	特願2017-156256 (P2017-156256)	(73) 特許権者	000004260 株式会社デンソー
(22) 出願日	平成29年8月11日(2017.8.11)		愛知県刈谷市昭和町1丁目1番地
(65) 公開番号	特開2019-37048 (P2019-37048A)	(74) 代理人	110000648 特許業務法人あいち国際特許事務所
(43) 公開日	平成31年3月7日(2019.3.7)	(72) 発明者	福島 和馬 愛知県刈谷市昭和町1丁目1番地 株式会 社デンソー内
審査請求日	令和1年7月22日(2019.7.22)	(72) 発明者	山平 優 愛知県刈谷市昭和町1丁目1番地 株式会 社デンソー内
		(72) 発明者	田辺 龍太 愛知県刈谷市昭和町1丁目1番地 株式会 社デンソー内

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項1】

正極配線に接続される複数の上アームスイッチング素子(20u)と、負極配線に接続される複数の下アームスイッチング素子(20d)とを有するスイッチング回路部を備えた電力変換装置(1)であって、

互いに並列接続された複数の上記上アームスイッチング素子を内蔵した第1半導体モジュール(2P)と、

互いに並列接続された複数の上記下アームスイッチング素子を内蔵した第2半導体モジュール(2N)と、

互いに直列接続された上記上アームスイッチング素子と上記下アームスイッチング素子とを内蔵した第3半導体モジュール(2S)と、

上記正極配線を構成する正極バスバー(4P)と、

上記負極配線を構成する負極バスバー(4N)と、を有し、

上記第1半導体モジュールと上記第2半導体モジュールと上記第3半導体モジュールとを含む複数の半導体モジュールは、互いに積層配置されて積層部(3)を構成しており、

上記複数の半導体モジュールのそれぞれは、上記積層部の積層方向(X)に直交する縦方向(Z)の一方に、複数のパワー端子(21)を突出してなり、

上記正極バスバー及び上記負極バスバーは、上記縦方向から見たとき、上記パワー端子との接続部に対して、上記積層方向及び上記縦方向の双方に直交する横方向(Y)の一方側に、互いに対向配置されたバスバー本体部(41)を配置しており、

10

20

上記複数のパワー端子のうち、出力配線に接続される出力端子(210)が、上記横方向において最も上記バスバー本体部から遠い側に配置されており、

上記複数のパワー端子のうち、上記正極バスバーに接続される正極端子(21P)又は上記負極バスバーに接続される負極端子(21N)が、上記横方向において最も上記バスバー本体部に近い側に配置されており、

上記第3半導体モジュールにおける最も上記バスバー本体部に近い側に配された上記パワー端子を基準端子(21B)として、

上記第1半導体モジュールの上記正極端子と、上記第2半導体モジュールの上記負極端子とのうち、上記基準端子と電位の異なる上記パワー端子は、上記横方向において、上記基準端子と同じ位置、又はそれよりも上記バスバー本体部から遠い位置に配置されている、
電力変換装置。

10

【請求項2】

上記横方向において、上記第1半導体モジュールにおける上記出力端子と、上記第2半導体モジュールにおける上記出力端子とは、上記第3半導体モジュールにおける上記出力端子と同じ位置、又はそれよりも上記バスバー本体部に近い位置に配置されている、請求項1に記載の電力変換装置。

【請求項3】

正極配線に接続される複数の上アームスイッチング素子(20u)と、負極配線に接続される複数の下アームスイッチング素子(20d)とを有するスイッチング回路部を備えた電力変換装置(1)であって、

20

互いに並列接続された複数の上記上アームスイッチング素子を内蔵した第1半導体モジュール(2P)と、

互いに並列接続された複数の上記下アームスイッチング素子を内蔵した第2半導体モジュール(2N)と、

互いに直列接続された上記上アームスイッチング素子と上記下アームスイッチング素子とを内蔵した第3半導体モジュール(2S)と、

上記正極配線を構成する正極バスバー(4P)と、

上記負極配線を構成する負極バスバー(4N)と、を有し、

上記第1半導体モジュールと上記第2半導体モジュールと上記第3半導体モジュールとを含む複数の半導体モジュールは、互いに積層配置されて積層部(3)を構成しており、

30

上記複数の半導体モジュールのそれぞれは、上記積層部の積層方向(X)に直交する縦方向(Z)の一方に、複数のパワー端子(21)を突出してなり、

上記縦方向から見たとき、上記積層部に対して、上記積層方向及び上記縦方向の双方に直交する横方向(Y)の一方側に、上記正極バスバーと上記負極バスバーとが互いに対向配置されたバスバー本体部(41)が配置されており、

上記複数のパワー端子のうち、出力配線に接続される出力端子(210)が、上記横方向において最も上記バスバー本体部から遠い側に配置されており、

上記複数のパワー端子のうち、上記正極バスバーに接続される正極端子(21P)又は上記負極バスバーに接続される負極端子(21N)が、上記横方向において最も上記バスバー本体部に近い側に配置されており、

40

上記横方向において、上記第1半導体モジュールにおける上記出力端子と、上記第2半導体モジュールにおける上記出力端子とは、上記第3半導体モジュールにおける上記出力端子と同じ位置、又はそれよりも上記バスバー本体部に近い位置に配置されている、電力変換装置。

【請求項4】

上記第1半導体モジュールと上記第2半導体モジュールとは、互いに積層配置されており、上記第1半導体モジュール及び上記第2半導体モジュールのそれぞれは、モジュール本体部(20)と、該モジュール本体部から積層方向(X)に直交する縦方向(Z)の一方に突出した2本のパワー端子(21)とを有し、上記積層方向から見たとき、上記2本のパワー端子は、上記積層方向及び上記縦方向の双方に直交する横方向(Y)における中

50

央を通る中心線（C）に対して、両側に分かれて配置されている、請求項1～3のいずれか一項に記載の電力変換装置。

【請求項5】

正極配線に接続される複数の上アームスイッチング素子（20u）と、負極配線に接続される複数の下アームスイッチング素子（20d）とを有するスイッチング回路部を備えた電力変換装置（1）であって、

互いに並列接続された複数の上記上アームスイッチング素子を内蔵した第1半導体モジュール（2P）と、

互いに並列接続された複数の上記下アームスイッチング素子を内蔵した第2半導体モジュール（2N）と、

互いに直列接続された上記上アームスイッチング素子と上記下アームスイッチング素子とを内蔵した第3半導体モジュール（2S）と、を有し、

上記第1半導体モジュールと上記第2半導体モジュールとは、互いに積層配置されており、上記第1半導体モジュール及び上記第2半導体モジュールのそれぞれは、モジュール本体部（20）と、該モジュール本体部から積層方向（X）に直交する縦方向（Z）の一方に突出した2本のパワー端子（21）とを有し、上記積層方向から見たとき、上記2本のパワー端子は、上記積層方向及び上記縦方向の双方に直交する横方向（Y）における中央を通る中心線（C）に対して、両側に分かれて配置されている、電力変換装置。

【請求項6】

上記第1半導体モジュールと上記第2半導体モジュールとは、互いに同じ構造を有し、上記中心線を軸に反転させた状態にて積層されている、請求項5に記載の電力変換装置。

【請求項7】

上記正極配線に接続される上記第1半導体モジュールの上記パワー端子である正極端子（21P）と、上記負極配線に接続される上記第2半導体モジュールの上記パワー端子である負極端子（21N）とは、互いに上記積層方向に対向配置されている、請求項4～6のいずれか一項に記載の電力変換装置。

【請求項8】

出力配線に接続される上記第1半導体モジュール及び上記第2半導体モジュールの上記パワー端子である出力端子（21O）は、互いに上記積層方向に対向配置されている、請求項4～7のいずれか一項に記載の電力変換装置。

【請求項9】

上記第1半導体モジュールと上記第2半導体モジュールと上記第3半導体モジュールとを含む複数の半導体モジュールは、互いに積層配置されて積層部（3）を構成しており、

上記複数の半導体モジュールのそれぞれは、上記積層部の積層方向（X）に直交する縦方向（Z）の一方に、複数のパワー端子（21）を突出してなり、

上記複数の半導体モジュールは、上記複数のパワー端子における上記積層方向及び上記縦方向の双方に直交する横方向の端縁（211、212、213、214、215、216）のうち、少なくとも、互いに反対側を向く2つの上記端縁が、上記積層方向に重なるように配置されている、請求項1～8のいずれか一項に記載の電力変換装置。

【請求項10】

正極配線に接続される複数の上アームスイッチング素子（20u）と、負極配線に接続される複数の下アームスイッチング素子（20d）とを有するスイッチング回路部を備えた電力変換装置（1）であって、

互いに並列接続された複数の上記上アームスイッチング素子を内蔵した第1半導体モジュール（2P）と、

互いに並列接続された複数の上記下アームスイッチング素子を内蔵した第2半導体モジュール（2N）と、

互いに直列接続された上記上アームスイッチング素子と上記下アームスイッチング素子とを内蔵した第3半導体モジュール（2S）と、を有し、

上記第1半導体モジュールと上記第2半導体モジュールと上記第3半導体モジュールと

10

20

30

40

50

を含む複数の半導体モジュールは、互いに積層配置されて積層部(3)を構成しており、上記複数の半導体モジュールのそれぞれは、上記積層部の積層方向(X)に直交する縦方向(Z)の一方に、複数のパワー端子(21)を突出してなり、

上記複数の半導体モジュールは、上記複数のパワー端子における上記積層方向及び上記縦方向の双方に直交する横方向の端縁(211、212、213、214、215、216)のうち、少なくとも、互いに反対側を向く2つの上記端縁が、上記積層方向に重なるように配置されている、電力変換装置。

【請求項11】

上記スイッチング回路部を駆動する駆動回路を備えた回路基板(11)を有し、上記第1半導体モジュール、上記第2半導体モジュール、及び上記第3半導体モジュールは、それぞれ、上記回路基板と反対側にパワー端子(21)を突出してなる、請求項1~10のいずれか一項に記載の電力変換装置。

10

【請求項12】

正極配線に接続される複数の上アームスイッチング素子(20u)と、負極配線に接続される複数の下アームスイッチング素子(20d)とを有するスイッチング回路部を備えた電力変換装置(1)であって、

互いに並列接続された複数の上記上アームスイッチング素子を内蔵した第1半導体モジュール(2P)と、

互いに並列接続された複数の上記下アームスイッチング素子を内蔵した第2半導体モジュール(2N)と、

20

互いに直列接続された上記上アームスイッチング素子と上記下アームスイッチング素子とを内蔵した第3半導体モジュール(2S)と、を有し、

上記スイッチング回路部を駆動する駆動回路を備えた回路基板(11)を有し、上記第1半導体モジュール、上記第2半導体モジュール、及び上記第3半導体モジュールは、それぞれ、上記回路基板と反対側にパワー端子(21)を突出してなる、電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数の半導体モジュールを備えた電力変換装置に関する。

【背景技術】

30

【0002】

複数の半導体モジュールを備えた電力変換装置として、特許文献1に開示されたものがある。この電力変換装置は、半導体モジュールとコンデンサとを接続する正極バスバー及び負極バスバーを備える。そして、正極バスバーと負極バスバーとは、その一部において重なり合っている。これにより、バスバーにおけるインダクタンスの低減を図っている。

また、各半導体モジュールは、互いに直列接続された上アームスイッチング素子と下アームスイッチング素子とを備えている。

【先行技術文献】

【特許文献】

【0003】

40

【特許文献1】特開2015-139299号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、特許文献1に開示された電力変換装置においては、スイッチング回路における各相のレグを、一つの半導体モジュールにて構成している。そして、上述のように、各半導体モジュールは、一つの上アームスイッチング素子と一つの下アームスイッチング素子とを備えている。つまり、各相が、一つの上アームスイッチング素子と一つの下アームスイッチング素子とによって構成されている。それゆえ、電力変換装置の高出力化、大電流化に対応することが困難である。

50

【 0 0 0 5 】

電力変換装置の高出力化、大電流化に対応すべく、各相における上アーム及び下アームを、それぞれ並列接続された複数のスイッチング素子にて構成することも考えられる。この場合、上記の互いに直列接続された上アームスイッチング素子と下アームスイッチング素子とを備えた半導体モジュールを、互いに並列接続して用いることが考えられる。

【 0 0 0 6 】

ところが、この場合には、複数の半導体モジュールの間の接続配線におけるインダクタンスが生じやすい。そして、並列接続された複数のスイッチング素子の特性公差に起因して、これらに流れる電流にバラツキが生じることもある。そうすると、この電流バラツキと接続配線におけるインダクタンスとに起因して、各スイッチング素子におけるゲート - エミッタ間電圧が高くなりすぎたり、低くなりすぎたりすることがある。これを防ぐためにスイッチング速度を遅くする必要が生じる。そうすると、スイッチング素子における損失が大きくなる。その結果、スイッチング素子の大型化や高コスト化を招くことになる。

【 0 0 0 7 】

また、一つの電力変換装置において、流れる電流が比較的大きいアームと、流れる電流が比較的小さいアームとの双方を備える場合もある。かかる電力変換装置において、各アームにおける許容電流量を十分に確保しつつ、小型化、低コスト化を図るという課題もある。

【 0 0 0 8 】

本発明は、かかる課題に鑑みてなされたものであり、低損失、小型化、低コスト化を容易にすることができる電力変換装置を提供しようとするものである。

【課題を解決するための手段】

【 0 0 0 9 】

本発明の第1の態様は、正極配線に接続される複数の上アームスイッチング素子(20u)と、負極配線に接続される複数の下アームスイッチング素子(20d)とを有するスイッチング回路部を備えた電力変換装置(1)であって、

互いに並列接続された複数の上記上アームスイッチング素子を内蔵した第1半導体モジュール(2P)と、

互いに並列接続された複数の上記下アームスイッチング素子を内蔵した第2半導体モジュール(2N)と、

互いに直列接続された上記上アームスイッチング素子と上記下アームスイッチング素子とを内蔵した第3半導体モジュール(2S)と、

上記正極配線を構成する正極バスバー(4P)と、

上記負極配線を構成する負極バスバー(4N)と、を有し、

上記第1半導体モジュールと上記第2半導体モジュールと上記第3半導体モジュールとを含む複数の半導体モジュールは、互いに積層配置されて積層部(3)を構成しており、

上記複数の半導体モジュールのそれぞれは、上記積層部の積層方向(X)に直交する縦方向(Z)の一方に、複数のパワー端子(21)を突出してなり、

上記正極バスバー及び上記負極バスバーは、上記縦方向から見たとき、上記パワー端子との接続部に対して、上記積層方向及び上記縦方向の双方に直交する横方向(Y)の一方側に、互に対向配置されたバスバー本体部(41)を配置しており、

上記複数のパワー端子のうち、出力配線に接続される出力端子(210)が、上記横方向において最も上記バスバー本体部から遠い側に配置されており、

上記複数のパワー端子のうち、上記正極バスバーに接続される正極端子(21P)又は上記負極バスバーに接続される負極端子(21N)が、上記横方向において最も上記バスバー本体部に近い側に配置されており、

上記第3半導体モジュールにおける最も上記バスバー本体部に近い側に配された上記パワー端子を基準端子(21B)として、

上記第1半導体モジュールの上記正極端子と、上記第2半導体モジュールの上記負極端子とのうち、上記基準端子と電位の異なる上記パワー端子は、上記横方向において、上記

10

20

30

40

50

基準端子と同じ位置、又はそれよりも上記バスバー本体部から遠い位置に配置されている、電力変換装置にある。

本発明の第2の態様は、正極配線に接続される複数の上アームスイッチング素子(20u)と、負極配線に接続される複数の下アームスイッチング素子(20d)とを有するスイッチング回路部を備えた電力変換装置(1)であって、

互いに並列接続された複数の上記上アームスイッチング素子を内蔵した第1半導体モジュール(2P)と、

互いに並列接続された複数の上記下アームスイッチング素子を内蔵した第2半導体モジュール(2N)と、

互いに直列接続された上記上アームスイッチング素子と上記下アームスイッチング素子とを内蔵した第3半導体モジュール(2S)と、

上記正極配線を構成する正極バスバー(4P)と、

上記負極配線を構成する負極バスバー(4N)と、を有し、

上記第1半導体モジュールと上記第2半導体モジュールと上記第3半導体モジュールとを含む複数の半導体モジュールは、互いに積層配置されて積層部(3)を構成しており、

上記複数の半導体モジュールのそれぞれは、上記積層部の積層方向(X)に直交する縦方向(Z)の一方に、複数のパワー端子(21)を突出してなり、

上記縦方向から見たとき、上記積層部に対して、上記積層方向及び上記縦方向の双方に直交する横方向(Y)の一方側に、上記正極バスバーと上記負極バスバーとが互いに対向配置されたバスバー本体部(41)が配置されており、

上記複数のパワー端子のうち、出力配線に接続される出力端子(21O)が、上記横方向において最も上記バスバー本体部から遠い側に配置されており、

上記複数のパワー端子のうち、上記正極バスバーに接続される正極端子(21P)又は上記負極バスバーに接続される負極端子(21N)が、上記横方向において最も上記バスバー本体部に近い側に配置されており、

上記横方向において、上記第1半導体モジュールにおける上記出力端子と、上記第2半導体モジュールにおける上記出力端子とは、上記第3半導体モジュールにおける上記出力端子と同じ位置、又はそれよりも上記バスバー本体部に近い位置に配置されている、電力変換装置にある。

本発明の第3の態様は、正極配線に接続される複数の上アームスイッチング素子(20u)と、負極配線に接続される複数の下アームスイッチング素子(20d)とを有するスイッチング回路部を備えた電力変換装置(1)であって、

互いに並列接続された複数の上記上アームスイッチング素子を内蔵した第1半導体モジュール(2P)と、

互いに並列接続された複数の上記下アームスイッチング素子を内蔵した第2半導体モジュール(2N)と、

互いに直列接続された上記上アームスイッチング素子と上記下アームスイッチング素子とを内蔵した第3半導体モジュール(2S)と、を有し、

上記第1半導体モジュールと上記第2半導体モジュールとは、互いに積層配置されており、上記第1半導体モジュール及び上記第2半導体モジュールのそれぞれは、モジュール本体部(20)と、該モジュール本体部から積層方向(X)に直交する縦方向(Z)の一方に突出した2本のパワー端子(21)とを有し、上記積層方向から見たとき、上記2本のパワー端子は、上記積層方向及び上記縦方向の双方に直交する横方向(Y)における中央を通る中心線(C)に対して、両側に分かれて配置されている、電力変換装置にある。

本発明の第4の態様は、正極配線に接続される複数の上アームスイッチング素子(20u)と、負極配線に接続される複数の下アームスイッチング素子(20d)とを有するスイッチング回路部を備えた電力変換装置(1)であって、

互いに並列接続された複数の上記上アームスイッチング素子を内蔵した第1半導体モジュール(2P)と、

互いに並列接続された複数の上記下アームスイッチング素子を内蔵した第2半導体モジ

10

20

30

40

50

ジュール(2N)と、

互いに直列接続された上記上アームスイッチング素子と上記下アームスイッチング素子とを内蔵した第3半導体モジュール(2S)と、を有し、

上記第1半導体モジュールと上記第2半導体モジュールと上記第3半導体モジュールとを含む複数の半導体モジュールは、互いに積層配置されて積層部(3)を構成しており、

上記複数の半導体モジュールのそれぞれは、上記積層部の積層方向(X)に直交する縦方向(Z)の一方に、複数のパワー端子(21)を突出してなり、

上記複数の半導体モジュールは、上記複数のパワー端子における上記積層方向及び上記縦方向の双方に直交する横方向の端縁(211、212、213、214、215、216)のうち、少なくとも、互いに反対側を向く2つの上記端縁が、上記積層方向に重なるように配置されている、電力変換装置にある。

10

本発明の第5の態様は、正極配線に接続される複数の上アームスイッチング素子(20u)と、負極配線に接続される複数の下アームスイッチング素子(20d)とを有するスイッチング回路部を備えた電力変換装置(1)であって、

互いに並列接続された複数の上記上アームスイッチング素子を内蔵した第1半導体モジュール(2P)と、

互いに並列接続された複数の上記下アームスイッチング素子を内蔵した第2半導体モジュール(2N)と、

互いに直列接続された上記上アームスイッチング素子と上記下アームスイッチング素子とを内蔵した第3半導体モジュール(2S)と、を有し、

20

上記スイッチング回路部を駆動する駆動回路を備えた回路基板(11)を有し、上記第1半導体モジュール、上記第2半導体モジュール、及び上記第3半導体モジュールは、それぞれ、上記回路基板と反対側にパワー端子(21)を突出してなる、電力変換装置にある。

【発明の効果】

【0010】

上記電力変換装置は、上記第1半導体モジュールと、上記第2半導体モジュールと、上記第3半導体モジュールとを有する。これにより、電力変換装置における低損失、小型化、低コスト化を実現しやすい。

【0011】

30

まず、第1半導体モジュール、第2半導体モジュール、第3半導体モジュールは、それぞれ複数のスイッチング素子を集約して内蔵している。そのため、電力変換装置の小型化、低コスト化を実現しやすい。

【0012】

また、電力変換装置において、流れる電流量が比較的大きいアームには、第1半導体モジュール又は第2半導体モジュールを用いることで、大電流に備えることができる。それとともに、第1半導体モジュール及び第2半導体モジュールは、それぞれ、並列接続された複数のスイッチング素子を内蔵している。そのため、各半導体モジュール内において並列接続されたスイッチング素子の間の接続配線を短くすることができる。その結果、この接続配線におけるインダクタンスを低減することができる。これにより、スイッチング損失を低減することができる。

40

【0013】

また、流れる電流量が比較的小さいアームには、第3半導体モジュールを用いることで、電力変換装置における半導体モジュールの数を少なくすることができる。その結果、電力変換装置の小型化、低コスト化を実現することができる。

【0014】

このように、電力変換装置は、第1半導体モジュールと第2半導体モジュールと第3半導体モジュールとを有することにより、低損失、小型化、低コスト化を実現しやすくなる。

【0015】

50

以上のごとく、上記態様によれば、低損失、小型化、低コスト化を容易にすることができる電力変換装置を提供することができる。

なお、特許請求の範囲及び課題を解決する手段に記載した括弧内の符号は、後述する実施形態に記載の具体的手段との対応関係を示すものであり、本発明の技術的範囲を限定するものではない。

【図面の簡単な説明】

【0016】

【図1】実施形態1における、電力変換装置の回路図。

【図2】実施形態1における、第3半導体モジュール及びこれに接続されたバスバーの正面図。

10

【図3】実施形態1における、第1半導体モジュール及びこれに接続されたバスバーの正面図。

【図4】実施形態1における、第2半導体モジュール及びこれに接続されたバスバーの正面図。

【図5】実施形態1における、積層部の平面図。

【図6】実施形態1における、積層部とコンデンサと正極バスバーとの平面図。

【図7】実施形態1における、負極バスバーを省略した電力変換装置の平面図。

【図8】実施形態1における、第1半導体モジュール及び第2半導体モジュールと出力バスバー又はリアクトルバスバーの側面図。

【図9】実施形態1における、第1半導体モジュール又は第2半導体モジュールの平面図

20

【図10】実施形態1における、第3半導体モジュールと回路基板とバスバーの正面図。

【図11】実施形態1における、積層部と回路基板との側面図。

【図12】実施形態1における、第1半導体モジュールの正極端子及び第2半導体モジュールの負極端子を、バスバー本体部に近付けた状態の平面図。

【図13】実施形態1における、出力バスバーの電流経路の説明図。

【図14】実施形態2における、積層部の平面図。

【図15】実施形態2における、半導体モジュールの位置決め方法の説明図。

【図16】実施形態2における、積層部と位置決め部の説明図。

【図17】実施形態3における、半導体モジュールの正面説明図。

30

【図18】実施形態4における、半導体モジュールの正面説明図。

【図19】実施形態4における、半導体モジュールの位置決め方法の説明図。

【図20】実施形態5における、半導体モジュールの正面説明図。

【図21】実施形態5における、半導体モジュールの位置決め方法の説明図。

【図22】実施形態5における、他の半導体モジュールの正面説明図。

【図23】実施形態6における、半導体モジュールの正面説明図。

【図24】実施形態6における、半導体モジュールの位置決め方法の説明図。

【図25】実施形態6における、他の半導体モジュールの正面説明図。

【図26】実施形態7における、半導体モジュールの正面説明図。

【図27】実施形態7における、半導体モジュールの位置決め方法の説明図。

40

【図28】実施形態7における、他の半導体モジュールの正面説明図。

【図29】実施形態8における、積層部の平面図。

【図30】実施形態8における、積層部と正極バスバーの平面図。

【図31】実施形態9における、積層部の平面図。

【図32】実施形態10における、積層部の平面図。

【図33】比較形態における、積層部の平面図。

【図34】比較形態における、スイッチング回路部の一部の等価回路図。

【発明を実施するための形態】

【0017】

(実施形態1)

50

電力変換装置に係る実施形態について、図1～図13を参照して説明する。

本実施形態の電力変換装置1は、図1に示すごとく、正極配線に接続される複数の上アームスイッチング素子20uと、負極配線に接続される複数の下アームスイッチング素子20dとを有するスイッチング回路部を備えたものである。

【0018】

電力変換装置1は、第1半導体モジュール2Pと、第2半導体モジュール2Nと、第3半導体モジュール2Sと、を有する。第1半導体モジュール2Pは、互いに並列接続された複数の上アームスイッチング素子20uを内蔵した半導体モジュールである。第2半導体モジュール2Nは、互いに並列接続された複数の下アームスイッチング素子20dを内蔵した半導体モジュールである。第3半導体モジュール2Sは、互いに直列接続された上アームスイッチング素子20uと下アームスイッチング素子20dとを内蔵した半導体モジュールである。

10

【0019】

すなわち、電力変換装置1は、これら3種類の半導体モジュールを備えている。また、電力変換装置1は、第1半導体モジュール2P、第2半導体モジュール2N、第3半導体モジュール2Sを、それぞれ複数個ずつ有する。なお、後述するように、第1半導体モジュール2Pと第2半導体モジュール2Nとは、構造としては同じものを用いることができる。

【0020】

図1に示すごとく、本実施形態の電力変換装置1は、スイッチング回路部として、昇圧回路部100と、第1のインバータ回路部101と、第2のインバータ回路部102とを有する。そして、直流電源51と2つの三相交流の回転電機521、522との間において、直流電力と交流電力との電力変換を行う。

20

【0021】

第1のインバータ回路部101が第1の回転電機521に接続され、第2のインバータ回路部102が第2の回転電機522に接続されている。第1の回転電機521よりも、第2の回転電機522の方が、出力が大きい。それゆえ、第2の回転電機522を駆動する第2のインバータ回路部102の方が、第1のインバータ回路部101よりも、流れる電流が大きい。

【0022】

第1のインバータ回路部101は、3相のレグを備える。すなわち、3相のレグは、直流電源51の正極に接続される正極配線と、直流電源51の負極に接続される負極配線との間に、互いに並列に接続されている。各レグは、互いに直列接続された上アームスイッチング素子20uと下アームスイッチング素子20dとによって形成されている。

30

【0023】

そして、各レグにおける、上アームスイッチング素子20uと下アームスイッチング素子20dとの接続点が、それぞれ出力配線を介して、回転電機521の3つの電極に接続されている。また、昇圧回路部100と第1のインバータ回路部101との間において、正極配線と負極配線とを懸架するように、平滑コンデンサ531が接続されている。また、各スイッチング素子には、フライホイールダイオードが逆並列接続されている。

40

【0024】

なお、スイッチング素子20u、20dは、IGBTにて構成することができる。ここで、IGBTは、Insulated Gate Bipolar Transistor、すなわち、絶縁ゲートバイポーラトランジスタの略である。また、スイッチング素子は、MOSFETとすることもできる。MOSFETは、Metal Oxide Semiconductor Field Effect Transistor、すなわち、金属酸化物電界効果トランジスタの略である。

【0025】

そして、第1のインバータ回路部101は、複数の第3半導体モジュール2Sによって構成されている。つまり、第1のインバータ回路部101における3相のレグは、それぞ

50

れ一つの第3半導体モジュール2Sによって構成されている。

【0026】

第2のインバータ回路部102も、3相のレグを備える。ただし、各レグにおける上アームと下アームとは、それぞれ複数のスイッチング素子を並列接続してなる。本実施形態においては、2個のスイッチング素子の並列接続体によって、各アームが構成されている。すなわち、各相のレグにおいて、上アームは、2個の上アームスイッチング素子20uの並列接続体にて構成され、下アームは、2個の下アームスイッチング素子20dの並列接続体にて構成されている。そして、これらの並列接続体同士が、直列接続されている。また、上アームの並列接続体が、第1半導体モジュール2Pにおいて一体化され、下アームの並列接続体が、第2半導体モジュール2Nにおいて一体化されている。

10

【0027】

第2のインバータ回路部102は、複数の第1半導体モジュール2Pと複数の第2半導体モジュール2Nとによって構成されている。つまり、第2のインバータ回路部102における3相のレグは、それぞれ一つの第1半導体モジュール2Pと一つの第2半導体モジュール2Nとが直列接続されることによって構成されている。

【0028】

昇圧回路部100は、フィルタコンデンサ532と、リアクトル54と、複数の上アームスイッチング素子20uと、複数の下アームスイッチング素子20dとを有する。フィルタコンデンサ532は、直流電源51に並列接続されている。直流電源51の正極に、リアクトル54の一方の端子が接続されている。リアクトル54の他方の端子が、上アームスイッチング素子20uと下アームスイッチング素子20dとの接続点に接続されている。また、本実施形態においては、昇圧回路部100は、互いに並列接続された複数の上アームスイッチング素子20uと、互いに並列接続された複数の下アームスイッチング素子20dとを有する。

20

【0029】

そして、昇圧回路部100は、複数の第1半導体モジュール2Pと複数の第2半導体モジュール2Nとによって構成されている。昇圧回路部100における上アームは、2つの第1半導体モジュール2Pによって構成され、下アームは、2つの第2半導体モジュール2Nによって構成されている。

【0030】

図2～図4に示すごとく、電力変換装置1は、正極配線を構成する正極バスバー4Pと、負極配線を構成する負極バスバー4Nと、を有する。

30

図5に示すごとく、第1半導体モジュール2Pと第2半導体モジュール2Nと第3半導体モジュール2Sとを含む複数の半導体モジュールは、互いに積層配置されて積層部3を構成している。

【0031】

図2～図4に示すごとく、複数の半導体モジュール2P、2N、2Sのそれぞれは、積層部3の積層方向Xに直交する縦方向Zの一方に、複数のパワー端子21を突出してなる。

図2、図6に示すごとく、正極バスバー4P及び負極バスバー4Nは、縦方向Zから見たとき、パワー端子21との接続部に対して横方向Yの一方側に、互いに対向配置されたバスバー本体部41を配置している。ここで、横方向Yとは、積層方向X及び縦方向Zの双方に直交する方向をいう。なお、図6においては、負極バスバー4N及び後述する出力バスバー4O、リアクトルバスバー4Rを省略してある。

40

【0032】

正極バスバー4P及び負極バスバー4Nは、半導体モジュール2P、2N、2Sとコンデンサ53とを接続する。コンデンサ53は、上述の平滑コンデンサ531及びフィルタコンデンサ532を備える。コンデンサ53は、積層部3に対して、横方向Yの一方側に配されている。正極バスバー4P及び負極バスバー4Nは、パワー端子21に接続される接続部よりも、横方向Yにおける一方側に、バスバー本体部41を有する。本実施形態に

50

おいては、バスバー本体部 4 1 は、横方向 Y における積層部 3 とコンデンサ 5 3 との間に配されている。

【 0 0 3 3 】

図 5 ~ 図 7 に示すごとく、複数のパワー端子 2 1 のうち、出力配線に接続される出力端子 2 1 O が、横方向 Y において最もバスバー本体部 4 1 から遠い側に配置されている。

複数のパワー端子 2 1 のうち、正極バスバー 4 P に接続される正極端子 2 1 P 又は負極バスバー 4 N に接続される負極端子 2 1 N が、横方向 Y において最もバスバー本体部 4 1 に近い側に配置されている。本実施形態においては、正極端子 2 1 P が、横方向 Y において最もバスバー本体部 4 1 に近い側に配置されている。

【 0 0 3 4 】

ここで、第 3 半導体モジュール 2 S における最もバスバー本体部 4 1 に近い側に配されたパワー端子 2 1 を基準端子 2 1 B とする。本実施形態においては、この基準端子 2 1 B となるパワー端子 2 1 は、正極端子 2 1 P である。

【 0 0 3 5 】

第 1 半導体モジュール 2 P の正極端子 2 1 P と、第 2 半導体モジュール 2 N の負極端子 2 1 N とのうち、基準端子 2 1 B と電位の異なるパワー端子 2 1 は、横方向 Y において、基準端子 2 1 B と同じ位置、又はそれよりもバスバー本体部 4 1 から遠い位置に配置されている。

【 0 0 3 6 】

本実施形態においては、上述のように、基準端子 2 1 B が正極端子 2 1 P なので、これと電位が異なるパワー端子 2 1、すなわち第 2 半導体モジュール 2 N の負極端子 2 1 N が、横方向 Y において、基準端子 2 1 B と同じ位置、又はそれよりもバスバー本体部 4 1 から遠い位置に配置されている。

【 0 0 3 7 】

ただし、本実施形態においては、第 1 半導体モジュール 2 P の正極端子 2 1 P も、横方向 Y において、第 2 半導体モジュール 2 N の負極端子 2 1 N と同じ位置に配されている。さらには、本実施形態においては、第 2 半導体モジュール 2 N の負極端子 2 1 N は、基準端子 2 1 B よりも、バスバー本体部 4 1 から遠い位置に配されている。これに伴い、第 1 半導体モジュール 2 P の正極端子 2 1 P も、基準端子 2 1 B よりもバスバー本体部 4 1 から遠い位置に配されている。

【 0 0 3 8 】

図 5 に示すごとく、積層部 3 は、複数の第 1 半導体モジュール 2 P と複数の第 2 半導体モジュール 2 N と複数の第 3 半導体モジュール 2 S とを積層してなる。また、昇圧回路部 1 0 0 を構成する半導体モジュールも、第 1 のインバータ回路部 1 0 1 を構成する半導体モジュールも、第 2 のインバータ回路部 1 0 2 を構成する半導体モジュールも、一直線状に積層されている。なお、図示を省略したが、積層方向 X に隣り合う半導体モジュール同士の間には、冷却管が介在している。冷却管は、半導体モジュール 2 P、2 N、2 S の両主面に配され、両主面から冷却するよう構成されている。

【 0 0 3 9 】

積層部 3 において、第 1 のインバータ回路部 1 0 1 を構成する 3 個の第 3 半導体モジュール 2 S は、互いに連続して積層されている。そして、これらの第 3 半導体モジュール 2 S に対して、積層方向 X における一方に、第 2 のインバータ回路部 1 0 2 を構成する 6 個の半導体モジュール 2 P、2 N が積層されている。これら 6 個の半導体モジュールは、第 1 半導体モジュール 2 P と第 2 半導体モジュール 2 N とである。そして、第 1 半導体モジュール 2 P と第 2 半導体モジュール 2 N とが交互に積層されている。また、第 3 半導体モジュール 2 S に対して積層方向 X の他方には、昇圧回路部 1 0 0 を構成する 4 個の半導体モジュール 2 P、2 N が配置されている。これら 4 個の半導体モジュールについても、第 1 半導体モジュール 2 P と第 2 半導体モジュール 2 N とが交互に積層されている。

【 0 0 4 0 】

昇圧回路部 1 0 0 を構成する半導体モジュール 2 P、2 N は、図 7 に示すごとく、リア

10

20

30

40

50

クトル54との接続配線となるリアクトルバスバー4Rに接続される、中電位端子21Rを有する。つまり、昇圧回路部100における第1半導体モジュール2Pは、パワー端子21として、正極端子21Pと中電位端子21Rとを有する。また、昇圧回路部100における第2半導体モジュール2Nは、パワー端子21として、負極端子21Nと中電位端子21Rとを有する。

【0041】

また、横方向Yにおいて、第1半導体モジュール2Pにおける出力端子21Oと、第2半導体モジュール2Nにおける出力端子21Oとは、第3半導体モジュール2Sにおける出力端子21Oと同じ位置、又はそれよりもバスバー本体部41に近い位置に配置されている。本実施形態においては、第1半導体モジュール2Pにおける出力端子21Oと、第2半導体モジュール2Nにおける出力端子21Oとは、第3半導体モジュール2Sにおける出力端子21Oよりもバスバー本体部41に近い位置に配置されている。

10

【0042】

図7に示すごとく、出力端子21Oには、回転電機521、522への出力配線を構成する出力バスバー4Oが接続される。この出力バスバー4Oは、出力端子21Oに対して、横方向Yにおける、バスバー本体部41と反対側へ延びるように配されている。図8に示すごとく、出力バスバー4Oは、縦方向Zを向く主面を有する基板部451と、基板部451から縦方向Zに立ち上がる一対の立設部452とを有する。図7に示すごとく、基板部451が、横方向Yにおける、バスバー本体部41と反対側へ延びている。立設部452に、出力端子21Oが接続されている。

20

【0043】

また、図7に示すごとく、昇圧回路部100を構成する半導体モジュール2P、2Nにおける中電位端子21Rには、リアクトルバスバー4Rが接続される。リアクトルバスバー4Rも、中電位端子21Rに対して、横方向Yにおける、バスバー本体部41と反対側へ延びるように配されている。また、リアクトルバスバー4Rも、出力バスバー4Oと略同様の形状を有する。すなわち、リアクトルバスバー4Rも、図8に示すごとく、基板部451と一対の立設部452とを有する。立設部452に、中電位端子21Rが接続されている。

【0044】

また、複数の出力バスバー4Oとリアクトルバスバー4Rとは、樹脂部43によって互いに絶縁されつつ一体化されている。そして、樹脂部43には、図示を省略した電流センサが設けてある。電流センサとしては、出力バスバー4Oに流れる電流を検出するものと、リアクトルバスバー4Rに流れる電流を検出するものがある。

30

【0045】

図9に示すごとく、第1半導体モジュール2P及び第2半導体モジュール2Nのそれぞれは、モジュール本体部20と、モジュール本体部20から縦方向Zの一方に突出した2本のパワー端子21とを有する。積層方向Xから見たとき、2本のパワー端子21は、横方向Yにおける中央を通る中心線Cに対して、両側に分かれて配置されている。

【0046】

第1半導体モジュール2Pと第2半導体モジュール2Nとは、互いに同じ構造を有する。そして、同じ構造の半導体モジュールを、互いに、中心線Cを軸に180°反転させた状態にて積層されている。第1半導体モジュール2Pと第2半導体モジュール2Nとは、内部構造についても、外観形状についても、同様の構造を有する。

40

【0047】

つまり、いわゆる品番の同じ半導体モジュールを、第1半導体モジュール2P及び第2半導体モジュール2Nとして用いている。そして、積層部3において、第1半導体モジュール2Pと第2半導体モジュール2Nとを積層するにあたっては、両者を、互いに中心線Cを中心軸として反転させた状態で、積層する。こうすることにより、横方向Yにおいて、出力端子21Oとして利用されるパワー端子21が、同じ側に配されることとなる。

【0048】

50

つまり、第1半導体モジュール2P及び第2半導体モジュール2Nは、いずれも、スイッチング素子を並列接続したものである。そして、一方のパワー端子21が、スイッチング素子のコレクタにつながっており、他方のパワー端子21が、スイッチング素子のエミッタにつながっている。

【0049】

それゆえ、同じ構造の2つの半導体モジュールを同じ向きで積層配置した場合、コレクタにつながるパワー端子21とエミッタにつながるパワー端子21とが、横方向Yにおける同じ側に配置される。一方、第1半導体モジュール2Pの出力端子21Oは、上アームスイッチング素子20uのエミッタにつながるパワー端子21とする必要がある。第2半導体モジュール2Nの出力端子21Oは、下アームスイッチング素子20dのコレクタにつな

10

【0050】

そこで、同じ構造の2つの半導体モジュールについて、一方の半導体モジュールを、中心線Cを軸に反転させた姿勢にて他方の半導体モジュールに対向配置させる。これにより、エミッタに接続されたパワー端子21とコレクタに接続されたパワー端子21とを横方向Yにおける同じ側に配置される。つまり、第1半導体モジュール2Pの出力端子21Oと第2半導体モジュール2Nの出力端子21Oとが、横方向Yにおける同じ側に配置される。

20

【0051】

このような配置は、昇圧回路部100においても、同様に行われている。つまり、中電位端子21Rが、横方向Yにおける同じ側に配されるように、第1半導体モジュール2Pと第2半導体モジュール2Nとが積層されている。すなわち、同じ構造の半導体モジュールにて、第1半導体モジュール2Pと第2半導体モジュール2Nとを構成するにあたり、一方を他方に対して、中心線Cを軸に反転させて、積層している。

【0052】

上記の第2のインバータ回路部102を構成する半導体モジュールと同様に、第1半導体モジュール2Pにおけるエミッタにつながるパワー端子21と、第2半導体モジュール2Nにおけるコレクタにつながるパワー端子21とが、それぞれ中電位端子21Rとなる。それゆえ、上記のような反転させた積層の仕方をするにより、中電位端子21Rを、横方向Yにおける同じ側に配置することができる。

30

【0053】

また、第1半導体モジュール2P及び第2半導体モジュール2Nは、それぞれ中心線Cを対称軸として線対称となる位置に、2つのパワー端子21を設けている。また、第1半導体モジュール2P及び第2半導体モジュール2Nは、パワー端子21の突出側と反対側へ複数の制御端子22を突出形成してなる。本実施形態において、第1半導体モジュール2P及び第2半導体モジュール2Nは、それぞれ、制御端子22も含めて、中心線Cを対称軸とした線対称の形状を有する。

40

【0054】

図5に示すごとく、第1半導体モジュール2Pの正極端子21Pと、第2半導体モジュール2Nの負極端子21Nとは、互いに積層方向Xに対向配置されている。つまり、積層方向Xから見たとき、これらの正極端子21Pと負極端子21Nとが重なっている。特に、本実施形態においては、縦方向Zから見たとき、第1半導体モジュール2Pの正極端子21Pと第2半導体モジュール2Nの負極端子21Nとが、積層方向Xに沿って一直線状に配列されている。

【0055】

第1半導体モジュール2P及び第2半導体モジュール2Nの出力端子21Oは、互いに積層方向Xに対向配置されている。つまり、積層方向Xから見たとき、これらの出力端子

50

210が重なっている。特に、本実施形態においては、縦方向Zから見たとき、第1半導体モジュール2P及び第2半導体モジュール2Nの出力端子210が、積層方向Xに沿って一直線状に配列されている。

【0056】

また、昇圧回路部100を構成する第1半導体モジュール2P及び第2半導体モジュール2Nの中電位端子21Rも、互いに積層方向Xに対向配置されている。また、本実施形態においては、第2のインバータ回路部102を構成する半導体モジュール2P、2Nにおける出力端子210と、昇圧回路部100を構成する半導体モジュール2P、2Nにおける中電位端子21Rとは、積層方向Xに沿って一直線状に配列されている。

【0057】

また、昇圧回路部100を構成する半導体モジュール2P、2Nと、第2のインバータ回路部102を構成する半導体モジュール2P、2Nとの間において、これらの正極端子21Pと負極端子21Nとが、積層方向Xに沿って一直線状に配列されている。

なお、本実施形態においては、第1のインバータ回路部101を構成する第3半導体モジュール2Sのパワー端子21は、昇圧回路部100におけるパワー端子21に対しても、第2のインバータ回路部102におけるパワー端子21に対しても、横方向Yにおける位置が揃っていない。

【0058】

図10、図11に示すごとく、電力変換装置1は、スイッチング回路部を駆動する駆動回路を備えた回路基板11を有する。第1半導体モジュール2P、第2半導体モジュール2N、及び第3半導体モジュール2Sは、それぞれ、回路基板11と反対側にパワー端子21を突出してなる。すなわち、回路基板11は、積層部3に対して、縦方向Zにおける、パワー端子21の突出側と反対側に配置されている。そして、回路基板11の主面が、積層部3に、縦方向Zから対向している。

【0059】

図9～図11に示すごとく、半導体モジュール2P、2N、2Sは、モジュール本体部20から、複数の制御端子22を突出してなる。制御端子22は、Z方向における、パワー端子21と反対側に突出している。これらの制御端子22が、回路基板11に接続されている。制御端子22のうちの一部は、半導体モジュールにおけるスイッチング素子20u、20dのゲートに電氣的に接続されている。

【0060】

次に、本実施形態の作用効果につき説明する。

上記電力変換装置1は、第1半導体モジュール2Pと、第2半導体モジュール2Nと、第3半導体モジュール2Sとを有する。これにより、電力変換装置1における低損失、小型化、低コスト化を実現しやすい。

【0061】

まず、第1半導体モジュール2P、第2半導体モジュール2N、第3半導体モジュール2Sは、それぞれ複数のスイッチング素子を集約して内蔵している。そのため、電力変換装置1の小型化、低コスト化を実現しやすい。

【0062】

また、電力変換装置1において、流れる電流量が比較的大きいアームには、第1半導体モジュール2P又は第2半導体モジュール2Nを用いることで、大電流に備えることができる。それとともに、第1半導体モジュール2P及び第2半導体モジュール2Nは、それぞれ、並列接続された複数のスイッチング素子を内蔵している。そのため、各半導体モジュール2P、2N内において並列接続されたスイッチング素子の間の接続配線を短くすることができる。その結果、この接続配線におけるインダクタンスを低減することができる。これにより、スイッチング損失を低減することができる。なお、この点については、後述する比較形態を参照されたい。

【0063】

また、流れる電流量が比較的小さいアームには、第3半導体モジュール2Sを用いるこ

10

20

30

40

50

とで、電力変換装置 1 における半導体モジュールの数を少なくすることができる。その結果、電力変換装置 1 の小型化、低コスト化を実現することができる。

【 0 0 6 4 】

このように、電力変換装置 1 は、第 1 半導体モジュール 2 P と第 2 半導体モジュール 2 N と第 3 半導体モジュール 2 S とを有することにより、低損失、小型化、低コスト化を実現しやすくなる。

【 0 0 6 5 】

第 1 半導体モジュール 2 P の負極端子 2 1 N は、基準端子 2 1 B である第 3 半導体モジュール 2 S の正極端子 2 1 P よりも、バスバー本体部 4 1 から遠い位置に配置されている。すなわち、第 1 半導体モジュール 2 P の正極端子 2 1 P と、第 2 半導体モジュール 2 N の負極端子 2 1 N とのうち、基準端子 2 1 B と電位の異なるパワー端子 2 1 は、横方向 Y において、基準端子 2 1 B と同じ位置、又はそれよりもバスバー本体部 4 1 から遠い位置に配置されているということとなる。これにより、バスバー 4 を介した同電位の複数のパワー端子 2 1 の間の電流経路の距離を短くすることができる。

10

【 0 0 6 6 】

つまり、例えば、図 1 2 に示すごとく、基準端子 2 1 B と電位の異なるパワー端子 2 1 (例えば負極端子 2 1 N) が、横方向 Y において、基準端子 2 1 B よりもバスバー本体部 4 1 に近い場合を想定する。この場合、当該パワー端子 2 1 (ここでは負極端子 2 1 N) を避けるように基準端子 2 1 B と同電位のバスバー (ここでは正極バスバー 4 P) を形成したとき、同電位のパワー端子 2 1 (ここでは正極端子 2 1 P) の間の電流経路が長くなりやすい。これに対して、図 7 に示す本実施形態のようなパワー端子 2 1 の配置とすることで、バスバー (本実施形態においては、正極バスバー 4 P) を介したパワー端子 2 1 (本実施形態においては、正極端子 2 1 P) 間の電流経路の距離が長くなることを防ぐことができる。

20

【 0 0 6 7 】

本実施形態においては、上述のように、第 1 半導体モジュール 2 P の負極端子 2 1 N が、基準端子 2 1 B である第 3 半導体モジュール 2 S の正極端子 2 1 P よりも、バスバー本体部 4 1 から遠い位置に配置されている。これにより、正極バスバー 4 P を介した正極端子 2 1 P の間の電流経路の距離を、一層短くすることができる。

【 0 0 6 8 】

また、横方向 Y において、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N における出力端子 2 1 O は、第 3 半導体モジュール 2 S における出力端子 2 1 O と同じ位置、又はそれよりもバスバー本体部 4 1 に近い位置に配置されている。それゆえ、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N に接続される出力バスバー 4 O の全体を、積層部 3 における横方向 Y の中央側に近付けやすくなる。その結果、横方向 Y における電力変換装置 1 の小型化を実現しやすい。

30

【 0 0 6 9 】

すなわち、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N における出力端子 2 1 O が、第 3 半導体モジュール 2 S における出力端子 2 1 O よりもバスバー本体部 4 1 から遠い位置に配置されている場合を想定する。この場合、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N に接続される出力バスバー 4 O の全体が、第 3 半導体モジュール 2 S に接続される出力バスバー 4 O よりも、積層部 3 の中央から遠い位置に配されるおそれがある。そうすると、横方向 Y における電力変換装置 1 の体格が大きくなるおそれがある。これに対して、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N における出力端子 2 1 O の配置を本実施形態のようにすることにより、電力変換装置 1 の小型化を図りやすい。

40

【 0 0 7 0 】

特に、本実施形態においては、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N における出力端子 2 1 O は、第 3 半導体モジュール 2 S における出力端子 2 1 O よりもバスバー本体部 4 1 に近い位置に配置されている。それゆえ、横方向 Y における電力変換

50

装置 1 の小型化を一層図りやすい。すなわち、この場合には、例えば、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N における出力端子 2 1 O の寸法公差等を考慮しても、これらに接続される出力バスバー 4 O が横方向 Y において積層部 3 の中央から遠ざかりにくい。その結果、上記寸法公差等を考慮しても、電力変換装置 1 の小型化を図りやすい。

【 0 0 7 1 】

第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N は、積層方向 X から見たとき、2 本のパワー端子 2 1 が中心線 C に対して、両側に分かれて配置されている。これにより、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N の質量バランスを、横方向 Y において取りやすい。それゆえ、積層部 3 の耐振動性を向上させやすい。

10

【 0 0 7 2 】

第 1 半導体モジュール 2 P と第 2 半導体モジュール 2 N とは、互いに同じ構造を有する。そして、同じ構造の半導体モジュールを、互いに、中心線 C を軸に反転させた状態にて積層されている。これにより、電力変換装置 1 の低コスト化を図ることができる。すなわち、第 1 半導体モジュール 2 P と第 2 半導体モジュール 2 N とを、異なる構造の半導体モジュールにて構成する場合に比べ、コスト低減を図ることができる。また、同じ構造の半導体モジュールを互いに反転させて、第 1 半導体モジュール 2 P と第 2 半導体モジュール 2 N とすることで、上述のように、出力端子 2 1 O 同士を近接配置することができる。同様に、正極端子 2 1 P と負極端子 2 1 N とを、横方向 Y における同じ側に配することができる。その結果、正極バスバー 4 P、負極バスバー 4 N、及び出力バスバー 4 O と、半導体モジュール 2 P、2 N、2 S との接続構造を簡素化することができる。

20

【 0 0 7 3 】

第 1 半導体モジュール 2 P の正極端子 2 1 P と、第 2 半導体モジュール 2 N の負極端子 2 1 N とは、互いに積層方向 X に対向配置されている。これにより、互に対向配置された正極端子 2 1 P と負極端子 2 1 N との間においてインダクタンスを低減することができる。その結果、スイッチング回路部のインダクタンスの低減を図ることができる。

【 0 0 7 4 】

第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N の出力端子 2 1 O は、互いに積層方向 X に対向配置されている。これにより、互に対向配置された一対の出力端子 2 1 O の間においてインダクタンスを低減することができる。その結果、スイッチング回路部のインダクタンスの低減を図ることができる。

30

【 0 0 7 5 】

第 1 半導体モジュール 2 P、第 2 半導体モジュール 2 N、及び第 3 半導体モジュール 2 S は、それぞれ、回路基板 1 1 と反対側にパワー端子 2 1 を突出してなる。すなわち、回路基板 1 1 は、積層部 3 に対して、縦方向 Z における、パワー端子 2 1 の突出側と反対側に配置されている。これにより、パワー端子 2 1 及びこれに接続されるバスバーに流れる電流によるノイズの影響が、回路基板 1 1 に影響することを抑制することができる。

【 0 0 7 6 】

特に、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N の出力端子 2 1 O に接続される出力バスバー 4 O に流れる電流 i の経路は、図 1 3 に示すごとく、横方向 Y に沿う向きのみならず、積層方向 X に沿う向きにも存在する。それゆえ、仮に、出力バスバー 4 O と同じ側に、回路基板 1 1 が配されていると、回路基板 1 1 における配線の向きを工夫しても、ノイズの影響を防ぐことが困難である。それゆえ、回路基板 1 1 を、積層部 3 を挟んで、縦方向 Z の反対側に配することで、回路基板 1 1 へのノイズの影響を効果的に抑制することができる。

40

【 0 0 7 7 】

以上のごとく、本実施形態によれば、低損失、小型化、低コスト化を容易にすることができる電力変換装置を提供することができる。

【 0 0 7 8 】

(実施形態 2)

50

本実施形態は、図14に示すごとく、横方向Yにおける両端に配された2つのパワー端子21を、複数の半導体モジュール2P、2N、2Sにおいて、横方向Yにおける同じ位置に配置した、電力変換装置1の形態である。

【0079】

すなわち、図14に示すごとく、第1半導体モジュール2Pの正極端子21Pと、第2半導体モジュール2Nの負極端子21Nとを、基準端子21Bである第3半導体モジュール2Sの正極端子21Pと、横方向Yにおける同じ位置に配置している。そして、これら第1半導体モジュール2Pの正極端子21Pと、第2半導体モジュール2Nの負極端子21Nと、第3半導体モジュール2Sの正極端子21Pとが、積層方向Xに沿って一直線状に並んでいる。

10

【0080】

また、第1半導体モジュール2Pの出力端子21Oと、第2半導体モジュール2Nの出力端子21Oとを、第3半導体モジュール2Sの出力端子21Oと、横方向Yにおける同じ位置に配置している。そして、これら第1半導体モジュール2Pの出力端子21Oと、第2半導体モジュール2Nの出力端子21Oと、第3半導体モジュール2Sの出力端子21Oとが、積層方向Xに沿って一直線状に並んでいる。

【0081】

また、複数の半導体モジュールは、複数のパワー端子21における横方向Yの端縁のうち、少なくとも、互いに反対側を向く2つの端縁(211、212、215、216)が、積層方向Xに重なるように配置されている。

20

【0082】

特に、本実施形態においては、第1半導体モジュール2Pの正極端子21Pと、第2半導体モジュール2Nの負極端子21Nと、第3半導体モジュール2Sの正極端子21Pとが、それぞれの横方向Yにおける両側の端縁211、212において、積層方向Xに重なるように配置されている。さらに、第1半導体モジュール2Pの出力端子21Oと、第2半導体モジュール2Nの出力端子21Oと、第3半導体モジュール2Sの出力端子21Oとが、それぞれの横方向Yにおける両側の端縁215、216において、積層方向Xに重なるように配置されている。

【0083】

その他の構成は、実施形態1と同様である。なお、実施形態2以降において用いた符号のうち、既出の実施形態において用いた符号と同一のものは、特に示さない限り、既出の実施形態におけるものと同様の構成要素等を表す。

30

【0084】

本実施形態においては、第1半導体モジュール2Pの正極端子21Pと第2半導体モジュール2Nの負極端子21Nとの双方が、横方向Yにおいて、基準端子21Bと同じ位置に配置されている。したがって、第1半導体モジュール2Pの正極端子21Pと、第2半導体モジュール2Nの負極端子21Nとのうち、基準端子21Bと電位の異なるパワー端子21は、横方向Yにおいて、基準端子21Bと同じ位置に配置されていることとなる。それゆえ、上記実施形態1にて説明したように、同電位のパワー端子21の間の電流経路の距離を短くしやすい。

40

【0085】

また、本実施形態においては、横方向Yにおいて、第1半導体モジュール2P及び第2半導体モジュール2Nにおける出力端子21Oが、第3半導体モジュール2Sにおける出力端子21Oと同じ位置に配置されている。それゆえ、上記実施形態1において説明したように、電力変換装置1の小型化を図りやすい。

【0086】

また、複数の半導体モジュールは、複数のパワー端子21における横方向Yの端縁のうち、少なくとも、互いに反対側を向く2つの端縁211、212、215、216が、積層方向Xに重なるように配置されている。それゆえ、積層部3に複数の半導体モジュールを組み付ける際、横方向Yにおける位置決めを正確に行いやすい。すなわち、積層部3に

50

半導体モジュールを組み付けるにあたっては、図15に示すごとく、位置決め治具6を用いる。

【0087】

つまり、図15に示すごとく、位置決め治具6は、電力変換装置1のケースを縦方向Zにおいて支承するケース支承部61と、半導体モジュールを縦方向Zから支承するモジュール支承部62と、半導体モジュールを横方向Yに位置決めする位置決め部63とを有する。図15に示す位置決め治具6においては、一部のモジュール支承部62と一部の位置決め部63とが、共通している。位置決め部63は、図16に示すごとく、積層方向Xに延びるように直線状に形成されている。

【0088】

この位置決め治具6に、ケース12と複数の半導体モジュール2P、2N、2Sとを、冷却器13等と共に配置する。このとき、複数の半導体モジュール2P、2N、2Sにおけるパワー端子21の端縁211、212を、位置決め部63に、横方向Yから当接させる。すなわち、一对の位置決め部63の間に、パワー端子21を挿入すると共に、その一对の端縁211、212を、横方向Yに当接させる。これにより、この端縁211、212を基準に、位置決め治具6に対して複数の半導体モジュール2P、2N、2Sが、横方向Yに位置決めされる。位置決め部63は、積層方向Xに一直線状に形成されているため、複数の半導体モジュール2P、2N、2Sのパワー端子21も、積層方向Xに一直線状に配列される。

【0089】

なお、位置決め部63に当接させるパワー端子21の一对の端縁は、互いに横方向Yの反対側を向くものであればよい。すなわち、位置決め用の一对の端縁としては、出力端子210の一对の端縁215、216を用いてもよいし、横方向Yの両端のパワー端子21の外側の端縁211、216を用いてもよい。或いは、一对の端縁として、横方向Yの両端のパワー端子21の内側の端縁212、215を用いてもよい。もちろん、それに対応して、位置決め部63の位置を変えることとなる。

【0090】

上記のように、複数の半導体モジュール2P、2N、2Sの横方向Yにおける位置決めを容易に行うことができる。また、複数の半導体モジュールのパワー端子21が積層方向Xに一直線状に並ぶことで、パワー端子21とバスバーとの接続作業を容易に行うことができる。例えば、これらの接続を、溶接によって行う場合等において、その作業を容易に行うことができる。その結果、電力変換装置1の生産性を向上させることができる。

その他、実施形態1と同様の作用効果を有する。

【0091】

(実施形態3)

本実施形態においては、図17に示すごとく、横方向Yにおけるパワー端子21の配列及び幅のバリエーションを示す。

本実施形態においても、複数の半導体モジュール2P、2N、2Sが、複数のパワー端子21における横方向Yの端縁のうち、少なくとも、互いに反対側を向く2つの端縁が積層方向Xに重なるように、配置される。図17に示した一点鎖線は、当該一点鎖線に沿った端縁が、複数の半導体モジュール2P、2N、2Sの間において、積層方向Xに重なることを意味する。以降の同種の図面においても同様である。

【0092】

図17に示すごとく、第1半導体モジュール2P、第2半導体モジュール2N、第3半導体モジュール2Sのいずれもが、3つのパワー端子21を有する。そして、3つのパワー端子21の横方向Yの位置及び幅が、積層部3を構成する複数の半導体モジュール2P、2N、2Sの何れにおいても同じである。それゆえ、3つのパワー端子21における横方向Yの端縁は、すべて、複数の半導体モジュール2P、2N、2Sの間で重なる。したがって、これらの端縁のうち、互いに反対側を向く2つの端縁において、複数の半導体モジュールの横方向Yにおける位置決めを行うことができる。

【 0 0 9 3 】

例えば、実施形態 2 の図 1 5、図 1 6 にて示した位置決め治具 6 のように、各半導体モジュールにおける一つのパワー端子 2 1 の一对の端縁 2 1 1、2 1 2 において、位置決めを行うことができる。他の端縁 2 1 3 ~ 2 1 6 を適宜用いて位置決めを行うこともできる。

【 0 0 9 4 】

なお、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N における 3 本のパワー端子 2 1 は、いずれか 1 本又は 2 本がコレクタに接続されており、残りのパワー端子 2 1 がエミッタに接続されたものとする事ができる。また、3 本のパワー端子 2 1 のうち、横方向 Y における両側に配されたパワー端子 2 1 が、同電位のパワー端子 2 1 となる。それゆえ、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N における 3 本のパワー端子 2 1 のうち、出力端子 2 1 O となるパワー端子 2 1 は、横方向 Y における両端の 2 本か、中央の 1 本かのいずれかとなる。

10

その他は、実施形態 2 と同様の構成および作用効果を有する。

【 0 0 9 5 】

(実施形態 4)

本実施形態は、図 1 8、図 1 9 に示すごとく、横方向 Y における両端の 2 つのパワー端子 2 1 における、外側の端縁 2 1 1、2 1 6 を、複数の半導体モジュール 2 P、2 N、2 S の間で揃えた形態である。

【 0 0 9 6 】

つまり、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N については、2 つのパワー端子 2 1 における横方向 Y の外側を向く一对の端縁 2 1 1、2 1 6 を、位置決め用の端縁とする。また、第 3 半導体モジュール 2 S については、3 つのパワー端子 2 1 のうち、横方向 Y における両端のパワー端子 2 1 における外側を向く一对の端縁 2 1 1、2 1 6 を、位置決め用の端縁とする。

20

【 0 0 9 7 】

これにより、図 1 9 に示すごとく、これらの端縁 2 1 1、2 1 6 を、位置決め治具 6 の一对の位置決め部 6 3 にそれぞれ当接させることで、複数の半導体モジュールの横方向 Y における位置決めを行うことができる。

また、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N におけるパワー端子 2 1 は、横方向 Y の幅が第 3 半導体モジュール 2 S におけるパワー端子 2 1 よりも大きい。これにより、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N のパワー端子 2 1 におけるインダクタンスをより低減することができる。

30

その他は、実施形態 2 と同様の構成および作用効果を有する。

【 0 0 9 8 】

(実施形態 5)

本実施形態は、図 2 0 に示すごとく、横方向 Y における一端のパワー端子 2 1 における、2 つの端縁 2 1 1、2 1 2 を、複数の半導体モジュール 2 P、2 N、2 S の間で揃えた形態である。

すなわち、例えば、第 1 半導体モジュール 2 P の正極端子 2 1 P と、第 2 半導体モジュール 2 N の負極端子 2 1 N と、第 3 半導体モジュール 2 S の正極端子 2 1 P とを、横方向 Y の同じ位置に設けると共に、その幅を同じにしている。

40

【 0 0 9 9 】

これにより、図 2 1 に示すごとく、各半導体モジュールの一つのパワー端子 2 1 の一对の端縁 2 1 1、2 1 2 を、一对の位置決め部 6 3 にて挟持するように、位置決めすることができる。

【 0 1 0 0 】

また、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N における出力端子 2 1 O 又は中電位端子 2 1 R となるパワー端子 2 1 は、横方向 Y の幅を大きくしてある。

【 0 1 0 1 】

50

また、図 2 2 に示すごとく、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N における出力端子 2 1 O 又は中電位端子 2 1 R となるパワー端子 2 1 を、横方向 Y における同じ位置に、同じ幅にて形成した構成とすることもできる。この場合、出力端子 2 1 O 又は中電位端子 2 1 R の一对の端縁 2 1 5、2 1 6 を、位置決め用の端縁とすることができる。

【 0 1 0 2 】

また、第 1 半導体モジュール 2 P における正極端子 2 1 P 及び第 2 半導体モジュール 2 N における負極端子 2 1 N について、横方向 Y の幅を大きくしてある。この図 2 2 に示す構成は、図 2 0 に示した構成と、横方向 Y において反転させた態様である。

その他は、実施形態 2 と同様の構成および作用効果を有する。

10

【 0 1 0 3 】

(実施形態 6)

本実施形態は、図 2 3 に示すごとく、第 3 半導体モジュール 2 S における隣り合う 2 本のパワー端子 2 1 の、互いに反対側を向く端縁 2 1 1、2 1 4 を、位置決め用の端縁とした形態である。

これに伴い、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N においては、2 本のパワー端子 2 1 の互いに反対側を向く端縁 2 1 1、2 1 4 を、位置決め用の端縁とする。

【 0 1 0 4 】

例えば、図 2 3 に示すごとく、第 3 半導体モジュール 2 S の正極端子 2 1 P と負極端子 2 1 N とにおける、互いに反対側を向く端縁 2 1 1、2 1 4 を、位置決め用の端縁とする。また、第 1 半導体モジュール 2 P については、正極端子 2 1 P と出力端子 2 1 O とにおける、互いに横方向 Y の外側を向く端縁 2 1 1、2 1 4 を、位置決め用の端縁とする。さらに、第 2 半導体モジュール 2 N については、負極端子 2 1 N と出力端子 2 1 O とにおける、互いに横方向 Y の外側を向く端縁 2 1 1、2 1 4 を、位置決め用の端縁とする。

20

【 0 1 0 5 】

これにより、図 2 4 に示すごとく、2 本のパワー端子 2 1 を、位置決め治具 6 の一对の位置決め部 6 3 によって、横方向 Y から挟持させるような状態で、位置決めを行うことができる。

【 0 1 0 6 】

また、図 2 5 に示すごとく、第 3 半導体モジュール 2 S における、負極端子 2 1 N の一つの端縁 2 1 3 と出力端子 2 1 O における一つの端縁 2 1 6 とを、位置決め用の端縁とすることもできる。すなわち、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N における 2 本のパワー端子 2 1 を、横方向 Y において、それぞれ第 3 半導体モジュール 2 S の負極端子 2 1 N 及び出力端子 2 1 O と同じ位置に、形成することもできる。

30

【 0 1 0 7 】

そして、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N における 2 本のパワー端子 2 1 の互いに横方向 Y の外側を向く端縁 2 1 3、2 1 6 を、第 3 半導体モジュール 2 S の負極端子 2 1 N の端縁 2 1 3、及び出力端子 2 1 O の端縁 2 1 6 と同じ位置に配置する。この場合、位置決め治具 6 は、図 2 4 に示すものに対して、左右対称の形とすることができる。

40

その他は、実施形態 2 と同様の構成および作用効果を有する。

【 0 1 0 8 】

(実施形態 7)

本実施形態は、図 2 6 に示すごとく、隣り合う 2 つのパワー端子 2 1 における互いに横方向 Y に対向する端縁を、位置決め用の端縁とした形態である。

すなわち、第 3 半導体モジュール 2 S の負極端子 2 1 N の端縁 2 1 4 と、出力端子 2 1 O の端縁 2 1 5 とを、位置決め用の端縁としている。また、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N における 2 つのパワー端子 2 1 における互に対向する端縁 2 1 4、2 1 5 を、位置決め用の端縁としている。

50

【0109】

すなわち、第1半導体モジュール2Pにおいては、正極端子21Pの端縁214と、これに横方向Yに対向する出力端子21Oの端縁215とが、位置決め用の端縁となる。また、第2半導体モジュール2Nにおいては、負極端子21Nの端縁214と、これに横方向Yに対向する出力端子21Oの端縁215とが、位置決め用の端縁となる。また、第3半導体モジュール2Sにおいては、負極端子21Nの端縁214と、これに横方向Yに対向する出力端子21Oの端縁215とが、位置決め用の端縁となる。

【0110】

第1半導体モジュール2P及び第2半導体モジュール2Nにおける2つのパワー端子21の間隙A2の横方向Yの幅及び位置を、第3半導体モジュール2Sの負極端子21Nと出力端子21Oとの間隙A1の横方向Y幅及び位置に、揃えている。

10

【0111】

本形態の場合、図27に示すごとく、位置決め治具6の位置決め部63を、上記の2つのパワー端子21の間隙A1、A2に嵌入するようにして、複数の半導体モジュールを並べて、横方向Yの位置決めを行うこととなる。

なお、図26に示す形態においては、第1半導体モジュール2P及び第2半導体モジュール2Nにおける正極端子21P又は負極端子21Nの幅を大きくしている。

【0112】

また、図28に示すごとく、第3半導体モジュール2Sの正極端子21Pと負極端子21Nとの間隙A1に面するパワー端子21の端縁212、213を、位置決め用の端縁とすることもできる。この場合、第1半導体モジュール2Pにおける正極端子21P及び第2半導体モジュール2Nの負極端子21Nを、横方向Yにおいて、第3半導体モジュール2Sの正極端子21Pと同じ位置に配置することとなる。そして、第1半導体モジュール2Pの正極端子21P又は第2半導体モジュール2Nの負極端子21Nと、出力端子21O又は中電位端子21Rとの間隙A2を、横方向Yにおいて、第3半導体モジュール2Sの正極端子21Pと負極端子21Nとの間隙A1と同じ位置に同じ幅にて形成することとなる。

20

【0113】

この場合、位置決め治具6は、図27に示すものに対して、左右対称の形とすることができる。

30

その他は、実施形態2と同様の構成および作用効果を有する。

【0114】

(実施形態8)

本実施形態は、図29、図30に示すごとく、第2半導体モジュール2Nにおける負極端子21Nのみを、基準端子21Bである第3半導体モジュール2Sの正極端子21Pよりも、バスバー本体部41から遠い位置に設けたものである。

なお、図29においては、バスバー本体部41の図示は省略してあるが、図30に示すごとく、積層部3における、出力端子21Oが配された側と反対側に、バスバー本体部41が配されている。

【0115】

本実施形態においては、第1半導体モジュール2Pにおける正極端子21Pの位置は、横方向Yにおいて、第3半導体モジュール2Sの正極端子21Pと同じ位置に設けてある。

40

【0116】

本実施形態においては、正極バスバー4Pを、図30に示すように、配置することができる。つまり、第1半導体モジュール2Pの正極端子21Pを、第3半導体モジュール2Sの正極端子21Pと同じ位置に設けてある分、正極バスバー4Pにおける積層部3の中央側の端縁の凹凸形状を小さくすることができる。これにより、正極バスバー4Pを介した正極端子21P同士の電流経路の距離を、より短くすることができる。

その他は、実施形態1と同様の構成および作用効果を有する。

50

【0117】

(実施形態9)

本実施形態においては、図31に示すごとく、第1半導体モジュール2Pの正極端子21P及び第2半導体モジュール2Nの負極端子21Nを、基準端子21Bである第3半導体モジュール2Sの正極端子21Pと、横方向Yにおける同じ位置に設けた形態である。

【0118】

一方、第1半導体モジュール2P及び第2半導体モジュール2Nにおける出力端子21O及び中電位端子21Rは、第3半導体モジュール2Sの出力端子21Oよりも、バスバー本体部41側にある。それゆえ、第1半導体モジュール2P及び第2半導体モジュール2Nに接続される出力バスバー4Oが積層部3に対して、横方向Yの外側に広がりすぎることを抑制することができる。この点は、実施形態1と同様である。

10

その他、実施形態1と同様の構成および作用効果を有する。

【0119】

(実施形態10)

本実施形態においては、図32に示すごとく、昇圧回路部100における中電位端子21Rを、横方向Yにおいて、第2のインバータ回路部102における出力端子21Oとは異なる位置に設けた形態である。

本実施形態においては、第1半導体モジュール2P及び第2半導体モジュール2Nの出力端子21Oを、横方向Yにおいて、第3半導体モジュール2Sの出力端子21Oよりも、バスバー本体部41に近い側に配置している。一方、昇圧回路部100における中電位端子21Rを、横方向Yにおいて、第3半導体モジュール2Sの出力端子21Oと略同等の位置に配している。

20

その他、実施形態1と同様の構成および作用効果を有する。

【0120】

(比較形態)

本比較形態は、図33に示すごとく、スイッチング回路部のすべてを、第3半導体モジュール2Sにて構成した電力変換装置9の形態である。

つまり、第1のインバータ回路部901のみならず、第2のインバータ回路部902及び昇圧回路部900も、それぞれ複数の第3半導体モジュール2Sにて構成してある。さらに、第2のインバータ回路部902及び昇圧回路部900においては、第3半導体モジュール2Sを並列接続して、一つのレグを構成している。

30

【0121】

この場合には、複数の第3半導体モジュール2Sの間の接続配線におけるインダクタンスが生じやすい。図34には、互いに並列接続された2つの第3半導体モジュール2Sの下アーム部分における、配線インダクタンスを記入した等価回路図を示す。同図に示すように、2つの第3半導体モジュール2Sにおける下アームスイッチング素子20dのエミッタ同士が、各第3半導体モジュール2Sの負極端子21Nにおいて互いに接続される。そして、この接続配線90におけるインダクタンスが大きくなりやすい。

【0122】

ここで、並列接続された2つのスイッチング素子20dの特性公差に起因して、これらに流れる電流にバラツキが生じることもある。そうすると、この電流バラツキと接続配線90におけるインダクタンスとに起因して、各スイッチング素子20dにおけるゲート-エミッタ間電圧が高くなりすぎたり、低くなりすぎたりすることがある。これを防ぐためにスイッチング速度を遅くする必要が生じる。そうすると、スイッチング素子20dにおける損失が大きくなる。その結果、スイッチング素子20dの大型化や高コスト化を招くことになる。なお、上記のような現象は、上アームにおいても生じる。

40

その結果、電力変換装置9の低損失、小型化、低コスト化を図ることが困難となる。

【0123】

これに対して、実施形態1等に示す電力変換装置1においては、第1半導体モジュール2P及び第2半導体モジュール2Nを適宜利用することで、上記の課題を解決している。

50

つまり、互いに並列接続されるスイッチング素子を一体化した半導体モジュール 2 P、2 Nを用いることで、並列接続されたスイッチング素子の間の配線インダクタンスを大幅に低減することができる。それゆえ、電力変換装置 1 の低損失、小型化、低コスト化を実現しやすい。

【0124】

本発明は上記各実施形態に限定されるものではなく、その要旨を逸脱しない範囲において種々の実施形態に適用することが可能である。

【0125】

上記各実施形態においては、昇圧回路部 100 を設けた形態を示したが、昇圧回路部 100 を持たない電力変換装置とすることもできる。また、昇圧回路部 100 を設ける場合において、昇圧回路部 100 を、第 3 半導体モジュール 2 S にて構成することもできる。この場合、昇圧回路部 100 は、一つの第 3 半導体モジュール 2 S にて構成してもよいし、複数の第 3 半導体モジュール 2 S を並列接続して用いることもできる。

10

【0126】

また、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N は、異なる種類の半導体素子を並列接続したものとすることもできる。例えば、一つの半導体モジュールに、SiC-MOSFET と Si-IGBT とを並列接続してもよい。SiC-MOSFET は、SiC (すなわち、炭化シリコン) によって形成される MOSFET である。また、Si-IGBT は、Si (すなわち、シリコン) によって形成される IGBT である。さらには、スイッチング素子として、Si-RCIGBT を用いることもできる。RCIGBT は、還流ダイオードを IGBT と一体化した半導体素子である。

20

【0127】

また、第 1 半導体モジュール 2 P 及び第 2 半導体モジュール 2 N は、2 個のスイッチング素子を並列接続したものに限らず、3 個以上のスイッチング素子を並列接続したものとしてもよい。

【0128】

また、例えば、第 3 半導体モジュールにおけるパワー端子の並びについては、特に限定されるものではない。例えば、正極端子を横方向における中央に配置することもできる。

【符号の説明】

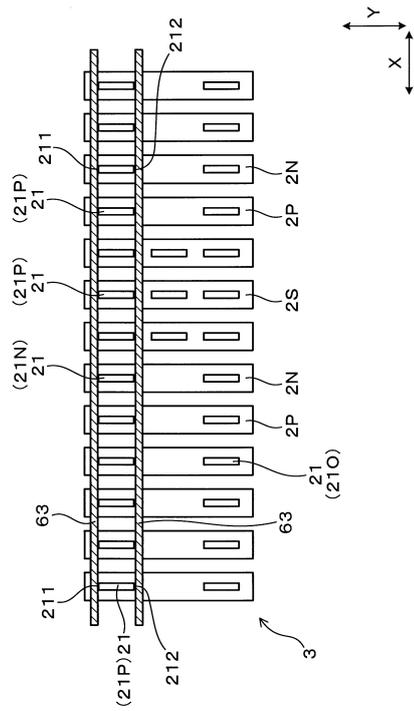
【0129】

- 1 電力変換装置
- 2 P 第 1 半導体モジュール
- 2 N 第 2 半導体モジュール
- 2 S 第 3 半導体モジュール
- 20 u 上アームスイッチング素子
- 20 d 下アームスイッチング素子
- 21 パワー端子

30

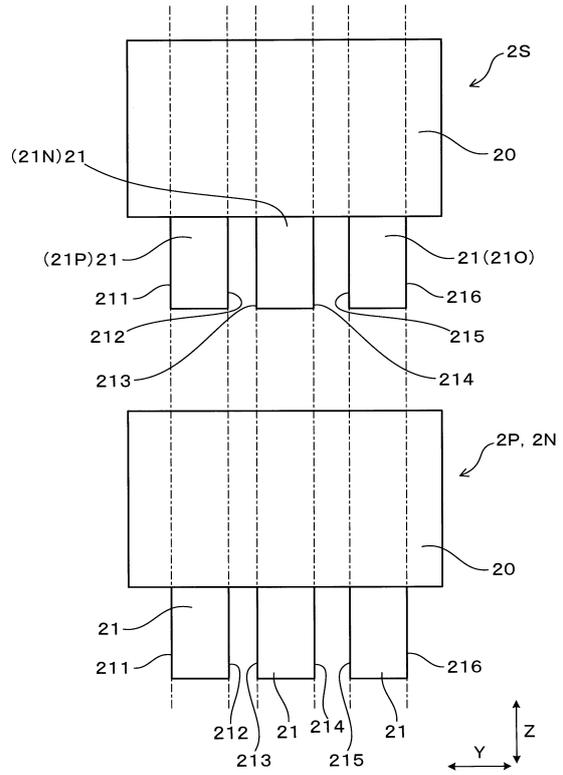
【図16】

(図16)



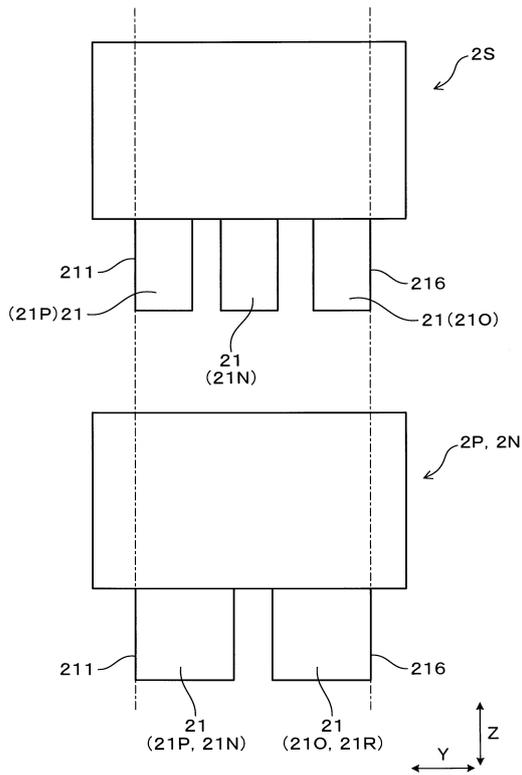
【図17】

(図17)



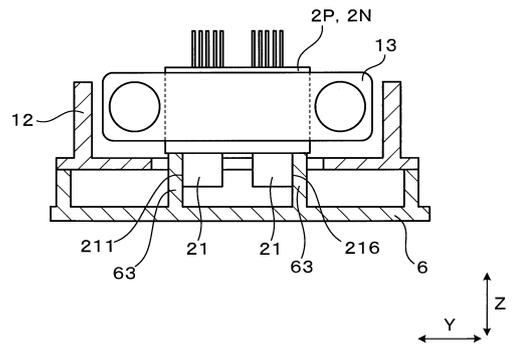
【図18】

(図18)



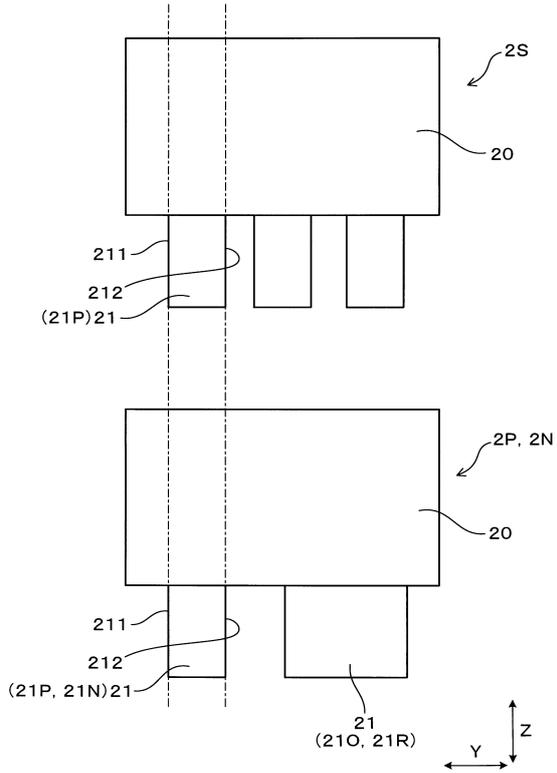
【図19】

(図19)



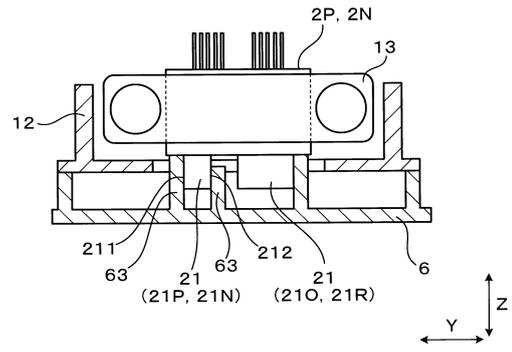
【図20】

(図20)



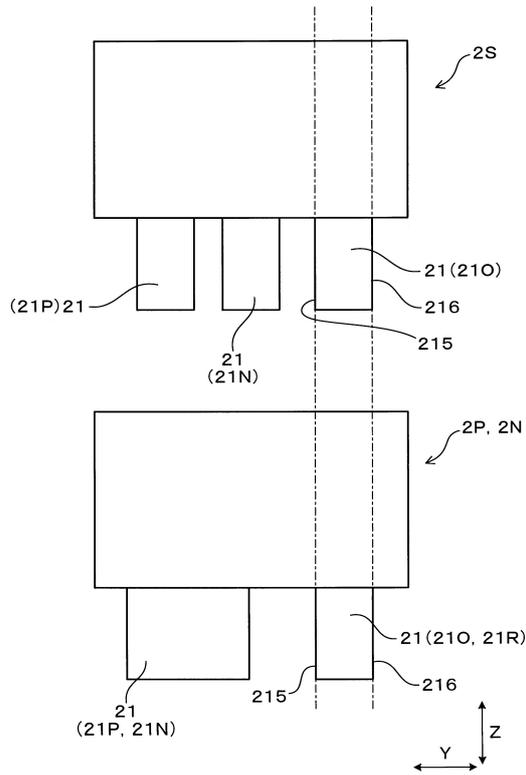
【図21】

(図21)



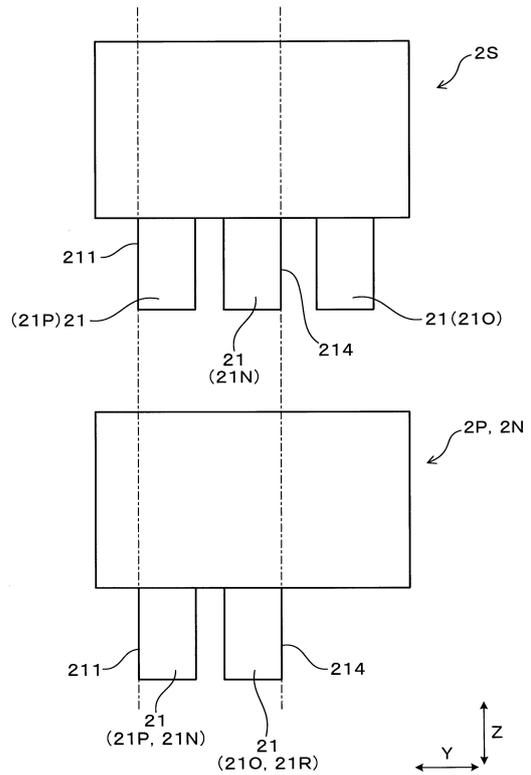
【図22】

(図22)



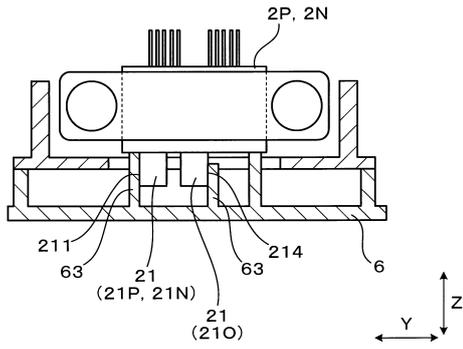
【図23】

(図23)



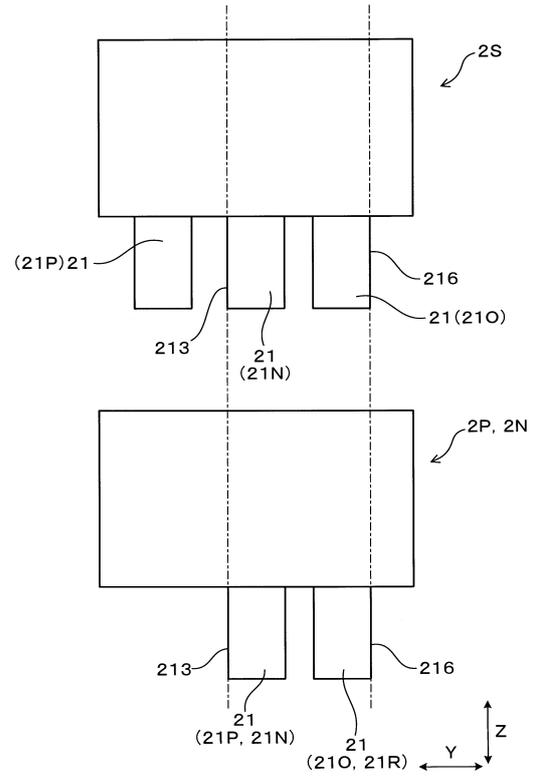
【 図 2 4 】

(図 2 4)



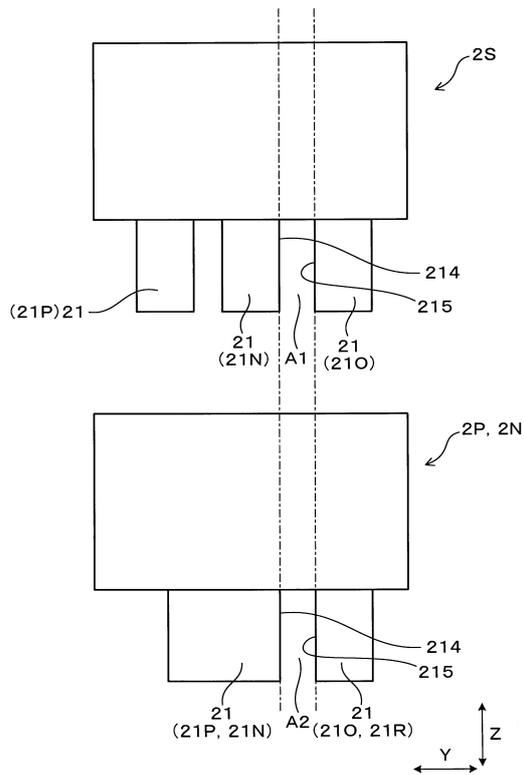
【 図 2 5 】

(図 2 5)



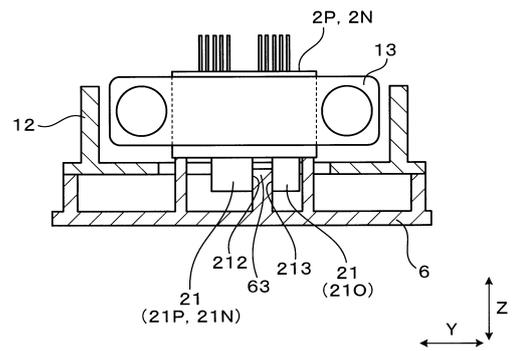
【 図 2 6 】

(図 2 6)



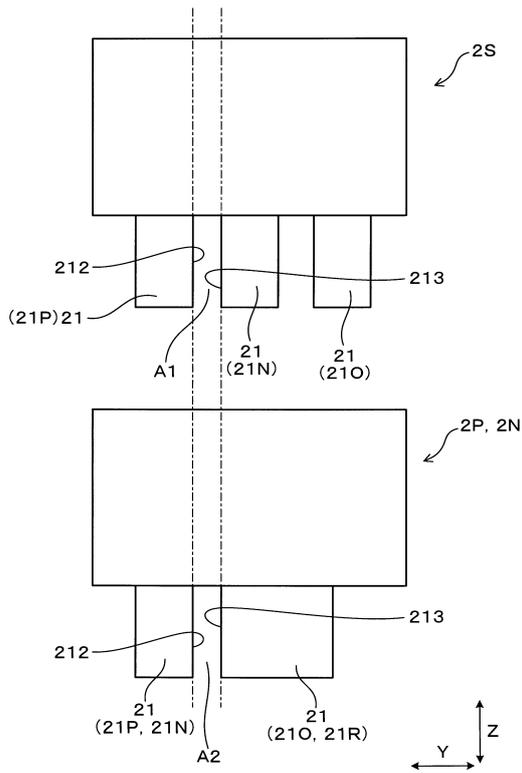
【 図 2 7 】

(図 2 7)



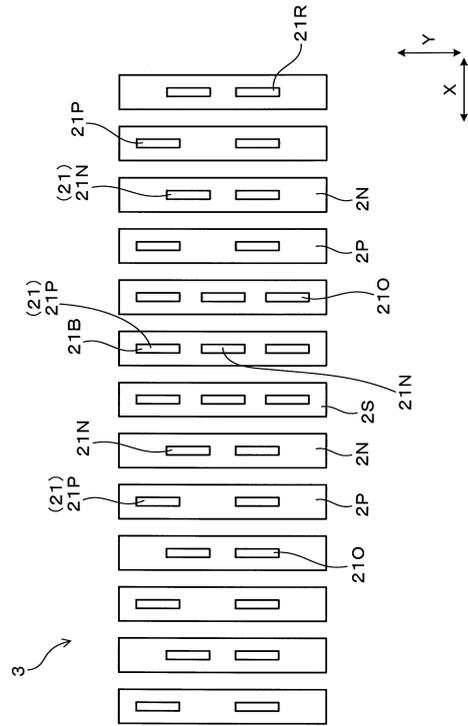
【図28】

(図28)



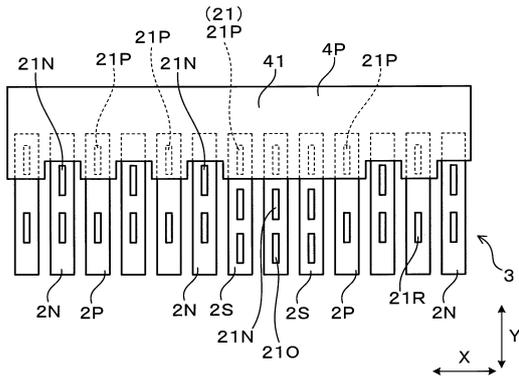
【図29】

(図29)



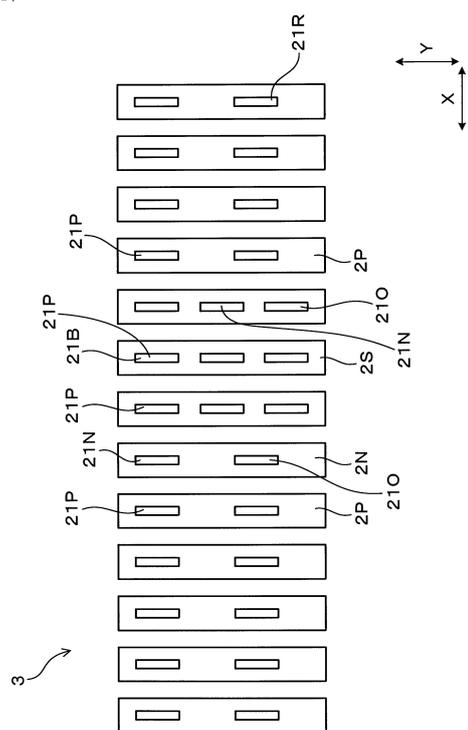
【図30】

(図30)



【図31】

(図31)



フロントページの続き

- (72)発明者 松岡 哲矢
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
- (72)発明者 神谷 広佑
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内
- (72)発明者 百瀬 立二郎
愛知県刈谷市昭和町1丁目1番地 株式会社デンソー内

審査官 栗栖 正和

- (56)参考文献 特開2009-148077(JP,A)
特開平02-307357(JP,A)
特開2017-123750(JP,A)
特開2017-005805(JP,A)
特開2007-006575(JP,A)

(58)調査した分野(Int.Cl., DB名)
H02M 7/48