



(12) 发明专利

(10) 授权公告号 CN 101667575 B

(45) 授权公告日 2013. 05. 01

(21) 申请号 200910308121. 1

CN 201576684 U, 2010. 09. 08, 权利要求 1.

(22) 申请日 2009. 10. 09

CN 101005100 A, 2007. 07. 25, 全文.

(73) 专利权人 贵州大学

审查员 王勇

地址 550003 贵州省贵阳市蔡家关

(72) 发明人 刘桥

(74) 专利代理机构 贵阳中新专利商标事务所

52100

代理人 刘楠

(51) Int. Cl.

H01L 27/04 (2006. 01)

H01L 29/06 (2006. 01)

(56) 对比文件

CN 101000931 A, 2007. 07. 18, 全文.

JP 昭 57-118664 C, 1982. 07. 23, 全文.

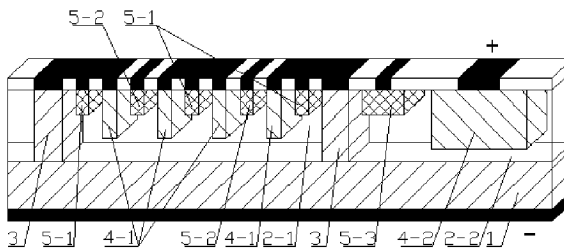
权利要求书1页 说明书2页 附图2页

(54) 发明名称

多沟道电流扩展型半导体恒电流二极管

(57) 摘要

本发明公开了一种多沟道电流扩展型半导体恒电流二极管,其特征在在于:在P+型半导体衬底(1)上外延N型半导体区域(2)和P+型半导体区域(3),P+型半导体区域(3)将N型半导体区域(2)分为2个PN结隔离区,隔离区上栅扩散有第一P+半导体区域(4-1)、第二P+半导体区域(4-2),以及第一N+半导体区域(5-1)、第二N+半导体区域(5-2)、第三N+半导体区域(5-3);构成多沟道N-JFET和PNP晶体管复合结构。本发明将电源正极接到器件正极,电源负极接到器件负极(也可以通过负载接到负极),可以在一个基本回路中实现的恒电流特性。恒电流值的大小可以通过N-JFET的沟道数量或PNP的电流增益的设计实现,该结构可达到20mA~100mA系列的输出恒定电流。



1. 一种多沟道电流扩展型半导体恒电流二极管,其特征在于:在P+型半导体衬底(1)上外延N型半导体区域(2),在N型半导体区域(2)上扩散P+型半导体区域(3),P+型半导体区域(3)和P+型半导体衬底(1)连通,将N型半导体区域(2)分为第一PN结隔离区(2-1)、第二PN结隔离区(2-2);在第一PN结隔离区(2-1)上栅扩散有第一P+半导体区域(4-1),在第二PN结隔离区(2-2)上扩散有第二P+半导体区域(4-2);在扩散的第一P+半导体区域(4-1)之间的第一PN结隔离区(2-1)上扩散有第一N+半导体区域(5-1)、第二N+半导体区域(5-2),在第二PN结隔离区(2-2)上扩散有第三N+半导体区域(5-3);第二N+半导体区域(5-2)与第三N+半导体区域(5-3)通过金属电极(6)连接;P+型半导体区域(3)、第一N+半导体区域(5-1)和第一P+半导体区域(4-1)通过电极(7)连接。

2. 根据权利要求1所述的多沟道电流扩展型半导体恒电流二极管,其特征在于:P+型半导体衬底(1)、N型半导体区域(2)、P+型半导体区域(3)、第一P+半导体区域(4-1)、第一N+半导体区域(5-1)和第二N+半导体区域(5-2)构成的N型多沟道JFET,P+半导体区域(3)、栅扩散的P+半导体区域作为栅极和源极--N+半导体区域(5-1)短接,N+半导体区域(5-2)为漏极,形成多沟道叠加的恒定电流;N+半导体区域(5-2)连接到PNP晶体管的基极--N+半导体区域(5-3);PNP晶体管发射极--第二P+半导体区域(4-2)连接外电压正极,集电极--P+半导体衬底(1)连接外电压负极。

多沟道电流扩展型半导体恒电流二极管

技术领域

[0001] 本发明涉及一种利用半导体结构的物理过程实现恒电流特性的多沟道电流扩展型半导体恒电流二极管,属于二端半导体器件技术领域。

背景技术

[0002] 现有技术中,恒电流源是电子设备和装置中常用的一种技术,一般采用电子模块或集成电路实现。恒电流二极管是实现恒流源的一种半导体器件。目前国际的恒流二极管通常都是小电流、小功率的产品(输出电流:0.5mA~0mA;),主要用于电子电路中的基准电流设定。由于电流、功率过小,不能直接驱动负载,应用面有限。

发明内容

[0003] 本发明的目的在于:提供一种利用半导体器件结构产生的物理特性、可以直接驱动负载的多沟道电流扩展型半导体恒电流二极管,以克服现有技术的不足。

[0004] 本发明的多沟道电流扩展型半导体恒电流二极管,在P+型半导体衬底上外延N型半导体区域,在N型半导体区域上扩散P+型半导体区域,P+型半导体区域和P+型半导体衬底连通,将N型半导体区域分为第一PN结隔离区、第二PN结隔离区;在第一PN结隔离区上栅扩散有第一P+半导体区域,在第二PN结隔离区上扩散有第二P+半导体区域;在扩散的第一P+半导体区域之间的第一PN结隔离区上扩散有第一N+半导体区域、第二N+半导体区域,在第二PN结隔离区上扩散有第三N+半导体区域;第二N+半导体区域与第三N+半导体区域通过金属电极连接;P+型半导体区域、第一N+半导体区域和第一P+半导体区域通过电极连接。

[0005] P+型半导体衬底、N型半导体区域、P+型半导体区域、第一P+半导体区域、第一N+半导体区域和第二N+半导体区域构成的N型多沟道JFET,P+半导体区域、栅扩散的P+半导体区域作为栅极和源极--N+半导体区域短接,N+半导体区域为漏极,形成多沟道叠加的恒定电流;N+半导体区域连接到PNP晶体管的基极--N+半导体区域;PNP晶体管发射极--第二P+半导体区域连接外电压正极,集电极--P+半导体衬底连接外电压负极。

[0006] 本发明的特点是通过半导体器件结构的物理过程实现恒流特性,不是集成电路和电子模块(组件)的技术。电子模块组件是采用电子器件(包括集成电路)在电路板上按电路方式组装构成,体积较大。集成电路是将电子元器件按电路方式制作在一块半导体材料上,集成电路的结构复杂,特别是大功率集成电路。集成电路和电子模块(组件)都是多端口电子部件,安装使用不便。本发明利用N-JFET场效应管作为小电流恒流源,向担任电流扩展的PNP晶体管提供恒定基极电流,经过PNP晶体管成比例(线性)放大(扩展)成为大恒定电流。在半导体材料上采用半导体器件结构实现其物理功能。同现有的集成电路和电子模块(组件)技术相比,本发明具有利用半导体物理特性、实现恒流电路的功能,而且结构简单,采用电流扩展方法可以直接恒流驱动负载的优点,表现于现有二极管的一些技术特征,也可以作为恒电流电源直接驱动负载。

附图说明

[0007] 附图 1 为本发明的结构示意图；

[0008] 附图 2 为本发明的电极连接图；

[0009] 附图 3 为附图 2 的俯视图；

[0010] 附图 4 为本发明的等效电路图。

[0011] 附图标记：P+ 型半导体衬底 -1、N 型半导体区域 -2、第一 PN 结隔离区 -2-1、第二 PN 结隔离区 -2-2、P+ 型半导体区域 -3、第一 P+ 半导体区域 -4-1、第二 P+ 半导体区域 -4-2、第一 N+ 半导体区域 -5-1、第二 N+ 半导体区域 -5-2、第三 N+ 半导体区域 -5-3、金属电极 -6、电极 -7。

具体实施方式

[0012] 本发明的实施：如图 1 和图 2 所示，在 P+ 型半导体衬底 1 上外延 N 型半导体区域 2，在 N 型半导体区域 2 上扩散 P+ 型半导体区域 3，P+ 型半导体区域 3 和 P+ 型半导体衬底 1 连通，将 N 型半导体区域 2 分为第一 PN 结隔离区 2-1、第二 PN 结隔离区 2-2；在第一 PN 结隔离区 2-1 上栅扩散出多个第一 P+ 半导体区域 4-1，在第二 PN 结隔离区 2-2 上扩散有第二 P+ 半导体区域 4-2；在扩散的第一 P+ 半导体区域 4-1 之间的第一 PN 结隔离区 2-1 上扩散有第一 N+ 半导体区域 5-1、第二 N+ 半导体区域 5-2，在第二 PN 结隔离区 2-2 上扩散有第三 N+ 半导体区域 5-3。按照图 2、图 3 所示，各半导体区域开孔淀积金属并形成连接，第二 N+ 半导体区域 5-2 与第三 N+ 半导体区域 5-3 通过金属电极 6 连接；P+ 型半导体区域 3、第一 N+ 半导体区域 5-1 和第一 P+ 半导体区域 4-1 通过电极 7 连接。

[0013] 本发明的等效电路如图 4 所示，P+ 型半导体衬底 1、N 型半导体区域 2、P+ 型半导体区域 3、第一 P+ 半导体区域 4-1、第一 N+ 半导体区域 5-1 和第二 N+ 半导体区域 5-2 构成的 N 型多沟道 JFET，P+ 半导体区域 3、栅扩散的第一 P+ 半导体区域 4-1 作为栅极和源极 -- 第一 N+ 半导体区域 5-1 短接，第二 N+ 半导体区域 5-2 为漏极，形成多沟道叠加的恒定电流；第二 N+ 半导体区域 5-2 连接到 PNP 晶体管的基极 -- 第三 N+ 半导体区域 5-3；PNP 晶体管发射极 -- 第二 P+ 半导体区域 4-2 连接外电压正极，集电极 -- P+ 半导体衬底 1 连接外电压负极。

[0014] P+ 型半导体衬底 1 作为 PNP 晶体管的集电极，同时为整个器件的负极，隔离的第二 PN 结隔离区 2-2 和扩散的第三 N+ 半导体区域 5-3 作为 PNP 晶体管的基极，扩散的第二 P+ 半导体区域 4-2 作为 PNP 晶体管的发射极，同时为整个器件的正极，构成 PNP 晶体管。PNP 晶体管的发射极处于正向偏置，基极电流通过 N-JFET 的沟道导通，集电极电流开始增长，当外电压达到一定数值时，N-JFET 的沟道夹断，源、漏极电流饱和 ($I_{DS} = \text{恒定}$)。 $I_B = I_{DS}$ ， $I_C = \beta I_B$ ， $\beta = \text{常数} (\beta \geq 10)$ ，PNP 晶体管的集电极电流恒定， $I_D = I_C = \beta I_B = \beta I_{DS}$ 。

[0015] 本发明的器件特性相当于一个大电流恒电流二极管，输出电流可达到 20mA ~ 100mA 系列的输出恒定电流。

[0016] N-JFET 场效应管的栅极和源极在平面通过金属电极连接，形成 $U_{GS} = 0$ 的恒流源，N-JFET 场效应管的漏极与 PNP 晶体管的基极在平面通过金属电极连接，使得前述的 PNP 晶体管基极电流恒定，从而使得集电极电流恒定。

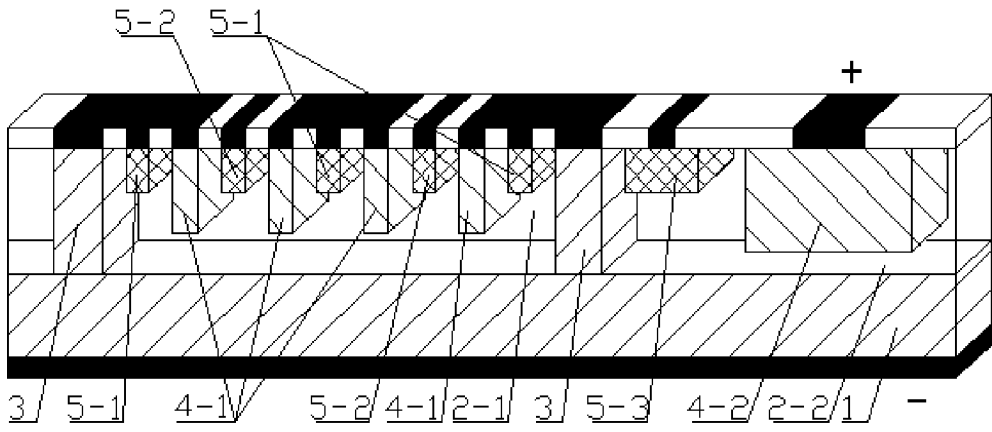


图 1

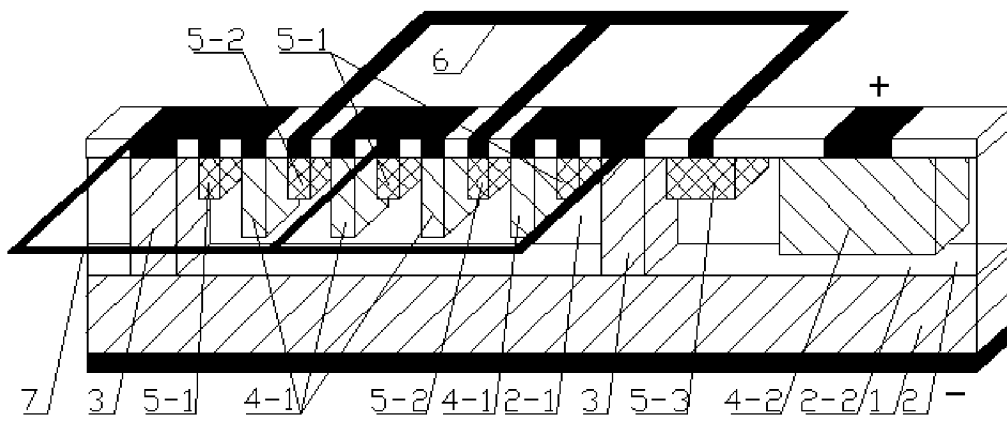


图 2

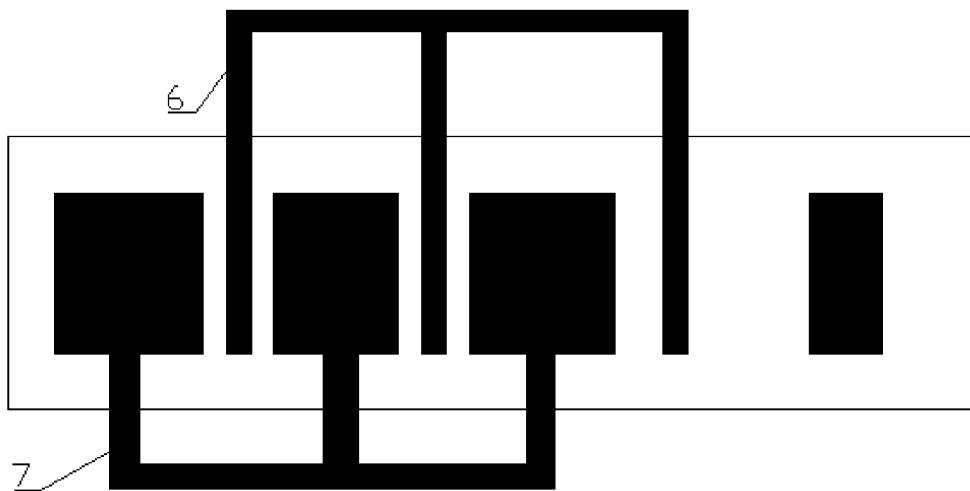


图 3

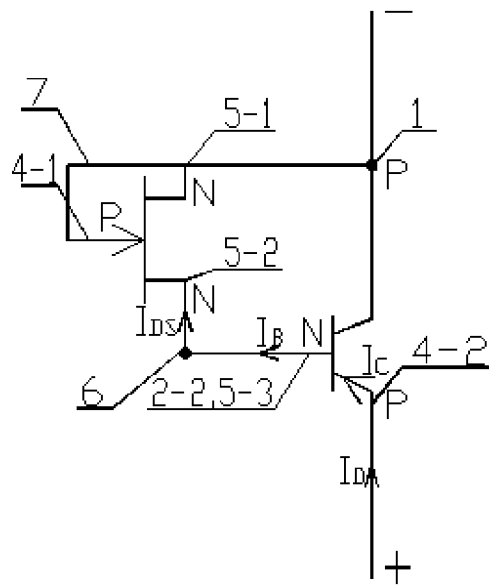


图 4