



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0147161
(43) 공개일자 2014년12월30일

- | | |
|--|---|
| (51) 국제특허분류(Int. Cl.)
H01L 33/52 (2010.01) H01L 33/50 (2010.01)
H01L 33/48 (2010.01)
(21) 출원번호 10-2013-0066521
(22) 출원일자 2013년06월11일
심사청구일자 2013년06월11일 | (71) 출원인
주식회사 세미콘라이트
경기 용인시 기흥구 원고매로2번길 49, 3층 (고매동)
(72) 발명자
전수근
경기 성남시 분당구 미금일로 22, 203동 502호 (구미동, 까치마을주공2단지아파트)
(74) 대리인
안상정 |
|--|---|

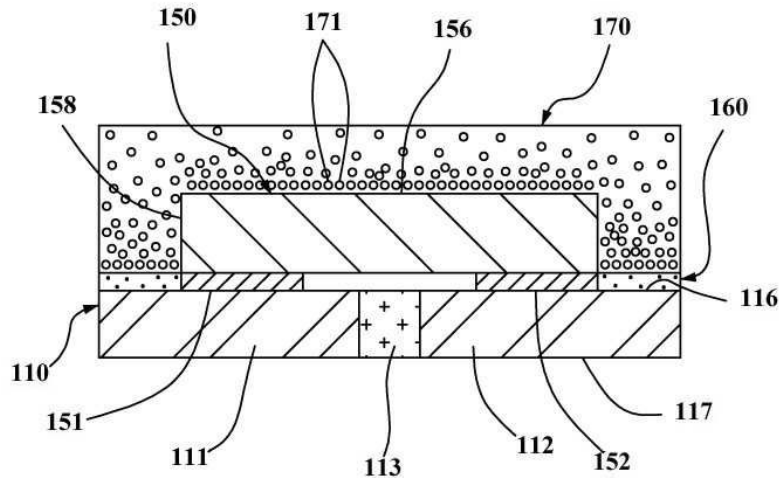
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 반도체 발광소자 및 이를 제조하는 방법

(57) 요약

본 개시는, 제1 도전성을 가지는 제1 반도체층, 제1 도전성과 다른 제2 도전성을 가지는 제2 반도체층, 제1 반도체층과 제2 반도체층 사이에 개재되며 전자와 정공의 재결합을 이용해 빛을 생성하는 활성층, 제1 반도체층에 전기적으로 연결되는 제1 전극 및 제2 반도체층에 전기적으로 연결되는 제2 전극을 구비하며, 제1 전극 및 제2 전극이 하부에 위치하는 반도체 발광소자 칩; 제1 전극 및 제2 전극이 위치하는 측에서 반도체 발광소자 칩의 둘레에 위치하는 제1 봉지부; 및 제1 봉지부 및 반도체 발광소자 칩을 덮는 제2 봉지부;를 포함하는 것을 특징으로 하는 반도체 발광소자에 관한 것이다.

대표도 - 도9



특허청구의 범위

청구항 1

제1 도전성을 가지는 제1 반도체층, 제1 도전성과 다른 제2 도전성을 가지는 제2 반도체층, 제1 반도체층과 제2 반도체층 사이에 개재되며 전자와 정공의 재결합을 이용해 빛을 생성하는 활성층, 제1 반도체층에 전기적으로 연결되는 제1 전극 및 제2 반도체층에 전기적으로 연결되는 제2 전극을 구비하며, 제1 전극 및 제2 전극이 하부에 위치하는 반도체 발광소자 칩;

제1 전극 및 제2 전극이 위치하는 측에서 반도체 발광소자 칩의 둘레에 위치하는 제1 봉지부; 및

제1 봉지부 및 반도체 발광소자 칩을 덮는 제2 봉지부;를 포함하는 것을 특징으로 하는 반도체 발광소자.

청구항 2

청구항 1에 있어서,

제2 봉지부는 형광체를 포함하는 것을 특징으로 하는 반도체 발광소자.

청구항 3

청구항 2에 있어서,

제1 봉지부는 제1 전극 및 제2 전극의 높이에 대응하는 두께를 가지는 것을 특징으로 하는 반도체 발광소자.

청구항 4

청구항 1에 있어서,

반도체 발광소자 칩의 상면과 제2 봉지부 사이에 형성되는 제3 봉지부;를 더 포함하는 것을 특징으로 하는 반도체 발광소자.

청구항 5

청구항 4에 있어서,

제3 봉지부는 볼록한 단면 형상을 가지는 것을 특징으로 하는 반도체 발광소자.

청구항 6

청구항 1에 있어서,

절연부 및 절연부에 의해 전기적으로 절연되는 제1 도전부와 제2 도전부를 구비하며, 상면과 상면에 대향하는 하면을 가지고, 절연부가 상면으로부터 하면으로 이어진 금속 기관;으로서, 제1 도전부가 제1 전극과 접합되고, 제2 도전부가 제2 전극과 접합되도록, 반도체 발광소자 칩 및 제1 봉지부 하부에 위치하는 금속 기관;을 더 포함하는 것을 특징으로 하는 반도체 발광소자.

청구항 7

청구항 6에 있어서,

금속 기관과 반도체 발광소자 칩 사이에서 절연부를 덮는 비도전성 반사막;을 더 포함하는 것을 특징으로 하는 반도체 발광소자.

청구항 8

청구항 7에 있어서,

비도전성 반사막은 금속 기관의 상면 전체를 덮고, 제1 도전부를 부분적으로 노출시키는 제1 관통구멍 및 제2 도전부를 부분적으로 노출시키는 제2 관통구멍을 구비하며,

제1 전극은 제1 관통구멍을 통해 제1 도전부에 전기적으로 연결되고,
제2 전극은 제2 관통구멍을 통해 제2 도전부에 전기적으로 연결되는 것을 특징으로 하는 반도체 발광소자.

청구항 9

청구항 6에 있어서,

금속 기관은 제1 도전부와 제2 도전부의 상면을 덮도록 형성되는 Ag층을 더 포함하는 것을 특징으로 하는 반도체 발광소자.

청구항 10

반도체 발광소자를 제조하는 방법에 있어서,

제1 도전성을 가지는 제1 반도체층, 제1 도전성과 다른 제2 도전성을 가지는 제2 반도체층, 제1 반도체층과 제2 반도체층 사이에 개재되며 전자와 정공의 재결합을 이용해 빛을 생성하는 활성층, 제1 반도체층에 전기적으로 연결되는 제1 전극 및 제2 반도체층에 전기적으로 연결되는 제2 전극을 구비하는 반도체 발광소자 칩을, 제1 전극 및 제2 전극이 하부에 위치하도록 플레이트 위에 고정하는 단계;

반도체 발광소자 칩 둘레의 플레이트의 상면을 덮도록 제1 봉지부를 형성하는 단계;

제1 봉지부 및 반도체 발광소자 칩을 덮도록 제2 봉지부를 형성하는 단계; 및

반도체 발광소자의 경계를 따라, 제1 봉지부 및 제2 봉지부를 함께 절단하는 단계;를 포함하는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.

청구항 11

청구항 10에 있어서,

제2 봉지부는 형광체를 포함하는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.

청구항 12

청구항 10에 있어서,

제1 봉지부를 형성하는 단계는 플레이트의 상면 측에서 스프레이하는 방식으로 수행되는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.

청구항 13

청구항 12에 있어서,

제1 봉지부를 형성하는 단계에서, 반도체 발광소자 칩의 상면과 제2 봉지부 사이에 위치하는 제3 봉지부가 동시에 형성되는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.

청구항 14

청구항 13에 있어서,

제1 봉지부를 형성하는 단계에서, 제3 봉지부가 볼록한 단면 형상을 가지도록 열을 가하는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.

청구항 15

청구항 10에 있어서,

절단하는 단계에 앞서 수행되는, 플레이트를 제거하는 단계;를 더 포함하는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.

청구항 16

청구항 10에 있어서,

플레이트는, 절연부 및 절연부에 의해 서로 전기적으로 절연되는 제1 도전부와 제2 도전부를 구비하며, 상면 및 상면에 대향하는 하면을 가지고, 절연부가 상면으로부터 하면으로 이어지는 금속 기판이며,

제1 도전부가 제1 전극과 접합되고, 제2 도전부가 제2 전극과 접합되며,

절단하는 단계에서, 금속 기판은 제1 봉지부 및 제2 봉지부와 함께 절단되는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.

청구항 17

청구항 16에 있어서,

반도체 발광소자 칩을 금속 기판의 상면 측에 고정하기 이전에, 금속 기판의 상면 측에서 절연부를 덮도록 비도전성 반사막을 형성하는 단계;를 더 포함하는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.

청구항 18

청구항 17에 있어서,

비도전성 반사막을 형성하는 단계 이전에, 금속 기판의 상면을 경면 처리하는 단계;를 더 포함하는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.

명세서

기술분야

[0001] 본 개시(Disclosure)는 전체적으로 반도체 발광소자에 관한 것으로, 특히 복층구조의 봉지부를 구비하는 반도체 발광소자 및 이를 제조하는 방법에 관한 것이다.

[0002] 여기서, 반도체 발광소자는 전자와 정공의 재결합을 통해 빛을 생성하는 반도체 광소자를 의미하며, 3족 질화물 반도체 발광소자를 예로 들 수 있다. 3족 질화물 반도체는 $Al(x)Ga(y)In(1-x-y)N$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)로 된 화합물로 이루어진다. 이외에도 적색 발광에 사용되는 GaAs계 반도체 발광소자 등을 예로 들 수 있다.

배경기술

[0003] 여기서는, 본 개시에 관한 배경기술이 제공되며, 이들이 반드시 공지기술을 의미하는 것은 아니다(This section provides background information related to the present disclosure which is not necessarily prior art).

[0004] 도 1은 종래의 반도체 발광소자의 일 예(Lateral Chip)를 나타내는 도면으로서, 반도체 발광소자는 기판(100), 기판(100) 위에, 버퍼층(200), 제1 도전성을 가지는 제1 반도체층(300), 전자와 정공의 재결합을 통해 빛을 생성하는 활성층(400), 제1 도전성과 다른 제2 도전성을 가지는 제2 반도체층(500)이 순차로 증착되어 있으며, 그 위에 전류 확산을 위한 투광성 도전막(600)과, 본딩 패드로 역할하는 전극(700)이 형성되어 있고, 식각되어 노출된 제1 반도체층(300) 위에 본딩 패드로 역할하는 전극(800)이 형성되어 있다. 버퍼층(200)은 생략될 수 있다.

[0005] 도 2는 종래의 반도체 발광소자의 다른 예(Flip Chip)를 나타내는 도면으로서, 반도체 발광소자는 기판(100), 기판(100) 위에, 제1 도전성을 가지는 제1 반도체층(300), 전자와 정공의 재결합을 통해 빛을 생성하는 활성층(400), 제1 도전성과 다른 제2 도전성을 가지는 제2 반도체층(500)이 순차로 증착되어 있으며, 그 위에 기판(100) 측으로 빛을 반사시키기 위한 3층으로 된 전극막(901), 전극막(902) 및 전극막(903)이 형성되어 있고, 식각되어 노출된 제1 반도체층(300) 위에 본딩 패드로 기능하는 전극(800)이 형성되어 있다.

[0006] 도 3은 종래의 반도체 발광소자의 또 다른 예(Vertical Chip)를 나타내는 도면으로서, 반도체 발광소자는 제1 도전성을 가지는 제1 반도체층(300), 전자와 정공의 재결합을 통해 빛을 생성하는 활성층(400), 제1 도전성과 다른 제2 도전성을 가지는 제2 반도체층(500)이 순차로 증착되어 있으며, 제2 반도체층(500)에 제1 반도체층(300)으로 빛을 반사시키기 위한 금속 반사막(910)이 형성되어 있고, 지지 기판(930) 측에 전극(940)이 형성되어 있다. 금속 반사막(910)과 지지 기판(930)은 웨이퍼 본딩층(920)에 의해 결합된다. 제1 반도체층(300)에는 본딩 패드로 기능하는 전극(800)이 형성되어 있다.

[0007] 도 4는 미국 등록특허공보 제6,650,044호에 도시된 반도체 발광소자의 일 예를 나타내는 도면으로서, 반도체 발

광소자는 플립 칩의 형태로, 기판(100), 기판(100) 위에, 제1 도전성을 가지는 제1 반도체층(300), 전자와 정공의 재결합을 통해 빛을 생성하는 활성층(400), 제1 도전성과 다른 제2 도전성을 가지는 제2 반도체층(500)이 순차로 증착되어 있으며, 그 위에 기판(100) 측으로 빛을 반사시키기 위한 반사막(950)이 형성되어 있고, 식각되어 노출된 제1 반도체층(300) 위에 본딩 패드로 기능하는 전극(800)이 형성되어 있으며, 기판(100) 및 반도체층(300,400,500)을 둘러싸도록 봉지재(1000)가 형성되어 있다. 반사막(950)은 도 2에서와 같이 금속층으로 이루어질 수 있지만, 도 5에 도시된 바와 같이, SiO₂/TiO₂로 된 DBR(Distributed Bragg Reflector)과 같은 절연체 반사막으로 이루어질 수 있다. 반도체 발광소자는 전기 배선(820,960)이 구비된 PCB(1200; Printed Circuit Board)에 도전 접착제(830,970)를 통해 장착된다. 봉지재(1000)에는 주로 형광체가 함유된다. 여기서 반도체 발광소자는 봉지재(1000)를 포함하므로, 구분을 위해, 봉지재(1000)를 제외한 반도체 발광소자 부분을 반도체 발광소자 칩이라 부를 수 있다. 이러한 방법으로 도 4에 도시된 바와 같이 반도체 발광소자 칩에 봉지재(1000)가 도포될 수 있다.

[0008] 도 5는 종래의 반도체 발광소자의 또 다른 예를 나타내는 도면으로서, 반도체 발광소자는 기판(100), 기판(100) 위에 성장되는 버퍼층(200), 버퍼층(200) 위에 성장되는 n형 반도체층(300), n형 반도체층(300) 위에 성장되는 활성층(400), 활성층(400) 위에 성장되는 p형 반도체층(500), p형 반도체층(500) 위에 형성되며, 전류 확산 기능을 하는 투광성 도전막(600), 투광성 도전막(600) 위에 형성되는 p측 본딩 패드(700) 그리고 식각되어 노출된 n형 반도체층(300) 위에 형성되는 n측 본딩 패드(800)를 포함한다. 그리고 투광성 도전막(600) 위에는 분포 브래그 리플렉터(900; DBR: Distributed Bragg Reflector)와 금속 반사막(904)이 구비되어 있다.

[0009] 도 6 및 도 7은 미국 등록특허공보 제6,650,044호에 도시된 반도체 발광소자의 제조 방법의 일 예를 나타내는 도면으로서, 먼저 필름 또는 플레이트로 된 장작면(10) 위에, 반도체 발광소자 칩(20)이 놓인다. 다음으로, 격벽(82; Partition)과 개구부(81)가 구비된 스텐실 마스크(80)를, 반도체 발광소자 칩(20)이 노출되도록 장작면(10) 위에 놓는다. 다음으로, 봉지재(40)를 개구부(81)에 투입한 다음, 일정 시간 봉지재(40)를 경화한 후, 스텐실 마스크(80)를 장작면(10)으로부터 분리한다. 스텐실 마스크(80)는 주로 금속 재질로 이루어진다.

[0010] 도 8은 종래의 반도체 발광소자의 또 다른 일 예를 나타내는 도면으로서, 도 1에 도시된 반도체 발광소자 칩(1)이 장착된 패키지를 도시하고 있다. 패키지는 리드 프레임(4,5), 리드 프레임(4,5)을 고정하고 오목부(7)를 형성하는 몰드(6)를 구비한다. 반도체 발광소자(1; 반도체 발광소자 칩)가 리드 프레임(4)에 장착되어 있으며, 반도체 발광소자 칩(1)을 덮도록 봉지재(1000)가 오목부(7)를 채우고 있다. 주로 봉지재(1000)는 형광체를 포함한다. 이 경우에, 기판(100)이 아래에 놓이게 되며, 기판(100)의 두께가 80~150um에 이르게 되므로, 빛을 생성하는 활성층(400)이 이보다 높은 위치에 놓이게 되어, 오목부(7) 내에서 빛을 전체적으로 고르게 발광할 수 있게 되며, 봉지재(1000)에 형광체가 구비되는 경우에 이 형광체를 잘 여기할 수 있게 된다. 그러나 도 2에 도시된 반도체 발광소자가 패키지에 장착되는 경우에, 기판(100)이 위를 향하게 되므로, 빛을 생성하는 활성층(400)이 패키지 바닥으로부터 20um를 넘지 않는 범위 내에 위치하게 되며, 오목부(7) 내에서 빛을 전체적으로 고르게 발광하기가 쉽지 않으며, 봉지재(1000)에 형광체가 구비되는 경우에 이 형광체를 잘 여기하기가 쉽지 않게 된다. 따라서 도 2에 도시된 것과 같은 플립 칩이 사용되는 경우에, 도 8에서와 같이 디스펜서를 이용한 봉지재의 형성보다는 도 4에서와 같이 봉지재(1000)가 반도체 발광소자 칩을 균일하게 덮을 수 있는 방안이 고려되어야 한다.

발명의 내용

해결하려는 과제

[0011] 이에 대하여 '발명의 실시를 위한 구체적인 내용'의 후단에 기술한다.

과제의 해결 수단

[0012] 여기서는, 본 개시의 전체적인 요약(Summary)이 제공되며, 이것이 본 개시의 외연을 제한하는 것으로 이해되어서는 아니된다(This section provides a general summary of the disclosure and is not a comprehensive disclosure of its full scope or all of its features).

[0013] 본 개시에 따른 일 태양에 의하면(According to one aspect of the present disclosure), 제1 도전성을 가지는 제1 반도체층, 제1 도전성과 다른 제2 도전성을 가지는 제2 반도체층, 제1 반도체층과 제2 반도체층 사이에 개재되며 전자와 정공의 재결합을 이용해 빛을 생성하는 활성층, 제1 반도체층에 전기적으로 연결되는 제1 전극 및 제2 반도체층에 전기적으로 연결되는 제2 전극을 구비하며, 제1 전극 및 제2 전극이 하부에 위치하는 반도체

발광소자 칩; 제1 전극 및 제2 전극이 위치하는 측에서 반도체 발광소자 칩의 둘레에 위치하는 제1 봉지부; 및 제1 봉지부 및 반도체 발광소자 칩을 덮는 제2 봉지부;를 포함하는 것을 특징으로 하는 반도체 발광소자가 제공된다.

[0014] 본 개시에 따른 다른 일 태양에 의하면, 반도체 발광소자를 제조하는 방법에 있어서, 제1 도전성을 가지는 제1 반도체층, 제1 도전성과 다른 제2 도전성을 가지는 제2 반도체층, 제1 반도체층과 제2 반도체층 사이에 개재되며 전자와 정공의 재결합을 이용해 빛을 생성하는 활성층, 제1 반도체층에 전기적으로 연결되는 제1 전극 및 제2 반도체층에 전기적으로 연결되는 제2 전극을 구비하는 반도체 발광소자 칩을, 제1 전극 및 제2 전극이 하부에 위치하도록 플레이트 위에 고정하는 단계; 반도체 발광소자 칩 둘레의 플레이트의 상면을 덮도록 제1 봉지부를 형성하는 단계; 제1 봉지부 및 반도체 발광소자 칩을 덮도록 제2 봉지부를 형성하는 단계; 및 반도체 발광소자의 경계를 따라, 제1 봉지부 및 제2 봉지부를 함께 절단하는 단계;를 포함하는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법이 제공된다.

발명의 효과

[0015] 이에 대하여 '발명의 실시를 위한 구체적인 내용'의 후단에 기술한다.

도면의 간단한 설명

[0016] 도 1은 종래의 반도체 발광소자의 일 예(Lateral Chip)를 나타내는 도면,
도 2는 종래의 반도체 발광소자의 다른 예(Flip Chip)를 나타내는 도면,
도 3은 종래의 반도체 발광소자의 또 다른 예(Vertical Chip)를 나타내는 도면,
도 4는 미국 등록특허공보 제6,650,044호에 도시된 반도체 발광소자의 일 예를 나타내는 도면,
도 5는 종래의 반도체 발광소자의 또 다른 예를 나타내는 도면,
도 6 및 도 7은 미국 등록특허공보 제6,650,044호에 도시된 반도체 발광소자의 제조 방법의 일 예를 나타내는 도면,
도 8은 종래의 반도체 발광소자의 또 다른 일 예를 나타내는 도면,
도 9는 본 개시에 따른 반도체 발광소자의 일 예를 나타내는 도면,
도 10은 본 개시에 따른 반도체 발광소자의 다른 일 예를 나타내는 도면,
도 11은 본 개시에 따른 반도체 발광소자의 또 다른 일 예를 나타내는 도면,
도 12는 본 개시에 따른 반도체 발광소자의 또 다른 일 예를 나타내는 도면,
도 13은 본 개시에 따른 반도체 발광소자의 또 다른 일 예를 나타내는 도면,
도 14 내지 도 19는 본 개시에 따른 반도체 발광소자를 제조하는 방법의 일 예를 나타낸 도면,
도 20은 본 개시에 따른 반도체 발광소자를 제조하는 방법의 다른 일 예를 나타낸 도면,
도 21은 본 개시에 따른 반도체 발광소자의 다른 일 예를 나타내는 도면,
도 22는 도 21의 반도체 발광소자를 부분적으로 분해하여 나타내는 도면,
도 23은 본 개시에 따른 반도체 발광소자의 또 다른 일 예를 나타내는 도면,
도 24는 도 23의 반도체 발광소자를 부분적으로 분해하여 나타내는 도면.

발명을 실시하기 위한 구체적인 내용

[0017] 이하, 본 개시를 첨부된 도면을 참고로 하여 자세하게 설명한다(The present disclosure will now be described in detail with reference to the accompanying drawing(s)).

[0018] 도 9는 본 개시에 따른 반도체 발광소자의 일 예를 나타내는 도면이고, 도 10은 본 개시에 따른 반도체 발광소자의 다른 일 예를 나타내는 도면이며, 도 11은 본 개시에 따른 반도체 발광소자의 또 다른 일 예를 나타내는 도면이고, 도 12는 본 개시에 따른 반도체 발광소자의 또 다른 일 예를 나타내는 도면이며, 도 13은 본 개시에

다른 반도체 발광소자의 또 다른 일 예를 나타내는 도면이다.

- [0019] 본 개시에 따른 반도체 발광소자는, 도 9에 나타난 것과 같이, 금속 기관(110), 반도체 발광소자 칩(150), 제1 봉지부(160) 및 제2 봉지부(170)를 포함한다.
- [0020] 금속 기관(110)은 절연부(113) 및 이 절연부(113)를 사이에 두고 측면을 마주하도록 배치되는 제1 도전부(111)와 제2 도전부(112)를 구비한다. 금속 기관(110)은 상면(116)과 상면(116)에 대향하는 하면(117)을 구비한다. 제1 도전부(111)와 제2 도전부(112) 사이에 위치하는 절연부(113)가 상면(116)으로부터 하면(117)으로 이어지며, 따라서 제1 도전부(111)와 제2 도전부(112)가 절연부(113)에 의해 전기적으로 절연된다.
- [0021] 제1 도전부(111)와 제2 도전부(112)의 재질은 도전성 금속 또는 전도성 반도체라면 특별한 제한이 없으며, 이러한 재료로 W, Mo, Ni, Al, Zn, Ti, Cu, Si 등과 같은 재료 및 이들 중 적어도 하나를 포함하는 합금 형태를 들 수 있고, 전기 전도성, 열 전도성, 반사율 등을 고려했을 때, Al을 적합한 예로 들 수 있다. 물론, 도전성 재료라면 특별한 제한이 없으며, 도전성을 가진다면 비금속 재료 또한 사용될 수 있을 것이다.
- [0022] 절연부(113)는 백색, 유색 또는 투명의 절연재료로 이루어진다. 절연부(113)는 점착성을 가지는 절연접착제로 이루어질 수도 있다. 절연부(113)는 제1 도전부(111)와 제2 도전부(112)를 전기적으로 절연하는 역할 뿐만 아니라, 금속 기관(110)을 형성할 때 제1 도전부(111)와 제2 도전부(112)를 서로 접합시키는 역할 또한 수행할 수 있다.
- [0023] 금속 기관(110)은 경면처리된 상면(116)을 구비할 수 있으며, 이 경우 금속 기관(110)의 상면(116)은 더 높은 반사율을 가지게 된다.
- [0024] 한편, 금속 기관(110)은, 높은 반사율을 제공하기 위한 것으로서, 금속 기관(110)의 상면(116)을 표면처리 없이 그대로 사용하거나 경면처리하는 대신에, 도 10에 나타난 것과 같이, 제1 도전부(111)와 제2 도전부(112)의 상면을 덮도록 형성되는 Ag층(114)을 더 포함할 수 있다.
- [0025] 반도체 발광소자 칩(150)은 발광다이오드(LED: Light Emitting Diode) 일 수 있으며, 도 2, 도 4 및 도 5에 예시된 플립 칩 형태로 제공될 수 있다. 반도체 발광소자 칩(150)은 제1 도전성(예: n형)을 가지는 제1 반도체층(종래도면 참조), 제1 도전성과 다른 제2 도전성(예: p형)을 가지는 제2 반도체층(종래도면 참조), 제1 반도체층과 제2 반도체층 사이에 개재되며 전자와 정공의 재결합을 이용해 빛을 생성하는 활성층(종래도면 참조), 제1 반도체층에 전기적으로 연결되는 제1 전극(151), 및 제2 반도체층에 전기적으로 연결되는 제2 전극(152)을 구비한다. 반도체 발광소자 칩(150)은, 제1 전극(151) 및 제2 전극(152)이 하부에 위치하여 금속 기관(110)의 상면(116)과 마주하도록 배치된다. 반도체 발광소자 칩(150)은 또한 제1 전극(151) 및 제2 전극(152) 반대편, 즉 상부에 위치하는 사파이어 기관을 구비할 수 있다.
- [0026] 반도체 발광소자 칩(150)은 금속 기관(110)의 상면(116) 측에서 절연부(113)에 걸쳐서 위치하게 된다. 반도체 발광소자 칩(150)은 제1 도전부(111) 및 제2 도전부(112)와 넓은 면적에 걸쳐 접촉하게 되며, 따라서 반도체 발광소자 칩(150)에서 발생한 열은 금속 기관(110)을 통해 효과적으로 방출될 수 있다.
- [0027] 한편, 본 개시에 따른 반도체 발광소자는, 도 11에 나타난 것과 같이, 금속 기관(110)이 생략된 구조, 즉 반도체 발광소자 칩(150), 제1 봉지부(160) 및 제2 봉지부(170) 만을 포함하는 구조로 이루어질 수도 있다. 이때, 제1 전극(151) 및 제2 전극(152)은 반도체 발광소자의 하부로 노출된다.
- [0028] 제1 봉지부(160)는 반도체 발광소자 칩(150) 둘레의 금속 기관(110)의 상면(116)을 덮도록 형성된다. 즉, 제1 봉지부(160)는 반도체 발광소자 칩(150)의 둘레에 소정의 높이를 가지도록 형성된다. 제2 봉지부(170)는 제1 봉지부(160) 및 반도체 발광소자 칩(150)을 덮도록 형성되며, 또한 컨포멀한 외형을 가지도록 형성될 수 있다. 그러나, 외형이 반드시 컨포멀한 형태일 필요는 없다.
- [0029] 제1 봉지부(160)는 제1 전극(151) 및 제2 전극(152)의 높이에 대응하는 두께를 가지는 것이 바람직하다. 예를 들어, 제1 전극(151) 및 제2 전극(152)의 높이는 대략 $2\mu\text{m}$ 내지 $7\mu\text{m}$ 범위 이내의 높이를 가지게 되며, 제1 봉지부(160) 또한 대략 $2\mu\text{m}$ 내지 $7\mu\text{m}$ 범위 이내에서 결정되는 두께를 가지게 된다. 물론, 제1 봉지부(160)의 두께는 제1 전극(151) 및 제2 전극(152)의 높이보다 조금 두꺼울 수도 있고 조금 얇을 수도 있다.
- [0030] 제1 봉지부(160)는 실리콘 등과 같은 투명재질의 수지로 이루어질 수 있으며, 제2 봉지부(170)는 실리콘 등과 같은 투명재질의 수지와 형광체(171)로 이루어질 수 있다. 이와 같이 제1 봉지부(160)가 형광체를 포함하지 않음에 따라, 고가인 형광체의 사용량 감소로 원가절감 효과를 얻을 수 있다.

- [0031] 제1 봉지부(160)는 제2 봉지부(170)를 제1 전극(151) 및 제2 전극(152)의 높이만큼 띄우는 역할을 한다. 좀 더 상세히 설명하면, 형광체(171)를 포함하는 제2 봉지부(170)는 형성시 일반적으로 4시간 내지 7시간 정도의 경화 과정을 거치게 되는데, 경화 도중에 형광체가 제2 봉지부(170) 전체에 균일하게 분포하는 것이 아니라, 아래로 침강하게 된다. 즉, 형광체는 제2 봉지부(170)의 아래쪽으로 조밀하게 분포하게 되고, 위로 갈수록 듬성듬성 분포하게 된다. 제2 봉지부(170) 아래에 제1 봉지부(160)가 없다면, 형광체(171)는 반도체 발광소자 칩(150)의 둘레에서 바닥까지 침강하게 되어, 반도체 발광소자 칩(150)을 구성하는 복수의 반도체층 보다 아래쪽의 영역에 조밀하게 분포하게 된다. 이 경우, 복수의 반도체층과 사파이어 기판의 측면으로부터 방출되는 청색광과 만나지 못하는 형광체가 많아지게 되어, 보는 방향에 따라 색좌표 편차가 발생할 수 있다. 반면, 상기한 바와 같이 제1 전극(151) 및 제2 전극(152)의 높이를 고려하여 결정되는 두께를 가지는 제1 봉지부(160)가 제2 봉지부(170) 아래에 구비되면, 제2 봉지부(170)가 제1 봉지부(160)의 두께만큼 높아지고, 제2 봉지부(170)에 포함되는 형광체(171)는 반도체 발광소자 칩(150)의 둘레에서 제1 봉지부(160)보다 위쪽의 영역에 분포하게 된다. 즉, 복수의 반도체층 및 사파이어 기판의 측면과 마주하는 빛이 방출되는 영역에 형광체(171)가 분포하게 된다. 따라서, 복수의 반도체층과 사파이어 기판의 측면으로부터 방출되는 청색광이 더 많은 형광체(171)와 잘 만나게 되어, 방사 특성을 개선하고 형광체의 효율을 상승시킬 수 있다.
- [0032] 한편, 본 개시에 따른 반도체 발광소자는, 도 12에 나타낸 것과 같이, 반도체 발광소자 칩(150)의 상면(156)과 제2 봉지부(170) 사이에 형성되는 제3 봉지부(180)를 더 포함할 수 있다. 제3 봉지부(180)는 제1 봉지부(160)와 마찬가지로 실리콘 등과 같은 투명재질의 수지로 이루어질 수 있다. 제3 봉지부(180) 역시 형광체를 포함하지 않음에 따라, 고가인 형광체의 사용량 감소로 원가절감 효과를 얻을 수 있다.
- [0033] 제3 봉지부(180)는 도 12에 나타낸 바와 같이 일정한 두께를 가질 수도 있지만, 도 13에 나타낸 바와 같이, 볼록한 단면 형상을 가지도록 형성될 수 있다. 제3 봉지부(180)가 볼록한 단면 형상을 가질 경우, 렌즈 효과에 의해 광추출 효율의 향상을 기대할 수 있다.
- [0034] 상기한 바와 같은 반도체 발광소자는 다음과 같은 방법으로 제조될 수 있다.
- [0035] 도 14 내지 도 19는 본 개시에 따른 반도체 발광소자를 제조하는 방법의 일 예를 나타낸 도면이다.
- [0036] 도 14에 나타낸 것과 같이, 복수의 도전판(101)을 절연접착제(103) 등과 같은 절연재료를 사용하여 접착하는 방식으로 반복 적층하여 적층체(105)를 준비한다.
- [0037] 이와 같은 적층체(105)를 절단하여, 도 15에 나타낸 것과 같이, 절연접착제(103)로 이루어진 절연부(113') 및 도전판(101)으로 이루어진 도전부(111', 112')가 반복되는 구조의 원판 형태의 금속 기판(110')을 형성한다. 이와 같은 금속 기판(110')에서, 도전부(111')와 도전부(112') 사이에 절연부(113')가 위치하게 되며, 인접한 두 도전부(111', 112')는 절연부(113')에 의해 전기적으로 절연된다. 금속 기판(110')은 상면(116') 및 상면(116')에 대향하는 하면(117')을 구비하게 되며, 절연부(113')는 금속 기판(110')의 상면(116')으로부터 하면(117')으로 이어지게 된다.
- [0038] 이와 같이 준비된 금속 기판(110') 위에, 도 16에 나타낸 것과 같이, 반도체 발광소자 칩(150)이 고정된다. 반도체 발광소자 칩(150)은, 제1 전극(151) 및 제2 전극(152)이 하부에 위치하여 금속 기판(110')의 상면(116')과 마주하도록 배치된다. 반도체 발광소자 칩(150)은 절연부(113')에 걸쳐서 위치하게 된다.
- [0039] 구체적으로, 금속 기판(110')의 상면(116')에서, 제1 전극(151)은 절연부(113') 좌측의 도전부(111') 상면(116')에 접합되고, 제2 전극(152)은 절연부(113) 우측의 도전부(112') 상면(116')에 접합된다. 이러한 접합은 Ag 페이스트와 같은 도전성 접착제를 이용하여 수행되거나, 반도체 발광소자 분야에 이미 알려진 다양한 방법(eutectic, Au stud bonding 등)이 사용될 수 있다.
- [0040] 다음으로, 도 17에 나타낸 것과 같이, 반도체 발광소자 칩(150) 주변의 금속 기판(110')의 상면(116')을 덮도록 제1 봉지부(160')를 형성한다. 이와 같은 제1 봉지부(160')를 형성하는 과정에서 모든 반도체 발광소자 칩(150)의 상면(156)을 덮도록 제3 봉지부(180)가 동시에 형성될 수 있다. 구체적으로, 제1 봉지부(160')와 제3 봉지부(180)는 액상의 투명재질의 수지를 금속 기판(110')의 상면 측에서 스프레이 방식으로 분사하여 동시에 형성될 수 있다. 이와 같은 스프레이 방식을 통해 제1 봉지부(160')가 2 μ m 내지 7 μ m 범위 이내의 얇은 두께를 가지도록 형성할 수 있다. 이때, 제3 봉지부(180)는, 도 12에 나타낸 것과 같이 일정한 두께를 가질 수도 있지만, 도 13에 나타낸 것과 같이 표면장력에 의해 볼록한 단면 형상을 가질 수도 있다. 또한, 스프레이 방식으로 제1

봉지부(160')와 제3 봉지부(180)를 함께 형성하는 과정에서 열을 가할 수 있다. 이와 같이 열을 가하게 되면 표면장력이 증가하여, 제3 봉지부(180)가 더욱 볼록한 단면 형상을 가지도록 할 수 있다. 한편, 스프레이 공정의 특성상 제1 봉지부(160')와 제3 봉지부(180)를 형성하기 위한 분사 도중에 투명재질의 수지가 반도체 발광소자 칩 측면의 위쪽에 묻을 수도 있을 것이다.

[0041] 이어서, 도 18에 나타난 것과 같이, 제1 봉지부(160'), 반도체 발광소자 칩(150)의 측면(158) 및 제3 봉지부(180)를 덮도록 제2 봉지부(170')를 형성한다. 제2 봉지부(170')는 실리콘 등과 같은 액상의 투명재질의 수지와 형광체를 포함할 수 있다.

[0042] 제2 봉지부(170')의 경화가 완료된 후, 도 19에 나타난 것과 같이, 평면상에서 반도체 발광소자의 예정된 경계(A)를 따라 경화된 제1 봉지부(160'), 제2 봉지부(170') 및 금속 기판(110')를 함께 절단하여, 개별적인 반도체 발광소자로 완성된다.

[0043] 도 9에 나타난 것과 같은 완성된 반도체 발광소자에서, 원판 형태의 금속 기판(110')은 금속 기판(110)을 이루게 되며, 금속 기판(110)은 절연부(113) 및 절연부(113)를 사이에 두고 절연부(113)에 의해 절연되는 제1 도전부(111)와 제2 도전부(112)를 구비하게 된다. 이때 제1 도전부(111)는 금속 기판(110')에 포함된 도전부들(111', 112') 중 절연부(113') 일측에 위치하는 도전부(111')의 일부분으로 이루어지고, 제2 도전부(112)는 절연부(113')를 사이에 두고 도전부(111') 맞은편에 위치하는 도전부(112')의 일부분으로 이루어질 것이다.

[0044] 한편, 도 20은 본 개시에 따른 반도체 발광소자를 제조하는 방법의 일 예로서, 도 15에 나타난 것과 같은 금속 기판(110')을 사용하지 않고, 내열 테이프, 내열 시트 등으로 이루어질 수 있는 플레이트(210)를 사용하여 반도체 발광소자를 제조할 수 있다.

[0045] 금속 기판(110') 대신에 플레이트(210)가 사용된다는 점, 이 플레이트(210)가 절단 공정 이전에 제거된다는 점, 결과적으로 도 11에 나타난 것과 같은 금속 기판(110)이 생략된 구조의 반도체 발광소자가 형성된다는 점을 제외하면, 이상의 반도체 발광소자를 제조하는 방법과 유사하다.

[0046] 구체적으로, 도 20에 나타난 것과 같이, 준비된 플레이트(210) 위에 접착제 등을 이용하여 반도체 발광소자 칩(150)이 고정되며, 이어서 제1 봉지부(160')와 제3 봉지부(180)가 형성된 다음 제2 봉지부(170')가 형성되고, 경화가 완료되면 플레이트(210)가 제거되고, 플레이트(210)가 제거된 후 제1 봉지부(160') 및 제2 봉지부(170')를 함께 절단하여, 개별적인 반도체 발광소자로 완성된다.

[0047] 도 21은 본 개시에 따른 반도체 발광소자의 다른 일 예를 나타내는 도면이고, 도 22는 도 21의 반도체 발광소자를 부분적으로 분해하여 나타내는 도면이다.

[0048] 반도체 발광소자는 금속 기판(110)과 반도체 발광소자 칩(150) 사이에서 절연부(113)를 덮는 비도전성 반사막(130)을 더 포함할 수 있다.

[0049] 금속 기판(110)의 상면(116)은 반도체 발광소자 칩(150)이 놓이게 되는 부분으로서, 금속 기판(110)을 구성하는 절연부(113) 또한 상면(116)으로 부분적으로 노출된다. 절연부(113)의 금속 기판(110) 상면(116)으로 노출되는 부분은 반도체 발광소자 칩(150)에서 방출되는 강한 빛에 노출되는 부분으로서, 탈색 및 변색에 취약하다. 절연부(113)가 탈색되거나 변색되면, 반도체 발광소자 칩(150)에서 방출된 빛의 금속 기판(110) 상면(116)에서의 반사효율이 저하될 수 있다.

[0050] 비도전성 반사막(130)은, 절연부(113)의 탈색 및 변색에 따른 반사효율 저하를 개선할 수 있도록 한 것으로서, 금속 기판(110)의 상면(116) 측에서 절연부(113)를 덮도록 형성된다. 제조 공정 중에, 이와 같은 비도전성 반사막(130)은, 반도체 발광소자 칩(150)을 원판 형태의 금속 기판(110')의 상면 측에 고정하기 이전에, 금속 기판(110')의 상면 측에서 절연부(113')를 덮는 방식으로 형성될 수 있다.

[0051] 비도전성 반사막(130)은 절연부(113)를 덮어 절연부(113)의 탈색 및 변색을 방지함으로써 금속 기판(110) 상면(116)에서의 반사효율 저하를 방지할 뿐만 아니라, 비도전성 반사막(130) 자체에 의한 반사효율 향상효과를 얻을 수 있도록 한다.

[0052] 비도전성 반사막(130)은 반사막으로 기능하되, 빛의 흡수를 방지하도록 투광성 물질로 구성되는 것이 바람직하다. 비도전성 반사막(130)은 예를 들어, SiO_x, TiO_x, Ta₂O₅, MgF₂, SiN, SiON, Al₂O₃ 등과 같은 투광성 유전체 물

질로 구성될 수 있다. 비도전성 반사막(130)은, 예를 들어, SiO_x , 및 TiO_x 등과 같은 투광성 유전체 물질로 구성되는 단일 유전체 막, 굴절율이 다른 이질적인 복수의 유전체 막(예: $\text{SiO}_2/\text{TiO}_2$, $\text{SiO}_2/\text{Ta}_2\text{O}_5$, $\text{SiO}_2/\text{TiO}_2/\text{Ta}_2\text{O}_5$ 등), 바람직하게는 예를 들어 SiO_2 와 TiO_2 의 조합으로 된 단일의 분포 브래그 리플렉터(Distributed Bragg Reflector: DBR) 또는 유전체 막과 분포 브래그 리플렉터의 조합 등 다양한 구조로 이루어질 수 있다.

[0053] 분포 브래그 리플렉터는 보다 많은 양의 빛을 반사시킬 수 있으며 특정 파장에 대한 설계가 가능하여 발생하는 빛의 파장에 대응하여 효과적으로 반사시킬 수 있다. 따라서, 비도전성 반사막(130)이 분포 브래그 리플렉터를 포함할 경우, 반사효율을 더욱 향상시킬 수 있다. 분포 브래그 리플렉터는, 예를 들어 $\text{TiO}_2/\text{SiO}_2$ 의 조합으로 이루어지는 반복 적층 구조를 구비할 수 있으며, 물리 증착법(PVD; Physical Vapor Deposition), 그 중에서도 전자선 증착법(E-Beam Evaporation) 또는 스퍼터링법(Sputtering) 또는 열 증착법(Thermal Evaporation)에 의해 형성될 수 있다.

[0054] 예를 들어, 분포 브래그 리플렉터가 TiO_2 층/ SiO_2 층의 조합으로 구성되는 경우, 각 층은 주어진 파장의 1/4의 광학 두께를 기본적으로 가지도록 설계되지만, 빛의 입사 각도에 대한 영향과 패키지 안에서 발생할 수 있는 빛의 파장(blue, green, yellow, red 등)을 고려하여 최적설계가 되면 각 층의 광학 두께는 1/4을 정확하게 유지할 필요는 없으며, 그 조합의 수는 4 ~ 20 페어(pairs)가 적합하다. 조합의 수가 너무 적으면 분포 브래그 리플렉터의 반사효율이 떨어지고, 조합의 수가 너무 많으면 두께가 과도하게 두꺼워지기 때문이다. 한편, 각 층은 기본적으로 주어진 파장의 1/4의 광학 두께를 가지도록 설계되지만, 고려 대상의 파장 대역에 따라서 주어진 파장의 1/4 보다 큰 광학 두께를 가지도록 설계될 수 있다. 이와 더불어, 분포 브래그 리플렉터는 각기 다른 광학 두께를 가지는 TiO_2 층/ SiO_2 층의 조합들로 설계될 수도 있다. 정리하면, 분포 브래그 리플렉터는 반복 적층되는 복수의 TiO_2 층/ SiO_2 층의 조합을 포함할 수 있고 하며, 복수의 TiO_2 층/ SiO_2 층의 조합은 각각 서로 다른 광학 두께를 가질 수 있다.

[0055] 금속 기관(110)은 경면 처리된 상면(116)을 구비하는 것이 바람직하다. 예를 들어, 금속 기관(110)을 구성하는 제1 도전부(111) 및 제2 도전부(112)가 Al로 이루어지고, 폴리싱(polishing) 등과 같은 방법으로 경면 처리가 수행되면, 금속 기관(110)의 상면(116)은 높은 반사율을 가지게 된다. 이와 같은 금속 기관(110)의 경면 처리는, 비도전성 반사막(130)의 형성에 앞서, 원판 형태의 금속 기관(110')의 상면(116)을 경면 처리하는 방식으로 수행될 수 있다.

[0056] 한편, 경면처리를 하는 대신에, 금속 기관(110)은 Al 재질의 제1 도전부(111) 및 제2 도전부(112)의 상면을 덮는 반사율이 높은 Ag층(114)을 포함할 수도 있다. Ag층(114)은 증착 등과 같은 방법으로 형성될 수 있다. 금속 기관(110)이 Ag층을 구비하는 경우, 경면처리를 생략하더라도 금속 기관(110)의 상면(116)은 높은 반사율을 가지게 된다.

[0057] 따라서, 금속 기관(110)의 상면(116) 측에서, 비도전성 반사막(130)에 의해 절연부(113)의 탈색 또는 변색이 방지됨에 따라 절연부(113)의 탈색 또는 변색으로 인한 반사효율 저하가 방지되고, 비도전성 반사막(130)으로 덮인 영역의 경우 비도전성 반사막(130) 자체에 의해 높은 반사율을 가지게 되며, 이와 더불어 비도전성 반사막(130)으로 덮이지 않은 영역의 경우에도 금속 기관(110)의 상면(116)이 경면 처리되거나 Ag층으로 덮여 향상된 반사율을 가지게 됨에 따라, 반도체 발광소자는 더욱 향상된 반사효율을 가지게 된다.

[0058] 이때, 반도체 발광소자 칩(150)은 비도전성 반사막(130)에 걸쳐서 위치하게 된다. 구체적으로, 금속 기관(110)의 상면(116)에서, 제1 전극(151)은 비도전성 반사막(130) 좌측의 제1 도전부(111)에 접합되고, 제2 전극(152)은 비도전성 반사막(130) 우측의 제2 도전부(112)에 접합된다. 따라서, 비도전성 반사막(130)은, 금속 기관(110)의 상면(116) 위에서, 제1 전극(151)과 제2 전극(152) 사이에 위치하게 된다.

[0059] 비도전성 반사막(130)이 구비되는 경우, 제1 봉지부(160)는 반도체 발광소자 칩(150) 주변의 금속 기관(110)의 상면, 반도체 발광소자 칩(150) 주변으로 노출되는 비도전성 반사막(130)의 상면 및 반도체 발광소자 칩(150)의 상면을 덮도록 형성된다.

[0060] 도 23은 본 개시에 따른 반도체 발광소자의 또 다른 일 예를 나타내는 도면이고, 도 24는 도 23의 반도체 발광소자를 부분적으로 분해하여 나타내는 도면이다.

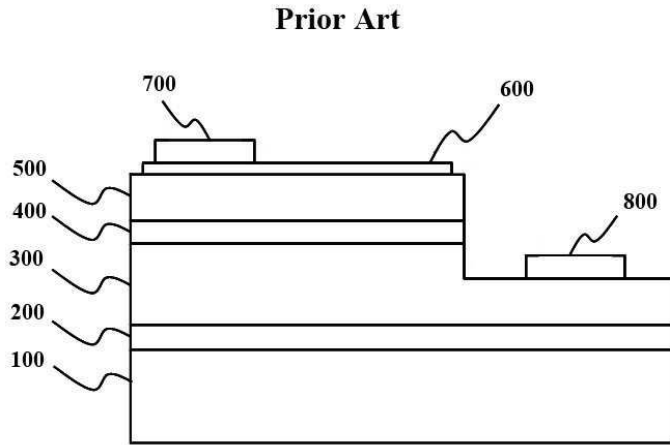
[0061] 비도전성 반사막(130)은 금속 기관(110)의 상면(116) 전체를 덮도록 형성될 수 있다. 그리고, 제1 전극(151) 및 제2 전극(152)이 각각 제1 도전부(111) 및 제2 도전부(112)와 전기적으로 연결될 수 있도록 하기 위한

것으로서, 비도전성 반사막(130)은 제1 도전부(111)를 부분적으로 노출시키는 제1 관통구멍(121) 및 제2 도전부(112)를 부분적으로 노출시키는 제2 관통구멍(122)을 구비한다. 제1 관통구멍(121)과 제2 관통구멍(122)은 각각 제1 전극(151) 및 제2 전극(152)이 삽입될 수 있도록 하기 위해, 제1 전극(151) 및 제2 전극(152)이 놓일 위치에 제1 전극(151) 및 제2 전극(152) 보다 조금 크게 형성된다. 이와 같이, 비도전성 반사막(130)이 금속 기관(110)의 상면(116)에 넓게 형성됨으로써, 더욱 향상된 반사효율을 달성할 수 있다.

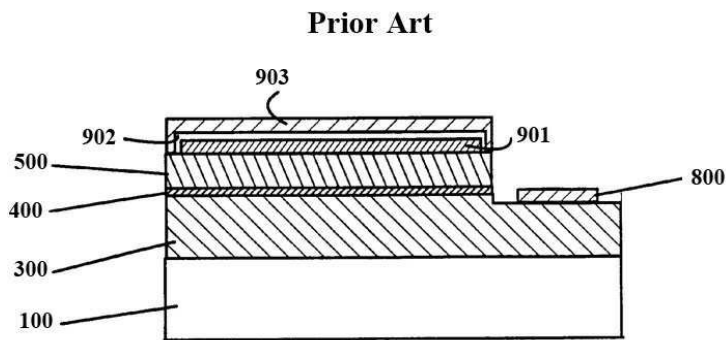
- [0062] 한편, 금속 기관(110)이 경면 처리된 상면(116)을 구비하거나 Ag층(114)을 구비하고, 이러한 경면 처리된 금속 기관(110)의 상면(116) 또는 Ag층(114) 위에 비도전성 반사막(130)이 형성될 경우, 경면 처리되지 않은 금속 기관(110)의 상면(116)에 비도전성 반사막(130)이 형성될 경우와 비교하여, 상대적으로 얇은 두께의 비도전성 반사막(130)으로도 동등한 반사효율을 달성할 수 있다. 즉, 금속 기관(110)의 상면(116)을 경면 처리하거나 Ag층(114)을 구비함으로써, 비도전성 반사막(130)을 얇게 구성할 수 있게 된다.
- [0063] 이와 같이 비도전성 반사막(130)이 금속 기관(110)의 상면(116) 전체를 덮도록 형성되는 경우, 제1 봉지부(160)는 반도체 발광소자 칩(150) 주변으로 노출되는 비도전성 반사막(130)의 상면 및 반도체 발광소자 칩(150)의 상면을 덮도록 형성되며, 제1 봉지부(160)의 두께는 비도전성 반사막(130)의 두께만큼 얇게 형성될 수 있을 것이다.
- [0064] 이하 본 개시의 다양한 실시 형태에 대하여 설명한다.
- [0065] (1) 제2 봉지부는 형광체를 포함하는 것을 특징으로 하는 반도체 발광소자.
- [0066] (2) 제1 봉지부는 제1 전극 및 제2 전극의 높이에 대응하는 두께를 가지는 것을 특징으로 하는 반도체 발광소자.
- [0067] (3) 반도체 발광소자 칩의 상면과 제2 봉지부 사이에 형성되는 제3 봉지부;를 더 포함하는 것을 특징으로 하는 반도체 발광소자.
- [0068] (4) 제3 봉지부는 볼록한 단면 형상을 가지는 것을 특징으로 하는 반도체 발광소자.
- [0069] (5) 절연부 및 절연부에 의해 전기적으로 절연되는 제1 도전부와 제2 도전부를 구비하며, 상면과 상면에 대향하는 하면을 가지고, 절연부가 상면으로부터 하면으로 이어진 금속 기관;으로서, 제1 도전부가 제1 전극과 접합되고, 제2 도전부가 제2 전극과 접합되도록, 반도체 발광소자 칩 및 제1 봉지부 하부에 위치하는 금속 기관;을 더 포함하는 것을 특징으로 하는 반도체 발광소자.
- [0070] (6) 금속 기관과 반도체 발광소자 칩 사이에서 절연부를 덮는 비도전성 반사막;을 더 포함하는 것을 특징으로 하는 반도체 발광소자.
- [0071] (7) 비도전성 반사막은 금속 기관의 상면 전체를 덮고, 제1 도전부를 부분적으로 노출시키는 제1 관통구멍 및 제2 도전부를 부분적으로 노출시키는 제2 관통구멍을 구비하며, 제1 전극은 제1 관통구멍을 통해 제1 도전부에 전기적으로 연결되고, 제2 전극은 제2 관통구멍을 통해 제2 도전부에 전기적으로 연결되는 것을 특징으로 하는 반도체 발광소자.
- [0072] (8) 금속 기관은 제1 도전부와 제2 도전부의 상면을 덮도록 형성되는 Ag층을 더 포함하는 것을 특징으로 하는 반도체 발광소자.
- [0073] (9) 제2 봉지부는 형광체를 포함하는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.
- [0074] (10) 제1 봉지부를 형성하는 단계는 플레이트의 상면 측에서 스프레이하는 방식으로 수행되는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.
- [0075] (11) 제1 봉지부를 형성하는 단계에서, 반도체 발광소자 칩의 상면과 제2 봉지부 사이에 위치하는 제3 봉지부가 동시에 형성되는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.
- [0076] (12) 제1 봉지부를 형성하는 단계에서, 제3 봉지부가 볼록한 단면 형상을 가지도록 열을 가하는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.
- [0077] (13) 절단하는 단계에 앞서 수행되는, 플레이트를 제거하는 단계;를 더 포함하는 것을 특징으로 하는 반도체 발광소자를 제조하는 방법.

도면

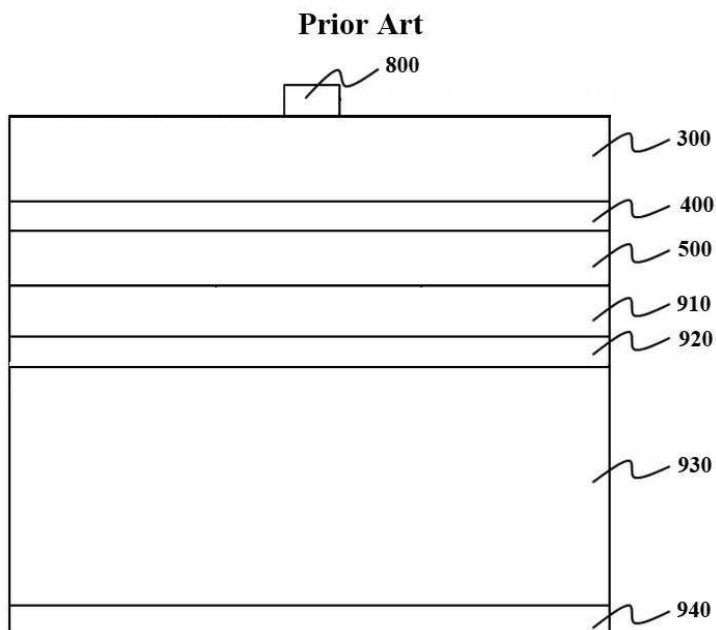
도면1



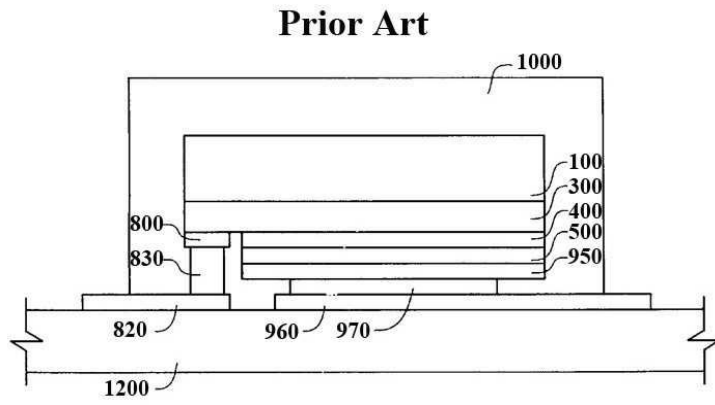
도면2



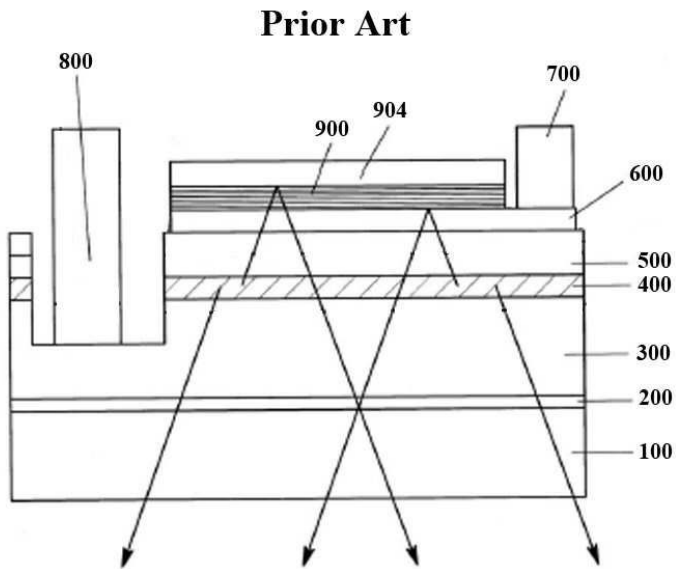
도면3



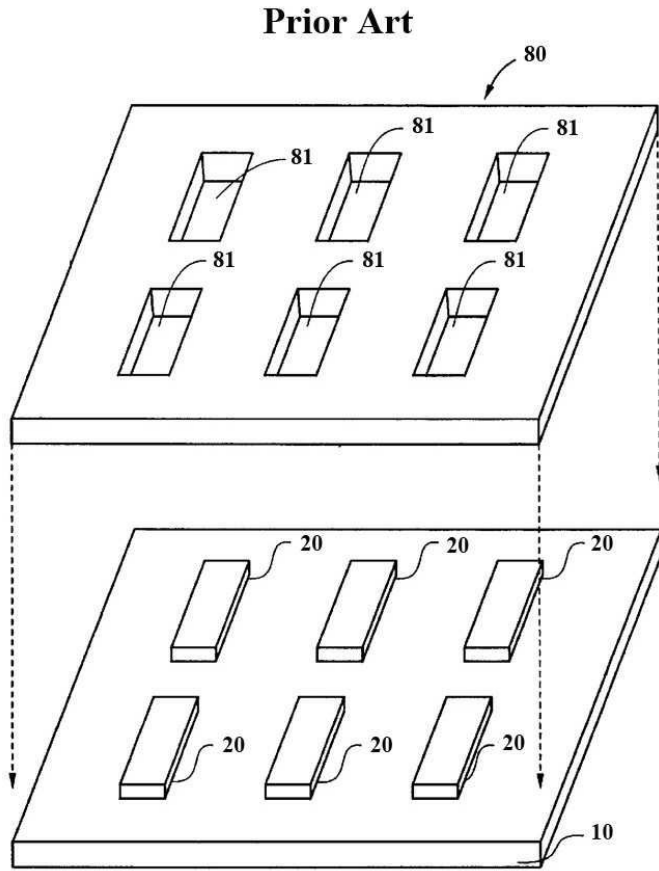
도면4



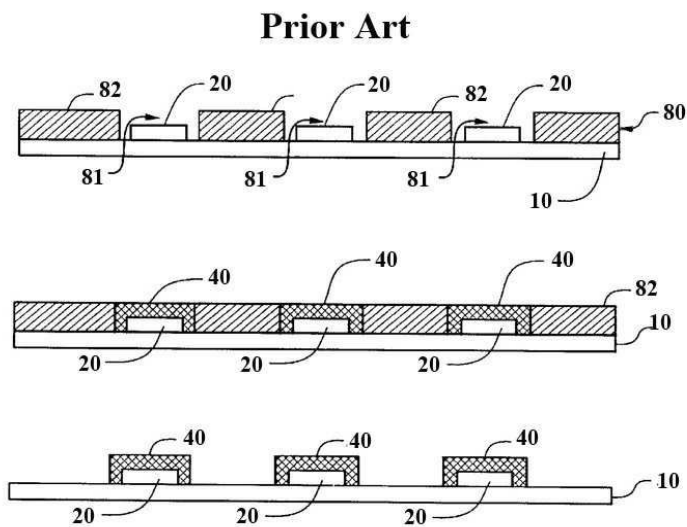
도면5



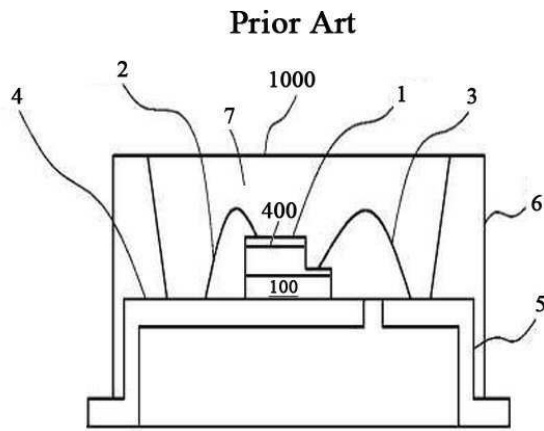
도면6



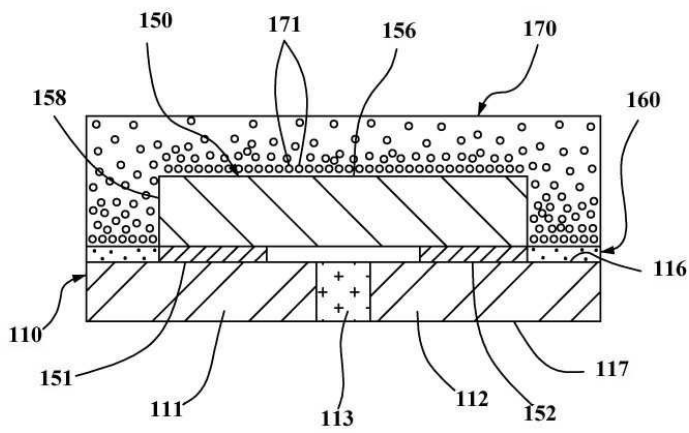
도면7



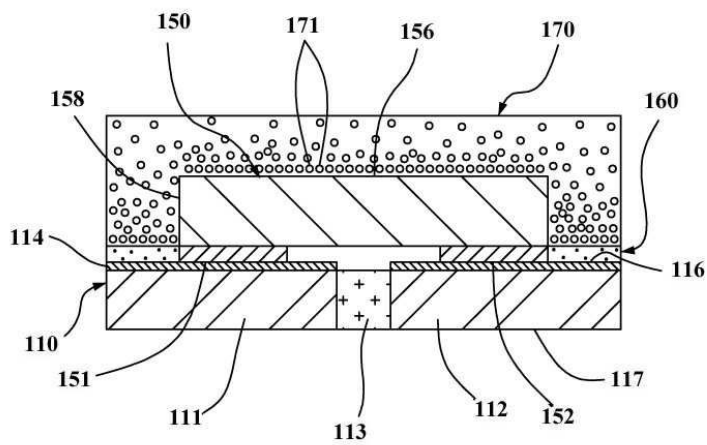
도면8



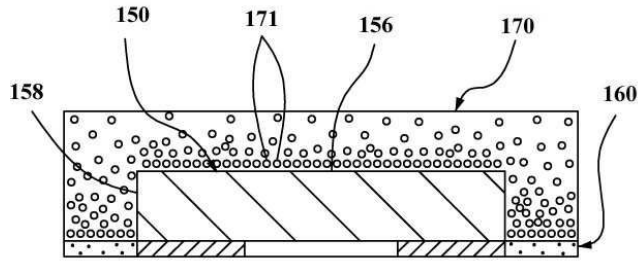
도면9



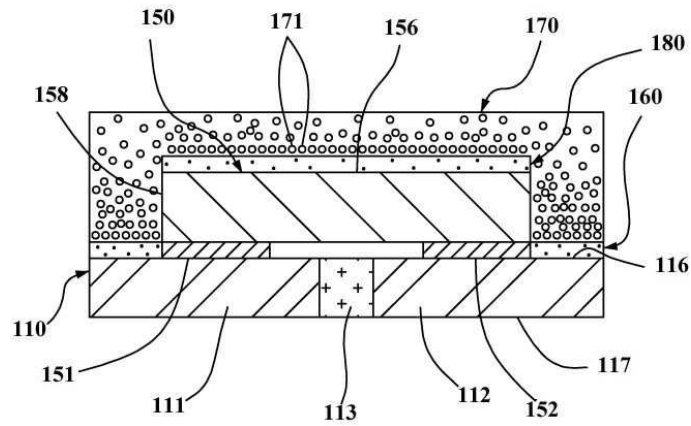
도면10



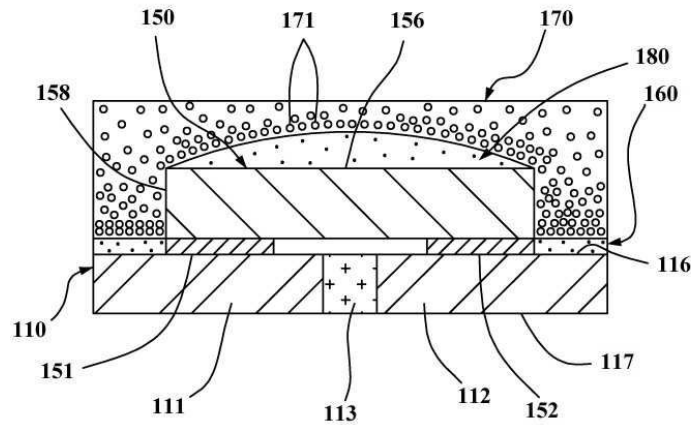
도면11



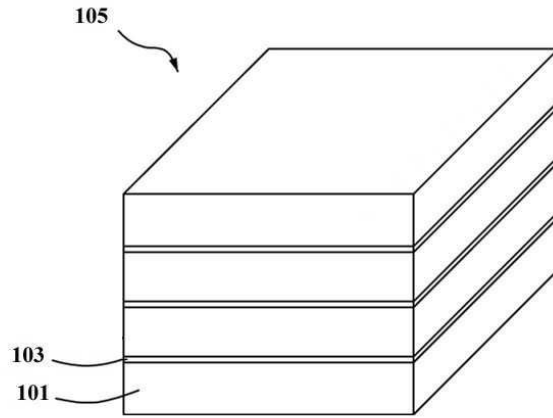
도면12



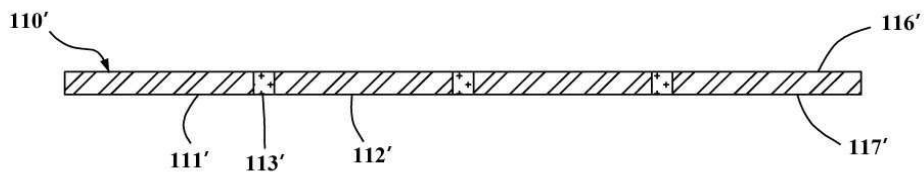
도면13



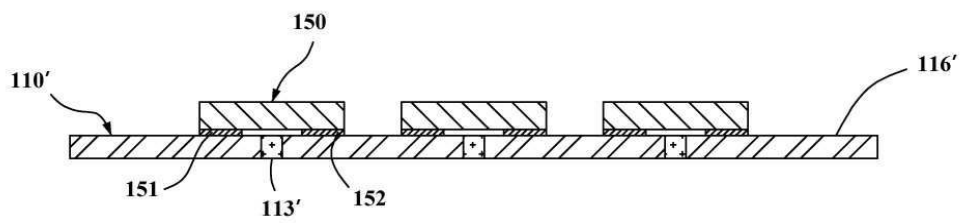
도면14



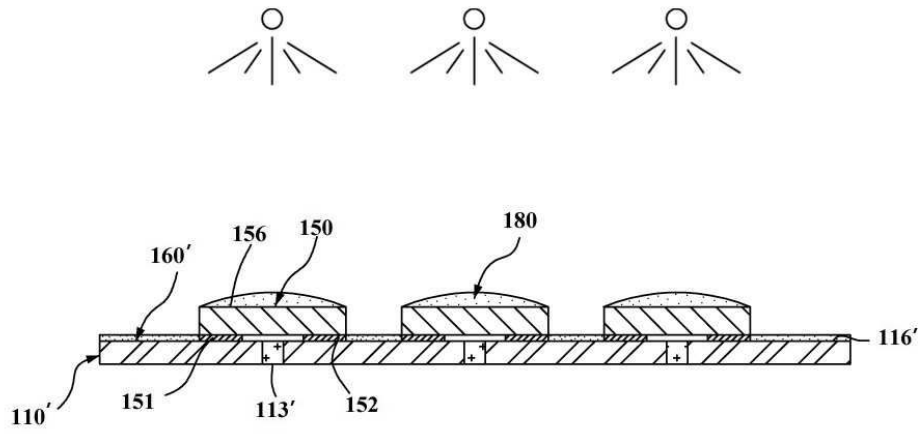
도면15



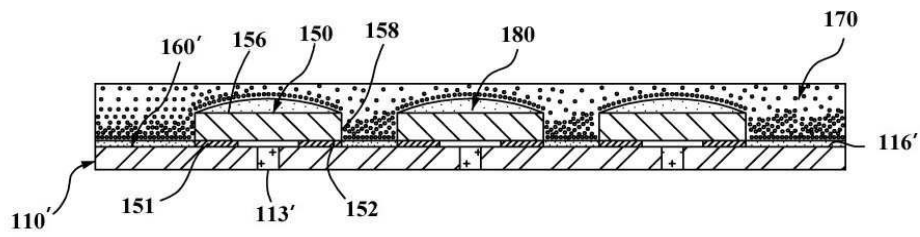
도면16



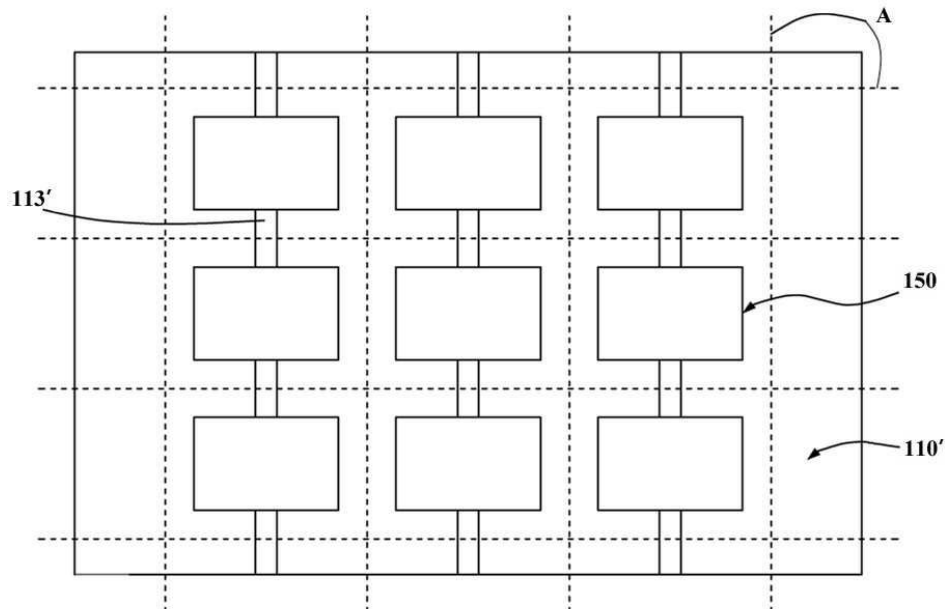
도면17



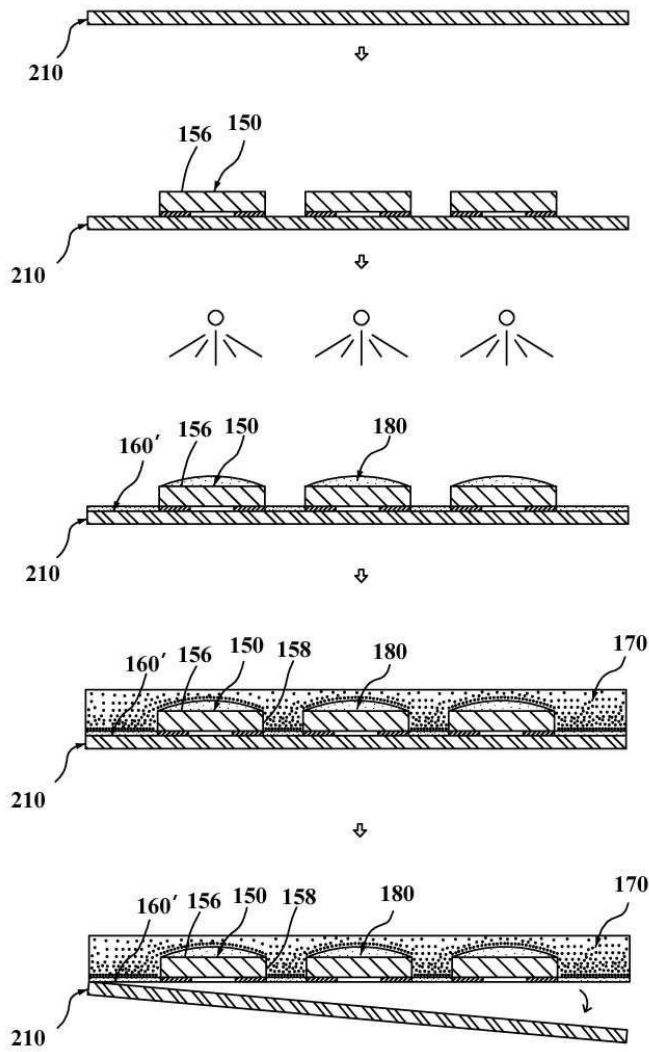
도면18



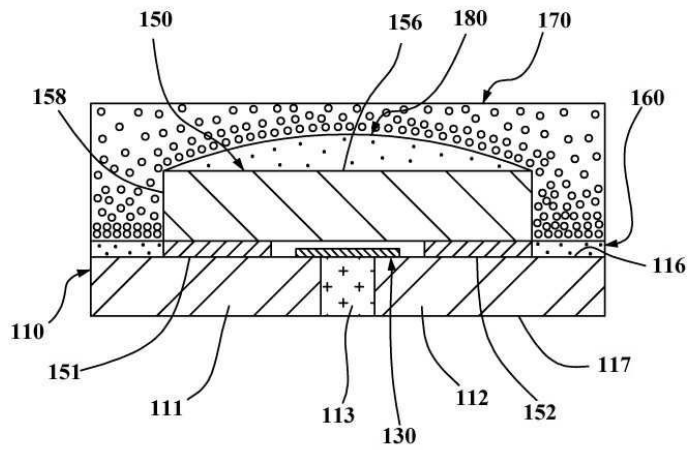
도면19



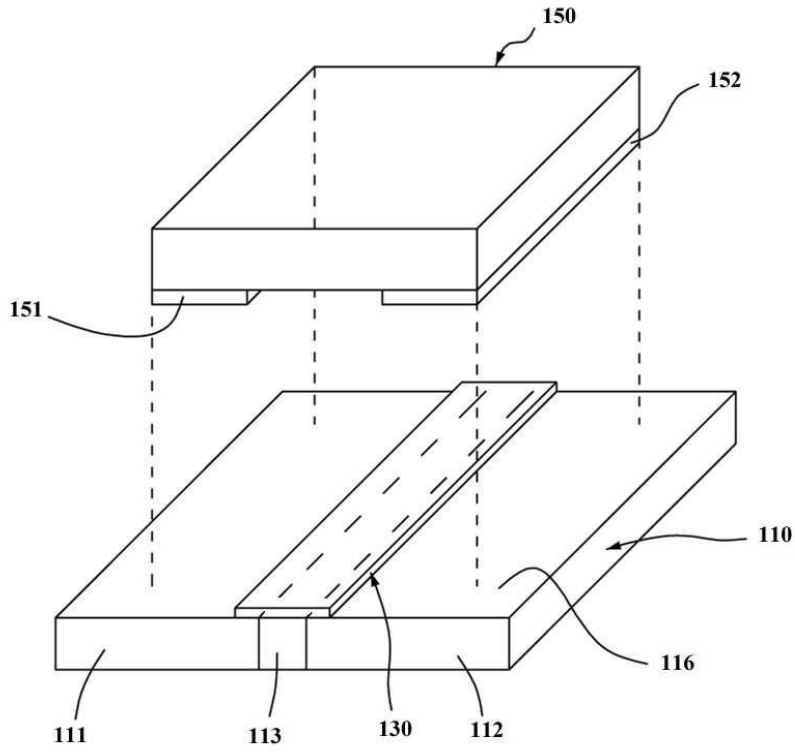
도면20



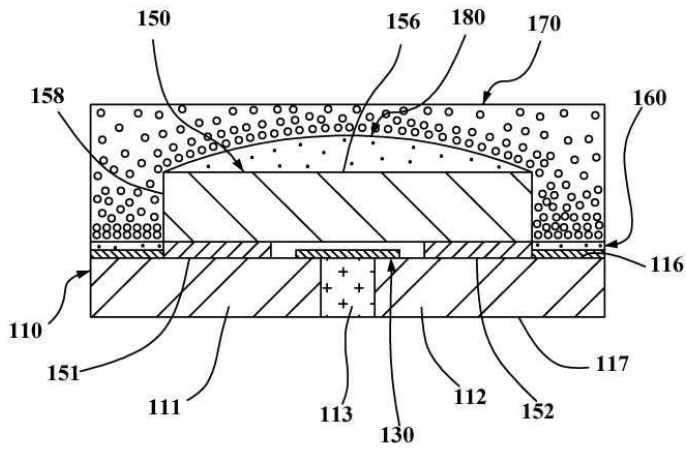
도면21



도면22



도면23



도면24

