

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-321544
(P2004-321544A)

(43) 公開日 平成16年11月18日(2004.11.18)

(51) Int. Cl.⁷
A63F 7/02

F I
A63F 7/02 326Z
A63F 7/02 304Z

テーマコード(参考)
2C088

審査請求 未請求 請求項の数 9 O L (全 36 頁)

(21) 出願番号 特願2003-121506(P2003-121506)
(22) 出願日 平成15年4月25日(2003.4.25)

(71) 出願人 000121693
奥村遊機株式会社
愛知県名古屋市昭和区鶴舞2丁目2番18号
(74) 代理人 100103252
弁理士 笠井 美孝
(72) 発明者 太田 裕之
愛知県名古屋市昭和区鶴舞2丁目2番18号 奥村遊機株式会社内
Fターム(参考) 2C088 DA09 EA10 EA26

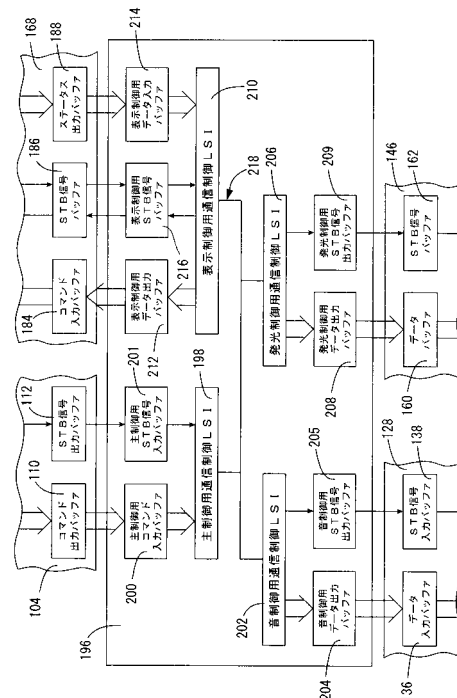
(54) 【発明の名称】 遊技機

(57) 【要約】

【課題】主制御部による制御用のコマンドの送信処理を過度の負担をかけることなく行うことが出来ると共に、サブ制御部による制御用のコマンドの受信処理を過度の負担をかけることなく行うことが出来る、新規な構造の遊技機を提供することを目的とする。

【解決手段】主制御部106からサブ制御部130, 148, 170への制御用のコマンドの伝送経路上に、主制御部106から送信された制御コマンド信号を複数のサブ制御部130, 148, 170のそれぞれに対して分配するように送信する主制御用通信制御部198と、主制御用通信制御部198から送信された制御コマンド信号を送信先を確認し、送信先が接続されているサブ制御部130, 148, 170である場合に、かかる制御コマンド信号を接続されたサブ制御部130, 148, 170に送信するサブ制御用通信制御部202, 206, 210を設けた。

【選択図】 図7



【特許請求の範囲】

【請求項 1】

遊技動作における演出動作又は遊技状況の報知動作を行う複数の作動部を作動制御する複数のサブ制御部と、それら複数のサブ制御部を全体的に制御する主制御部を備えており、該主制御部が送信した制御用のコマンドを該複数のサブ制御部が受信し、該複数のサブ制御部が該制御用のコマンドに基づいて該複数の作動部を作動制御するようにした遊技機において、

前記主制御部に接続される主制御用通信制御部を一つ備えていると共に、前記サブ制御部に接続されるサブ制御用通信制御部を少なくとも二つ備えており、また、該主制御部から該サブ制御部への前記制御用のコマンドの伝送経路上には、該主制御用通信制御部と少なくとも一つの該サブ制御用通信制御部が設けられており、更に、該主制御用通信制御部は、該主制御部が送信した制御コマンド信号を受信する主制御受信手段と、受信した制御コマンド信号を該サブ制御用通信制御部に分配するように送信する主制御分配送信手段を備えている一方、該サブ制御用通信制御部は、該主制御用通信制御部が送信した該制御コマンド信号を受信するサブ制御受信手段と、受信した制御コマンド信号に付された送信先のサブ制御部を示す制御用送信先識別情報を確認するサブ制御送信先確認手段と、該サブ制御送信先確認手段によって確認した送信先のサブ制御部が接続されているサブ制御部である場合に受信した制御コマンド信号を記憶するサブ制御記憶手段と、該サブ制御記憶手段によって記憶された該制御コマンド信号を接続されているサブ制御部に送信するサブ制御送信手段を備えていることを特徴とする遊技機。

10

20

【請求項 2】

前記主制御部と前記主制御用通信制御部の間において、該主制御部から該主制御用通信制御部への一方向のみ送信可能とされている請求項 1 に記載の遊技機。

【請求項 3】

前記サブ制御用通信制御部の全てと前記主制御用通信制御部の間で、受信した前記制御コマンド信号の送信先が予め定められていることによって、該制御コマンド信号が該サブ制御用通信制御部の全てと該主制御用通信制御部の間を巡回するようになっており、該主制御用通信制御部は、該サブ制御用通信制御部の全てと該主制御用通信制御部の間を巡回してきた該制御コマンド信号を受信した場合に受信した制御コマンド信号を消去する主制御消去手段を備えている請求項 1 又は 2 に記載の遊技機。

30

【請求項 4】

前記サブ制御部の少なくとも二つの間で該サブ制御部の状態を知らせるための連絡コマンド信号が送信されるようになっており、該連絡コマンド信号を送信する側のサブ制御部に接続されている送信側のサブ制御用通信制御部は、該送信する側のサブ制御部が送信した該連絡コマンド信号を受信する送信側サブ連絡受信手段と、受信した連絡コマンド信号を該連絡コマンド信号に付された送信先のサブ制御部を示す連絡用送信先識別情報に拘わらず該サブ制御用通信制御部の全てに分配するように送信するサブ連絡分配送信手段を備えている一方、該連絡コマンド信号を受信する受信側のサブ制御用通信制御部は、該送信側のサブ制御用通信制御部が送信した該連絡コマンド信号を受信する受信側サブ連絡受信手段と、受信した連絡コマンドに付された該連絡用送信先識別情報を確認するサブ連絡送信先確認手段と、該サブ連絡送信先確認手段によって確認した送信先のサブ制御部が接続されているサブ制御部である場合に受信した連絡コマンド信号を記憶するサブ連絡記憶手段と、該サブ連絡記憶手段によって記憶された該連絡コマンド信号を接続されているサブ制御部に送信するサブ連絡送信手段を備えている請求項 1 乃至 3 の何れかに記載の遊技機。

40

【請求項 5】

前記サブ制御用通信制御部の全てと前記主制御用通信制御部の間で、受信した前記連絡コマンド信号の送信先が予め定められていることによって、該連絡コマンド信号が該サブ制御用通信制御部の全てと該主制御用通信制御部の間を巡回するようになっており、該サブ制御用通信制御部は、該サブ制御用通信制御部の全てと該主制御用通信制御部の間を巡回してきた該連絡コマンド信号を受信した場合に受信した連絡コマンド信号を消去するサブ

50

連絡消去手段を備えている請求項 4 に記載の遊技機。

【請求項 6】

前記主制御用通信制御部は、前記制御コマンド信号の送信が可能な状態であることを確認する主制御送信可能確認手段を備えていると共に、前記サブ制御用通信制御部は、前記連絡コマンド信号の送信が可能な状態であることを確認するサブ制御送信可能確認手段を備えている請求項 4 又は 5 に記載の遊技機。

【請求項 7】

前記主制御用通信制御部は、前記主制御部から送信された前記制御コマンド信号を受信した場合に該制御コマンド信号の送信を前記サブ制御用通信制御部の全てに対して要求する主制御送信要求手段を備えていると共に、該サブ制御用通信制御部は、接続されている前記サブ制御部から送信された前記連絡コマンド信号を受信した場合に該連絡コマンド信号の送信を該主制御用通信制御部と他のサブ制御用通信制御部の全てに対して要求するサブ制御送信要求手段を備えている請求項 4 乃至 6 の何れかに記載の遊技機。

10

【請求項 8】

前記サブ制御用通信制御部の全てと前記主制御用通信制御部が 1 枚の通信制御用基板に設けられている請求項 1 乃至 7 の何れかに記載の遊技機。

【請求項 9】

前記通信制御用基板には、前記複数のサブ制御部よりも多くの前記サブ制御用通信制御部が設けられている請求項 8 に記載の遊技機。

【発明の詳細な説明】

20

【0001】

【技術分野】

本発明は、遊技動作における演出動作又は遊技状況の報知動作を行う複数の作動部を作動制御する複数のサブ制御部と、それら複数のサブ制御部を全体的に制御する主制御部を備えており、主制御部が送信した制御用のコマンドを複数のサブ制御部が受信し、該複数のサブ制御部が制御用のコマンドに基づいて該複数の作動部を作動制御するようにした遊技機に関するものである。

【0002】

【背景技術】

パチンコ機等の遊技機は、例えば、特別図柄が表示される特別図柄表示装置、効果音等が出力されるスピーカ、遊技盤上等に設けられた LED 等のように、遊技状況に応じた演出動作又は遊技状況の報知動作を行う作動部を複数備えている。このような複数の作動部を備えた遊技機は、遊技動作を全体的に制御する主制御部のみを用い、かかる主制御部が各作動部を直接に制御するようにすることも可能である。

30

【0003】

しかしながら、主制御部のみで複数の作動部を制御すると主制御部のプログラム容量が大きくなってしまふことから、不正行為が行われたか否かを検査することが難しくなるといふ問題がある。即ち、主制御部は遊技動作を全体的に制御するものであることから不正行為の対象とされ易く、主制御部への不正行為の有無を検査する負担を軽減するために主制御部のプログラム容量を小さくしておくことが要求されるのである。

40

【0004】

そこで、主制御部のプログラム容量を小さくして、主制御部への不正行為の有無を検査する負担を軽減するという観点から、遊技動作における演出動作又は遊技状況の報知動作を行う複数の作動部を作動制御する複数のサブ制御部と、それら複数のサブ制御部を全体的に制御する主制御部を備えている遊技機が提案されている。このような遊技機においては、主制御部は各サブ制御部に対して制御コマンドを送信するのみで、専ら各サブ制御部が主制御部から送信された制御コマンドに基づいて作動部を作動制御するようになっている。

【0005】

ところで、近年の遊技機は、遊技者を楽しませるために凝った演出をするようになってき

50

ており、それに伴って、遊技機の動作内容が複雑になってきている。その結果、主制御部は各サブ制御部に対して制御コマンドを送信するのみであっても、主制御部のプログラム容量を小さくすることが困難になってきている。

【0006】

そこで、主制御手段は一つのサブ制御手段のみにコマンドを送信し、主制御手段からのコマンドを受信したサブ制御手段に設けられた制御内容決定部で決定されたコマンドによって、他のサブ制御手段を作動制御する遊技機が提案されている（例えば、特許文献1参照。）。このような遊技機においては、主制御手段のプログラム容量を小さくして主制御手段への不正行為の有無を検査する負担を軽減することが出来るのであり、また、主制御手段のコマンド送信に対する負担を軽減することが出来るのである。

10

【0007】

【特許文献1】

特開2000-262711号公報（第4-5頁、第3図）

【0008】

しかしながら、このような遊技機においては、主制御手段からのコマンドを受信するサブ制御手段に設けられた制御内容決定部で決定されたコマンドによって、他のサブ制御手段を作動制御するようになってきていることから、主制御手段からのコマンドを受信するサブ制御手段に対して、かかるサブ制御手段による作動部の作動制御のみならず、他のサブ制御手段を作動制御するためのコマンドの決定を行わせることとなり、それによって、主制御手段からのコマンドを受信するサブ制御手段の負担が大きくなってしまい、かかるサブ制御手段によるコマンド受信から作動部の作動制御開始までの時間が長くなってしまいう問題がある。

20

【0009】

【解決課題】

ここにおいて、本発明は、上述の如き事情を背景として為されたものであって、その解決課題とするところは、主制御部による制御用のコマンドの送信処理を過度の負担をかけることなく行うことが出来ると共に、サブ制御部による制御用のコマンドの受信処理を過度の負担をかけることなく行うことが出来る、新規な構造の遊技機を提供することにある。

【0010】

【解決手段】

以下、このような課題を解決するために為された本発明の態様を記載する。なお、以下に記載の各態様において採用される構成要素は、可能な限り任意の組み合わせで採用可能である。また、本発明の態様乃至は技術的特徴は、以下に記載のものに限定されることなく、明細書全体および図面に記載され、或いはそれらの記載から当業者が把握することが出来る発明思想に基づいて認識されるものであることが理解されるべきである。

30

【0011】

先ず、本発明の第一の態様は、遊技動作における演出動作又は遊技状況の報知動作を行う複数の作動部を作動制御する複数のサブ制御部と、それら複数のサブ制御部を全体的に制御する主制御部を備えており、該主制御部が送信した制御用のコマンドを該複数のサブ制御部が受信し、該複数のサブ制御部が該制御用のコマンドに基づいて該複数の作動部を作動制御するようにした遊技機において、前記主制御部に接続される主制御用通信制御部を一つ備えていると共に、前記サブ制御部に接続されるサブ制御用通信制御部を少なくとも二つ備えており、また、該主制御部から該サブ制御部への前記制御用のコマンドの伝送経路上には、該主制御用通信制御部と少なくとも一つの該サブ制御用通信制御部が設けられており、更に、該主制御用通信制御部は、該主制御部が送信した制御コマンド信号を受信する主制御受信手段と、受信した制御コマンド信号を該サブ制御用通信制御部に分配するように送信する主制御分配送信手段を備えている一方、該サブ制御用通信制御部は、該主制御用通信制御部が送信した該制御コマンド信号を受信するサブ制御受信手段と、受信した制御コマンド信号に付された送信先のサブ制御部を示す制御用送信先識別情報を確認するサブ制御送信先確認手段と、該サブ制御送信先確認手段によって確認した送信先のサブ

40

50

制御部が接続されているサブ制御部である場合に受信した制御コマンド信号を記憶するサブ制御記憶手段と、該サブ制御記憶手段によって記憶された該制御コマンド信号を接続されているサブ制御部に送信するサブ制御送信手段を備えていることを、特徴とする。

【0012】

このような本態様に従う構造とされた遊技機においては、主制御部は制御用のコマンドの伝送経路上に設けられた主制御用通信制御部のみに制御コマンド信号を送信するようになっていることから、例えば、2つ以上のサブ制御部に共通の制御コマンド信号がある場合において、それらのサブ制御部に対して各別に共通の制御コマンド信号を送信せずに、かかる共通の制御コマンド信号を一回だけ主制御用通信制御部に送信すれば良いこととなり、それによって、主制御部の制御コマンド信号の送信処理に対して過度の負担をかけないようにすることが可能となる。

10

【0013】

また、本態様においては、主制御用通信制御部は、主制御受信手段によって受信した制御コマンド信号を、サブ制御用通信制御部に分配するが如く送信するようになっていることから、主制御用通信制御部の制御コマンド信号の送信処理に対して過度の負担をかけないようにすることが可能となる。そこにおいて、特に、本態様では、主制御用通信制御部は、主制御受信手段によって受信した制御コマンド信号を、制御コマンド信号に付された送信先のサブ制御部を示す制御用送信先識別情報に拘わらずサブ制御用通信制御部の全てに分配するが如く送信することが望ましく、それによって、主制御用通信制御部の制御コマンド信号の送信処理に対して過度の負担をかけないようにすることが容易に可能となる。

20

【0014】

さらに、本態様においては、サブ制御用通信制御部は、サブ制御受信手段によって受信した制御コマンド信号に付された制御用送信先識別情報を、サブ制御送信先確認手段によって確認し、かかるサブ制御送信先確認手段によって確認した送信先のサブ制御部が接続されているサブ制御部である場合には、サブ制御記憶手段によって受信した制御コマンド信号を記憶し、サブ制御記憶手段により記憶した制御コマンド信号をサブ制御送信手段によって接続されているサブ制御部に送信するようになっていることから、サブ制御部に受信した制御コマンド信号に基づく作動部の作動制御のみを行わせることが可能となり、それによって、サブ制御部が受信したコマンドに基づいて他のサブ制御部のコマンドを決定し、かかるコマンドを他のサブ制御部に送信する場合に比して、サブ制御部の負担を軽減することが可能となる。従って、本態様においては、制御コマンド信号を受信したサブ制御部は、受信した制御コマンド信号の送信先を確認することなく、直ちに、受信した制御コマンド信号に基づく作動部の作動制御を行うことが可能となり、その結果、サブ制御部による制御コマンド信号の受信から受信した制御コマンド信号に基づく作動部の作動制御開始までの時間を短くすることが可能となる。

30

【0015】

すなわち、本態様に係る遊技機においては、実質的に、主制御用通信制御部とサブ制御用通信制御部によって、主制御部からサブ制御部への制御用のコマンドの送信が行われることとなり、それによって、主制御部に対しては、遊技状況に応じて取得した制御コマンド信号を主制御用通信制御部に一度だけ送信するという必要最小限の制御のみを行わせると共に、サブ制御部に対しては受信した制御コマンド信号に基づく作動部の作動制御という必要最小限の制御のみを行わせることが可能となり、その結果、主制御部による制御コマンド信号の送信処理を過度の負担をかけることなく行うことが可能になると共に、サブ制御部による制御コマンド信号の受信処理を過度の負担をかけることなく行うことが可能になる。加えて、本態様に係る遊技機においては、主制御部による制御コマンド信号送信の根拠乃至は契機の発生、即ち、サブ制御部による作動部の作動制御の開始となる条件の発生からサブ制御部による作動部の作動制御の開始までの時間を短縮することも可能となる。なお、ここでいう「一度だけ送信する」とは、制御コマンド信号を構成するデータの全てを送信することをいい、例えば、制御コマンド信号が2バイトのデータで構成されており、かかる2バイトのデータを1バイトずつに分割して2回に分けて送信する場合も含む

40

50

ものとする。

【0016】

また、本態様においては、サブ制御用通信制御部が、サブ制御送信先確認手段によって受信した制御コマンド信号に付された送信先識別情報を確認して、制御コマンド信号の送信先のサブ制御部を確認するようになっていることから、主制御用通信制御部は、受信した制御コマンド信号が何れのサブ制御部に向けて送信されたものであるかの確認を行う必要がなくなり、それによって、主制御用通信制御部の負担を軽減することが可能となる。

【0017】

さらに、本態様における遊技機においては、サブ制御部がサブ制御用通信制御部に接続されるようになっていことから、例えば、複数のサブ制御部よりも多くのサブ制御用通信制御部を設けておき、それらのサブ制御用通信制御部の幾つかに対して複数のサブ制御部が接続されるようにすることも可能であり、それによって、制御用のコマンドの伝送経路における主制御用通信制御部とサブ制御用通信制御部が接続されている部分を、例えば、主制御部が設けられた主制御用基板およびサブ制御部が設けられたサブ制御基板とは異なる基板に形成し、かかる基板を他の遊技機に流用することも可能となり、その結果、遊技機の製作性を向上することが可能となり、また、遊技機の製造コストを抑えることも可能となる。

10

【0018】

なお、本態様における「遊技動作における演出動作」とは、遊技を盛り上げるための動作をいうものであり、例えば、スピーカからの効果音の出力、特別図柄表示装置や普通図柄表示装置における画像の表示、ガラス枠内や遊技盤上等に配設されたLEDの発光、遊技盤上に設けられた装飾役物の作動等をいう。また、本態様における「遊技状況の報知動作」とは、遊技状況を報知するための動作をいい、例えば、スピーカからのエラーメッセージの出力、特別図柄表示装置や普通図柄表示装置におけるエラー状態の表示、ガラス枠内に配設されたLEDの発光を利用してのエラー報知、特図記憶表示LEDおよび普図記憶表示LEDの発光を利用しての作動保留回数の表示等をいうものとする。従って、例えば、遊技球の発射や賞球の払出等は、本態様における「遊技動作における演出動作」および「遊技状況の報知動作」には、含まれないこととなる。

20

【0019】

また、本態様における作動部とは、特に、遊技を盛り上げるための演出の用に供されるものや遊技状況を報知するために利用されるものをいい、例えば、スピーカ、特別図柄表示装置や普通図柄表示装置等の表示装置、ガラス枠内や遊技盤上等に配設されたLED、遊技盤上に配設された装飾役物等がある。そこにおいて、本態様に係る遊技機では、例えば、スピーカと特別図柄表示装置のように、互いに異なる作動を行うものは、それぞれが一つの作動部を構成するものとする。従って、ガラス枠内や遊技盤上等に配設されたLEDが複数あったとしても、それら複数のLEDは、発光という互いに同じ作動を行うことから、それら複数のLEDによって一つの作動部が構成されることとなる。

30

【0020】

さらに、本態様におけるサブ制御部とは、遊技を盛り上げるために、或いは、遊技状況を報知するために、作動部を作動制御するものをいい、例えば、スピーカからの効果音の出力を制御する音制御部、ガラス枠内や遊技盤上等に配設されたLEDの発光を制御する発光制御部、特別図柄表示装置や普通図柄表示装置における画像の表示を制御する表示制御部、遊技盤上に配設された装飾役物の作動を制御する役物制御部等がある。そこにおいて、本態様に係る遊技機では、例えば、スピーカからの効果音の出力と特別図柄表示装置における画像の表示のように、互いに異なる作動部の作動制御は、互いに異なるサブ制御部で行うものとされている。従って、本態様においては、一つの作動部を作動制御する制御装置が一つのサブ制御部とされている。

40

【0021】

また、本態様におけるサブ制御部は、制御CPUとサブ制御用通信制御部が送信した制御コマンド信号に基づいて制御CPUに一つの作動部の作動制御を行わせる制御プログラム

50

や制御データ等が記憶されたROMを含んで構成されている。更に、本態様における複数のサブ制御部は、それぞれ、一つの制御CPUを備えていても良いが、複数のサブ制御部で共通の制御CPUを備えていても良い。また、複数のサブ制御部は、それぞれ、制御プログラムや制御データ等が記憶されたROMを一つ備えていても良いし、或いは、複数のサブ制御部で共通のROMを備えており、かかる共通のROMに設けられた異なる記憶エリアに各サブ制御部の制御プログラムや制御データ等が記憶されているようにも良い。そこにおいて、複数のサブ制御部が共通の制御CPUとROMを備えている場合には、一つのサブ制御部によって複数の作動部が作動制御されているかのような外観構成を呈するが、制御プログラムや制御データ等が異なっている限り、一つのサブ制御部によって一つの作動部が作動制御されているのである。

10

【0022】

さらに、本態様における複数のサブ制御部は、1枚のサブ制御基板に設けられていても良いが、少なくとも2枚のサブ制御基板に分散して設けられていることが望ましい。そこにおいて、少なくとも2枚のサブ制御基板に複数のサブ制御部が分散して設けられている場合には、必ず1枚のサブ制御基板に一つのサブ制御部のみが設けられている必要はなく、1枚のサブ制御基板に2つ以上のサブ制御部が設けられていても良い。

【0023】

また、本態様における主制御部は、制御CPUと制御CPUに制御処理を行わせるプログラム等が記憶されたROMを含んで構成されている。

【0024】

さらに、本態様における主制御用通信制御部およびサブ制御用通信制御部は、何れも、予め定められた制御処理を実行することが出来るものであれば良く、例えば、専用設計された論理LSIで構成されているようにも良いし、或いは、制御プログラムが記憶されたROMとかかる制御プログラムに基づいて作動制御を行うCPUを含んで構成されているようにも良い。

20

【0025】

また、本態様における制御コマンド信号とは、作動部を作動制御するための情報と制御用送信先識別情報を含んで構成されているものをいう。更に、主制御部からサブ制御部までの伝送経路の一部、例えば、主制御用通信制御部からサブ制御用通信制御部までの間において、暗号化されているようにも良いし、主制御部からサブ制御部までの伝送経路の全体に亘って、暗号化されているようにも良い。

30

【0026】

更にまた、本態様における制御用送信先識別情報とは、主制御部から送信された制御コマンド信号の特定のビットを利用すること等によって有利に実現することが可能となる。また、制御コマンド信号がシリアル伝送される場合には、シリアル伝送される制御コマンド信号の先頭ビット乃至は先頭から数ビットを利用することが望ましく、それによって、サブ制御用通信制御部のサブ制御送信先確認手段による制御用送信先識別情報の確認をいち早く行うことが可能となる。

【0027】

さらに、本態様における制御コマンド信号の伝送方法は、特に限定されるものではなく、例えば、パラレル伝送であっても良いし、シリアル伝送であっても良い。また、シリアル伝送を採用する場合には、非同期式であっても良いし、同期式であっても良い。更にまた、本態様においては、1 主制御部から主制御用通信制御部までの伝送経路、2 主制御用通信制御部からサブ制御用通信制御部までの伝送経路、3 サブ制御用通信制御部からサブ制御部までの伝送経路の各伝送経路において、制御コマンド信号の伝送方法を全て同じにしても良いし、例えば、1 と 3 の伝送経路はパラレル伝送とし、2 の伝送経路はシリアル伝送とする等のように、1 ~ 3 の伝送経路のうちの一つの伝送経路における伝送方法を、他の伝送経路における伝送方法と異ならせるようにしても良い。

40

【0028】

また、本態様における主制御受信手段および主制御分配送信手段は、何れも、例えば、専

50

用設計された論理 L S I が制御処理を実行することで構成しても良いし、制御 C P U がプログラムに従って制御処理を実行することで構成しても良い。

【 0 0 2 9 】

さらに、本態様における「サブ制御用通信制御部に分配するように送信する」とは、制御コマンド信号をサブ制御用通信制御部に対してそれぞれ送信することであっても良いし、或いは、サブ制御用通信制御部と主制御用通信制御部の間を巡回させるように送信することであっても良い。

【 0 0 3 0 】

また、本態様におけるサブ制御受信手段、サブ制御送信先確認手段、サブ制御記憶手段およびサブ制御送信手段は、何れも、例えば、専用設計された論理 L S I が制御処理を実行することで構成しても良いし、制御 C P U がプログラムに従って制御処理を実行することで構成しても良い。

10

【 0 0 3 1 】

更にまた、本態様における主制御用通信制御部とサブ制御用通信制御部の接続形態は、特に限定されず、例えば、リング型やバス型、スター型等が何れも採用可能である。

【 0 0 3 2 】

本発明の第二の態様は、前記第一の態様に係る遊技機において、前記主制御部と前記主制御用通信制御部の間において、該主制御部から該主制御用通信制御部への一方向のみ送信可能とされていることを、特徴とする。このような本態様に従う構造とされた遊技機においては、主制御用通信制御部から主制御部への送信が不可能とされていることから、主制御部への不正行為を有利に防止することが可能となり、それによって、従来と同じ検査方法で主制御部への不正行為の有無を検査することが可能となる。なお、主制御部から主制御用通信制御部への一方向のみ送信可能とする方法としては、例えば、主制御部から主制御用通信制御部までの間に、主制御部から主制御用通信制御部への送信のみを許容するバッファ回路を設ける方法等が採用可能である。

20

【 0 0 3 3 】

本発明の第三の態様は、前記第一又は第二の態様に係る遊技機において、前記サブ制御用通信制御部の全てと前記主制御用通信制御部の間で、受信した前記制御コマンド信号の送信先が予め定められていることによって、該制御コマンド信号が該サブ制御用通信制御部の全てと該主制御用通信制御部の間を巡回するようになっており、該主制御用通信制御部は、該サブ制御用通信制御部の全てと該主制御用通信制御部の間を巡回してきた該制御コマンド信号を受信した場合に受信した制御コマンド信号を消去する主制御消去手段を備えていることを、特徴とする。このような本態様に従う構造とされた遊技機においては、サブ制御用通信制御部の全てと主制御用通信制御部の間で、制御コマンド信号の送信先が予め定められて、制御コマンド信号がサブ制御用通信制御部の全てと主制御用通信制御部の間を巡回せしめられるようになっていることから、主制御用通信制御部が主制御部からの制御コマンド信号をサブ制御用通信制御部の全てに対してそれぞれ送信する場合に比して、主制御用通信制御部による制御コマンド信号の送信を過度の負担をかけることなく行うことが可能になる。

30

【 0 0 3 4 】

さらに、本態様においては、主制御用通信制御部が、サブ制御用通信制御部の全てと主制御用通信制御部の間を巡回してきた制御コマンド信号を受信した場合に、主制御消去手段によって受信した制御コマンド信号を消去するようになっていることから、主制御用通信制御部が送信した制御コマンド信号が、サブ制御用通信制御部の全てと主制御用通信制御部の間をいつまでも巡回しないようにすることが可能となる。

40

【 0 0 3 5 】

なお、本態様において、制御コマンド信号の送信先を予め定める方法としては、例えば、サブ制御用通信制御部および主制御用通信制御部が C P U とプログラム等が記憶された R O M を含んで構成されている場合には、プログラムによって送信先を規定しておく方法等が、また、サブ制御用通信制御部および主制御用通信制御部が専用設計された論理 L S I

50

で構成されている場合には、設計の際に送信先を規定しておく方法等が採用可能である。

【0036】

また、本態様における主制御消去手段は、例えば、専用設計された論理LSIが制御処理を実行することで構成しても良いし、制御CPUがプログラムに従って制御処理を実行することで構成しても良い。

【0037】

本発明の第四の態様は、前記第一乃至第三の何れかの態様に係る遊技機において、前記サブ制御部の少なくとも二つの間で該サブ制御部の状態を知らせるための連絡コマンド信号が送信されるようになっており、該連絡コマンド信号を送信する側のサブ制御部に接続されている送信側のサブ制御用通信制御部は、該送信する側のサブ制御部が送信した該連絡コマンド信号を受信する送信側サブ連絡受信手段と、受信した連絡コマンド信号を該連絡コマンド信号に付された送信先のサブ制御部を示す連絡用送信先識別情報に拘わらず該サブ制御用通信制御部の全てに分配するように送信するサブ連絡分配送信手段を備えている一方、該連絡コマンド信号を受信する受信側のサブ制御用通信制御部は、該送信側のサブ制御用通信制御部が送信した該連絡コマンド信号を受信する受信側サブ連絡受信手段と、受信した連絡コマンドに付された該連絡用送信先識別情報を確認するサブ連絡送信先確認手段と、該サブ連絡送信先確認手段によって確認した送信先のサブ制御部が接続されているサブ制御部である場合に受信した連絡コマンド信号を記憶するサブ連絡記憶手段と、該サブ連絡記憶手段によって記憶された該連絡コマンド信号を接続されているサブ制御部に送信するサブ連絡送信手段を備えていることを、特徴とする。このような本態様に従う構造とされた遊技機においては、少なくとも二つのサブ制御部の間でサブ制御部の状態を知らせるための連絡コマンド信号が送信されるようになっており、例えば、少なくとも二つのサブ制御部の間で作動制御開始の同期をとりやすくすることが可能となる。

10

20

【0038】

また、本態様においては、送信側のサブ制御用通信制御部が、送信側サブ連絡受信手段によってサブ制御部が送信した連絡コマンド信号を受信し、サブ連絡分配送信手段によって受信した連絡コマンド信号を連絡コマンド信号に付された連絡送信先識別情報に拘わらず、サブ制御用通信制御部の全てに分配するが如く送信するようになっており、送信側のサブ制御用通信制御部による連絡コマンド信号の送信処理に対する負担を軽減することが可能となる。

30

【0039】

さらに、本態様において、受信側のサブ制御用通信制御部は、受信側サブ連絡受信手段によって受信した連絡コマンド信号に付された連絡用送信先識別情報を、サブ連絡送信先確認手段によって確認し、サブ連絡送信先確認手段によって確認した送信先のサブ制御部が接続先のサブ制御部である場合には、サブ連絡記憶手段によって受信した連絡コマンド信号を記憶し、サブ連絡記憶手段により記憶された連絡コマンドをサブ連絡送信手段によってサブ制御部に送信するようになっており、サブ制御部に対して受信した連絡コマンド信号に基づく制御処理のみを行わせることが可能となる。

【0040】

すなわち、本態様に係る遊技機においては、実質的に、送信側のサブ制御用通信制御部と受信側のサブ制御用通信制御部によって、送信側のサブ制御部から受信側のサブ制御部への連絡コマンド信号の送信が行われることとなり、それによって、送信側のサブ制御部に対しては、連絡コマンド信号を送信側のサブ制御用通信制御部に一度だけ送信するという必要最小限の制御のみを行わせると共に、受信側のサブ制御部に対しては受信した連絡コマンド信号に基づく制御処理という必要最小限の制御のみを行わせることが可能となり、その結果、送信側のサブ制御部による連絡コマンド信号の送信処理を過度の負担をかけることなく行うことが可能になると共に、受信側のサブ制御部による連絡コマンド信号の受信処理を過度の負担をかけることなく行うことが可能になる。加えて、本態様に係る遊技機においては、送信側のサブ制御部による連絡コマンド信号送信の根拠乃至は契機の発生から受信側のサブ制御部による連絡コマンド信号に基づく制御処理の開始までの時間を短

40

50

縮することも可能となる。なお、ここでいう「一度だけ送信する」とは、連絡コマンド信号を構成するデータの全てを送信することをいい、例えば、連絡コマンド信号が2バイトのデータで構成されており、かかる2バイトのデータを1バイトずつに分割して2回に分けて送信する場合も含むものとする。

【0041】

なお、本態様における連絡コマンド信号とは、送信側のサブ制御部の状態を知らせるための情報と連絡用送信先識別情報を含んで構成されているものをいう。そこにおいて、「送信側のサブ制御部の状態を知らせるための情報」とは、例えば、送信側のサブ制御部が受信した制御コマンド信号に基づいて作動部を作動制御する準備が完了したことを知らせるものであっても良いし、或いは、送信側のサブ制御部が受信した制御コマンド信号に基づく作動部の作動制御を開始したことを知らせるものであっても良い。また、受信側のサブ制御用通信制御部は、一つであっても良いし、複数であっても良い。更に、送信側のサブ制御部から受信側のサブ制御部までの伝送経路の一部、例えば、送信側のサブ制御用通信制御部から受信側のサブ制御用通信制御部までの間において、暗号化されていても良いし、送信側のサブ制御部から受信側のサブ制御部までの伝送経路の全体に亘って、暗号化されていても良い。

10

【0042】

更にまた、本態様における連絡用送信先識別情報とは、送信側のサブ制御部から送信された連絡コマンド信号の特定のビットを利用すること等によって有利に実現することが可能となる。また、連絡コマンド信号がシリアル伝送される場合には、シリアル伝送される連絡コマンド信号の先頭ビット乃至は先頭から数ビットを利用することが望ましく、それによって、受信側のサブ制御用通信制御部のサブ連絡送信先確認手段による連絡用送信先識別情報の確認をいち早く行うことが可能となる。

20

【0043】

さらに、本態様における連絡コマンド信号の伝送方法は、特に限定されるものではなく、例えば、パラレル伝送であっても良いし、シリアル伝送であっても良い。また、シリアル伝送を採用する場合には、非同期式であっても良いし、同期式であっても良い。更にまた、本態様においては、1 送信側のサブ制御部から送信側のサブ制御用通信制御部までの伝送経路、2 送信側のサブ制御用通信制御部から受信側のサブ制御用通信制御部までの伝送経路、3 受信側のサブ制御用通信制御部から受信側のサブ制御部までの伝送経路の各伝送経路において、連絡コマンド信号の伝送方法を全て同じにしても良いし、例えば、1 と 3 の伝送経路はパラレル伝送とし、2 の伝送経路はシリアル伝送とする等のように、1 ~ 3 の伝送経路のうちの一つの伝送経路における伝送方法を、他の伝送経路における伝送方法と異ならせるようにしても良い。

30

【0044】

また、本態様における送信側サブ連絡受信手段およびサブ連絡分配送信手段は、何れも、例えば、専用設計された論理LSIが制御処理を実行することで構成しても良いし、制御CPUがプログラムに従って制御処理を実行することで構成しても良い。

【0045】

さらに、本態様における「サブ制御用通信制御部の全てに分配するように送信する」とは、連絡コマンド信号をサブ制御用通信制御部の全てに対してそれぞれ送信することであっても良いし、或いは、サブ制御用通信制御部の全てと主制御用通信制御部の間を巡回させるように送信することであっても良い。そこにおいて、本態様では、少なくとも連絡コマンド信号がサブ制御用通信制御部の全てに対して送信されるようになっていれば良く、例えば、連絡コマンド信号が主制御用通信制御部に送信されるようになっていても良い。

40

【0046】

また、本態様における受信側サブ連絡受信手段、サブ連絡送信先確認手段、サブ連絡記憶手段およびサブ連絡送信手段は、何れも、例えば、専用設計された論理LSIが制御処理を実行することで構成しても良いし、制御CPUがプログラムに従って制御処理を実行することで構成しても良い。

50

【0047】

本発明の第五の態様は、前記第四の態様に係る遊技機において、前記サブ制御用通信制御部の全てと前記主制御用通信制御部の間で、受信した前記連絡コマンド信号の送信先が予め定められていることによって、該連絡コマンド信号が該サブ制御用通信制御部の全てと該主制御用通信制御部の間を巡回するようになっており、該サブ制御用通信制御部は、該サブ制御用通信制御部の全てと該主制御用通信制御部の間を巡回してきた該連絡コマンド信号を受信した場合に受信した連絡コマンド信号を消去するサブ連絡消去手段を備えていることを、特徴とする。このような本態様に従う構造とされた遊技機においては、サブ制御用通信制御部の全てと主制御用通信制御部の間で、連絡コマンド信号の送信先が予め定められて、連絡コマンド信号がサブ制御用通信制御部の全てと主制御用通信制御部の間を巡回せしめられるようになっており、送信側のサブ制御用通信制御部が受信側のサブ制御用通信制御部の全てに対してそれぞれ送信する場合に比して、送信側のサブ制御用通信制御部による連絡コマンド信号の送信を過度の負担をかけることなく行うことが可能となる。

10

【0048】

また、本態様においては、連絡コマンド信号を送信したサブ制御部に接続されているサブ制御用通信制御部、即ち、送信側のサブ制御用通信制御部が、サブ制御用通信制御部の全てと主制御用通信制御部の間を巡回してきた連絡コマンド信号を受信した場合に、サブ連絡消去手段によって受信した連絡コマンド信号を消去するようになっており、送信側のサブ制御用通信制御部が送信した連絡コマンド信号が、サブ制御用通信制御部の全てと主制御用通信制御部の間をいつまでも巡回しないようにすることが可能となる。

20

【0049】

なお、本態様において、連絡コマンド信号の送信先を予め定める方法としては、例えば、サブ制御用通信制御部および主制御用通信制御部がCPUとプログラム等が記憶されたROMを含んで構成されている場合には、プログラムによって送信先を規定しておく方法等が、また、サブ制御用通信制御部および主制御用通信制御部が専用設計された論理LSIで構成されている場合には、設計の際に送信先を規定しておく方法等が採用可能である。

【0050】

また、本態様におけるサブ連絡消去手段は、例えば、専用設計された論理LSIが制御処理を実行することで構成しても良いし、制御CPUがプログラムに従って制御処理を実行することで構成しても良い。

30

【0051】

本発明の第六の態様は、前記第四又は第五の態様に係る遊技機において、前記主制御用通信制御部は、前記制御コマンド信号の送信が可能であることを確認する主制御送信可能確認手段を備えていると共に、前記サブ制御用通信制御部は、前記連絡コマンド信号の送信が可能であることを確認するサブ制御送信可能確認手段を備えていることを、特徴とする。このような本態様に従う構造とされた遊技機においては、主制御用通信制御部は、主制御送信可能確認手段によって制御コマンド信号の送信が可能であることを確認するようになっており、また、サブ制御用通信制御部は、サブ制御送信可能確認手段によって連絡コマンド信号の送信が可能であることを確認するようになっており、サブ制御用通信制御部の全てと主制御用通信制御部の間で、制御コマンド信号と連絡コマンド信号の衝突を回避することが可能となり、それによって、主制御用通信制御部による制御コマンド信号の送信処理の安定化を図ることが可能となると共に、サブ制御用通信制御部による連絡コマンド信号の送信処理の安定化を図ることが可能となる。

40

【0052】

なお、本態様における「制御コマンド信号の送信が可能状態」および「連絡コマンド信号の送信が可能状態」とは、何れも、例えば、制御コマンド信号および連絡コマンド信号が主制御用通信制御部およびサブ制御用通信制御部の全ての間で巡回せしめられるように送信される場合には、主制御用通信制御部およびサブ制御用通信制御部の全ての間で制

50

御コマンド信号およびサブ制御コマンド信号の何れもが巡回せしめられていない状態をいう。

【0053】

また、本態様における主制御送信可能確認手段およびサブ制御送信可能確認手段は、何れも、例えば、専用設計された論理LSIが制御処理を実行することで構成しても良いし、制御CPUがプログラムに従って制御処理を実行することで構成しても良い。

【0054】

本発明の第七の態様は、前記第四乃至第六の何れかの態様に係る遊技機において、前記主制御用通信制御部は、前記主制御部から送信された前記制御コマンド信号を受信した場合に該制御コマンド信号の送信を前記サブ制御用通信制御部の全てに対して要求する主制御送信要求手段を備えていると共に、該サブ制御用通信制御部は、接続されている前記サブ制御部から送信された前記連絡コマンド信号を受信した場合に該連絡コマンド信号の送信を該主制御用通信制御部と他のサブ制御用通信制御部の全てに対して要求するサブ制御送信要求手段を備えていることを、特徴とする。このような本態様に従う構造とされた遊技機においては、主制御用通信制御部が、主制御送信要求手段によって制御コマンド信号の送信をサブ制御用通信制御部の全てに対して要求するようになっており、また、サブ制御用通信制御部が、サブ制御送信要求手段によって連絡コマンド信号の送信を主制御用通信制御部および他のサブ制御用通信制御部の全てに対して要求するようになっており、主制御用通信制御部およびサブ制御用通信制御部の全ての間において、制御コマンド信号又は連絡コマンド信号の送信に優先順位を設けることも可能となる。具体的には、例えば、主制御用通信制御部が制御コマンド信号の送信を要求している場合には、サブ制御用通信制御部は、主制御用通信制御部が制御コマンド信号の送信を要求していない状態となるまで連絡コマンド信号の送信を延期する等のようにして、主制御用通信制御部による制御コマンド信号の送信をサブ制御部による連絡コマンド信号の送信よりも優先させることが可能となる。

10

20

【0055】

なお、本態様における主制御送信要求手段およびサブ制御送信要求手段は、何れも、例えば、専用設計された論理LSIが制御処理を実行することで構成しても良いし、制御CPUがプログラムに従って制御処理を実行することで構成しても良い。

【0056】

本発明の第八の態様は、前記第一乃至第七の何れかの態様に係る遊技機において、前記サブ制御用通信制御部の全てと前記主制御用通信制御部が1枚の通信制御用基板に設けられていることを、特徴とする。このような本態様に従う構造とされた遊技機においては、1枚の通信制御用基板に全てのサブ制御用通信制御部と主制御用通信制御部が設けられていることから、遊技機毎に異なる主制御部を主制御用通信制御部に接続するだけで、また、遊技機毎に必要とされるサブ制御部をサブ制御用通信制御部に接続するだけで、主制御部からサブ制御部への制御用のコマンドの伝送経路を構成することが出来るのであり、それによって、通信制御用基板を他の遊技機に流用することも可能となり、遊技機の製作性の向上を図ることが可能となり、また、遊技機の製造コストを抑えることが可能となる。

30

【0057】

本発明の第九の態様は、前記第八の態様に係る遊技機において、前記通信制御用基板には、前記複数のサブ制御部よりも多くの前記サブ制御用通信制御部が設けられていることを、特徴とする。このような本態様に従う構造とされた遊技機においては、通信制御用基板に複数のサブ制御部よりも多くのサブ制御用通信制御部が設けられていることから、かかる通信制御用基板の他の遊技機への流用を一層容易にすることが可能となる。

40

【0058】

【発明の実施形態】

以下、本発明を更に具体的に明らかにするために、本発明の実施形態について、図面を参照しつつ、詳細に説明する。

【0059】

50

先ず、図 1 には、本発明の一実施形態としてのパチンコ機 10 が示されている。このパチンコ機 10 には、遊技盤 12 上に配設された特別図柄始動口 14 に遊技球が入賞すると、特別図柄表示装置 16 において、特別図柄の変動が開始されると共に、スピーカ 18 から効果音が出力され、更に、各種 LED が点灯乃至は点滅制御されるようになっている。

【0060】

より詳細には、パチンコ機 10 は、中枠 20 を備えており、かかる中枠 20 が幅方向一方の端部を中心に回動可能な状態で外枠 22 に装着されている。また、中枠 20 の前面には、横長な長形状の皿板 24 が幅方向一方の端部を中心に回動可能に装着されており、かかる皿板 24 の前面には、遊技球を貯留するための上皿 26 が固定されている。更に、上皿 26 には、複数のスリットからなる出音口 28 が形成されており、かかる出音口 28 の後方には、スピーカ 18 が固定されている。そして、スピーカ 18 の作動時には、スピーカ 18 から出音口 28 を通して外部に効果音が出力されるようになっている。

10

【0061】

また、中枠 20 の前面には、上皿 26 の下方において、下皿 30 が固定されている。この下皿 30 は、パチンコ機 10 の裏側において、上皿 26 に連通せしめられており、上皿 26 内から溢れた遊技球が下皿 30 内に排出されるようになっている。また、上皿 26 と下皿 30 を連通する球通路には、下皿満杯スイッチ 32 (図 3 参照) が設けられている。更にまた、下皿 30 の右側には、発射ハンドル 34 が回動可能に装着されており、かかる発射ハンドル 34 の裏側には、発射モータ 36 (図 2 参照) が装着されている。この発射モータ 36 の回転軸には、図示しないクランク機構を介して図示しない打球槌が連結されており、発射ハンドル 34 が周方向一方の側に回動操作せしめられることによって発射モータ 36 に電源が与えられ、打球槌が上皿 26 内に貯留された遊技球を弾き出すようになっている。

20

【0062】

さらに、中枠 20 の前面には、ガラス枠 38 が幅方向一方の端部を中心に回動可能に装着されている。また、中枠 20 の後側には、遊技盤 12 を保持するための額縁状の機構盤が固定されており、かかる機構盤によって遊技盤 12 が保持された状態下において、遊技盤 12 は、ガラス枠 38 によって保持されたガラス窓で覆われている。更に、ガラス枠 38 の幅方向他方の端部には、枠鍵 40 が装着されており、かかる枠鍵 40 によって中枠 20 を外枠 22 に対して密着した状態に保持するようになっていると共に、皿板 24 とガラス枠 38 を中枠 20 に密着した状態に保持するようになっている。なお、ガラス枠 38 には、ガラス枠 38 が前方側へ開放されたことを検出するためのガラス枠開放検出スイッチ 42 (図 3 参照) が設けられている。

30

【0063】

また、ガラス枠 38 の上端部の内部には、図示しないガラス枠左電飾基板、ガラス枠中電飾基板およびガラス枠右電飾基板が配設されており、ガラス枠左電飾基板に実装された枠飾り左 LED 44a (図 5 参照)、ガラス枠中電飾基板に実装された枠飾り中 LED 44b (図 5 参照) およびガラス枠右電飾基板に実装された枠飾り右 LED 44c (図 5 参照) の点灯、点滅および消灯が、ガラス枠 38 の前面に設けられた有色透明のカバー 46 を介して視認可能とされている。

40

【0064】

さらに、遊技盤 12 の前面には、外レール 48 および内レール 50 が設けられており、打球槌によって弾かれた遊技球は、外レール 48 および内レール 50 の間を通過して遊技盤 12 の上部に案内される。そして、遊技盤 12 の上部に案内された遊技球は、遊技盤 12 の前面に打ち込まれた図示しない複数の遊技釘に当たりながら落下するようになっている。

【0065】

また、遊技盤 12 の前面には、額縁状の台板が固定されており、かかる台板には、特別図柄表示装置 16 および普通図柄表示装置 52 が固定されている。特別図柄表示装置 16 は、カラー液晶表示器からなるものであり、「1」～「12」の数字図柄が横 3 列に表示されるようになっている。また、普通図柄表示装置 52 は、カラー液晶表示器からなるもの

50

であり、「3」および「7」の数字図柄が横2列に表示されるようになっている。そこにおいて、本実施形態では、特別図柄表示装置16および普通図柄表示装置52は、一つの液晶表示器の表示画面を特別図柄を表示する部分と普通図柄を表示する部分に分割することによって構成されている。

【0066】

さらに、台板の前面側には、有色透明なセンター飾り54が設けられている。更に、かかるセンター飾り54の裏側には、図示しないセンター飾り左電飾基板、センター飾り右電飾基板およびセンター飾り上電飾基板が配設されており、センター飾り左電飾基板に実装されたセンター飾り左LED56a、センター飾り右電飾基板に実装されたセンター飾り右LED56bおよびセンター飾り上電飾基板に実装されたセンター飾り上LED56cの点灯、点滅および消灯がセンター飾り54を介して視認可能とされている。

10

【0067】

また、センター飾り上電飾基板には、特別図柄表示装置16の作動保留球数を示す複数（本実施形態では、4つ）の特図記憶表示LED58a~dが設けられていると共に、普通図柄表示装置52の作動保留球数を示す複数（本実施形態では、4つ）の普図記憶表示LED60a~dが設けられており、特図記憶表示LED58a~dおよび普図記憶表示LED60a~dの点灯および消灯がセンター飾り50の前面側から視認出来るようになっている。

【0068】

さらに、遊技盤12の前面には、特別図柄表示装置16の左右両側に位置して、左サイド飾り62aおよび右サイド飾り62cが配設されている。これら左サイド飾り62aおよび右サイド飾り62bは、それぞれ、有色透明な合成樹脂材で形成されている。また、この左サイド飾り62aの裏側には、図示しない左サイド飾り電飾基板が配設されており、かかる左サイド飾り電飾基板に実装された左サイド飾りLED64aの点灯、点滅および消灯が左サイド飾り62aを介して視認可能とされている。更に、右サイド飾り62bの裏側には、図示しない右サイド飾り電飾基板が配設されており、かかる右サイド飾り電飾基板に実装された右サイド飾りLED64bの点灯、点滅および消灯が右サイド飾り62bを介して視認可能とされている。

20

【0069】

また、遊技盤12の前面には、特別図柄表示装置16の下方に位置して、特別図柄始動口14が設けられている。この特別図柄始動口14は、上側が開口するポケット状をなすものであり、特別図柄始動口14内には、特別図柄始動スイッチ66（図3参照）が設けられている。この特別図柄始動スイッチ66は、近接スイッチによって構成されており、特別図柄始動口14内に遊技球が入賞したことを検出して検出信号を出力するようになっている。また、特別図柄始動口14の開口部には、一对の羽根68、68が配設されており、特別図柄始動口14を遊技盤12に取り付ける台板の裏側に配設されたソレノイド70（図3参照）への通電によりクランクがバネの付勢力に抗してソレノイド70側に引き付けられて一对の羽根68が開き、特別図柄始動口14の入口の大きさが拡大するようになっている一方、ソレノイド70への通電の停止によりクランクがバネの付勢力で元の位置に戻り、一对の羽根68、68が閉じて特別図柄始動口14の入口の大きさが通常の大

30

40

【0070】

さらに、遊技盤12の前面には、二つの始動ゲート72a、bが配設されている。始動ゲート72a、bは、それぞれ、近接スイッチによって構成された通過スイッチ74（図3参照）を備えており、かかる通過スイッチ74は、始動ゲート72を遊技球が通過したことを検出すると、検出信号を出力するようになっている。

【0071】

また、遊技盤12の前面には、特別図柄始動口14の下方に位置して、横長の入賞口用台板が固定されており、かかる入賞口用台板の長手方向中央部分には、大入賞口76が形成されている。更に、大入賞口76内には、大入賞口カウントスイッチ78（図3参照）お

50

よび特定領域カウントスイッチ80(図3参照)が設けられている。これら大入賞口カウントスイッチ78および特定領域カウントスイッチ80は、何れも、近接スイッチによって構成されている。そして、大入賞口カウントスイッチ78が遊技球の通過を検出すると、検出信号を出力するようになっている一方、特定領域カウントスイッチ80が遊技球の通過を検出すると、検出信号を出力するようになっている。また、大入賞口76の前面には、扉82が軸を中心に回動可能に装着されている。この扉82は、入賞口用台板の裏側に固定された大入賞口ソレノイド84(図3参照)のプランジャにクランク機構を介して連結されている。そして、扉82は、大入賞口ソレノイド84への断電時には、大入賞口76の入口を塞ぐようになっている一方、大入賞口ソレノイド84への通電時には、大入賞口76の入口を開放するようになっている。

10

【0072】

さらに、入賞口用台板には、左入賞口86aおよび右入賞口86bが設けられている。左入賞口86aおよび右入賞口86bは、それぞれ、上側が開口するポケット状を呈しており、入賞口内86には、入賞スイッチ88(図3参照)が配設されている。この入賞スイッチ88は、近接スイッチによって構成されており、入賞口86内に遊技球が入賞したことを検出して検出信号を出力するようになっている。

【0073】

また、左入賞口86aの左側には、有色透明な左カバー90aが設けられていると共に、右入賞口86bの右側には、有色透明な右カバー90bが設けられている。この左カバー90aの裏側には、図示しない大入賞口左電飾基板が配設されており、かかる大入賞口左電飾基板に実装された大入賞口左LED92aの点灯、点滅および消灯が左カバー90aを介して視認可能とされている。また、右カバー90bの裏側には、図示しない大入賞口右電飾基板が配設されており、かかる大入賞口右電飾基板に実装された大入賞口右LED92bの点灯、点滅および消灯が右カバー90bを介して視認可能とされている。

20

【0074】

さらに、パチンコ機10の裏側には、図2に示されているように、上端部に位置して賞球タンク94が設けられており、かかる賞球タンク94内には、遊技球が貯留されている。また、パチンコ機10の裏側には、タンクレール96および賞球払出装装置98が設けられている。賞球払出装装置98は、タンクレール96を介して賞球タンク94に接続されており、賞球払出装装置98内には、賞球タンク94からタンクレール96を通じて遊技球が供給されるようになっている。また、タンクレール96には、賞球タンク94が接続されている付近において、球切れスイッチ100(図3参照)が設けられている。更に、賞球払出装装置98内には、パルスモータからなる賞球モータを駆動源とする賞球払出機構が収容されており、賞球モータの回転軸が単位量回転する毎に賞球払出装装置98内から下方へ1個ずつ遊技球が払い出されるようになっている。また、賞球払出装装置98内には、手前賞球スイッチ102aおよび奥賞球スイッチ102bが設けられている。更に、パチンコ機10の裏側には、賞球払出装装置98と上皿26を繋ぐ図示しない球通路が設けられており、賞球払出装装置98から払い出された遊技球が球通路を介して上皿26内に供給される。

30

【0075】

このようなパチンコ機10の回路構成を図3乃至図7に示す。まず、図3には、主制御基板104の回路構成が示されている。主制御基板104には、遊技動作の全体を制御する主制御CPU106、スイッチ入力バッファ108a、b、コマンド出力バッファ110、STB信号出力バッファ112、大入賞口ソレノイド駆動回路114、ソレノイド駆動回路116等が実装されている。

40

【0076】

大入賞口ソレノイド駆動回路114およびソレノイド駆動回路116は、それぞれ、主制御基板104に構成されたプリント配線で主制御CPU106に接続されている。そして、大入賞口ソレノイド駆動回路114には、大入賞口ソレノイド84が接続されていると共に、ソレノイド駆動回路116には、ソレノイド70が接続されている。コマンド出力バッファ110は、主制御基板104に形成されたプリント配線で主制御CPU106に

50

設けられたコマンド出力ポート 118 に接続されている。STB 信号出力バッファ 112 は、主制御基板 104 に形成されたプリント配線で主制御 CPU 106 に設けられた STB 信号出力ポート 120 に接続されている。一方のスイッチ入力バッファ 108 a は、主制御基板 104 に形成されたプリント配線で主制御 CPU 106 に設けられた一方のスイッチ入力ポート 122 に接続されていると共に、他方のスイッチ入力バッファ 108 b は、主制御基板 104 に形成されたプリント配線で主制御 CPU 106 に設けられた他方のスイッチ入力ポート 122 b に接続されている。なお、主制御 CPU 106 には、制御プログラムや制御処理に必要なデータを格納する主制御用 ROM 124 および各種処理データ等を格納する主制御用 RAM 126 が内蔵されている。

【0077】

また、一方のスイッチ入力バッファ 108 a には、特別図柄始動スイッチ 66，通過スイッチ 74 a，b，大入賞口カウントスイッチ 78，特定領域カウントスイッチ 80，入賞スイッチ 88 a，b が、それぞれ、接続されており、特別図柄始動スイッチ 66，通過スイッチ 74 a，b，大入賞口カウントスイッチ 78，特定領域カウントスイッチ 80，入賞スイッチ 88 a，b からの検出信号が一方のスイッチ入力バッファ 108 a を介して主制御 CPU 106 に設けられた一方のスイッチ入力ポート 122 a に入力されるようになっている。更に、他方のスイッチ入力バッファ 108 b には、下皿満杯スイッチ 32，ガラス枠開放検出スイッチ 42，球切れスイッチ 100，手前賞球スイッチ 102 a，奥賞球スイッチ 102 b が、それぞれ、接続されており、下皿満杯スイッチ 32，ガラス枠開放検出スイッチ 42，球切れスイッチ 100，手前賞球スイッチ 102 a，奥賞球スイッチ 102 b からの検出信号が他方のスイッチ入力バッファ 108 b を介して主制御 CPU 106 に設けられた他方のスイッチ入力ポート 122 b に入力されるようになっている。

【0078】

さらに、主制御用 RAM 126 には、大当たりカウンタ，特別図柄カウンタ，特別図柄変動パターンカウンタ，当たりカウンタおよび普通図柄カウンタが設けられている。これら大当たりカウンタ，特別図柄カウンタ，特別図柄変動パターンカウンタ，当たりカウンタおよび普通図柄カウンタは、それぞれ、所定の周期で発生する割込み信号毎に「0」から互いに異なる上限値まで加算された後、再び「0」に戻って加算されるものである。

【0079】

図 4 には、音制御基板 128 の回路構成が示されている。音制御基板 128 には、主制御 CPU 106 からのコマンドに基づいてスピーカ 18 の鳴動制御を行う音制御 CPU 130，音制御 CPU 130 がスピーカ 18 を鳴動制御する際の制御プログラムや効果音データ等が記憶された音制御用 ROM 132，処理データ等の書込みおよび読み出しを行うための音制御用 RAM 134，データ入力バッファ 136，STB 信号入力バッファ 138，スピーカ用出力回路 140 等が実装されている。

【0080】

そして、音制御用 RAM 134，音制御用 ROM 132，スピーカ用出力回路 140 が、それぞれ、音制御基板 128 に形成されたプリント配線で音制御 CPU 130 に接続されており、更に、スピーカ用出力回路 140 には、スピーカ 18 が接続されている。また、データ入力バッファ 136 は、音制御基板 128 に形成されたプリント配線で音制御 CPU 130 に設けられたデータ入力ポート 142 に接続されていると共に、STB 信号入力バッファ 138 は、音制御基板 128 に形成されたプリント配線で音制御 CPU 130 に設けられた STB 信号入力ポート 144 に接続されている。なお、図面上では、データ入力ポート 142 は、一つのポートで構成されているように見えるが、後述するように、本実施形態では、音制御 CPU 130 に対して 2 バイトのデータが一度に入力されるようになっており、それに伴って、データ入力ポート 142 も二つのポートで構成されることとなる。また、データ入力バッファ 136 も二つのバッファで構成されることとなる。

【0081】

図 5 には、発光制御基板 146 の回路構成が示されている。発光制御基板 146 には、主制御 CPU 106 からのコマンドに基づいて各種 LED の点灯，点滅および消灯を制御す

10

20

30

40

50

る発光制御CPU148，発光制御CPU148が各種LEDの点灯等を制御する際の制御プログラムや各種LEDの発光パターンデータ等が記憶された発光制御用ROM150，処理データ等の書込みおよび読み出しを行うための発光制御用RAM152，LED用出力回路154，7セグメントLEDによって構成された枠エラー表示LED158，枠エラー表示LED用出力回路158，データバッファ160，STB信号バッファ162等が実装されている。

【0082】

そして、発光制御用RAM152，発光制御用ROM150，LED用出力回路154，枠エラー表示LED用出力回路158が、それぞれ、発光制御基板146に形成されたプリント配線で発光制御CPU148に接続されている。また、枠エラー表示LED用出力回路158は、発光制御基板146に形成されたプリント配線で枠エラー表示LED156に接続されていると共に、LED用出力回路154には、各種LEDが接続されている。更に、データバッファ160は、発光制御基板146に形成されたプリント配線で発光制御CPU148に設けられたデータポート164に接続されていると共に、STB信号バッファ162は、発光制御基板146に形成されたプリント配線で発光制御CPU148に設けられたSTB信号ポート166に接続されている。なお、発光制御用RAM152には、「0」から上限値まで1ずつ加算された後、再び「0」に戻って加算される発光パターン選択カウンタ等が設けられている。また、図面上では、データポート164は、一つのポートで構成されているように見えるが、後述するように、本実施形態では、発光制御CPU148に対して2バイトのデータが一度に入力されるようになっており、それに伴って、データポート164も二つのポートで構成されることとなる。また、データバッファ160も二つのバッファで構成されることとなる。

【0083】

図6には、表示制御基板168の回路構成が示されている。表示制御基板168には、主制御CPU106からのコマンドに基づいて表示制御を行うために必要なデータを生成して後述するVDP176に出力する表示制御CPU170，表示制御CPU170の動作プログラムデータおよび変動パターンデータ等を格納するための表示制御用ROM172，処理データ等の書込みおよび読み出しを行うための表示制御用RAM174，画像展開処理を行うためのVDP176，VDP176が展開した画像データを一時的に記憶するビデオRAM178，VDP176が画像展開するために必要なデータを格納したキャラクタROM180，ビデオRAM178に一時的に記憶された画像データを受け取って送出する画像用出力回路182，コマンド入力バッファ184，STB信号バッファ186，ステータス出力バッファ188等が実装されている。

【0084】

そして、表示制御用RAM174，表示制御用ROM172およびVDP176は、それぞれ、表示制御基板168に形成されたプリント配線で表示制御CPU170に接続されている。また、ビデオRAM178，キャラクタROM180および画像用出力回路182は、それぞれ、表示制御基板168に形成されたプリント配線でVDP176に接続されており、更に、画像用出力回路182には、特別図柄表示装置16および普通図柄表示装置52が、それぞれ、接続されている。更にまた、コマンド入力バッファ184は、表示制御基板168に形成されたプリント配線で表示制御CPU170に設けられたコマンド入力ポート10に接続されていると共に、ステータス出力バッファ188は、表示制御基板168に形成されたプリント配線で表示制御CPU170に設けられたステータス出力ポート192に接続されており、更に、STB信号バッファ186は、表示制御基板168に形成されたプリント配線で表示制御CPU170に設けられたSTB信号ポート194に接続されている。なお、表示制御用RAM174には、「0」から上限値まで1ずつ加算された後、再び「0」に戻って加算される報知パターン選択カウンタ等が設けられている。また、図面上では、コマンド入力ポート190およびステータス出力ポート192は、それぞれ、一つのポートで構成されているように見えるが、後述するように、本実施形態では、表示制御CPU130に対して2バイトのデータが一度に入力されるように

なっていると共に、表示制御CPUから2バイトのデータが一度に出力されるようになっていることから、コマンド入力ポート190およびステータス出力ポート192は、それぞれ、二つのポートで構成されることとなる。また、それに伴って、コマンド入力バッファ184およびステータス出力バッファ188は、それぞれ、二つのバッファで構成されることとなる。

【0085】

そこにおいて、本実施形態では、主制御基板104、音制御基板128、発光制御基板146および表示制御基板168は、図7に示されているように、それぞれ、通信制御用基板196に対して電氣的に接続されている。この通信制御用基板196には、主制御用通信制御LSI198、主制御用コマンド入力バッファ200、主制御用STB信号入力バッファ201、音制御用通信制御LSI202、音制御用データ出力バッファ204、音制御用STB信号出力バッファ205、発光制御用通信制御LSI206、発光制御用データ出力バッファ208、発光制御用STB信号出力バッファ209、表示制御用通信制御LSI210、表示制御用データ出力バッファ212、表示制御用データ入力バッファ214、表示制御用STB信号バッファ216等が実装されている。

10

【0086】

主制御用通信制御LSI198には、通信制御用基板196に形成されたプリント配線で主制御用コマンド入力バッファ200および主制御用STB信号入力バッファ201が、それぞれ接続されており、かかる主制御用コマンド入力バッファ200は、ハーネス等を介して、主制御基板104に設けられたコマンド出力バッファ110に接続されていると共に、主制御用STB信号入力バッファ201は、ハーネス等を介して、主制御基板104に設けられたSTB信号出力バッファ112に接続されている。それによって、主制御CPU106からのコマンドおよび主制御CPU106を割込み状態にしてコマンドを受信させるためのストロブ信号(STB信号)が主制御用通信制御LSI198に入力されるようになっている。そこにおいて、本実施形態では、主制御用コマンド入力バッファ200には、データの伝送方向を規制する伝送方向規制手段が設けられていると共に、主制御用STB信号入力バッファ201には、信号の伝送方向を規制する伝送方向規制手段が設けられており、それによって、主制御CPU106から主制御用通信制御LSI198への伝送のみが可能となっている。また、この主制御用通信制御LSI198は、主制御CPU106からパラレル伝送されてきたコマンドのデータをシリアルデータに変換して出力する機能を有しているLSIによって構成されている。

20

30

【0087】

また、音制御用通信制御LSI202には、通信制御用基板196に形成されたプリント配線で音制御用データ出力バッファ204および音制御用STB信号出力バッファ205がそれぞれ接続されており、かかる音制御用出力バッファ204は、ハーネス等を介して、音制御基板128に設けられたデータ入力バッファ136に接続されていると共に、音制御用STB信号出力バッファ205は、ハーネス等を介して、音制御基板128に設けられたSTB信号入力バッファ138に接続されている。それによって、音制御用通信制御LSI202から音制御CPU130へのデータの送信および音制御CPU130を割込み状態にして音制御用通信制御LSIからのデータを受信させるためのSTB信号の送信が出来るのである。そこにおいて、音制御用通信制御LSI202は、シリアル伝送されてきたコマンドのデータをパラレルデータに変換して音制御CPU130に出力する機能を有している。なお、図面上では、音制御用データ出力バッファ204は、一つのバッファで構成されているように見えるが、後述するように、本実施形態では、音制御用通信制御LSI202は、2バイトのデータを一度に出力するようになっており、それに伴って、音制御用データ出力バッファ204も二つのバッファで構成されることとなる。

40

【0088】

さらに、発光制御用通信制御LSI206には、通信制御用基板196に形成されたプリント配線で発光制御用データ出力バッファ208および発光制御用STB信号出力バッファ209がそれぞれ接続されており、かかる発光制御用データ出力バッファ208は、ハ

50

ーネス等を介して、発光制御基板 146 に設けられたデータバッファ 160 に接続されていると共に、発光制御用 S T B 信号出力バッファ 209 は、ハーネス等を介して、発光制御基板 146 に設けられた S T B 信号バッファ 162 に接続されている。それによって、発光制御用通信制御 L S I 206 から発光制御 C P U 148 へのデータの送信および発光制御 C P U 148 を割込み状態にして発光制御用通信制御 L S I 206 からのデータを発光制御 C P U 148 に受信せしめるための S T B 信号の送信が出来るのである。そこにおいて、発光制御用通信制御 L S I 206 は、シリアル伝送されてきたデータをパラレルデータに変換して発光制御 C P U 148 に出力する機能を有している。なお、図面上では、発光制御用データ出力バッファ 208 は、一つのバッファで構成されているように見えるが、後述するように、本実施形態では、発光制御用通信制御 L S I 206 は、2 バイトのデータを一度に出力するようになっており、それに伴って、発光制御用データ出力バッファ 208 も二つのバッファで構成されることとなる。

【0089】

また、表示制御用通信制御 L S I 210 には、通信制御用基板に形成されたプリント配線で、表示制御用データ出力バッファ 212、表示制御用データ入力バッファ 214 および表示制御用 S T B 信号バッファ 216 がそれぞれ接続されており、かかる表示制御用データ出力バッファ 212 は、ハーネス等を介して、表示制御基板 168 に設けられたコマンド入力バッファ 184 に接続されていると共に、表示制御用データ入力バッファ 214 は、ハーネス等を介して、表示制御基板 168 に設けられたステータス出力バッファ 188 に接続されており、更に、表示制御用 S T B 信号バッファ 216 は、ハーネス等を介して、表示制御基板 128 に設けられた S T B 信号バッファ 186 に接続されている。それによって、表示制御用通信制御 L S I 210 から表示制御 C P U 170 へのデータの送信および表示制御 C P U 170 を割込み状態にして表示制御用通信制御 L S I 210 からのデータを受信せしめるための S T B 信号の送信が出来るのであり、また、表示制御 C P U 170 から表示制御用通信制御 L S I 210 へのデータの送信および表示制御用通信制御 L S I 210 を割込み状態にして表示制御 C P U 170 からのデータを受信させるための S T B 信号の送信が出来るのである。そこにおいて、表示制御用通信制御 L S I 210 は、シリアル伝送されてきたコマンドのデータをパラレルデータに変換して表示制御 C P U に出力する機能を有していると共に、表示制御 C P U 170 からパラレル伝送されてきた連絡コマンドとしてのステータスのデータをシリアルデータに変換して出力する機能を有している。なお、図面上では、表示制御用データ出力バッファ 212 および表示制御用データ入力バッファ 214 は、それぞれ、一つのバッファで構成されているように見えるが、後述するように、本実施形態では、表示制御用通信制御 L S I 202 は、2 バイトのデータを一度に送信するようになっており、2 バイトのデータが一度に受信されるようになっており、表示制御用データ出力バッファ 212 および表示制御用データ入力バッファ 214 は、それぞれ、二つのバッファで構成されることとなる。

【0090】

そして、これら主制御用通信制御 L S I 198、音制御用通信制御 L S I 202、発光制御用通信制御 L S I 206 および表示制御用通信制御 L S I 210 は、それぞれ、通信制御用基板 196 に形成されたプリント配線で構成されたシリアルなデータ伝送経路 218 によって相互に接続されている。

【0091】

そこにおいて、本実施形態では、主制御用通信制御 L S I 198、音制御用通信制御 L S I 202、発光制御用通信制御 L S I 206 および表示制御用通信制御 L S I 210 の間でのデータ送信が、それら複数の通信制御 L S I 198、202、206、210 の間で、主制御用通信制御 L S I 198 から表示制御用 L S I 210 へ、また、表示制御用通信制御 L S I 210 から発光制御用通信制御 L S I 206 へ、更に、発光制御用通信制御 L S I 206 から音制御用通信制御 L S I 202 へ、そして、音制御用通信制御 L S I 202 から主制御用通信制御 L S I 198 へと、それら複数の通信制御 L S I 198、202、206、210 が位置せしめられた論理リング上を巡回するように送信せしめられるト

クンを利用して行われるようになってきている。このトークンは、トークンにデータが載っているか否か、即ち、トークンがビジー状態であるかフリー状態であるかを示すデータ有無表示部、データを載せるデータ部、主制御用通信制御 L S I 1 9 8 が送信を要求しているか否かを示す主制御送信要求表示部、音制御用通信制御 L S I 2 0 2 , 発光制御用通信制御 L S I 2 0 6 , 表示制御用通信制御 L S I 2 1 0 の何れが送信を要求しているか否かを示すサブ制御送信要求表示部を含んで構成されており、特に、本実施形態では、一つのトークンが論理リング上を巡回するようになってきている。

【 0 0 9 2 】

そして、主制御基板 1 0 4 は、主制御基板 1 0 4 のみが収容された主制御基板ケース 2 2 0 に収容された状態でパチンコ機 1 0 の裏側に配設されており、また、図面上では明示されていないが、音制御基板 1 2 8 , 発光制御基板 1 4 6 , 表示制御基板 1 6 8 および通信制御用基板 1 9 6 は、少なくとも一つの基板ケースに収容されてまとめて取扱可能な状態で、パチンコ機 1 0 の裏側に配設されている。

10

【 0 0 9 3 】

なお、パチンコ機 1 0 の裏側には、賞球の払出等を制御する払出制御 C P U が実装された払出制御基板や電源中継基板、発射モータ 3 6 を制御する発射制御基板等が、それぞれ、基板ケースに収容された状態で取り付けられているが、ここでは、それらの図示および説明は省略する。また、パチンコ機 1 0 には、プリペイドカードユニットが接続されるようになっており、かかるプリペイドカードユニットを利用して球貸しを行うようになってい

20

【 0 0 9 4 】

このような構造とされたパチンコ機 1 0 は、遊技状況に応じて、例えば、特別図柄表示装置 1 6 における特別図柄の変動、スピーカ 1 8 からの効果音の出力、所定の L E D の点灯乃至は点滅を同時に行う特別図柄変動開始コマンド等のように、遊技を盛り上げるための演出をするためのコマンドや、特図記憶表示 L E D 5 8 a ~ d の点灯乃至は消灯を行い、遊技者に対して特別図柄表示装置 1 6 の作動保留数を報知する特図記憶表示コマンド等のように、遊技状況を報知するためのコマンドを主制御用通信制御 L S I 1 9 8 に送信するようになってい

【 0 0 9 5 】

続いて、主制御用通信制御 L S I 1 9 8 における主制御 C P U 1 0 6 が送信したコマンドの受信をするコマンド受信処理について、図 8 に基づいて、説明する。なお、本実施形態では、主制御 C P U 1 0 6 からのコマンドは、2 バイトのデータで構成されており、主制御 C P U 1 0 6 からのコマンドの送信は、2 バイトのデータを 1 バイトずつ 2 回に分けて送信するようになってい

30

【 0 0 9 6 】

まず、ステップ（以下 S という）1 において、主制御用通信制御 L S I 1 9 8 は、主制御 C P U 1 0 6 が出力した S T B 信号が入力されたか否かを判定する。入力されていない場合（S 1 : N O ）には、主制御用通信制御 L S I 1 9 8 は、コマンド受信処理を終了する。入力された場合（S 1 : Y E S ）には、主制御用通信制御 L S I 1 9 8 は、S 2 において、主制御 C P U 1 0 6 が送信したコマンドデータを受信し、主制御用通信制御 L S I 1 9 8 に設けられた内部レジスタに記憶するデータ受信処理を実行する。

40

【 0 0 9 7 】

次に、主制御用通信制御 L S I 1 9 8 は、S 3 において、データを 2 バイト分受信したか否かを判定する。2 バイト分受信していない場合（S 3 : N O ）には、主制御用通信制御 L S I 1 9 8 は、コマンド受信処理を終了する。2 バイト分受信した場合（S 3 : Y E S ）には、主制御用通信制御 L S I 1 9 8 は、S 4 において、内部に設けられた主制御送信要求フラグをオンにした後、コマンド受信処理を終了する。この主制御送信要求フラグは、内部レジスタにおけるコマンドデータを記憶するエリアに 2 バイト分のコマンドデータ

50

が記憶されている場合にはオンとなる一方、記憶されていない場合にはオフとなるものである。

【0098】

そこにおいて、内部レジスタには、2バイト分のコマンドデータを記憶するエリアが複数設けられていることが望ましく、それによって、主制御用通信制御LSI198がコマンドデータを送信していない場合であっても、主制御CPU106から送信されたコマンドデータを受信することが出来る。この場合、これら複数のコマンド記憶エリアに記憶されている2バイト分のコマンドデータのうち、最先に記憶されたものから順次送信する。

【0099】

続いて、主制御用通信制御LSI198におけるトークン送受信処理について、図9に基づいて、説明する。まず、主制御用通信制御LSI198は、S11において、音制御用通信制御LSI202から送信されてきたトークンを受信したか否かを判断する。そこにおいて、本実施形態では、シリアル送信されるトークンの先頭ビット或いは先頭から数ビットにトークンが送信されてきたことを示す情報が付されており、かかる情報を認識することにより、主制御用通信制御LSI198は、外部から入力されるクロックに同期して、トークンの受信を開始するようになっている。なお、トークンの受信方法は、クロックに同期させる同期式に限定されず、非同期式であっても良い。トークンを受信していない場合(S11:NO)には、主制御用通信制御LSI198は、トークン送受信処理を終了する。

10

【0100】

トークンを受信した場合(S11:YES)には、主制御用通信制御LSI198は、S12において、トークンに設けられたデータ有無表示部を確認してトークンがビジー状態であるかフリー状態であるかを判定する。フリー状態である場合(S12:YES)には、主制御用通信制御LSI198は、S13において、主制御送信要求フラグがオンであるか否かを確認する。主制御送信要求フラグがオフである場合(S13:NO)には、主制御用通信制御LSI198は、S14において、受信したトークンをそのまま表示制御用通信制御LSI210に送信した後、トークン送受信処理を終了する。

20

【0101】

送信要求フラグがオンである場合(S13:YES)には、主制御用通信制御LSI198は、S15において、トークンのデータ有無表示部をビジー状態にすると共に、トークンのデータ部に主制御CPU106から送信されたコマンドのデータをのせるビジートークン送信前処理を実行した後、S16において、かかるデータが付されたトークンを表示制御用通信制御LSI210に送信するビジートークン送信処理を実行する。なお、主制御用通信制御LSI198によるトークンの送信に際して、主制御CPU106からパラレル伝送されてきたコマンドのデータはシリアルデータに変換されており、宛先識別情報が付されている特定ビットが先頭側に位置せしめられている。また、トークンの送信は、トークンの受信と同様に、外部から入力されるクロックに同期して行われるようになっている。なお、トークンの送信方法は、クロックに同期させる同期式に限定されず、非同期式であっても良い。

30

【0102】

そして、主制御用通信制御LSI198は、S17において、内部に設けられた主制御送信フラグをオンにした後、トークン送受信処理を終了する。

40

【0103】

受信したトークンがビジー状態である場合(S12:NO)には、主制御用通信制御LSI198は、S18において、主制御送信フラグがオンであるか否かを確認する。主制御送信フラグがオフである場合(S18:NO)には、主制御用通信制御LSI198は、S19において、主制御送信要求フラグがオンであるか否かを確認する。

【0104】

主制御送信要求フラグがオフである場合(S19:NO)には、主制御用通信制御LSI198は、S20において、主制御送信要求表示部を送信要求していない状態にし、S2

50

1において、受信したトークンを表示制御用通信制御LSI210に送信した後、トークン送受信処理を終了する。主制御送信要求フラグがオンである場合(S19: YES)には、主制御用通信制御LSIは、S22において、主制御送信要求表示部を送信要求状態にした後、S21以降の処理を実行する。

【0105】

送信フラグがオンである場合(S18: YES)には、主制御用通信制御LSI198は、S23において、データ有無表示部をフリー状態に変更すると共に、データ部に付されたデータを消去するフリートークン送信前処理を実行した後、S24において、主制御送信要求フラグがオンであるか否かを確認する。

【0106】

主制御送信要求フラグがオフである場合(S24: NO)には、主制御用通信制御LSI198は、S25において、主制御送信要求表示部を送信要求していない状態にした後、S26において、フリー状態のトークンを表示制御用通信制御LSI210に送信するフリートークン送信処理を実行する。

【0107】

そして、主制御用通信制御LSI198は、S27において、主制御送信フラグをオフにした後、トークン送受信処理を終了する。

【0108】

主制御送信要求フラグがオンの場合(S24: YES)には、主制御用通信制御LSI198は、S28において、サブ制御送信要求表示部が送信要求状態であるか否かを確認する。送信要求状態でない場合(S28: NO)には、主制御用通信制御LSI198は、S15以降の処理を実行する。送信要求状態である場合(S28: YES)には、主制御用通信制御LSI198は、S29において、主制御送信要求表示部を送信要求状態にした後、S26以降の処理を実行する。

【0109】

次に、表示制御用通信制御LSI210のトークン送受信処理について、図10に基づいて、説明する。まず、S31において、表示制御用通信制御LSI210は、主制御用通信制御LSI198から送信されたトークンを受信したか否かを判断する。そこにおいて、本実施形態では、トークンに付されているトークンが送信されてきたことを示す情報を認識することにより、表示制御用通信制御LSI210は、外部から入力されるクロックに同期して、トークンの受信を開始するようになっている。なお、トークンの受信方法は、クロックに同期させる同期式に限定されず、非同期式であっても良い。トークンを受信していない場合(S31: NO)には、表示制御用通信制御LSI210は、トークン送受信処理を終了する。

【0110】

トークンを受信した場合(S31: YES)には、表示制御用通信制御LSI210は、S32において、トークンに設けられたデータ有無表示部を確認してトークンがビジー状態であるかフリー状態であるかを判定する。フリー状態である場合(S32: YES)には、表示制御用通信制御LSI210は、S33において、表示制御送信要求フラグがオンであるか否かを確認する。この表示制御送信要求フラグは、後述する画像出力ステータスが内部レジスタに記憶されている場合にはオンとなり、記憶されていない場合にはオフとなるものである。表示制御送信要求フラグがオフである場合(S33: NO)には、表示制御用通信制御LSI210は、S34において、受信したトークンをそのまま発光制御用通信制御LSI206に送信した後、トークン送受信処理を終了する。

【0111】

表示送信要求フラグがオンである場合(S33: YES)には、表示制御用通信制御LSI210は、S35において、トークンのデータ有無表示部をビジー状態にすると共に、トークンのデータ部に表示制御CPU170から送信されたステータスのデータをのせるビジートークン送信前処理を実行した後、S36において、かかるデータが付されたトークンを発光制御用通信制御LSI206に送信するビジートークン送信処理を実行する。

10

20

30

40

50

なお、表示制御用通信制御 L S I 2 1 0 によるトークンの送信に際して、表示制御 C P U 1 7 0 からパラレル伝送されてきたコマンドのデータはシリアルデータに変換されており、宛先識別情報が付されている特定ビットが先頭側に位置せしめられている。また、トークンの送信は、トークンの受信と同様に、外部から入力されるクロックに同期して行われるようになっている。なお、トークンの送信方法は、クロックに同期させる同期式に限定されず、非同期式であっても良い。

【 0 1 1 2 】

そして、表示制御用通信制御 L S I 2 1 0 は、S 3 7 において、内部に設けられた表示制御送信フラグをオンにした後、トークン送受信処理を終了する。

【 0 1 1 3 】

受信したトークンがビジー状態である場合 (S 3 2 : N O) には、表示制御用通信制御 L S I 2 1 0 は、S 3 8 において、表示制御送信フラグがオンであるか否かを確認する。表示制御送信フラグがオフである場合 (S 3 8 : N O) には、表示制御用通信制御 L S I 2 1 0 は、S 3 9 において、受信したトークンに付されたコマンドデータが表示制御 C P U 1 7 0 に送信すべきものが否かを判定する。かかる判定は、トークンにのっているコマンドデータの特定ビットに付された宛先識別情報を確認することで行われるようになっている。

【 0 1 1 4 】

表示制御 C P U 1 7 0 に送信すべきものでない場合 (S 3 9 : N O) には、表示制御用通信制御 L S I 2 1 0 は、S 4 0 において、表示制御送信要求フラグがオンであるか否かを確認する。表示制御送信要求フラグがオフである場合 (S 4 0 : N O) には、表示制御用通信制御 L S I 2 1 0 は、S 4 1 において、サブ制御送信要求表示部を送信要求していない状態にし、S 4 2 において、トークンを発光制御用通信制御部 2 0 6 に送信した後、トークン送受信処理を終了する。

【 0 1 1 5 】

表示制御送信要求フラグがオンである場合 (S 4 0 : Y E S) には、表示制御用通信制御 L S I 2 1 0 は、S 4 3 において、サブ制御送信要求表示部を送信要求する状態にした後、S 4 2 以降の処理を実行する。

【 0 1 1 6 】

受信したトークンにのっているコマンドデータが表示制御 C P U 1 7 0 に送信すべきものである場合 (S 3 9 : Y E S) には、表示制御用通信制御 L S I 2 1 0 は、S 4 4 において、トークンにのっているコマンドデータを複製し、かかる複製したコマンドデータを内部レジスタに記憶するコマンド記憶処理を実行した後、S 4 0 以降の処理を実行する。

【 0 1 1 7 】

送信フラグがオンである場合 (S 3 8 : Y E S) には、表示制御用通信制御 L S I 2 1 0 は、S 4 5 において、データ有無表示部をフリー状態に変更すると共に、データ部に付されたデータを消去するフリートークン送信前処理を実行した後、S 4 6 において、表示制御送信要求フラグがオンであるか否かを確認する。

【 0 1 1 8 】

表示制御送信要求フラグがオフである場合 (S 4 6 : N O) には、主制御用通信制御 L S I 1 9 8 は、S 4 7 において、サブ制御送信要求表示部を送信要求していない状態にした後、S 4 8 において、フリー状態のトークンを発光制御用通信制御 L S I 2 0 6 に送信するフリートークン送信処理を実行する。そして、表示制御用通信制御 L S I 2 1 0 は、S 4 9 において、表示制御送信フラグをオフにした後、トークン送受信処理を終了する。

【 0 1 1 9 】

表示制御送信要求フラグがオンの場合 (S 4 6 : Y E S) には、表示制御用通信制御 L S I 2 1 0 は、S 5 0 において、主制御送信要求表示部が送信要求状態であるか否かを確認する。送信要求状態でない場合 (S 5 0 : N O) には、表示制御用通信制御 L S I 2 1 0 は、S 3 5 以降の処理を実行する。送信要求状態である場合 (S 5 0 : Y E S) には、表示制御用通信制御 L S I 2 1 0 は、S 5 1 において、サブ制御送信要求表示部を送信要求

10

20

30

40

50

する状態にした後、S 4 8以降の処理を実行する。

【0120】

続いて、表示制御用通信制御LSI210のコマンド送信処理について、図11に基づいて、説明する。まず、表示制御用通信制御LSI210は、S61において、表示制御CPU170に送信すべきコマンドが記憶されているか否かを判定する。コマンドが記憶されていない場合(S61:NO)には、表示制御用通信制御LSI210は、コマンド送信処理を終了する。

【0121】

コマンドが記憶されている場合(S61:YES)には、表示制御用通信制御LSI210は、S62において、記憶してあるコマンドデータを表示制御CPU170に送信した後、表示制御CPU170を割り込み状態にして送信したコマンドデータを表示制御CPU170に受信せしめるためのストロブ信号(STB信号)を表示制御CPU170に送信するコマンドデータ送信処理を実行した後、コマンド送信処理を終了する。そこにおいて、表示制御CPU170へ送信されるコマンドデータは、シリアルデータとして送信されてきたコマンドのデータを外部から入力されるクロックに同期させてサンプリングし、パラレルなデータに変換したものであり、また、本実施形態では、2バイト分のコマンドデータは、一括して表示制御CPU170に送信されるようになっている。

【0122】

表示制御用通信制御LSI210から送信されたコマンドを受信した表示制御CPU170は、受信したコマンドを表示制御用RAM174の受信コマンド記憶エリアに記憶した後、受信したコマンドに基づいて、表示制御用ROM172に記憶された画像データを取得する。その後、表示制御CPU170は、取得した画像データをVDP176に出力する。そして、VDP176は、表示制御CPU170からの画像データに基づいてキャラクタROM180から必要な画像データを取り出し、ビデオRAM178を作業エリアとしてキャラクタROM180から取り出した画像データを編集した後、表示制御CPU170に画像データ編集完了信号を送信すると共に、編集した画像データを画像用出力回路182を介して特別図柄表示装置16、或いは、普通図柄表示装置52に出力する。それによって、特別図柄表示装置16、或いは、普通図柄表示装置52において、編集した画像データに基づく画像が表示されるようになっている。

【0123】

そこにおいて、画像データ編集完了信号を受信した表示制御CPU170は、受信したコマンドが複数のサブ制御CPU130, 148, 170に共通のコマンドである場合、具体的には、例えば、特別図柄表示装置16において特別図柄の変動を開始すると共に、スピーカ18から効果音を出力し、更に、所定のLEDを点灯乃至は点滅する特別図柄変動開始コマンド等である場合には、特別図柄表示装置16にて受信したコマンドに基づく画像表示が開始されたことを知らせる連絡コマンド信号としての画像データ出力ステータスを表示制御用通信制御LSI210に送信する。そこにおいて、画像データ出力ステータスは、2バイトのデータで構成されており、特に本実施形態では、表示制御CPU170からのステータス送信は、2バイトのデータを一括して送信するようになっている。また、画像データ出力ステータスのデータにおける特定ビットを利用して、かかる画像データ出力ステータスの送信先を示す連絡送信先識別情報としての連絡宛先識別情報が付与されている。

【0124】

続いて、表示制御用通信制御LSI210のステータス受信処理を、図12に基づいて、説明する。まず、S71において、表示制御用通信制御LSI210は、表示制御CPU170からのSTB信号を受信したか否かを判定する。STB信号を受信していない場合(S71:NO)には、表示制御用通信制御LSI210は、ステータス受信処理を終了する。STB信号を受信した場合(S71:YES)には、表示制御用通信制御LSI210は、S72において、表示制御CPU170から送信されたステータスを受信し、表示制御用通信制御LSI210に設けられた内部レジスタに記憶するステータス受信処理

10

20

30

40

50

を実行する。そして、表示制御用通信制御 L S I 2 1 0 は、S 7 3 において、表示制御送信要求フラグをオンにした後、ステータス受信処理を終了する。

【 0 1 2 5 】

次に、発光制御用通信制御 L S I 2 0 6 のトークン送受信処理について、図 1 3 に基づいて、説明する。まず、S 8 1 において、発光制御用通信制御 L S I 2 0 6 は、表示制御用通信制御 L S I 2 0 6 から送信されたトークンを受信したか否かを判断する。そこにおいて、本実施形態では、トークンに付されているトークンが送信されてきたことを示す情報を認識することにより、発光制御用通信制御 L S I 2 0 6 は、外部から入力されるクロックに同期して、トークンの受信を開始するようになっている。なお、トークンの受信方法は、クロックに同期させる同期式に限定されず、非同期式であっても良い。トークンを受信していない場合 (S 8 1 : N O) には、発光制御用通信制御 L S I 2 0 6 は、トークン送受信処理を終了する。

10

【 0 1 2 6 】

トークンを受信した場合 (S 8 1 : Y E S) には、発光制御用通信制御 L S I 2 0 6 は、S 8 2 において、トークンに設けられたデータ有無表示部を確認してトークンがビジー状態であるかフリー状態であるかを判定する。フリー状態である場合 (S 8 2 : Y E S) には、発光制御用通信制御 L S I 2 0 6 は、S 8 3 において、受信したトークンをそのまま音制御用通信制御 L S I 2 0 2 に送信した後、トークン送受信処理を終了する。また、トークンの送信は、トークンの受信と同様に、外部から入力されるクロックに同期して行われるようになっている。なお、トークンの送信方法は、クロックに同期させる同期式に限定されず、非同期式であっても良い。

20

【 0 1 2 7 】

受信したトークンがビジー状態である場合 (S 8 2 : N O) には、発光制御用通信制御 L S I 2 0 6 は、S 8 4 において、受信したトークンに付されたコマンドデータが発光制御 C P U 1 4 8 に送信すべきものか否かを判定する。かかる判定は、トークンにのっているコマンドデータの特定ビットに付された宛先識別情報を確認することで行われるようになっている。

【 0 1 2 8 】

発光制御 C P U 1 4 8 に送信すべきものでない場合 (S 8 4 : N O) には、発光制御用通信制御 L S I 2 0 6 は、S 8 5 において、受信したトークンを発光制御用通信制御 L S I 2 0 6 に送信した後、トークン送受信処理を終了する。発光制御 C P U 1 4 8 に送信すべきものである場合 (S 8 4 : Y E S) には、発光制御用通信制御 L S I 2 0 6 は、S 8 6 において、トークンにのっているコマンドデータ或いはステータスデータを複製し、かかる複製したコマンドデータ或いはステータスデータを内部レジスタに記憶する記憶処理を実行した後、S 8 5 以降の処理を実行する。

30

【 0 1 2 9 】

続いて、発光制御用通信制御 L S I 2 0 6 のコマンド送信処理を、図 1 4 に基づいて、説明する。まず、発光制御用通信制御 L S I 2 0 6 は、S 9 1 において、発光制御 C P U 1 4 8 に送信すべきコマンドが記憶されているか否かを判定する。コマンドが記憶されていない場合 (S 9 1 : N O) には、発光制御用通信制御 L S I 2 0 6 は、コマンド送信処理を終了する。

40

【 0 1 3 0 】

コマンドが記憶されている場合 (S 9 1 : Y E S) には、発光制御用通信制御 L S I 2 0 6 は、S 9 2 において、記憶してあるコマンドデータを発光制御 C P U 1 4 8 に送信した後、発光制御 C P U 1 4 8 を割り込み状態にして送信したコマンドデータを発光制御 C P U 1 4 8 に受信せしめるためのストロブ信号 (S T B 信号) を発光制御 C P U 1 4 8 に送信するコマンドデータ送信処理を実行した後、コマンド送信処理を終了する。そこにおいて、発光制御 C P U 1 4 8 へ送信されるコマンドデータは、シリアルデータとして送信されてきたコマンドのデータを外部から入力されるクロックに同期させてサンプリングし、パラレルなデータに変換したものであり、また、本実施形態では、2 バイト分のコマン

50

ドデータは、一括して発光制御CPU148に送信されるようになっている。

【0131】

発光制御用通信制御LSI206から送信されたデータを受信した発光制御CPU148は、受信したデータがコマンドデータであるかステータスデータであるかを判定する。かかる判定は、受信したデータの特定ビットを確認することによって行われる。コマンドデータであると判定した場合には、複数の制御CPU130, 148, 170に関係のあるコマンドデータであるか否かを判定する。この判定も、受信したデータの特定ビットを確認することによって行われる。なお、これら二つの判定は、何れも、受信したデータの特定ビットを確認することによって行われることから、同時に行われることが望ましい。受信したコマンドデータが複数の制御CPU130, 148, 170に関係のないコマンドデータであった場合、具体的には、例えば、特図記憶表示LED58a~dの点灯および消灯を行う特図記憶表示コマンド等のように発光制御CPU148の制御内容のみを含むものである場合には、受信したコマンドに基づいて、発光制御用ROM150に記憶された発光データを取得した後、取得した発光データをLED用出力回路154や枠エラー表示LED用出力回路158に出力することによって、各種LEDの点灯、点滅および消灯が行われるようになっている。

10

【0132】

また、受信したコマンドデータが複数の制御CPU130, 148, 170に関係のあるコマンドデータであった場合、具体的には、例えば、特別図柄表示装置16において特別図柄の変動を開始すると共に、スピーカ18から効果音を出力し、更に、所定のLEDを点灯乃至は点滅する特別図柄変動開始コマンド等である場合には、受信したコマンドに基づいて、発光制御用ROM150に記憶された発光データを取得した後、ステータスを受信するまで待つ。そして、ステータスを受信した後に、発光制御CPU148は、取得した発光データをLED用出力回路154に出力することによって、所定のLEDの点灯、点滅および消灯が行われるようになっており、それによって、複数の制御CPU130, 148, 170による作動制御を略同時に行うことが出来るのである。

20

【0133】

次に、音制御用通信制御LSI202のトークン送受信処理について、図15に基づいて、説明する。まず、S101において、音制御用通信制御LSI202は、発光制御用通信制御LSI206から送信されたトークンを受信したか否かを判断する。そこにおいて、本実施形態では、トークンに付されているトークンが送信されてきたことを示す情報を認識することにより、音制御用通信制御LSI202は、外部から入力されるクロックに同期して、トークンの受信を開始するようになっている。なお、トークンの受信方法は、クロックに同期させる同期式に限定されず、非同期式であっても良い。トークンを受信していない場合(S101:NO)には、音制御用通信制御LSI202は、トークン送受信処理を終了する。

30

【0134】

トークンを受信した場合(S101:YES)には、音制御用通信制御LSI202は、S102において、トークンに設けられたデータ有無表示部を確認してトークンがビジー状態であるかフリー状態であるかを判定する。フリー状態である場合(S102:YES)には、音制御用通信制御LSI202は、S103において、受信したトークンをそのまま主制御用通信制御LSI198に送信した後、トークン送受信処理を終了する。また、トークンの送信は、トークンの受信と同様に、外部から入力されるクロックに同期して行われるようになっている。なお、トークンの送信方法は、クロックに同期させる同期式に限定されず、非同期式であっても良い。

40

【0135】

受信したトークンがビジー状態である場合(S102:NO)には、音制御用通信制御LSI202は、S104において、受信したトークンに付されたコマンドデータが音制御CPU130に送信すべきものか否かを判定する。かかる判定は、トークンにのっているコマンドデータの特定ビットに付された宛先識別情報を確認することで行われるようにな

50

っている。

【0136】

音制御CPU130に送信すべきものでない場合(S104:NO)には、音制御用通信制御LSI202は、S105において、受信したトークンを音制御用通信制御LSI202に送信した後、トークン送受信処理を終了する。音制御CPU130に送信すべきものである場合(S104:YES)には、音制御用通信制御LSI202は、S106において、トークンにのっているコマンドデータ或いはステータスデータを複製し、かかる複製したコマンドデータ或いはステータスデータを内部レジスタに記憶する記憶処理を実行した後、S105以降の処理を実行する。

【0137】

続いて、音制御用通信制御LSI202のコマンド送信処理について、図16に基づいて、説明する。まず、音制御用通信制御LSI202は、S111において、音制御CPU130に送信すべきコマンドが記憶されているか否かを判定する。コマンドが記憶されていない場合(S111:NO)には、音制御用通信制御LSI202は、コマンド送信処理を終了する。

【0138】

コマンドが記憶されている場合(S111:YES)には、音制御用通信制御LSI202は、S112において、記憶してあるコマンドデータを音制御CPU130に送信した後、音制御CPU130を割り込み状態にして送信したコマンドデータを音制御CPU130に受信せしめるためのストロブ信号(STB信号)を音制御CPU130に送信するコマンドデータ送信処理を実行した後、コマンド送信処理を終了する。そこにおいて、音制御CPU130へ送信されるコマンドデータは、シリアルデータとして送信されてきたコマンドのデータを外部から入力されるクロックに同期させてサンプリングし、パラレルなデータに変換したものであり、また、本実施形態では、2バイト分のコマンドデータは、一括して音制御CPU130に送信されるようになっている。

【0139】

音制御用通信制御LSI202から送信されたデータを受信した音制御CPU130は、受信したデータがコマンドデータであるかステータスデータであるかを判定する。かかる判定は、受信したデータの特定ビットを確認することによって行われる。コマンドデータであると判定した場合には、複数の制御CPU130,148,170に関係のあるコマンドデータであるか否かを判定する。この判定も、受信したデータの特定ビットを確認することによって行われる。なお、これら二つの判定は、何れも、受信したデータの特定ビットを確認することで行われることから、同時に行われることが望ましい。受信したコマンドデータが複数の制御CPU130,148,170に関係のないコマンドデータであった場合には、受信したコマンドに基づいて、音制御用ROM132に記憶された効果音データを取得した後、取得した効果音データをスピーカ用出力回路140に出力することによって、スピーカ18からの効果音の出力が行われるようになっている。

【0140】

また、受信したコマンドデータが複数の制御CPU130,148,170に関係のあるコマンドデータであった場合、具体的には、例えば、特別図柄表示装置16において特別図柄の変動を開始すると共に、スピーカ18から効果音を出力し、更に、所定のLEDを点灯乃至は点滅する特別図柄変動開始コマンド等である場合には、受信したコマンドに基づいて、音制御用ROM132に記憶された効果音データを取得した後、ステータスを受信するまで待つ。そして、ステータスを受信した後に、音制御CPU130は、取得した効果音データをスピーカ用出力回路140に出力することによって、スピーカ18からの効果音の出力が行われるようになっており、それによって、複数の制御CPU130,148,170による作動制御を略同時に行うことができるのである。

【0141】

なお、上述の説明から明らかなように、本実施形態では、主制御CPU106と主制御用ROM124を含んで主制御部が構成されている。また、音制御CPU130と音制御用

10

20

30

40

50

ROM132を含んでサブ制御部としての音制御部が構成されていると共に、発光制御CPU148と発光制御用ROM150を含んでサブ制御部としての発光制御部が構成されており、更に、表示制御CPU170と表示制御用ROM172を含んでサブ制御部としての表示制御部が構成されている。更にまた、主制御用通信制御LSI198によって主制御用通信制御部が構成されていると共に、音制御用通信制御LSI202, 発光制御用通信制御LSI206および表示制御用通信制御LSI210のそれぞれがサブ制御用通信制御部を構成している。

【0142】

また、本実施形態では、主制御用通信制御LSI198とS2, 主制御用通信制御LSI198とS4によって主制御受信手段が構成されていると共に、主制御用通信制御LSI198とS16によって主制御分配送信手段が構成されている。更に、表示制御用通信制御LSI210とS31によってサブ制御受信手段が構成されていると共に、表示制御用通信制御LSI210とS39によってサブ制御送信先確認手段が構成されている。また、表示制御用通信制御LSI210とS44によってサブ制御記憶手段が構成されていると共に、表示制御用通信制御LSI210とS62によってサブ制御送信手段が構成されている。更に、発光制御用通信制御LSI206とS81によってサブ制御受信手段が構成されていると共に、発光制御用通信制御LSI206とS84によってサブ制御送信先確認手段が構成されている。また、発光制御用通信制御LSI206とS86によってサブ制御記憶手段が構成されていると共に、表示制御用通信制御LSI210とS92によってサブ制御送信手段が構成されている。更に、音制御用通信制御LSI202とS101によってサブ制御受信手段が構成されていると共に、音制御用通信制御LSI202とS104によってサブ制御送信先確認手段が構成されている。また、音制御用通信制御LSI202とS106によってサブ制御記憶手段が構成されていると共に、音制御用通信制御LSI202とS112によってサブ制御送信手段が構成されている。

【0143】

さらに、本実施形態では、主制御用通信制御LSI198とS23によって主制御消去手段が構成されていると共に、表示制御用通信制御LSI210とS45によってサブ連絡消去手段が構成されている。

【0144】

また、本実施形態では、表示制御用通信制御LSI210とS72によって送信側サブ連絡受信手段が構成されていると共に、表示制御用通信制御LSI210とS36によってサブ連絡分配送信手段が構成されている。更に、発光制御用通信制御LSI206とS81によって受信側サブ連絡受信手段が構成されていると共に、発光制御用通信制御LSI206とS84によってサブ連絡送信先確認手段が構成されている。また、発光制御用通信制御LSI206とS86によってサブ連絡記憶手段が構成されていると共に、表示制御用通信制御LSI210とS92によってサブ連絡送信手段が構成されている。更に、音制御用通信制御LSI202とS101によって受信側サブ連絡受信手段が構成されていると共に、音制御用通信制御LSI202とS104によってサブ連絡送信先確認手段が構成されている。また、音制御用通信制御LSI202とS106によってサブ連絡記憶手段が構成されていると共に、音制御用通信制御LSI202とS112によってサブ連絡送信手段が構成されている。

【0145】

さらに、本実施形態では、主制御用通信制御LSI198とS12によって、また、主制御用通信制御LSI198とS28によって、主制御送信可能確認手段が構成されていると共に、表示制御用通信制御LSI210とS32によって、また、表示制御用通信制御LSI210とS50によって、サブ制御送信可能確認手段が構成されている。更にまた、本実施形態では、主制御用通信制御LSI198とS22, 主制御用通信制御LSI198とS29によって主制御送信要求手段が構成されていると共に、表示制御用通信制御LSI210とS43, 表示制御用通信制御LSI210とS51によってサブ制御送信要求手段が構成されている。

【0146】

このような構造とされたパチンコ機10においては、主制御CPU106はシリアルなデータ伝送経路218に接続された主制御用通信制御LSI198にのみコマンドを送信するようになっていたことから、例えば、前述の特別図柄変動開始コマンド等のように、複数の制御CPU130, 148, 170に共通のコマンドがある場合においても、主制御CPU106は、かかる共通のコマンドを主制御用通信制御LSI198に一回送信するだけで良く、それによって、主制御CPU106のコマンド送信に対する負担を軽減することが可能となる。

【0147】

また、本実施形態では、各制御CPU130, 148, 170は、主制御用通信制御LSI198が送信したコマンドを直接には受信せず、各制御CPU130, 148, 170に接続されている通信制御LSI202, 206, 210を介して受信するようになっていたことから、各制御CPU130, 148, 170は、受信したコマンドに基づく作動制御のみを行うことが出来るのであり、それによって、各制御CPU130, 148, 170の処理負担を軽減することが出来るのである。

【0148】

さらに、本実施形態においては、サブ制御CPU130, 148, 170がサブ制御用通信制御LSI202, 206, 210に接続されるようになっていたことから、コマンドの伝送経路における主制御用通信制御LSI198とサブ制御用通信制御LSI202, 206, 210が接続されている部分、即ち、通信制御用基板196を、他のパチンコ機に流用することも可能となり、その結果、パチンコ機10の製造コストを抑えることが出来るのである。

【0149】

以上、本発明の一実施形態について、詳述してきたが、これはあくまでも例示であって、本発明は、かかる実施形態における具体的な記載によって、何等、限定的に解釈されるものではない。

【0150】

例えば、前記実施形態では、主制御用通信制御LSI198, 音制御用通信制御LSI202, 発光制御用通信制御LSI206および表示制御用通信制御LSI210は、それぞれ、両端部分が接続されていない、即ち、リング形状でない一つのデータ伝送経路218に位置せしめられていたが、リング形状の一つのデータ伝送経路上に位置せしめられていても良い。

【0151】

また、前記実施形態では、主制御用通信制御LSI198は、トークンに設けられた主制御送信要求表示部を利用して音制御用通信制御LSI202, 発光制御用通信制御LSI206および表示制御用通信制御LSI210に送信を要求していることを知らせるようになっていたと共に、表示制御用通信制御LSI210は、トークンに設けられたサブ制御送信要求表示部を利用して主制御用通信制御LSI198, 音制御用通信制御LSI202および発光制御用通信制御LSI206に送信を要求していることを知らせるようになっていたが、データ伝送経路218以外に主制御用通信制御LSI198, 音制御用通信制御LSI202, 発光制御用通信制御LSI206および表示制御用通信制御LSI210を相互に接続する信号線を設け、かかる信号線を伝送せしめられる送信要求信号を利用して送信を要求していることを知らせるようにしても良い。

【0152】

また、前記実施形態では、トークンは、トークンにデータがのっているか否かに関係なく、論理リング上を巡回せしめられるようになっていたが、トークンにデータがのっていない場合は、最後にデータ送信を行った通信制御LSIがデータがのっていないトークンを所持しておき、データ伝送経路218以外に主制御用通信制御LSI198, 音制御用通信制御LSI202, 発光制御用通信制御LSI206および表示制御用通信制御LSI210を相互に接続するように設けられた信号線を設け、かかる信号線を伝送せしめられ

る送信要求信号を利用して送信を要求していることを知らせるようにし、送信要求信号を受信した際に、かかる送信要求信号を送信した通信制御LSIに対して、論理リング上を巡回することなく直接に送信することも可能であり、それによって、トークンを受信するまでの待ち時間を短縮することが出来るのである。

【0153】

さらに、前記実施形態では、一つの通信制御LSIのみにデータ送信を行う場合であっても、トークンが論理リング上を巡回せしめられるようになっていたが、一つの通信制御LSIにのみデータ送信を行う場合には、送信先の通信制御LSIに対して直接にデータがのったトークンを送信することも可能であり、それによって、データの伝送時間を短くすることが出来るのである。更にまた、2つ以上の通信制御LSIにデータ送信を行う場合であっても、それら受信側の通信制御LSIのうち、データ送信を行う通信制御LSIに対して論理リング上で最も近い位置にある通信制御LSIにデータがのったトークンを直接送信することも可能であり、それによって、データの伝送時間を短くすることが出来るのである。

10

【0154】

さらに、前記実施形態では、論理リング上を巡回せしめられるトークンによって、主制御用通信制御LSI198、音制御用通信制御LSI202、発光制御用通信制御LSI206および表示制御用通信制御LSI210の間でコマンドデータ或いはステータスデータの送信が行われるようになっていたが、各通信制御LSI198、202、206、210がデータ伝送経路218上にコマンド或いはステータスのデータが存在するか否かを監視するようにし、データが存在しないことを確認した場合にのみデータを送信するようにしても良い。そこにおいて、データ伝送経路218上にデータが存在するか否かの確認は、例えば、各通信制御LSIがデータの送信を行ったことを知らせる信号を他の通信制御LSIに送信し、他の通信制御LSIが、かかる信号を受信することで、有利に実現することが出来るのである。また、このような場合には、信号を受信した通信制御LSIは、所定の時間が経過してから、データの送信を行うことが望ましく、それによって、データ伝送経路218上でのデータ同士の衝突を回避することが出来るのである。更に、例えば、2つ以上の通信制御LSIが同時にデータを送信してしまった場合には、それらの通信制御LSIは、それぞれ、互いに異なるように設定された待ち時間が経過してから、データの送信を行うようにすることが望ましく、それによって、再びデータ伝送経路上でのデータ同士の衝突を有利に回避することが出来るのである。

20

30

【0155】

また、前記実施形態では、受信したビジー状態のトークンにのっているデータをコピーして取得した通信制御LSI202、206、210は、受信したビジー状態のトークンをそのまま送信していたが、データを取得したことを知らせるデータ取得情報をトークンに付してから、かかるトークンを送信することも可能であり、それによって、データ送信を行った通信制御LSI198、210がデータの送信が正常に行われたことを容易に確認することが出来るのであり、また、データの送信が正常に行われていないことを確認した場合には、再びデータ送信を行うことも出来るのである。

【0156】

さらに、前記実施形態では、データ送信を行った通信制御LSI198、210が、かかるデータがのったトークンを受信した際に、データを消去するようになっていたが、受信したトークンにのっているデータを取得した通信制御LSI202、206、210が消去しても良い。その際、2つ以上の通信制御LSIがデータを取得する場合には、それらの通信制御LSIのうち、論理リング上におけるトークンの巡回方向でデータの送信を行った通信制御LSIから最も離れた位置にある通信制御LSIが消去することとなる。

40

【0157】

また、前記実施形態では、音制御CPU130、発光制御CPU148および表示制御CPU170は、それぞれ、各別の基板128、146、168に設けられていたが、一つの基板に設けられていても良い。更に、一つの基板に二つ以上の制御CPUを設けても良

50

い。更にまた、一つの制御CPUで二つ以上の作動部を作動制御することも可能である。

【0158】

さらに、サブ制御部の種類は、前記実施形態のものに限定されない。また、主制御CPUから送信されるコマンドの種類も、前記実施形態のものに限定されない。更にまた、前記実施形態では、通信制御LSI198, 202, 206, 210は、制御CPU106, 130, 148, 170と同じ数だけ設けられていたが、制御CPU106, 130, 148, 170の数よりも多く設けても良い。

【0159】

また、前記実施形態では、主制御CPU106から主制御用通信制御LSI198へのコマンド送信は、2バイトのデータを1バイトずつ2回に分けて行うようになっていたが、2バイトのデータを分割せずに一回で行うようにしても良い。更に、前記実施形態では、音制御用通信制御LSI202から音制御CPU130へのコマンド或いはステータス送信, 発光制御用通信制御LSI206から発光制御CPU148へのコマンド或いはステータス送信, 表示制御用通信制御LSI210から表示制御CPU170へのコマンド送信および表示制御CPU170から表示制御用通信制御LSI210へのステータス送信は、2バイトのデータを分割することなく一度に行うようになっていたが、1バイトずつに分割して2回に分けて行うようにしても良い。

【0160】

さらに、前記実施形態では、主制御CPU106と主制御用通信制御LSI198の間での送信, 音制御CPU130と音制御用通信制御LSI202の間での送信, 発光制御CPU148と発光制御用通信制御LSI206の間での送信, 表示制御CPU170と表示制御用通信制御LSI210の間での送信は、何れも、パラレルで行われていたが、シリアルで行われても良い。

【0161】

また、前記実施形態では、表示制御CPU170のみが連絡コマンド信号としてのステータスを送信するようになっていたが、音制御CPU130や発光制御CPU148がステータスを送信するようになっていても良い。更にまた、複数のサブ制御CPUが連絡コマンド信号としてのステータスを送信するようになっていても良い。また、前記実施形態では、複数のサブ制御CPU130, 148, 170の間で作動制御の同期をとるために連絡コマンド信号としてのステータスが送信されていたが、同期を取るためだけであれば、データ伝送経路218以外に音制御用通信制御LSI202, 発光制御用通信制御LSI206および表示制御用通信制御用LSI210を相互に接続する信号線を設け、かかる信号線を伝送せしめられる同期用信号を利用して複数のサブ制御CPU130, 148, 170の間で作動制御の同期をとるようにしても良い。更にまた、複数のサブ制御CPU130, 148, 170の間で、直接に同期をとるための信号のやりとりをしても良い。

【0162】

さらに、前記実施形態では、主制御用通信制御部およびサブ制御用通信制御部は、何れも、専用設計された論理LSIによって構成されていたが、プログラムによって作動制御する汎用のCPUを含んで構成することも勿論可能である。

【0163】

また、前記実施形態では、主制御用通信制御LSI198, 音制御用通信制御LSI202, 発光制御用通信制御LSI206, 表示制御用通信制御LSI210は、一つの通信制御用基板196に設けられていたが、例えば、各通信制御LSI198, 202, 206, 210を、各通信制御LSI198, 202, 206, 210に接続される制御CPU106, 130, 148, 170が設けられた基板104, 128, 146, 168に設ける等のように、各別の基板に設けることも可能である。

【0164】

さらに、前記実施形態では、主制御用通信制御LSI198は、主制御CPU106からのコマンドを一つだけ記憶しておくようになっていたが、主制御CPU106からのコマンドを複数記憶しておいても良い。また、前記実施形態では、主制御用通信制御LSI1

10

20

30

40

50

98は、フリー状態のトークンを受信した際に、記憶している主制御CPU106からのコマンドを一つだけ送信するようになっていたが、複数のコマンドを記憶している場合には、それら複数のコマンドをまとめて送信してもよい。

【0165】

また、前記実施形態では、特別図柄表示装置16および普通図柄表示装置52としてカラー液晶表示器が採用されていたが、カラー液晶表示器の他に、例えば、ドラム表示装置、7セグメントLED、ドットマトリクス光電管、モノクロ表示器、プロジェクタパネル反転式等も採用可能である。

【0166】

加えて、前記実施形態では、第1種パチンコ機に本発明を適用したものの一具体例が示されていたが、本発明は、第2種パチンコ機や第3種パチンコ機、スロットマシン等の他の遊技機にも適用可能であり、特に、パチンコ機およびスロットマシンに有利に適用される。

【0167】

その他、一々列挙はしないが、本発明は、当業者の知識に基づいて、種々なる変更、修正、改良等を加えた態様において実施され得るものであり、また、そのような実施態様が、本発明の趣旨を逸脱しない限り、何れも、本発明の範囲内に含まれるものであることは、言うまでもない。

【0168】

【発明の効果】

上述の説明から明らかなように、本発明に従う構造とされた遊技機においては、主制御部は主制御用通信制御部にのみ制御コマンド信号を送信するようになっていたことから、主制御部による制御コマンド信号の送信処理を過度の負担をかけることなく行うことが出来るのであり、また、サブ制御部は、サブ制御用通信制御部を介して制御コマンド信号を受信するようになっていたことから、制御コマンド信号に基づく作動部の作動制御のみを行うことが出来るのであり、それによって、サブ制御部による制御コマンド信号の受信処理を過度の負担をかけることなく行うことが出来るのである。

【図面の簡単な説明】

【図1】本発明の一実施形態としてのパチンコ機の正面図である。

【図2】図1に示されたパチンコ機の裏面図である。

【図3】主制御基板の回路構成を示すブロック図である。

【図4】音制御基板の回路構成を示すブロック図である。

【図5】発光制御基板の回路構成を示すブロック図である。

【図6】表示制御基板の回路構成を示すブロック図である。

【図7】通信制御用基板の回路構成を示すブロック図である。

【図8】主制御用通信制御LSIのコマンド受信処理を示すフローチャートである。

【図9】主制御用通信制御LSIのトークン送受信処理を示すフローチャートである。

【図10】表示制御用通信制御LSIのトークン送受信処理を示すフローチャートである。

【図11】表示制御用通信制御LSIのコマンド送信処理を示すフローチャートである。

【図12】表示制御用通信制御LSIのステータス受信処理を示すフローチャートである。

【図13】発光制御用通信制御LSIのトークン送受信処理を示すフローチャートである。

【図14】発光制御用通信制御LSIのコマンド送信処理を示すフローチャートである。

【図15】音制御用通信制御LSIのトークン送受信処理を示すフローチャートである。

【図16】音制御用通信制御LSIのコマンド送信処理を示すフローチャートである。

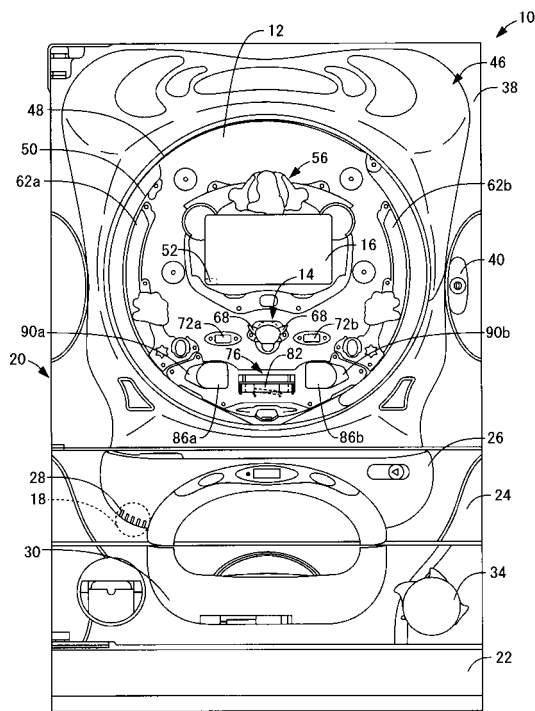
【符号の説明】

10 パチンコ機

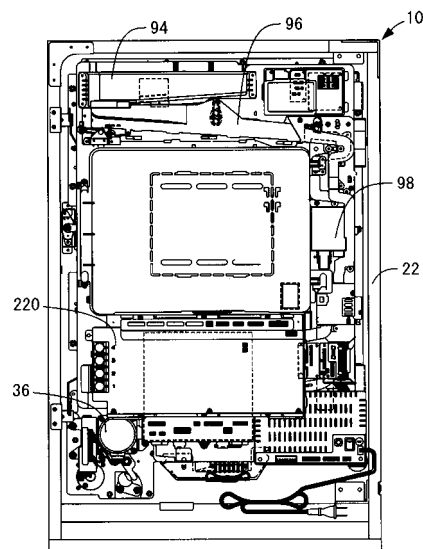
106 主制御CPU

- 1 2 4 主制御用 R O M
- 1 3 0 音制御 C P U
- 1 3 2 音制御用 R O M
- 1 4 8 発光制御 C P U
- 1 5 0 発光制御用 R O M
- 1 7 0 表示制御 C P U
- 1 7 2 表示制御用 R O M
- 1 9 8 主制御用通信制御 L S I
- 2 0 2 音制御用通信制御 L S I
- 2 0 6 発光制御用通信制御 L S I
- 2 1 0 表示制御用通信制御 L S I

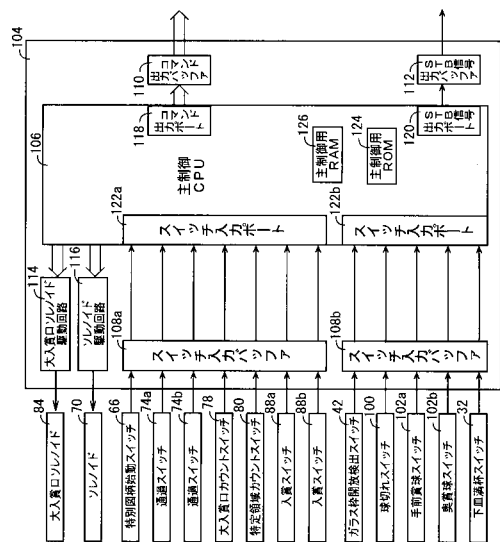
【 図 1 】



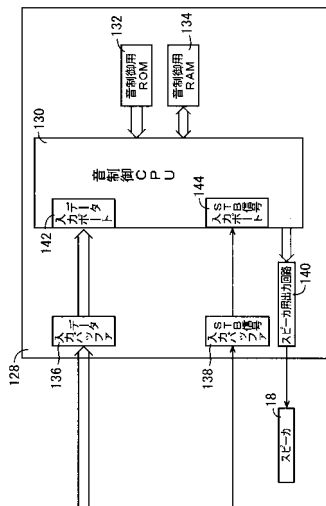
【 図 2 】



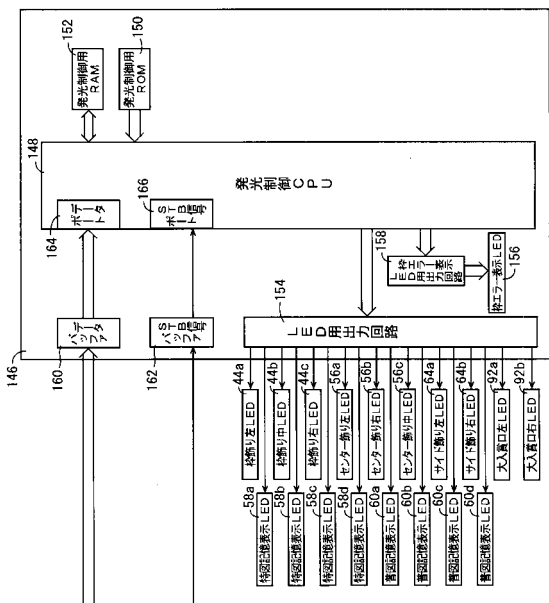
【図 3】



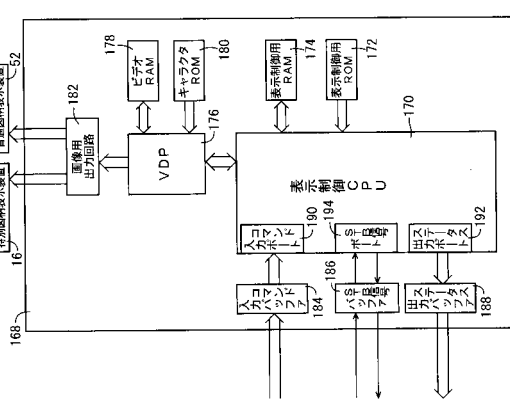
【図 4】



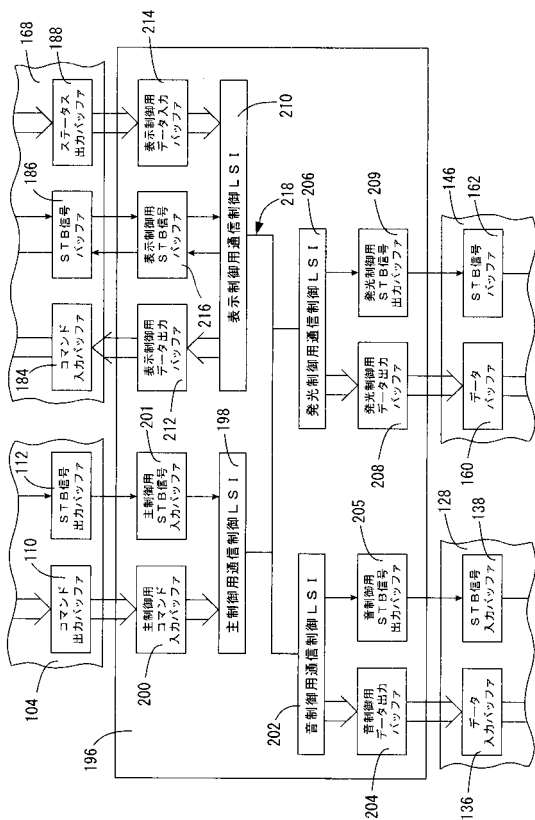
【図 5】



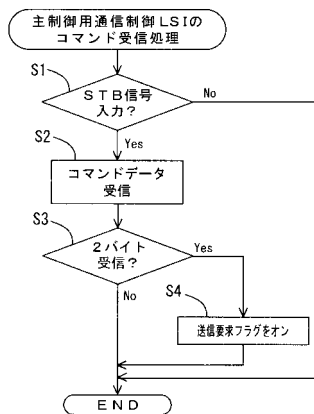
【図 6】



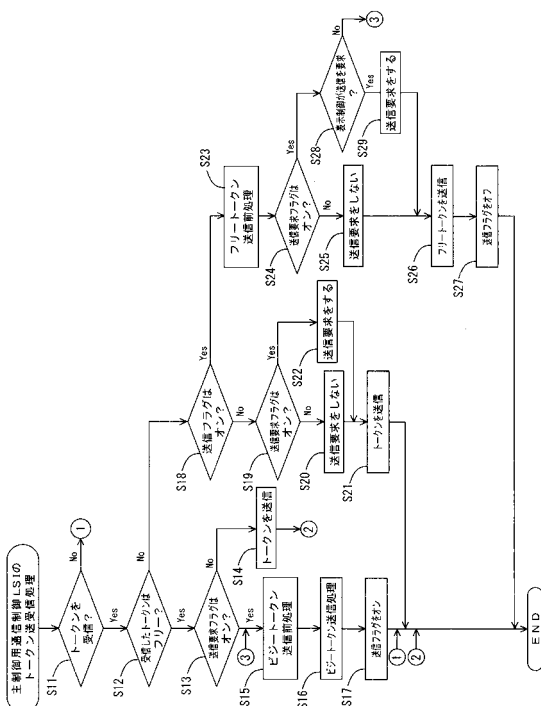
【図 7】



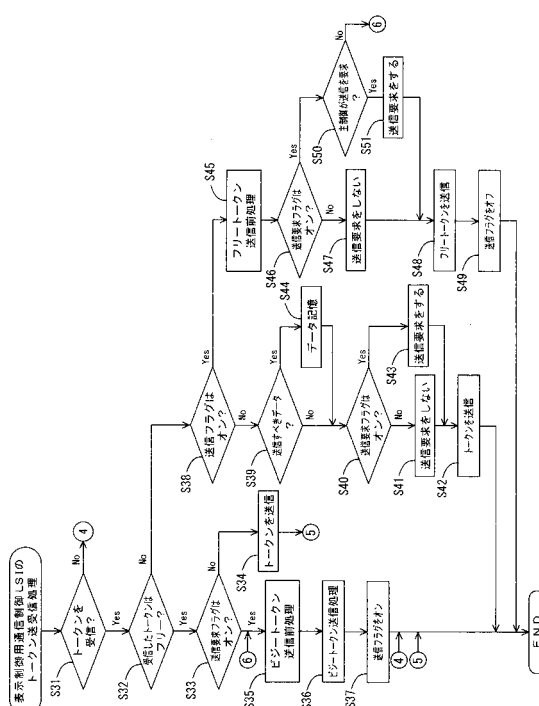
【図 8】



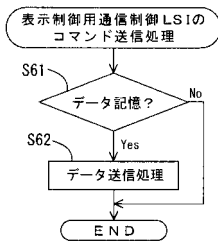
【図 9】



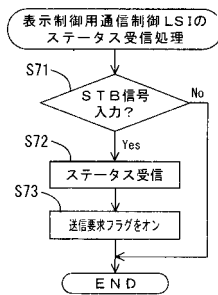
【図 10】



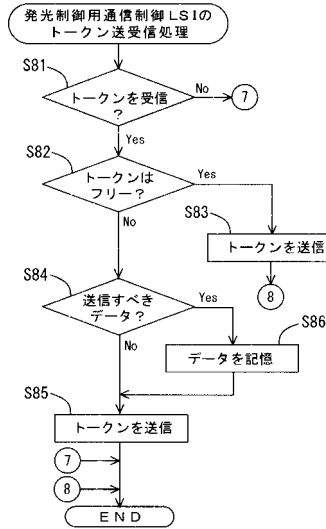
【図 1 1】



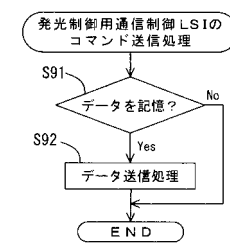
【図 1 2】



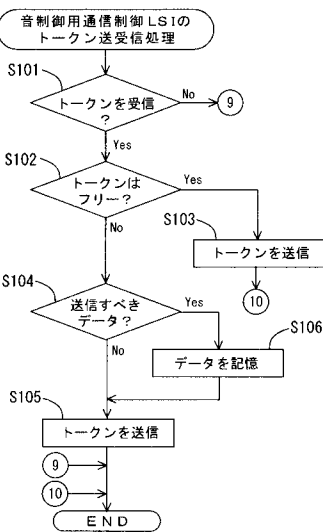
【図 1 3】



【図 1 4】



【図 1 5】



【図 1 6】

