

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-123681

(P2014-123681A)

(43) 公開日 平成26年7月3日(2014.7.3)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/336 (2006.01)	HO 1 L 29/78 6 5 8 G	
HO 1 L 29/78 (2006.01)	HO 1 L 29/78 6 5 8 A	
HO 1 L 29/739 (2006.01)	HO 1 L 29/78 6 5 5 Z	
	HO 1 L 29/78 6 5 5 C	

審査請求 未請求 請求項の数 12 O L (全 11 頁)

(21) 出願番号	特願2012-280071 (P2012-280071)	(71) 出願人	308033711 ラピスセミコンダクタ株式会社 神奈川県横浜市港北区新横浜二丁目4番地8
(22) 出願日	平成24年12月21日 (2012.12.21)	(74) 代理人	100079049 弁理士 中島 淳
		(74) 代理人	100084995 弁理士 加藤 和詳
		(74) 代理人	100099025 弁理士 福田 浩志
		(72) 発明者	吉成 正敬 宮崎県宮崎市清武町木原727番地 ラピスセミコンダクタ宮崎株式会社内

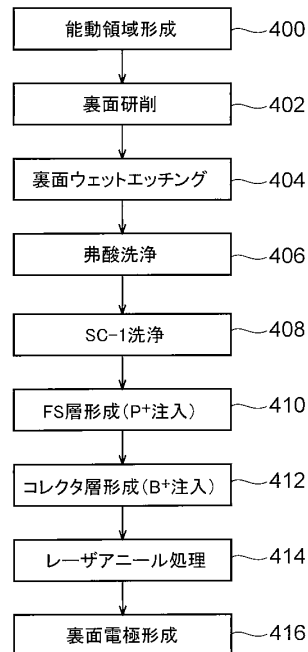
(54) 【発明の名称】 半導体装置の製造方法、及び半導体装置

(57) 【要約】

【課題】半導体基板のエッチングに伴い半導体基板に付着した意図しない不純物の除去を確実にし、半導体基板の不純物の濃度プロファイルを精緻に設計することが可能な半導体装置の製造方法、及び該製造方法により製造された半導体装置を提供する。

【解決手段】半導体装置の製造方法において、基板の表面に基板の厚さ方向に流れる電流を制御する能動素子を含む第1の半導体領域を形成する工程と、基板の裏面を研削する工程と、研削後の基板の裏面をリンを含む薬液によりエッチングする第1のエッチング工程と、第1のエッチング後の裏面を、第1のエッチングよりエッチングレートが低いエッチング方法でエッチングする第2のエッチング工程と、第2のエッチング後の基板の裏面から不純物を注入して、前記電流が流れる第2の半導体領域を形成する工程と、を含むようにした。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

基板の表面に前記基板の厚さ方向に流れる電流を制御する能動素子を含む第 1 の半導体領域を形成する工程と、

前記基板の裏面を研削する工程と、

研削後の前記基板の裏面をリンを含む薬液によりエッチングする第 1 のエッチング工程と、

第 1 のエッチング後の裏面を、前記第 1 のエッチングよりエッチングレートが低いエッチング方法でエッチングする第 2 のエッチング工程と、

前記第 2 のエッチング後の前記基板の裏面から不純物を注入して前記電流が流れる第 2 の半導体領域を形成する工程と、

を含む半導体装置の製造方法。

10

【請求項 2】

前記第 1 のエッチング工程の薬液が、弗酸、硝酸、及びリン酸を含む混合液である請求項 1 に記載の半導体装置の製造方法。

【請求項 3】

前記第 2 のエッチング工程が、弗酸による洗浄及び S C - 1 洗浄の少なくとも一方である請求項 1 又は請求項 2 に記載の半導体装置の製造方法。

【請求項 4】

前記基板の裏面から注入した不純物を活性化する工程をさらに含む請求項 1 ないし請求項 3 のいずれか 1 項に記載の半導体装置の製造方法。

20

【請求項 5】

前記活性化がレーザアニールによる活性化である請求項 4 に記載の半導体装置の製造方法。

【請求項 6】

前記第 2 の半導体領域上に裏面電極を形成する工程をさらに含む請求項 1 ないし請求項 5 のいずれか 1 項に記載の半導体装置の製造方法。

【請求項 7】

基板と、

前記基板の表面に形成された前記基板の厚さ方向に流れる電流を制御する能動素子を含む第 1 の半導体領域と、

30

前記基板の裏面から所定の距離の位置に単位体積当たりの濃度のピーク部を有するようにリンが注入された注入領域と、

前記注入領域と前記基板の裏面との間に所定の導電型の不純物を注入しかつ所定の厚さで形成されると共に前記電流が流れる第 2 の半導体領域と、を含み、

前記第 2 の半導体領域における単位体積当たりのリンの濃度が、前記第 2 の半導体領域における単位体積当たりの前記所定の導電型の不純物の濃度の $1 / 10$ 以下である

半導体装置。

【請求項 8】

前記第 2 の半導体領域における単位体積当たりの前記所定の導電型の不純物の濃度は、 $5 \times 10^{17} \text{ atoms / cm}^3$ 以下である請求項 7 に記載の半導体装置。

40

【請求項 9】

前記第 2 の半導体領域における単位体積当たりのリンの濃度が、前記注入領域のピークの単位体積当たりのリンの濃度の $1 / 5$ 以下である請求項 7 又は請求項 8 に記載の半導体装置。

【請求項 10】

前記所定の厚さが、 $0.4 \mu\text{m}$ ないし $0.5 \mu\text{m}$ である請求項 7 ないし請求項 9 のいずれか 1 項に記載の半導体装置。

【請求項 11】

前記第 2 の半導体領域上に形成された裏面電極をさらに含む請求項 7 ないし請求項 10

50

のいずれか1項に記載の半導体装置。

【請求項12】

基板と、

前記基板の表面に形成された前記基板の厚さ方向に流れる電流を制御する能動素子を含む第1の半導体領域と、

前記基板の裏面から所定の距離の位置に単位体積当たりの濃度のピーク部を有するようにリンが注入された注入領域と、

前記注入領域と前記基板の裏面との間に所定の導電型の不純物を注入して形成された前記電流が流れる第2の半導体領域と、を含み、

前記第2の半導体領域における単位体積当たりのリンの濃度が、前記注入領域のピークの単位体積当たりのリンの濃度の1/5以下であると共に前記第2の半導体領域における単位体積当たりの前記所定の導電型の不純物の濃度は、 $5 \times 10^{17} \text{ atoms/cm}^3$ 以下である

半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造方法、及び半導体装置に関する。

【背景技術】

【0002】

I G B T (Insulated Gate Bipolar Transistor)、M O S F E T (Metal-Oxide- Semiconductor Field-Effect Transistor)、ダイオード等、半導体ウエハ(基板)の厚さ方向に電流を流す電力用半導体装置、つまり半導体基板の裏面に電極を有する電力用半導体装置では、半導体基板の厚さそのものによる抵抗成分が無視できない。そのため、半導体基板の厚さに起因する半導体装置のオン特性あるいはオフ特性の劣化等を回避するように、半導体基板に薄化加工を施し、半導体基板の厚さをより薄くすることが求められている。

【0003】

特許文献1には、I G B T等の電力用半導体装置における上記半導体基板の薄化加工において、表面構造が形成された半導体基板の裏面に対してバックグラインド等による機械的な研削を行った後、機械的な研削で発生した加工歪みを除去するためにウエットエッチング等の化学的な研削を行う技術事項が開示されている。

【0004】

また、特許文献2には、表面構造が形成された後のシリコン基板の裏面をウエットエッチングにより研削する場合の薬液として、弗酸、硝酸、硫酸、及びリン酸の混合薬液を用いる技術事項が開示されている。

【0005】

さらに、特許文献3には、トレンチゲート型のI G B Tの製造方法において、表面構造が形成された半導体基板の裏面にボロンを注入した後、レーザアニールを施すことにより注入されたボロンを活性化する技術事項が開示されている。

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2012-174956号公報

【特許文献2】特開2011-151350号公報

【特許文献3】特開2011-204716号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

上記のように、従来技術においては、表面構造を形成した後の半導体基板を裏面研削す

10

20

30

40

50

る技術事項、裏面研削によるダメージを受けた層を除去するために裏面をウエットエッチングする技術事項、裏面に注入した不純物を活性化するためのレーザアニールの技術事項がそれぞれ部分的に開示されている。

【0008】

特許文献1に開示された裏面研削は、半導体基板を低抵抗化するための薄化加工における基本技術である。また、裏面ウエットエッチングは、バックグラインド等の機械的な研削により生じた半導体基板のダメージ層を除去し、例えば、薄化加工後の半導体基板の搬送作業における割れ防止のために必要となる技術事項である。

【0009】

また、特許文献2に開示されたウエットエッチングの混合薬液では、硝酸(HNO_3)でシリコン基板を酸化させ、弗酸(HF)でシリコン酸化物を除去することでエッチングが進行する。そして、混合薬液におけるリン酸(H_3PO_4)は、シリコン基板の凹凸を自己整合的(非等方的)に減少させる効果を有し、シリコン基板の強度を増す上で有用である。

つまり、リン酸が機械的な研削等で生じた凹凸の凹部に溜り凹部のエッチングレート(エッチング速度)を低下させ、凸部のエッチングレートとの間に差を生じさせることで平坦な鏡面仕上げとすることができる。

そして、鏡面仕上げされたシリコン基板の裏面は、蒸着やスパッタにより裏面金属電極を形成する上で理想的な状態となっている。

【0010】

さらに、特許文献3に開示されたレーザアニールによるイオン注入された不純物の活性化は、局所的な不純物領域を形成しその濃度プロファイルを精緻に制御することができるので、半導体装置の高性能化のための濃度プロファイル設計を容易にする上で重要となる技術事項である。

【0011】

上記の各文献に部分的に開示された、裏面研削、ウエットエッチング、及びレーザアニールの各工程は、IGBT等の半導体基板の厚さ方向に電流を流す電力用半導体装置において半導体基板を薄化加工する上での各課題を解決するものである。すなわち、半導体基板を薄化加工して低抵抗化し、薄化で強度の低下した半導体基板に対して対策を施し、さらに高性能化のための濃度プロファイル設計を容易にしている。

従って、従来技術においては、裏面研削、ウエットエッチング及びレーザアニールの一連の工程が、半導体基板の薄化処理において、基本的な工程となっている。

【0012】

ところで、IGBTについては、ターンオフ時のスイッチング損失(以下、「 E_{off} 」と表記する場合がある。)を低減するという更なる技術の向上が求められている。ターンオフ時のスイッチング損失とは、ゲート電圧をオフにした瞬間にIGBTのエミッタ-コレクタ間に流れる電流に起因する損失である。

【0013】

図1は、 $V_{ce(sat)} - E_{off}$ 特性とコレクタ濃度との関係を示す概念図である。ここで、 $V_{ce(sat)}$ は、飽和領域でのコレクタ-エミッタ間電圧である。同図に示すように、コレクタ濃度を低くすると、 $V_{ce(sat)}$ は上昇するものの、 E_{off} が減少する傾向にある。これは、コレクタ濃度を低くすると、 $V_{ce(sat)}$ の上昇とはトレードオフの関係にあるものの、少数キャリアが抜けやすくなる効果が生じ、これが E_{off} の低減に寄与するためと考えられる。

【0014】

このように、 E_{off} を低減するためには、IGBTのコレクタ領域の不純物濃度を下げる必要があり、特に次世代のIGBTでは、P型コレクタのP+コレクタ濃度を $5 \times 10^{17} \text{ atoms/cm}^3$ 程度まで下げることが必須であるとされている。

【0015】

一方、上記のように、リン酸は、半導体基板の薄化加工におけるウエットエッチングの

10

20

30

40

50

薬液として必要不可欠なものとなっている。しかしながら、裏面ウエットエッチングが終了した段階では、エッチング薬液に含有されていたリンが半導体基板の表面に残留している。

このリンは通常のDI（純水）洗浄では除去できず、当該リンが残留したまま次工程でレーザアニールによる不純物の活性化が行われるとそのリンがN型不純物として活性化されてしまう。そのため、P型コレクタの濃度プロファイルが設計値とずれ、半導体装置の特性を劣化させる要因となる。

【0016】

図2は、実際の例として、シリコン基板を弗酸、硝酸、及びリン酸の混合薬液でウエットエッチングし、純水リンス洗浄後にレーザアニール処理を施した試料をSIMS（Secondary Ion-microprobe Mass Spectrometer：二次イオン質量分析）により分析した結果を示すグラフである。

同図に示す例では、ウエットエッチングしたシリコン基板の裏面から約 $0.4\mu\text{m}$ の深さにかけて、約 $2 \times 10^{17} \text{ atoms/cm}^3$ の濃度の意図しないリンが検出されている。

【0017】

このことは、まず、ウエットエッチング工程で薬液に含まれるリンがシリコン基板の裏面に付着すること、そして、ウエットエッチング後の純水リンス洗浄では、ウエットエッチング工程でシリコン基板の裏面に付着した残留リンを除去できないことを示している。そして、シリコン裏面に付着して残留したリンは、その後のレーザアニール処理によ

【0018】

この約 $2 \times 10^{17} \text{ atoms/cm}^3$ のリン濃度は、P型コレクタの目標不純物（例えば、ボロン 11B^+ ）濃度である $5 \times 10^{17} \text{ atoms/cm}^3$ の40%にもあたる。

このようにシリコン基板内に拡散したリンは、N型不純物として作用するので、例えばIGBTのP型コレクタにおけるP型不純物に対するカウンタードープとして機能し、IGBTのP型コレクタの濃度の変動を促し、精緻な不純物濃度の設計の障害となり、ひいては E_{eff} 低減の妨げとなっていた。

従って、ウエットエッチング時に付着したリンをいかに確実に除去するかが、IGBTのさらなる特性向上の上での課題となっている。

【0019】

本発明は、上述した問題を解決するためになされたものであり、半導体基板のエッチングに伴い半導体基板に付着した意図しない不純物の除去を確実にし、半導体基板の不純物の濃度プロファイルを精緻に設計することが可能な半導体装置の製造方法、及び該製造方法により製造された半導体装置を提供することを目的とする。

【課題を解決するための手段】

【0020】

上記目的を達成するために、請求項1に記載の半導体装置の製造方法は、基板の表面に前記基板の厚さ方向に流れる電流を制御する能動素子を含む第1の半導体領域を形成する工程と、前記基板の裏面を研削する工程と、研削後の前記基板の裏面をリンを含む薬液によりエッチングする第1のエッチング工程と、第1のエッチング後の裏面を、前記第1のエッチングよりエッチングレートが低いエッチング方法でエッチングする第2のエッチング工程と、前記第2のエッチング後の前記基板の裏面から不純物を注入して前記電流が流れる第2の半導体領域を形成する工程と、を含むものである。

【0021】

一方、上記目的を達成するために、請求項7に記載の半導体装置は、基板と、前記基板の表面に形成された前記基板の厚さ方向に流れる電流を制御する能動素子を含む第1の半導体領域と、前記基板の裏面から所定の距離の位置に単位体積当たりの濃度のピーク部を有するようにリンが注入された注入領域と、前記注入領域と前記基板の裏面との間に所定

の導電型の不純物を注入しかつ所定の厚さで形成されると共に前記電流が流れる第2の半導体領域と、を含み、前記第2の半導体領域における単位体積当たりのリンの濃度が、前記第2の半導体領域における単位体積当たりの前記所定の導電型の不純物の濃度の1/10以下であるものである。

【0022】

また、上記目的を達成するために、請求項12に記載の半導体装置は、基板と、前記基板の表面に形成された前記基板の厚さ方向に流れる電流を制御する能動素子を含む第1の半導体領域と、前記基板の裏面から所定の距離の位置に単位体積当たりの濃度のピーク部を有するようにリンが注入された注入領域と、前記注入領域と前記基板の裏面との間に所定の導電型の不純物を注入して形成された前記電流が流れる第2の半導体領域と、を含み、前記第2の半導体領域における単位体積当たりのリンの濃度が、前記注入領域のピークの単位体積当たりのリンの濃度の1/5以下であると共に前記第2の半導体領域における単位体積当たりの前記所定の導電型の不純物の濃度は、 $5 \times 10^{17} \text{ atoms/cm}^3$ 以下であるものである。

【発明の効果】

【0023】

本発明によれば、半導体基板のエッチングに伴い半導体基板に付着した意図しない不純物の除去を確実にしめ、半導体基板の不純物の濃度プロファイルを精緻に設計することが可能な半導体装置の製造方法、及び該製造方法により製造された半導体装置を提供することができる。

【図面の簡単な説明】

【0024】

【図1】IGBTの $V_{ce(sat)} - E_{off}$ 特性とコレクタ濃度との関係の一例を示すグラフである。

【図2】裏面ウエットエッチング後のリンの濃度の一例を示すグラフである。

【図3】実施の形態に係る半導体装置の一例を示す縦断面図である。

【図4】実施の形態に係る半導体装置の製造工程の一例を説明するためのフローチャートである。

【図5】実施の形態に係る半導体装置の製造工程の一例の説明に供する縦断面図である。

【図6】実施例1に係る半導体装置のリンの濃度を示すグラフである。

【図7】実施例2に係る半導体装置の不純物の濃度を示すグラフである。

【発明を実施するための形態】

【0025】

図3に本実施の形態に係る半導体装置10の縦断面図を示す。半導体装置10は、半導体装置の一例としてのトレンチゲート構造のIGBTであり、トレンチゲート24、ゲート酸化膜22、N型エミッタ層18、P型チャネル層20、中間膜16、表面金属電極12、及び保護膜13を含む基板の厚さ方向に流れる電流を制御する能動領域（絶縁ゲート構造）を備えている。また、該能動領域の下部には、N型基板26、バッファ層（フィールド・ストップ層：FS層）28、P型コレクタ層30、及び裏面金属電極32を備えている。N型基板26は、一例として、シリコン基板を用いている。

【0026】

半導体装置10では、トレンチゲート24に電圧を印加することでP型チャネル層20を経由してN型エミッタ層18からN型基板26（ドリフト層として機能する）に電子が注入され、P型コレクタ層30から正孔がN型基板26に注入される。これにより、N型基板26において伝導度変調効果が起こり、抵抗が大幅に減少して大電流を流すことが可能となる。この際バッファ層28はN型基板26中に広がった空乏層を止める機能を有している。

【0027】

本実施の形態に係る半導体装置10では、N型基板26のエッチングに伴いN型基板26に付着した意図しない不純物の除去を確実にしめ、P型コレクタ層30の不純物の濃

10

20

30

40

50

度プロファイルが精緻に設計できるようにすることを目的としている。

【0028】

次に、図4及び図5を用いて、本実施の形態に係る半導体装置の製造方法について説明する。

図4において、まず、工程400でシリコン基板の表面に上記能動領域を形成する。

次に、工程402でシリコン基板の裏面を機械的に研削する。この研削は、例えば、インフィード式のグラインダ装置を用いて行うことができる。

次に、工程404で、研削後のシリコン基板の裏面をウエットエッチングする。このときのエッチング薬液は、例えば、弗酸、硝酸、及びリン酸を含む混合薬液を用いることができる。この混合薬液における各酸の役割は上述したとおりである。

10

【0029】

次に、工程406で上記ウエットエッチングを施したシリコン基板の裏面を弗酸で洗浄する。

次に、工程408でシリコン基板の裏面に対しSC-1洗浄を行う。このときの基板の断面を図5(a)に示す。

ここで、SC-1洗浄とは、アンモニア水及び過酸化水素水を含む洗浄液による洗浄であり、まず、シリコン基板の表面を過酸化水素水により酸化し、次にそのシリコン酸化物をアルカリであるアンモニアによりエッチングし、リフトオフによってシリコン酸化物に付着した各種パーティクルを除去する洗浄方法である。

20

【0030】

工程406の弗酸による洗浄、および工程408のSC-1洗浄は、ウエットエッチングに伴うリン汚染の除去工程である。弗酸による洗浄及びSC-1洗浄はともにエッチングレートを抑えたいいわゆるライトエッチングで、工程404のウエットエッチングにより得られたシリコン基板裏面の平坦性を維持しつつ、シリコン基板裏面に付着したリンを除去するものである。

【0031】

なお、弗酸による洗浄およびSC-1洗浄は、一方だけでも少なからず効果が得られるので必ずしも両方を実施する必要はなく、許容できる残留リンの濃度に応じて、いずれか一方のみであってもよい。さらに、弗酸による洗浄とSC-1洗浄はこの順序に行う必要もなく、SC-1洗浄した後に弗酸による洗浄を行ってもよい。

30

【0032】

次に、工程410でSC-1洗浄した後のシリコン基板の裏面からリン(31P⁺)を数百keVの加速エネルギーでイオン注入してバッファ層(フィールドストップ層)28を形成する(図5(b))。バッファ層28は、N型基板26の内部にリンの濃度のピークを有するように、つまり、概念的に言えば、例えば、図5(b)中の'n⁺'の表記の近傍にピークを有するように形成される。

次に、工程412でシリコン基板の裏面からボロン(11B⁺)を数十keVの加速エネルギーでイオン注入し、P型コレクタ層30を形成する(図5(c))。

【0033】

次に、工程414で、工程412でイオン注入したボロンを活性化するために当該ボロンに対してレーザアニール処理を行う。

40

次に、工程416で、シリコン基板の裏面に裏面金属電極32を形成して、本実施の形態に係る半導体装置(IGBT)10が完成する(図5(d))。

その後はダイシング等行って、適宜個別の半導体装置10のチップに個片化する。

【0034】

[実施例1]

シリコン基板を用いて次の4つの試料を作成し、レーザアニールを施した後SIMS分析してリン濃度を評価した。評価に用いたシリコン基板の裏面研削後の厚さは約100μmである。

<試料1>：裏面研削後のシリコン基板に従来のウエットエッチング処理を行った(すな

50

わち、図4の製造工程の工程404を行った)。シリコンエッチング薬液としては、弗酸：硝酸：硫酸：リン酸：水 = 10%：30%：20%：20%：20% (体積比)の混合薬液であり、そのエッチングレートは、約20 μm /分である。また、エッチング時間を1分とし、シリコン基板を約80 μm まで研削した。ウェットエッチング後の純水リンス洗浄時間は約60秒とした。

<試料2>：上記従来のウェットエッチング処理を施した後のシリコン基板を120秒間純水リンス洗浄した(つまり従来の2倍の時間だけ純水リンス洗浄を行った)。

<試料3>：上記従来のウェットエッチング処理後のシリコン基板に弗酸(0.3%)による洗浄を施した。この弗酸による酸化膜エッチングのエッチングレートは約0.002 μm /分であり、エッチング時間は1分とした。

<試料4>：上記従来のウェットエッチング後のシリコン基板に、弗酸(0.3%)による洗浄及びSC-1洗浄を施した。SC-1洗浄の薬液の混合比は、アンモニア(NH_4OH)：過酸化水素水(H_2O_2)：水(H_2O) = 1：1：10 (体積比)とし、そのシリコンのエッチングレートは約0.5nm/分であり、エッチング時間は1分とした。なお、弗酸(0.3%)による酸化膜エッチングのエッチングレート、及びエッチング時間は試料3と同様とした。

【0035】

上記4つの試料についてのSIMS分析の結果を図6に示す。同図において、(a)が試料1に、(b)が試料2に、(c)が試料3に、そして(d)が試料4に各々対応するリン濃度である。

【0036】

まず、図6(a)に示す従来のウェットエッチング処理による試料1では、エッチング面から深さ0.4 μm にかけて、 $10^{17}\text{atoms}/\text{cm}^3$ 台の濃度のリンが存在する。

また、図6(b)に示すウェットエッチング後の純水リンス洗浄時間を2倍にした試料2では、試料1よりわずかなリン濃度の低下がみられるものの、大きな差はない。従って、純水リンス洗浄のみではリンをほとんど除去することができないと考えられる。

【0037】

次に、図6(c)に示す弗酸による洗浄を追加した試料3では、リン濃度が $10^{15}\text{atoms}/\text{cm}^3$ 台となっており大幅なリンの低下がみられ、弗酸による残留リンの除去効果が確認された。しかしながら、完全にリンを除去するまでには至っていない。

次に、図6(d)に示す弗酸による洗浄およびSC-1洗浄をともに施した試料4では、リン濃度の測定値が、SIMSのリン検出限界である $10^{14}\text{atoms}/\text{cm}^3$ 台となっており、リンがほぼ完全に除去されていることがわかる。

【0038】

以上の評価結果から、リンを含む薬液でウェットエッチングした後、弗酸による洗浄、及びSC-1洗浄を行うとほぼ完全に残留リンが除去されることがわかる。また、弗酸による洗浄およびSC-1洗浄のいずれか一方でも、かなりの量の残留リンが除去されることもわかる。

【0039】

[実施例2]

次に、実際のIGBTのサンプルを作成して、その不純物濃度を評価した。

まず、シリコン基板の表面に基板の厚さ方向に流れる電流を制御する能動領域を形成した後裏面研削を行い、上記試料4相当の処理、すなわち通常のウェットエッチング処理後に弗酸による洗浄処理およびSC-1洗浄処理を施した。シリコン基板の厚さ、エッチング薬液、エッチングレート、エッチング時間等の条件は、試料4と同様とした。

【0040】

そして、試料4相当の処理の完了したシリコン基板の裏面からリン(31P+)を600keVの加速エネルギーでイオン注入してパフア層(フィールドストップ層)28を形成した(図4の工程410)。パフア層28の厚さは、約1.5 μm とした。

10

20

30

40

50

続けて、シリコン基板の裏面からさらにボロン(11B+)を30keVの加速エネルギーでイオン注入し、P型コレクタ層30を形成した(図4の工程412)。P型コレクタ層30の厚さは、約0.2μmとした。

その後、注入したボロンに対しレーザアニール処理を施した(図4の工程414)。

【0041】

以上のようにして得られたサンプルのSIMS分析の結果を図7に示す。

図7から明らかなように、本サンプルのリンの濃度(同図中‘P’で示されるグラフ)は、深さ約0.7μmの位置にピーク値約 1×10^{17} atoms/cm³を有するほぼ目標どおりの正規分布に近い分布を示しており、弗酸による洗浄及びSC-1洗浄によるリンの除去効果が確認できる。また、P型コレクタ層30の厚み(約0.4μm)の範囲でのリン濃度は、 1×10^{16} atoms/cm³ ~ 2×10^{16} atoms/cm³程度の値を示しており、バッファ層28内のピーク値 1×10^{17} atoms/cm³の1/5程度に抑えられていることがわかる。

10

【0042】

実施例1の結果から、弗酸による洗浄及びSC-1洗浄の双方とも施さない従来のウエットエッチングのみ行った前記試料1では、ウエットエッチングを行った裏面から0.4μmの深さにかけて 2×10^{17} atoms/cm³程度のリンが存在していた。これは、次世代IGBTで目標とされるP型コレクタの不純物濃度 5×10^{17} atoms/cm³の40%にも相当する濃度である。このような多量のリンの残留は、IGBTのP型コレクタの不純物濃度の変動を促し、例えば、E_{off}の値を大きく変動させる要因となる。

20

【0043】

本サンプルでは、図7に示すように、上記P型コレクタ層30のボロンの濃度(同図中‘B’で示されるグラフ)を 3×10^{17} atoms/cm³前後とした。従って、P型コレクタ層30内のリンの濃度は、P型コレクタ内のP型不純物であるボロンの濃度の1/10程度となっていることがわかる。このように1桁程度の開きがあれば、P型コレクタ層30内のリンがP型コレクタ層内のP型不純物(ボロン)に対して影響することは少なく、P型コレクタ層30の不純物の濃度設計を精緻に行うことが可能となる。

【0044】

以上の説明で明らかなように、本実施の形態に係る半導体装置10によれば、半導体基板のエッチングに伴い半導体基板に付着した意図しない不純物の除去を確実にしめ、半導体基板の不純物の濃度プロファイルを精緻に設計することが可能な半導体装置の製造方法、及び該製造方法により製造された半導体装置を提供することができる。

30

【0045】

なお、弗酸による洗浄及びSC-1洗浄によるリンの除去は、シリコン基板裏面のウエットエッチング後にするのが望ましいが、レーザアニール前に行ってもよいし、その両方でもよい。

【0046】

また、上記実施の形態では、P型コレクタのP型不純物としてボロンを例示して説明したが、これに限られず、Ga(ガリウム)など他のP型不純物を用いてもよい。

40

【符号の説明】

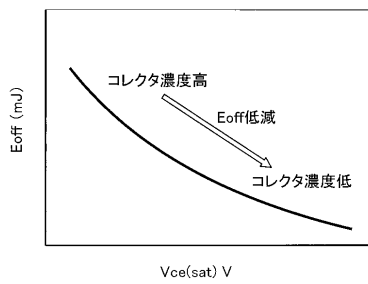
【0047】

- 10 半導体装置
- 12 表面金属電極
- 13 保護膜
- 16 中間膜
- 18 N型エミッタ層
- 20 P型チャネル層
- 22 ゲート酸化膜
- 24 トレンチゲート

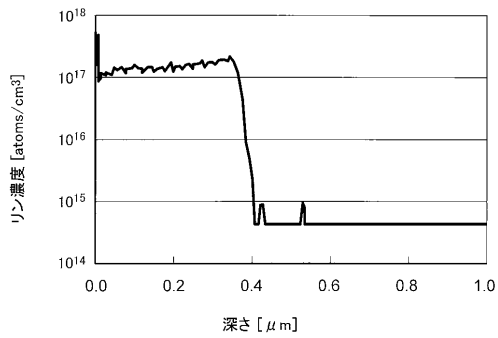
50

- 2 6 N 型基板
- 2 8 バッファ層
- 3 0 P 型コレクタ層
- 3 2 裏面金属電極

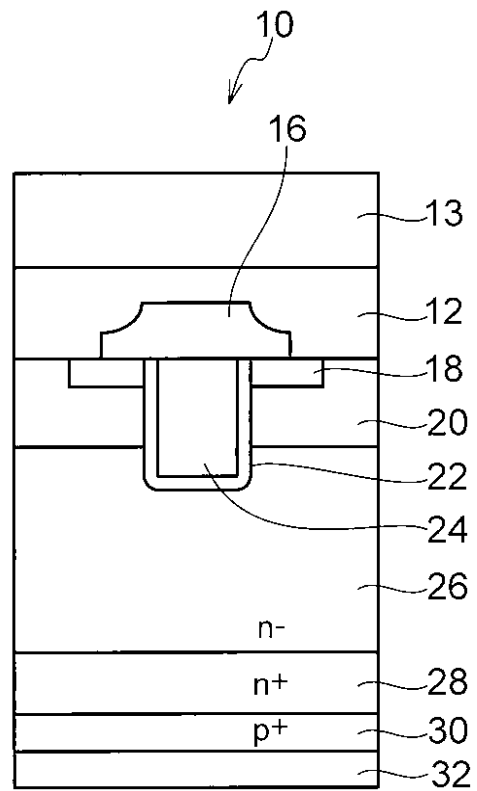
【 図 1 】



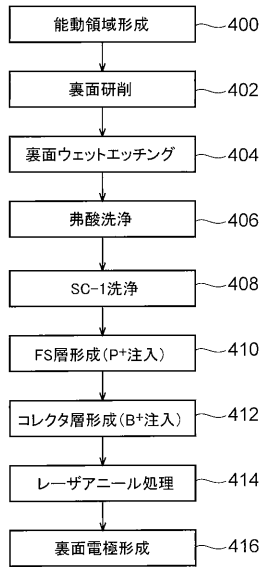
【 図 2 】



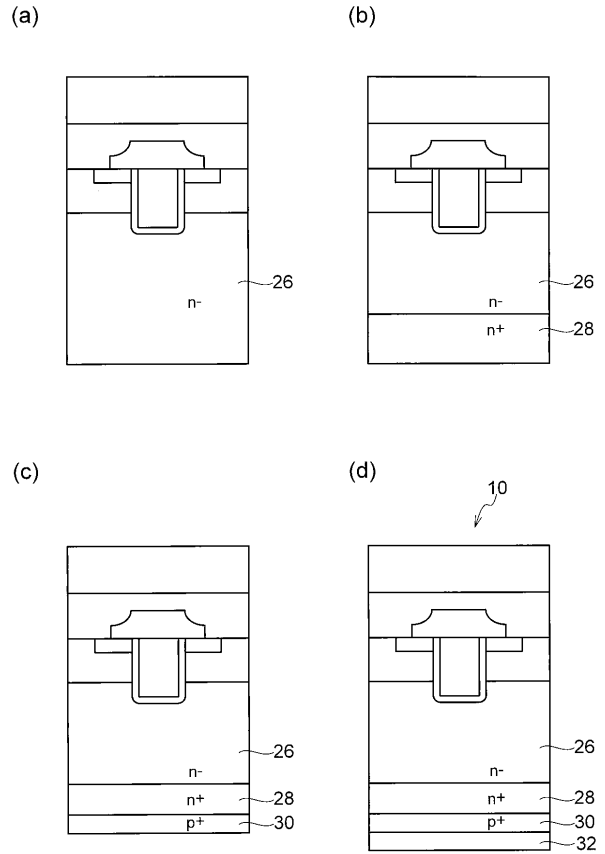
【 図 3 】



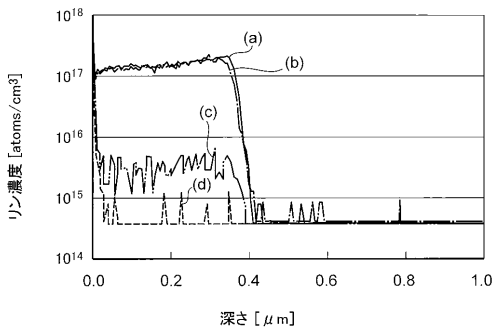
【 図 4 】



【 図 5 】



【 図 6 】



【 図 7 】

