



(21)申請案號：102120616 (22)申請日：中華民國 102 (2013) 年 06 月 11 日

(51)Int. Cl. : H01L21/304 (2006.01) B08B3/00 (2006.01)

(30)優先權：2012/06/12 日本 2012-132637

(71)申請人：勝高科技股份有限公司 (日本) SUMCO TECHXIV CORPORATION (JP)
日本

(72)發明人：山下健児 YAMASHITA, KENJI (JP)

(74)代理人：詹銘文；葉璟宗

(56)參考文獻：

JP 2001-345291A JP 2002-43390A

JP 2004-193534A

審查人員：周楷智

申請專利範圍項數：3 項 圖式數：8 共 36 頁

(54)名稱

半導體晶圓之製造方法

METHOD FOR FABRICATING SEMICONDUCTOR WAFER

(57)摘要

本發明提供一種半導體晶圓之製造方法，其中進行如下步驟：粗研磨步驟(S5)，對半導體晶圓的表面及背面兩面進行粗研磨；鏡面倒角研磨步驟(S7)，對上述經粗研磨的半導體晶圓的倒角部進行鏡面研磨；以及鏡面精研磨步驟(S9)，對上述經鏡面倒角研磨的半導體晶圓的表面或表面及背面兩面進行鏡面精研磨；所述半導體晶圓之製造方法的特徵在於：在上述鏡面倒角研磨步驟之後，進行在上述半導體晶圓的整個面上形成氧化膜的步驟(S8)，其後進行上述鏡面精研磨步驟。

A method for fabricating a semiconductor wafer is provided, wherein the following steps are performed: a rough polishing step (S5) for a rough polishing of both a front surface and a back surface of the semiconductor wafer, a mirror chamfer polishing step (S7) for a mirror polishing of a chamfered part of the rough polished semiconductor wafer, and a mirror fine polishing step (S9) for a mirror fine polishing of the front surface or both the front and back surfaces of the mirror chamfer polished semiconductor wafer. The method for fabricating a semiconductor wafer is characterized by performing a step of forming an oxide film on the entire surface of the semiconductor wafer (S8) after the mirror chamfer polishing step, and then performing the mirror fine polishing step.

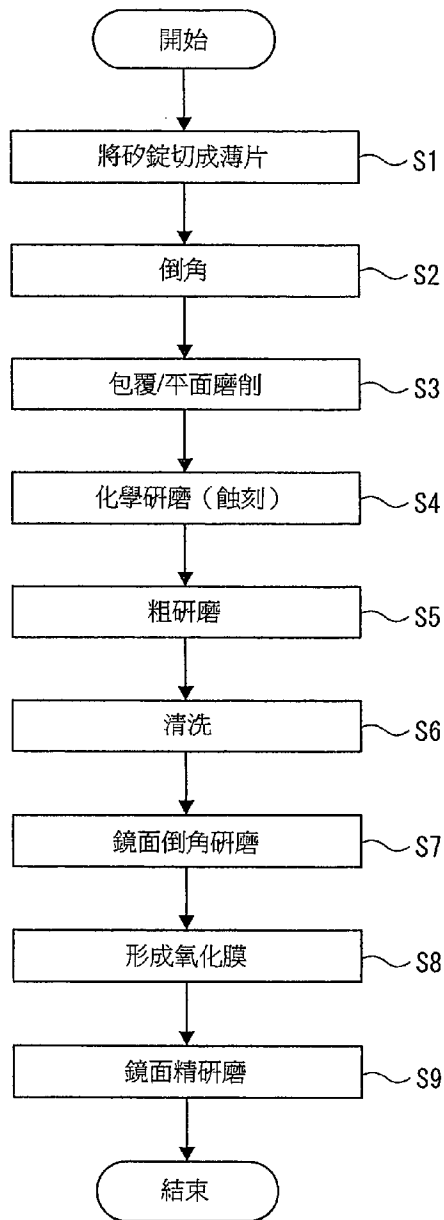


圖 1

發明摘要

※ 申請案號：102120616

※ 申請日：102.6.11

※IPC 分類：H01L 21/304 (2006.01)

B08B 3/00 (2006.01)

【發明名稱】 半導體晶圓之製造方法

METHOD FOR FABRICATING SEMICONDUCTOR WAFER

【中文】

本發明提供一種半導體晶圓之製造方法，其中進行如下步驟：粗研磨步驟（S5），對半導體晶圓的表面及背面兩面進行粗研磨；鏡面倒角研磨步驟（S7），對上述經粗研磨的半導體晶圓的倒角部進行鏡面研磨；以及鏡面精研磨步驟（S9），對上述經鏡面倒角研磨的半導體晶圓的表面或表面及背面兩面進行鏡面精研磨；所述半導體晶圓之製造方法的特徵在於：在上述鏡面倒角研磨步驟之後，進行在上述半導體晶圓的整個面上形成氧化膜的步驟（S8），其後進行上述鏡面精研磨步驟。

【英文】

A method for fabricating a semiconductor wafer is provided, wherein the following steps are performed: a rough polishing step (S5) for a rough polishing of both a front surface and a back surface of the semiconductor wafer, a mirror chamfer polishing step (S7) for a mirror polishing of a chamfered part of the rough polished semiconductor wafer, and a mirror fine polishing step (S9) for a mirror fine polishing of the front surface or both the front and back

surfaces of the mirror chamfer polished semiconductor wafer. The method for fabricating a semiconductor wafer is characterized by performing a step of forming an oxide film on the entire surface of the semiconductor wafer (S8) after the mirror chamfer polishing step, and then performing the mirror fine polishing step.

【代表圖】

【本案指定代表圖】：圖 1。

【本代表圖之符號簡單說明】：

S1～S9：步驟

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】 半導體晶圓之製造方法

METHOD FOR FABRICATING SEMICONDUCTOR WAFER

【技術領域】

【0001】 本發明是有關於一種半導體晶圓之製造方法。

【先前技術】

【0002】 通常，在半導體晶圓的表面及背面進行的鏡面研磨是分成多個階段來實施。具體而言，大致分為粗研磨及精研磨，所述粗研磨之目的在於提高半導體晶圓的平坦度，所述精研磨之目的在於降低表面粗糙度。

【0003】 並且，不但對半導體晶圓的表面及背面實施鏡面研磨，而且對倒角部亦實施鏡面研磨，以防止自倒角部產生灰塵。

【0004】 粗研磨是將半導體晶圓收納於載體 (carrier) 內，藉由兩面同時研磨來進行，所述兩面同時研磨是對半導體晶圓的表面及背面兩面同時進行研磨。在該兩面同時研磨時，藉由半導體晶圓與載體內周面的接觸，會在倒角部上產生劃傷或壓痕。因此，倒角部的鏡面研磨通常是兼帶去除所產生的劃傷或壓痕，而在粗研磨後實施。

【0005】 但是，用於倒角部的鏡面研磨的研磨墊中是使用軟質的研磨布，因此存在如下問題：在該軟質的研磨布不僅繞入至倒角部，而且甚至繞入至晶圓表面側的狀態下進行研磨 (以後亦稱為

過研磨 (over polish))。當產生該過研磨時，會產生晶圓外周部的厚度變薄的不良情況 (以後亦稱為邊緣碾軋 (edge roll off))。

【0006】 作為防止由上述過研磨所引起的邊緣碾軋惡化的方法，已揭示有如下半導體晶圓之製造方法：在兩面研磨步驟之後，在半導體晶圓表面及背面兩面上形成樹脂製的保護膜，進行鏡面倒角步驟，其後去除樹脂製的保護膜 (例如，參照文獻 1：日本專利特開 2006-237055 號公報)。在文獻 1 中，藉由形成於半導體晶圓的表面及背面上的樹脂製的保護膜來抑制鏡面倒角步驟時的過研磨，藉此防止邊緣碾軋。

【0007】 但是，在上述文獻 1 所揭示的方法中，分別必需如下步驟，即，利用樹脂來形成保護膜、以及用以去除樹脂製保護膜的清洗，因此存在導致成本上升的問題。

【0008】 而且，當用以形成保護膜的樹脂不僅到達表面及背面兩面，而且甚至到達倒角部時，會局部地或整體地抑制倒角部在鏡面研磨步驟中的研磨。因此，必需僅在晶圓表面及背面兩面上準確地形成保護膜，以防樹脂到達倒角部，但是技術上較困難。

【0009】 此外，在用以去除樹脂製保護膜的清洗中，存在暫經去除的樹脂再附著、無法完全去除樹脂製保護膜等的問題。

【發明內容】

【0010】 本發明之目的在於提供一種半導體晶圓之製造方法，其能夠提高半導體晶圓表面的外周部的平坦度。

【0011】 通常，在粗研磨及鏡面精研磨中，使用研磨粒尺寸或調配成分不同的研磨液。因此，對粗研磨後的半導體晶圓進行清洗處理，以防將殘留於粗研磨後的半導體晶圓表面上的研磨粒或研磨液帶入至後續的鏡面精研磨。在清洗處理中，使用包含氨水及過氧化氫的清洗液（SC-1）等。

【0012】 根據本發明者等的實驗判明，當對經粗研磨的半導體晶圓進行清洗處理之後，對倒角部進行鏡面倒角研磨，其後對表面或表面及背面兩面進行鏡面精研磨時，存在半導體晶圓表面的外周部的平坦度惡化的問題。

【0013】 關於其原因，經潛心研究，結果獲得以下的見解。

【0014】 當對半導體晶圓進行 SC-1 清洗等的清洗處理時，在經清洗處理的半導體晶圓的整個面上不可避免地形成厚度為埃（angstrom）程度的氧化膜。

【0015】 另一方面，近年來，晶圓倒角部的鏡面研磨的技術開發亦得到發展，藉由所使用的研磨布或漿料（slurry）的種類等的改良，因過研磨而產生邊緣碾軋的問題被改善至幾乎不會發生的狀況。

【0016】 但是，如圖 8A 所示，在藉由清洗處理而形成的極薄的氧化膜中，藉由鏡面倒角研磨的過研磨，會去除存在於半導體晶圓表面的外周部的氧化膜，而形成矽面露出的半導體晶圓。

【0017】 當在該狀態下進行接下來的鏡面精研磨時，如圖 8B 所

示，在半導體晶圓表面上在存在氧化膜的部分與不存在氧化膜的部分上會產生研磨率之差。並且，在不存在氧化膜的外周部上研磨行進速度加快，從而自外周部先進行研磨，因此邊緣碾軋惡化的現象變得顯著。

【0018】 在本發明的半導體晶圓之製造方法中，進行如下步驟：粗研磨步驟，對半導體晶圓的表面及背面兩面進行粗研磨；鏡面倒角研磨步驟，對上述經粗研磨的半導體晶圓的倒角部進行鏡面研磨；鏡面精研磨步驟，對上述經鏡面倒角研磨的半導體晶圓的表面或表面及背面兩面進行鏡面精研磨；所述半導體晶圓之製造方法的特徵在於：在上述鏡面倒角研磨步驟之後，在上述半導體晶圓的整個面上形成氧化膜，其後進行上述鏡面精研磨步驟。

【0019】 根據本發明，在鏡面倒角研磨步驟之後，在半導體晶圓的整個面上形成氧化膜，藉此利用氧化膜覆蓋半導體晶圓表面的外周部，所述外周部藉由過研磨而露出。因此，在氧化膜形成後所進行的鏡面精研磨時，不會因存在於半導體晶圓表面上的氧化膜的有無而產生研磨率之差，因此作為結果，可提高半導體晶圓表面的外周部的平坦度。

【0020】 在本發明的半導體晶圓之製造方法中，較佳為藉由化學清洗來進行上述氧化膜的形成，所述化學清洗是使用分別包含氨水及過氧化氫水的混合液。

【0021】 根據本發明，可藉由進行化學清洗，而在半導體晶圓表

面上均勻地且在短時間內形成膜厚為埃級（angstrom order）的氧化膜，所述化學清洗是使用分別包含氨水及過氧化氫水的混合液。

【0022】 在本發明的半導體晶圓之製造方法中，較佳為藉由反覆進行自旋（spin）清洗來進行上述氧化膜的形成，所述自旋清洗是利用臭氧水及氟化氫水。

【0023】 根據本發明，藉由反覆進行自旋清洗，可在半導體晶圓表面上均勻地且在短時間內形成膜厚為埃級的氧化膜，所述自旋清洗是利用臭氧水及氟化氫水。

【0024】 在本發明的半導體晶圓之製造方法中，較佳為上述所形成的氧化膜的膜厚為 0.5 nm 以上、2 nm 以下。

【0025】 根據本發明，若所形成的氧化膜的膜厚為 0.5 nm 以上、2 nm 以下，則在鏡面精研磨步驟中，用以去除氧化膜的加工餘裕（machining allowance）負擔小。

【0026】 在本發明的半導體晶圓之製造方法中，較佳為上述鏡面精研磨步驟中的研磨加工餘裕為 0.1 μm 以上、3 μm 以下。

【0027】 根據本發明，若鏡面精研磨步驟中的研磨加工餘裕為 0.1 μm 以上、3 μm 以下，則可獲得平坦度高且表面粗糙度良好的半導體晶圓。

【圖式簡單說明】

【0028】

圖 1 是表示本發明的實施形態的半導體晶圓的製造步驟的流

程圖。

圖 2 是表示本實施形態中的兩面研磨裝置的構成的概略圖。

圖 3A 是表示本實施形態中的倒角研磨裝置的局部放大概略圖。

圖 3B 是表示本實施形態中的倒角研磨裝置的平面圖。

圖 4A 是表示本實施形態的製造步驟中的半導體晶圓的局部放大剖面圖，是鏡面倒角研磨後的圖。

圖 4B 是表示本實施形態的製造步驟中的半導體晶圓的局部放大剖面圖，是氧化膜形成後的圖。

圖 4C 是本實施形態的製造步驟中的半導體晶圓的局部放大剖面圖，是鏡面精研磨後的圖。

圖 5 是表示本實施形態中的單面研磨裝置的概略圖。

圖 6 是本實施形態中的半導體晶圓的 SFQR 的整體圖。

圖 7 是表示實施例 1 及比較例 1 的 ESFQR 分析結果的圖。

圖 8A 是先前的製造步驟中的半導體晶圓的局部放大剖面圖，是鏡面倒角研磨後的圖。

圖 8B 是先前的製造步驟中的半導體晶圓的局部放大剖面圖，是鏡面精研磨後的圖。

【實施方式】

【0029】 以下，參照圖式，說明本發明的實施形態。

【0030】 圖 1 中，表示本發明的實施形態的半導體晶圓的製造步

驟。

【0031】 首先，藉由多線切割機（multi wire saw）等將單晶矽錠切斷成薄片，所述單晶矽錠是藉由丘克拉斯基法（Czochralski method，CZ 法）等而提拉（步驟 S1）。接著，為了防止經切成薄片的晶圓的缺損或破裂，對晶圓的角隅部等進行倒角（步驟 S2）。

【0032】 其次，為了使經倒角的晶圓的表面平坦化，而進行包覆（wrapping）或平面磨削（步驟 S3）。並且，為了去除殘留於晶圓上的加工變質層，藉由蝕刻而進行化學研磨（步驟 S4），所述加工變質層是在倒角時及包覆時產生。

【0033】 [粗研磨步驟 S5]

【0034】 其次，對經蝕刻的半導體晶圓的表面及背面兩面進行粗研磨。

【0035】 進行粗研磨步驟 S5 之目的在於將半導體晶圓研磨至所需的厚度為止。具體而言，利用使胺基甲酸酯樹脂（urethane resin）等凝固而成的硬質素材的研磨布，在研磨速度比較快的條件下進行研磨，以縮小研磨後的半導體晶圓的厚度不均而變得平坦化。

【0036】 在該粗研磨步驟 S5 中，亦可變更研磨布的種類或游離研磨粒尺寸，將研磨加工餘裕分成多個階段（例如 1 個階段～3 個階段）而進行研磨處理。而且，亦可採用無研磨粒研磨，所述無研磨粒研磨是利用不使用游離研磨粒的鹼性溶液。

【0037】 <兩面研磨裝置的構成>

【0038】 對本實施形態的粗研磨步驟 S5 中所使用的兩面研磨裝置進行說明。

【0039】 如圖 2 所示，兩面研磨裝置 10 包含上平板 11、下平板 12、內齒輪 (inner gear) 13、外齒輪 (outer gear) 14 及多個載體 15 而構成，在載體 15 內收納有多個半導體晶圓 W。在圖 2 中，以在 1 塊載體 15 內收納 3 塊半導體晶圓 W 的方式而構成。

【0040】 上平板 11 包含平板本體 111 及升降機構 112 而構成，所述升降機構 112 使該平板本體 111 與下平板 12 接近或遠離。

【0041】 平板本體 111 形成為大致圓板狀，在圖 2 中雖省略圖示，但在所述平板本體 111 的下表面上設置有研磨墊 113，所述研磨墊 113 在對半導體晶圓 W 進行研磨時與半導體晶圓 W 的面相抵接。而且，在平板本體 111 的上表面上穿設有多個供給孔，從而可將研磨漿料或純水供給至上平板 11 與下平板 12 之間，所述供給孔用以在研磨時供給研磨漿料或利用純水進行沖洗。

【0042】 升降機構 112 包含軸部，所述軸部設置於平板本體 111 的大致中央，雖省略了圖示，但藉由馬達而使平板本體 111 上下升降，所述馬達設置於門型框架上，所述門型框架配置於上部。

【0043】 下平板 12 是圓板狀體，旋轉自如地設置於兩面研磨裝置 10 的台座上，在該下平板 12 的與上平板 11 相對向的面上設置有研磨墊 121。並且，在研磨時該研磨墊 121 與半導體晶圓 W 的面相抵接。

【0044】 內齒輪 13 以與下平板 12 獨立地進行旋轉的方式而設置於下平板 12 的圓板的大致中心，在所述內齒輪 13 的外周側面上，形成有與載體 15 相咬合的齒 131。

【0045】 外齒輪 14 由環狀體所構成，所述環狀體包圍下平板 12，在環的內側面上，形成有與載體 15 相咬合的齒 141。

【0046】 在上平板 11、下平板 12、內齒輪 13 及外齒輪 14 的旋轉中心上，分別結合有驅動馬達的旋轉軸，藉由各驅動馬達而分別獨立地旋轉。

【0047】 載體 15 由圓板狀體所構成，在所述載體 15 的外周側面上形成有齒 151，所述齒 151 與上述內齒輪 13 及外齒輪 14 相咬合。而且，在圓板狀體內部，形成有多個晶圓支持孔 152，在該晶圓支持孔 152 內部收納有半導體晶圓 W。

【0048】 作為黏設於研磨墊 113 及研磨墊 121 上的研磨布，較佳為使用聚胺基甲酸酯 (polyurethane)。關於聚胺基甲酸酯，特佳為使用蕭氏 (Shore) A 硬度為 80 以上、90 以下的範圍內的聚胺基甲酸酯。作為研磨液，較佳為使用含有研磨粒的鹼性水溶液。其中，作為研磨粒，特佳為使用平均粒徑 50 nm 的矽酸膠 (colloidal silica)；作為鹼性水溶液，特佳為使用 pH10~pH11 的 KOH 水溶液。

【0049】 <藉由兩面研磨裝置的粗研磨步驟 S5 的作用>

【0050】 其次，說明藉由上述兩面研磨裝置 10 而進行的粗研磨

的作用。

【0051】 首先，在下平板 12 上設置載體 15，在晶圓支持孔 152 內收納半導體晶圓 W。其次，藉由升降機構 112 而使上平板 11 下降，以規定的壓力朝下進行加壓上平板 11，在此狀態下，自形成於上平板 11 的平板本體 111 上的供給孔供給研磨漿料，使各個驅動馬達驅動，藉此進行兩面研磨。

【0052】 研磨過程中，由於外周的齒 151 與內齒輪 13 及外齒輪 14 相咬合，因此載體 15 以一面自轉一面圍繞著內齒輪 13 公轉的方式而進行動作，藉由整個研磨墊 113 及研磨墊 121 實施半導體晶圓 W 的研磨。

【0053】 再者，半導體晶圓 W 是以下側為表面研磨，上側為背面研磨的方式而配置，從而安裝於下平板 12 上的研磨墊 121 用於研磨半導體晶圓 W 的表面，安裝於上平板 11 上的研磨墊 113 用於研磨半導體晶圓 W 的背面。

【0054】 關於粗研磨步驟 S5 中的研磨加工餘裕，較佳為單面為 $10\ \mu\text{m}$ ，表面及背面兩面合計為 $20\ \mu\text{m}$ 左右。而且，較佳為以粗研磨步驟 S5 後的半導體晶圓 W 的 ESFQR 達到 $30\ \text{nm}\sim 50\ \text{nm}$ 的方式進行調整。所謂 ESFQR（邊緣平整度量度，基於扇區，以正面為基準，最小二乘方擬合參考平面，扇區內資料之範圍（Edge flatness metric, Sector based, Front surface referenced, least squares fit reference plane, Range of the data within sector）），如圖 6 所示，

是對形成於晶圓整個周邊的外周部區域內的扇型區域（扇區）內的 SFQR 進行測定所得的值。

【0055】 [清洗步驟 S6]

【0056】 其次，對已結束粗研磨步驟 S5 的半導體晶圓 W 進行清洗。

【0057】 在粗研磨步驟 S5 後的半導體晶圓 W 表面上，殘留有粗研磨步驟 S5 中所使用的研磨粒或研磨液等。並且，在粗研磨步驟 S5 及下述鏡面精研磨步驟 S9 中，使用研磨粒尺寸或調配成分不同的研磨液。因此，在該步驟 S6 中，對半導體晶圓 W 進行清洗，以防將所殘留的研磨粒或研磨液帶入至後續的鏡面精研磨步驟 S9。

【0058】 在此處的清洗中，較佳為使用包含氨水及過氧化氫水的清洗液（SC-1）等。例如，特佳為藉由利用如下 SC-1 液的濕式清洗台（wet bench）清洗來進行，所述 SC-1 液是將氨水與過氧化氫水以 1：1 加以混合，將其利用純水稀釋至 5 倍～30 倍製備而成，並加溫至 50℃～80℃。

【0059】 利用上述 SC-1 液進行清洗後，用純水對半導體晶圓 W 進行沖洗。在已結束清洗的半導體晶圓 W 的整個面上，不可避免地形成膜厚為約 1 nm 以上、約 1.1 nm 以下（約 10 Å 以上、約 11 Å 以下）的自然氧化膜。

【0060】 [鏡面倒角研磨步驟 S7]

【0061】 其次，對已結束清洗步驟 S6 的半導體晶圓 W 的倒角部進行鏡面研磨。

【0062】 在步驟 S7 中，對半導體晶圓 W 的倒角部進行鏡面研磨之目的在於，防止自倒角部產生灰塵，並且去除在粗研磨步驟 S5 中藉由半導體晶圓 W 與載體內周面的接觸而產生於倒角部的劃傷或壓痕。

【0063】 <倒角研磨裝置的構成>

【0064】 對本實施形態的鏡面倒角研磨步驟 S7 中所使用的倒角研磨裝置進行說明。圖 3A 是倒角研磨裝置的局部放大概略圖，圖 3B 是倒角研磨裝置的平面圖。

【0065】 如圖 3A 所示，倒角研磨裝置 20 包括：晶圓吸附部 21，吸附半導體晶圓 W 的下表面；研磨部 22，對半導體晶圓 W 進行鏡面研磨，所述半導體晶圓 W 是藉由該晶圓吸附部 21 而吸附；以及配管 23，用以對研磨部 22 的上部供給研磨液。

【0066】 晶圓吸附部 21 包括：作為支持單元的吸附平台 211，藉由吸附而支持半導體晶圓 W 的下表面；以及旋轉單元 212，使該吸附平台 211 旋轉。

【0067】 研磨部 22 包括：研磨輪 221，對半導體晶圓 W 的倒角部進行鏡面研磨；以及驅動單元（省略圖示），使研磨輪 221 旋轉，或使研磨輪 221 沿上下方向升降，並按壓至半導體晶圓 W。研磨輪 221 包括上方傾斜面研磨墊 222、垂直面研磨墊 223 及下方傾斜

面研磨墊 224。

【0068】 再者，在圖 3A 中，爲了說明半導體晶圓 W 相對於倒角部的位置關係，將各研磨墊排列表示於圖的右側，但實際上是如圖 3B 所示，各研磨墊分別形成爲相同長度的圓弧狀，並形成爲隔開規定的間隔而配置於半導體晶圓 W 的周圍的構成。

【0069】 而且，在各研磨墊上分別黏附有研磨布。作爲黏設於倒角研磨裝置 20 的各研磨墊上的研磨布，較佳爲使用不織布。關於不織布，特佳爲使用 ASKER C 硬度爲 55~56 的範圍內的不織布。作爲研磨液，較佳爲使用含有研磨粒的鹼性水溶液。其中，作爲研磨粒，特佳爲使用平均粒徑 50 nm 的矽酸膠；作爲鹼性水溶液，特佳爲使用 pH10~pH11 的 KOH 水溶液。

【0070】 <藉由倒角研磨裝置的鏡面倒角研磨步驟 S7 的作用>

【0071】 其次，說明藉由上述倒角研磨裝置 20 的鏡面倒角研磨步驟的作用。

【0072】 首先，將半導體晶圓 W 的下表面吸附於晶圓吸附部 21 而支持半導體晶圓 W。並且，利用規定的壓力將研磨輪 221 的各研磨墊 222、研磨墊 223、研磨墊 224 分別按壓至倒角部的所對應的部位，維持經按壓的狀態。

【0073】 其次，一面自配管 23 將研磨液供給至研磨布，一面如圖 3B 所示，使旋轉單元 212 旋轉而使半導體晶圓 W 旋轉，並且藉由驅動單元使研磨輪 221 旋轉而使各研磨墊 222、研磨墊 223、

研磨墊 224 旋轉。

【0074】 藉此，藉由上方傾斜面研磨墊 222 對半導體晶圓 W 的倒角部的上方進行研磨，藉由垂直面研磨墊 223 對倒角部的中央部進行研磨，且藉由下方傾斜面研磨墊 224 對倒角部的下方進行研磨。

【0075】 如圖 4A 所示，藉由該鏡面倒角研磨，而去除存在於倒角部的氧化膜，並且將倒角部加工成鏡面。亦去除粗研磨步驟 S5 中所產生的劃傷或壓痕。

【0076】 並且，不僅去除倒角部的氧化膜，而且藉由過研磨，亦去除存在於表面及背面兩面的外周部的氧化膜，從而外周部的矽面露出。

【0077】 [氧化膜形成步驟 S8]

【0078】 其次，如圖 4B 所示，在鏡面倒角研磨步驟 S7 之後，在半導體晶圓 W 的整個面上形成氧化膜。

【0079】 在該步驟 S8 中，在半導體晶圓 W 的整個面上形成氧化膜之目的在於，在下述鏡面精研磨步驟 S9 中不會因氧化膜的有無而產生研磨率之差。

【0080】 氧化膜的 formed 較佳為藉由化學清洗來進行，所述化學清洗是使用分別包含氨水及過氧化氫水的混合液 (SC-1)。半導體晶圓 W 的化學清洗特佳為與上述清洗步驟同樣地，藉由利用如下 SC-1 液的濕式清洗台清洗來進行，所述 SC-1 液是將氨水及過氧

化氫水以 1:1 加以混合，將其利用純水稀釋至 5 倍～30 倍製備而成，並加溫至 50°C～80°C。

【0081】 利用上述 SC-1 液進行清洗後，藉由純水對半導體晶圓 W 進行沖洗。在已結束化學清洗的半導體晶圓 W 的整個面上，不可避免地形成膜厚為約 1 nm 以上、約 1.1 nm 以下（約 10 Å 以上、約 11 Å 以下）的自然氧化膜。

【0082】 而且，氧化膜的 formed 較佳為藉由反覆進行自旋清洗來進行，所述自旋清洗是利用臭氧水及氟化氫水。自旋清洗例如是使用葉片式自旋裝置來進行。

【0083】 本實施形態中的自旋清洗是分別反覆進行藉由臭氧水的自旋清洗及藉由氟化氫水的自旋清洗。即，交替進行變更清洗液的種類的自旋清洗。藉此，對半導體晶圓 W 的表面及倒角部進行清洗處理，在半導體晶圓 W 的表面及倒角部上形成氧化膜。而且，在藉由各清洗液進行自旋清洗期間，較佳為利用純水對半導體晶圓 W 進行沖洗。

【0084】 並且，當結束表面側的自旋清洗後，利用純水對半導體晶圓 W 進行沖洗，其後將半導體晶圓 W 翻過來，對於背面側亦同樣地進行自旋清洗。在已結束該自旋清洗的半導體晶圓 W 的整個面上，形成膜厚為 0.8 nm 以上、1.2 nm 以下的自然氧化膜。

【0085】 [鏡面精研磨步驟 S9]

【0086】 最後，在步驟 S8 中在整個面上形成氧化膜之後，對半

導體晶圓 W 的表面或表面及背面兩面進行鏡面研磨。

【0087】 進行鏡面精研磨步驟 S9 之目的在於改善半導體晶圓 W 的表面的粗糙度。具體而言，使用如仿麂皮（suede）之類的軟質的研磨布及微小尺寸的游離研磨粒進行研磨，以降低微觀粗糙度（microroughness）或霧度（haze）等半導體晶圓 W 表面上的微小的面粗糙度的不均。

【0088】 該鏡面精研磨步驟 S9 亦可與粗研磨步驟 S5 同樣地，一面變更研磨布的種類或游離研磨粒尺寸，一面將研磨加工餘裕分為多個階段而進行研磨處理。

【0089】 <單面研磨裝置的構成>

【0090】 對本實施形態的鏡面精研磨步驟 S9 中所使用的單面研磨裝置進行說明。

【0091】 如圖 5 所示，單面研磨裝置 30 包括：旋轉平板 32，為大圓板，藉由與其底面中心連接的軸桿（shaft）31 而旋轉；以及晶圓支持件 35，包括加壓頭 33 及軸桿 34，所述軸桿 34 與該加壓頭 33 連接而使加壓頭 33 旋轉。

【0092】 在旋轉平板 32 的上表面上黏附有研磨布 321，在加壓頭 33 的下表面上安裝有研磨板 331，半導體晶圓 W 固著於所述研磨板 331，在旋轉平板 32 的上部設置有配管 36、配管 37，所述配管 36 用以供給研磨液，所述配管 37 用以供給純水。

【0093】 作為黏設於單面研磨裝置 30 上的研磨布 321，較佳為使

用仿麂皮。作為研磨液，較佳為使用含有研磨粒的鹼性水溶液。其中，作為研磨粒，特佳為使用平均粒徑 35 nm 的矽酸膠；作為鹼性水溶液，特佳為使用 pH10.2~pH10.8 的氨水溶液。

【0094】 再者，所使用的研磨液既可含有矽酸膠等的研磨粒，亦可不含研磨粒。

【0095】 <藉由單面研磨裝置的鏡面精研磨步驟 S9 的作用>

【0096】 其次，說明藉由上述單面研磨裝置 30 的鏡面精研磨步驟的作用。

【0097】 首先，將半導體晶圓 W 的背面固著於加壓頭 33 的研磨板 331 而支持半導體晶圓 W。接著，使加壓頭 33 下降，利用規定的壓力向下方按壓，藉此設為將半導體晶圓 W 的表面按壓至研磨布 321 的狀態。

【0098】 其次，維持著將半導體晶圓 W 按壓至研磨布 321 的狀態，一面自配管 36 將研磨液供給至研磨布 321，一面使加壓頭 33 旋轉而使半導體晶圓 W 旋轉，並且使旋轉平板 32 旋轉而使研磨布 321 旋轉。

【0099】 藉此，藉由研磨布 321 對半導體晶圓 W 的表面進行研磨。

【0100】 如圖 4C 所示，藉由該鏡面精研磨，而去除存在於半導體晶圓 W 的表面上的氧化膜，並且將表面加工成鏡面。

【0101】 鏡面精研磨步驟 S9 中的研磨加工餘裕較佳為 0.1 μm 以

上、 $3\ \mu\text{m}$ 以下，特佳為 $0.3\ \mu\text{m}$ 以上、 $0.7\ \mu\text{m}$ 以下。當研磨至規定的研磨加工餘裕為止後，藉由自配管 37 供給純水，來去除之前供給的研磨液。

【0102】 再者，當對半導體晶圓 W 的表面及背面兩面進行鏡面精研磨時，在結束表面側的單面研磨之後，用純水加以沖洗，然後將半導體晶圓 W 翻過來，對背面側也進行單面研磨。此時，較佳為變更表面側的研磨條件及背面側的研磨條件而進行研磨，以便根據所獲得的鏡面的光澤度之差來區分表面及背面。

【0103】 [實施形態的作用效果]

【0104】 如上所述，在上述實施形態中，可獲得如下所述的作用效果。

【0105】 (1) 根據本發明，在鏡面倒角研磨步驟 S7 之後，進行在半導體晶圓 W 的整個面上形成氧化膜的步驟 S8，其後進行鏡面精研磨步驟 S9。

【0106】 藉此，藉由氧化膜來覆蓋半導體晶圓 W 表面的外周部，所述外周部藉由鏡面倒角研磨步驟 S7 中的過研磨而露出。因此，在鏡面精研磨步驟 S9 時，不會因存在於半導體晶圓 W 表面上的氧化膜的有無而產生研磨率之差，因此作為結果，可提高半導體晶圓 W 表面的外周部的平坦度。

【0107】 (2) 藉由化學清洗來進行步驟 S8 中的氧化膜的形成，所述化學清洗是使用分別包含氨水及過氧化氫水的混合液。

【0108】 藉由進行化學清洗，可在半導體晶圓 W 表面上均勻地且在短時間內形成膜厚為埃級的氧化膜，所述化學清洗是使用分別包含氨水及過氧化氫水的混合液。

【0109】 (3) 藉由反覆進行自旋清洗來進行步驟 S8 中氧化膜的形成，所述自旋清洗是利用臭氧水及氟化氫水。

【0110】 藉由反覆進行自旋清洗，可在半導體晶圓 W 表面上均勻地且在短時間內形成膜厚為埃級的氧化膜，所述自旋清洗是利用臭氧水及氟化氫水。

【0111】 (4) 步驟 S8 中所形成的氧化膜的膜厚為 0.5 nm 以上、2 nm 以下。

【0112】 若所形成的氧化膜的膜厚為 0.5 nm 以上、2 nm 以下，則在鏡面精研磨步驟中，用以去除氧化膜的加工餘裕負擔小。

【0113】 (5) 鏡面精研磨步驟 S9 中的研磨加工餘裕為 0.1 μm 以上、3 μm 以下。

【0114】 若鏡面精研磨步驟 S9 中的研磨加工餘裕為 0.1 μm 以上、3 μm 以下，則可獲得平坦度高且表面粗糙度良好的半導體晶圓 W。

【0115】 [其他實施形態]

【0116】 再者，本發明不僅限定於上述實施形態，在不脫離本發明的主旨的範圍內可進行各種改良及設計的變更等。

【0117】 即，亦可將鏡面倒角研磨步驟 S7 後的半導體晶圓 W 浸

漬於氫氟酸水溶液中，全部去除存在於半導體晶圓 W 的表層上的氧化膜之後，在半導體晶圓 W 的整個面上形成氧化膜。藉此，在全部去除鏡面倒角研磨步驟 S7 後所殘留的氧化膜之後，在步驟 S8 中在半導體晶圓 W 的整個面上形成氧化膜。因此，幾乎不會產生鏡面精研磨步驟 S9 時的研磨率差，因此可更進一步提高半導體晶圓 W 表面的外周部的平坦度。

【0118】 而且，作為粗研磨步驟 S5 中所使用的裝置，圖 2 所示的兩面研磨裝置 10 的載體 15 上所形成的晶圓支持孔的個數既可為 1 個（葉片式），亦可為多個。晶圓支持孔的大小是根據所研磨的半導體晶圓 W 的大小而任意變更。

【0119】 而且，粗研磨步驟 S5 亦可使用上述如圖 5 所示的單面研磨裝置 30 來代替圖 2 所示的兩面研磨裝置 10，逐個面地對晶圓表面及背面分別進行粗研磨。

【0120】 而且，亦可設為如下構成：在鏡面倒角研磨時所使用的倒角研磨裝置中設置有氧化膜成膜機構。而且，亦可設為如下構成：藉由專用設備來實施鏡面倒角研磨後的氧化膜的形成。亦可設為如下構成：在鏡面精研磨時所使用的單面研磨裝置的研磨前，設置氧化膜成膜機構。

【0121】 此外，本發明的實施時的具體順序及構造等亦可在能夠達成本發明的目的之範圍內設為其他構造等。

實施例

【0122】 其次，藉由實施例及比較例來更詳細地說明本發明，但本發明絲毫不被所述示例所限定。

【0123】 [實施例 1]

【0124】 準備直徑 300 mm、結晶方位 (100)、摻雜有硼的矽晶圓，作為半導體晶圓 W。

【0125】 首先，使用圖 2 所示的兩面研磨裝置 10，對矽晶圓的表面及背面兩面進行粗研磨，將粗研磨後的矽晶圓的 ESFQR 調整至 30 nm~50 nm 的範圍內。作為研磨布，是使用蕭氏 A 硬度為 80 以上、90 以下的範圍內的聚胺基甲酸酯；作為研磨液，是使用含有平均粒徑 50 nm 的矽酸膠的 pH10~pH11 的 KOH 水溶液。而且，粗研磨中的研磨加工餘裕設為單面側為 10 μm，表面及背面兩面合計為 20 μm 左右。

【0126】 接著，對粗研磨後的矽晶圓進行利用 SC-1 液的濕式清洗台清洗。作為 SC-1 液，是使用如下液體：將氨水及過氧化氫水以 1:1 加以混合，將其利用純水稀釋至 5 倍~30 倍製備而成，並加溫至 50°C~80°C。

【0127】 其次，使用圖 3A 及圖 3B 所示的倒角研磨裝置 20，對清洗後的矽晶圓的倒角部進行鏡面研磨。作為研磨布，是使用 ASKER C 硬度為 55~56 的範圍內的不織布；作為研磨液，是使用含有平均粒徑 50 nm 的矽酸膠研磨粒的 pH10~pH11 的 KOH 水溶液。

【0128】 其次，對鏡面倒角研磨後的矽晶圓，進行利用 SC-1 液的濕式清洗台清洗，在矽晶圓的整個面上形成氧化膜。作為 SC-1 液，是使用如下液體：將氨水及過氧化氫水以 1：1 加以混合，將其利用純水稀釋至 5 倍～30 倍製備而成，並加溫至 50℃～80℃。所形成的氧化膜的膜厚為約 1.1 nm（約 11 Å）。

【0129】 最後，使用圖 5 所示的單面研磨裝置 30，對氧化膜形成後的矽晶圓表面進行鏡面精研磨，以使研磨加工餘裕達到 0.5 μm。作為研磨布，是使用仿麂皮；作為研磨液，是使用含有平均粒徑 35 nm 的矽酸膠研磨粒的 pH10.2～pH10.8 的氨水溶液。

【0130】 [實施例 2]

【0131】 藉由反覆進行利用臭氧水及氟化氫水的自旋清洗，而在矽晶圓整個面上形成氧化膜，除此以外，與實施例 1 同樣地製造半導體晶圓 W。

【0132】 [比較例 1]

【0133】 在鏡面倒角研磨步驟之後，對矽晶圓進行鏡面精研磨步驟而不形成氧化膜，除此以外，與實施例 1 同樣地製造半導體晶圓 W。

【0134】 [評價]

【0135】 準備多塊實施例 1、實施例 2 及比較例 1 中所獲得的矽晶圓，關於所述矽晶圓，使用平坦度測定器（美商科磊（KLA-Tencor）公司製：WaferSight）算出 ESFQR。此處，扇區

(位置尺寸 (site size)) 如圖 6 所示，邊緣除外區域 (Edge Extension) 為 1 mm，以 5° 間隔將晶圓整個周邊分割成 72 份，構成扇區的徑向的一邊的扇區長度設為 30 mm。再者，所謂 ESFQR_{max}，表示晶圓上的整個扇區的 ESFQR 中的最大值，ESFQR_{mean} 表示整個扇區的 ESFQR 的平均值。將其結果示於圖 7。

【0136】 如由圖 7 所表明，獲得如下結果，即，實施例 1 與比較例 1 相比 ESFQR 品質已改善 0.01 μm 左右：在實施例 1 中 ESFQR_{mean} 為約 0.051 μm，與此相對，在比較例 1 中為約 0.062 μm。

【0137】 而且，雖未圖示，但關於實施例 2，亦同樣地獲得如下結果，即，與比較例 1 相比 ESFQR 品質已改善 0.01 μm 左右。

【0138】 根據該結果可確認，藉由本發明之製造方法，邊緣碾軋得到改善，晶圓表面的外周部的平坦度得到提高。

【符號說明】

【0139】

10：兩面研磨裝置

11：上平板

12：下平板

13：內齒輪

14：外齒輪

15：載體

- 20：倒角研磨裝置
- 21：晶圓吸附部
- 22：研磨部
- 23、36、37：配管
- 30：單面研磨裝置
- 31、34：軸桿
- 32：旋轉平板
- 33：加壓頭
- 35：晶圓支持件
- 111：平板本體
- 112：升降機構
- 113、121：研磨墊
- 131、141、151：齒
- 152：晶圓支持孔
- 211：吸附平台
- 212：旋轉單元
- 221：研磨輪
- 222：上方傾斜面研磨墊
- 223：垂直面研磨墊
- 224：下方傾斜面研磨墊
- 321：研磨布

331 : 研磨板

S1 ~ S9 : 步驟

W : 半導體晶圓

為第 102120616 號中文專利範圍無劃線修正本

修正日期:104 年 8 月 12 日

申請專利範圍

1. 一種半導體晶圓之製造方法，其中進行如下步驟：

粗研磨步驟，對半導體晶圓的表面及背面兩面進行粗研磨；

鏡面倒角研磨步驟，對經上述粗研磨的上述半導體晶圓的倒角部進行鏡面研磨；以及

鏡面精研磨步驟，對經上述鏡面倒角研磨的上述半導體晶圓的表面或表面及背面兩面進行鏡面精研磨；上述半導體晶圓之製造方法的特徵在於：

在上述鏡面倒角研磨步驟之後，在上述半導體晶圓的整個面上，藉由使用分別包含氨水及過氧化氫水的混合液的化學清洗，形成膜厚為 0.5 nm 以上、2 nm 以下的氧化膜，其後進行上述鏡面精研磨步驟。

2. 一種半導體晶圓之製造方法，其中進行如下步驟：

粗研磨步驟，對半導體晶圓的表面及背面兩面進行粗研磨；

鏡面倒角研磨步驟，對經上述粗研磨的上述半導體晶圓的倒角部進行鏡面研磨；以及

鏡面精研磨步驟，對經上述鏡面倒角研磨的上述半導體晶圓的表面或表面及背面兩面進行鏡面精研磨；上述半導體晶圓之製造方法的特徵在於：

在上述鏡面倒角研磨步驟之後，在上述半導體晶圓的整個面上，藉由反覆進行利用臭氧水及氟化氫水的自旋清洗，形成膜厚為 0.5 nm 以上、2 nm 以下的氧化膜，其後進行上述鏡面精研磨步

為第 102120616 號中文專利範圍無劃線修正本

修正日期:104 年 8 月 12 日

驟。

3. 如申請專利範圍第 1 項至第 2 項中任一項所述的半導體晶圓之製造方法，其中

上述鏡面精研磨步驟中的研磨加工餘裕為 $0.1\ \mu\text{m}$ 以上、 $3\ \mu\text{m}$ 以下。

圖式

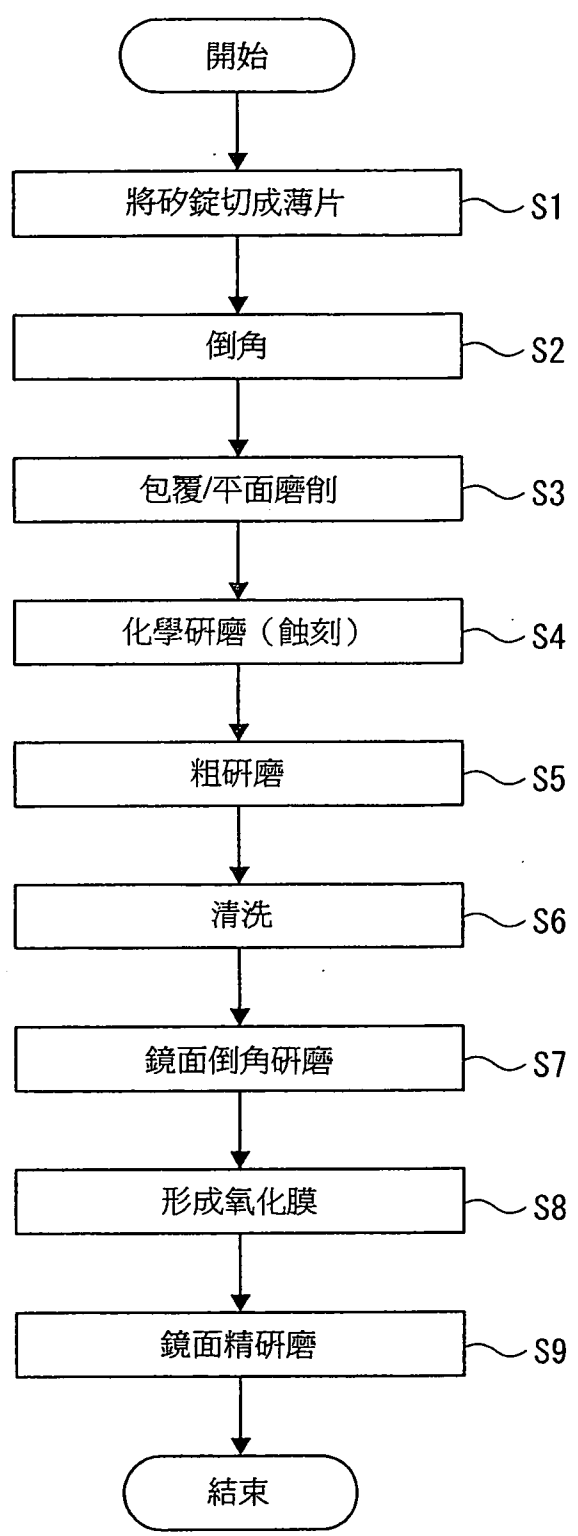


圖 1

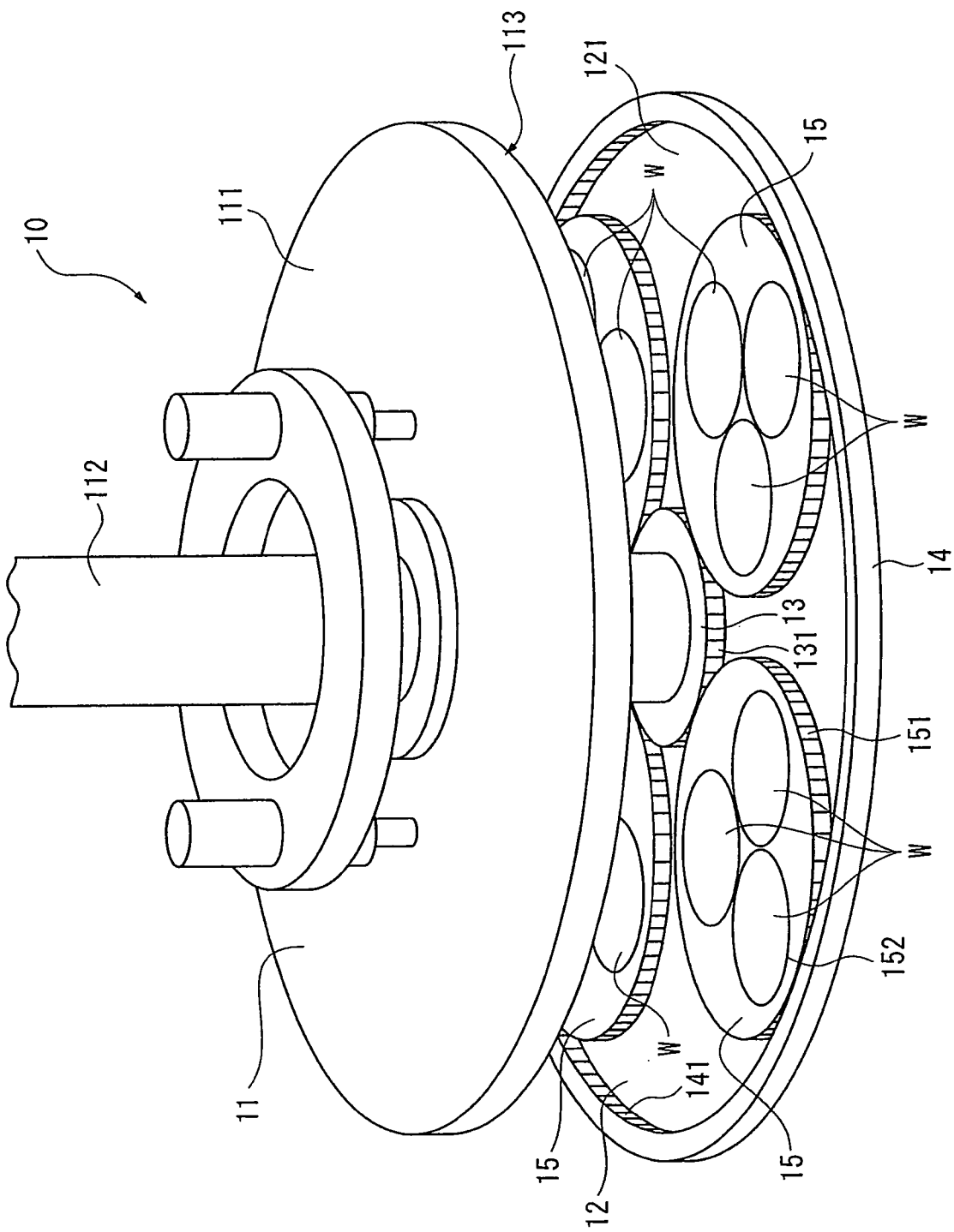


圖 2

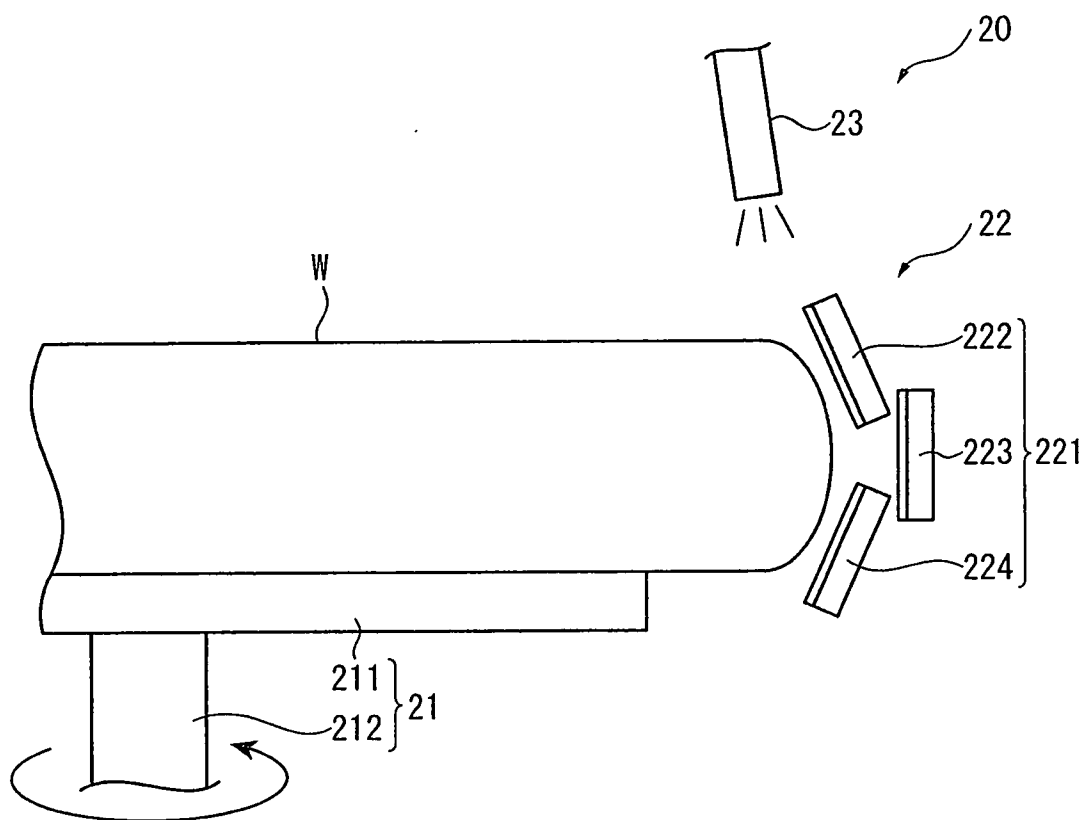


圖 3A

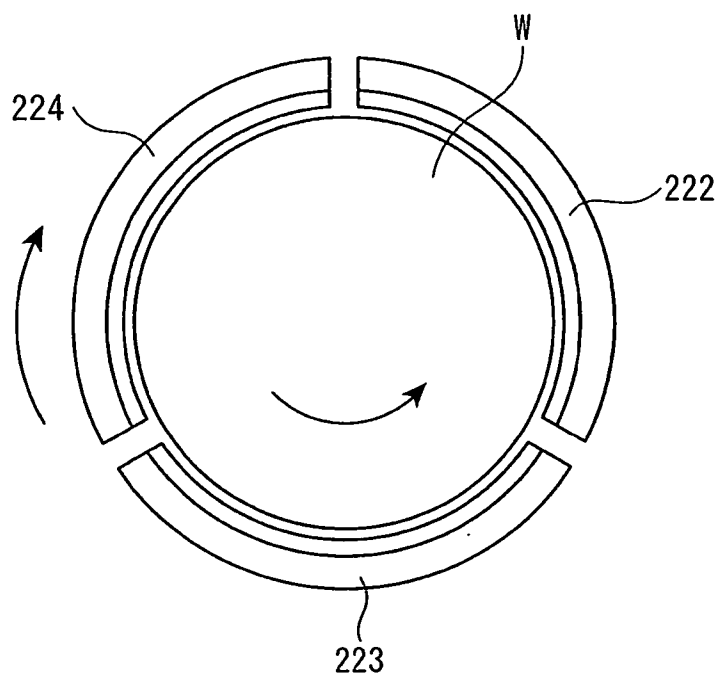


圖 3B

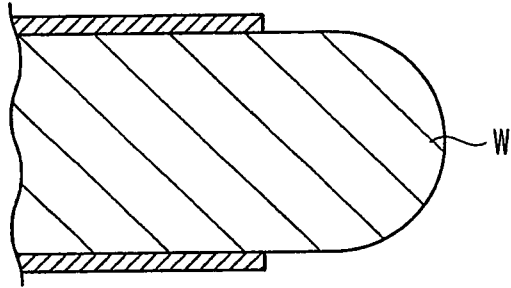


圖 4A

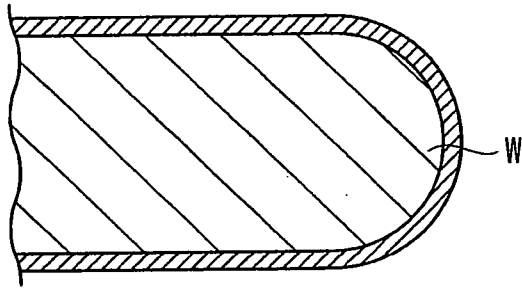


圖 4B

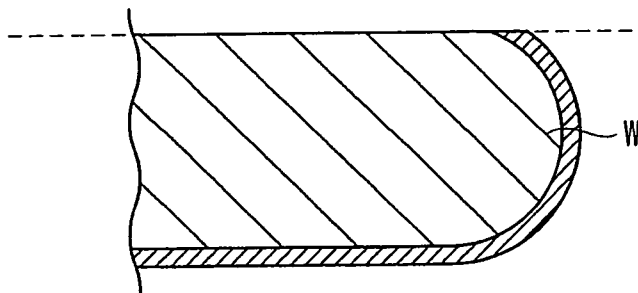


圖 4C

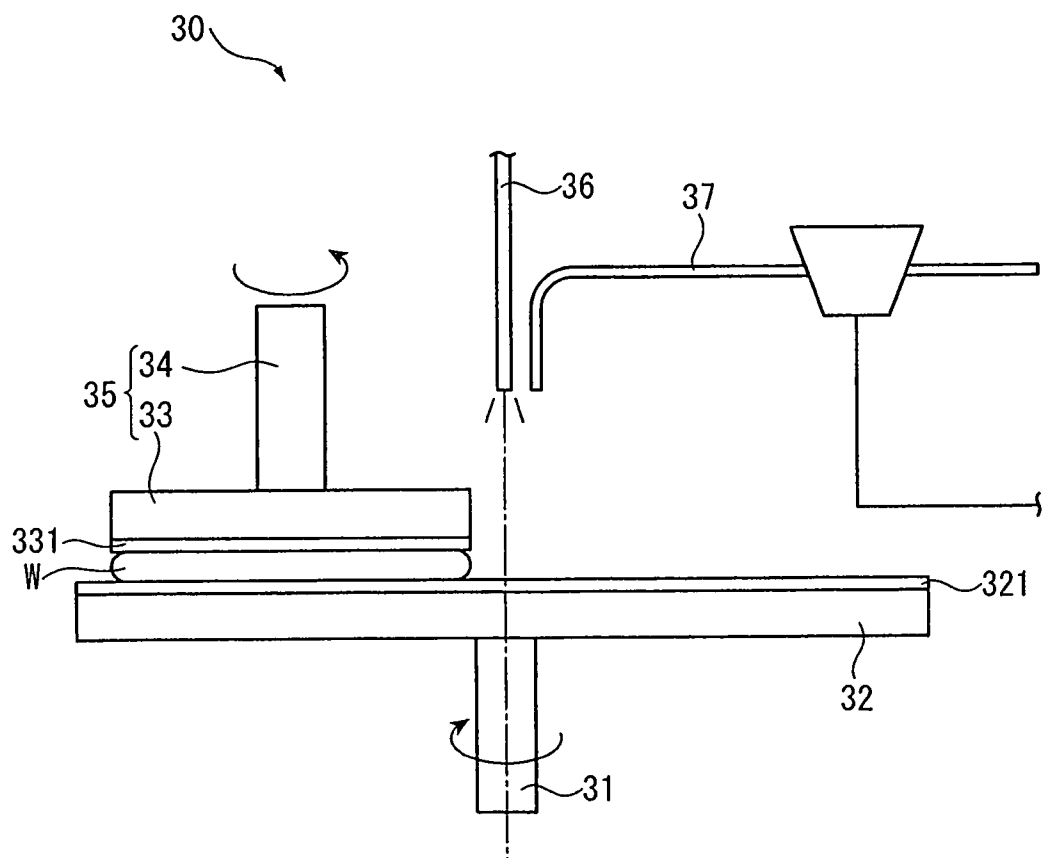


圖 5

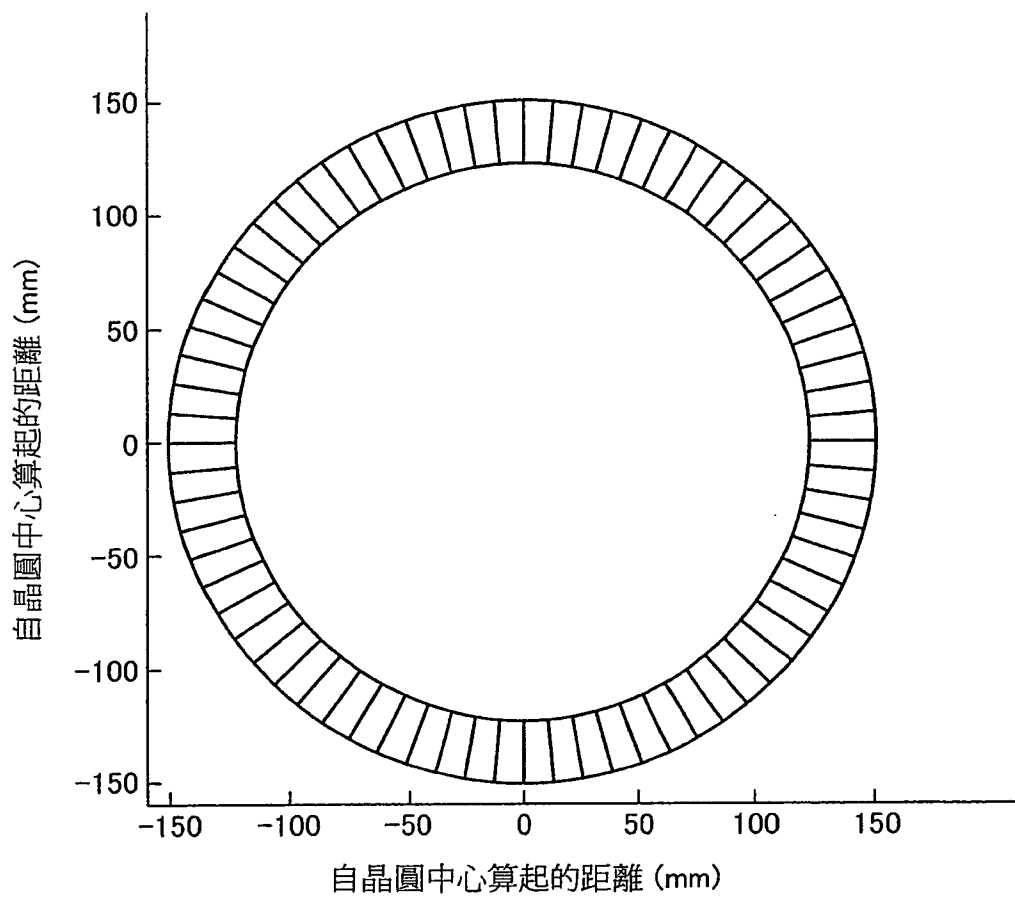


圖 6

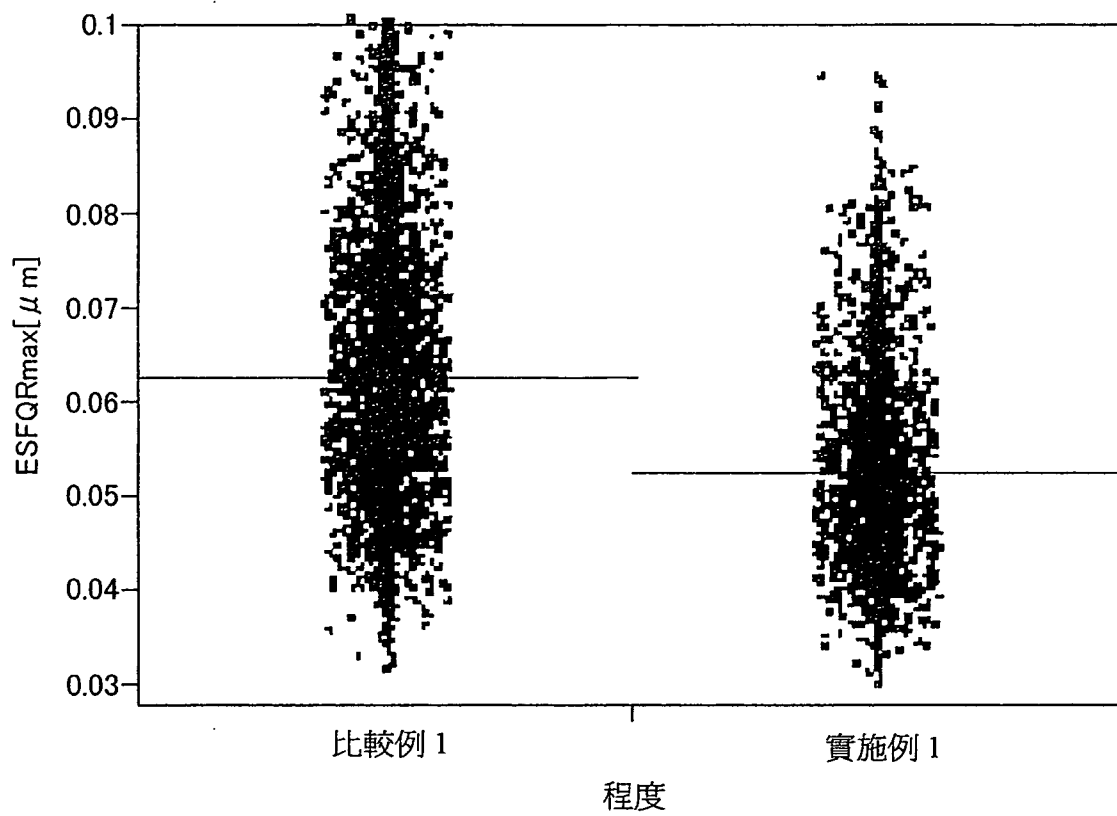


圖 7

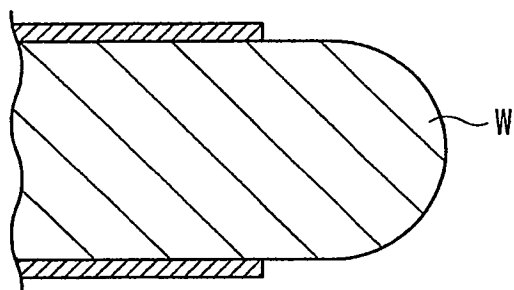


圖 8A

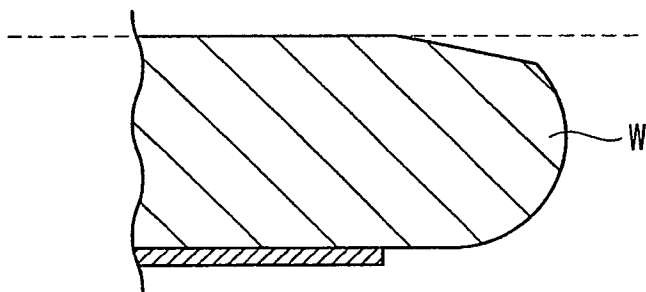


圖 8B