



(12)发明专利申请

(10)申请公布号 CN 109638153 A

(43)申请公布日 2019.04.16

(21)申请号 201811488234.X

(22)申请日 2018.12.06

(71)申请人 华中科技大学

地址 430074 湖北省武汉市洪山区珞喻路
1037号

(72)发明人 童浩 何达 缪向水 林琪

(74)专利代理机构 华中科技大学专利中心
42201

代理人 曹葆青 李智

(51) Int. Cl.

H01L 45/00(2006.01)

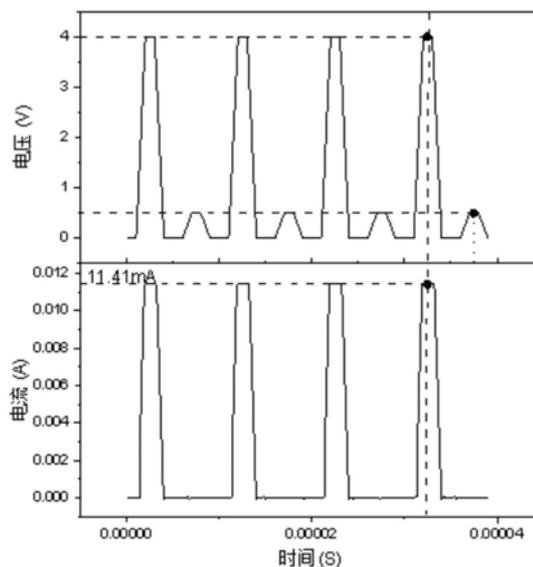
权利要求书1页 说明书7页 附图3页

(54)发明名称

一种选通管材料、选通管器件及其制备方法

(57)摘要

本发明属于维纳电子技术领域,特别是涉及一种选通材料、选通管器件及其制备方法。所述选通管器件包括:第一金属电极层、第二金属电极层以及上述两个电极层中间的选通层。所述选通层材料化学通式可示意为 $Ge_xTe_yA_{100-x-y}$:上述式中A代指元素C、B、Si、Al、Sb、Bi中的一种, x 、 y 为元素的原子百分比且 $10 \leq x < 60$, $40 < y < 90$, $0 < 100 - x - y \leq 25$ 。本发明提供的选通管具有制备简单、可驱动超高开态电流($>11\text{mA}$)、低关态电流、高开关比、高开关速度和低开电压的优点。



1. 一种选通管材料,其特征在于,该选通管材料的化学通式表示为 $Ge_xTe_yA_{100-x-y}$,其中A代指元素C、B、Si、Al、Sb和Bi中的一种, x 、 y 为元素的原子百分比,且 $10 \leq x < 60$, $40 < y < 90$, $0 < 100-x-y \leq 25$ 。

2. 如权利要求1所述的选通管材料,其特征在于, $Ge_xTe_yA_{100-x-y}$ 中, $20 \leq x < 45$, $55 < y \leq 70$, $0 < 100-x-y \leq 15$ 。

3. 如权利要求1所述的选通管材料,其特征在于,该选通管材料能够实现高阻态到低阻态的瞬间变化,而当电信号低于一定大小或撤去电信号后能够自动回归到初始的高阻态。

4. 如权利要求1所述的选通管材料,其特征在于,该选通管材料从高阻态回到低阻态或者从低阻态回到高阻态所需要的转变时间在0.01~10ns之间。

5. 一种采用如权利要求1至4任意一项所述的选通管材料制作的选通管器件单元,其特征在于,该选通管器件单元包括:

第一金属电极层;

第二金属电极层;

位于所述第一金属电极层和所述第二金属电极层之间的选通层,所述选通层采用的材料为如权利要求1至4任意一项所述的选通管材料。

6. 如权利要求5所述的选通管器件单元,其特征在于,所述第一金属电极层和所述第二金属电极层均采用惰性电极材料,且所述惰性电极材料为W、TiW、Pt、Au、Ru、Al、TiN、Ta、TaN、IrO₂、ITO和IZO的一种或多种,且所述第一金属电极层和第二金属电极层厚度为10nm到200nm。

7. 如权利要求5所述的选通管器件单元,其特征在于,所述选通层一侧与所述第一金属电极层或所述第二金属电极层接触,且所述选通层的另一侧与另一金属电极层接触。

8. 如权利要求5所述的选通管器件单元,其特征在于,所述选通层的厚度为1nm到200nm。

9. 如权利要求5至8任一项所述的选通管器件单元的制备方法,其特征在于,包括如下步骤:

(1) 在衬底上制备第一金属电极层;

(2) 在所述第一金属电极层上制备绝缘层,对所述绝缘层进行图形化处理,得到孔结构,并通过所述孔结构暴露出部分底部的第一金属电极层;

(3) 在暴露出的第一金属电极层上制备选通层,填充所述孔结构,所述选通层采用的材料为如权利要求1至4任意一项所述的选通管材料;

(4) 在填充了孔结构的绝缘层上制备第二金属电极层,使所述第一金属电极层和所述第二金属电极层通过选通层连通,得到所述选通管器件单元。

一种选通管材料、选通管器件及其制备方法

技术领域

[0001] 本发明属于维纳电子技术领域,特别是涉及一种选通材料、选通管器件及其制备方法。

背景技术

[0002] 半导体存储器件是信息时代的支柱之一。下一代的新型非易失存储器如相变存储器、阻变存储器等器件由于其极快的擦写速度、极佳的微缩性能、可三维堆叠等特性成为当前最热门的下一代存储器。在摩尔定律日渐失效的当今,为了进一步增加存储密度,三维堆叠存储单元成为一个非常有效的方案。选通管就是实现高密度大规模阵列集成、降低操作功耗以及降低有效单元面积的核心器件;其中,二端选通管器件能够与存储单元垂直集成实现存储器件三维堆叠,从而降低有效单元面积,从而大幅度提高存储密度;此外,选通管的高阻态可以有效抑制漏电流,减小操作功耗。

[0003] 选通管在于存储单元集成时,不应该影响到原有的存储单元性能:如开关速度要远低于存储单元的擦写时间、存储器的开态电阻要远低于存储单元的低值态。同时,为了提高集成阵列的规模,选通管要能够承受存储单元擦写时的巨大电流,同时有效抑制未选通单元的漏电流。此外,为了减小存储阵列的功耗,选通管的开电压(发生高阻向低阻转变时的电压)不可以太高,开关比需要足够大。最后,为了与进一步提高存储密度的三维堆叠结构适应,后段制备工艺要求选通管的制备温度不宜过高,低温制备的选通管保证了存储器件具备三维堆叠能力。

[0004] 当前比较有价值的选通管器件有:双向阈值开关器件(Ovonic Threshold Switch,OTS)、金属绝缘体转变器件(Metal Insulator Transition,MIT)、混合电子离子导电器件(Mixed Ionic and Electronic Conductor,MIEC)和基于导电丝的阈值开关器件。当前的MIT选通管开关比相对较小。MIEC器件依然在研究阶段,并没有公开其具体材料。基于导电丝的阈值开关器件虽然有比较大的开关比,但是其开关速度非常慢,且难以承受比较大的开态电流,稳定性不高。OTS选通管的开关速度远快于其他类型选通管,具有纳秒级别的开关速度,且能够提供毫安级别的开态电流,但是其开关比有待进一步提高。

[0005] 当前已经报道的OTS选通管有着诸多的缺点:第一,制备工艺太过复杂,比如由吴良才等人申请的专利(公开号CN106601907A)中所提到的基于 $\text{Ge}_x\text{Te}_y\text{Se}_z\text{As}_{100-x-y-z}$ 的选通管,制备过程中需要调控四种元素的比例且需要操作复杂的离子注入技术,这无疑大大增加了工艺难度;此外,砷(As)是剧毒的化学元素,这无疑降低了工艺的安全性和可靠性。第二,器件性能的不足,包括开关比小、开电压太大、稳定性差、可驱动电流不足等问题。同样以吴良才等人公布的材料为例,其开电压高达1.7V、开关比较小而且不能够驱动较大的电流。再比如Velea A等人发表的“Te-based chalcogenide materials for selector applications”,其中公布的 GeTe_6 、 GeTe_4 、掺杂Si的GeTe等材料开关比仅仅稍大于 10^3 ,开电压也高达1.6V~2.4V,而且这些材料所能驱动的开电压也仅仅接近100 μA 。

[0006] 因此,目前迫切需要一种阈值电压合适、开关速度快、高开关比、高开态电流、低关

态漏电流、可低温制备并且与三维堆叠结构兼容的选通管器件。

发明内容

[0007] 针对现有技术的以上缺陷或改进需求,本发明提供了一种选通管材料、选通管器件及其制备方法,其充分结合选通材料的特点和需求,在 Ge_xTe_y 中引入C、B、Si、Al、Sb、Bi中的一种元素,相应获得了一种稳定性高、开关速度快的选通管材料,由该选通管材料制成的选通管器件具有制备简单、可驱动超高开态电流($>11\text{mA}$)、低关态电流、高开关比、高开关速度和低开电压的优点。由此解决现有选通管阈值电压太高、开关比低、开态可承载电流不足和关态漏电流高的技术问题。

[0008] 为实现上述目的,按照本发明的一个方面,提供了一种选通管材料,该选通管材料的化学通式表示为 $\text{Ge}_x\text{Te}_y\text{A}_{100-x-y}$,其中A代指元素C、B、Si、Al、Sb和Bi中的一种,x、y为元素的原子百分比,且 $10 \leq x < 60$, $40 < y < 90$, $0 < 100-x-y \leq 25$ 。

[0009] 优选地, $\text{Ge}_x\text{Te}_y\text{A}_{100-x-y}$ 中, $20 \leq x < 45$, $55 < y \leq 70$, $0 < 100-x-y \leq 15$ 。

[0010] 优选地,该选通管材料能够实现高阻态到低阻态的瞬间变化,而当电信号低于一定大小或撤去电信号后能够自动回归到初始的高阻态。

[0011] 优选地,该选通管材料从高阻态回到低阻态或者从低阻态回到高阻态所需要的转变时间在 $0.01 \sim 10\text{ns}$ 之间。

[0012] 按照本发明的另一个方面,提供了一种所述的选通管材料制作的选通管器件单元,该选通管器件单元包括:

[0013] 第一金属电极层;

[0014] 第二金属电极层;

[0015] 位于所述第一金属电极层和所述第二金属电极层之间的选通层,所述选通层采用的材料为所述的选通管材料。

[0016] 优选地,所述第一金属电极层和所述第二金属电极层均采用惰性电极材料,且所述惰性电极材料为W、TiW、Pt、Au、Ru、Al、TiN、Ta、TaN、 IrO_2 、ITO和IZO的一种或多种,且所述第一金属电极层和第二金属电极层厚度为 10nm 到 200nm 。

[0017] 优选地,所述选通层一侧与所述第一金属电极层或所述第二金属电极层接触,且所述选通层的另一侧与另一金属电极层接触。

[0018] 优选地,所述选通层的厚度为 1nm 到 200nm 。

[0019] 按照本发明的另一个方面,提供了一种所述的选通管器件单元的制备方法,包括如下步骤:

[0020] (1) 在衬底上制备第一金属电极层;

[0021] (2) 在所述第一金属电极层上制备绝缘层,对所述绝缘层进行图形化处理,得到孔结构,并通过所述孔结构暴露出部分底部的第一金属电极层;

[0022] (3) 在暴露出的第一金属电极层上制备选通层,填充所述孔结构,所述选通层采用的材料为如权利要求1至4任意一项所述的选通管材料;

[0023] (4) 在填充了孔结构的绝缘层上制备第二金属电极层,使所述第一金属电极层和所述第二金属电极层通过选通层连通,得到所述选通管器件单元。

[0024] 总体而言,通过本发明所构思的以上技术方案与现有技术相比,能够取得下列有

益效果：

[0025] 首先，本发明所述选通管材料通过在 Ge_xTe_y 中引入C、B、Si、Al、Sb、Bi中的一种元素，有效提高了选通管材料的稳定性，并且实现了很快的开关速度。

[0026] 其次，利用本发明所述的选通管材料制备的选通管器件可以显著降低OTS器件的开电压，减小存储单元读写操作功耗。而且在承载极大的开态电流的同时，能够有效抑制漏电流，非常有效地提高了器件的开关比。本发明所述选通管器件能够实现大规模存储阵列，而且不会影响到存储单元的擦写速度。

[0027] 最后，本专利所述的器件单元制备过程不需要高温工艺、所述单元结构简单、成本低廉。同时由于该器件是二端器件，而且能够垂直堆叠，所以能够完美兼容三维堆叠结构。

附图说明

[0028] 图1(a)至图1(e)是本发明实例提供的一种选通管器件制备过程；

[0029] 图2是本发明实例4提供的选通管器件的直流电压-电流曲线实测图；

[0030] 图3是本发明实例4提供的选通管器件的脉冲实时响应测试图；

[0031] 图4是本发明实例5提供的选通管器件的直流电压-电流曲线实测图。

[0032] 在所有附图中，相同的附图标记用来表示相同的元件或结构，其中：

[0033] 1-衬底；2-第一金属电极层；3-绝缘层；4-刻蚀绝缘层得到的孔结构；5-选通层；6-第二金属电极层。

具体实施方式

[0034] 为了使本发明的目的、技术方案及优点更加清楚明白，以下结合附图及实施例，对本发明进行进一步详细说明。应当理解，此处所描述的具体实施例仅仅用以解释本发明，并不用于限定本发明。此外，下面所描述的本发明各个实施方式中所涉及到的技术特征只要彼此之间未构成冲突就可以相互组合。

[0035] 本发明提供了一种选通管材料，该选通管材料的化学通式表示为 $\text{Ge}_x\text{Te}_y\text{A}_{100-x-y}$ ，其中A代指元素C、B、Si、Al、Sb和Bi中的一种， x 、 y 为元素的原子百分比，且 $10 \leq x < 60$ ， $40 < y < 90$ ， $0 < 100-x-y \leq 25$ 。优选实施例中， $20 \leq x < 45$ ， $55 < y \leq 70$ ， $0 < 100-x-y \leq 15$ 。该选通管材料能够实现高阻态到低阻态的瞬间变化，而当电信号低于一定大小或撤去电信号后能够自动回归到初始的高阻态。且该选通管材料从高阻态回到低阻态或者从低阻态回到高阻态所需要的转变时间在0.01~10ns之间可调。

[0036] 根据化学通式的示意式 $\text{Ge}_x\text{Te}_y\text{A}_{100-x-y}$ （其中，A代指元素C、B、Si、Al、Sb、Bi中的一种）中不同元素的配比，采用溅射法、脉冲激光沉积法、蒸发法、化学气相沉积法、等离子体增强化学气相沉积法、低压化学气相沉积法、金属化合物气相沉积法、分子束外延法、原子气相沉积法、原子层沉积法制备所述选通管材料。

[0037] 本发明还提供了一种采用所述的选通管材料制作的选通管器件单元，该选通管器件单元包括：

[0038] 第一金属电极层；

[0039] 第二金属电极层；

[0040] 位于所述第一金属电极层和所述第二金属电极层之间的选通层，所述选通层采用

的材料为所述的选通管材料。

[0041] 一些实施例中,所述第一金属电极层和所述第二金属电极层均采用惰性电极材料,且所述惰性电极材料为W、TiW、Pt、Au、Ru、Al、TiN、Ta、Ta₂N₅、IrO₂、ITO和IZO的一种或多种,且所述第一金属电极层和第二金属电极层厚度为10nm到200nm。

[0042] 一些实施例中,所述选通层一侧与所述第一金属电极层或所述第二金属电极层接触,且所述选通层的另一侧与另一金属电极接触。

[0043] 一些实施例中,所述选通层的厚度为1nm到200nm。

[0044] 本发明提供了一种上述选通管器件单元的制备方法,包括如下步骤:

[0045] (1) 在衬底上制备第一金属电极层;

[0046] (2) 在所述第一金属电极层上制备绝缘层,对所述绝缘层进行图形化处理,得到孔结构,并通过所述孔结构暴露出部分底部的第一金属电极层;可以通过紫外光刻或者电子束光刻(EBL)形成图形,然后使用电导耦合等离子刻蚀(ICP)得到不同形状的图形。

[0047] (3) 在暴露出的第一金属电极层上制备选通层,填充所述孔结构,所述选通层采用的材料为如上所述的选通管材料;

[0048] (4) 在填充了孔结构的绝缘层上制备第二金属电极层,使所述第一金属电极层和所述第二金属电极层通过选通层连通,得到所述选通管器件单元。

[0049] 本发明也提供一种选通管器件,包含若干个所述的选通管器件单元。

[0050] 以下为实施例:

[0051] 实施例1

[0052] 本实施实例提供一种选通管材料,特征是:所述选通管材料化学通式可示意为 $Ge_xTe_yA_{100-x-y}$ (其中A代指元素C、B、Si、Al、Sb、Bi中的一种), x 、 y 为元素的原子百分比且 $10 \leq x < 60$, $40 < y < 90$, $0 < 100 - x - y \leq 25$ 。

[0053] 优选地,在所述 $Ge_xTe_yA_{100-x-y}$ (其中A代指元素C、B、Si、Al、Sb、Bi中的一种)中,选择元素C构成 $Ge_xTe_yC_{100-x-y}$,并且 $10 \leq x < 60$, $40 < y < 90$, $0 < 100 - x - y \leq 25$ 。

[0054] 更加优选地,在所述 $Ge_xTe_yA_{100-x-y}$ (其中A代指元素C、B、Si、Al、Sb、Bi中的一种)中,选择元素C构成 $Ge_xTe_yC_{100-x-y}$,并且 $20 \leq x \leq 45$, $55 < y \leq 70$, $0 < 100 - x - y \leq 15$ 。

[0055] 更具体的,所述选通管材料厚度为1~200nm。优选地,在本实施案例中,所述选通管材料厚度为120nm;理所当然,其他实施案例中,所述选通管材料厚度还可以是5nm、15nm、25nm、35nm、45nm、55nm、65nm、70nm、80nm、90nm或者110nm等等。

[0056] 具体的,所述选通管材料可显著降低开电压(发生高阻态到低阻态时的电压值)。在本实施案例中,所述选通管材料的开电压为0.6V;当然,在其他实施案例中,根据选择的化学通式不同,其开电压还可以是0.1V、0.2V、0.3V、0.4V、0.5V、0.7V或0.8V等。

[0057] 具体的,所述选通管材料在一定大小的电信号操作下可以实现高阻态到低阻态的瞬间变化,而当电信号低于一定大小(或撤去电信号)后瞬时自动回归到初始的高阻态。通过调节材料各组分的比例,从高阻态回到低阻态或者从低阻态回到高阻态所需要的转变时间可以在0.01~10ns间调节。

[0058] 值得注意的是,根据选择的化学通式不同,转变时间不同。优选地,在所述实施案例中转变时间为0.01s。

[0059] 实施例2

[0060] 本实施例还提供一种如实施例一所述的选通管材料制作办法,根据化学通式的示意式 $\text{Ge}_x\text{Te}_y\text{A}_{100-x-y}$ (其中,A代指元素C、B、Si、Al、Sb、Bi中的一种)中不同元素的配比,采用溅射法、脉冲激光沉积法、蒸发法、化学气相沉积法、等离子体增强化学气相沉积法、低压化学气相沉积法、金属化合物气相沉积法、分子束外延法、原子气相沉积法、原子层沉积法制备所述选通管材料。

[0061] 优选地,本实施例中,选择元素C构成 $\text{Ge}_x\text{Te}_y\text{C}_{100-x-y}$ 薄膜,并采用磁控共溅射法制备 $\text{Ge}_x\text{Te}_y\text{C}_{100-x-y}$ 薄膜;更加优选地,所述 $\text{Ge}_x\text{Te}_y\text{C}_{100-x-y}$ 薄膜为 $\text{Ge}_{20}\text{Te}_{65}\text{C}_{15}$ 薄膜。

[0062] 具体是:使用 $\text{Ge}_{25}\text{Te}_{75}$ 合金靶、 $\text{Ge}_{50}\text{Te}_{50}$ 合金靶、C靶共溅射沉积一定厚度的 $\text{Ge}_{20}\text{Te}_{65}\text{C}_{15}$ 薄膜,工艺参数为:抽气到背景真空度为 $1 \times 10^{-7}\text{Pa}$,溅射时通Ar气,流量大小为10mTorr,气压控制在0.9Pa, $\text{Ge}_{25}\text{Te}_{75}$ 合金靶功率为40W, $\text{Ge}_{50}\text{Te}_{50}$ 合金靶功率为15W,C靶的功率为150W,溅射40分钟。

[0063] 具体的,所述选通管材料的厚度为1~200nm。

[0064] 优选地,本实施例中,所述选通管材料厚度为120nm;理所当然,其他实施案例中,所述选通管材料厚度还可以是5nm、15nm、25nm、35nm、45nm、55nm、65nm、70nm、80nm、90nm或者110nm等等。

[0065] 实施例3

[0066] 如图1所示,本实例提供一种利用实施例1所述的选通管材料制作的选通管器件,所述选通管器件包括:

[0067] 第一金属电极层2;

[0068] 第二金属电极层6;

[0069] 位于上述两个电极层中间的选通层5。

[0070] 具体的,所述第一金属电极层1和第二金属电极层6均为惰性电极材料,且所述惰性电极材料为W、TiW、Pt、Au、Ru、Al、TiN、Ta、Ta₂N、IrO₂、ITO、IZO的一种或多种,且所述第一金属电极层和第二金属电极层厚度为10到200nm。

[0071] 优选地,在本实例中,所述第一金属电极层1和第二金属电极层6均为W电极,且厚度均为100nm。

[0072] 实施例4

[0073] 本实例提供一种利用实施例3所述的选通管单元的制备方法,所述制备方法包括:

[0074] S1:在衬底1上制备第一层惰性金属电极2;

[0075] S2:在所述第一层金属电极2上制备绝缘层3,并对所述绝缘层进行图形化得到导通孔4并暴露出底电极2;

[0076] S3:在所述暴露出的底电极2上制备所述的选通管材料层5;

[0077] S4:在填充了孔结构的绝缘层上制备第二金属电极层6。

[0078] 下面结合图1对本实施例所述的选通管器件的制备方法进行详细说明。

[0079] 第一步,如图1(a)所示,在衬底1上制备第一层惰性金属电极2。

[0080] 具体的,采用溅射法、脉冲激光沉积法、蒸发法、化学气相沉积法、等离子体增强化学气相沉积法、低压化学气相沉积法、金属化合物气相沉积法、分子束外延法、原子气相沉积法、原子层沉积法制备中的任意方法制备所述第一层惰性金属电极2。优选地,本实例采用溅射法制备所述第一层惰性金属电极2。

[0081] 具体的,所述第一金属电极层2为惰性电极材料,且所述惰性电极材料为W、TiW、Pt、Au、Ru、Al、TiN、Ta、Ta₂N₅、IrO₂、ITO、IZO的一种或多种,且所述第一金属电极层2厚度为10到200nm。

[0082] 优选地,在本实例中,所述第一金属电极层2为W电极,且厚度为100nm。

[0083] 第二步,如图1(b)所示,在第一层惰性金属电极2上制备绝缘层3。

[0084] 具体的,采用溅射法、脉冲激光沉积法、蒸发法、化学气相沉积法、等离子体增强化学气相沉积法、低压化学气相沉积法、金属化合物气相沉积法、分子束外延法、原子气相沉积法、原子层沉积法制备中的任意方法制备所述绝缘层3。优选地,本实例采用等离子体增强化学气相沉积法(PECVD)制备所述绝缘层3。

[0085] 具体地,所述绝缘层3可以是SiO₂、SiN_x中的一种,且厚度在50nm~200nm。优选地,本实例采用SiO₂作为绝缘层3,且厚度为100nm。

[0086] 第三步,如图1(c)所示,使用光刻和刻蚀在所述绝缘层3上得到导通孔4,暴露出第一金属电极层2。

[0087] 第四步,如图1(d)所示,在所述第一金属电极层2表面制备选通管材料层5。

[0088] 具体地,根据化学通式的示意式Ge_xTe_yA_{100-x-y}(其中,A代指元素C、B、Si、Al、Sb、Bi中的一种)中不同元素的配比,采用溅射法、脉冲激光沉积法、蒸发法、化学气相沉积法、等离子体增强化学气相沉积法、低压化学气相沉积法、金属化合物气相沉积法、分子束外延法、原子气相沉积法、原子层沉积法制备所述选通管材料5。

[0089] 优选地,本实施例中,选择元素C构成Ge_xTe_yC_{100-x-y}薄膜,并采用磁控共溅射法制备Ge_xTe_yC_{100-x-y}薄膜;更加优选地,所述Ge_xTe_yC_{100-x-y}薄膜为Ge₂₀Te₆₅C₁₅薄膜。

[0090] 具体是:使用Ge₂₅Te₇₅合金靶、Ge₅₀Te₅₀合金靶、C靶共溅射沉积一定厚度的Ge₂₀Te₆₅C₁₅薄膜,工艺参数为:抽气到背景真空度为 1×10^{-7} Pa,溅射时通Ar气,流量大小为10mTorr,气压控制在0.9Pa,Ge₂₅Te₇₅合金靶功率为40W,Ge₅₀Te₅₀合金靶功率为15W,C靶的功率为150W,溅射40分钟。

[0091] 具体的,所述选通管材料5的厚度为1~200nm。

[0092] 优选地,本实施例中,所述的Ge₂₀Te₆₅C₁₅薄膜的厚度为120nm;理所当然,其他实施案例中,所述选通管材料5厚度还可以是5nm、15nm、25nm、35nm、45nm、55nm、65nm、70nm、80nm、90nm或者110nm等等。

[0093] 第五步,在所述绝缘层3和选通管材料5上制备另外一层惰性金属电极6。

[0094] 具体的,采用溅射法、脉冲激光沉积法、蒸发法、化学气相沉积法、等离子体增强化学气相沉积法、低压化学气相沉积法、金属化合物气相沉积法、分子束外延法、原子气相沉积法、原子层沉积法制备中的任意方法制备所述第一层惰性金属电极6。优选地,本实例采用溅射法制备所述另外一层惰性金属电极6。

[0095] 具体的,所述另外一层惰性金属电极6为惰性电极材料,且所述惰性电极材料为W、TiW、Pt、Au、Ru、Al、TiN、Ta、Ta₂N₅、IrO₂、ITO、IZO的一种或多种,且所述另外一层惰性金属电极6厚度为10到200nm。

[0096] 优选地,在本实例中,所述另外一层惰性金属电极6为W电极,且厚度为100nm。

[0097] 进行上述工艺后,对得到的样片进行测试得到图2和图3所示的电学特性曲线,该选通管样片结构如图1(e)所示,在衬底1上制备第一层惰性金属电极2,采用溅射法制备所

述第一层惰性金属电极2,第一金属电极层2为W电极,且厚度为100nm;采用SiO₂作为绝缘层3,且厚度为100nm;选通层为Ge₂₀Te₆₅C₁₅薄膜,厚度为120nm;另外一层惰性金属电极6为W电极,且厚度为100nm。

[0098] 从图2中可以看出,本发明所述选通管的阈值电压为0.6V,是比较优异的。在阈值电压之前,随着对所述选通管器件施加电压的增加,器件的电流依然非常小,器件处在高阻态;只有当电压达到阈值电压时,器件的电流会突然升高,也就是转变为低阻态。当电压低于一定电压后,器件会立刻恢复到高阻态,也就是选通管关闭。

[0099] 从图3可以看出:施加4V脉冲时,由于电压大于阈值电压,选通管处在开态。能够达到非常高的开态电流(11.41mA);当撤去4V电压后,选通管关闭,此时再施加0.5V电压脉冲,由于电压不到开电压,器件处在关态,电流非常小。

[0100] 上述的转变过程是非常迅速的,只需要0.1~10ns。这是因为开关过程中材料内部不会发生任何结构上的改变(例如相变、金属绝缘体转换等变化),所以开关速度远远快于相变存储单元、基于导电丝的阈值开关器件、金属绝缘体转变器件等类型器件。同时,调节组份比例可以调节选通管的开关速度。

[0101] 实施例5

[0102] 一种选通管材料,其组成为Ge₂₀Te₇₀Sb₁₀,按照如实施例4所述的制备方法制作一个采用该选通管材料制作选通层、如图1(e)所示的选通单元,其第一金属电极2为Pt,厚度为100nm。采用SiO₂作为绝缘层3,且厚度为100nm;选通层为Ge₂₀Te₇₀Sb₁₀薄膜,厚度为100nm;另外一层惰性金属电极6为TiN电极,且厚度为100nm。对该选通单元进行测试得到图4所示的电学特性曲线。从图4可以看出本实施例所述选通管的阈值电压为0.55V,是比较优异的。在阈值电压之前,随着对所述选通管器件施加电压的增加,器件的电流依然非常小,器件处在高阻态;只有当电压达到阈值电压时,器件的电流会突然升高,也就是转变为低阻态。当电压低于一定电压后,器件会立刻恢复到高阻态,也就是选通管关闭。

[0103] 本领域的技术人员容易理解,以上所述仅为本发明的较佳实施例而已,并不用以限制本发明,凡在本发明的精神和原则之内所作的任何修改、等同替换和改进等,均应包含在本发明的保护范围之内。



图1 (a)

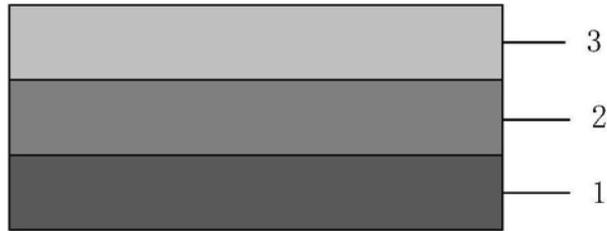


图1 (b)

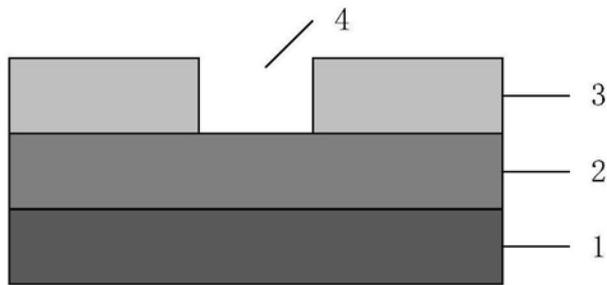


图1 (c)

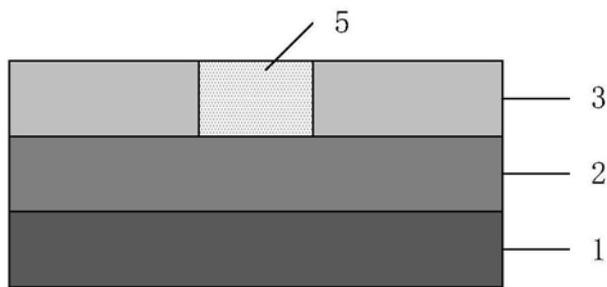


图1 (d)

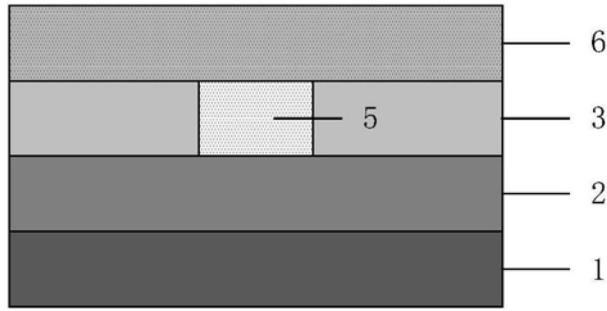


图1(e)

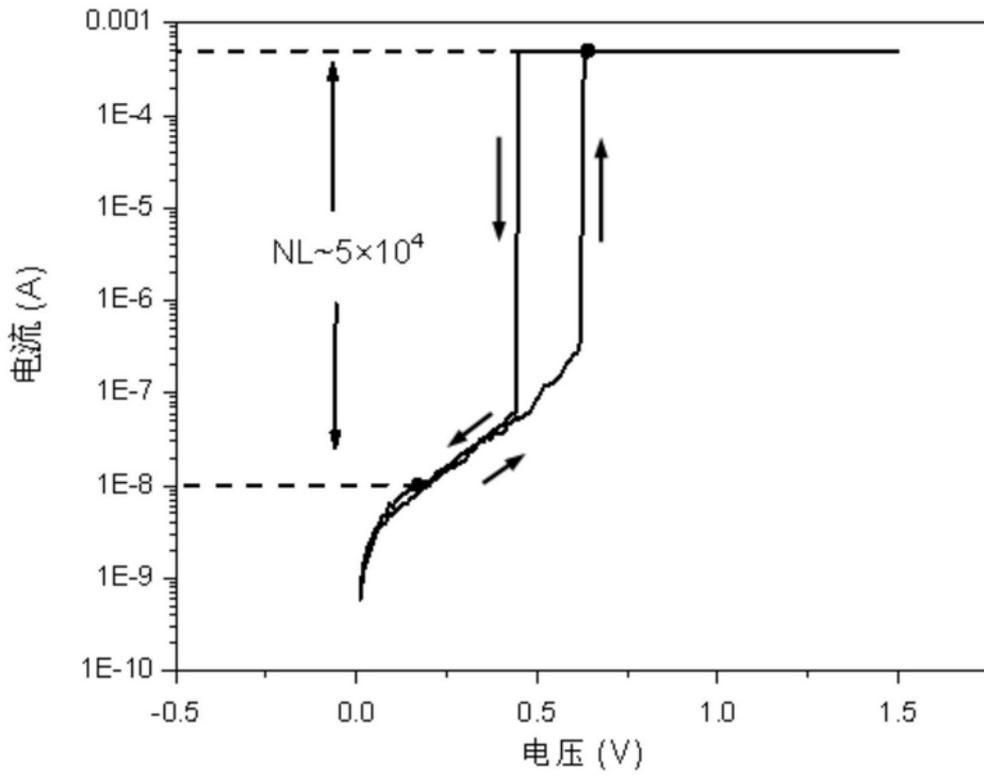


图2

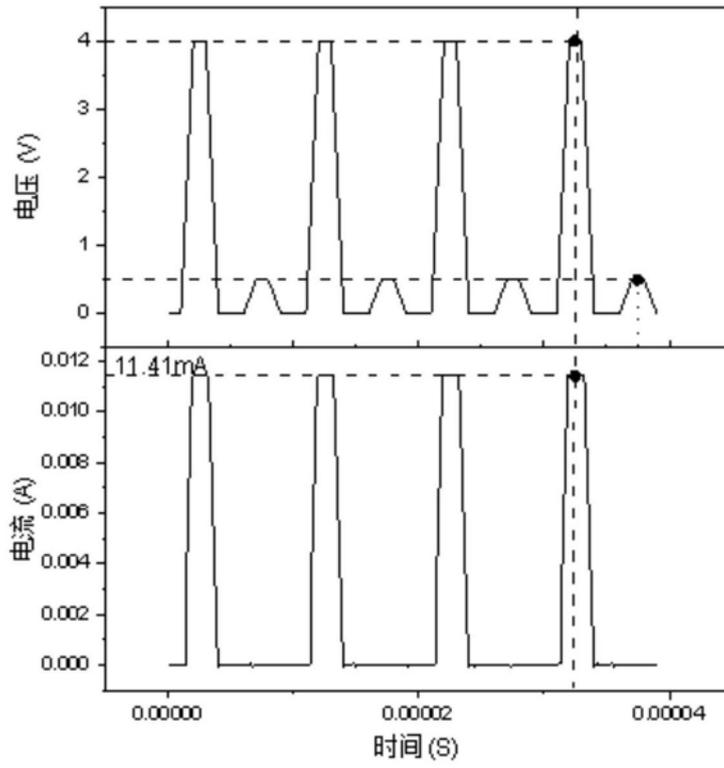


图3

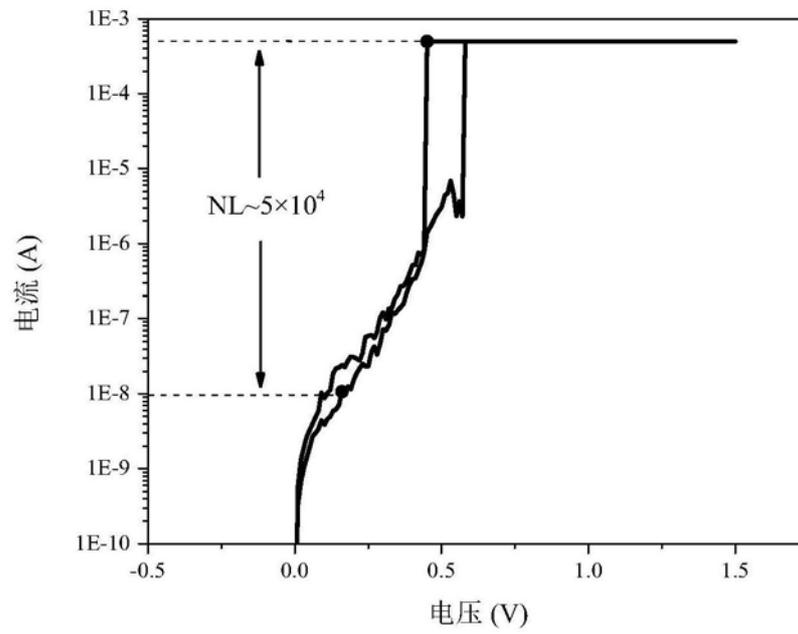


图4