

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4971586号
(P4971586)

(45) 発行日 平成24年7月11日(2012.7.11)

(24) 登録日 平成24年4月13日(2012.4.13)

(51) Int.Cl.		F I
HO 1 L 27/146 (2006.01)		HO 1 L 27/14 A
HO 4 N 5/374 (2011.01)		HO 4 N 5/335 7 4 O
HO 4 N 9/07 (2006.01)		HO 4 N 9/07 A
HO 4 N 101/00 (2006.01)		HO 4 N 101:00

請求項の数 4 (全 19 頁)

(21) 出願番号	特願2004-254358 (P2004-254358)	(73) 特許権者	000001007
(22) 出願日	平成16年9月1日(2004.9.1)		キヤノン株式会社
(65) 公開番号	特開2006-73733 (P2006-73733A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成18年3月16日(2006.3.16)	(74) 代理人	100076428
審査請求日	平成19年9月3日(2007.9.3)		弁理士 大塚 康德
		(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(74) 代理人	100130409
			弁理士 下山 治
		(74) 代理人	100134175
			弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 固体撮像装置

(57) 【特許請求の範囲】

【請求項1】

複数の単位セルが行列状に配置された固体撮像装置であって、

各単位セルは、複数の光電変換領域と、前記複数の光電変換領域に各々対応して設けられた複数の転送トランジスタと、前記複数の転送トランジスタのうち選択されたトランジスタによって転送されてくる電荷を保持する浮遊拡散層と、前記複数の転送トランジスタに対して共通に設けられていて前記浮遊拡散層に転送された電荷に応じた信号を出力する増幅トランジスタと、前記浮遊拡散層の電位をリセットするリセットトランジスタとを含み、

各単位セルにおいて、前記光電変換領域とそれに対応して設けられた前記転送トランジスタとで構成される各々の組が互いに並進対称であり、

各浮遊拡散層は、所定方向に沿って並んだ前記光電変換領域の各間に配置され、

各増幅トランジスタは、前記所定方向に沿って並んだ前記光電変換領域からなる第1集合と、前記所定方向に沿って並んだ前記光電変換領域からなり、前記所定方向と交差する方向に沿って前記第1集合に隣接する第2集合との間に配置され、

各リセットトランジスタは、前記第2集合と、前記所定方向に沿って並んだ前記光電変換領域からなり、前記所定方向と交差する方向に沿って前記第2集合に隣接する第3集合との間に配置されている、

ことを特徴とする固体撮像装置。

【請求項2】

10

20

同一の単位セルを構成する前記複数の光電変換領域が前記第 1 集合および前記第 2 集合のいずれかに属し、

前記第 1 集合および前記第 2 集合のいずれかに属する前記複数の光電変換領域が属する単位セルに対して当該単位セルから見て前記所定方向に直交する方向に配置された単位セルに属する前記複数の光電変換領域の一部が前記第 3 集合に属する、

ことを特徴とする請求項 1 に記載の固体撮像装置。

【請求項 3】

前記所定方向は、前記単位セルを構成する前記複数の光電変換領域が並んだ方向と直交する方向である、

ことを特徴とする請求項 1 又は 2 に記載の固体撮像装置。

10

【請求項 4】

前記第 2 集合と前記第 3 集合との間にウエルコンタクトが配置されている、

ことを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載の固体撮像装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は固体撮像装置及び固体撮像システムに係わり、特に複数の光電変換領域と、複数の光電変換領域に各々対応して設けられた複数の転送スイッチ手段と、複数の光電変換領域から読み出された信号を増幅して出力する共通の増幅手段と、を有する単位セルを、複数配列してなる固体撮像装置に関するものである。

20

【背景技術】

【0002】

近年CMOSプロセスを利用したCMOSセンサと呼ばれる固体撮像装置が注目されている。CMOSセンサは、周辺回路混載の容易性、低電圧駆動等の理由から、とくに携帯情報機器分野への応用が進んでいる。

【0003】

高S/N比のCMOSセンサの画素構成として、例えば、特許文献 1 に開示されているように、フォトダイオードと画素アンプの入力との間に転送スイッチを設けた画素構成が知られている。しかし、この画素構成の欠点として、トランジスタ数が多いため、画素を縮小すると、トランジスタに必要な面積が制約となり、フォトダイオードに十分な面積を残すことが困難なことが挙げられる。この弱点を克服するため、近年例えば特許文献 2 に開示されているように隣接する複数の画素でトランジスタを共有する形態が提案されている。図 1 2 (同公報の図 8 と同一) に、この従来技術の固体撮像装置を示す。同図において、3 は転送スイッチとしてはたらく転送用 MOS トランジスタ、4 はリセット電位を供給するリセット用 MOS トランジスタ、5 はソースフォロワアンプ MOS トランジスタ、6 は選択的にソースフォロワアンプ MOS トランジスタ 5 から信号を出力させるための水平選択用 MOS トランジスタ、7 はソースフォロワの負荷 MOS トランジスタ、8 は暗出力信号を転送するための暗出力転送用 MOS トランジスタ、9 は明出力信号を転送するための明出力転送用 MOS トランジスタ、10 は暗出力信号を蓄積するための暗出力蓄積容量 CTN、11 は明出力信号を蓄積するための明出力蓄積容量 CTS、12 は暗出力信号及び明出力信号を水平出力線に転送するための水平転送用 MOS トランジスタ、13 は水平出力線をリセットするための水平出力線リセット用 MOS トランジスタ、14 は差動出力アンプ、15 は水平走査回路、16 は垂直走査回路、24 は埋め込み p⁺n p フォトダイオードである。ここで、暗出力信号とは、ソースフォロワアンプ MOS トランジスタ 5 のゲート領域をリセットすることにより生じる信号であり、明出力信号とは、フォトダイオード 24 で光電変換された信号と暗出力信号とが加わった信号である。そして、差動出力アンプからは、ソースフォロワアンプ MOS トランジスタ 5 のばらつきのない信号が得られる。

30

40

【0004】

同図から解る様に垂直方向の 2 つのフォトダイオード 24 に対して 1 つのソースフォロワアンプ 5 が転送用 MOS トランジスタ 3 を介して接続される。従って、従来、2 画素で

50

8個のMOSトランジスタを必要としていたのに対し、5個で済む様になるため、微細化に対して有利となる。トランジスタの共有化をすることにより、1画素あたりのトランジスタ数が減り、十分なフォトダイオード面積の確保が可能となる。

【0005】

また、共有トランジスタ構成の画素レイアウトの例として、特許文献3に開示された構成がある。

【特許文献1】特開平11-122532号公報

【特許文献2】特開平09-046596号公報

【特許文献3】特開2000-232216号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明者は、上述した特許文献2に開示される共有トランジスタ構成のCMOSセンサにおいては、特許文献1に開示されるトランジスタを共有しない構成のCMOSセンサに比べて、画素の感度ずれが発生しやすいことを見出した。

【0007】

本発明の目的は、共有トランジスタ構成による微細化を実現しつつ、感度ずれを防止することである。

【課題を解決するための手段】

【0008】

本発明者は、共有トランジスタ構成のCMOSセンサは共有しない構成のCMOSセンサに比べて、画素の感度ずれが発生しやすく、その原因はフォトダイオードと共有化しているトランジスタ、特にフォトダイオードと転送用MOSトランジスタの並進対称性にあることを見出した。

【0009】

すなわち、共有トランジスタ構成のCMOSセンサでは、共有化しているトランジスタの配置の並進対称は考慮されていなかった。共有トランジスタ構成の画素レイアウトの例が開示された特許文献3では、複数の画素で共有している行選択スイッチ、およびリセットスイッチが、共有化して単一であるが故に、共有している各画素からみた相対位置は対称とならない。すなわち、並進対称でない。さらに、同公報では、転送スイッチについても並進対称性がない。

【0010】

本発明者は、単位セル内のレイアウト（特にフォトダイオードと転送用MOSトランジスタ）の並進対称性が崩れると、画素間の特性ずれ、特に、フォトダイオードからの電荷転送特性のずれが発生しやすく、活性領域とゲートとのアライメントずれがあると、ゲートからのフリンジ電界に差が生じ、感度ずれが発生することがあることを見出した。並進対称性が保たれていれば活性領域とゲートとのアライメントずれがあっても画素間で同じようにずれが生ずるので感度ずれが生じにくい。

【0011】

本発明は、複数の単位セルが行列状に配置された固体撮像装置に関するものであり、各単位セルは、複数の光電変換領域と、前記複数の光電変換領域に各々対応して設けられた複数の転送トランジスタと、前記複数の転送トランジスタのうち選択されたトランジスタによって転送されてくる電荷を保持する浮遊拡散層と、前記複数の転送トランジスタに対して共通に設けられていて前記浮遊拡散層に転送された電荷に応じた信号を出力する増幅トランジスタと、前記浮遊拡散層の電位をリセットするリセットトランジスタとを含み、各単位セルにおいて、前記光電変換領域とそれに対応して設けられた前記転送トランジスタとで構成される各々の組が互いに並進対称であり、各浮遊拡散層は、所定方向に沿って並んだ前記光電変換領域の各間に配置され、各増幅トランジスタは、前記所定方向に沿って並んだ前記光電変換領域からなる第1集合と、前記所定方向に沿って並んだ前記光電変換領域からなり、前記所定方向と交差する方向に沿って前記第1集合に隣接する第2集合

10

20

30

40

50

との間に配置され、各リセットトランジスタは、前記第2集合と、前記所定方向に沿って並んだ前記光電変換領域からなり、前記所定方向と交差する方向に沿って前記第2集合に隣接する第3集合との間に配置されている、ことを特徴とする。

【0012】

ここで、並進対称とは、一組の光電変換領域と転送スイッチとが同一方向に一定間隔（画素ピッチ；光電変換領域のピッチ）で並行移動したときに、当該一組の光電変換領域、転送スイッチと、他の組の光電変換領域、転送スイッチとが重なることをいう。

【発明の効果】

【0013】

本発明によれば、単位セル内における感度ずれの発生を防止することができる。そのことにより、感度ずれに起因する固定パターンノイズの無い良好な画像を得ることができる。

10

【発明を実施するための最良の形態】

【0014】

本発明の実施形態について以下に詳細に説明する。

[実施形態1]

本発明の第1実施形態の固体撮像装置について説明する。図1は、第1実施形態の固体撮像装置の単位セルの平面図である。図2は、本実施形態の固体撮像装置の等価回路図であり、図1で示したレイアウトの画素を2次元状に配列している。

【0015】

20

図2において、単位セルは、光電変換素子であるフォトダイオード101a、101bと、フォトダイオード101a、101bで発生した信号を増幅する共有の増幅MOSFET104と、増幅MOSFET104の入力を所定電圧にリセットする共有のリセットスイッチとなるリセットMOSFET103、および増幅MOSFET104のソース電極と垂直出力線106との導通を制御する共有の行選択スイッチとなる行選択MOSFET105を備えている。さらに、フォトダイオード101a、101bに対応して、画素転送スイッチとなる画素転送MOSFET102a、102bがそれぞれ設けられている。ここでは、単位セルには二つのフォトダイオードが形成されているので、単位セルは2つの画素からなる。

【0016】

なお、図1においては、101a、101bはPウエル層に設けられたフォトダイオードのN型拡散層（PウエルとN型拡散層とでPN接合部を形成する）、104は増幅MOSFETのゲート電極、103はリセットMOSFETのゲート電極、105は行選択MOSFETのゲート電極、102a、102bは画素転送MOSFETのゲート電極を示す。また、130は電源（VDD）と接続されたN型不純物領域、131は接地されたP型不純物領域（ウエルコンタクト）を示す。

30

【0017】

フォトダイオード101a、101bに蓄積された電荷はそれぞれ画素転送MOSFET102a、102bを介して各浮遊拡散層132に転送される。これらの浮遊拡散層132は配線133によって、増幅MOSFET104のゲート電極と、リセットMOSFET103のソース電極に共通接続されている。図1から明らかなように、画素転送MOSFET102a、102bとフォトダイオード101a、101bの相対位置は並進対称となっている。画素転送MOSFET102a、102bはフォトダイオードのN型拡散層101a、101bの一部をソース領域、浮遊拡散層132をドレイン領域として構成され、光電変換領域と転送スイッチの組が並進対称であるとは、フォトダイオードのN型拡散層101a、画素転送MOSFET102aのゲート電極、画素転送MOSFET102aのドレイン領域となる浮遊拡散領域が、画素ピッチ分列方向に移動したときに、それぞれフォトダイオードのN型拡散層101b、画素転送MOSFET102bのゲート電極、画素転送MOSFET102bのドレイン領域となる浮遊拡散領域と重なることをいう。

40

【0018】

すなわち、画素転送MOSFET102aとフォトダイオード101aとを画素ピッチ分移動（並進）させた場合、画素転送MOSFET102a、フォトダイオード101aと、画素転送MOSFET102b、フォトダイオード101bとは重なりあうことになる。このように、並進対称となるように配置す

50

ることにより、系統的な転送特性の差は発生せず、感度ずれの問題を防止することができる。

【0019】

フォトダイオード101aは奇数行、フォトダイオード101bは偶数行に配置され、これが繰り返し配列され、エリアセンサを構成している。画素転送MOSFET102aは転送パルスPTX1、画素転送MOSFET102bは転送パルスPTX2によって駆動される。共有されるリセットMOSFET103はリセットパルスPRESによって駆動される。また、共有される行選択MOSFET105は行選択パルスPSELによって駆動される。

【0020】

固体撮像装置の動作を図3、図4の駆動パルスタイミング図を用いて説明する。読み出し動作に先だて、所定の露光時間が経過し、フォトダイオード101a、101bには光電荷が蓄積されているものとする。図3に示すように、垂直走査回路123によって選択された行について、まず画素リセットパルスPRESがハイレベルからローレベルとなり、増幅MOSFET104のゲート電極のリセットが解除される。このとき、ゲート電極に接続された浮遊拡散層の容量（以後Cfdとする）に、暗時に対応する電圧が保持される。つづいて行選択パルスPSELがハイレベルとなると、暗時出力が垂直出力線106上に現れる。このとき演算増幅器120は電圧フォロワ状態にあり、演算増幅器120の出力はほぼ基準電圧VREFに等しい。所定の時間経過後、クランプパルスPCORがハイレベルからローレベルとなり、垂直出力線106上の暗時出力がクランプされる。つづいて、パルスPTNがハイレベルとなり転送ゲート110aがオンし、演算増幅器120のオフセットを含む形で、ダーク信号が保持容量112aに記憶される。その後、転送パルスPTX1によって、画素転送MOSFET102aが一定期間ハイレベルとなり、フォトダイオード101aに蓄積された光電荷が増幅MOSFET104のゲート電極に転送される。一方、画素転送MOSFET102bは、ローレベルのままフォトダイオード101bの光電荷は保持された状態で待機している。ここで転送電荷は電子であり、転送された電荷量の絶対値をQとすると、ゲート電位はQ/Cfdだけ低下する。これに対応して、垂直出力線106上には明時出力が現れるが、ソースフォロワゲインをGsfとすると、垂直出力線電位Vvlの、暗時出力からの変化分 Vvlは次式で表される。

【0021】

【数1】

$$\Delta V_{vl} = -\frac{Q}{C_{fd}} \cdot G_{sf} \quad \dots \text{式 1}$$

【0022】

この電位変化は演算増幅器120、クランプ容量108および帰還容量121によって構成される反転増幅回路によって増幅され、出力Vctは式1と合わせて、次式であらわされる。

【0023】

【数2】

$$V_{ct} = V_{REF} + \frac{Q}{C_{fd}} \cdot G_{sf} \cdot \frac{C_0}{C_f} \quad \dots \text{式 2}$$

【0024】

ここでC0はクランプ容量、Cfは帰還容量を示している。この出力VctはパルスPTSがハイレベルとなり転送ゲート110bがオンとなっている期間中に、もう一方の保持容量112bに記憶される。しかるのち、水平シフトレジスタ119によって発生される走査パルスH1、H2、・・・によって水平転送スイッチ114b、114aが順番に選択され、蓄積容量112b、112aに保持されていた信号が水平出力線116b、116aに読み出されたあと、出力アンプ118に入力され差

10

20

30

40

50

動出力される。ここまでで、フォトダイオード101aが配置されている奇数行の一行の読み出しが完了する。

【0025】

次に奇数行とほぼ同様な読み出し動作が、偶数行のフォトダイオード101bについて、繰り返される。奇数行との差異は、図4に示すように、転送パルスPTX1のかわりに転送パルスPTX2がハイレベルとなり画素転送MOSFET102bがオンされる点である。偶数行に配置されたフォトダイオード101bの光電荷読み出しが終了した時点で、2行分の画素出力が読み出されており、この動作が画面全体にわたり繰り返し行われ、1枚の画像を出力する。並進対称を有しない、特許文献3のFig. 4に示された2画素からなる単位セルを有する固体撮像装置においては、フォトダイオード、画素転送MOSFETの並進対称性がなく、単位セルの一方のフォトダイオードから読み出される電荷量と、他方のフォトダイオードから読み出される電荷量に差が生じていたため、光出力が奇数行と偶数行において異なり、周期的なノイズとして画質を悪化していたが、本発明の実施形態の固体撮像装置では、そのような周期的ノイズが発生せず、良好な画像を得ることができる。

なお、ここでは単位セル内の並進対称について説明しているが、行方向、列方向に隣接する単位セルどうしも単位セルピッチについて並進対称であることは勿論である。

[実施形態2]

本発明の第2実施形態の固体撮像装置について説明する。図5は、第2実施形態の固体撮像装置の等価回路図であり、2次元的に画素を配列したうちのある 2×4 画素にかかわる部分を図示している。本実施形態の固体撮像装置においては、4画素が増幅MOSFET、リセットMOSFET、行選択MOSFETを共有し、単位セルを構成している。図6は、これらの画素のレイアウトを示す平面図である。図5、図6において図2、図1と同一構成部材について同一符号を付し、重複する説明を省略する。図6の画素転送MOSFETのゲート電極の形状は図1の画素転送MOSFETのゲート電極の形状と見かけ上異なっているが、これは図面の簡略化のためであり、実際は図6の画素転送MOSFETのゲート電極の形状は図1の画素転送MOSFETのゲート電極の形状と同一の形状となっている(実施形態3、4についても同様である)。

【0026】

図6において、101a~101dはPウエル層に設けられたフォトダイオードのN型拡散層(PウエルとN型拡散層とでPN接合部を形成する)、102a~102dは画素転送MOSFETのゲート電極を示す。

【0027】

リセットMOSFET103、増幅MOSFET104、行選択MOSFET105を、4つの画素で共有しており、フォトダイオード101a、101b、101c、101dはそれぞれ、 $4n-3$ 、 $4n-2$ 、 $4n-1$ 、 $4n$ 行に配置されている(ここで n は自然数とする)。画素転送MOSFET102a、102b、102c、102dは、それぞれフォトダイオード101a、101b、101c、101dに対し等価な位置に配置され、並進対称となっている。この結果、これら4画素間で感度差は生じない。また、単位セル内のトランジスタ数は7個であり、1画素あたりのトランジスタ数は1.75個となり、画素縮小に有利になっている。並進対称を有しない固体撮像装置では、4画素の共有トランジスタ構成をおこなうと、感度差による4行周期の固定パターンノイズが発生していた。本実施形態の固体撮像装置においては、そのような周期的ノイズは発生せず、良好な画像を得ることができる。

[実施形態3]

本発明の第3実施形態の固体撮像装置について説明する。第3実施形態の固体撮像装置は、等価回路としては、第2実施形態と同様である。図7は、これらの画素のレイアウトを示す平面図である。図7において図6と同一構成部材について同一符号を付し、重複する説明を省略する。リセットMOSFET103、増幅MOSFET104、行選択MOSFET105を、4つの画素で共有しており、フォトダイオード101a、101b、101c、101dはそれぞれ、 $4n-3$ 、 $4n-2$ 、 $4n-1$ 、 $4n$ 行に配置されている(ここで n は自然数)。画素転送スイッチ102a、102b、102c、102dは、それぞれフォトダイオード101a、101b、101c、101dに対し等価な位置に配置され、

10

20

30

40

50

並進対称となっている。この結果、これら4画素間で感度差は生じない。また、本実施形態の固体撮像装置に特徴的な点として、リセットMOSFET103、増幅MOSFET104、行選択MOSFET105が図8に示すように、単位素子となるMOSFETが2つ並列に接続されることで構成され、実施形態2に比べて実効的に2倍のゲート幅を有している点である。このことにより、トランジスタの最小寸法に対する制約が発生し、第2実施形態の固体撮像装置よりも画素縮小に対してやや不利となるが、MOSFETの駆動力が上がるため、より高速の画素読み出しが可能となる。第2実施形態の固体撮像装置と同様に、並進対称を有しない固体撮像装置では、感度差による4行周期の固定パターンノイズが発生していたところを、本実施形態の固体撮像装置においては、そのような周期的ノイズは発生せず、良好な画像を得ることができる。

10

【0028】

2つのリセットスイッチ103、2つの行選択スイッチ105のゲート電極はそれぞれ共通の駆動線に接続される。

[実施形態4]

本発明の第4実施形態の固体撮像装置について説明する。第4実施形態の固体撮像装置は、等価回路としては、第2、第3実施形態と同様である。図9は、これらの画素のレイアウトを示す平面図である。図9において図1と同一構成部材について同一符号を付し、重複する説明を省略する。リセットMOSFET103、増幅MOSFET104、行選択MOSFET105を、4つの画素で共有しており、フォトダイオード101a、101b、101c、101dは2×2の矩形を単位セルとするように配置されており、図10で示す緑フィルタが市松状に配されたベイア配列のカラーフィルタ構成と一致するようにしている。図10において、Gb、Grは緑(グリーン)フィルタ、Bは青(ブルー)フィルタ、Rは赤(レッド)フィルタを示す。このことにより、4画素で共通接続されている浮遊拡散層132の容量が変動した場合や、共通の増幅MOSFET104の増幅ゲインが変動した場合でも、絵素内が同じ比率でゲインが変動するため、絵素内で色比が変化しない。また、画素転送MOSFET102a、102b、102c、102dは、それぞれフォトダイオード101a、101b、101c、101dに対し等価な位置に配置され、並進対称となっている。このことにより、同じ色で同じ感度であるべきGr、Gbのフィルタに対応するフォトダイオード101b、101cにおいて感度差が生じない。このことにより、並進対称を有しない固体撮像装置では、感度差による周期的な固定パターンノイズが発生していたところを、本実施形態の固体撮像装置においては、そのような周期的ノイズは発生せず、良好な画像を得ることができる。

20

30

[実施形態5]

図11は、前述した各実施形態の固体撮像装置を用いた固体撮像システム構成図である。固体撮像システムは、レンズのプロテクトとメインスイッチを兼ねるバリア1001、被写体の光学像を固体撮像素子1004に結像させるレンズ1002、レンズ1002を通った光量を可変するための絞り1003、レンズ1002で結像された被写体を画像信号として取り込むための固体撮像素子1004(上記の各実施形態で説明した固体撮像装置に相当する)、固体撮像素子1004から出力される画像信号に各種の補正、クランプ等の処理を行う撮像信号処理回路1005、固体撮像素子1004より出力される画像信号のアナログ-デジタル変換を行うA/D変換器1006、A/D変換器1006より出力された画像データに各種の補正を行ったりデータを圧縮する信号処理部1007、固体撮像素子1004及び撮像信号処理回路1005及びA/D変換器1006及び信号処理部1007に各種タイミング信号を出力するタイミング発生部1008で構成される。なお、1005~1008の各回路は固体撮像素子1004と同一チップ上に形成しても良い。また、各種演算とスチルビデオカメラ全体を制御する全体制御・演算部1009、画像データを一時的に記憶するためのメモリ部1010、記録媒体に記録又は読み出しを行うための記録媒体制御インターフェース部1011、画像データの記録又は読み出しを行うための半導体メモリ等の着脱可能な記録媒体1012、外部コンピュータ等と通信するための外部インターフェース(I/F)部1013で固体撮像システムは構成される。

40

50

【 0 0 2 9 】

次に、図 1 1 の動作について説明する。バリア 1 0 0 1 がオープンされるとメイン電源がオンされ、次にコントロール系の電源がオンし、さらに、A / D 変換器 1 0 0 6 などの撮像系回路の電源がオンされる。それから、露光量を制御するために、全体制御・演算部 1 0 0 9 は絞り 1 0 0 3 を開放にし、固体撮像素子 1 0 0 4 から出力された信号は、撮像信号処理回路 1 0 0 5 をスルーして A / D 変換器 1 0 0 6 へ出力される。A / D 変換器 1 0 0 6 は、その信号を A / D 変換して、信号処理部 1 0 0 7 に出力する。信号処理部 1 0 0 7 は、そのデータを基に露出の演算を全体制御・演算部 1 0 0 9 で行う。

【 0 0 3 0 】

この測光を行った結果により明るさを判断し、その結果に応じて全体制御・演算部 1 0 0 9 は絞りを制御する。次に、固体撮像素子 1 0 0 4 から出力された信号をもとに、高周波成分を取り出し被写体までの距離の演算を全体制御・演算部 1 0 0 9 で行う。その後、レンズ 1 0 0 2 を駆動して合焦か否かを判断し、合焦していないと判断したときは、再びレンズ 1 0 0 2 を駆動し測距を行う。

【 0 0 3 1 】

そして、合焦が確認された後に本露光が始まる。露光が終了すると、固体撮像素子 1 0 0 4 から出力された画像信号は、撮像信号処理回路 1 0 0 5 において補正等がされ、さらに A / D 変換器 1 0 0 6 で A / D 変換され、信号処理部 1 0 0 7 を通り全体制御・演算部 1 0 0 9 によりメモリ部 1 0 1 0 に蓄積される。その後、メモリ部 1 0 1 0 に蓄積されたデータは、全体制御・演算部 1 0 0 9 の制御により記録媒体制御 I / F 部 1 0 1 1 を通り半導体メモリ等の着脱可能な記録媒体 1 0 1 2 に記録される。また外部 I / F 部 1 0 1 3 を通り直接コンピュータ等に入力して画像の加工を行ってもよい。

【 産業上の利用可能性 】

【 0 0 3 2 】

本発明は、スキャナ、ビデオカメラ、デジタルスチルカメラ等の固体撮像システムに用いられる固体撮像装置に関するものである。

【 図面の簡単な説明 】

【 0 0 3 3 】

【 図 1 】 本発明の第 1 実施形態の固体撮像装置の単位セルのレイアウトを示す平面図である。

【 図 2 】 本発明の第 1 実施形態の固体撮像装置の等価回路図である。

【 図 3 】 本発明の第 1 実施形態の固体撮像装置における駆動パルスタイミング図である。

【 図 4 】 本発明の第 1 実施形態の固体撮像装置における駆動パルスタイミング図である。

【 図 5 】 本発明の第 2 実施形態の固体撮像装置の等価回路図である。

【 図 6 】 本発明の第 2 実施形態の固体撮像装置の単位セルのレイアウトを示す平面図である。

【 図 7 】 本発明の第 3 実施形態の固体撮像装置の単位セルのレイアウトを示す平面図である。

【 図 8 】 並列接続された絶縁ゲート型トランジスタを示す図である。

【 図 9 】 本発明の第 4 実施形態の固体撮像装置の単位セルのレイアウトを示す平面図である。

【 図 1 0 】 本発明の第 4 実施形態の固体撮像装置のカラーフィルタ構成を示す平面図である。

【 図 1 1 】 本発明の第 5 実施形態の撮像システムを示す概念図である。

【 図 1 2 】 従来技術の固体撮像装置の等価回路図である。

【 符号の説明 】

【 0 0 3 4 】

- 3 転送スイッチ MOS トランジスタ
- 4 リセット MOS トランジスタ
- 5 ソースフォロワンプ

10

20

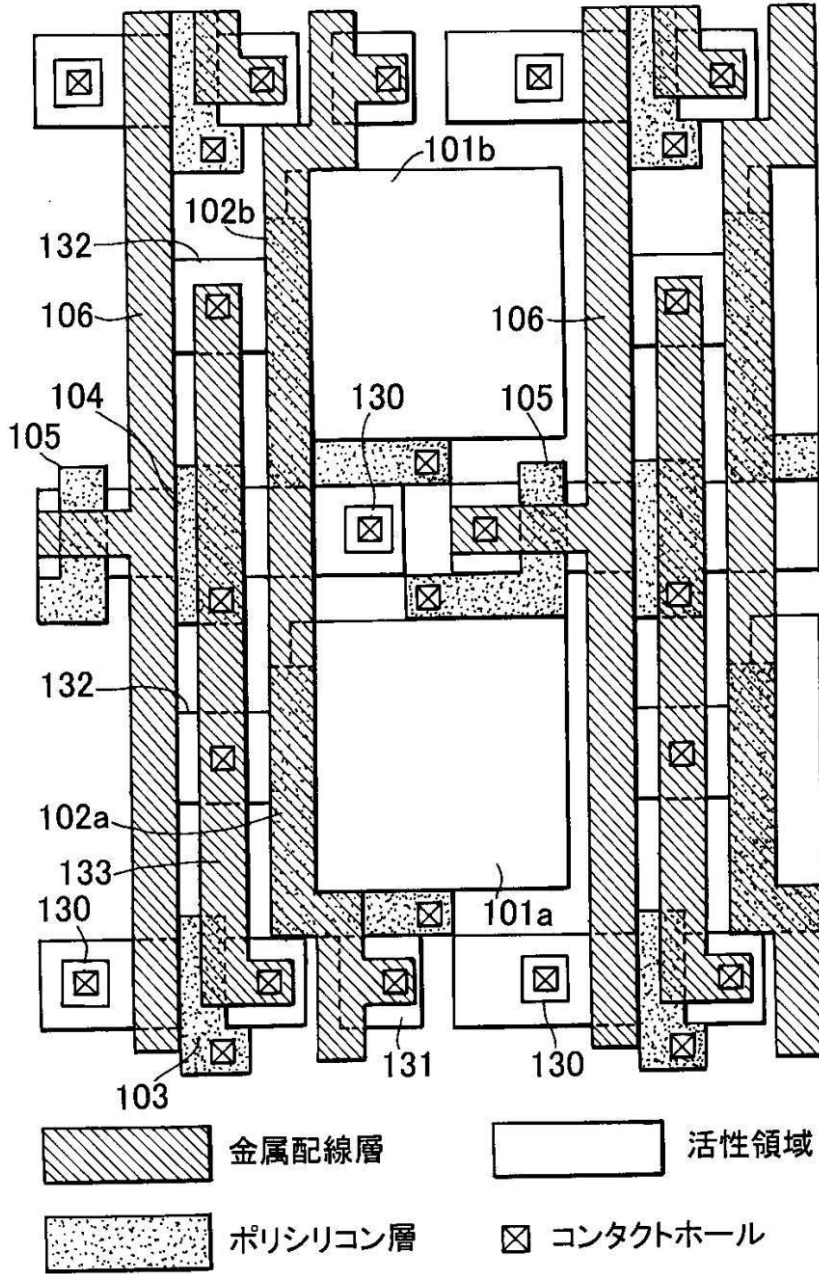
30

40

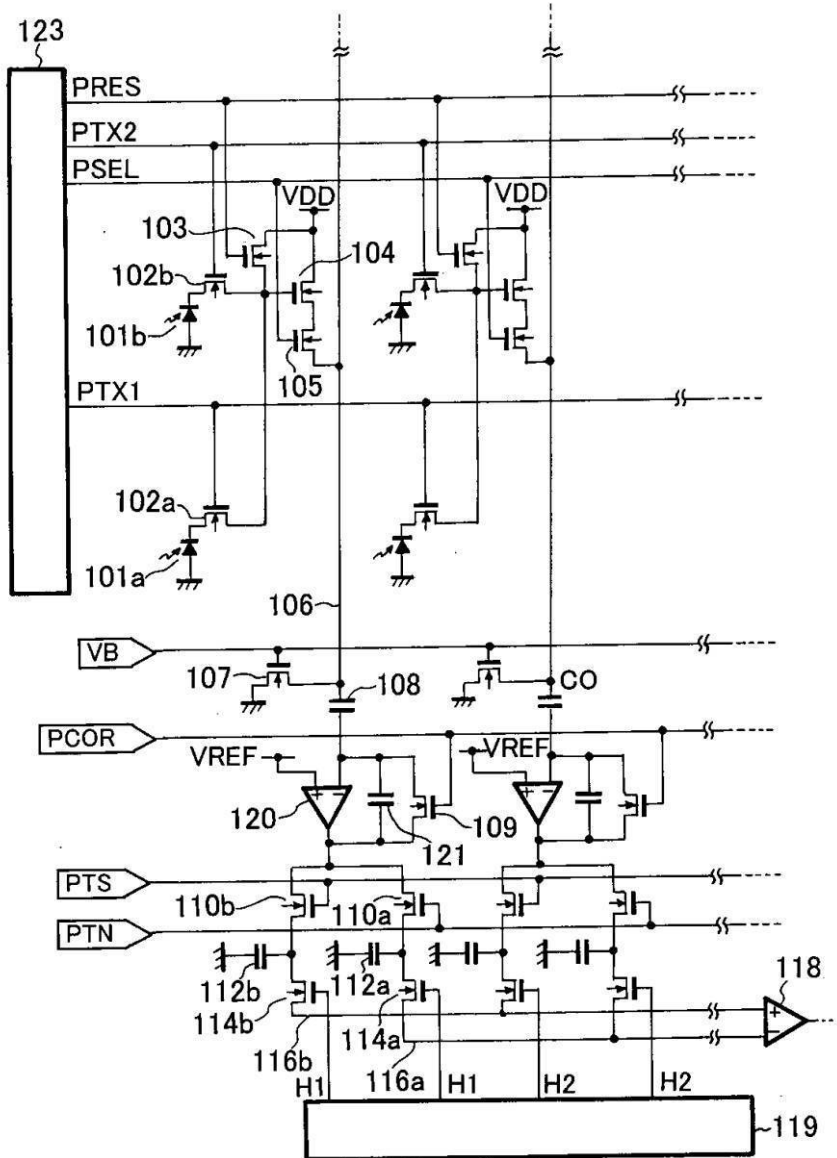
50

6	水平線選択スイッチMOSトランジスタ	
7	ソースフォロワ負荷MOSトランジスタ	
8	暗出力転送MOSトランジスタ	
9	明出力転送MOSトランジスタ	
10	暗出力蓄積容量	
11	明出力蓄積容量	
12	水平転送MOSトランジスタ	
13	水平出力線リセットMOSトランジスタ	
14	差動アンプ	
15	水平走査回路	10
16	垂直走査回路	
17	Pウェル	
24	Pnフォトダイオード	
101	フォトダイオード	
102	画素転送スイッチ	
103	リセットスイッチ	
104	ドライバMOS	
105	行選択スイッチ	
106	垂直出力線	
107	負荷MOSトランジスタ	20
108	クランプ容量	
109	クランプスイッチ	
110	転送ゲート	
112	蓄積容量	
114	水平転送スイッチ	
116	水平出力線	
118	出力アンプ	
119	水平走査回路	
120	演算増幅器	
121	帰還容量	30
123	垂直走査回路	
130	電源と接続されたN型不純物領域	
131	接地されたP型不純物領域	
132	浮遊拡散層	
133	金属配線	
1001	バリア	
1002	レンズ	
1003	絞り	
1004	固体撮像素子	
1005	撮像信号処理回路	40
1006	A/D変換器	
1007	信号処理部	
1008	タイミング発生部	
1009	全体制御・演算部	
1010	メモリ部	
1011	記録媒体制御インターフェース(I/F)部	
1012	記録媒体	
1013	外部インターフェース(I/F)部	

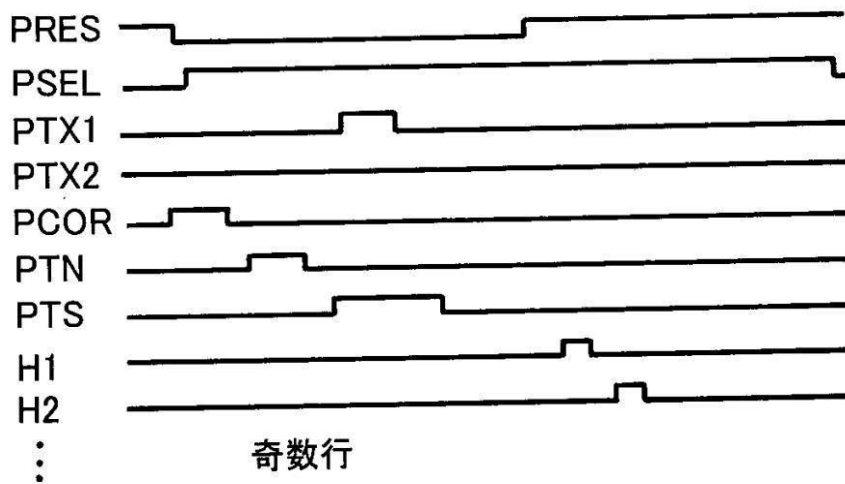
【図1】



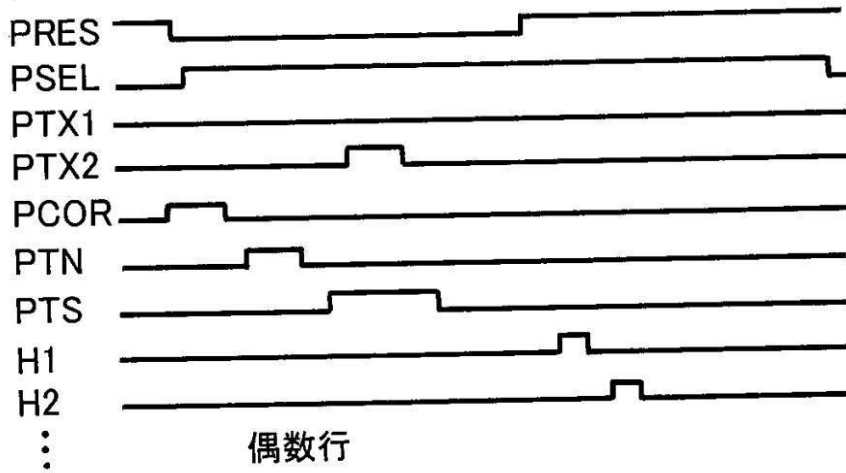
【 図 2 】



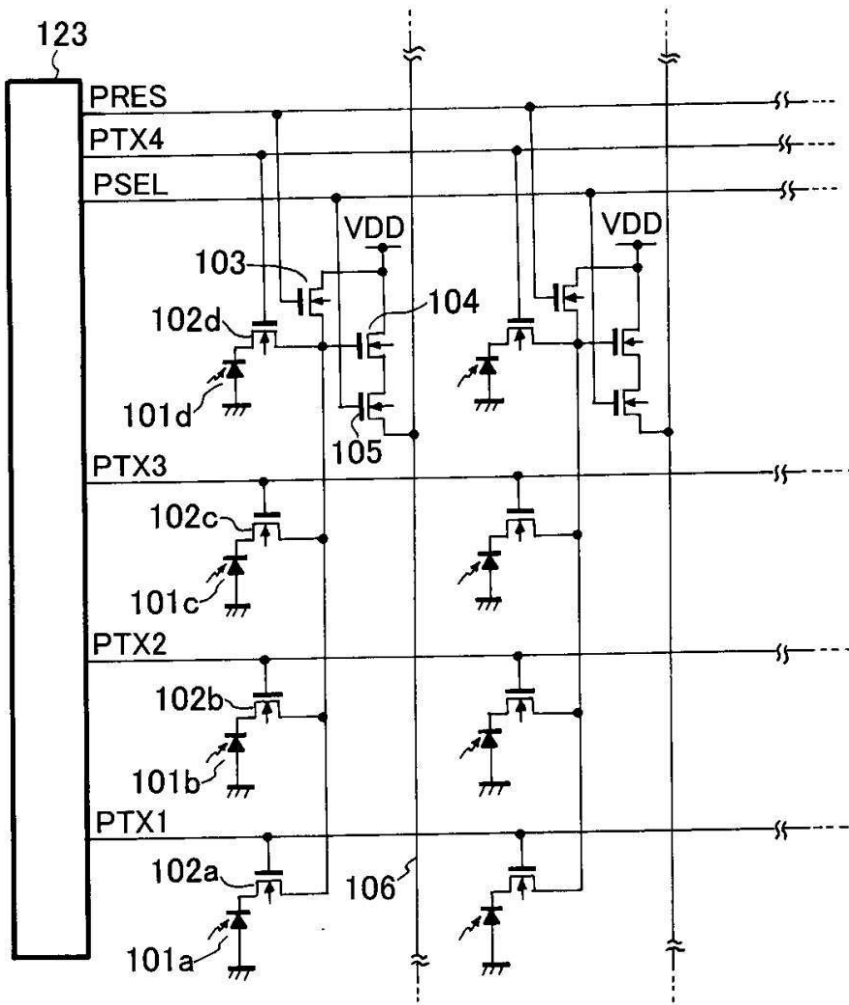
【 図 3 】



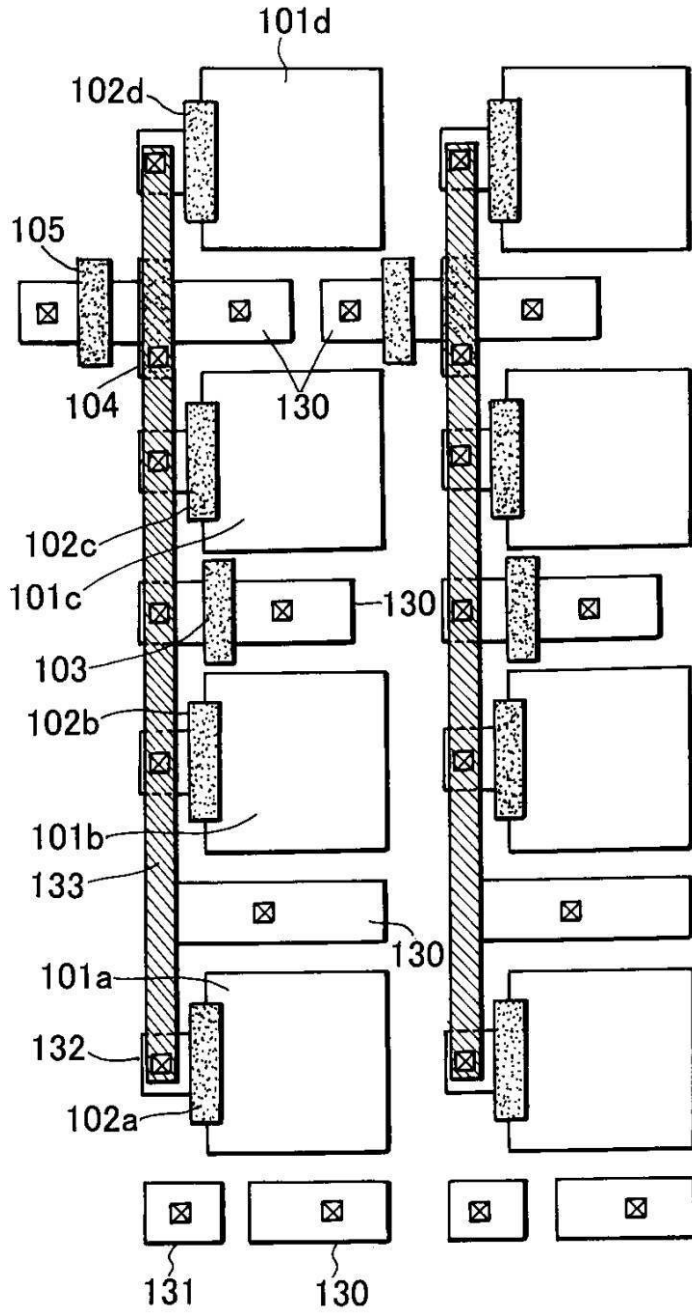
【 図 4 】



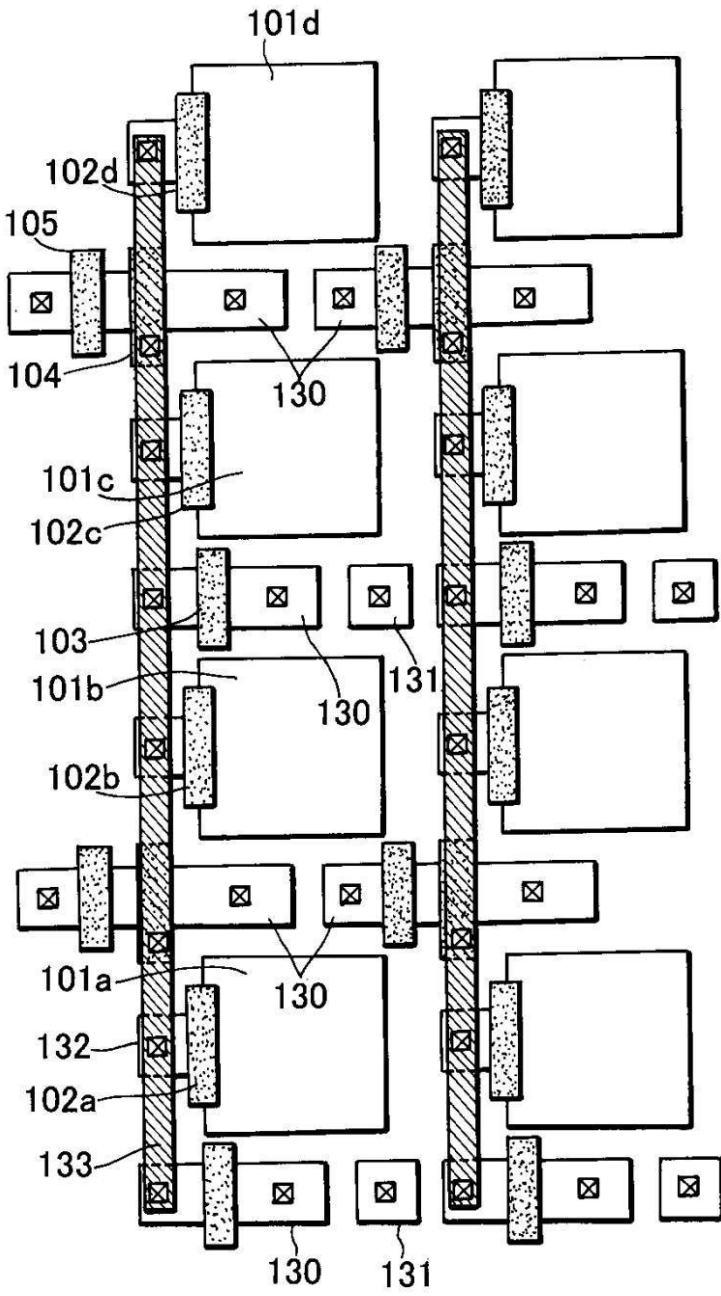
【 図 5 】



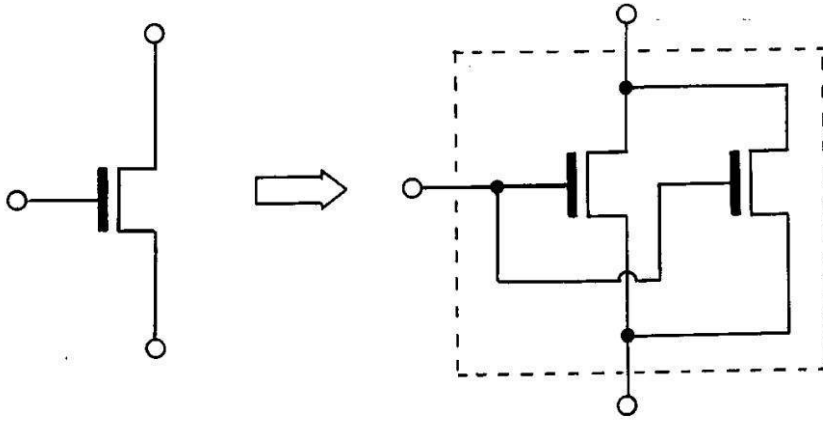
【図6】



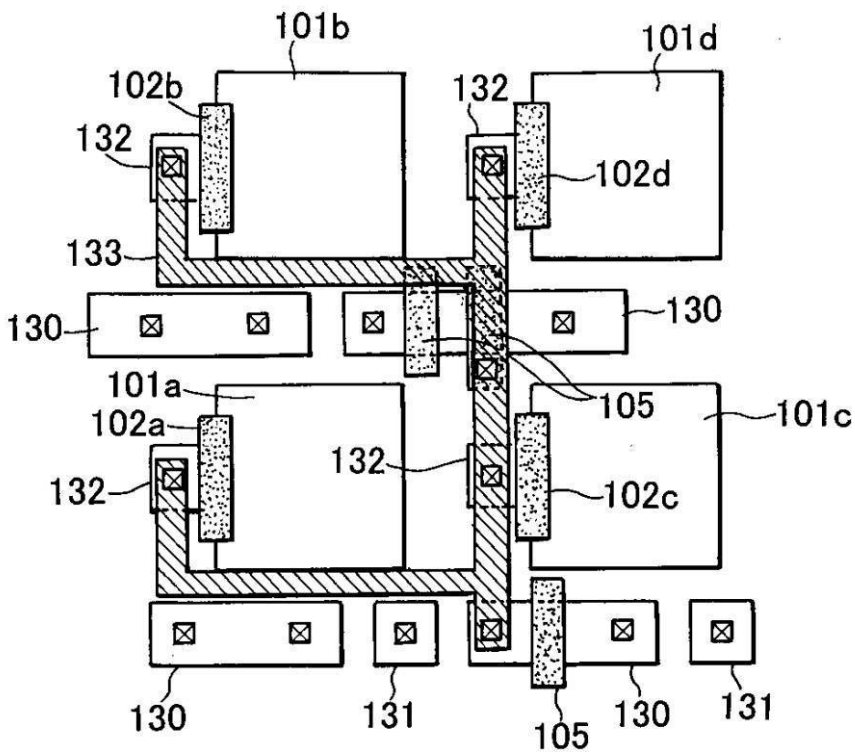
【図7】



【図8】



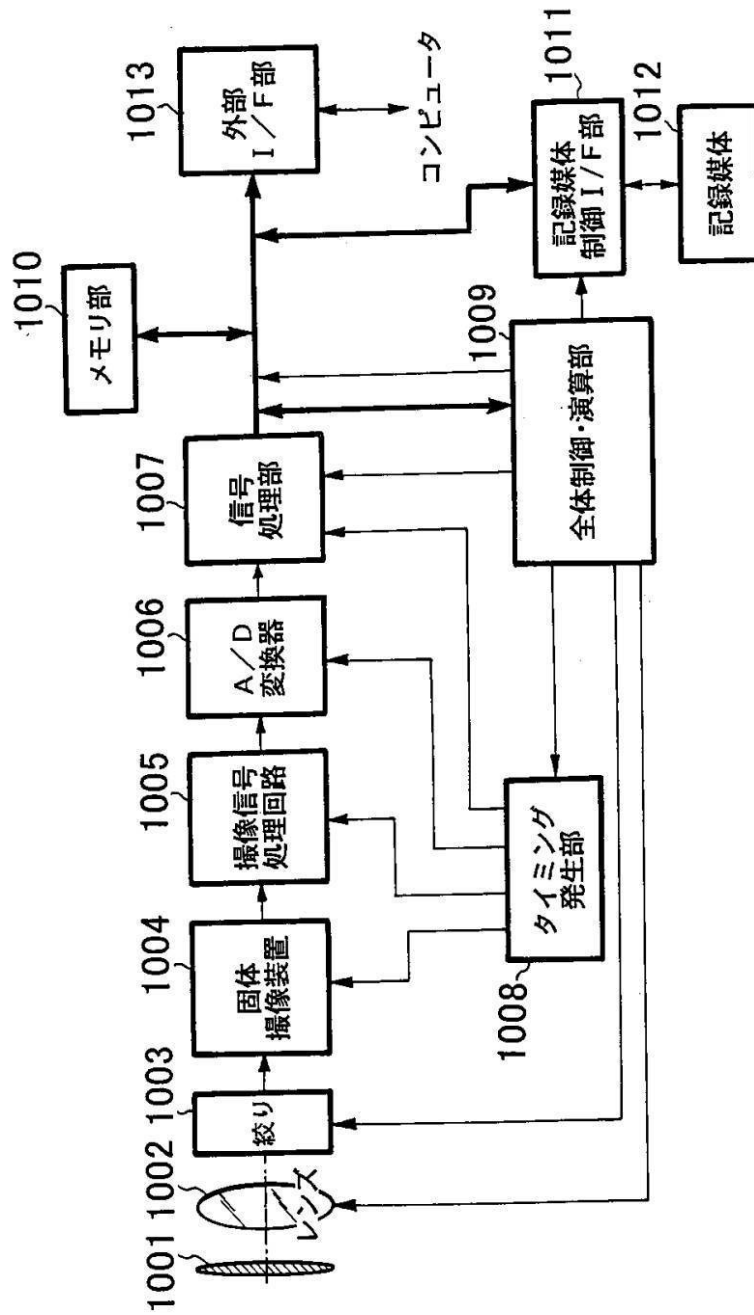
【図9】



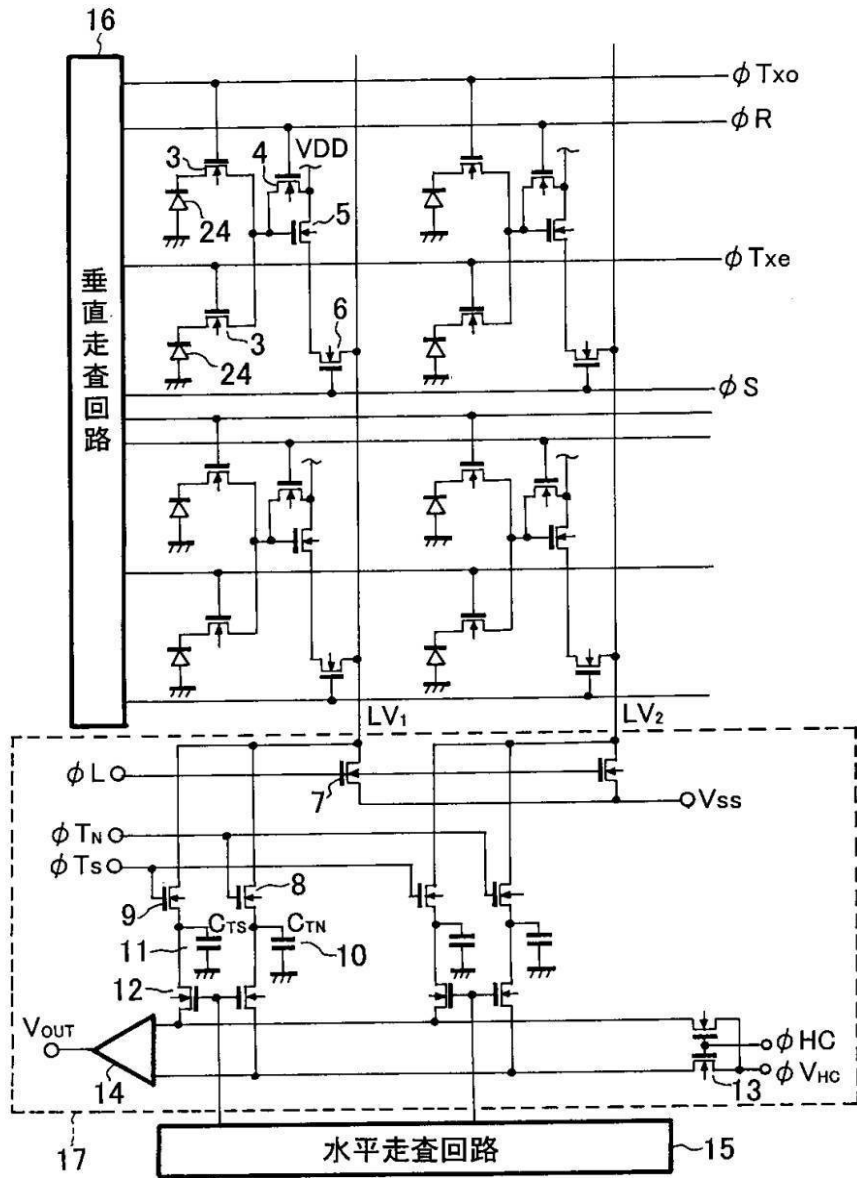
【 1 0 】

Gb	B	Gb	B
R	Gr	R	Gr
Gb	B	Gb	B
R	Gr	R	Gr

【図11】



【图 12】



フロントページの続き

- (72)発明者 樋山 拓己
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 小倉 正徳
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 酒井 誠一郎
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 青鹿 喜芳

- (56)参考文献 特開2001-298177(JP,A)
特開2004-172950(JP,A)
特開2005-268537(JP,A)
特開2004-186407(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|-------|
| H01L | 27/14 |
| H04N | 5/335 |