

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5455764号
(P5455764)

(45) 発行日 平成26年3月26日 (2014. 3. 26)

(24) 登録日 平成26年1月17日 (2014. 1. 17)

(51) Int. Cl. F I
 HO 1 L 33/50 (2010. 01) HO 1 L 33/00 4 1 O
 HO 1 L 33/52 (2010. 01) HO 1 L 33/00 4 2 O

請求項の数 5 (全 14 頁)

<p>(21) 出願番号 特願2010-99695 (P2010-99695) (22) 出願日 平成22年4月23日 (2010. 4. 23) (65) 公開番号 特開2011-233552 (P2011-233552A) (43) 公開日 平成23年11月17日 (2011. 11. 17) 審査請求日 平成24年11月20日 (2012. 11. 20)</p>	<p>(73) 特許権者 000001960 シチズンホールディングス株式会社 東京都西東京市田無町六丁目1番12号 (73) 特許権者 000131430 シチズン電子株式会社 山梨県富士吉田市上暮地1丁目2番1号 (74) 代理人 100126583 弁理士 官島 明 (72) 発明者 堀内 恵 山梨県富士吉田市上暮地1丁目2番1号 シチズン電子株式会社内 審査官 吉野 三寛</p>
--	--

最終頁に続く

(54) 【発明の名称】 半導体発光装置及びその製造方法

(57) 【特許請求の範囲】

【請求項1】

一方の面に複数のパンプを備えた半導体発光素子を回路基板上にフリップチップ実装した半導体発光装置において、

蛍光体を含有した樹脂シートが前記回路基板及び絶縁基板が剥離された前記半導体発光素子を覆い、

前記樹脂シートの周辺の切断面と前記回路基板の周辺の切断面が平面的に一致し、

前記蛍光体が前記樹脂シート内で前記半導体発光素子側に偏在している

ことを特徴とする半導体発光装置。

【請求項2】

前記半導体発光素子が占める領域を除く前記回路基板の表面と前記樹脂シートの間に充填部材を備えることを特徴とする請求項1に記載の半導体発光装置。

【請求項3】

前記充填部材が反射性部材を含有するインクであることを特徴とする請求項2に記載の半導体発光装置。

【請求項4】

絶縁基板上に形成された半導体発光素子を回路基板上にフリップチップ実装した半導体発光装置の製造方法において、

個片化すると前記回路基板となる回路基板領域を配列した集合基板を準備する準備工程と、

前記半導体発光素子を前記集合基板にフリップチップ実装する実装工程と、
 前記半導体発光素子から前記絶縁基板を剥離してから、前記半導体発光素子側に蛍光体が偏在した樹脂シートを前記集合基板に貼り付ける貼付工程と、
 前記集合基板を個片化する個片化工程と
 を備え、

前記貼付工程において前記樹脂シートを貼り付ける前に前記半導体発光素子が占める領域を除いた前記集合基板の表面に、該集合基板を平坦化するための充填部材を塗布することを特徴とする半導体発光装置の製造方法。

【請求項 5】

前記充填部材が反射性部材を含有するインクであることを特徴とする請求項 4 に記載の半導体発光装置の製造方法。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、回路基板上に半導体発光素子をフリップチップ実装し、その上部に蛍光体を含有する樹脂シートを被せた半導体発光装置及びその製造方法に関する。

【背景技術】

【0002】

実装効率や放熱特性を向上させるため、しばしば回路基板上に半導体発光素子（以後とくに断らない限り LED 素子と呼ぶ）を搭載した半導体発光装置（以後とくに断らない限り LED 装置と呼ぶ）にフリップチップ実装が用いられる。また LED 素子を実装した回路基板の上部に樹脂層を容易に形成するため、蛍光体を含有した樹脂シート（以後とくに断らないかぎり蛍光体シートと呼ぶ）を回路基板上にラミネートする方法も知られている。

20

【0003】

例えば特許文献 1 の図 4 には基板 24 上に複数の青色発光ダイオード 12 を実装した構成基板（集合基板とも言う）準備し、複数種類の波長変換シート 51～54（蛍光体シート、図中ではフィルムとして表示されている）から選んだ最適な波長変換シートで構成基板をラミネート処理する製造工程が示されている。なお段落（0016）には LED（青色発光ダイオード）12 がフリップチップ実装でもよいということが記載されている。

30

【0004】

特許文献 1 は、蛍光体堆積工程の複雑さ及び一貫性のない色温度を課題としていたので、放射角に依存する色ムラについては言及していない。しかしながら特許文献 1 の方法で製造した LED 装置は構造上色ムラが現れる。青色発光ダイオード 12 は、段落（0013）に記載されているように成長用ウェハの一部である GaN ベース（絶縁基板ともいう）を備え、この GaN ベースがふつう厚さが 200 μm 程度あるので、フリップチップ実装した場合、GaN ベースの上面（半導体層と反対側）からの発光に加え側面からも発光する。また GaN ベースの上面に配置された波長変換シート対し側面に配置された波長変換シートは、青色発光ダイオード 12 の厚みにより延びたり傾斜したりしている。この結果、上面からの発光と側面からの発光は蛍光体層を通過する距離が同一でなくなるため色相が異なってしまい放射角度に依存する色ムラが生じる。

40

【0005】

これに対し例えば特許文献 2 の図 2 には LED チップ 5 が蛍光体シート 10 で囲まれた状況が示されており、段落（0010）には、LED チップ 5 の全周に均一に蛍光体が存在し、よりムラのない白色光の形成が可能となることが記載されている。

【先行技術文献】

【特許文献】

【0006】

【特許文献 1】特開 2007 - 123915 号公報（図 4、段落（0013））、

50

段落(0016))

【特許文献2】特開2009-94262号公報 (図2、段落(0010))

【発明の概要】

【発明が解決しようとする課題】

【0007】

特許文献1は、構成基板(集合基板)上に複数の青色発光ダイオード(LED素子)を配置し波長変換シート(蛍光体シート)を被せてから個片のLED装置を得ている。この製造工程は効率的であるが、前述したように特許文献1には放射角に依存する色ムラが存在する。また特許文献2の図2に示されたLED装置は、色ムラが改善するとしても、LEDチップ5(LED素子)の外形に沿って個片化した蛍光体シート10を密着させるため製造工程が煩雑になっている。そこで本発明は、これらの課題に鑑みてなされたものであり、製造工程が簡単で且つ放射角による色ムラが低減する半導体発光装置及びその製造方法を提供することを目的とする。

10

【課題を解決するための手段】

【0008】

上記課題を解決するため本発明の半導体発光装置は、一方の面に複数の bumps を備えた半導体発光素子を回路基板上にフリップチップ実装した半導体発光装置において、

蛍光体を含有した樹脂シートが前記回路基板及び絶縁基板が剥離された前記半導体発光素子を覆い、

前記樹脂シートの周辺の切断面と前記回路基板の周辺の切断面が平面的に一致し、

20

前記蛍光体が前記樹脂シート内で前記半導体発光素子側に偏在している

ことを特徴とする。

【0013】

前記半導体発光素子が占める領域を除く前記回路基板の表面と前記樹脂シートの間^に充填部材を備えることが好ましい。

【0015】

前記充填部材が反射性部材を含有するインクであっても良い。

【0016】

上記目的を達成するために本発明の半導体発光装置の製造方法は、絶縁基板上に形成された半導体発光素子を回路基板上にフリップチップ実装した半導体発光装置の製造方法において、

30

個片化すると前記回路基板となる回路基板領域を配列した集合基板を準備する準備工程と、

前記半導体発光素子を前記集合基板にフリップチップ実装する実装工程と、

前記半導体発光素子から前記絶縁基板を剥離してから、前記半導体発光素子側に蛍光体が偏在した樹脂シートを前記集合基板に貼り付ける貼付工程と、

前記集合基板を個片化する個片化工程と

を備え、

前記貼付工程において前記樹脂シートを貼り付ける前に前記半導体発光素子が占める領域を除いた前記集合基板の表面に、該集合基板を平坦化するための充填部材を塗布する

40

ことを特徴とする。

【0020】

前記充填部材が反射性部材を含有するインクであっても良い。

【発明の効果】

【0021】

本発明の半導体発光装置は、剥離した絶縁基板に比べ半導体発光素子の半導体層が数 μ m程度の厚さしかないため、半導体発光素子の側面からほとんど光が出射しない。この結果、たとえば半導体発光素子からの出射光が回路基板の垂直方向に集中していることが原因となって生ずる色ズレが残るとはいつても、半導体発光素子の側面から出射する光が上面

50

(他方の面)から出射する光に対して蛍光体層を通過する際に持たざるを得ない光路差に基づく色ズレはなくなる。また本発明の半導体発光装置は、LED素子の周囲に厚さが均一な蛍光体層を形成する方法に比べ、LED素子上面に蛍光体シートを貼りつけるだけである。以上のように本発明の半導体発光装置は、製造工程が簡単なうえ放射角による色ムラが低減する。

【0022】

本発明の製造方法によれば、集合基板上にフリップチップ実装した半導体発光素子から絶縁基板を剥離するので、この半導体発光素子を実装した集合基板は概ね平面となる。この結果、簡単に蛍光体シートを集合基板に貼り付けることが可能になる。また、この集合基板を個片化して得られる半導体発光装置は、前述の理由により色ムラが低減する。以上

10

【図面の簡単な説明】

【0023】

【図1】本発明の第1実施形態におけるLED装置の斜視図。

【図2】図1のLED装置の斜視図。

【図3】図2のLED素子をバンプ面から見た平面図。

【図4】図2のLED素子の断面図。

【図5】図1のLED装置の断面図。

【図6】図5のCで囲んだ領域の拡大図。

20

【図7】図1のLED装置を製造するための説明図。

【図8】図7で用いた集合基板の平面図。

【図9】本発明の第2実施形態におけるLED装置の断面図。

【図10】本発明の第3実施形態におけるLED装置の断面図。

【図11】図10のLED装置を製造するための説明図。

【図12】本発明の第4実施形態におけるLED装置の断面図。

【図13】図12のLED装置を製造するための説明図。

【図14】本発明の第5実施形態におけるLED装置の断面図。

【図15】図14のLED装置を製造するための説明図。

【発明を実施するための形態】

30

【0024】

以下、添付図1～15を参照しながら本発明の好適な実施形態について詳細に説明する。なお図面の説明において、同一または相当要素には同一の符号を付し、重複する説明は省略する。また説明のため部材の縮尺は適宜変更している。

(第1実施形態)

【0025】

添付図1～8を参照して本発明の第1実施形態を詳細に説明する。先ず図1～6によりLED装置(半導体発光装置)、及びLED素子(半導体発光素子)と回路基板について説明する。

【0026】

40

図1により本実施形態のLED装置の外観を説明する。図1はこのLED装置10の斜視図である。LED装置10は回路基板12の上に蛍光体を含有した蛍光体シート11(樹脂シート)が貼り付いている。

【0027】

図2により図1のLED装置10に実装されたLED素子13の実装状況を概説する。図2は図1のLED装置10から蛍光体シート11を剥がしとった状態のLED装置20の斜視図である。回路基板12の板材16上には-電極14と+電極15が形成されている。さらにその上にはLED素子13がフリップチップ実装されている。このLED素子13のn側バンプ(図示せず)とp側バンプ(図示せず)はそれぞれ-電極14と+電極15に接続している。なおLED素子13は厚みを無視し回路基板12に貼り付くように

50

して描いた。

【 0 0 2 8 】

図 3 により L E D 素子 1 3 の電極面を説明する。図 3 は L E D 素子 1 3 を電極面側から眺めた平面図である。n 型半導体層 2 1 は、上層にある p 型半導体層 2 2 から一部分が露出している。n 側バンプ 2 3 は n 型半導体層 2 1 に接続し、p 側バンプ 2 4 は p 型半導体層 2 2 に接続している。なお n 側バンプ 2 3 は p 側バンプ 2 4 より平面積が小さく、n 側バンプ 2 3 および p 側バンプ 2 4 は電解メッキ法で形成した金バンプである。また、成長用ウェハーの一部であったサファイア基板（絶縁基板、図示せず）は n 側半導体層 2 1 からレーザー剥離法により除去されている。

【 0 0 2 9 】

図 4 により L E D 素子 1 3 の断面を説明する。図 4 は図 3 の B B 線に沿った L E D 素子 1 3 の断面図である。なお n 側バンプ 2 3 と p 側バンプ 2 4 が同時に図示できるように図 3 では B B 線を曲げている。図 4 に示すように n 型半導体層 2 1 の下面には p 型半導体層 2 2 と n 側バンプ 2 3 があり、p 型半導体層 2 2 には p 側バンプ 2 4 が付着している。発光層（図示せず）は、n 型半導体層 2 1 と p 型半導体層 2 2 の境界部にあり、平面的には概ね p 型半導体層 2 2 に等しい。

【 0 0 3 0 】

図 5 により L E D 装置 1 0 の積層構造を説明する。図 5 は、図 2 の A - A 線に沿うようにして描いた図 1 の L E D 装置 1 0 の断面図である。なお L E D 素子 1 3 の n 及び p 側バンプ 2 3 , 2 4 と回路基板 1 2 のスルーホール 1 4 a , 1 5 a を同時に図示するため図 2

【 0 0 3 1 】

回路基板 1 2 と L E D 素子 1 3 は蛍光体 2 5 を含有した蛍光体シート 1 1 によって覆われている。L E D 素子 1 3 の上面は直接蛍光体シート 1 1 と接し、蛍光体シート 1 1 中の蛍光体 2 5 は下部に偏在している。板材 1 6 の上面には - 電極 1 4 及び + 電極 1 5、並びに下面にはマザー基板（図示せず）の電極と接続するための出力電極 1 4 b 及び出力電極 1 5 b が形成されている。- 電極 1 4 と出力電極 1 4 b、並びに + 電極 1 5 と出力電極 1 5 b はそれぞれスルーホール 1 4 a , 1 5 a で接続している。

【 0 0 3 2 】

蛍光体シート 1 1 は厚さが 5 0 ~ 2 0 0 μm でシリコンからなる樹脂シートであり、蛍光体 2 5 は蛍光体シート 1 1 の下部に堆積している。さらに蛍光シートの下面には接着材（図示せず）が塗布され、この接着材でラミネート時に蛍光体シート 1 1 と回路基板 1 2 及び L E D 素子 1 3 とを接着する。板材 1 6 は厚さが 3 0 0 μm で B T レジン（三菱瓦斯化学の商標名であり、ビスマレイミドトリアジン樹脂等からなる熱硬化性樹脂）からなる。- 及び + 電極 1 4 , 1 5 と出力電極 1 4 b , 1 5 b はニッケルと金を積層した銅箔である。スルーホール 1 4 a , 1 5 a は直径が 2 0 0 μm で銅ペーストが充填されている。

【 0 0 3 3 】

図 6 により回路基板 1 2 から蛍光体シート 1 1 に至る積層構造を詳細に説明する。図 6 は図 5 の C で囲んだ領域の拡大図である。回路基板 1 2 の板材 1 6 上には、+ 電極 1 5、金錫共晶層 2 4 c、金バンプ部 2 4 b、U B M（アンダーバンプメタル）層 2 4 a、金属層 2 2 b、p 型 G a N 層 2 2 a、発光層 2 1 a、n 型半導体層 2 1、蛍光体シート 1 1 が積層している。p 側バンプ 2 4 は、金錫共晶層 2 4 c、金バンプ部 2 4 b、U B M 層 2 4 a の積層物であり、p 型半導体層 2 2 は金属層 2 2 b と p 型 G a N 層 2 2 a の積層物であり、半導体層 2 6 は p 型半導体層 2 2 と発光層 2 1 a、n 型半導体層 2 1 を含んでいる。

【 0 0 3 4 】

+ 電極 1 5 は、厚さが 1 0 ~ 2 0 μm の銅箔と、厚さが 2 μm 程度の N i 層と厚さが 0 . 3 μm 程度の A u 層が積層した構造になっている。金錫共晶層 2 4 c は厚さが 2 ~ 3 μm で p 側バンプ 2 4 と + 電極 1 5 を接合する。共晶接合は融点を 3 0 0 ~ 4 2 0 に設定できるため、2 5 0 前後のリフロー温度で L E D 装置 1 0 をマザー基板に実装するとき、共晶接合部が固体のまま維持されるので有利な接合法である。金バンプ部 2 4 b は

10

20

30

40

50

厚さが10～20 μmである。UBM層24aは、金バンプ部24bを電解メッキ法で形成するときの共通電極が金バンプ部24bを分離する際に残ったものであり、厚さが0.3 μmで、TiWとAuの2層構造になっている。

【0035】

金属層22bは、電流分布の改善やオーミックコンタクト、反射機能、原子拡散防止など様々な目的を達成するためITO層、Ag層、金属など様々な金属薄膜が積層したものである。金属層22bとp型GaN層22aからなるp型半導体層22は厚さが約1 μmである。GaN障壁層とInGaN井戸層からなる発光層21aは厚さが60 nmであり、n型GaNからなるn型半導体層21は厚さが約4 μmである。この結果、半導体層26は厚さが約5 μmとなる。

10

【0036】

以上、本実施形態におけるLED装置10について説明してきた。引き続き図7と図8により本実施形態の製造方法に係わる事項を説明する。

【0037】

図7により本実施形態の製造方法を説明する。図7は本実施形態の製造方法の説明図である。(a)～(g)では集合基板71(ないし回路基板12)の断面が含まれるようにして特徴的な状況を示した。

【0038】

(a)は集合基板71の準備工程を示している。集合基板71は一辺が約50 mmの正方形であり回路基板領域が500個ほど含まれる。ここで回路基板領域とは集合基板71を切断すると回路基板12になる領域である。集合基板71の板材16上には-及び+電極14, 15が形成されている。なお図示していないが既にスルーホール14a, 15a並びには出力電極14b, 15bも形成済みである。

20

【0039】

(b)は実装工程においてLED素子13と集合基板71とを位置合わせする工程を示している。予め集合基板71上の回路基板領域のピッチに合わせて粘着シート72上にLED素子13を配置しておく。フリップチップ実装のためLED素子13が配列した粘着シート72を裏返し、各LED素子13のn側及びp側バンプ23, 24がそれぞれ-及び+電極14, 15と接続できるように位置あわせする。なお粘着シート72は加熱により粘着力がなくなる。粘着シート72にはLED素子13が形成されているサファイア基板73(絶縁基板)を貼りつける。

30

【0040】

(c)は実装工程においてLED素子13を接合する工程を示している。位置あわせが完了したら集合基板71を加熱台76上に載せ、ヘッド75で粘着シート72の上から加圧する。このときの圧力は1個のLED素子13あたり100 gw程度である。ヘッド75で集合基板71を固定したら加熱台76の温度を上昇させ接合部が300℃を数秒維持できるようにする。加熱が終わり集合基板71が冷却したら加圧を止め集合基板71を取り出す。

【0041】

(d)は実装工程において粘着シート72を剥がす工程を示している。前述のように粘着シート72は加熱により粘着力を失うので集合基板71から簡単に粘着シート72を剥がすことができる。

40

【0042】

(e)は貼付工程においてサファイア基板73をLED素子13から剥離する工程を示している。サファイア基板73の上面からLED素子13に向かってレーザーを照射し、サファイア基板73とLED素子13の界面を剥離する。

【0043】

(f)は貼付工程において蛍光体シート11をラミネートする工程を示している。半導体層がむき出しになったLED素子13がフリップチップ実装された集合基板71を、下面に接着材を塗布した蛍光体シート11で覆う。続いて集合基板71を加熱して蛍光体シ

50

ート11の接着材を硬化し集合基板71と蛍光体シート11を接着する。なおLED素子13による蛍光体シート11の凹凸は無視して描いている。

【0044】

(g)は個片化工程を示している。蛍光体シート11で被覆された集合基板71をダイシングする。これで回路基板領域が個片化し個別のLED装置10を得る。

【0045】

図8により、図7(a)の状態にある集合基板71について説明する。図8は集合基板71の一部を拡大した平面図である。集合基板71には点線で示した切断線81があり、切断線81により囲まれた領域が回路基板領域である。個片化工程において切断線81で個々の回路基板領域が分割される。各回路基板領域には-電極14と+電極15が形成されている。同様に各領域には出力電極14b, 15b(図示せず)とスルーホール14a, 15a(図示せず)も形成されている。参考のためひとつの回路基板領域にLED素子13が実装される領域13aを点線で示した。

(第2実施形態)

【0046】

以下、添付図9を参照しながら、本発明の第2実施形態について詳細に説明する。LED装置の外観及びLED素子13、回路基板12は第1実施形態と等しいので説明を省く。なお説明のなかでサフィックスをつけて第2実施形態であることを明示している部分がある。

【0047】

図9により本実施形態のLED装置10a(サフィックス変更)の断面を説明する。図9も図2のA-A線に沿うようにして描いたLED装置10aの断面図である。第1実施形態との相違点は蛍光体シート11aだけである。蛍光体シート11aでは蛍光体25aが均一に分散している。

【0048】

第1実施形態のように蛍光体25を沈降させた蛍光体シート11は、特許文献2の段落(0002)に記載されるように白色光源として好ましいとされている。すなわち経験的に明るさ改善し色ズレが減る。しかしながらLED素子13が薄い場合は色ズレの低減よりも明るさの改善が主な効果となる。このとき蛍光体25が蛍光体シート11の一方の面に偏在しているため、一方の面の側は柔軟性が悪くなる。これに対し第2実施例のように蛍光体25aが蛍光体シート11aの中に均一に分散している場合は蛍光体シート11aの柔軟性は全体的に均一になり取り扱いが容易になる。

(第3実施形態)

【0049】

以下、添付図10と図11を参照しながら、本発明の第3実施形態について詳細に説明する。LED装置の外観及びLED素子13、回路基板12は第1実施形態と等しいので説明を省く。なお説明のなかでサフィックスをつけて第3実施形態であることを明示している部分がある。

【0050】

図10により本実施形態のLED装置10c(サフィックス変更)の断面を説明する。図10も図2のA-A線に沿うようにして描いたLED装置10cの断面図である。回路基板12及びLED素子13の上には3枚の蛍光体シート11c3, 11c2, 11c1が積層している。回路基板12と蛍光体シート11c3の間であってLED素子13を除く空間に平坦化層17(充填部材)がある。

【0051】

図11により本実施形態の製造方法を説明する。図11は本実施形態の製造方法の説明図である。準備工程から実装工程における粘着シート72(図示せず)を剥がす工程までは第1実施形態と共通であるから、粘着シート72を剥がす工程(d-1)から示した。

【0052】

(d-2)は実装工程と貼付工程の間において平坦化層17を形成する工程を示してい

10

20

30

40

50

る。粘着シート72を剥がしたら、シリコン樹脂を集合基板71に塗布し加熱して硬化させる。シリコン樹脂の表面はLED素子13とサファイア基板73の境界面と同じ高さにする。シリコン樹脂はLED素子13の周囲ばかりでなく下部にも染み込んでいる。

【0053】

(e-1)は貼付工程においてLED素子13からサファイア基板73をレーザーで剥離する工程を示している。平坦化層17の表面とほぼ同じ高さでLED素子13のn型半導体面が現れる。

【0054】

(f-1)は貼付工程において最下層の蛍光体シート11c3を配置する工程を示している。

10

【0055】

(f-2)は貼付工程において中央の蛍光体シート11c2を配置する工程を示している。

【0056】

(f-3)は貼付工程において最上層の蛍光体シート11c1を配置する工程を示している。それぞれの蛍光体シート11c1, 11c2, 11c3の下面には接着材が塗布されており加熱により硬化する。

【0057】

(g-1)は個片化工程を示している。蛍光体シート11c1, 11c2, 11c3で被覆された集合基板71をダイシングし個別のLED装置10cを得る。

20

【0058】

単一の蛍光体シートは平面的に蛍光体分布が不均一になることがある。このような場合、第3実施形態のように複数の蛍光体シート11c1, 11c2, 11c3を積層すると平面的な蛍光体分布が平均化されて輝度や色のムラを軽減できる。またn型半導体層の屈折率が約2.5と大きいので、下層の蛍光体シート11c3から順番に屈折率を小さくしていくことが好ましい。

(第4実施形態)

【0059】

以下、添付図12と図13を参照しながら、本発明の第4実施形態について詳細に説明する。LED装置の外観及びLED素子13、回路基板12は第1実施形態と等しいので説明を省く。なお説明のなかでサフィックスをつけて第4実施形態であることを明示している部分がある。

30

【0060】

図12により本実施形態のLED装置10d(サフィックス変更)の断面を説明する。図12も図2のA-A線に沿うようにして描いたLED装置10dの断面図である。回路基板12及びLED素子13の上には、蛍光体25dが下方に偏在した蛍光体シート11dが積層している。回路基板12と蛍光体シート11dの間であってLED素子13を除く空間に接着層17dがある。

【0061】

40

図13により本実施形態の製造方法を説明する。図13は本実施形態の製造方法の説明図である。準備工程からサファイア基板73をLED素子13から剥離する工程(e-2)までは第1実施形態と共通である。そこで一つ手前の粘着シート72(図示せず)を剥がす工程(d-3)から示した。

【0062】

(e-3)は貼付工程においてサファイア基板73を剥離したあとで接着層17dを形成する工程を示している。サファイア基板73を剥離したら、シリコン系接着材を集合基板71に塗布する。このとき接着層17dの表面をLED素子13のn型半導体層21の露出面と同じ高さにする。接着材はLED素子13の周囲ばかりでなく下部にも染み込んでいる。

50

【0063】

(f 4)は貼付工程において蛍光体シート11dを貼り付ける工程を示している。蛍光体シート11dを接着層17d上に配置し、集合基板71を加熱して接着層17dを硬化し、集合基板71、接着層17d、蛍光体シート11dを接着する。なお本実施形態では蛍光体シート11dの下面に予め接着材を塗布しておかなくて良い。

【0064】

(g-2)は個片化工程を示している。蛍光体シート11dで被覆された集合基板71をダイシングし個別のLED装置10dを得る。

(第5実施形態)

【0065】

以下、添付図14と図15を参照しながら、本発明の第5実施形態について詳細に説明する。LED装置の外観及びLED素子13、回路基板12は第1実施形態と等しいので説明を省く。なお説明のなかでサフィックスをつけて第5実施形態であることを明示している部分がある。

【0066】

図14により本実施形態のLED装置10e(サフィックス変更)の断面を説明する。図14も図2のA-A線に沿うようにして描いたLED装置10eの断面図である。回路基板12及びLED素子13の上には、均一に蛍光体25eが分散した蛍光体シート11eが積層している。回路基板12と蛍光体シート11eの間であってLED素子13を除く空間には白色インク層17e(インク)がある。白インクは酸化チタンなどの反射性微粒子をバインダー中に混練したもので、流動性を持ち加熱により硬化する。

【0067】

図15により本実施形態の製造方法を説明する。図15は本実施形態の製造方法の説明図である。準備工程から粘着シート72(図示せず)を剥がす工程までは第1実施形態と共通である。そこで粘着シート72を剥がす工程(d-4)から示した。

【0068】

(d-5)は実装工程と貼付工程の間において白インク層17eを形成する工程を示している。粘着シート72を剥がしたら、白インクを集合基板71に塗布し加熱して硬化させる。白色インク層17eの表面はLED素子13とサファイア基板73の境界面と同じ高さとする。白色インク層17eはLED素子13の周囲ばかりでなく下部にも染み込んでいる。

【0069】

(e-4)は貼付工程においてLED素子13からサファイア基板73をレーザーで剥離する工程を示している。白インク層17eの表面と同じ高さでLED素子13のn型半導体層21の上面が現れる。

【0070】

(f 5)は貼付工程において蛍光体シート11eを貼りつける工程を示している。蛍光体シート11eを白インク層17e上に配置し、集合基板71を加熱して蛍光体シート11eを貼りつける。予め蛍光体シート11eの下面には接着材を塗布しておく。

【0071】

(g-3)は個片化工程を示している。蛍光体シート11eで被覆された集合基板71をダイシングし個別のLED装置10eを得る。

【0072】

白インク層17eは蛍光体シート11eから図の下側に向かって進む光を図の上方に反射するのでLED装置10eの発光効率が向上する。

【0073】

本発明のLED装置において、LED素子が薄いため、素子側面から出る光が少ないため色ムラが低減することはすでに述べた。n型半導体層の屈折率が約2.5であるため、n型半導体層の表面に屈折率調整用の薄膜層や微小プリズムを設けると光り取り出し効率を改善できる。

10

20

30

40

50

【 0 0 7 4 】

バンプが金バンプであり、その金バンプが回路基板と金錫共晶で接合していると、前述のリフロー時の利点に加え、変形し易いバンプや接合部がサファイア基板をLED素子から剥離する際に生じる応力を吸収できる。

【 0 0 7 5 】

この電解メッキ法は、比較的自由に金バンプの平面形状を設定できるので、前述の剥離時の応力緩和に加え放熱特性や接合強度に対し適切な形状を選べる。

【 0 0 7 6 】

第3～5実施形態は、LED素子13が占める領域を除く回路基板12の表面と蛍光体シート11c3, 11d, 11eの間に隙間を充填する部材を備えていた。この結果、LED装置10c, 10d, 10eの表面を数μmの精度で平坦化できる。この平坦性の良さは、例えば真空ノズルのチャックを容易するから生産性向上に繋がる。

10

【 0 0 7 7 】

この隙間に接着材などの部材を充填する工程はサファイア基板73を剥がす工程の前後どちらであっても良い。また充填部材は印刷法やインクジェット塗布で集合基板上に配置しても良く、集合基板上に均一に充填部材を塗布してから研磨して半導体層表面を表出させても良い。充填部材が透明なら半導体層表面を多少覆っても問題ない。

【 0 0 7 8 】

板材16はBTレジンばかりでなくアルミナや窒化アルミなどでも良い。とくに白インクを使う場合には板材自体の反射率は低いが発熱伝導性の良い窒化アルミ、Si、及び反射率は低い価格の安いガラエポなどが発光効率を損なわずに使えるようになる。

20

【 0 0 7 9 】

本発明の製造方法は集合基板に蛍光体シートを貼りつける工法なので、蛍光体シートを予めロール状にしておくことで生産性があがる。

【 符号の説明 】

【 0 0 8 0 】

10, 10a, 10c, 10d, 10e, 20... LED装置(半導体光学装置)、
11, 11a, 11c1, 11c2, 11c3, 11d, 11e... 蛍光体シート(樹脂シート)、

12... 回路基板、

30

13... LED素子(半導体発光素子)、

13a... LED素子の実装領域、

14... - 電極、

14a, 15a... スルーホール電極、

14b, 15b... 出力電極、

15... + 電極、

16... 板材、

17... 平坦化層(充填部材)、

17d... 接着材、

17e... 白インク層(インク)、

40

21... n型半導体層、

21a... 発光層、

22... p型半導体層、

22a... p型GaN層、

22b... 金属層、

23... n側バンプ、

24... p側バンプ、

24a... UBM層、

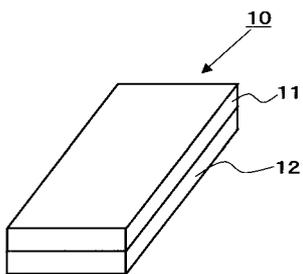
24b... 金バンプ部、

24c... 金錫共晶層、

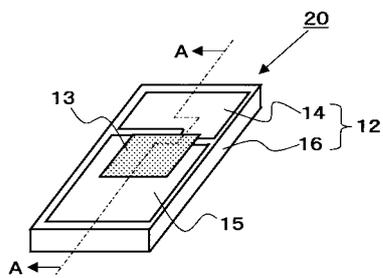
50

- 25, 25a, 25d, 25e ... 蛍光体、
- 26 ... 半導体層、
- 71 ... 集合基板、
- 72 ... 粘着シート、
- 73 ... サファイア基板、
- 75 ... ヘッド、
- 76 ... 加熱台、
- 81 ... 切断線。

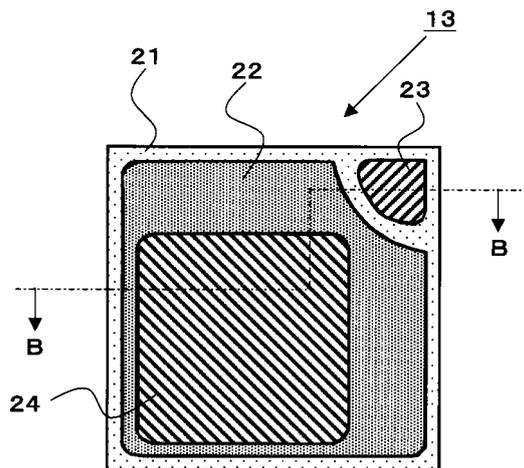
【図1】



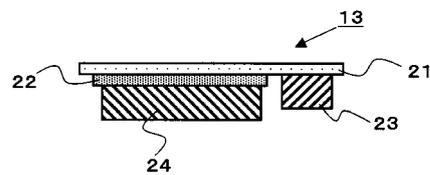
【図2】



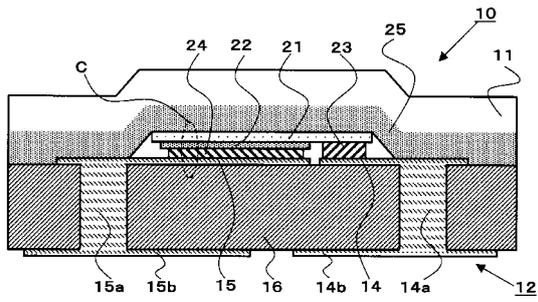
【図3】



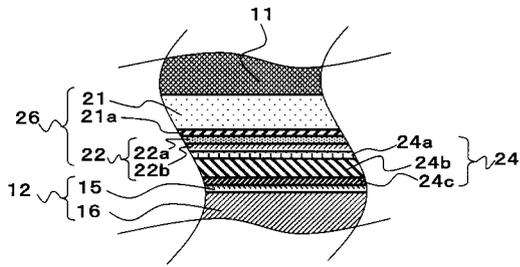
【図4】



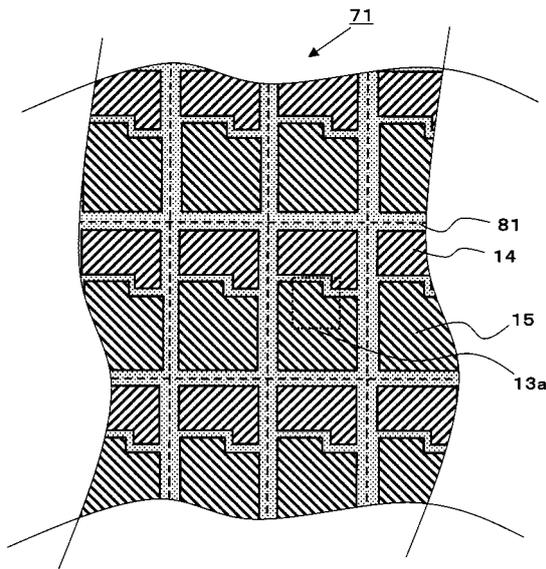
【図5】



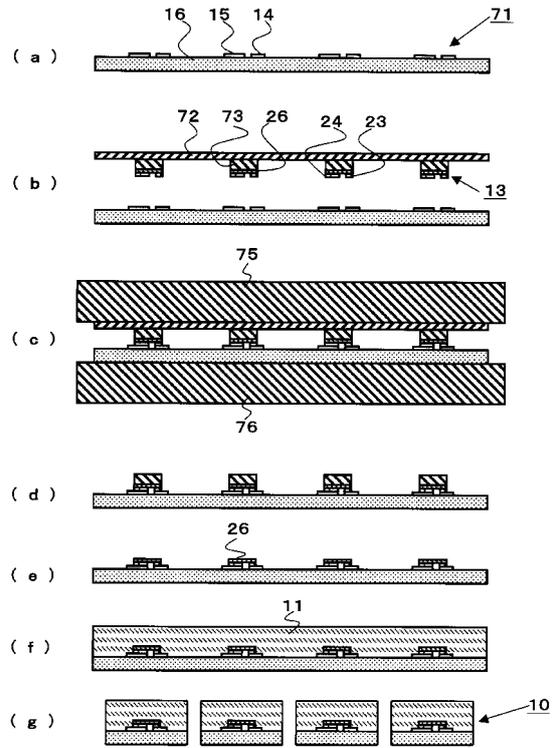
【図6】



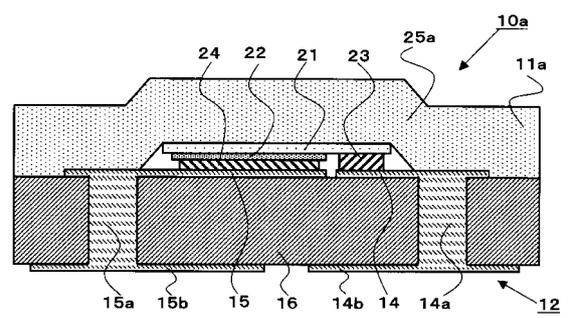
【図8】



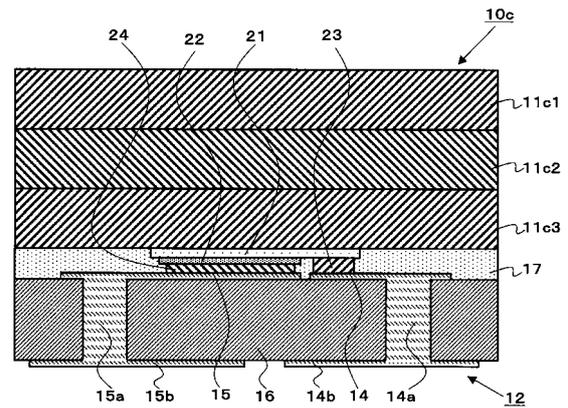
【図7】



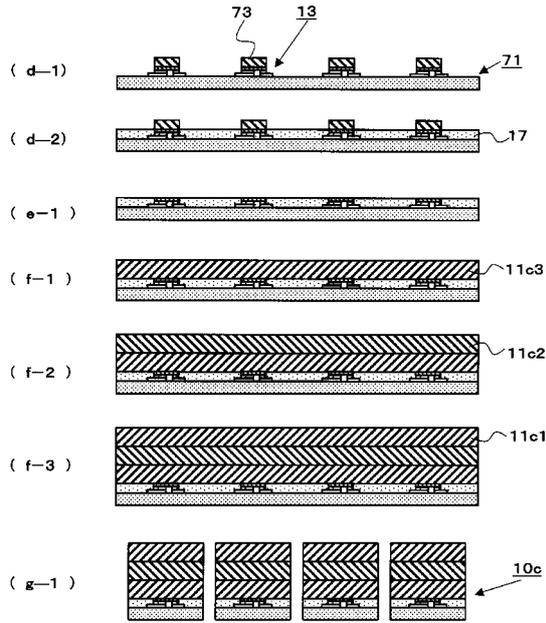
【図9】



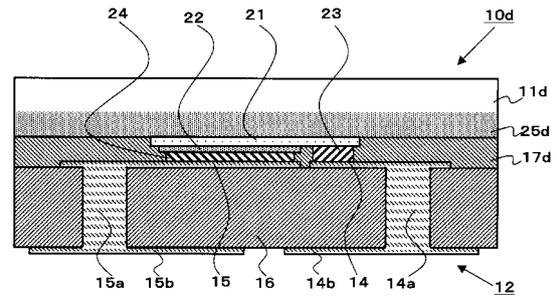
【図10】



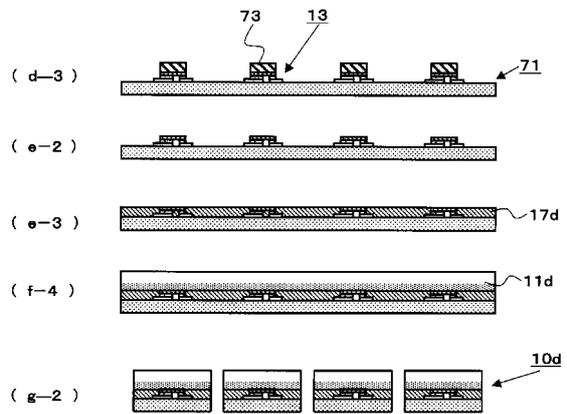
【図11】



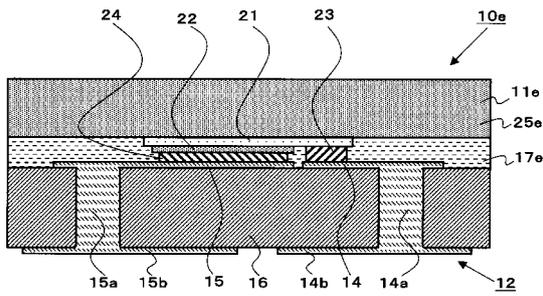
【図12】



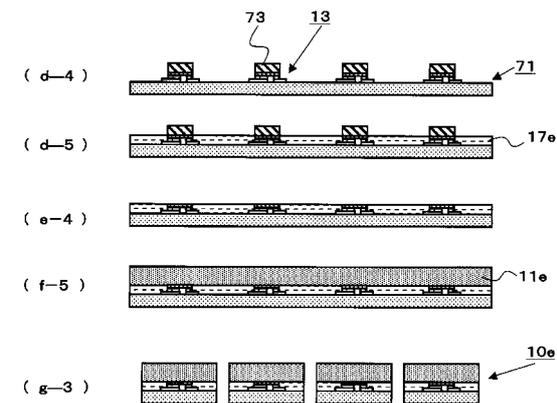
【図13】



【図14】



【図15】



フロントページの続き

(56)参考文献 国際公開第2008/102548(WO, A1)

特開2009-218495(JP, A)

特開2008-277409(JP, A)

特開2007-123915(JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00 - 33/64